

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第4001712号  
(P4001712)

(45) 発行日 平成19年10月31日(2007.10.31)

(24) 登録日 平成19年8月24日(2007.8.24)

(51) Int.C1.

F 1

GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/13 (2006.01)	GO2F 1/13 101
HO1L 29/786 (2006.01)	HO1L 29/78 612A

請求項の数 3 (全 59 頁)

(21) 出願番号	特願2000-383829 (P2000-383829)	(73) 特許権者	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22) 出願日	平成12年12月18日 (2000.12.18)	(74) 代理人	100091672 弁理士 岡本 啓三
(65) 公開番号	特開2002-182246 (P2002-182246A)	(72) 発明者	尾崎 喜義 鳥取県米子市石州府字大塚ノ式650番地 株式会社米子富士通内
(43) 公開日	平成14年6月26日 (2002.6.26)	(72) 発明者	長瀬 洋二 神奈川県川崎市中原区上小田中4丁目1番 1号 富士通株式会社内
審査請求日	平成16年4月15日 (2004.4.15)	(72) 発明者	長岡 謙一 神奈川県川崎市中原区上小田中4丁目1番 1号 富士通株式会社内
(31) 優先権主張番号	特願2000-92151 (P2000-92151)		
(32) 優先日	平成12年3月29日 (2000.3.29)		
(33) 優先権主張国	日本国 (JP)		
(31) 優先権主張番号	特願2000-305470 (P2000-305470)		
(32) 優先日	平成12年10月4日 (2000.10.4)		
(33) 優先権主張国	日本国 (JP)		

最終頁に続く

(54) 【発明の名称】 液晶表示装置の欠陥修復方法

## (57) 【特許請求の範囲】

## 【請求項1】

液晶表示装置の欠陥修復方法であって、  
断線した配線の断線両端部上の絶縁膜の上にフォトレジスト膜を形成する工程と、  
前記フォトレジスト膜を露光及び現像処理して前記断線両端部の上方に開口部をそれぞれ形成する工程と、  
前記開口部を介して前記絶縁膜をエッチングし、前記絶縁膜に前記配線幅より広い幅を有し前記配線上面及び両側面が露出する深さの断線修復用コンタクトホールをそれぞれ形成する工程と、

前記フォトレジスト膜を除去する工程と、  
前記配線上面及び両側面と電気的に接続される導電膜を前記断線修復用コンタクトホール内壁及び前記絶縁膜の上に形成して、前記断線両端部を、前記導電膜と画素電極とを介して電気的に接続する工程と

を有することを特徴とする欠陥修復方法。

## 【請求項2】

前記フォトレジスト膜は、スポット露光又はレーザ照射により露光することを特徴とする請求項1に記載の欠陥修復方法。

## 【請求項3】

前記導電膜をレーザーCVD法により形成することを特徴とする請求項1に記載の欠陥修復方法。

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明は、アクティブマトリクス型液晶表示装置の欠陥修復方法に関する。

**【0002】****【従来の技術】****(従来技術1)**

液晶表示装置の液晶表示パネルは、TFT(薄膜トランジスタ)等が形成されたTFT基板とカラーフィルタ等が形成されたカラーフィルタ基板(対向基板ともいわれる。以下、CF基板という)の2枚のガラス基板を対向させその間に液晶を封入して貼り合わせた構造を有している。

10

**【0003】**

TFT基板には、複数本のゲートバスラインと、層間絶縁膜を介してこれらのゲートバスラインと交差する複数本のデータバスラインと、ゲートバスラインとデータバスラインにより画定される画素領域内をゲートバスラインに並行して横断する蓄積容量バスラインと、ゲートバスライン及びデータバスラインをそれぞれ外部接続用の端子部に接続する引き出し線(リード線)とが設けられている。なお、各バスラインの交差点近傍には、ドレン電極がデータバスラインに接続されるTFTが形成されている。TFTのソース電極は、画素領域に配置される画素電極に接続される。

**【0004】**

20

ところで、液晶表示装置において製造コストの低減は重要な課題である。コスト低減には、まず、製造歩留まりの向上が強く望まれる。液晶表示装置の製造歩留まりを低下させる原因の一つに、ゲートバスラインやデータバスライン、蓄積容量バスラインなどの配線パターンに生じる断線や、それら配線間の層間短絡などがある。

**【0005】**

例えばゲートバスラインに断線が生じると、駆動回路がゲートバスラインの片側だけに接続している場合には当該表示パネルは不良品となる。データバスラインに発生する断線に対しては、表示パネルの周囲にリペア配線を設け、断線したデータバスラインをYAGレーザ等によるレーザウェルディングを用いてリペア配線と接続する修復方法が採用されているが、パネル設計上配線引き回しが複雑になるという問題がある。

30

**【0006】**

また、液晶表示装置の製造歩留まりを低下させる他の原因として、ゲートバスラインとデータバスラインとが短絡する層間短絡(線欠陥)、または、データバスラインと蓄積容量バスラインとが短絡する層間短絡がある。従来では、パネル表示領域外にリペア配線を設け、表示パネル内に線欠陥が生じた場合、該当するバスラインの短絡部分を切断し、当該バスラインをパネル表示領域外にレイアウトされたリペア配線にレーザで接続することによりリペアする方法が採用されていた。しかし、このリペア方法では、リペアできる配線数(バスラインの数)がパネル表示領域外のリペア配線数及びロック内リペア可能数により制限されるので、線欠陥が制限数よりも多い場合にはリペアできない線欠陥が残ってしまうため当該表示パネルを不良品にせざるを得ないという問題が生じていた。

40

**【0007】****(従来技術2)**

近年、アクティブマトリクス型液晶表示装置は、大型化・高精細化が進んでいる。しかし、大型化・高精細化が進むと配線負荷容量が増加し、水平走査時間は短くなる。このため、配線に求められる抵抗値がこれまで以上に小さくなる。特に、蓄積容量電極に電位を与えるための蓄積容量バスラインの抵抗の増大は横クロストークなどの表示品質の重大な劣化を招くことになる。このため、蓄積容量バスラインの両端から電圧を供給して時定数を低減するような工夫がなされている。しかし、このような構造では、必ずゲートバスラインと蓄積容量バスラインを一括して接続するための電極が交差する部分が存在する。

**【0008】**

50

図1は、液晶表示装置を示す図である。液晶表示装置は TFT 基板18とCF基板40の間に液晶が封入され、液晶が封入された部分が表示領域38となっている。TFT基板18の端部では、ゲートバスラインやデータバスライン（ドラインバスラインともいわれる）が複数のゲートバスライン群48やデータバスライン群50としてまとめられ、それぞれTAB基板44, 46に接続されている。TAB基板44, 46は、プリント配線基板42に接続されている。

#### 【0009】

図2は、図1中破線で囲んだ部分の拡大図である。ゲートバスライン10は、表示領域に形成されたTFT30のゲートに接続され、端部はゲート端子（TAB端子）に接続される。表示領域の画素は、ゲートバスライン10とデータバスライン34に囲まれた領域に TFT30が形成され、TFT30に画素電極32が接続されている。画素領域の中央部には、ゲートバスライン10と平行し、ゲートバスライン10と同一工程で形成された蓄積容量バスライン22が形成されている。また、ゲートバスライン10は、静電気による TFTの破壊を防止するために、保護素子28を介してガードリング26に接続されている。

10

#### 【0010】

各蓄積容量バスライン22は、蓄積容量バスライン接続電極24及び接続部24a, 24bを介して蓄積容量バスライン一括電極16と接続されている。蓄積容量バスライン一括電極16はデータバスライン10と同一工程で形成され、蓄積容量バスライン接続電極24は画素電極32と同一工程で形成される。蓄積容量バスライン一括電極16は、複数の蓄積容量バスライン22に共通して設けられ、複数の蓄積容量バスライン22と接続されている。

20

#### 【0011】

ところで、ゲートバスライン10は、蓄積容量バスライン一括電極16と交差している。図3は、ゲートバスライン10と蓄積容量バスライン一括電極16との交差部を示す。この部分で、製造工程中に静電気などによって短絡が発生すると、ゲートバスライン方向の線欠陥を招いてしまう。

図4は、他の従来の交差部の構成を示す図である。図4の構成では、ゲートバスライン10が蓄積容量バスライン一括電極16と交差する部分で2つの分岐部10d, 10eに分岐している。製造工程中に静電気などによって交差部に短絡が発生した場合、パターン認識による検査で短絡位置を確認した上で、短絡している方の分岐部をレーザ処理等で切断、分離して正常化する。

30

#### 【0012】

しかしながら、実際に発生する短絡の全てがパターン認識による検査で認識できるわけではない。よって、見かけ上は何ら問題がないように見えてても、非常に小さな短絡が存在する場合も多い。さらに、短絡があることが電気的な試験で分かったとしても、分岐部のどちらを切断、分離すれば良いかが分からず、短絡欠陥の修復率（救済率）を著しく低下させる原因となっていた。

#### 【0013】

（従来技術3）

40

図5は一般的なTN型液晶表示装置の表示領域における断面図、図6は同じくその液晶表示装置のTFT基板を示す平面図である。なお、図5は図6のX-X線に対応する位置における断面を示している。

TN型液晶表示装置は、TFT基板18と、CF基板40と、これらのTFT基板18とCF基板40との間に封入された液晶79とにより構成されている。

#### 【0014】

TFT基板18は、以下に示すように構成されている。すなわち、ガラス基板51上には、第1の配線層として、複数本のゲートバスライン52と複数本の蓄積容量バスライン53とが形成されている。各ゲートバスライン52は相互に平行に形成されており、各ゲートバスライン52の間にそれぞれ蓄積容量バスライン53がゲートバスライン52に対し

50

平行に配置されている。

#### 【0015】

これらのゲートバスライン52及び蓄積容量バスライン53の上には第1の絶縁膜(ゲート絶縁膜:図示せず)が形成されている。ゲートバスライン52の上方の第1の絶縁膜の上には、スイッチング用TFT56の活性層となるアモルファスシリコン膜54が形成されている。また、第1の絶縁膜の上には、第2の配線層として、データバスライン55、TFT56のソース電極56s及びドレイン電極56dが形成されている。データバスライン55はゲートバスライン52に対し直角に交差するように形成されており、ソース電極56s及びドレイン電極56dはアモルファスシリコン膜54の幅方向の両側に相互に離隔して形成されている。また、ドレイン電極56dはデータバスライン55に接続されている。ゲートバスライン52及びデータバスライン55で区画された矩形の領域がそれぞれ画素領域となっている。

10

#### 【0016】

これらのデータバスライン55、ソース電極56s及びドレイン電極56dの上には第2の絶縁膜(保護絶縁膜)58が形成されており、この第2の絶縁膜58の上にはITO(indium-tin oxide:インジウム酸化スズ)からなる透明画素電極59が形成されている。この画素電極59は、第2の絶縁膜58に形成されたコンタクトホール58aを介してTFT56のソース電極56sに電気的に接続されている。

#### 【0017】

画素電極59の上には、液晶分子の配向方向を決定する配向膜57が形成されている。この配向膜57は例えばポリイミドからなり、ラビング等による配向処理が施されている。一方、CF基板40は以下のように構成されている。すなわち、ガラス基板71の一方の面(図5では下面)には、Cr(クロム)等の遮光性物質からなり各画素間の領域及びTFT形成領域を遮光するブラックマトリクス72が形成されている。また、TFT基板18の各画素電極59に対向する位置に、赤色(R)、緑色(G)及び青色(B)のいずれか1色のカラーフィルタ73が形成されている。

20

#### 【0018】

カラーフィルタ73の下側にはITOからなるコモン電極74が形成されており、このコモン電極74の下には、例えばポリイミドからなる配向膜75が形成されている。この配向膜75にもラビング等による配向処理が施されている。

30

TFT基板18とCF基板40との間には、TFT基板18とCF基板40との間隔が一定となるように、例えば直径が均一の球形又は円柱形のスペーサ(図示せず)が配置されている。また、TFT基板18の下側及びCF基板40の上側には、それぞれ偏光板(図示せず)が配置されている。

#### 【0019】

このように構成された液晶表示パネルにおいて、駆動回路からゲートバスライン52及びデータバスライン55に所定のタイミングで走査信号及び映像信号を供給し、画素電極59とコモン電極74との間の電圧を画素毎に制御することにより、所望の画像を表示することができる。

ところで、液晶表示装置では、その製造工程において、ごみ等の付着などによりパターニングが正常に行われず、短絡や断線が発生して、画素が常時点灯した状態、常時非点灯の状態又は他の画素と同時に点灯してしまう状態になることがある。通常、液晶表示装置では一定数以下の点状欠陥は許容されるが、欠陥数が多くなると不良品となってしまう。

40

#### 【0020】

従来から点状欠陥を修復する方法として、欠陥画素の画素電極とゲートバスライン又は蓄積容量バスラインとをレーザウェルディングにより接続する方法が知られている。例えば、TFTのソース電極とドレイン電極との間が短絡した場合は、ソース電極又はドレイン電極をレーザで切断して画素電極とデータバスラインとの間を電気的に切り離し、画素電極とゲートバスライン又は蓄積容量バスラインとをレーザによって溶融接合(ウェルディング)している。これによって欠陥画素が常時非点灯状態となり、欠陥を目立たなくする

50

ことができる。

【0021】

しかしながら、上述した従来の液晶表示装置の欠陥修復方法は、欠陥を目立たなくするこことはできるが、正常に駆動できるようにするものではない。

特開平2-153324号には、スイッチング用TFTの他に予備TFTを設けておき、欠陥が発生した場合にはスイッチング用TFTをデータバスラインから分離し、予備TFTと画素電極とを接続して、欠陥を補修する液晶表示装置の欠陥補修方法が記載されている。しかし、この方法では、予備TFTのドレイン電極が配線を介してデータバスラインに予め接続されているので、負荷容量(Cgs)が大きく、表示品質の低下を招く。

【0022】

特開平3-171034号及び特開平9-90408号にも、スイッチング用TFTの他に予備TFTを設けた液晶表示装置が記載されている。これらの液晶表示装置では、予備TFTのドレイン電極がデータバスラインに接続されていないので、負荷容量は比較的小さい。しかし、これらの液晶表示装置では、予備TFTのドレイン電極とデータバスラインとを接続するための予備配線を予め設けておくことが必要である。この予備配線は、絶縁膜を挟んでデータバスライン及び予備TFTのドレイン電極が重なっているため、負荷容量の低減が十分であるとはいえない。

【0023】

(従来技術4)

図7はゲートバスラインに断線が発生したときの修復方法を示す図である。図7(a)はデータバスラインの一端側とTAB端子との接続部の近傍を示し、図7(b)はデータバスラインの他端側近傍を示している。

各データバスライン55の一端側はTAB端子60に接続されている。液晶表示装置は、これらのTAB端子60を介してTAB基板と接続される。この図7(a), (b)に示すように、データバスライン55の一端側には、複数本のデータバスライン55に交差する第1のリペア配線62が設けられている。この第1のリペア配線62は、TAB端子60に並んで配置された予備TAB端子61に接続されている。また、各データバスライン55には、リペア配線62との交差部分にリペア端子55aが設けられている。

【0024】

データバスライン55の他端側には、データバスライン55の端部に設けられたリペア端子55bの下方を通る第2のリペア配線63と、複数本(図では2本)の第3のリペア配線64が設けられている。第2のリペア配線63の先端部はL字状に屈曲しており、この先端部分が第3のリペア配線64と交差している。第3のリペア配線64は、予備TAB端子65に接続されている。

【0025】

以下、上記の液晶表示装置の欠陥修復方法について、図7(a), (b)及び図8(a), (b)を参照して説明する。図8(a)は図7(a)のXI-XI線による断面図、図8(b)は図7(b)のXII-XII線による断面図である。但し、図8(a), (b)中に×印で示す位置でデータバスライン55が断線したとする。また、図8(a), (b)において、符号71は第1の絶縁膜(ゲート絶縁膜)、符号72は第2の絶縁膜(保護絶縁膜)である。

【0026】

まず、図7(a), 図8(a)に示すように、断線が発生したデータバスライン55と第1のリペア配線62との交差部分にレーザを照射して、データバスライン55のリペア端子55aとリペア配線62とをレーザウェルディングする。また、図7(b), 図8(b)に示すように、第2のリペア配線63とデータバスライン55のリペア端子55bとをレーザウェルディングにより接続し、第2のリペア配線63と第3のリペア配線64との交差部にレーザを照射して、第2のリペア配線63と第3のリペア配線64とをレーザウェルディングする。

【0027】

10

20

20

30

40

50

そして、予備 T A B 端子 6 1 と T A B 端子 6 5 とをワイヤ等によって電気的に接続し、断線したデータバスライン 5 5 の両端に同じ映像信号が供給されるようとする。これにより、液晶表示装置を正常に動作させることができる。

しかしながら、図 7、図 8 に示す方法では、第 1 のリペア配線 6 2 及び第 2 のリペア配線 6 3 がデータバスライン 5 5 と交差しているため、交差部分で容量が発生する。近年の液晶表示装置の大型化及び高精細化にともなって、リペア配線の配線抵抗が大きくなり、且つ、交差部の容量が大きくなる。これにより、欠陥部分を修復しても、信号遅延が大きく、薄い線欠陥や点欠陥となることがある。従って、リペア配線の本数が制限されるという問題点がある。

【 0 0 2 8 】

10

【 発明が解決しようとする課題 】

本発明の目的は、表示パネル内に断線欠陥が生じた場合、レーザ光を使用した化学的蒸気薄膜形成法（レーザ C V D）による部分配線を組み合わせることにより、簡単に断線箇所の修復が行えるようにする液晶表示装置の欠陥修復方法を提供することにある。

【 0 0 3 1 】

本発明に係る液晶表示装置の欠陥修復方法は、断線した配線の断線両端部上の絶縁膜の上にフォトトレジスト膜を形成する工程と、前記フォトトレジスト膜を露光及び現像処理して前記断線両端部の上方に開口部をそれぞれ形成する工程と、前記開口部を介して前記絶縁膜をエッチングし、前記絶縁膜に前記配線幅より広い幅を有し前記配線上面及び両側面が露出する深さの断線修復用コンタクトホールをそれぞれ形成する工程と、前記フォトトレジスト膜を除去する工程と、前記配線上面及び両側面と電気的に接続される導電膜を前記断線修復用コンタクトホール内壁及び前記絶縁膜の上に形成して、前記断線両端部を、前記導電膜と画素電極とを介して電気的に接続する工程とを有することを特徴とする。

20

【 0 0 3 3 】

上記本発明の欠陥修復方法において、前記フォトトレジスト膜は、スポット露光又はレーザ照射により露光することを特徴とする。

【 0 0 3 4 】

上記本発明の欠陥修復方法において、前記導電膜をレーザー C V D 法により形成することを特徴とする。

【 0 0 3 5 】

30

本発明においては、断線した配線の断線部を挟む 2 つの断線端部にそれぞれ当該配線の幅よりも広い幅の断線修復用コンタクトホールをフォトリソグラフィ法により形成する。そして、これらの断線修復用コンタクトホール内に、レーザ C V D 法などの方法によって導電膜を形成した後、断線修復用コンタクトホール間を電気的に接続することにより、断線を修復する。従って、従来のレーザウェルディングによる断線修復方法に比べて、配線と修復用導電膜との接触面積が大きく、接続の信頼性が高い。

【 0 0 4 8 】

【 発明の実施の形態 】

以下、本発明の実施の形態について、添付の図面を参照して説明する。

（第 1 の実施の形態）

40

本発明の第 1 の実施の形態による液晶表示装置の欠陥修復方法を図 9 乃至図 3 4 を用いて説明する。図 9 は、本発明の実施の形態による液晶表示装置及びその欠陥修復方法の前提となる液晶表示装置の表示パネルの概略構成を示す平面図である。図 9 は、液晶表示パネルの TFT 基板を液晶層側から見た基板面を示している。

【 0 0 4 9 】

図 9 に示すように、基板上には、図中上下方向に延びる複数のデータバスライン 1 0 1 が形成されている。また基板上には、図中左右方向に延びる破線で示した複数のゲートバスライン 1 0 3 が形成されている。これらデータバスライン 1 0 1 とゲートバスライン 1 0 3 とで画定される領域が画素領域である。そして、各データバスライン 1 0 1 とゲートバスライン 1 0 3 との交差位置近傍に TFT が形成されている。

50

## 【0050】

TFTのドレイン電極117は、図中左側に示されたデータバスライン101から引き出されて、その端部がゲートバスライン103上に形成されたチャネル保護膜105上の一端辺側に位置するように形成されている。

一方、ソース電極119は、チャネル保護膜105上の他端辺側に位置するように形成されている。このような構成においてチャネル保護膜105直下のゲートバスライン103領域が当該TFTのゲート電極として機能するようになっている。図示は省略しているが、ゲートバスライン103上には、ゲート絶縁膜が形成され、その上にチャネルを構成する動作半導体層が形成されている。

## 【0051】

10

このように図9に示すTFT構造は、ゲート電極がゲートバスライン103から引き出されて形成されておらず、直線状に配線されたゲートバスライン103の一部をゲート電極として用いる構成になっている。

また、画素領域のほぼ中央を左右に延びる破線で示した領域に、蓄積容量バスライン115が形成されている。蓄積容量バスライン115の上方には、絶縁膜を介して各画素毎に蓄積容量電極109が形成されている。ソース電極119および蓄積容量電極109の上層には、透明電極からなる画素電極113が形成されている。

## 【0052】

20

画素電極113は、その下方に形成された保護膜に設けられたコンタクトホール107を介してソース電極119と電気的に接続されている。また画素電極113は、コンタクトホール111を介して蓄積容量電極109と電気的に接続されている。

次に、図9に示した液晶表示装置の製造方法について図10乃至図15を用いて説明する。なお、図10乃至図15において、図9に示した構成要素と同一の構成要素については同一の符号を付している。また、図10乃至図15における(a)は、図9のM-M'線で切断したTFTの断面を示し、(b)は、図9のN-N'線で切断した蓄積容量部の断面を示している。

## 【0053】

30

まず、図10に示すように、透明ガラス基板121上に例えばAl(アルミニウム)を全面に成膜して厚さ約150nmの金属層を形成する。次いで、第1のマスクを用いてパターニングし、ゲートバスライン103(図10(a)参照)及び蓄積容量バスライン115(図10(b)参照)を形成する。次に、例えばシリコン窒化膜(SiN)をプラズマCVD法により基板全面に成膜して厚さ約40nmのゲート絶縁膜123を形成する。次に、動作半導体膜を形成するための例えば厚さ約15nmのアモルファスシリコン(a-Si)層125をプラズマCVD法により基板全面に成膜する。さらに、チャネル保護膜を形成するための例えば厚さ約120nmのシリコン窒化膜(SiN)127をプラズマCVD法により全面に形成する。

## 【0054】

40

次に、ゲートバスライン103及び蓄積容量バスライン115をマスクとして、透明ガラス基板121に対して背面露光を行い、さらに第2のマスクを用いた露光を行って、ゲートバスライン103上に自己整合的にレジストパターン(図示せず)を形成し、ゲートバスライン103及び蓄積容量バスライン115上に形成されたシリコン窒化膜127をエッチングして、TFT形成領域のゲートバスライン103上にチャネル保護膜105を形成する(図11(a)、(b)参照)。

## 【0055】

次に、図12(a)、(b)に示すように、厚さ約30nmのオーミックコンタクト層を形成するためのn<sup>+</sup>a-Si層129をプラズマCVD法により全面に形成する。次いで、ドレイン電極117、ソース電極119、蓄積容量電極109、及びデータバスライン101を形成するための厚さ約170nmの金属層(例えばCr層)131をスパッタリングにより成膜する。

## 【0056】

50

次に、図13(a), (b)に示すように、第3のマスクを用いて金属層131、 $n^+$  a-Si層129、アモルファスシリコン層125をパターニングし、データバスライン101(図13では図示せず)、ドレイン電極117、ソース電極119、蓄積容量電極109、及び動作半導体層106を形成する。このパターニングにおけるエッチング処理において、チャネル保護膜105はエッチングストッパーとして機能し、その下層のアモルファスシリコン層125はエッチングされずに残存する。

#### 【0057】

次に、図14(a), (b)に示すように、例えばシリコン窒化膜からなる厚さ約30nmの保護膜133をプラズマCVD法にて形成する。次いで、第4のマスクを用いて保護膜133をパターニングし、ソース電極119及び蓄積容量電極109上の保護膜133を開口して、ソース電極119上にコンタクトホール107を形成し、蓄積容量電極109上にコンタクトホール111を形成する。

10

#### 【0058】

次に、図15(a), (b)に示すように、透明ガラス基板121の上側全面に例えばITOからなる厚さ約70nmの透明画素電極材135を成膜する。次いで、第5のマスクを用いて画素電極材135をパターニングし、図9に示すような所定形状の画素電極113を形成する。画素電極113はコンタクトホール107を介してソース電極119と電気的に接続され、また、コンタクトホール111を介して蓄積容量電極109と電気的に接続される。

#### 【0059】

以上説明した工程を経て図9に示した液晶表示装置の表示パネルが完成する。上記工程の途中でゲートバスライン103やデータバスライン101、蓄積容量バスライン115などの配線パターンに断線が生じた場合は、以下の(A)～(G)に示す本実施の形態による欠陥修復方法を実施することによりパネルを良品化することができる。

20

#### 【0060】

(A) 基板全面にレジストを塗布し、断線部の両側の2つの配線パターン上のレジスト層にスポット露光又はレーザ光照射を行いパターニングして2つのホールパターンを形成する。このホールパターンは、配線パターンの線幅よりも長く、かつ配線パターンの幅方向両側に跨るように形成する。

(B) 次いで、ホールパターンが形成されたレジスト層をマスクとしてドライエッチングを行い、配線パターンの上面開口部と、配線パターンの幅方向両側に基板面に到達する程度に形成される空間開口部とが連なる断線修復用コンタクトホールを2つ形成する。

30

#### 【0061】

(C) レーザ光を使用した化学的蒸気薄膜形成法(レーザCVD法)により、断線修復用コンタクトホール内を有機金属化合物からなるレーザCVD膜で埋める。

(D) 断線修復用コンタクトホールに埋め込まれたレーザCVD膜同士を、レーザCVD膜で接続する。あるいは、(E) 2つの断線修復用コンタクトホールに埋め込まれたそれぞれのレーザCVD膜をレーザCVD法を用いて同一の画素電極に接続する。

#### 【0062】

あるいは、(F) 2つの断線修復用コンタクトホール内のレーザCVD膜をそれぞれ異なる画素電極にレーザCVD膜で接続し、画素電極同士をレーザCVD膜で接続する。このとき、一方または双方の画素電極に接続されるTFTのドレイン電極とデータバスラインとの接続を断つようとする。

40

またあるいは、(G) 断線修復用コンタクトホールを設けず、断線部の保護膜上に断線している配線パターンの幅よりも広いレーザCVD膜を断線部を跨いで形成し、レーザウェルディング法により断線部の両端側においてレーザCVD膜と断線している配線パターンの両端部を接続するようとする。

#### 【0063】

本実施の形態による断線欠陥修復方法を用いることにより、少なくとも次の5つの利点を得ることができる。第1に、画素電極形成前に絶縁膜をドライエッチングして断線修復用

50

コンタクトホールを形成するので、従来のようなレーザ照射による画素電極の汚染もなく精度よく断線修復用コンタクトホールを形成することができる。第2に、断線修復用コンタクトホールは、配線パターンを挟むように形成しているため、配線パターン上のみにコンタクトホールを形成した場合に比べ接触面積が広く接続の信頼性が高くなる。

#### 【0064】

第3に、断線修復用のコンタクトホールは、断線部の両側に一箇所ずつしか設けていないので、複数設ける場合に比してレーザCVD膜で簡単且つ確実に埋めることができる。第4に、レーザCVD膜を用いて画素電極を介しての迂回接続ができるので長い断線部も修復することができ、殆どの断線不良あるいは層間短絡不良を救済できるようになる。

#### 【0065】

第5に、断線部の絶縁膜上に局所的にレーザCVD膜を形成し、裏面又は表面からレーザウェルディングで接続することができるので、マスク数を増やすことなく簡単に接続できる。この場合には断線修復用コンタクトホールを形成する必要がないので、必要に応じて途中工程でも修復作業が行えるようになる。以下、本実施の形態による欠陥修復方法を具体的に例を用いて説明する。

#### 【0066】

##### (例1)

図16は、図9と同様に液晶表示パネルのTFT基板を液晶層側から見た基板面を示している。図16において図9に示した構成要素と同一の構成要素については同一の符号を付している。図16は、図中左側のデータバスライン101が図中上方のゲートバスライン103と蓄積容量バスライン115との間に断線部201で断線している状態を示している。

10

20

#### 【0067】

まず、断線部201の両端のデータバスライン101の断線端上に、データバスライン101の幅よりも長い幅を有する断線修復用コンタクトホール203、205がデータバスライン101を横断するようにそれぞれ形成する。断線修復用コンタクトホール203、205内にはデータバスライン101がその側面を含めて露出している。次いで、断線修復用コンタクトホール203、205内及び断線修復用コンタクトホール203、205と画素電極113との間をレーザCVD膜209、211によりそれぞれ接続する。このとき、図中の断線修復用コンタクトホール203上方でデータバスライン101から延びるドレイン電極117は、その根本部の切断位置213にレーザ光を照射してデータバスライン101とは切断しておく。こうすることにより、データバスライン(ドレインバスライン)101に発生する断線欠陥を確実に修復することができる。

30

#### 【0068】

本例の断線修復方法について図17を用いてより具体的に説明する。図17は、図16のP-P'線で切断したデータバスライン101近傍の断面を示している。なお、図10乃至図15に示した構成要素と同一の構成要素については同一の符号を付している。以下、参照図面については同一の構成要素には同一符号を付すものとする。

#### 【0069】

まず、図16に示すコンタクトホール107及び111を形成する前に予めゲートバスライン103及びデータバスライン101の断線検査がなされており、断線検査の結果、図16に示すデータバスライン101の断線部201が発見されているものとする。

40

コンタクトホール107及び111を形成するためにレジストを基板全面に塗布してレジスト層215を形成したら、図17(a)に示すように、断線部201の両端側のデータバスライン101断線端上のレジスト層215にスポット露光又はレーザ光照射(例えはエキシマレーザ光照射)を行ってからパターニングし、データバスライン101の幅よりも長い幅を有しデータバスライン101を横断する位置にホール217を形成する。

#### 【0070】

次に、図17(b)に示すように、ドライエッチングを用いた選択エッチングによるコンタクトホール107、111の形成及び端子部(図示せず)の窓開けと同時に、ホール(

50

穴) 217 内を選択エッティングし、データバスライン 101 断線端の上面を露出させると共にデータバスライン 101 の幅方向両側にガラス基板 121 面に到達する断線修復用コンタクトホール 205 を形成する。同様にして断線修復用コンタクトホール 203 も形成される。

#### 【0071】

次に、基板全面にITO等の透明電極材を成膜してからパターニングし、図17(c)に示すように画素電極 113 を形成する。

次に、レーザCVD法を用いて、図17(d)に示すように、断線修復用コンタクトホール 205 内と画素電極 113 とをレーザCVD膜 211 で接続する。同様にして断線修復用コンタクトホール 203 内と画素電極 113 とをレーザCVD膜 209 で接続する。

10

#### 【0072】

こうすることにより、図16に示すように、データバスライン 101 の一方の断線端と他方の断線端とが、断線修復用コンタクトホール 203 及び素電極 113 間に形成されたレーザCVD膜 209 と断線修復用コンタクトホール 205 及び画素電極 113 間に形成されたレーザCVD膜 211 とで電気的に接続されて断線欠陥が修復される。

#### 【0073】

本例によれば、画素電極形成前に絶縁膜をドライエッティングして断線修復用コンタクトホールを形成するので、従来のようなレーザ照射による画素電極への汚染もなく精度よく断線修復用コンタクトホールを形成することができる。また、マスク数を増やすことなく修復作業が行える。

20

さらに、断線修復用コンタクトホールは、データバスラインを挟むように形成しているため、データバスライン上のみにコンタクトホールを形成した場合に比べ接触面積が広く接続の信頼性が高くなる。

#### 【0074】

また、断線修復用コンタクトホールは、断線部の両側に一箇所ずつしか設けていないので、複数設ける場合に比してレーザCVD膜で簡単且つ確実に埋めることができる。

また、レーザCVD膜により画素電極を介して迂回接続しているので長い断線部も修復することができ、殆どの断線不良あるいは層間短絡不良を救済できるようになる。

#### 【0075】

##### (例2)

30

図18は、図9と同様に液晶表示パネルの TFT 基板を液晶層側から見た基板面を示している。図18は、例1と同様に、図中左側のデータバスライン 101 が図中上方のゲートバスライン 103 と蓄積容量バスライン 115 との間に於いて断線部 231 で断線している状態を示している。

#### 【0076】

まず、断線部 231 の両端のデータバスライン 101 断線端上に、データバスライン 101 の幅よりも長い幅を有する断線修復用コンタクトホール 233、235 がデータバスライン 101 を横断するようにそれぞれ形成する。断線修復用コンタクトホール 233、235 内にはデータバスライン 101 がその側面を含めて露出している。次いで、断線修復用コンタクトホール 233、235 内部及び断線修復用コンタクトホール 233、235 間をレーザCVD膜 237 により接続する。こうすることにより、データバスライン 101 に発生する断線欠陥を確実に修復することができる。

40

#### 【0077】

本例の断線修復方法について図19を用いてより具体的に説明する。図19は、図18のQ-Q'線で切断したデータバスライン 101 近傍の断面を示している。まず、図18に示すコンタクトホール 107 及び 111 を形成する前に予めゲートバスライン 103 及びデータバスライン 101 の断線検査がなされており、断線検査の結果、図18に示すデータバスライン 101 の断線部 231 が発見されているものとする。

#### 【0078】

コンタクトホール 107 及び 111 を形成するためにレジストを基板全面に塗布してレジ

50

スト層 239 を形成したら、図 19 (a) に示すように、断線部 231 の両端側のデータバスライン 101 断線端上のレジスト層 239 にスポット露光又はレーザ光照射を行ってからパターニングし、データバスライン 101 の幅よりも長い幅を有しデータバスライン 101 を横断する位置にホール 241、243 を形成する。

【0079】

次に、図 19 (b) に示すように、ドライエッチングを用いた選択エッチングによるコンタクトホール 107、111 の形成及び端子部 (図示せず) の窓開けと同時に、ホール 241、243 内を選択エッチングし、データバスライン 101 断線端の上面を露出させると共にデータバスライン 101 の幅方向両側にガラス基板 121 面に到達する断線修復用コンタクトホール 247、249 を形成する。

10

【0080】

次に、レーザ CVD 法を用いて、図 19 (c) に示すように、断線修復用コンタクトホール 247、249 とをレーザ CVD 膜 250 で接続する。次に、基板全面に ITO 等の透明電極材を成膜してからパターニングし、図 19 (d) に示すように画素電極 113 を形成する。

こうすることにより、図 18 に示すように、データバスライン 101 の一方の断線端と他方の断線端とが、断線修復用コンタクトホール 233、235 間に形成されたレーザ CVD 膜 237 で電気的に接続されて断線欠陥が修復される。

【0081】

本例によれば、画素電極形成前に絶縁膜をドライエッチングして断線修復用コンタクトホールを形成するので、従来のようなレーザ照射による画素電極の汚染もなく精度よく断線修復用コンタクトホールを形成することができ、また、マスク数を増やすことなく修復作業が行える。

20

なお本例では、レーザ CVD 法による結線は画素電極形成後に行うようにしてもよい。

【0082】

さらに、断線修復用コンタクトホールは、配線パターンを挟むように形成しているため、配線パターン上のみにコンタクトホールを形成した場合に比べ接触面積が広く接続の信頼性が高くなる。

(例 3)

図 20 は、図 9 と同様に液晶表示パネルの TFT 基板を液晶層側から見た基板面を示している。図 20 は、3 本のデータバスライン 101a、101b、101c と 3 本のゲートバスライン 103a、103b、103c で画定される 4 つの画素領域内の画素電極 113a、113b、113c、113d を示している。各画素領域には、蓄積容量バスライン 115a、115b が形成されている。

30

【0083】

図 20 は、データバスライン 101b が、ゲートバスライン 103b を跨いで 2 画素領域に及ぶ断線部 251 で断線し、画素電極 113d に接続される TFT のドレイン電極 117d とデータバスライン 101b との接続が断たれている状態を示している。

本例では、まず、断線部 251 の両端のデータバスライン 101b 断線端上に、例 1 と同様に、データバスライン 101 の幅よりも大きめの断線修復用コンタクトホール 253、255 をデータバスライン 101b を横断してそれぞれ形成する。次いで、断線修復用コンタクトホール 253 と画素電極 113b の左辺端との間をレーザ CVD 膜 257 により接続し、同じく断線修復用コンタクトホール 255 と画素電極 113d の左辺端との間をレーザ CVD 膜 259 により接続する。また、画素電極 113b の下辺端と 113d の上辺端との間をレーザ CVD 膜 261 で直接接続する。なお、画素電極 113a ~ 113d の形成前に、画素電極 113b に接続される TFT のドレイン電極 117b の根本部の切断位置 263 にレーザ光を照射して切断し、データバスライン 101b との接続を遮断しておく。

40

【0084】

その結果、データバスライン 101b の一方の断線端は断線修復用コンタクトホール 25

50

3のレーザCVD膜257を介して画素電極113bと接続され、データバスライン101の他方の断線端は断線修復用コンタクトホール255のレーザCVD膜259を介して画素電極113dと接続され、画素電極113bと画素電極113dとがレーザCVD膜261で接続されるので、データバスライン101bの断線部251を迂回して電気的な接続を探ることができる。なお、断線修復用コンタクトホール253、255は、上記各実施例と同様に形成されているので、同様に信頼性の高い電気的接続が得られる。

【0085】

(例4)

図21は、図9と同様に液晶表示パネルのTFT基板を液晶層側から見た基板面を示している。図21では、3本のデータバスライン101a、101b、101cと2本のゲートバスライン103a、103bが示され、これらにより画定される2つの画素領域(画素電極113a、113b)が示されている。また、2つの画素領域を横断する蓄積容量バスライン115が示されている。

【0086】

また、図21において、データバスライン101aと接続されているTFTのチャネル保護層105aとデータバスライン101bとの間でゲートバスライン103aが断線(断線部271)している。

まず、画素電極113aの上部両端側におけるゲートバスライン103a上に、当該ゲートバスライン103aの幅よりも長い幅の断線修復用コンタクトホール273、275をゲートバスライン103aを横断してそれぞれ形成する。次いで、断線修復用コンタクトホール273、275と画素電極113aとの間をレーザCVD膜277、279によりそれぞれ接続する。このとき、画素電極113aに接続されるTFTのドレイン電極117aの根本部の切断位置281にレーザ光を照射して切断し、データバスライン101aとの接続を遮断しておく。

【0087】

本例の断線修復方法について図22を用いてより具体的に説明する。図22は、図21のS-S'線で切断したゲートバスライン103a近傍の断面を示している。まず、図22に示すコンタクトホール107及び111を形成する前に予めゲートバスライン103及びデータバスライン101の断線検査がなされており、断線検査の結果、図21に示すゲートバスライン103aの断線部271が発見されているものとする。

【0088】

コンタクトホール107及び111を形成するためにレジストを基板全面に塗布してレジスト層283を形成したら、断線部271(図21参照)の両端側のゲートバスライン103a断線端上のレジスト層283にスポット露光又はレーザ光照射を行ってからパターニングし、ゲートバスライン103aの幅よりも長い幅を有しデゲートバスライン103aを横断する位置にレジストホール285を形成する(図22(a)参照)。

【0089】

次に、図22(b)に示すように、ドライエッチングを用いた選択エッチングによるコンタクトホール107、111の形成及び端子部(図示せず)の窓開けと同時に、ホール285内を選択エッチングし、ゲートバスライン103a断線端の上面を露出させると共にゲートバスライン103aの幅方向両側にガラス基板121面に到達する断線修復用コンタクトホール287を形成する。

【0090】

次に、基板全面にITO等の透明電極材を成膜してからパターニングし、図22(c)に示すように画素電極113を形成する。次に、レーザCVD法を用いて、図22(d)に示すように、断線修復用コンタクトホール287内のゲートバスライン103aと画素電極113aとをレーザCVD膜279で接続する。同様にして断線修復用コンタクトホール273内と画素電極113aとをレーザCVD膜277で接続する。

【0091】

こうすることにより、図21に示すように、ゲートバスライン103aの一方の断線端と

10

20

30

40

50

他方の断線端とが、断線修復用コンタクトホール 273 及び画素電極 113a 間に形成されたレーザ CVD 膜 277 と断線修復用コンタクトホール 275 及び画素電極 113a 間に形成されたレーザ CVD 膜 279 とで電気的に接続されて断線欠陥が修復される。

【0092】

本例によれば、画素電極形成前に絶縁膜をドライエッチングして断線修復用コンタクトホールを形成するので、従来のようなレーザ照射による画素電極への汚染もなく精度よく断線修復用コンタクトホールを形成することができる。また、マスク数を増やすことなく修復作業が行える。

さらに、断線修復用コンタクトホールは、ゲートバスラインを挟むように形成しているため、ゲートバスライン上のみにコンタクトホールを形成した場合に比べ接触面積が広く接続の信頼性が高くなる。

10

【0093】

また、断線修復用コンタクトホールは、断線部の両側に一箇所ずつしか設けていないので、複数設ける場合に比してレーザ CVD 膜で簡単且つ確実に埋めることができる。

また、レーザ CVD 膜により画素電極を介して迂回接続しているので長い断線部も修復することができ、殆どの断線不良を救済できるようになる。

【0094】

(例5)

図23は、図9と同様に液晶表示パネルの TFT 基板を液晶層側から見た基板面を示している。図23は、3本のデータバスライン 101a、101b、101c と2本のゲートバスライン 103a、103b が示され、これらにより画定される2つの画素領域（画素電極 113a、113b）が示されている。また、2つの画素領域を横断する蓄積容量バスライン 115 が示されている。

20

【0095】

図23においてゲートバスライン 103a は、データバスライン 101a に接続される TFT のチャネル保護層 105a とデータバスライン 101b との間の断線部 301 で断線している。

まず、断線部 301 の両端のゲートバスライン 103a 断線端上に、ゲートバスライン 103a の幅よりも長い幅を有する断線修復用コンタクトホール 303、305 がゲートバスライン 103a を横断するようにそれぞれ形成する。断線修復用コンタクトホール 303、305 内にはゲートバスライン 103a がその側面を含めて露出している。次いで、断線修復用コンタクトホール 303、305 内部及び断線修復用コンタクトホール 233、235 間をレーザ CVD 膜 307 により接続する。こうすることにより、ゲートバスラインに発生する断線欠陥を確実に修復することができる。

30

【0096】

本例の断線修復方法について図24を用いてより具体的に説明する。図24は、図23の T-T' 線で切断したゲートバスライン 103a 近傍の断面を示している。まず、図23に示すコンタクトホール 107 及び 111 を形成する前に予めゲートバスライン 103 及びデータバスライン 101 の断線検査がなされており、断線検査の結果、図23に示すゲートバスライン 103a の断線部 301 が発見されているものとする。

40

【0097】

コンタクトホール 107 及び 111 を形成するためにレジストを基板全面に塗布してレジスト層 309 を形成したら、図24(a)に示すように、断線部 301 の両端側のゲートバスライン 103a 断線端上のレジスト層 309 にスポット露光又はレーザ光照射を行ってからパターニングし、ゲートバスライン 103a の幅よりも長い幅を有しゲートバスライン 103a を横断する位置にホール 311、313 を形成する。

【0098】

次に、図24(b)に示すように、ドライエッチングを用いた選択エッチングによるコンタクトホール 107、111 の形成及び端子部（図示せず）の窓開けと同時に、ホール 311、313 内を選択エッチングし、ゲートバスライン 103a 断線端の上面を露出させ

50

ると共にゲートバスライン 103a の幅方向両側にガラス基板 121 面に到達する断線修復用コンタクトホール 315、317 を形成する。

【0099】

次に、レーザ CVD 法を用いて、図 24(c) に示すように、断線修復用コンタクトホール 315、317 をレーザ CVD 膜 307 で接続する。次に、基板全面に ITO 等の透明電極材を成膜してからパターニングして画素電極 113 を形成する。

こうすることにより、図 23 に示すように、ゲートバスライン 103a の一方の断線端と他方の断線端とが、断線修復用コンタクトホール 315、317 間に形成されたレーザ CVD 膜 307 で電気的に接続されて断線欠陥が修復される。

【0100】

本例によれば、画素電極形成前に絶縁膜をドライエッチングして断線修復用コンタクトホールを形成するので、従来のようなレーザ照射による画素電極の汚染もなく精度よく断線修復用コンタクトホールを形成することができ、また、マスク数を増やすことなく修復作業が行える。

なお本実施例では、レーザ CVD 法による結線は画素電極形成後に行うようにしてもよい。

【0101】

さらに、断線修復用コンタクトホールは、配線パターンを挟むように形成しているため、配線パターン上のみにコンタクトホールを形成した場合に比べ接触面積が広く接続の信頼性が高くなる。

(例 6)

図 25 は、図 9 と同様に液晶表示パネルの TFT 基板を液晶層側から見た基板面を示している。図 25 は、3 本のデータバスライン 101a、101b、101c と 2 本のゲートバスライン 103a、103b で画定される 4 つの画素領域内の画素電極 113a、113b、113c、113d を示している。各画素領域には、蓄積容量バスライン 115a、115b が形成されている。

【0102】

図 25 は、ゲートバスライン 103a が、データバスライン 101b を挟んで 2 画素領域に及ぶ断線部 321 で断線している状態を示している。

本例では、まず、断線部 321 の両端のゲートバスライン 103a 断線端上に、ゲートバスライン 103a の幅よりも長い幅の断線修復用コンタクトホール 323、325 をゲートバスライン 103a を横断してそれぞれ形成する。次いで、断線修復用コンタクトホール 323 と画素電極 113c の左辺端との間をレーザ CVD 膜 327 により接続し、同じく断線修復用コンタクトホール 325 と画素電極 113d の左辺端との間をレーザ CVD 膜 329 により接続する。また、画素電極 113c と 113d との間をレーザ CVD 膜 331 で直接接続する。なお、画素電極 113a ~ 113d の形成前に、画素電極 113c に接続される TFT のドレイン電極 117a の根本部の切断位置 333 にレーザ光を照射して切断し、データバスライン 101a との接続を遮断しておく。同様に、画素電極 113d に接続される TFT のドレイン電極 117b の根本部の切断位置 335 にレーザ光を照射して切断し、データバスライン 101b との接続を遮断しておく。

【0103】

その結果、ゲートバスライン 103a の一方の断線端は断線修復用コンタクトホール 323 のレーザ CVD 膜 327 を介して画素電極 113c と接続され、データバスライン 101 の他方の断線端は断線修復用コンタクトホール 325 のレーザ CVD 膜 329 を介して画素電極 113d と接続され、画素電極 113c と画素電極 113d とがレーザ CVD 膜 331 で接続されるので、ゲートバスライン 103a の断線部 321 を迂回して電気的な接続をとることができる。なお、断線修復用コンタクトホール 323、325 は、上記した各例と同様に形成されているので、同様に信頼性の高い電気的接続が得られる。

【0104】

(例 7)

10

20

30

40

50

図26は、図9と同様に液晶表示パネルのTFT基板を液晶層側から見た基板面を示している。図26では、3本のデータバスライン101a、101b、101cと2本のゲートバスライン103a、103bが示され、これらにより画定される2つの画素領域（画素電極113a、113b）が示されている。また、ゲートバスライン103aと103bの間に蓄積容量バスライン115が形成されている。図26において蓄積容量バスライン115は、画素電極113a領域内の断線部341で断線している。

#### 【0105】

まず、断線部341の両側で、画素電極113aとデータバスライン101a、101bとの間の領域の蓄積容量バスライン115上に、当該蓄積容量バスライン115の幅よりも長い幅を有する断線修復用コンタクトホール343、345を蓄積容量バスライン115を横断してそれぞれ形成する。  
10

断線修復用コンタクトホール343、345内には蓄積容量バスライン115がその側面を含めて露出している。次いで、断線修復用コンタクトホール343内部及び画素電極113a間と断線修復用コンタクトホール345及び画素電極113a間とをそれぞれレーザCVD膜347、349により接続する。なお、画素電極113aの形成前に、画素電極113aに接続されるTFTのドレイン電極117aの根本部の切断位置351にレーザ光を照射して切断し、データバスライン101aとの接続を遮断しておく。

#### 【0106】

こうすることにより、蓄積容量バスライン115に発生する断線欠陥を確実に修復することができる。  
20

本例の断線修復方法について図27を用いてより具体的に説明する。図27は、図26のU-U'線で切断した蓄積容量バスライン115近傍の断面を示している。まず、図26に示すコンタクトホール107及び111を形成する前に予め蓄積容量バスライン115の断線検査がなされており、断線検査の結果、図26に示す蓄積容量バスライン115の断線部341が発見されているものとする。

#### 【0107】

コンタクトホール107及び111を形成するためにレジストを基板全面に塗布してレジスト層353を形成したら、図27(a)に示すように、断線部341の両端側の蓄積容量バスライン115断線端上のレジスト層353にスポット露光又はレーザ光照射を行ってからパターニングし、蓄積容量バスライン115の幅よりも長い幅を有し蓄積容量バスライン115を横断する位置にホール355、357を形成する。  
30

#### 【0108】

次に、図27(b)に示すように、ドライエッチングを用いた選択エッチングによるコンタクトホール107、111の形成及び端子部（図示せず）の窓開けと同時に、ホール355、357内を選択エッチングし、蓄積容量バスライン115断線端の上面を露出させると共に蓄積容量バスライン115の幅方向両側にガラス基板121面に到達する断線修復用コンタクトホール361、363を形成する。

#### 【0109】

次に、図27(c)に示すように、基板全面にITO等の透明電極材を成膜してからパターニングして画素電極113を形成する。次に、図27(d)に示すように、レーザCVD法を用いて、断線修復用コンタクトホール361、363をそれぞれレーザCVD膜307で画素電極113aに接続する。  
40

こうすることにより、図26に示すように、蓄積容量バスライン115の一方の断線端と他方の断線端とが、断線修復用コンタクトホール361、363及び画素電極113a間に形成されたレーザCVD膜347、349で電気的に接続されて断線欠陥が修復される。

#### 【0110】

本例によれば、画素電極形成前に絶縁膜をドライエッチングして断線修復用コンタクトホールを形成するので、従来のようなレーザ照射による画素電極の汚染もなく精度よく断線修復用コンタクトホールを形成することができ、また、マスク数を増やすことなく修復作  
50

業が行える。

さらに、断線修復用コンタクトホールは、蓄積容量バスライン115を挟むように形成しているため、配線パターン上のみにコンタクトホールを形成した場合に比べ接触面積が広く接続の信頼性が高くなる。

#### 【0111】

##### (例8)

図28は、図9と同様に液晶表示パネルのTFT基板を液晶層側から見た基板面を示している。図28は、3本のデータバスライン101a、101b、101cと2本のゲートバスライン103a、103bで画定される2つの画素領域内の画素電極113a、113bを示している。各画素領域には、蓄積容量バスライン115が形成されている。

10

#### 【0112】

図28は、蓄積容量バスライン115が、データバスライン101bを挟んで2画素領域に及ぶ断線部371で断線している状態を示している。

本例では、まず、断線部371の両端の蓄積容量バスライン115上であって、画素電極113aとデータバスライン101aとの間の領域の蓄積容量バスライン115上に、当該蓄積容量バスライン115の幅よりも長い幅を有する断線修復用コンタクトホール373を蓄積容量バスライン115を横断するように形成する。同様に、画素電極113bとデータバスライン101cとの間の領域の蓄積容量バスライン115上に、当該蓄積容量バスライン115の幅よりも長い幅を有する断線修復用コンタクトホール375を蓄積容量バスライン115を横断するように形成する。断線修復用コンタクトホール373、375内には蓄積容量バスライン115がその側面を含めて露出している。

20

#### 【0113】

次いで、断線修復用コンタクトホール373内部及び画素電極113a間と断線修復用コンタクトホール375及び画素電極113c間とをそれぞれレーザCVD膜377、379により接続する。さらに、画素電極113aと113bとの間をレーザCVD膜381で直接接続する。

なお、画素電極113の形成前に、画素電極113aに接続されるTFTのドレイン電極117aの根本部の切断位置383にレーザ光を照射して切断し、データバスライン101aとの接続を遮断しておく。同様に、画素電極113bに接続されるTFTのドレイン電極117bの根本部の切断位置385にレーザ光を照射して切断し、データバスライン101bとの接続を遮断しておく。

30

#### 【0114】

以上の結果、蓄積容量バスライン115の一方の断線端は断線修復用コンタクトホール373のレーザCVD膜377を介して画素電極113aと接続され、蓄積容量バスライン115の他方の断線端は断線修復用コンタクトホール375のレーザCVD膜379を介して画素電極113bと接続され、画素電極113aと画素電極113bとがレーザCVD膜381で接続されるので、蓄積容量バスライン115の断線部371を迂回して電気的な接続をとることができる。なお、断線修復用コンタクトホール373、375は、上記した各例と同様に形成されているので、同様に信頼性の高い電気的接続が得られる。

#### 【0115】

40

##### (例9)

図29は、液晶表示パネルのTFT基板におけるゲートバスライン及びデータバスラインの引き出し線(リード線)の形成領域を液晶層側から見た基板面を示している。図29では、表示領域内のゲートバスライン及びデータバスライン391が引き出し線393を介して外部接続用の端子部395に接続される様子が示されている。

#### 【0116】

図29において、引き出し線393のうちの1本が断線部397で断線している。本例では、断線部397の両端の引き出し線393断線端上に、引き出し線393の幅よりも長い幅を有する断線修復用コンタクトホール413、415を引き出し線393を横断してそれぞれ形成する。次いで、断線修復用コンタクトホール401と403の間をレーザC

50

V D 膜 4 0 5 により直接接続する。

【 0 1 1 7 】

本例の断線修復方法について図 3 0 を用いてより具体的に説明する。図 3 0 は、図 2 9 の V - V ' 線で切断した引き出し線 3 9 3 近傍の断面を示している。まず、不図示のコンタクトホール 1 0 7 及び 1 1 1 を形成する前に予め引き出し線 3 9 3 の断線検査がなされており、断線検査の結果、図 2 9 に示す引き出し線 3 9 3 の断線部 3 9 7 が発見されているものとする。

【 0 1 1 8 】

コンタクトホール 1 0 7 及び 1 1 1 を形成するためにレジストを基板全面に塗布してレジスト層 4 0 7 を形成したら、図 3 0 ( a ) に示すように、断線部 3 9 7 の両端側の引き出し線 3 9 3 断線端上のレジスト層 4 0 7 にスポット露光又はレーザ光照射を行ってからパターニングし、引き出し線 3 9 3 の幅よりも長い幅を有し引き出し線 3 9 3 を横断する位置にホール 4 0 9 、 4 1 1 を形成する。

【 0 1 1 9 】

次に、図 3 0 ( b ) に示すように、ドライエッティングを用いた選択エッティングによるコンタクトホール 1 0 7 、 1 1 1 の形成及び端子部 ( 図示せず ) の窓開けと同時に、ホール 4 0 9 、 4 1 1 内を選択エッティングし、引き出し線 3 9 3 断線端の上面を露出させると共に引き出し線 3 9 3 の幅方向両側にガラス基板 1 2 1 面に到達する断線修復用コンタクトホール 4 1 3 、 4 1 5 を形成する。

【 0 1 2 0 】

次に、基板全面に I T O 等の透明電極材を成膜してからパターニングして画素電極 1 1 3 ( 不図示 ) を形成する。次に、図 3 0 ( c ) に示すように、レーザ C V D 法を用いて、断線修復用コンタクトホール内 4 1 3 及び 4 1 5 をレーザ C V D 膜 4 0 5 で接続する。

こうすることにより、図 2 9 に示すように、引き出し線 3 9 3 の一方の断線端と他方の断線端とが、断線修復用コンタクトホール 4 1 3 、 4 1 5 間に形成されたレーザ C V D 膜 4 0 5 で電気的に接続されて断線欠陥が修復される。

【 0 1 2 1 】

本例によれば、画素電極形成前に絶縁膜をドライエッティングして断線修復用コンタクトホールを形成するので、従来のようなレーザ照射による画素電極の汚染もなく精度よく断線修復用コンタクトホールを形成することができ、また、マスク数を増やすことなく修復作業が行える。

さらに、断線修復用コンタクトホールは、引き出し線 3 9 3 を挟むように形成しているため、配線パターン上のみにコンタクトホールを形成した場合に比べ接触面積が広く接続の信頼性が高くなる。

【 0 1 2 2 】

( 例 1 0 )

図 3 1 は、図 9 と同様に液晶表示パネルの T F T 基板を液晶層側から見た基板面を示している。図 3 1 では、3 本のデータバスライン 1 0 1 a 、 1 0 1 b 、 1 0 1 c と 3 本のゲートバスライン 1 0 3 a 、 1 0 3 b 、 1 0 3 c が示され、これらにより画定される 4 つの画素領域 ( 画素電極 1 1 3 a 、 1 1 3 b 、 1 1 3 c 、 1 1 3 d ) が示されている。また、ゲートバスライン 1 0 3 a と 1 0 3 b の間に蓄積容量バスライン 1 1 5 a が示され、ゲートバスライン 1 0 3 b と 1 0 3 c の間に蓄積容量バスライン 1 1 5 b が示されている。

【 0 1 2 3 】

図 3 1 において、データバスライン 1 0 1 b が、画素電極 1 1 3 a と 1 1 3 b の間にある断線部 4 2 1 で断線している。ゲートバスライン 1 0 3 b が、画素電極 1 1 3 c の右上端における断線部 4 2 3 で断線している。また、蓄積容量バスライン 1 1 5 b が、画素電極 1 1 3 c と 1 1 3 d の間で双方の領域に跨る断線部 4 2 5 で断線している。

【 0 1 2 4 】

この場合、まず断線部 4 2 1 、 4 2 3 、 4 2 5 の両端部直上の保護膜を、それぞれ、断線部の線幅よりも広いレーザ C V D 膜 4 2 7 、 4 2 9 、 4 3 1 で被覆する。次いで、レーザ

10

20

30

40

50

ウェルディング法により各断線部の両端部に黒丸で示すレーザウェルディング部を形成し、断線している配線パターンの断線端をレーザCVD膜427、429、431により直接接続する。

【0125】

以下、図32～図34を用いて具体的に説明する。図32は、図31に示すW-W'線で切断したデータバスライン101b近傍の断面を示している。図35は、図31に示すX-X'線で切断したゲートバスライン103b近傍の断面を示している。図34は、図31に示すY-Y'線で切断した蓄積容量バスライン115b近傍の断面を示している。

【0126】

まず、図32乃至図34の(a)に示すように、断線部421、423、425の両端部を含む直上の保護膜133にレーザCVD膜427、429、431を断線部の線幅よりも広く形成する。次に、図32乃至図34の(b)に示すように、裏面側からまたは表面側から断線部421、423、425の両端部に向けてレーザ光(例えばYAGレーザ光)を照射するレーザウェルディング法を実施し、断線部421、423、425の両端部にレーザウェルディング部を形成する。

【0127】

図32(b)に示すように、断線部421におけるレーザウェルディング部433、434によりレーザCVD膜427とデータバスライン101bとが接続されて断線部421での断線が修復されている。図33(b)に示すように、断線部423におけるレーザウェルディング部435、436によりレーザCVD膜429とゲートバスライン103bとが接続されて断線部423での断線が修復されている。図34(b)に示すように、断線部425におけるレーザウェルディング部437、438によりレーザCVD膜431と蓄積容量バスライン115bとが接続されて断線部425での断線が修復されている。

【0128】

これにより、断線部421は、データバスライン101bの一方の断線端から、レーザウェルディング部433、レーザCVD膜427、及びレーザウェルディング部434を介してデータバスライン101bの他方の断線端と電気的に接続される。断線部423は、ゲートバスライン103bの一方の断線端から、レーザウェルディング部435、レーザCVD膜429、及びレーザウェルディング部436を介してゲートバスライン103bの他方の断線端と電気的に接続される。また、断線部425は、蓄積容量バスライン115bの一方の断線端から、レーザウェルディング部437、レーザCVD膜431、及びレーザウェルディング部438を介して蓄積容量バスライン115bの他方の断線端と電気的に接続される。

【0129】

なお、断線部425において以上説明した修復方法を採用する場合には、画素電極113cの右辺端と画素電極113dの左辺端とが接続されるので、画素電極113cに接続されるTFTのドレイン電極117a及び画素電極113dに接続されるTFTのドレイン電極117bは、それぞれ、データバスライン101a、101bから切り離しておく必要がある。

【0130】

(第2の実施の形態)

次に、本発明の第2実施の形態による液晶表示装置及びその欠陥修復方法を図35乃至図53を用いて説明する。図35は、本発明の第2の実施の形態による液晶表示装置の欠陥修復方法の原理説明図である。図35(a)は、透明ガラス基板500上にゲートバスライン502が形成され、その上に絶縁膜(ゲート絶縁膜; SiN)504を介してデータバスライン506がゲートバスライン502に交差して形成され、その上に絶縁膜(保護膜; SiN)508が形成される表示パネルを示している。さらに図35(a)は、ゲートバスライン502とデータバスライン506とが層間短絡部510において短絡していることを示している。

【0131】

10

20

20

30

30

40

40

50

図35(b)に示すように、最上層の絶縁膜(SiN)508の上部から層間短絡部510を挟みデータバスライン506に沿った両側にレーザ光を照射し、データバスライン506を断線部512、514で断線させる。

次いで、図35(c)に示すように、断線部512、514の外側端上における絶縁膜(SiN)508にレーザ光を照射して、データバスライン506が剥き出しになるようにコンタクトホール516、518をそれぞれ形成する。

#### 【0132】

次に、図35(d)に示すように、レーザCVD法によりコンタクトホール516、518それぞれの内周及び開口部周辺の絶縁層508上に金属膜を成膜してメタル堆積部520、522を形成する。次いで、絶縁膜508上に形成されているメタル堆積部520と522の間を、次の(A)～(E)のいずれかの方法で電気的に接続し、層間短絡を修復する。

#### 【0133】

(A) 絶縁膜508上にメタル堆積部520と522を形成する際に引き続いてメタル堆積部520と522の間をレーザCVD法により成膜した金属膜で直接接続する。

(B) 予めデータバスライン506の側方に所定長さの予備配線を並置形成しておき、予備配線の両端上に最上層の絶縁膜508に開口するコンタクトホールを設け、予備配線のコンタクトホールとメタル堆積部520及び522の間をレーザCVD法により成膜した金属膜で接続する。

#### 【0134】

(C) 画素電極とメタル堆積部520及び522の間をレーザCVD法により成膜した金属膜で接続する。

(D) 図35(c)のコンタクトホール516、518を設けずに、予めデータバスライン506の両断線部の外側に予備パッドをそれぞれ延設し、予備パッド上に最上層の絶縁膜508に開口するコンタクトホールを設け、両コンタクトホール間をレーザCVD法により成膜した金属膜で接続する。

#### 【0135】

(E) 図35(c)のコンタクトホール516、518を設けたのち、データバスラインの両断線部の外側端上の絶縁層508にコンタクトホール516、518とつながる透明導電体膜を予備パッドとしてそれぞれ成膜し、両予備パッド間をレーザCVD法により成膜した金属膜で接続する。

これにより、断線化したデータバスライン506の断線端間が、絶縁膜508上にレーザCVD法で描画した金属膜で接続され、層間短絡が修復される。以上はデータバスライン506を断線化して層間短絡を修復する場合であるが、データバスライン506ではなく、ゲートバスライン502や図示しない蓄積容量バスラインを同様に断線化して層間短絡を修復することもできることは言うまでもない。

#### 【0136】

このように、本第2の実施の形態によれば、層間短絡部(線欠陥箇所)をレーザCVD法で配線を描画して修復することにより、表示領域内で線欠陥を修復することができる。以下、本第2の実施の形態による欠陥修復方法を例を用いて具体的に説明する。

なお、以下の例では、コンタクトホールの形成に用いるレーザ光は、YAGパルスレーザの第3高調波(355nm)あるいは第4高調波(266nm)である。また、レーザCVD法による金属膜の成膜は、W(タンゲステン)有機金属、Mo(モリブデン)有機金属あるいはCr(クロム)有機金属を含むArガスを流しながら有機金属ガス(成膜ガス)濃度、レーザパワー、スキャン速度及び回数を調整してYAG355nmの連続レーザ光を照射して膜を堆積させている。

#### 【0137】

具体的な成膜条件を示す。成膜ガスは、金属カルボニル{W(CO)<sub>6</sub>、Cr(CO)<sub>6</sub>}である。レーザパワーは、アッテネータ値として、0.2～0.4である。スキャン速度は、3.0μm/secである。スキャン回数は、1往復である。キャリアガス(Ar)

10

20

30

40

50

) 流量は、90 c c / m i n である。この条件で成膜すれば、W(タングステン)で膜厚が400~600 nm、比抵抗が100~150  $\mu$  · cm が得られる。なお、W単体での比抵抗は5.65  $\mu$  · cm である。

【0138】

コンタクトホール径は、レーザ条件にもよるが2~5  $\mu$  m 径レベルのものを使用している。レーザCVD法によって成膜した金属配線部は最小描画線幅が5  $\mu$  m、膜厚は0.2  $\mu$  m、抵抗率は50  $\mu$  · cm 以下である。この条件により層間短絡を修復して液晶表示パネルを構成しても問題ないことは確認されている。

(例1)

図36は、液晶表示装置のアモルファスシリコン(a-Si) TFT基板の層間短絡部分を液晶層側から見た基板面を示している。図36は、2本のデータバスライン506a、506bと1本のゲートバスライン502とを示しており、これらにより2つの画素領域(画素電極524a、524b)が画定されている。また、2つの画素電極524a、524b下層中央部を左右方向に横断する蓄積容量バスライン526が形成されている。

【0139】

図36において、データバスライン506aが、層間短絡部510aでゲートバスライン502と短絡している。また、データバスライン506aが、層間短絡部510bで蓄積容量バスライン526と短絡している。

この場合、絶縁基板上のゲートバスライン502とデータバスライン506aの層間短絡を修復するために、まず、データバスライン506aの層間短絡部510aの両側にレーザ光を照射して断線部512a、512bを形成し、データバスライン506aを切断する(図35(a)参照)。次に、最上層の絶縁膜(SiN)508の上方から層間短絡部510aの両側にYAGパルスレーザ光を照射し、データバスライン506aが剥き出しうるようになる。次に、コンタクトホール516a、516bをそれぞれ形成する(図35(b)参照)。次に、コンタクトホール516aと516bの間をレーザCVD法による金属膜で配線するが、断線部512a、512bは、絶縁膜(SiN)508に開口しているので、コンタクトホール516aと516bの間をデータバスライン506a上で直接接続するとゲートバスライン502と短絡する。

【0140】

そこで、図36に示すように、データバスライン506aの断線部512a、512bを迂回するようにレーザCVD法により成膜した金属配線部528a、528b、528cにより、コンタクトホール516aと516bの間を接続し、層間短絡を修復する。以下、図37、図38を参照しつつ具体的に説明する。

図37は、図36のA-A'線で切断したTFT断面を示している。図38は、図36のB-B'線で切断したTFT断面を示している。図37に示すように、データバスライン506a上に設けたコンタクトホール516b(516a)をレーザCVD法による金属膜で埋めるとともに、データバスライン部506aと交差する向きに所定長さレーザCVD法による金属膜を延設して金属配線部528a(528b)を形成する。次いで、コンタクトホール516b、516aの金属配線部528a、528bの端部をレーザCVD法による金属配線部528cで接続する。金属配線部528cは、図38に示すように、ゲートバスライン502を跨いで配設されている。

【0141】

その結果、データバスライン506aの断線化した一端部が、コンタクトホール516a、金属配線部528b、金属配線部528c、及びコンタクトホール516bを介してデータバスライン506aの断線化した他端部に電気的に接続されて層間短絡が修復される。

また、図36において、絶縁基板上の蓄積容量バスライン526とデータバスライン506aの層間短絡を修復するために、同様に、データバスライン506aの層間短絡部510bの両側にレーザ光を照射して断線部512c、512dを形成し断線化する(図35(a)参照)。次に、最上層の絶縁膜(SiN)508の上方から層間短絡部510aの

10

20

30

40

50

両側にYAGパルスレーザ光を照射し、データバスライン506aが剥き出しになるようにコンタクトホール516c、516dをそれぞれ形成する(図35(b)参照)。次に、上記と同様に、データバスライン506aの断線部512c、512dを迂回するようにレーザCVD法により成膜した金属配線部530a、530bにより、コンタクトホール516cと516dの間を接続し、層間短絡を修復する。

#### 【0142】

(例2)

図39は、液晶表示装置のTFT基板の層間短絡部分を液晶層側から見た基板面を示している。図39では、2本のデータバスライン506a、506bと1本のゲートバスライン502が示され、これらにより画定される2つの画素領域(画素電極524a、524b)が示されている。また、2つの画素電極524a、524bに中央部を左右方向に横断する蓄積容量バスライン526が示されている。

10

#### 【0143】

本例では、データバスライン506とゲートバスライン502が交差する領域において、隣接するデータバスライン506と画素電極524との間に、データバスライン506に沿って所定長さの予備配線532をゲートバスライン502を跨ぐようにして並置している。また、データバスライン506と蓄積容量バスライン526が交差する領域において、隣接するデータバスライン506と画素電極524との間に、データバスライン506の側方に所定長さの予備配線532を蓄積容量バスライン526を跨ぐように並置している。

20

#### 【0144】

例えば、データバスライン506bとゲートバスライン502が交差する領域において、隣接するデータバスライン506bと画素電極524aとの間に、データバスライン506bの側方に所定長さの予備配線532cをゲートバスライン502を跨ぐようにして並置している。また例えば、データバスライン506bと蓄積容量バスライン526が交差する領域において、隣接するデータバスライン506bと画素電極524aとの間に、データバスライン506bの側方に所定長さの予備配線532dを蓄積容量バスライン526を跨ぐように並置している。

#### 【0145】

図39において、例1と同様にデータバスライン506aが、層間短絡部510aでゲートバスライン502と短絡している。また、データバスライン506aが、層間短絡部510bで蓄積容量バスライン526と短絡している。

30

まず、層間短絡部510aの修復方法を説明する。本例では、例1と同様にデータバスライン506aを断線部512a、512bで断線化し、両断線部の外端上にコンタクトホール516a、516bを形成する際に、予備配線532aの両端上に絶縁膜508に開口するコンタクトホール534a、534bを形成する。

#### 【0146】

次いで、コンタクトホール516aと534a間をレーザCVD法による金属配線部536aで接続する。同じくコンタクトホール516bと534b間をレーザCVD法による金属配線部536bで接続する。

40

具体的には、図40、図41に示す手順で層間短絡を修復する。図40は、図39のC-C'線で切断した断面を示している。図40は、図39のD-D'線で切断した断面を示している。図40、図41に示すように、データバスライン506aを形成する工程で予備配線532aを形成しておく。ゲートバスライン502との層間短絡が生じた場合には、データバスライン506a上及び予備配線532a上にコンタクトホール516a(516b)、534a(534b)をそれぞれ形成する。次いで、コンタクトホール516aと534a間(コンタクトホール516bと534b間)を、それらを埋める金属配線部536a(536b)で接続する。

#### 【0147】

その結果、図41に示すように、予備配線532aは、ゲートバスライン502を跨いで

50

形成されているので、金属配線部 536a から予備配線 532a を介して金属配線部 536b に至る迂回経路が構成されて層間短絡が修復される。この例 2 によれば、レーザ CVD 法により描画するのは、金属配線部 536a、536b となり、レーザ CVD 法により描画する領域を短くすることができる。

【0148】

層間短絡部 510b についても同様に、コンタクトホール 516c、516d、538a、538b をそれぞれ形成し、コンタクトホール 516c と 538a 間を金属配線部 540a で接続し、コンタクトホール 516c と 538a 間を金属配線部 540a で接続することにより、蓄積容量バスライン 526 との層間短絡が修復される。

【0149】

(例 3)

図 42 は、液晶表示装置の TFT 基板の層間短絡部分を液晶層側から見た基板面を示している。図 42 では、2 本のデータバスライン 506a、506b と 1 本のゲートバスライン 502 が示され、これらにより 2 つの画素領域（画素電極 524a、524b）が画定されている。また、2 つの画素電極 524a、524b に中央部を左右方向に横断する蓄積容量バスライン 526 が示されている。

【0150】

本例では、データバスライン 506a とゲートバスライン 502 が交差する領域において、ゲートバスライン 502 の側方に所定長さの予備配線 542a をデータバスライン 506a を跨ぐようにして並置している。またデータバスライン 506a と蓄積容量バスライン 526 が交差する領域において、蓄積容量バスライン 526 の側方に所定長さの予備配線 542c をデータバスライン 506a を跨ぐように並置している。

【0151】

同様に、データバスライン 506b とゲートバスライン 502 が交差する領域において、ゲートバスライン 502 の側方に所定長さの予備配線 542b をデータバスライン 506b を跨ぐようにして並置している。またデータバスライン 506b と蓄積容量バスライン 526 が交差する領域において、蓄積容量バスライン 526 の側方に所定長さの予備配線 542d をデータバスライン 506b を跨ぐように並置している。これらの予備配線 542a～542d は、隣接する画素電極と接触しないように形成されている。

【0152】

図 42 において、例 1 と同様に、データバスライン 506a が、層間短絡部 510a でデータバスライン 502 と短絡している。また、データバスライン 506a が、層間短絡部 510b で蓄積容量バスライン 526 と短絡している。

まず、層間短絡部 510a の修復方法を説明する。本例では、ゲートバスライン 502 を断線部 512a、512b で断線化し、両断線部の外端上にレーザ光を照射してコンタクトホール 516a、516b を形成する際に、予備配線 542a の両端上に絶縁膜 508 に開口するコンタクトホール 544a、544b をレーザ光照射により形成する。

【0153】

次いで、コンタクトホール 516a、544a 間をレーザ CVD 法による金属配線部 546a で接続する。同じくコンタクトホール 516b と 544b 間をレーザ CVD 法による金属配線部 546b で接続する。

具体的には、図 43、図 44 に示す手順で層間短絡を修復する。図 43 は、図 42 の E-E' 線で切断した断面を示している。図 44 は、図 42 の F-F' 線で切断した断面を示している。図 43、図 44 に示すように、ゲートバスライン 502 を形成する工程で予備配線 542a を形成しておく。データバスライン 506a との層間短絡が生じた場合には、ゲートバスライン 502 上及び予備配線 542a 上にコンタクトホール 516a (516b)、544a (544b) をそれぞれ形成する。次いで、コンタクトホール 516a と 544a 間 (コンタクトホール 516b と 544b 間) を、それらを埋める金属配線部 546a (546b) で接続する。

【0154】

10

20

30

40

50

その結果、予備配線 542a は、ゲートバスライン 502 を跨いで形成されているので、金属配線部 546a から予備配線 542a を通じて金属配線部 546b に至る迂回経路が構成されて層間短絡が修復される。本例によれば、レーザ CVD 法により描画するのは、金属配線部 546a、546b となり、例 2 と同様に、レーザ CVD 法により描画する領域を短くすることができる。

【0155】

層間短絡部 510b についても同様に、コンタクトホール 516c、516d、548a、548b をそれぞれ形成し、コンタクトホール 516c と 548a 間を金属配線部 550a で接続し、コンタクトホール 516c と 548a 間を金属配線部 550a で接続することにより、蓄積容量バスライン 526 との層間短絡が修復される。

10

【0156】

(例 4)

図 45 は、液晶表示装置の TFT 基板の層間短絡部分を液晶層側から見た基板面を示している。図 45 では、2 本のデータバスライン 506a、506b と 1 本のゲートバスライン 502 が示され、これらにより画定される 2 つの画素領域（画素電極 524a、524b）が示されている。また、2 つの画素電極 524a、524b に中央部を左右方向に横断する蓄積容量バスライン 526 が示されている。

【0157】

本例では、データバスライン 506a とゲートバスライン 502 との交差付近においてゲートバスライン 502 の幅方向両側におけるデータバスライン 506a の側部に所定長さの予備パッド 552a、552b を延設している。データバスライン 506b でも同様にして所定長さの予備パッド 564a、564b を延設している。また、データバスライン 506a と蓄積容量バスライン 526 との交差付近において蓄積容量バスライン 526 の幅方向両側におけるデータバスライン 506a の側部に所定長さの予備パッド 558a、558b を延設している。データバスライン 506b でも同様にして所定長さの予備パッド 566a、566b を延設している。

20

【0158】

図 45 において、例 1 と同様に、データバスライン 506a が、層間短絡部 510a でデータバスライン 502 と短絡している。また、データバスライン 506a が、層間短絡部 510b で蓄積容量バスライン 526 と短絡している。

30

まず、層間短絡部 510a の修復方法を説明する。この例 4 では、断線部 512a、512b でデータバスライン 506a を断線化し、両断線部の外端上にレーザ光を照射してコンタクトホール 516a、516b を形成する際に、予備パッド 552a、552b の両端上に絶縁膜 508 に開口するコンタクトホール 554a、554b をレーザ光照射により形成する。次いで、コンタクトホール 544a と 554b 間をレーザ CVD 法による金属配線部 556 で接続する。

【0159】

具体的には、図 46、図 47 に示す手順で層間短絡を修復する。図 46 は、図 45 の G-G' 線で切断した TFT 断面を示している。図 47 は、図 45 の H-H' 線で切断した TFT 断面を示している。図 46、図 47 に示すように、データバスライン 506a を形成する工程で予備パッド 552a、552b を形成しておく。データバスライン 506a とゲートバスライン 502 の層間短絡が生じた場合には、予備パッド 552a 及び 552b 上にコンタクトホール 554a、554b をそれぞれ形成する。次いで、コンタクトホール 554a と 554b 間を、それらを埋めるレーザ CVD 法による金属配線部 556 で接続する。

40

【0160】

その結果、予備パッド 552a から金属配線部 556 を通じて予備パッド 552b に至る迂回経路が構成されて層間短絡が修復される。本例によれば、コンタクトホールを設けるのが予備パッド 552a、552b の端部だけになるので、予備配線を設ける例 2、3 の場合よりも修復作業の単純化が図れる。

50

断線部 510b についても同様に、予備パッド 558a、558b の端部に設けたコンタクトホール 560a と 560b とを金属配線部 562 で接続することにより、蓄積容量バスライン 526 との層間短絡が修復される。

#### 【0161】

(例 5)

図 48 は、液晶表示装置の TFT 基板の層間短絡部分を液晶層側から見た基板面を示している。図 48 では、2 本のデータバスライン 506a、506b と 1 本のゲートバスライン 502 が示され、これらにより画定される 2 つの画素領域（画素電極 524a、524b）が示されている。また、2 つの画素電極 524a、524b に中央部を左右方向に横断する蓄積容量バスライン 526 が示されている。

10

#### 【0162】

図 48 において、例 1 と同様に、データバスライン 506a が、層間短絡部 510a でゲートバスライン 502 と短絡している。また、データバスライン 506a が、層間短絡部 510b で蓄積容量バスライン 526 と短絡している。

以下、層間短絡部 510a の修復方法を図 49 も参照して説明する。図 49 は、図 48 の I - I' 線で切断した TFT 断面を示している。本例では、予めデータバスライン 506 上の絶縁膜に所定間隔でコンタクトホールを開口しておき、画素電極 524 の形成とともに、コンタクトホールを介してデータバスライン 506 と接続された透明電極膜（ITO）からなる予備パッド 568a、568b・・・を形成している。予備パッド 568 は、データバスライン 506 とゲートバスライン 502 及び蓄積容量バスライン 526 との交差部近傍に形成している。

20

#### 【0163】

従って、断線部 512a、512b でデータバスライン 506a を切断し、次いで、予備パッド 568a、568b の端部間をレーザ CVD 法による金属配線部 572 で接続するだけで、予備パッド 568a から金属配線部 572 を通って予備パッド 568b に至る迂回経路が構成されて層間短絡が修復される。本例によれば、修復時にコンタクトホールを設ける必要がなく、予備パッド 568a、568b の端部間をレーザ CVD 法による金属配線部 572 で接続するだけで修復が完了するので修復作業の大幅な簡素化が図れる。

#### 【0164】

層間短絡部 510b についても同様に、予備パッド 574a、574b 端部間をレーザ CVD 法による金属配線部 578 で接続することにより、蓄積容量バスライン 526 との層間短絡が修復される。

30

(例 6)

図 50 は、液晶表示装置の TFT 基板の層間短絡部分を液晶層側から見た基板面を示している。図 50 では、2 本のデータバスライン 506a、506b と 1 本のゲートバスライン 502 が示され、これらにより画定される 2 つの画素領域（画素電極 524a、524b）が示されている。また、2 つの画素電極 524a、524b に中央部を左右方向に横断する蓄積容量バスライン 526 が示されている。

#### 【0165】

図 50 において、データバスライン 506a が、層間短絡部 510a でゲートバスライン 502 と短絡している。また、データバスライン 506b が、層間短絡部 510b で蓄積容量バスライン 526 と短絡している。

40

この場合、本例では、図 51、図 52、図 53 に示す手順で画素電極を経由する迂回路を形成して層間短絡を修復する。図 51 は、図 50 の J - J' 線で切断した TFT 断面を示している。図 52 は、図 50 の K - K' 線で切断した断面を示している。図 53 は、図 50 の L - L' 線で切断した断面を示している。

#### 【0166】

まず、図 50 ~ 図 52 を参照して層間短絡部 510a の修復方法を説明する。断線部 512a、512b でデータバスライン 506a を切断し、両断線部の外端上にレーザ光を照射してコンタクトホール 600 を形成する。次いで、データバスライン 506a から延び

50

てゲートバスライン 502 上に位置する TFT のドレイン電極 590 上にコンタクトホール 592 を設ける。

【0167】

次いで、 TFT のソース電極 594 と画素電極 524a とを接続するために形成されているコンタクトホール 596 と、修復用に形成したコンタクトホール 592 とを、レーザ CVD 法による金属配線部 598 で接続する。次いで、コンタクトホール 600 と画素電極 524a の左辺端をレーザ CVD 法による金属配線部 602 で接続する。

【0168】

これにより、データバスライン 506a の断線化した一端からコンタクトホール 592、金属配線部 598、コンタクトホール 596、画素電極 524a、金属配線部 602 及びコンタクトホール 600 を通ってデータバスライン 506a の断線化した他端に至る迂回経路が形成されて層間短絡が修復される。

次に、図 50 と図 53 を参照して層間短絡部 510b の修復方法を説明する。断線部 512c、512d でデータバスライン 506a を断線化し、両断線部の外端上にレーザ光照射によりコンタクトホール 604、608 を形成する。次いで、コンタクトホール 604、608 と画素電極 524b との間を、レーザ CVD 法による金属配線部 606、700 によりそれぞれ接続する。

【0169】

これにより、データバスライン 506b の断線化した一端からコンタクトホール 604、金属配線部 606、画素電極 524b、金属配線部 700 及びコンタクトホール 608 を通ってデータバスライン 506b の断線化した他端に至る右傾経路が構成されて層間短絡が修復される。

なお、上記した第 1 及び第 2 の実施の形態では、欠陥修復のために所定領域に導電体層を形成する方法としてレーザ CVD 法を適用しているが、本発明はこれに限らない。例えば、薬液を焼成して導電体層を形成するようにしてももちろん構わない。

【0170】

(第 3 の実施の形態)

図 54 は、本願請求項 6 ~ 8 の発明の原理を示す図である。

本発明においては、ゲートバスライン 610 に隣接して、ゲートバスライン 610 から独立した修復用補助配線 612 が配置されている。修復用補助配線 612 は、ゲートバスライン 610 と同様に蓄積容量バスライン一括電極 616 と交差し、且つ、その両端は蓄積容量バスライン一括電極 616 と交差しない（重畠しない）位置にある。さらに、蓄積容量バスライン一括電極 616 を挟んで両側に、ゲートバスライン 610 および修復用補助配線 612 と交差するように、修復用接続接続電極 614a、614b が配設されている。

【0171】

図 55 は、短絡欠陥の修復方法を示す図である。

ゲートバスライン 610 と蓄積容量バスライン一括電極 616 が点 P で短絡している。このような場合、まず、短絡部分をゲートバスライン 610 から切り離すため、蓄積容量バスライン一括電極 616 を挟む両側の 2 点 R1、R2 をレーザ照射等で切断する。次に、ゲートバスライン 610 と修復用補助配線 612 が交差している 4 点 Q1 ~ Q4 でレーザ照射等により、ゲートバスライン 610 と修復用補助配線 612 を接続する。このようにして、欠陥の修復を行う。

【0172】

図 56 は、図 55 の I - I 線での断面図である。

ゲートバスライン 610 と修復用補助配線 612 は、絶縁基板 618 上に独立して形成されている。これらは、ゲートバスライン 610 を形成する工程で、同一材料により一括形成される。蓄積容量バスラインも同工程で形成される。修復用接続電極 614b (614a) は、ゲートバスライン 610 と修復用補助配線 612 上に、ゲート絶縁膜と共に通の絶縁膜 620 を介して形成されている。修復用接続電極 614b (614a) は、TFT の

10

20

30

40

50

ドレイン電極、データバスラインを形成する工程で、同一材料により一括形成される。ゲートバスライン一括電極 616 も同工程で形成される。欠陥修復の際には、修復用接続電極 614b (614a) とゲートバスライン 610 および修復用補助配線 612 が交差している部分 (点 Q3, Q4) にレーザ照射等を行い、修復用接続電極 614b を溶融してゲートバスライン 610 および修復用補助配線 612 を電気的に接続する。

【0173】

修復用接続電極 614b とゲートバスライン 610 および修復用補助配線 612 とを接続する方法としては、上記のようなレーザ照射による導電層の溶融以外にも、金属を含む雰囲気にレーザを照射して基板表面に選択的に金属層を成膜する、いわゆるレーザ CVD 法を用いることができる。また、このレーザ CVD 法を用いると、任意の位置に導電層を形成出来るので修復用接続電極 614b がなくても良い。

【0174】

具体的には、図 55 および図 56 において (修復用接続電極 614a, 614b はないものとする)、ゲートバスライン 610 と蓄積容量バスライン一括電極 616 が点 P で短絡した場合、ゲートバスライン 610 を蓄積容量バスライン一括電極 616 の両側の 2 点、点 R1, R2 で切断する。次いで、点 Q1 から Q4 の 4 か所で、ゲートバスライン 610 および修復用補助配線 612 上の絶縁膜 620 を除去し、ゲートバスライン 610 および修復用補助配線 612 を露出する。その後、点 Q1 と Q2、並びに、点 Q3 と Q4 を接続する導電層をレーザ CVD 法により形成する。このようにして、欠陥の修復が行える。

【0175】

図 57 は、本発明の一実施形態を示す図である。

本発明の液晶表示装置も、図 1 と同様にゲートバスラインは左方片側に引き出され、したがって、ゲートバスラインと蓄積容量バスライン一括電極が交差しているのは、左方端部のみである。図 57 は、ゲートバスライン 610 と蓄積容量バスライン一括電極 616 が交差する交差する領域を示している。蓄積容量バスライン一括電極 616 は、データバスライン 634 と同層にあり、同一材料で同一工程で形成されるため、データバスライン 634 と平行するように延在し、ゲートバスライン 610 と交差するように配置される。図 57 の実施形態で図 2 の従来構成と異なるのは、ゲートバスライン 610 と蓄積容量バスライン一括電極 616 が交差する部分の近傍に、修復用補助配線 612 と修復用接続電極 614a, 614b が設けられている点である。

【0176】

図 58 は、図 57 中の部分拡大図である。

ゲートバスライン 610 は、屈曲部 610a, 610b (図 57 参照) が設けられ、屈曲部 610a, 610b は通常の配線幅よりも広く形成されるとともに、屈曲部 610a, 610b で修復用接続電極 614a, 614b (図 57 参照) と重畳している。この重畳している部分の幅を広くしているのは、レーザ処理によって一部消失してしまうことを考慮してある。また、修復用補助配線 612 が、ゲートバスライン 610 に近接して、且つ、電気的に独立して配設される。修復用補助配線 612 の配線幅は、ゲートバスライン 610 とほぼ同一幅に形成されている。修復用補助配線 612 の先端部は、ゲートバスライン 610 の屈曲部 610a と同様に、幅広になっており修復用接続電極 614a, 614b と重畳している。このような構成にすることによって、短絡の有無を電気的な検査を行うことにより確認することができる。さらに、修復用補助配線 612 とゲートバスライン 610 とは、修復処理前には独立して電気的に接続されていないので、短絡のあるゲートバスライン 610 が特定できれば、分離のための切断箇所、電気的に接続を行うための箇所が決まり、修復率を向上することができる。

【0177】

蓄積容量バスライン 622 と蓄積容量バスライン一括電極 616 とは、接続部 624a, 624b を介して、画素電極と同一工程で形成される蓄積容量バスライン接続電極 624 で接続される。

図 59 は、蓄積容量バスライン 622 と蓄積容量バスライン一括電極 616 の接続部分を

10

20

30

40

50

示す図であり、図58のII-II線における断面図である。

【0178】

絶縁基板618上に、ゲートバスライン610と同一工程で形成され、画素電極632と蓄積容量を形成する蓄積容量バスライン622が配設される。蓄積容量バスライン一括電極616は、デ-タバスライン634と同一工程で形成され、ゲート絶縁膜620上に配設される。蓄積容量バスライン接続電極624は、画素電極632と同一工程で形成され、蓄積容量バスライン622上のゲート絶縁膜620および保護膜636を開口して設けられた接続部624aと、蓄積容量バスライン一括電極616上の保護膜636を開口して設けられた接続部624bを介して、蓄積容量バスライン622と蓄積容量バスライン一括電極616とを電気的に接続している。接続部624cは、蓄積容量バスライン接続電極624の密着性を良くするために、絶縁基板618に接触するように設けられた接続部分である。10

【0179】

(第4の実施の形態)

図60は本発明の第4の実施の形態の液晶表示装置のTFT基板を示す図である。なお、CF基板については基本的に従来と同様であるので、ここではCF基板の説明は省略する。。

本実施の形態の液晶表示装置のTFT基板には、図60に示すように各画素毎に、スイッチング素子として機能するTFT716の他に、予備TFT717が設けられている。

【0180】

すなわち、ガラス基板711上には第1の配線層として、複数本のゲートバスライン712と複数本の蓄積容量バスライン713とが形成されている。各ゲートバスライン712は相互に平行に形成されており、各ゲートバスライン712の間にはそれぞれ蓄積容量バスライン713がゲートバスライン712に対し平行に配置されている。この第1の配線層は、例えばCr(クロム)により生成されている。20

【0181】

これらのゲートバスライン712及び蓄積容量バスライン713は、酸化シリコンからなる第1の絶縁膜(ゲート絶縁膜:図示せず)に覆われている。この第1の絶縁膜の上には、TFT716, 717の活性層(動作層)となるシリコン膜(アモルファスシリコン膜又はポリシリコン膜)714a, 714bが形成されている。また、第1の絶縁膜の上には、第2の配線層として、複数本のデータバスライン715と、TFT716のソース電極716s及びドレイン電極716dと、予備TFT717のソース電極717s及びドレイン電極717dとが形成されている。この第2の配線層は、例えばTi(チタン)-Al(アルミニウム)-Ti(チタン)の3層構造を有している。30

【0182】

データバスライン715はゲートバスライン712に対し直角に交差するように形成されており、ソース電極716s及びドレイン電極716dはシリコン膜714aの幅方向の両側に相互に離隔して形成され、ソース電極717s及びドレイン電極717dはシリコン膜714bの幅方向の両側に相互に離隔して形成されている。ゲートバスライン712及びデータバスライン715で区画された矩形の領域がそれぞれ画素領域となっている。40

【0183】

これらのデータバスライン715、TFT716, 717は窒化シリコンからなる第2の絶縁膜(保護絶縁膜:図示せず)に覆われており、第2の絶縁膜の上にはITOからなる画素電極719が形成されている。

図60に示すように、TFT716のドレイン電極716dはデータバスライン715に接続され、ソース電極端子716bは保護絶縁膜に形成されたコンタクトホール718aを介して画素電極719に接続されている。

【0184】

一方、予備TFT717のドレイン電極端子717a及びソース電極端子717bはどこにも接続されていない。これは、予備TFT717がデータバスライン715及び画素電

10

20

30

40

50

極 719 に接続されると、ゲートバスライン 712 とデータバスライン 715 及び画素電極 719 との間に大きな負荷容量 (Cgs) が発生して、表示品位の劣化の原因となるためである。但し、本実施の形態においては、ソース電極端子 717b は画素電極 719 に一部重なる位置に形成されている。

#### 【0185】

以下、本発明の実施の形態の液晶表示パネルの欠陥修復方法について、図 61、図 62 を参照して説明する。この例では、図 61 に示すように、TFT716 のドレイン電極 716d とソース電極 716s との間が異物 729 により短絡した場合の欠陥修復について説明する。

図 62 は欠陥修復方法を工程順に示す模式的断面図である。この図 62において、符号 722 は第 1 の絶縁膜（ゲート絶縁膜）、符号 723 は第 2 の絶縁膜（保護絶縁膜）である。

#### 【0186】

まず、画素電極 719 とデータバスライン 715 との間を電気的に分離する。例えばパルスレーザを照射して、ドレイン電極 716d を図 61 に一点鎖線で示す部分で切断する。次に、TFT716 のドレイン電極 716d（但し、データバスライン 715 に接続している部分）と、TFT717 のドレイン電極端子 717a の上にコンタクトホール 718b, 718c を形成する。具体的には、図 62 (a) に示すようにドレイン電極 716d 及び端子 717a の上の第 2 の絶縁膜 723 に対しレーザパルスを照射して、図 62 (b) に示すようにコンタクトホール 718b, 718c を形成する。このレーザ照射では、ドレイン電極 716d 及び端子 717a を溶融することなく第 2 の絶縁膜 723 にコンタクトホールを形成することが目的であるので、短波長のレーザ光を使用する。例えば、YAG レーザの第 3 高調波（波長 355 nm）又は第 4 高調波（波長 266 nm）を使用することにより、ドレイン電極 716d 及び端子 717a を溶融することなく第 2 の絶縁膜 723 にコンタクトホール 718b, 718c を形成することができる。

#### 【0187】

次に、図 62 (c) に示すように、レーザ CVD 法により、ドレイン電極 716 と端子 717a との間を電気的に接続する導電パターン（導電膜）721 を形成する。レーザ CVD では、W（タンゲステン）有機金属、Mo（モリブデン）有機金属又はCr（クロム）有機金属を含むAr（アルゴン）ガスを導電パターン形成部の周囲に局所的にフローさせながら、波長が 355 nm の YAG レーザ光を連続照射して、導電パターン 721 を形成する。このとき、有機金属ガス濃度、レーザパワー、スキャン速度及びスキャン回数を適宜調整する。レーザ CVD による導電パターン 721 の形成条件パラメータは、例えばスキャン速度が 3.0 μm / sec、レーザ透過率が 55%、レーザ Q スイッチ周波数が 4 kHz、キャリアガス流量が 90 cc / min、原料ガス温度が 53°、成膜エリアスリットサイズが 5 μm × 5 μm とする。本願発明者らは、このような条件で実際にタンゲステンの導電パターンを形成したところ、最小描画線幅が 5 μm、膜厚が 300 nm、抵抗率が 50 μΩ · cm 以下の導電パターンを形成することができた。

#### 【0188】

一方、予備 TFT717 のソース電極 717s と画素電極 719 とを電気的に接続する。すなわち、ソース電極端子 717b と画素電極 719 とが重なった部分に例えば YAG レーザ光を照射し、第 2 の絶縁膜 723 にコンタクトホール 718d を形成すると共に、当該部分の画素電極 719 及びソース電極 717s を溶融接合（レーザウェルディング）して、画素電極 719 とソース電極 717s との間を電気的に接続する。これにより、液晶表示パネルの欠陥修復が完了する。

#### 【0189】

本実施の形態の液晶表示装置の欠陥修復方法によれば、レーザ CVD 法によって予備 TFT717 のドレイン電極 717d とデータバスライン 715 とを接続する導電パターンを形成し、レーザによる溶融接合により予備 TFT717 のソース電極 717s と画素電極 719 とを接続するので、欠陥画素を正常な画素に修復することができる。すなわち、本

10

20

30

40

50

実施の形態によれば、欠陥を目立たなくするのではなく、欠陥を修復して正常な画素とするので、高品位な画素表示が可能になるとともに、液晶表示パネルの製造歩留まりを向上させることができる。

【0190】

また、本実施の形態の液晶表示装置によれば、予備TFT717のソース電極717s及びドレイン電極717dが画素電極719及びデータバスライン715に接続していないので、負荷容量の増加が回避される。

なお、本実施の形態ではTFT716のドレイン電極716dとソース電極716sとの間の短絡による欠陥を修復する場合について説明したが、本発明をTFT716のオン特性不良による欠陥の修復に応用することもできる。すなわち、TFT716のオン特性が十分でなく書き込み能力が不足するときは、TFT716のドレイン電極716dを切断することなく、上記実施の形態と同様にして予備TFT717のドレイン電極717dをデータバスライン715に接続し、ソース電極717sを画素電極719に接続する。これにより、2つのTFT716, 717が並列接続されて書き込み能力が増加し、TFT716のオン特性不良による表示品質の低下が回避される。

【0191】

また、本実施の形態では、ドレイン電極716dを切断した後に導電パターン721を形成したが、導電パターン721を形成した後にドレイン電極716dを切断してもよい。更に、本実施の形態では予備TFTが1個の場合について説明したが、予備TFTを2個以上設けておいてもよい。

【0192】

(第5の実施の形態)

以下、図63を参照して、本発明の第5の実施の形態について説明する。なお、本実施の形態においては導電パターンの形成方法が異なること以外は基本的に第4の実施の形態と同様であるので、図63において図62と同一物には同一符号を付して、その詳しい説明は省略する。

【0193】

第4の実施の形態ではレーザCVD法によって導電パターン721を形成したが、本実施の形態では導電ペースト(導電性薬液)を焼成して導電パターン721を形成する。

すなわち、図63(a)に示すように、第4の実施の形態と同様にしてTFT716のドレイン電極716dとTFT717のドレイン電極端子717aとの上にコンタクトホール718b, 718cを形成する。

【0194】

次に、図63(b)に示すように、コンタクトホール718b, 718c間を含む領域にAu(金)又はAg(銀)等を含有する導電ペースト724を塗布する。そして、コンタクトホール718b, 718c間にレーザを照射して、導電ペースト724を焼成する。次いで、焼成されていない部分の導電ペースト724を除去する。これにより、図63(c)に示すように、TFT716のドレイン電極716dと予備TFT717のドレイン電極端子717aとを接続する導電パターン721が完成する。

【0195】

本実施の形態においても、第4の実施の形態と同様に、液晶表示パネルの欠陥を修復し、欠陥画素のない液晶表示パネルとすることができます。

(第6の実施の形態)

以下、図64を参照して、本発明の第6の実施の形態について説明する。なお、本実施の形態においては導電パターンの形成方法が異なること以外は基本的に第4の実施の形態と同様であるので、図64において図61と同一物には同一符号を付して、その詳しい説明は省略する。

【0196】

本実施の形態においては、第2の絶縁膜(保護絶縁膜)を形成した後、この第2の絶縁膜にコンタクトホール718aを形成する際に、TFT716のドレイン電極716dに到

10

20

30

40

50

達するコンタクトホール及び予備TFT717のドレイン電極端子717aに到達するコンタクトホールを同時に形成する。

その後、全面にITO膜を形成した後、このITO膜をパターニングして、画素電極719を形成すると共に、TFT716のドレイン電極716dに接続したパッド719a、及び予備TFT717のドレイン電極端子717aに接続したパッド719bを形成する。

#### 【0197】

このようにして形成されたTFT基板に対し、例えば図65に示すように異物729によりTFT716のソース電極716sとドレイン電極716dとの間が短絡した場合、第4の実施の形態又は第5の実施の形態と同様にして、パッド719a, 719b間を接続する導電パターン721を形成する。その後、ドレイン電極716dを例えば図65中に一点鎖線で示す位置で切断する。

#### 【0198】

但し、TFT716のドレイン電極716dとソース電極716sとの間の短絡ではなくTFT716のオン特性不良の場合は、ドレイン電極716dを切断する必要はない。

本実施の形態においては、第4の実施の形態と同様の効果が得られるのに加えて、欠陥修復時にレーザ照射により第2の絶縁膜にコンタクトホールを形成する必要がないという利点がある。また、パッド719a, 719bは画素電極719と同時に形成するので、工程数の増加が回避される。

#### 【0199】

##### (第7の実施の形態)

図66は本発明の第7の実施の形態の液晶表示装置のTFT基板を示す図である。図66において、図60と同一物には同一符号を付して、その詳しい説明は省略する。また、本実施の形態においても、CF基板の構造は基本的に従来と同様であるので、CF基板の説明は省略する。

#### 【0200】

本実施の形態の液晶表示装置のTFT基板は、各画素毎に、スイッチング素子として機能するTFT716の他に、予備TFT731が設けられている。

この予備TFT731は、ゲートバスライン712及び蓄積容量バスライン713と同じ第1の配線層に形成されたゲート電極731gと、このゲート電極731gの上に第1の絶縁膜を介して形成されたシリコン膜714cと、このシリコン膜714cの幅方向の両側に配置されたデータバスライン715及びソース電極731sとにより構成されている。ソース電極731sはデータバスライン715と同様に第2の配線層に形成されており、このソース電極731sはどこにも接続されていない。但し、ソース電極端子731aは保護絶縁膜を挟んで画素電極719の一部分と重なっている。また、データバスライン715のうちシリコン膜714cに重なった部分が、TFT731のドレイン電極となっている。

#### 【0201】

以下、本実施の形態の液晶表示パネルの欠陥修復方法について、図67, 図68を参照して説明する。なお、図68は図67のIII-III線による断面図である。また、この例では、図67に示すように、TFT716のドレイン電極716dとソース電極716sとの間の異物729により短絡が発生した場合の欠陥修復について説明する。

#### 【0202】

まず、画素電極719とデータバスライン715との間を電気的に切り離す。例えばパルスレーザを照射して、ドレイン電極716dとデータバスライン715との接続部分(図67に一点鎖線で示す部分)を切断する。

次に、ゲート電極731gとゲートバスライン712の上にコンタクトホール718g, 718fを形成する。これらのコンタクトホール718g, 718fの形成には、第4の実施の形態で説明したように、YAGレーザの第3高調波又は第4高調波を使用する。

#### 【0203】

10

20

30

40

50

次に、レーザCVD法により、ゲート電極731gとゲートバスライン712との間を電気的に接続する導電パターン732を形成する。レーザCVDでは、W(タンゲステン)有機金属、Mo(モリブデン)有機金属又はCr(クロム)有機金属を含むAr(アルゴン)ガスをフローさせながら、波長が355nmのYAGレーザ光を連続照射して、導電パターン732を形成する。

【0204】

その後、予備TFT731のソース電極731sと画素電極719とを電気的に接続する。すなわち、ソース電極端子731aと画素電極719とが重なった部分に例えばYAGレーザ光を照射し、第2の絶縁膜723にコンタクトホール718eを形成すると共に、当該部分の画素電極719及びソース電極731sを溶融接合して、画素電極719とソース電極731sとを電気的に接続する。これにより、液晶表示パネルの欠陥修復が完了する。

【0205】

なお、本実施の形態においても、TFT716のオン特性不良の場合は、TFT716とデータバスライン715との間を切断しなくてもよい。また、導電パターン732は、第5の実施の形態と同様に、導電ペーストの焼成によって形成してもよい。更に、第6の実施の形態と同様に、コンタクトホール718f, 718gに対応する位置に予めパッドを形成しておいてもよい。これにより、欠陥修復時にコンタクトホールを形成する工程を省略することができる。

【0206】

また、上述した第4～第7の実施の形態においては、いずれもTFTの上に保護絶縁膜が形成された液晶表示装置の欠陥修復について説明したが、本発明は保護絶縁膜を有しない液晶表示装置に適用することもできる。この場合は、コンタクトホールを形成する工程は不要である。

(第8の実施の形態)

図69は本発明の第8の実施の形態の液晶表示装置のTFT基板を示す模式図である。本実施の形態においても、CF基板の構造は基本的に従来と同様であるので、CF基板の説明は省略する。

【0207】

TFT基板800の表示領域800aには、複数本のゲートバスライン812及び複数本のデータバスライン815が形成されている。これらのゲートバスライン812とデータバスライン815とにより区画された各矩形の領域がそれぞれ画素となっている。各画素にはそれぞれTFT、画素電極及び補助容量が形成されているが、図69ではこれらの図示を省略している。

【0208】

TFT基板800の一辺(第1の辺という)に沿って、TAB端子822及び予備TAB端子821が配置されている。TAB端子822は複数のグループに分けられており、予備TAB端子821はそれぞれのグループを挟むように、各グループ毎に2個づつ配置されている。各TAB端子822はそれぞれ対応するデータバスライン815に接続されている。これらのTAB端子822には、TAB基板を介して映像信号が供給される(図1参照)。

【0209】

TAB端子822の配列ピッチは、データバスライン815の配列ピッチよりも小さく設定されている。また、各データバスライン815には、TAB端子822の近傍にリペア端子822aが設けられており、他端側にはリペア端子822bが設けられている。一方、予備TAB端子821は、その予備TAB端子821の近傍に配置されたリペア端子821aに接続されている。

【0210】

TFT基板800の第1の辺に対向する辺(第2の辺という)の近傍に、第2の辺に平行に1又は複数本(図では2本)のリペア配線824が形成されている。

10

20

30

40

50

また、TFT基板800の第1の辺に隣り合う他の一辺（第3の辺という）に沿って、TAB端子831及び予備TAB端子823が配置されている。各TAB端子831はそれぞれ対応するゲートバスライン812に接続されている。また、予備TAB端子823はリペア配線824に接続されている。TAB端子831には、TAB基板を介して走査信号が供給される（図1参照）。

#### 【0211】

これらのTAB端子822, 831及び予備TAB端子822、リペア端子822a, 822b及びリペア配線824は、図69に示すように、いずれも表示領域800aの外側に配置されている。また、データバスライン815のリペア端子822bは、リペア配線824の近傍に配置されている。

10

以下、本実施の形態の液晶表示装置の欠陥修復方法について、図70及び図71を参照して説明する。図71(a)は図70(a)のIV-IV線による断面図、図71(b)は図70(b)のV-V線による断面図である。

#### 【0212】

この例では、図70(a), (b)に×印で示す部分でデータバスライン815の断線が発生しているものとする。また、図71(a), (b)において、802はTFT基板800に設けられた第1の絶縁膜（ゲート絶縁膜）、803は第2の絶縁膜（保護絶縁膜）である。

まず、断線したデータバスライン815のリペア端子822a, 822bの上、予備TAB端子821のリペア端子821aの上、及びリペア配線824の上にそれぞれレーザを照射して、コンタクトホール803a～803dを形成する。このレーザ照射では、短波長のレーザ光を使用して、リペア端子821a, 822a, 822b及びリペア配線824を溶融することなく、第2の絶縁膜803にコンタクトホール803a～803dを形成する。レーザ光としては、例えばYAGレーザの第3高調波（波長355nm）又は第4高調波（波長266nm）を使用することができる。

20

#### 【0213】

次に、レーザCVD法により、リペア端子821aとリペア端子822aとの間を電気的に接続する導電パターン825aと、リペア端子822bとリペア配線824との間を電気的に接続する導電パターン825bとを形成する。これらの導電パターン825a, 825bは、W（タンゲステン）有機金属、Mo（モリブデン）有機金属又はCr（クロム）有機金属を含むAr（アルゴン）ガスを導電パターン形成部の周囲に局所的にフローさせながら、波長が355nmのYAGレーザ光を連続照射して形成する。このとき、有機金属ガス濃度、レーザパワー、スキャン速度及びスキャン回数を適宜調整する。本願発明者らによる実験では、スキャン速度が3.0μm/sec、レーザ透過率が65%、レーザQスイッチ周波数が4kHz、キャリアガス流量が89cc/min、原料ガス温度が52℃、成膜エリアスリットサイズが5μm×5μmとした場合、最小描画線幅が5μm、膜厚が350nm、抵抗率が60Ω・cm以下の導電パターンを形成することができた。

30

#### 【0214】

その後、データバスライン815と接続した予備TAB端子821と予備TAB端子823とをワイヤにより電気的に接続する。これにより、液晶表示装置の欠陥修復が完了する。

40

本実施の形態の液晶表示装置の欠陥修復方法によれば、断線が発生したデータバスライン815のリペア端子822aと予備TAB端子821との間、及びリペア端子822bとリペア配線824との間をレーザCVD法によって形成した導電パターン825a, 825bで接続する。これにより、データバスライン815の断線による線欠陥を修復し、正常な液晶表示装置とすることができる。

#### 【0215】

なお、上記実施の形態では欠陥が発生したデータバスライン815と予備TAB端子821とを導電パターンにより接続し、予備TAB端子821と予備TAB端子823とをワ

50

イヤで接続するものとしたが、T A B 端子 8 2 3 と T A B 端子 8 2 2 とを直接電気的に接続することができるのであれば、予備 T A B 端子 8 2 1 や導電パターン 8 2 5 a は不要である。

【 0 2 1 6 】

また、本実施の形態においてはレーザ C V D 法によって導電パターン 8 2 5 a , 8 2 5 b を形成したが、第 5 の実施の形態で説明したように、導電ペーストを焼成して導電パターンを形成することもできる。

更に、本実施の形態ではリペア配線 8 2 4 が 2 本の場合について説明した。この場合は、2 本までのデータバスライン 8 1 5 の断線を修復することができる。但し、本発明は、リペア配線 8 2 4 の本数が 2 本に限定されるものではなく、1 本又は 3 本以上であってもよい。

【 0 2 1 7 】

更にまた、図 7 2 ( a ) の平面図及び図 7 2 ( b ) の側面図に示すように、リペア端子 8 2 1 a , 8 2 2 a , 8 2 2 b 及びリペア配線 8 2 4 を C F 基板 8 5 0 よりも外側に配置すると、T F T 基板 8 0 0 と C F 基板 8 5 0 とを接合した後であっても、データバスライン 8 1 5 の断線の修復が可能である。

( 第 9 の実施の形態 )

以下、図 7 3 , 図 7 4 を参照して、本発明の第 9 の実施の形態について説明する。なお、本実施の形態においては導電パターンの形成方法が異なること以外は基本的に第 8 の実施の形態と同様であるので、図 7 3 , 図 7 4 において図 7 0 , 図 7 1 と同一物には同一符号を付して、その詳しい説明は省略する。また、図 7 4 ( a ) は図 7 3 ( a ) の VI - VI 線による断面図、図 7 4 ( b ) は図 7 3 ( b ) の VII - VII 線による断面図を示している。

【 0 2 1 8 】

本実施の形態においては、第 2 の絶縁膜（保護絶縁膜） 8 0 3 を形成した後、この第 2 の絶縁膜 8 0 3 に T F T のソース電極に到達するコンタクトホールを形成する際に、リペア端子 8 2 1 a , 8 2 2 a , 8 2 2 b に到達するコンタクトホール及びリペア配線 8 2 4 に到達するコンタクトホールを同時に形成する。リペア配線 8 2 4 には、各リペア端子 8 2 2 b に対応する位置にそれぞれコンタクトホールを形成する。

【 0 2 1 9 】

その後、全面に I T O 膜を形成した後、この I T O 膜をパターニングして、画素電極を形成すると共に、リペア端子 8 2 1 a に接続したパッド 8 1 9 a 、リペア端子 8 2 1 a に接続したパッド 8 1 9 b 、リペア端子 8 2 2 b に接続したパッド 8 1 9 c 、及びリペア配線 8 2 4 に接続したパッド 8 1 9 d を形成する。

このようにして形成された T F T 基板に対し、例えば図 7 3 ( a ) , ( b ) に示すように、×印で示す位置でデータバスライン 8 1 5 の断線が発生した場合、レーザ C V D 法又は導電ペーストの焼成により、パッド 8 1 9 a とパッド 8 1 9 b との間を接続する導電パターン 8 2 5 c と、パッド 8 1 9 c とパッド 8 1 9 d との間を接続する導電パターン 8 2 5 d とを形成する。

【 0 2 2 0 】

本実施の形態においては、第 8 の実施の形態と同様の効果が得られるのに加えて、欠陥修復時にレーザ照射により第 2 の絶縁膜 8 0 3 にコンタクトホールを形成する必要がないという利点がある。また、パッド 8 1 9 a ~ 8 1 9 d は画素電極と同時に形成するので、工程数の増加が回避される。

なお、第 8 及び第 9 の実施の形態ではデータバスラインの断線を補修する場合について説明したが、本発明をゲートバスラインの断線の補修に適用することもできる。

【 0 2 2 1 】

( 付記 1 ) 液晶表示装置の欠陥修復方法であって、断線した配線の断線両端部上に、前記配線幅より長い幅を有し前記配線上面及び両側面が露出する深さの断線修復用コンタクトホールをそれぞれ形成し、前記配線上面及び両側面と電気的に接続される導電膜を前記断線修復用コンタクトホール内壁及び表面に形成して前記断線を修復することを特徴とする

10

20

30

40

50

欠陥修復方法。

【0222】

(付記2) 付記1に記載の欠陥修復方法において、前記導電膜は、レーザCVD法により形成することを特徴とする欠陥修復方法。

(付記3) 付記1又は2に記載の欠陥修復方法において、前記断線修復用コンタクトホールにそれぞれ形成された前記導電膜を直接に接続して、前記断線両端部間を電気的に接続して前記断線を修復することを特徴とする欠陥修復方法。

【0223】

(付記4) 付記1又は2に記載の欠陥修復方法において、前記断線修復用コンタクトホールにそれぞれ形成された前記導電膜を前記液晶表示装置に形成された画素電極に接続して、前記断線両端部間を電気的に接続して前記断線を修復することを特徴とする欠陥修復方法。

10

(付記5) 液晶表示装置の欠陥修復方法であって、レーザCVD法により、断線した配線の断線両端部上層に導電膜を形成し、レーザウェルディング法により前記断線両端部まで開口して、前記導電膜と前記断線両端部とを電気的に接続して前記断線を修復することを特徴とする欠陥修復方法。

【0224】

(付記6) 絶縁膜を介して複数の配線層が形成された基板と、対向基板との間に液晶を封止した液晶表示装置において、前記配線層の交差位置近傍に形成され、前記配線層間での層間短絡を修復する際の迂回経路の一部を構成する予備配線層を有することを特徴とする液晶表示装置。

20

(付記7) 絶縁膜を介して複数の配線層が形成された基板と、対向基板との間に液晶を封止した液晶表示装置において、前記配線層の交差位置近傍で前記配線層のいずれかと接続され、前記配線層間での層間短絡を修復する際の迂回経路の一部を構成する予備パッドを有することを特徴とする液晶表示装置。

【0225】

(付記8) 液晶表示装置の欠陥修復方法であって、層間短絡を生じた2つの配線層のうち一方の配線層を短絡部を挟んで断線して他方の配線層と電気的に分離し、前記短絡部を迂回する迂回経路を前記一方の配線層に隣接して構成して、断線した前記一方の配線層の断線両端部を電気的に接続することを特徴とする欠陥修復方法。

30

【0226】

(付記9) 付記8に記載の欠陥修復方法において、前記迂回経路は、前記配線層間での層間短絡を修復するために前記配線層の交差位置近傍に形成された予備配線層を構成の一部に含むことを特徴とする欠陥修復方法。

(付記10) 付記8に記載の欠陥修復方法において、前記迂回経路は、前記配線層間での層間短絡を修復するために前記配線層の交差位置近傍で前記配線層のいずれかと接続された予備パッドを構成の一部に含むことを特徴とする欠陥修復方法。

【0227】

(付記11) 複数のゲートバスラインと、複数の蓄積容量バスラインと、前記複数の蓄積容量バスラインに共通して接続され、前記ゲートバスラインと交差して配設される蓄積容量バスライン一括電極と、前記ゲートバスラインと蓄積容量バスライン一括電極の交差部近傍に配設され、前記蓄積容量バスライン一括電極の幅方向の長さよりも長く、前記蓄積容量バスライン一括電極と交差するとともに両端に重畳しない部分を有し、前記ゲートバスラインとは電気的に独立する修復用補助配線と、前記蓄積容量バスライン一括電極と重畳しない幅方向の両側で、一端が前記ゲートバスラインと重畳し、他端が前記修復用補助配線と重畳するように配設された修復用接続電極とを備えることを特徴とする液晶表示装置。

40

【0228】

(付記12) 付記11に記載の液晶表示装置において、前記修復用補助配線は、前記ゲートバスラインと同一工程で形成されるものであることを特徴とする液晶表示装置。

50

(付記13) 付記11に記載の液晶表示装置において、前記修復用接続電極は、前記蓄積容量バスライン一括電極と同一工程で形成されるものであることを特徴とする液晶表示装置。

【0229】

(付記14) 複数のゲートバスラインと、複数の蓄積容量バスラインと、前記複数の蓄積容量バスラインに共通して接続され、前記ゲートバスラインと交差して配設される蓄積容量バスライン一括電極とを備える液晶表示装置の欠陥修復方法であって、前記ゲートバスラインと蓄積容量バスライン一括電極の交差部近傍に配設され、前記蓄積容量バスライン一括電極の幅方向の長さよりも長く、前記蓄積容量バスライン一括電極と交差するとともに両端に重畠しない部分を有し、前記ゲートバスラインとは電気的に独立する修復用補助配線を形成し、前記蓄積容量バスライン一括電極と重畠しない幅方向の両側で、一端が前記ゲートバスラインと重畠し、他端が前記修復用補助配線と重畠する修復用接続電極を形成し、短絡部を有する前記ゲートバスラインを前記蓄積容量バスライン一括電極の両側で切断するとともに、前記修復用接続電極と前記ゲートバスラインおよび前記蓄積容量バスライン一括電極とを重畠部で電気的に接続させることを特徴とする液晶表示装置の欠陥修復方法。

【0230】

(付記15) 複数のゲートバスラインと、複数の蓄積容量バスラインと、前記複数の蓄積容量バスラインに共通して接続され、前記ゲートバスラインと交差して配設される蓄積容量バスライン一括電極とを備える液晶表示装置の欠陥修復方法であって、前記ゲートバスラインと蓄積容量バスライン一括電極の交差部近傍に配設され、前記蓄積容量バスライン一括電極の幅方向の長さよりも長く、前記蓄積容量バスライン一括電極と交差するとともに両端に重畠しない部分を有し、前記ゲートバスラインとは電気的に独立する修復用補助配線を形成し、短絡部を有する前記ゲートバスラインを前記蓄積容量バスライン一括電極の両側で切断する工程と、前記ゲートバスラインの前記蓄積容量バスライン一括電極を間に挟む二か所を露出する工程と、前記修復用補助配線の前記蓄積容量バスライン一括電極を間に挟む二か所を露出する工程と、前記蓄積容量バスライン一括電極に対して同じ側にある、前記ゲートバスライン及び修復用補助配線の露出部上に導電層を堆積して、前記ゲートバスラインと前記修復用補助配線を電気的に接続させることを特徴とする液晶表示装置の欠陥修復方法。

【0231】

(付記16) ゲートバスライン、データバスライン及び画素電極に接続されたスイッチング用薄膜トランジスタと、前記データバスライン及び前記画素電極のいずれにも接続されていない予備薄膜トランジスタとを備えた液晶表示装置の欠陥修復方法であって、欠陥修復時に、少なくとも前記予備薄膜トランジスタのドレイン電極と前記データバスラインとを接続する導電パターンを形成することを特徴とする液晶表示装置の欠陥修復方法。

【0232】

(付記17) ゲートバスライン、データバスライン及び画素電極に接続されたスイッチング用薄膜トランジスタと、前記ゲートバスライン及び前記画素電極のいずれにも接続されていない予備薄膜トランジスタとを備えた液晶表示装置の欠陥修復方法であって、欠陥修復時に、少なくとも前記予備薄膜トランジスタのゲート電極と前記ゲートバスラインとを接続する導電パターンを形成することを特徴とする液晶表示装置の欠陥修復方法。

【0233】

(付記18) 付記16又は17に記載の液晶表示装置の欠陥修復方法において、前記導電パターンは、レーザCVD法により、又は導電性薬液のレーザ照射による焼成により形成することを特徴とする液晶表示装置の欠陥修復方法。

(付記19) 付記16又は17に記載の液晶表示装置の欠陥修復方法において、前記予備薄膜トランジスタのソース電極と前記画素電極とをレーザウェルディングにより接続することを特徴とする液晶表示装置の欠陥修復方法。

【0234】

10

20

30

40

50

(付記 20) 付記 16 又は 17 に記載の液晶表示装置の欠陥修復方法において、前記導電パターンを形成する際に、レーザ照射により前記予備薄膜トランジスタのドレイン電極の上、及び前記スイッチング用薄膜トランジスタのドレイン電極の上の絶縁膜にコンタクトホールを開孔することを特徴とする液晶表示装置の欠陥修復方法。

【0235】

(付記 21) 付記 16 又は 17 に記載の液晶表示装置の欠陥修復方法において、前記導電パターンを、タンゲステン、モリブデン、クロム、金及び銀からなる群から選択されたいずれか 1 種の金属により形成することを特徴とする液晶表示装置の欠陥修復方法。

(付記 22) ゲートバスライン、データバスライン及び画素電極に接続されたスイッチング用薄膜トランジスタと、前記データバスライン及び前記画素電極のいずれにも接続されていない予備薄膜トランジスタとを備え、前記ゲートバスラインの一部が前記予備薄膜トランジスタのゲート電極となっていることを特徴とする液晶表示装置。10

【0236】

(付記 23) ゲートバスライン、データバスライン及び画素電極に接続されたスイッチング用薄膜トランジスタと、前記ゲートバスライン及び前記画素電極のいずれにも接続されていない予備薄膜トランジスタとを備え、前記予備薄膜トランジスタのゲート電極が前記データバスラインと画素電極との間に配置されていることを特徴とする液晶表示装置。

【0237】

(付記 24) 基板上に形成された複数本のバスラインと、前記基板の第 1 の辺に沿って配置され、前記バスラインにそれぞれ接続された T A B 端子と、前記第 1 の辺に対向する第 2 の辺に沿って配置されたりペア配線とを備えた液晶表示装置の欠陥修復方法であって、欠陥修復時に、少なくとも、前記バスラインと前記リペア配線とを接続する導電パターンを形成することを特徴とする液晶表示装置の欠陥修復方法。20

【0238】

(付記 25) 付記 24 に記載の液晶表示装置の欠陥修復方法において、前記導電パターンは、レーザ C V D 法により、又は導電性薬液のレーザ照射による焼成により形成することを特徴とする液晶表示装置の欠陥修復方法。

(付記 26) 付記 24 に記載の液晶表示装置の欠陥修復方法において、前記リペア配線が複数本あることを特徴とする液晶表示装置の欠陥修復方法。

【0239】

(付記 27) 付記 24 に記載の液晶表示装置の欠陥修復方法において、前記導電パターンを形成する際に、レーザ照射により前記バスラインの上及び前記リペア配線の上にコンタクトホールを開孔することを特徴とする液晶表示装置の欠陥修復方法。30

(付記 28) 付記 24 に記載の液晶表示装置の欠陥修復方法において、前記導電パターンを、タンゲステン、モリブデン、クロム、金及び銀からなる群から選択されたいずれか 1 種の金属により形成することを特徴とする液晶表示装置の欠陥修復方法。

【0240】

(付記 29) 複数本の第 1 のバスラインと、絶縁膜を介して前記第 1 のバスラインに交差する複数本の第 2 のバスラインと、前記複数の第 1 のバスラインの一端側にそれぞれ接続された複数の T A B 端子と、前記第 1 のバスラインの他端側に配置されたりペア配線とを有し、欠陥修復前の状態では前記リペア配線に交差する配線を有しないことを特徴とする液晶表示装置。40

【0241】

(付記 30) 複数本の第 1 のバスラインと、絶縁膜を介して前記第 1 のバスラインに交差する複数本の第 2 のバスラインと、前記複数の第 1 のバスラインの一端側にそれぞれ接続された複数の T A B 端子と、前記第 1 のバスラインの他端側に配置されたりペア配線と、前記第 1 のバスラインの他端側に設けられたリペア端子と、前記リペア端子の上に露出し、前記リペア端子と電気的に接続した第 1 の接続用パッドと、前記リペア配線の上に露出し、前記リペア配線と電気的に接続した第 2 の接続用パッドとを有することを特徴とする液晶表示装置。50

## 【0242】

(付記31) 付記30に記載の液晶表示装置において、前記リペア配線及び前記接続用パッドがカラーフィルタ基板よりも外側に配置されていることを特徴とする液晶表示装置。

## 【0243】

## 【発明の効果】

以上説明したように、本発明の液晶表示装置によれば、表示パネル内に断線欠陥が生じた場合、断線部の両側に設けた断線修復用コンタクトホールとレーザ光を使用した化学的蒸気薄膜形成法(レーザCVD法)による部分配線とを組み合わせることにより、簡単に断線箇所の修復が行えるので、無欠陥で高品位な液晶表示装置を提供できるようになる。

10

## 【0244】

また、本発明によれば、電極配線の層間短絡の修復が表示パネル内のどこででも可能となり、修復ライン数も無制限となるので、無欠陥で高品位な液晶表示装置を提供できるようになる。

更に、本願の他の発明によれば、ゲートバスラインと蓄積容量バスラインを一括して接続する電極との交差部で短絡欠陥が発生しても、確実に修復処理を行うことが可能になり、よって、歩留まりを著しく向上させることができるという効果がある。

## 【0245】

更にまた、本願の他の発明によれば、予めスイッチング用薄膜トランジスタの他に予備薄膜トランジスタを用意しておき、欠陥を修復するときには予備薄膜トランジスタのドレン電極とデータバスラインとを接続する導電パターン、又はゲート電極とゲートバスラインとを接続する導電パターンを形成する。従って、欠陥修復前の状態では、予備薄膜トランジスタは、データバスライン又はゲートバスラインと画素電極に接続されていないので、負荷容量の増大が回避される。また、欠陥画素を目立たなくするのではなく、正常な画素として動作するように修復するので、欠陥のない高品位な画像表示が可能となるとともに、製造歩留まりが向上する。

20

## 【0246】

更にまた、本願の他の発明によれば、バスラインに断線が発生した場合に、当該バスラインのTAB端子と反対側の端部とリペア配線とを接続する導電パターンを形成する。すなわち、欠陥修復前の状態ではリペア配線とバスラインとが重なっていないので、負荷容量が小さく、信号の遅延を防止することができる。これにより、リペア配線に起因する表示品質の劣化が回避される。

30

## 【図面の簡単な説明】

【図1】液晶表示装置の構成を示す上面図である。

【図2】従来の液晶表示装置の構成を示す図(その1)であり、図1中破線で囲んだ部分の拡大図である。

【図3】従来の液晶表示装置の構成を示す図(その2)であり、蓄積容量バスライン一括電極とデータバスラインとの交差部を示す図である。

【図4】従来の液晶表示装置の構成を示す図(その3)であり、蓄積容量バスライン一括電極とデータバスラインとの交差部の他の例を示す図である。

40

【図5】従来の一般的なTN型液晶表示装置の構造を示す断面図である。

【図6】同じくその液晶表示装置のTFT基板を示す平面図である。

【図7】従来のゲートバスラインの断線の修復方法を示す模式平面図である。

【図8】同じくそのゲートバスラインの断線の修復方法を示す断面図である。

【図9】本発明の第1の実施の形態による液晶表示装置及びその欠陥修復方法の前提となる液晶表示装置の表示パネルの概略構成を示す平面図である。

【図10】同じくその表示パネルの製造方法の説明する概略断面図(その1)である。

【図11】同じくその表示パネルの製造方法の説明する概略断面図(その2)である。

【図12】同じくその表示パネルの製造方法の説明する概略断面図(その3)である。

【図13】同じくその表示パネルの製造方法の説明する概略断面図(その4)である。

50

【図14】同じくその表示パネルの製造方法の説明する概略断面図（その5）である。

【図15】同じくその表示パネルの製造方法の説明する概略断面図（その6）である。

【図16】本発明の第1の実施の形態による液晶表示装置の欠陥修復方法における例1の概略を示す平面図である。

【図17】本発明の第1の実施の形態による例1の欠陥修復方法を説明する概略断面図である。

【図18】本発明の第1の実施の形態による液晶表示装置の欠陥修復方法における例2の概略を示す平面図である。

【図19】本発明の第1の実施の形態による例2の欠陥修復方法を説明する概略断面図である。

【図20】本発明の第1の実施の形態による液晶表示装置の欠陥修復方法における例3の概略を示す平面図である。

【図21】本発明の第1の実施の形態による液晶表示装置の欠陥修復方法における例4の概略を示す平面図である。

【図22】本発明の第1の実施の形態による例4の欠陥修復方法を説明する概略断面図である。

【図23】本発明の第1の実施の形態による液晶表示装置の欠陥修復方法における例5の概略を示す平面図である。

【図24】本発明の第1の実施の形態による例5の欠陥修復方法を説明する概略断面図である。

【図25】本発明の第1の実施の形態による液晶表示装置の欠陥修復方法における例6の概略を示す平面図である。

【図26】本発明の第1の実施の形態による液晶表示装置の欠陥修復方法における例7の概略を示す平面図である。

【図27】本発明の第1の実施の形態による例7の欠陥修復方法を説明する概略断面図である。

【図28】本発明の第1の実施の形態による液晶表示装置の欠陥修復方法における例8の概略を示す平面図である。

【図29】本発明の第1の実施の形態による液晶表示装置の欠陥修復方法における例9の概略を示す平面図である。

【図30】本発明の第1の実施の形態による例9の欠陥修復方法を説明する概略断面図である。

【図31】本発明の第1の実施の形態による液晶表示装置の欠陥修復方法における例10の概略を示す平面図である。

【図32】本発明の第1の実施の形態による例10の欠陥修復方法を説明する概略断面図（その1）である。

【図33】本発明の第1の実施の形態による例10の欠陥修復方法を説明する概略断面図（その2）である。

【図34】本発明の第1の実施の形態による例10の欠陥修復方法を説明する概略断面図（その3）である。

【図35】本発明の第2の実施の形態による液晶表示装置及びその欠陥修復方法における原理説明図である。

【図36】本発明の第2の実施の形態による液晶表示装置及びその欠陥修復方法における例1の概略を示す平面図である。

【図37】本発明の第2の実施の形態による例1の欠陥修復方法を説明する概略断面図（その1）である。

【図38】本発明の第2の実施の形態による例1の欠陥修復方法を説明する概略断面図（その2）である。

【図39】本発明の第2の実施の形態による液晶表示装置及びその欠陥修復方法における例2の概略を示す平面図である。

10

20

30

40

50

【図 4 0】本発明の第 2 の実施の形態による例 2 の欠陥修復方法を説明する概略断面図（その 1）である。

【図 4 1】本発明の第 2 の実施の形態による例 2 の欠陥修復方法を説明する概略断面図（その 2）である。

【図 4 2】本発明の第 2 の実施の形態による液晶表示装置及びその欠陥修復方法における例 3 の概略を示す平面図である。

【図 4 3】本発明の第 2 の実施の形態による例 3 の欠陥修復方法を説明する概略断面図（その 1）である。

【図 4 4】本発明の第 2 の実施の形態による例 3 の欠陥修復方法を説明する概略断面図（その 2）である。

【図 4 5】本発明の第 2 の実施の形態による液晶表示装置及びその欠陥修復方法における例 4 の概略を示す平面図である。

【図 4 6】本発明の第 2 の実施の形態による例 4 の欠陥修復方法を説明する概略断面図（その 1）である。

【図 4 7】本発明の第 2 の実施の形態による例 4 の欠陥修復方法を説明する概略断面図（その 2）である。

【図 4 8】本発明の第 2 の実施の形態による液晶表示装置及びその欠陥修復方法における例 5 の概略を示す平面図である。

【図 4 9】本発明の第 2 の実施の形態による例 5 の欠陥修復方法を説明する概略断面図である。

【図 5 0】本発明の第 2 の実施の形態による液晶表示装置及びその欠陥修復方法における例 6 の概略を示す平面図である。

【図 5 1】本発明の第 2 の実施の形態による例 6 の欠陥修復方法を説明する概略断面図（その 1）である。

【図 5 2】本発明の第 2 の実施の形態による例 6 の欠陥修復方法を説明する概略断面図（その 2）である。

【図 5 3】本発明の第 2 の実施の形態による例 6 の欠陥修復方法を説明する概略断面図である。

【図 5 4】第 3 の実施の形態に係る発明の原理を説明する図（その 1）である。

【図 5 5】同じくその発明の原理を説明する図（その 2）であり、短絡欠陥の修復方法を示す図である。

【図 5 6】同じくその発明の原理を説明する図（その 3）であり、図 5 5 の I - I 線での断面図である。

【図 5 7】本発明の第 3 の実施の形態の短絡欠陥の修復方法を示す図である。

【図 5 8】図 5 7 の一部を拡大して示す図である。

【図 5 9】図 5 8 の II - II 線における断面図である。

【図 6 0】本発明の第 4 の実施の形態の液晶表示装置の TFT 基板を示す平面図である。

【図 6 1】本発明の第 4 の実施の形態の液晶表示装置の欠陥修復方法を示す平面図である。

【図 6 2】本発明の第 4 の実施の形態の液晶表示装置の欠陥修復方法を示す模式断面図である。

【図 6 3】本発明の第 5 の実施の形態の液晶表示装置の欠陥修復方法を示す模式断面図である。

【図 6 4】本発明の第 6 の実施の形態の液晶表示装置の TFT 基板を示す平面図である。

【図 6 5】本発明の第 6 の実施の形態の液晶表示装置の欠陥修復方法を示す平面図である。

【図 6 6】本発明の第 7 の実施の形態の液晶表示装置の TFT 基板を示す平面図である。

【図 6 7】本発明の第 7 の実施の形態の液晶表示装置の欠陥修復方法を示す平面図である。

【図 6 8】図 6 7 の III - III 線による断面図である。

10

20

30

40

50

【図69】本発明の第8の実施の形態の液晶表示装置のTFT基板を示す模式図である。

【図70】本発明の第8の実施の形態の欠陥修復方法を示す模式図である。

【図71】図70のIV-IV線及びV-V線による断面図である。

【図72】本発明の第8の実施の形態の欠陥修復方法の他の例を示す図であり、CF基板の外側にリペア端子及びリペア配線を配置した例を示す図である。

【図73】本発明の第9の実施の形態の欠陥修復方法を示す模式図である。

【図74】図73のVI-VI線及びVII-VII線による断面図である。

【符号の説明】

10, 103, 610, 711, 812...ゲートバスライン、

16, 616...蓄積容量バスライン-括電極、

18, 800...TFT基板、

22, 115, 713...蓄積容量バスライン、

24...蓄積容量バスライン接続電極、

30, 716...TFT、

32, 113, 719...画素電極、

34, 101, 634, 715, 815...データバスライン、

38, 800a...表示領域、

40...CF基板、

44, 46...TAB基板、

105...チャネル保護膜、

106...動作半導体層、

107, 111...コンタクトホール、

109...蓄積容量電極、

117...ドレイン電極、

119...ソース電極、

121...透明ガラス基板、

123...ゲート絶縁膜、

125...アモルファスシリコン層(a-Si層)、

127...シリコン窒化膜(SiN膜)、

129...n+a-Si層(コンタクト層)、

131...金属層(例えばCr層)、

133...保護膜、

135...画素電極材、

201, 231, 251, 271, 301, 321, 341, 371, 397, 421、

423, 425...断線部、

203, 205, 233, 235, 253, 255, 273, 275, 303, 305、

323, 325, 343, 345, 373, 375, 413, 415...断線修復用コンタクトホール、

209, 211, 223, 237, 250, 257, 259, 261, 277, 279、

291, 307, 327, 329, 331, 347, 349, 377, 379, 381、

405, 427, 429, 431...レーザCVD膜、

213, 263, 281, 333, 335, 383, 385...切断位置、

215, 239, 283, 309, 353, 407...レジスト層、

217, 241, 243, 285, 311, 313, 355, 357, 409, 411...ホール、

393...引き出し線、

395...端子部、

433, 434, 435, 436, 436, 437, 438...レーザウェルディング部、

500, 711...ガラス基板、

502...ゲートバスライン、

10

20

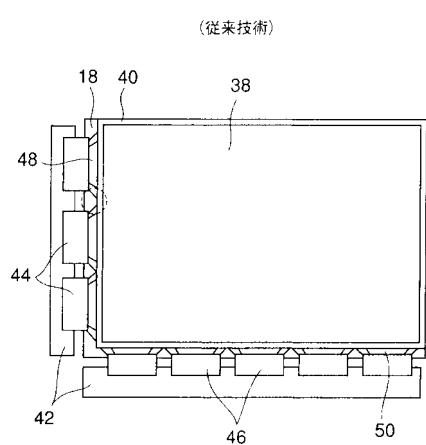
30

40

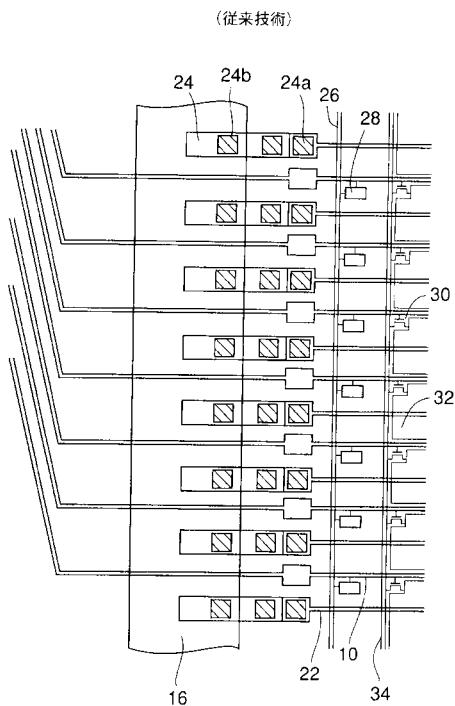
50

5 0 4 ... 絶縁膜、  
5 0 6 ... データバスライン、  
5 0 8 ... 絶縁膜（保護膜；S i N）、  
5 1 0 ... 層間短絡部、  
5 1 2、5 1 4 ... 断線部、  
5 1 6、5 1 8 ... コンタクトホール、  
5 1 8、5 2 0 ... レーザCVD法によるメタル堆積部、  
5 2 4 ... 画素電極、  
5 2 6 ... 蓄積容量バスライン、  
5 2 8 a、5 2 8 b、5 3 0 a、5 3 0 b、5 3 6 a、5 3 6 b、5 4 0 a、5 4 0 b、5 4 6 a、5 4 6 b、5 5 0 a、5 5 0 b、5 6 2、5 7 2、5 7 8、6 0 2、6 0 6、7 0 0 ... 金属配線部、  
5 3 2 a、5 3 2 b、5 3 2 c、5 3 2 d、5 4 2 a、5 4 2 b、5 4 2 c、5 4 2 d ... 予備配線、  
5 3 4 a、5 3 4 b、5 3 8 a、5 3 8 b、5 4 4 a、5 4 4 b、5 4 8 a、5 4 8 b、5 5 4 a、5 5 4 b、5 6 0 a、5 6 0 b、5 7 0 a、5 7 0 b、5 7 6 a、5 7 6 b、5 8 2 a、5 8 2 b、5 8 6 a、5 8 6 b ... コンタクトホール、  
5 5 2 a、5 5 2 b、5 6 8 a、5 6 8 b、5 7 4 a、5 7 4 b、5 8 0 a、5 8 0 b、5 8 4 a、5 8 4 b ... 予備パッド、  
5 9 0 ... ドレイン電極、  
5 9 2、5 9 6、6 0 0、6 0 4、6 0 8 ... コンタクトホール、  
5 9 4 ... ソース電極、  
6 1 2 ... 修復用補助配線、  
7 1 7 ... 予備TFT、  
7 1 9 a, 7 1 9 b ... パッド、  
7 2 1, 8 2 3, 8 2 5 ... 導電パターン、  
7 2 4 ... 導電ペースト、  
8 2 1 ... 予備TAB端子、  
8 2 1 a, 8 2 2 a, 8 2 2 b ... リペア端子、  
8 2 2 ... TAB端子、  
8 2 4 ... リペア配線、  
8 2 5 a ~ 8 2 5 d ... 導電パターン。

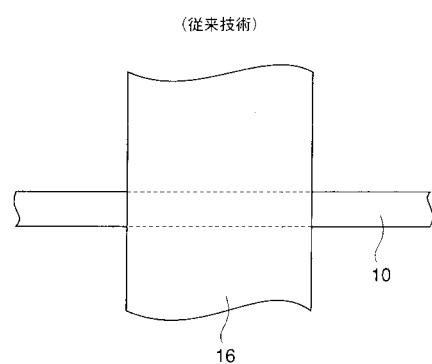
【図1】



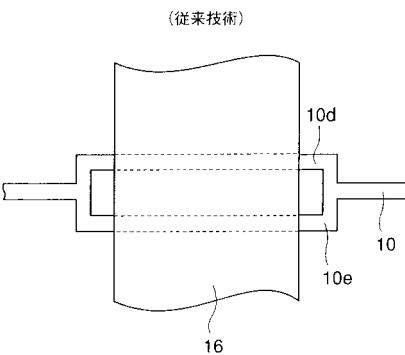
【図2】



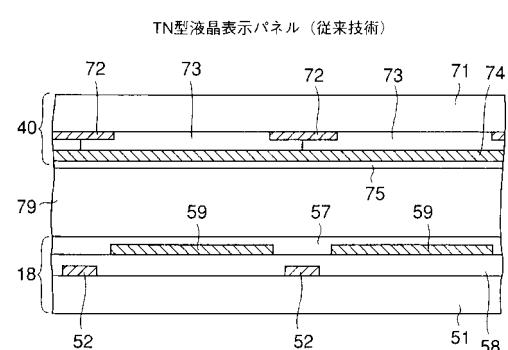
【図3】



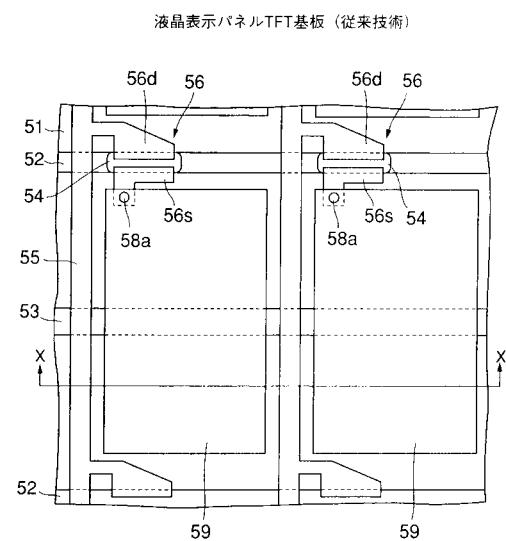
【図4】



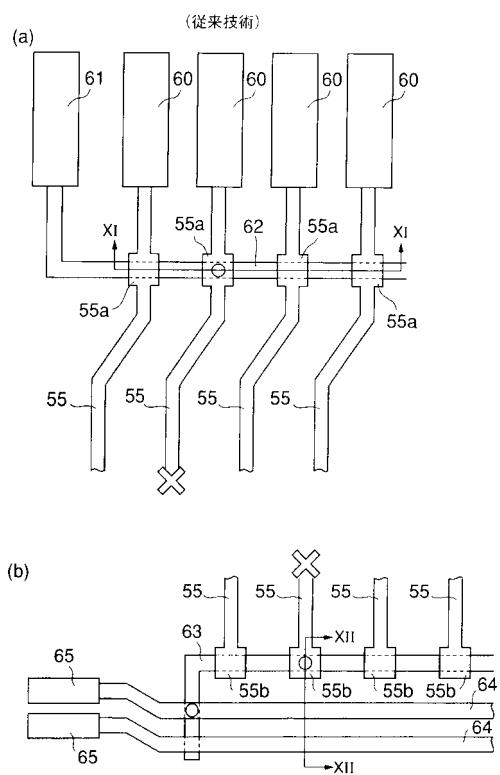
【図5】



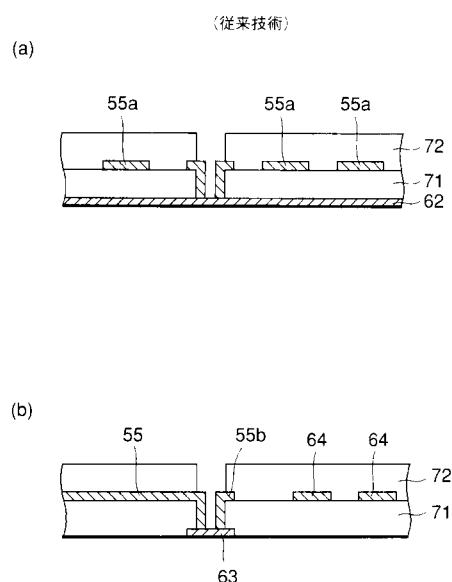
【図6】



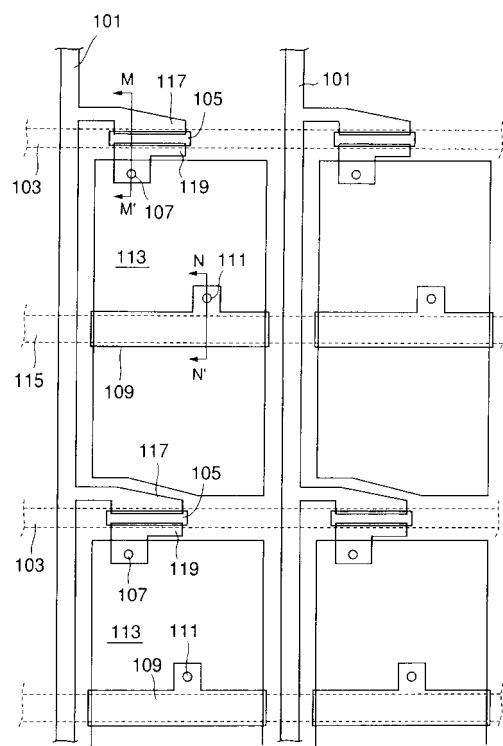
【図7】



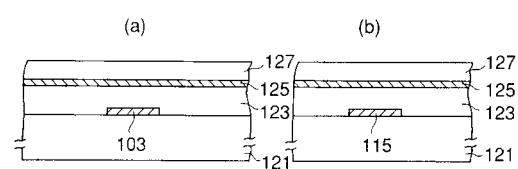
【図8】



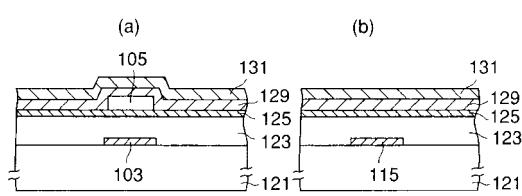
【図9】



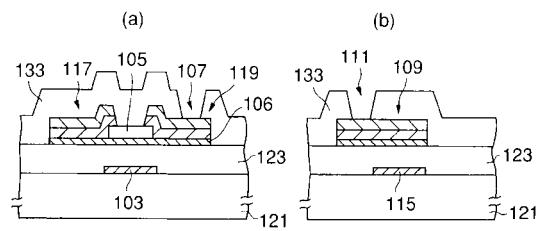
【図10】



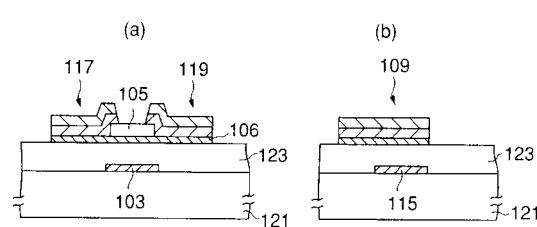
【図12】



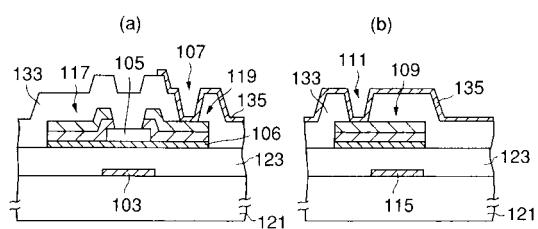
【図14】



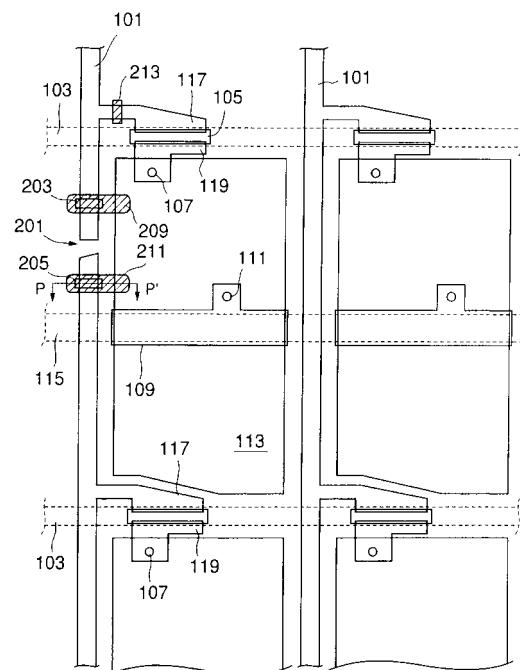
【図13】



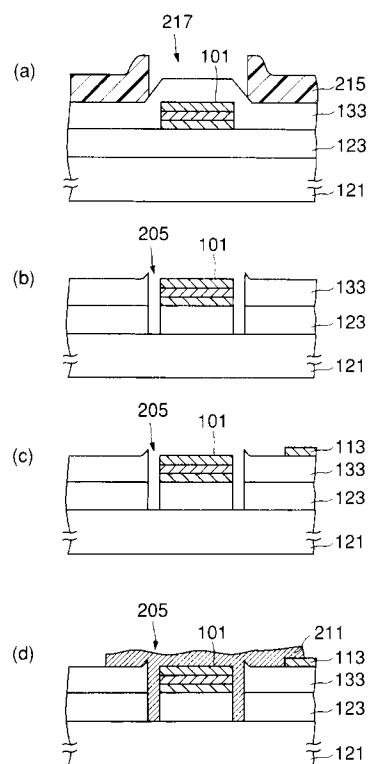
【図15】



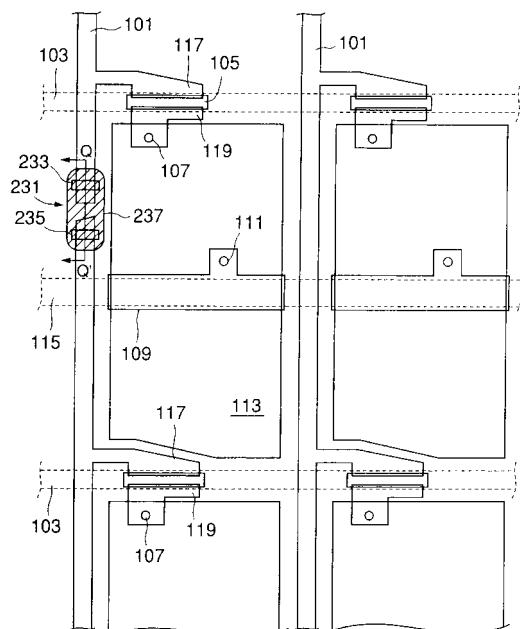
【図16】



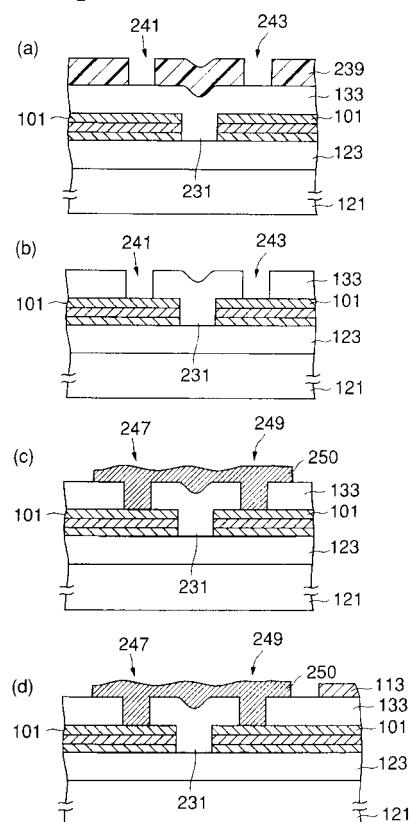
【図17】



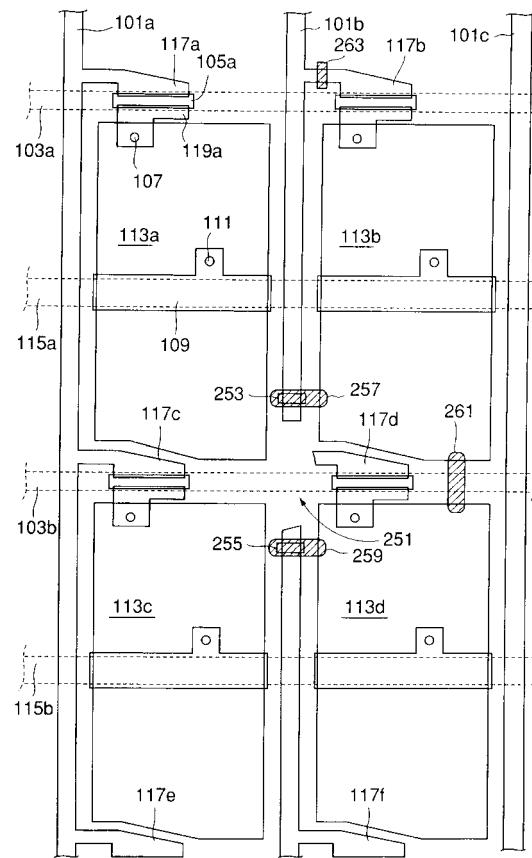
【図18】



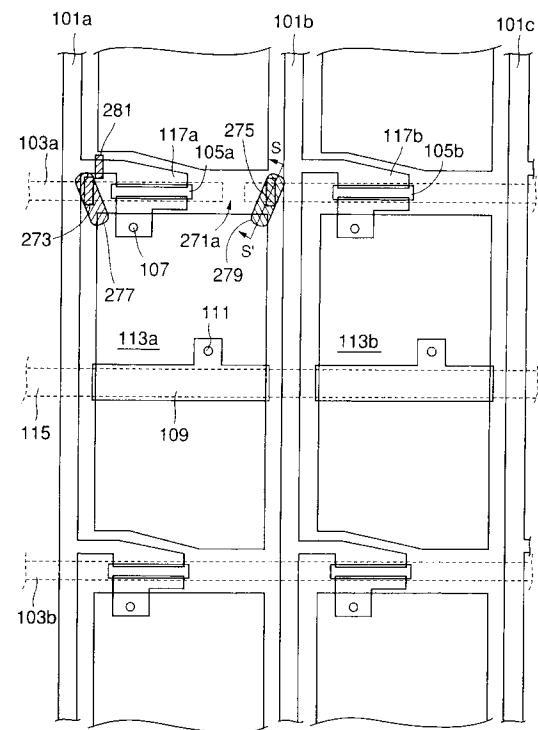
【図19】



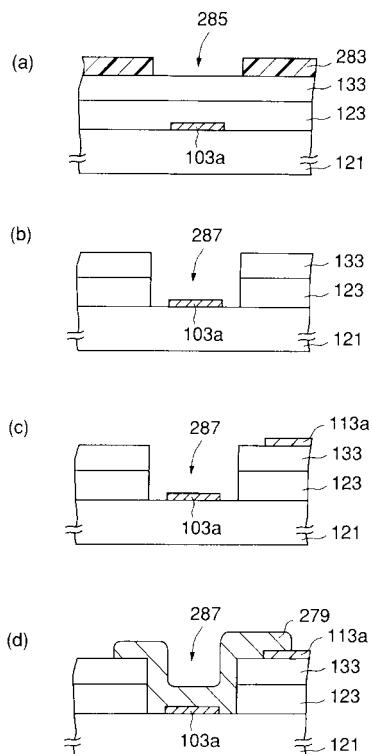
【図20】



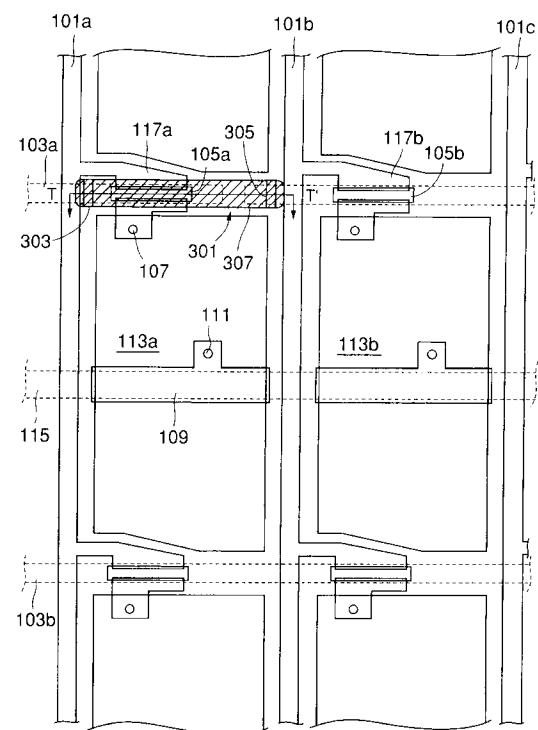
【図21】



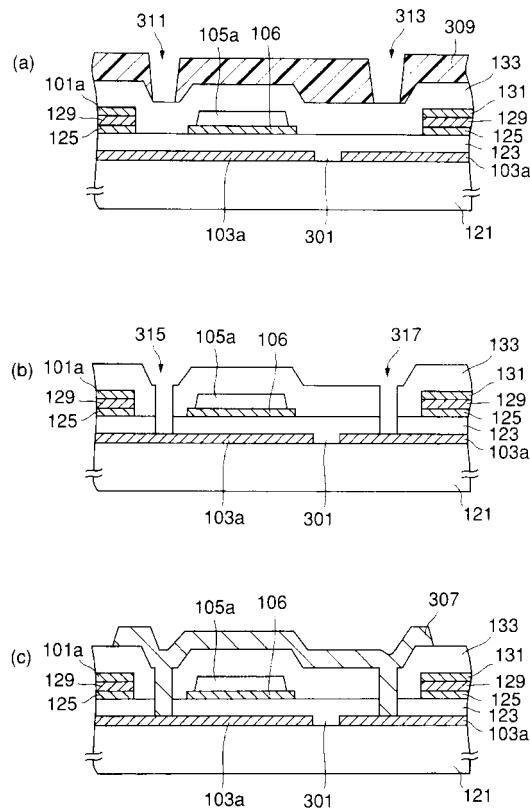
【図22】



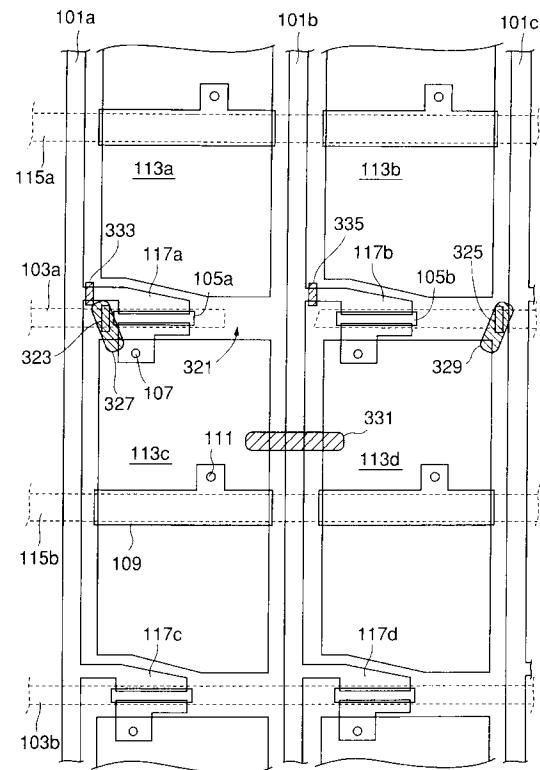
【図23】



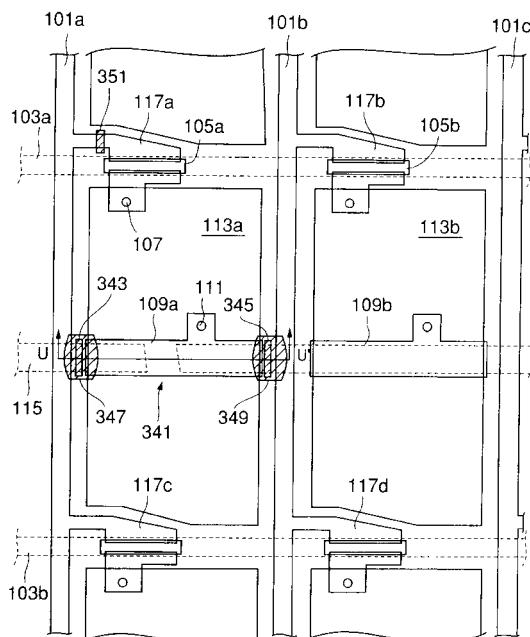
【図24】



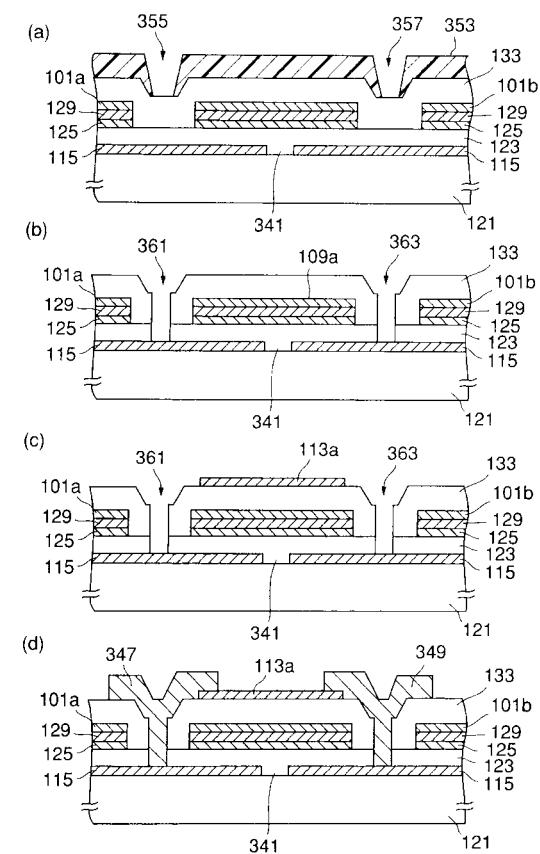
【図25】



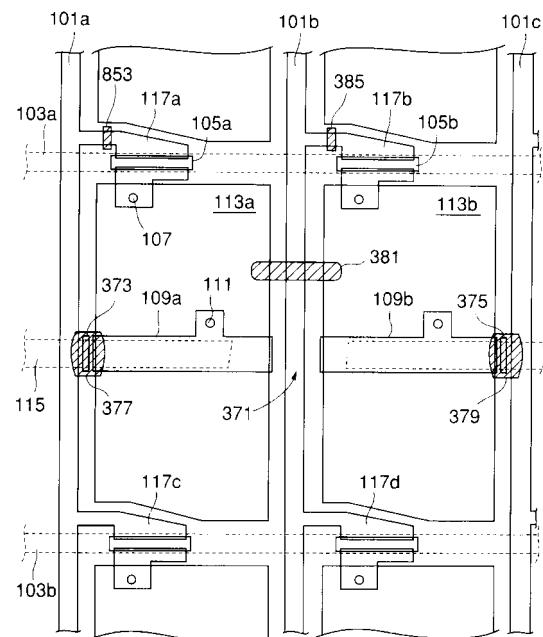
【図26】



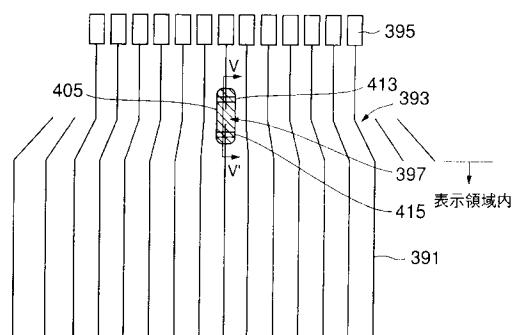
【図27】



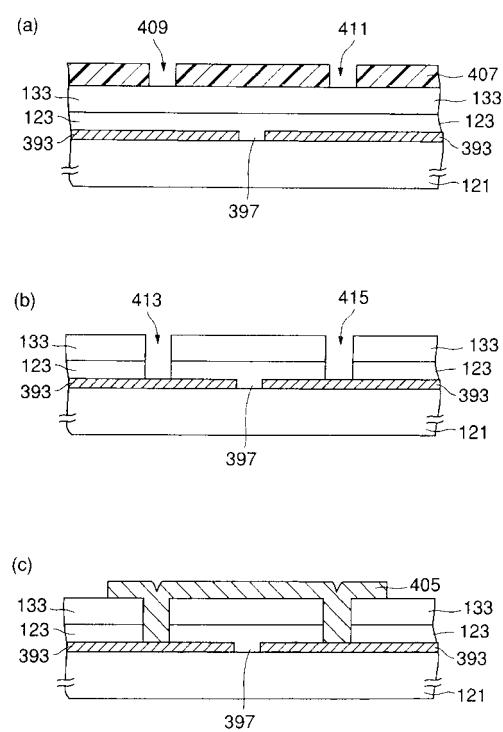
【図28】



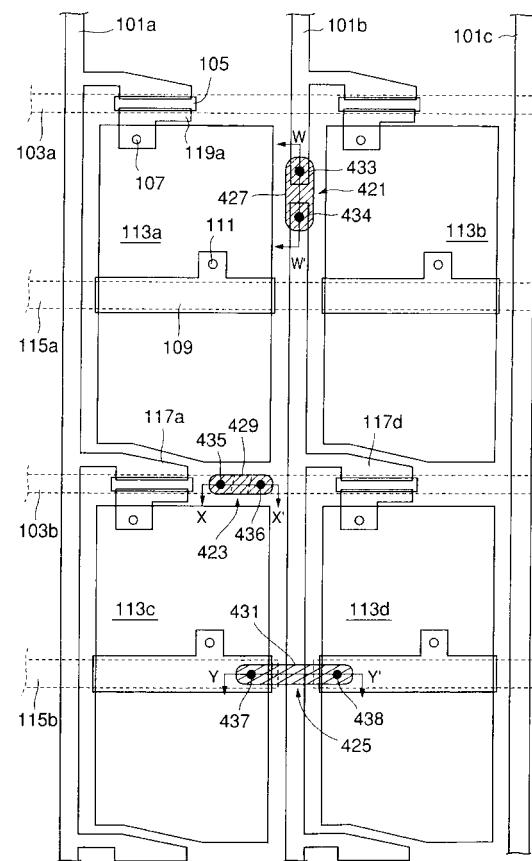
【図29】



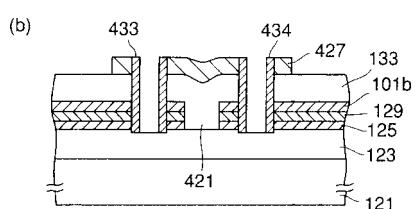
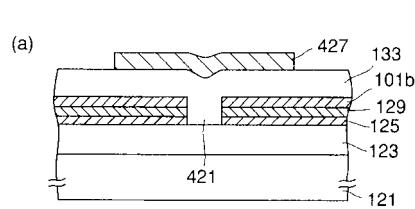
【図30】



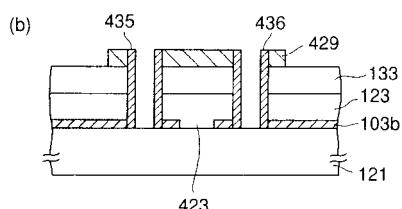
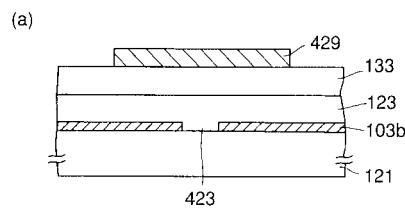
【図31】



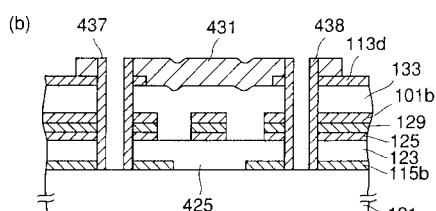
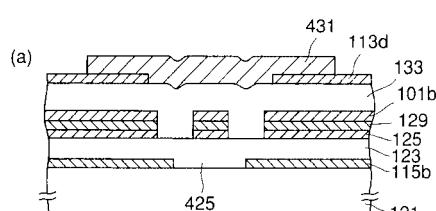
【図3-2】



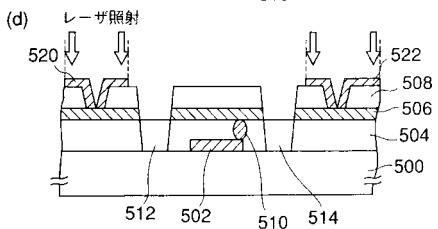
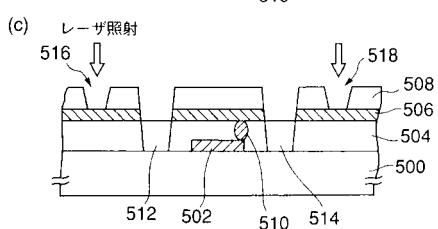
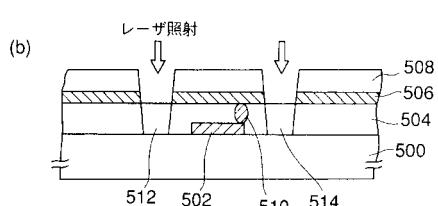
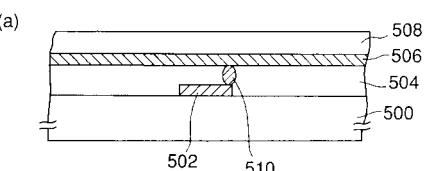
【図3-3】



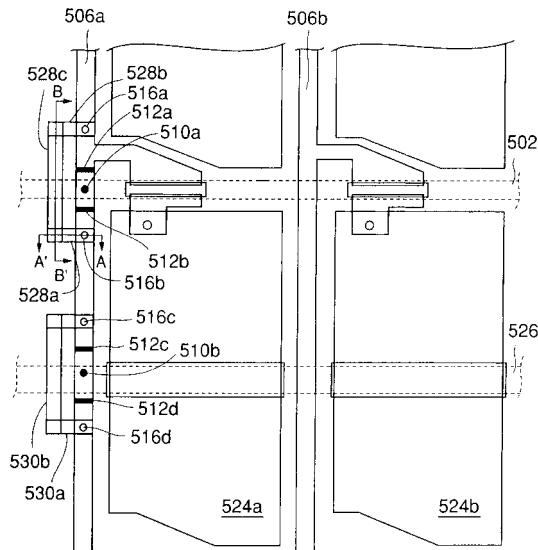
【図3-4】



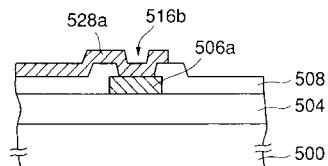
【図3-5】



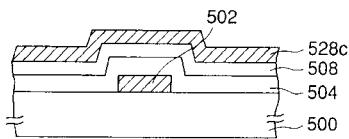
【図36】



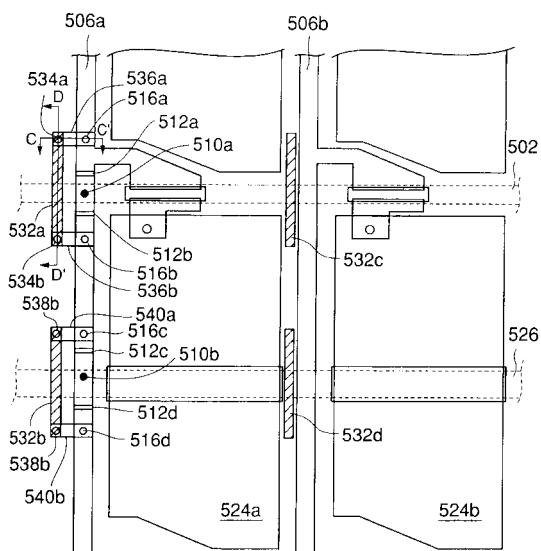
【図37】



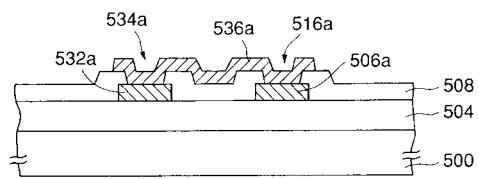
【図38】



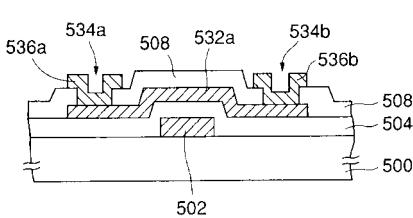
【図39】



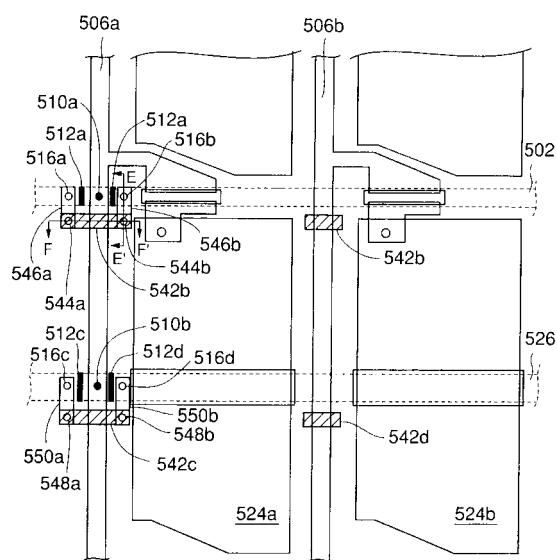
【図40】



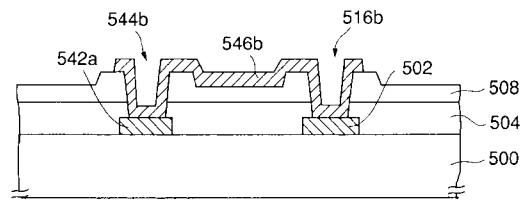
【図41】



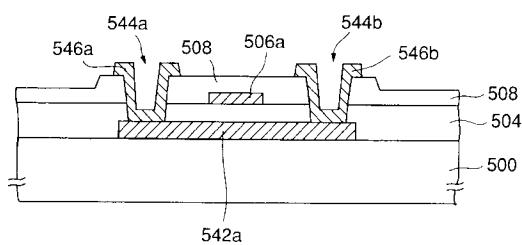
【図42】



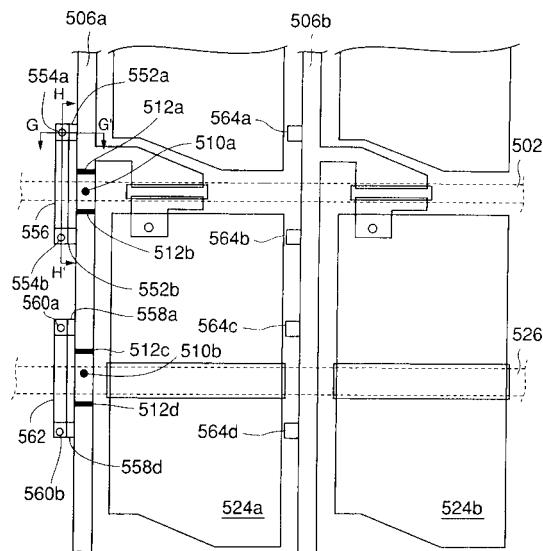
【 図 4 3 】



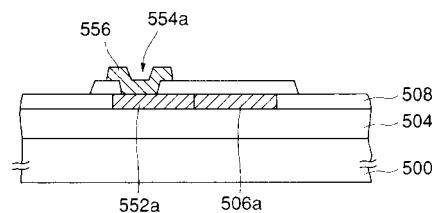
【 図 4 4 】



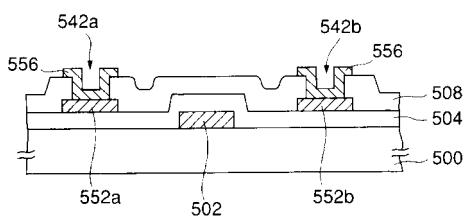
### 【図45】



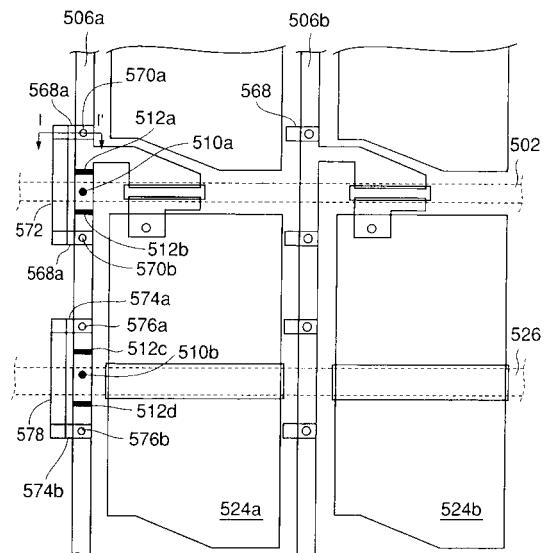
【 図 4 6 】



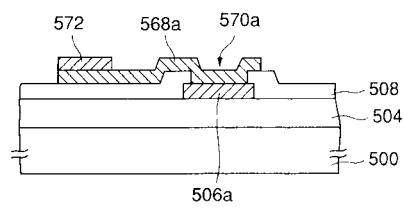
【 図 4 7 】



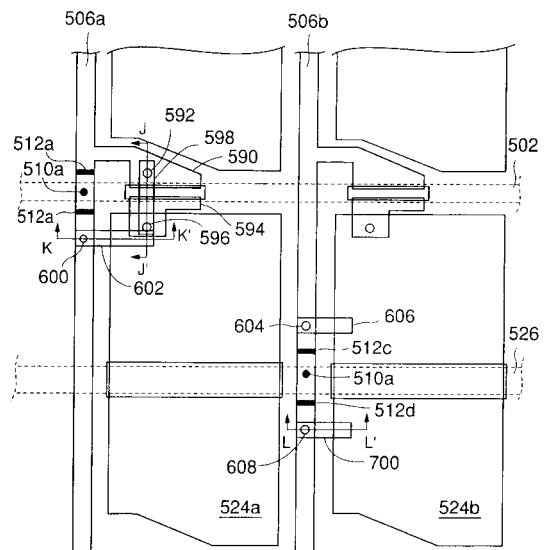
【図48】



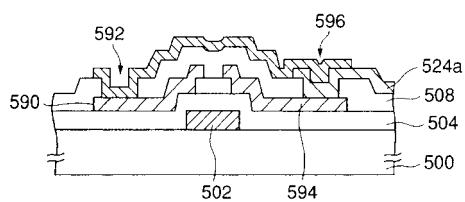
【図49】



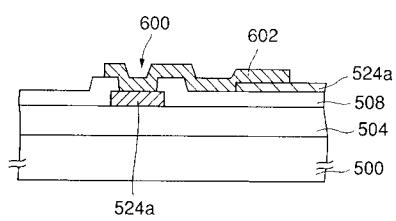
【図50】



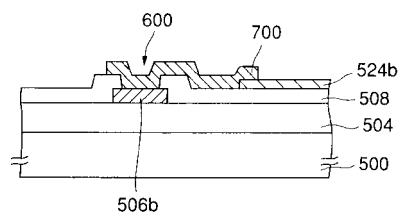
【図51】



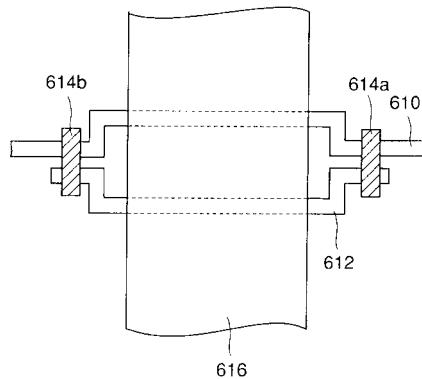
【図52】



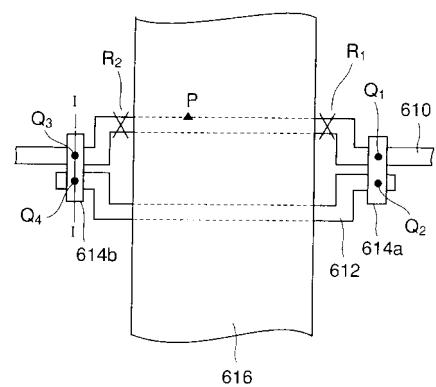
【図53】



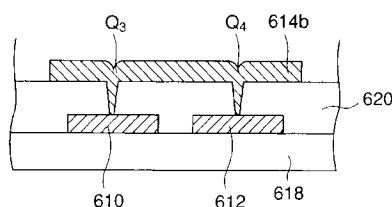
【図54】



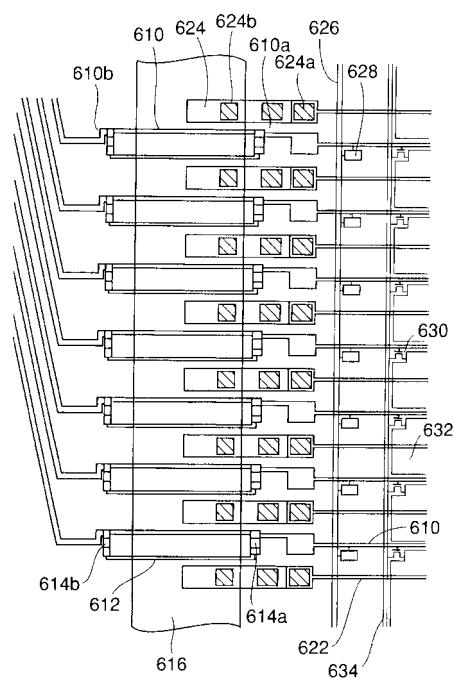
【図55】



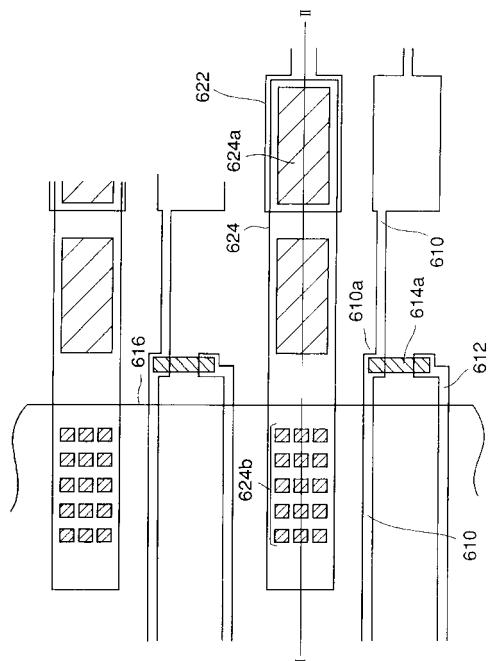
【図56】



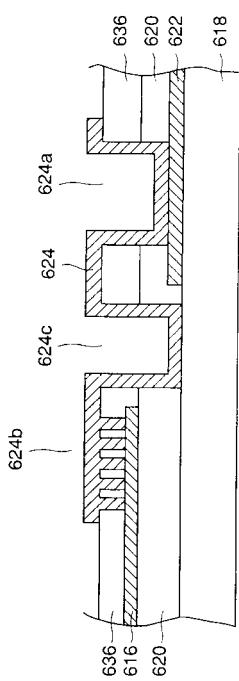
【図57】



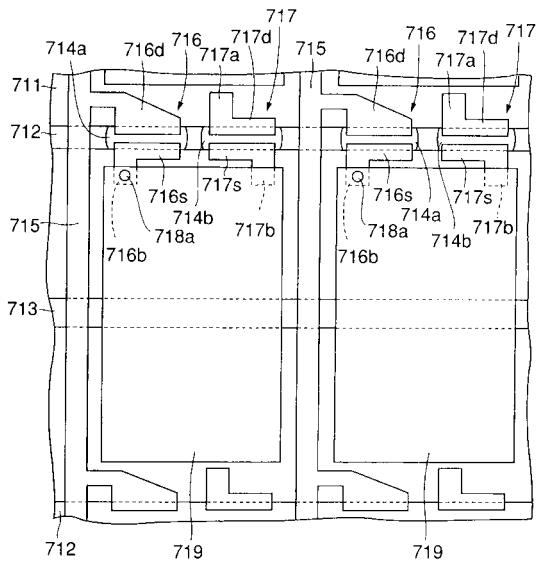
【 図 5 8 】



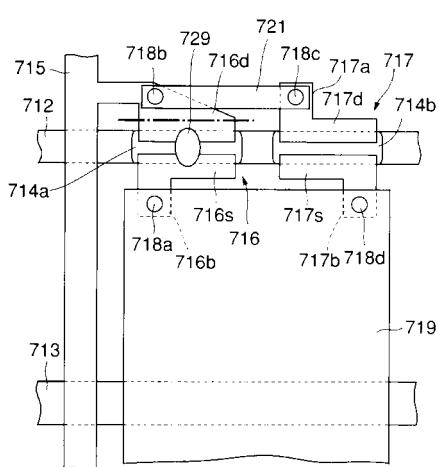
【図59】



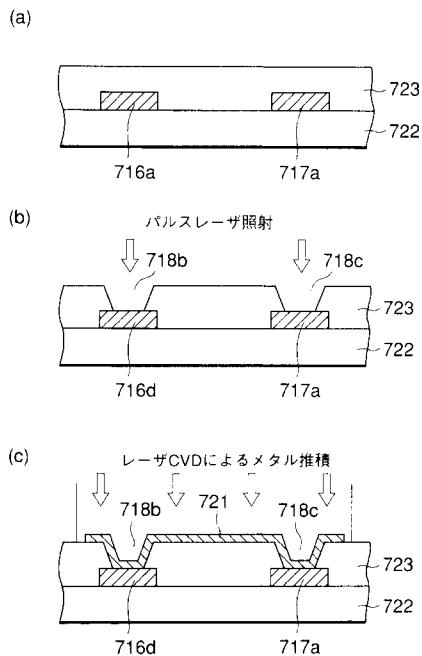
【 図 6 0 】



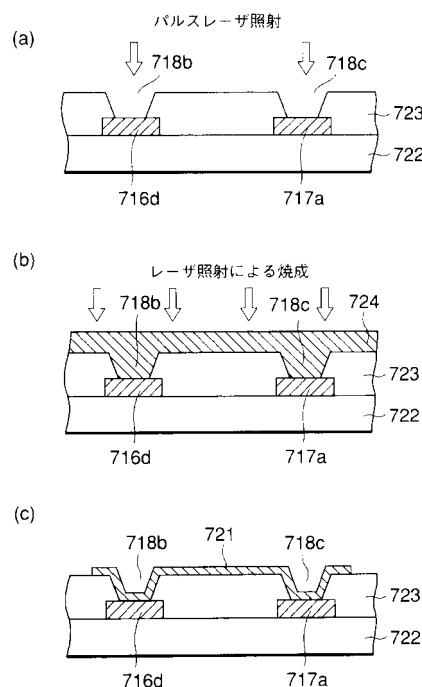
【図61】



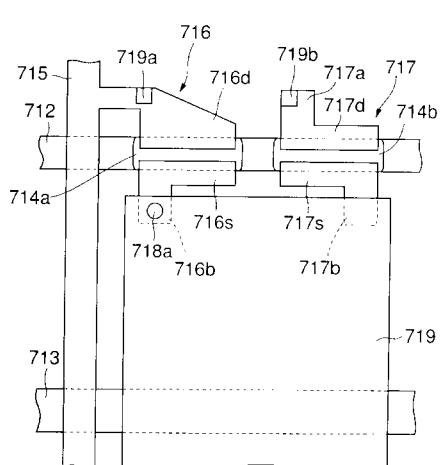
【図62】



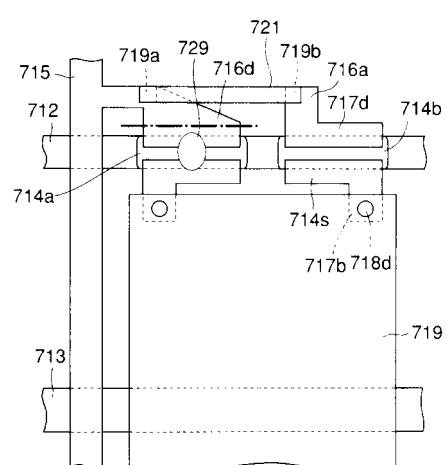
【図63】



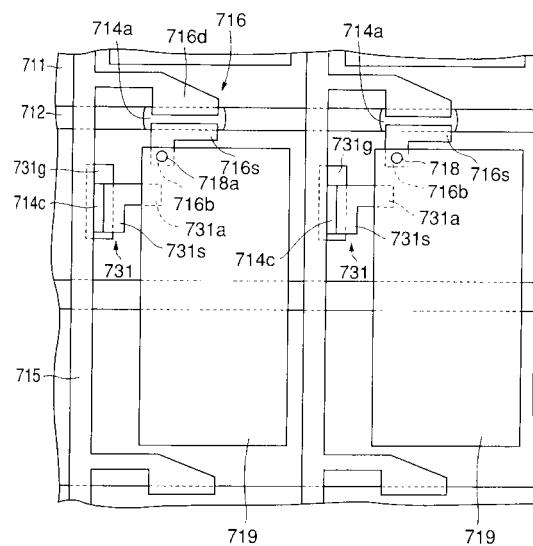
【図64】



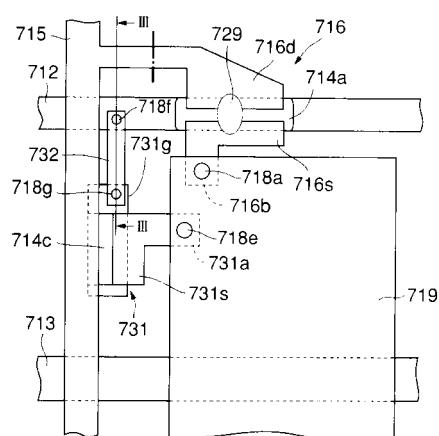
【図 6 5】



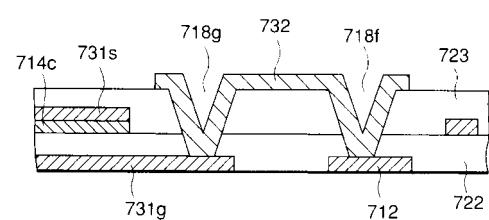
【図 6 6】



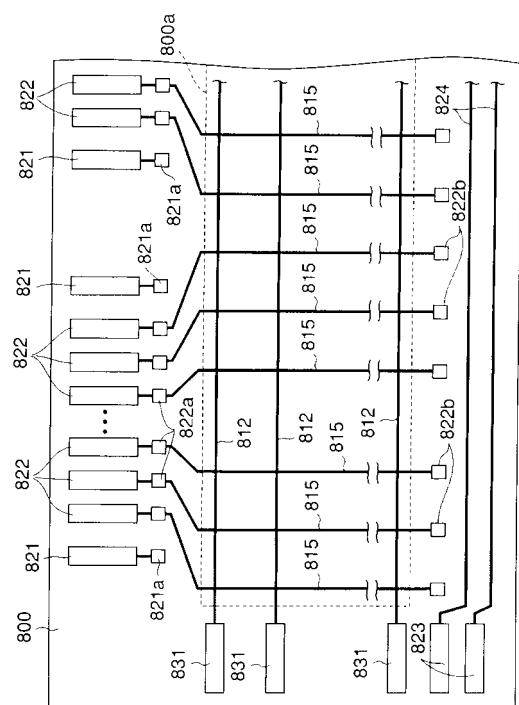
【 図 6 7 】



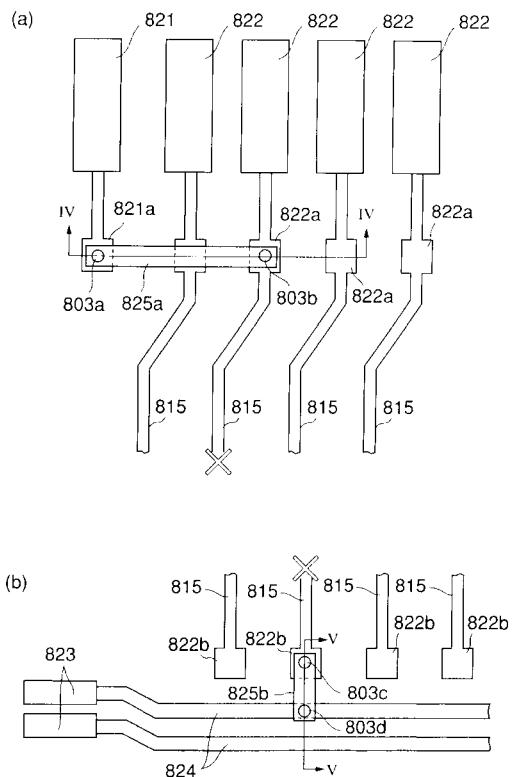
【 図 6 8 】



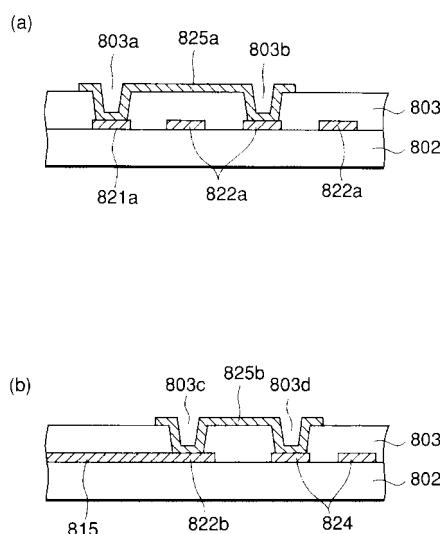
【図69】



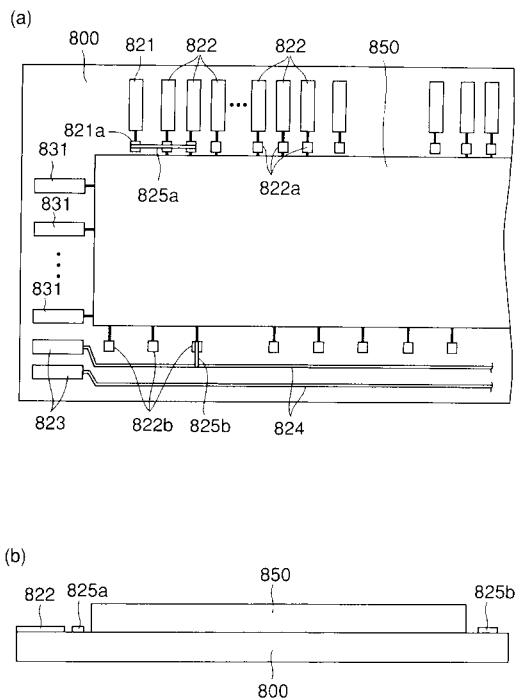
【図70】



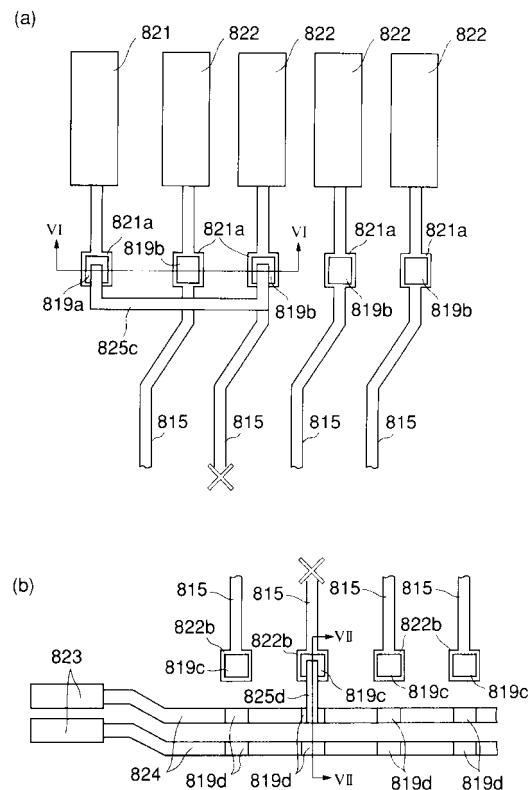
【図71】



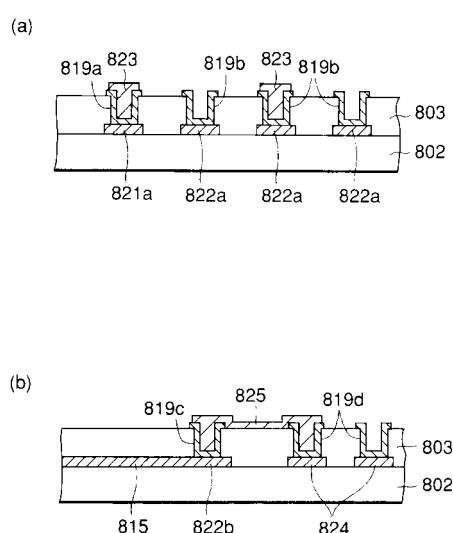
【図72】



【図 7 3】



【図 7 4】



---

フロントページの続き

(72)発明者 松原 邦夫  
鳥取県米子市石州府字大塚ノ式650番地 株式会社米子富士通内

審査官 右田 昌士

(56)参考文献 特開平05-232496 (JP, A)  
特表2001-511916 (JP, A)  
特開平08-050268 (JP, A)  
特開平02-179614 (JP, A)  
特開平09-113930 (JP, A)  
特開平05-005896 (JP, A)  
特開平06-317813 (JP, A)  
特開平10-039333 (JP, A)  
特開平07-013197 (JP, A)  
特開平09-090408 (JP, A)  
特開平03-171034 (JP, A)  
特開平08-271930 (JP, A)  
特開平02-108027 (JP, A)  
特開平08-122812 (JP, A)  
特開平05-341312 (JP, A)  
特開平07-199224 (JP, A)  
特開2001-077198 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343  
G02F 1/1345  
G02F 1/1362 - 1/1368  
G02F 1/13 101  
H01L 29/786  
H01L 21/28 - 21/288  
H01L 21/44 - 21/445  
H01L 29/40 - 29/64

专利名称(译)	修复液晶显示装置中的缺陷的方法		
公开(公告)号	<a href="#">JP4001712B2</a>	公开(公告)日	2007-10-31
申请号	JP2000383829	申请日	2000-12-18
[标]申请(专利权)人(译)	富士通株式会社		
申请(专利权)人(译)	富士通株式会社		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	尾崎喜義 長瀬洋二 長岡謙一 松原邦夫		
发明人	尾崎 喜義 長瀬 洋二 長岡 謙一 松原 邦夫		
IPC分类号	G02F1/1343 G02F1/1368 G02F1/13 H01L29/786 G02F1/1345 G02F1/136 G02F1/1362 G09F9/00 G09F9/30		
CPC分类号	G02F1/136286 G02F1/1345 G02F2001/136263		
FI分类号	G02F1/1343 G02F1/1368 G02F1/13.101 H01L29/78.612.A G02F1/1345 G02F1/136.500 G09F9/00.352 G09F9/30.338		
F-TERM分类号	2H088/FA14 2H088/FA15 2H088/FA30 2H088/HA02 2H088/HA08 2H088/MA20 2H092/GA51 2H092 /JA26 2H092/JA34 2H092/JA37 2H092/JA46 2H092/JB22 2H092/JB31 2H092/JB67 2H092/JB69 2H092/JB77 2H092/KA05 2H092/MA07 2H092/MA09 2H092/MA46 2H092/MA55 2H092/NA11 2H092 /NA16 2H092/NA29 2H192/AA24 2H192/BC31 2H192/CB05 2H192/CC04 2H192/DA12 2H192/DA42 2H192/HB37 2H192/HB38 2H192/HB44 2H192/HB46 2H192/HB49 2H192/HB50 2H192/HB54 2H192 /HB63 5C094/AA04 5C094/AA42 5C094/AA43 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/DB01 5C094/DB02 5C094/DB04 5C094/DB08 5C094/EA04 5C094/FA01 5C094/FA02 5C094 /FB12 5C094/FB15 5C094/GB10 5F110/AA27 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE03 5F110/EE42 5F110/FF03 5F110/FF30 5F110/GG02 5F110/GG15 5F110/GG25 5F110/GG45 5F110 /HK04 5F110/HK09 5F110/HK16 5F110/HK21 5F110/HK33 5F110/HK35 5F110/HL07 5F110/NN04 5F110/NN14 5F110/NN16 5F110/NN24 5F110/NN35 5F110/NN72 5F110/NN73 5F110/QQ12 5G435 /AA14 5G435/AA17 5G435/AA19 5G435/BB12 5G435/KK05 5G435/KK10		
代理人(译)	冈本圭造		
优先权	2000092151 2000-03-29 JP 2000305470 2000-10-04 JP		
其他公开文献	JP2002182246A		
外部链接	<a href="#">Espacenet</a>		

**摘要(译)**

要解决的问题：提供一种液晶显示装置的缺陷修复方法，如果在显示板中产生断线缺陷，则通过激光CVD组合部分布线，可以容易地修复断线部分。解决方案：当在数据总线101上存在断线部分231时，用于断线修复的接触孔233和235的孔直径大于断线部分231两侧的数据总线101的宽度。打开数据总线101的顶面，并且打开形成空间到达基板表面，两个部分形成在数据总线101上的保护膜中。用于断线修复的接触孔233和235被填充利用激光CVD膜和保护膜上的两个接触孔233和235通过激光CVD膜231连接。

(従来技術)

