

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3892882号
(P3892882)

(45) 発行日 平成19年3月14日(2007.3.14)

(24) 登録日 平成18年12月15日(2006.12.15)

(51) Int. Cl.

F I

G O 2 F 1/1343 (2006.01)

G O 2 F 1/1343

G O 2 F 1/1335 (2006.01)

G O 2 F 1/1335 5 2 0

請求項の数 6 (全 22 頁)

(21) 出願番号 特願2005-172132 (P2005-172132)
 (22) 出願日 平成17年6月13日(2005.6.13)
 (65) 公開番号 特開2006-349729 (P2006-349729A)
 (43) 公開日 平成18年12月28日(2006.12.28)
 審査請求日 平成18年7月13日(2006.7.13)

早期審査対象出願

(73) 特許権者 000006013
 三菱電機株式会社
 東京都千代田区丸の内二丁目7番3号
 (74) 代理人 100089233
 弁理士 吉田 茂明
 (74) 代理人 100088672
 弁理士 吉竹 英俊
 (74) 代理人 100088845
 弁理士 有田 貴弘
 (72) 発明者 升谷 雄一
 東京都千代田区丸の内二丁目2番3号 三
 菱電機株式会社内
 (72) 発明者 永野 慎吾
 東京都千代田区丸の内二丁目2番3号 三
 菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 半透過型液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

第一の基板と、
 前記第一の基板と対向して配設され、対向電極を有する第二の基板と、
 前記第一の基板と前記第二の基板との間に封入される液晶層とを、
 備えており、
 前記第一の基板は、
 前記第一の基板上に形成される複数のゲート配線と、
 前記第一の基板上に形成され、平面視において、前記ゲート配線と交差する複数のソー
 ス配線と、
 前記ソース配線と同一層の、前記ゲート配線と前記ソース配線とで区画されている単位
 画素領域の一部である反射領域において、前記ソース配線と所定の領域だけ隔てられ形成
 される反射電極と、
 前記所定の領域中の前記反射電極の上層に形成されており、第一の絶縁膜を介して、平
 面視で前記反射電極と重複する領域を有する反射コントラスト低下防止電極とを、
 備えており、
 前記反射コントラスト低下防止電極は、電氣的にフローティング状態である、
 ことを特徴とする半透過型液晶表示装置。

【請求項2】

前記反射コントラスト低下防止電極は、

10

20

前記ソース配線の配設方向に沿って、延設されている、
ことを特徴とする請求項 1 に記載の半透過型液晶表示装置。

【請求項 3】

所定の期間、電圧を保持する機能を有しており、第二の絶縁膜を介して、平面視で反射
コントラスト低下防止電極と重複する領域を有する、補助容量電極を、さらに備えており、

前記反射電極と前記反射コントラスト低下防止電極との間で形成される電気容量を C_1
とし、前記補助容量電極と前記反射コントラスト低下防止電極との間で形成される電気容
量を C_2 とした場合において、

$C_1 / C_2 \geq 5$ 、の関係を満たす、
ことを特徴とする請求項 2 に記載の半透過型液晶表示装置。

10

【請求項 4】

前記反射コントラスト低下防止電極は、
前記反射領域において、前記反射電極の前記ソース配線と対向する両端側に、各々形成
されており、

両前記反射コントラスト低下防止電極は、前記ソース配線と交わる方向に配設された接
続電極を介して、各々電氣的に接続されている、
ことを特徴とする請求項 2 に記載の半透過型液晶表示装置。

【請求項 5】

前記接続電極は、
前記反射コントラスト低下防止電極と、一体的に形成されている、
ことを特徴とする請求項 4 に記載の半透過型液晶表示装置。

20

【請求項 6】

前記反射コントラスト低下防止電極は、
前記反射領域において、前記反射電極の前記ソース配線と対向する一方端側から、前記
ソース配線と対向する他方端側にかけて、平面視において、前記反射電極を覆うように形
成されている、
ことを特徴とする請求項 1 に記載の半透過型液晶表示装置。

【発明の詳細な説明】

【技術分野】

30

【0001】

この発明は、画素領域に、バックライト光を透過する透過領域と、周囲光を反射する反
射領域とを有する、半透過型液晶表示装置に係る発明である。

【背景技術】

【0002】

半透過型液晶表示装置は、TFT（薄膜トランジスタ）アレイ基板を備えている。そし
て、当該アレイ基板の各画素には、表示面の背面に設置されたバックライト光を透過させ
る透過領域と、液晶層に入射してきた周囲光を反射させる反射領域とが、各々形成されて
いる。

【0003】

40

上記構成の半透過型液晶表示装置には、反射領域に形成される反射電極と、ソース配線
（ソース電極を含む）と、ドレイン電極とを同一層に形成する従来技術が存する（特許文
献 1）。当該特許文献 1 に係わる技術を適用することにより、製造工程の簡略化が可能と
なっている。

【0004】

上記特許文献 1 に係わる半透過型液晶表示装置では、ソース配線と反射電極との短絡を
防止する必要がある。したがって、同一層内に形成される、ソース配線と反射電極とは、
所定の領域（距離）だけ隔てられている。

【0005】

また、特許文献 1 に係わる半透過型液晶表示層では、ソース配線と反射電極との間の間

50

隔に着目すると、当該間隔のより下層には、補助容量電極および補助容量配線が形成されている。したがって、当該半透過型液晶表示装置では、ＴＦＴアレイ基板と対向して配設される対向基板に設けられた対向電極と、上記補助容量電極および補助容量配線とが対向している。

【０００６】

ところで、特許文献１に係わる半透過型液晶表示装置では、補助容量電極および補助容量配線と、対向電極とは、同電位である。したがって、ソース配線と反射電極との間の間隔（所定の領域（距離））の上層に存する液晶層には、電界が印加されない。そうすると、表示部から入射して、上記間隔の下層に存する上記補助容量電極等で反射する反射光は、電界により抑制することができなくなる。

10

【０００７】

このように、電界により上記反射光を抑制できなくなるので、特許文献１に係わる半透過型液晶表示装置では、ノーマリホワイトモード（電圧を印加しない際に白表示となるモード）を採用した場合に、黒表示の際に反射率が増加し、反射コントラストを低下させるという問題が生じていた。

【０００８】

当該問題を解決する技術として、特許文献２に係わる半透過型液晶表示装置が存在する。

【０００９】

特許文献２に係わる技術では、ソース配線と反射電極との間の上記間隔の上層に存する液晶層に電界を印加することができるように、反射コントラスト低下防止電極が形成されている。よって、特許文献２に係わる半透過型液晶表示装置では、上記のような反射コントラストの低下を防止できていた。

20

【００１０】

ここで、反射コントラスト低下防止電極と、透過領域に形成される透過画素電極とは、電氣的に接続されている。

【００１１】

【特許文献１】特願２００４－１１０２９９号

【特許文献２】特願２００４－２６０８７３号

【発明の開示】

30

【発明が解決しようとする課題】

【００１２】

ところで、特許文献２に係わる半透過型液晶表示装置において、反射コントラスト低下防止電極と対向電極との間に導電性の異物が混入したような場合、または、製造段階で対向電極に変形が生じた場合等には、対向電極と反射コントラスト低下防止電極とが、短絡し得る。

【００１３】

ここで、上記の通り、反射コントラスト低下防止電極は、透過画素電極と電氣的に接続されている。したがって、上記のような場合には、結果として、透過画素電極と対向電極とが、電氣的に短絡する可能性が生じる（以下、当該短絡を、面間短絡と称する）。

40

【００１４】

もし、上記面間短絡が発生したとすると、当該短絡箇所に対応した液晶層に電界が印加されなくなる。透過領域に存する液晶層において当該電界の不印加が生じると、ノーマリホワイトモードのデバイスでは、バックライトの光が表示部から抜けてくる。このように、バックライトの光が表示部から抜けてくると、輝点欠陥と呼ばれる非常に視認性の高い欠陥が生じてしまう。

【００１５】

付け加えると、特許文献２に係わる半透過型液晶表示装置では、反射コントラスト低下防止電極は、反射領域の各画素の境界付近に形成する必要がある。しかし、当該反射コントラスト低下防止電極の形成部分は、一般的にセルギャップが狭い。したがって、特許文

50

献 2 に係わる半透過型液晶表示装置では、上記異物の混入による面間短絡が生じ易い。

【 0 0 1 6 】

また、当該反射コントラスト低下防止電極の形成部分は、対向基板に形成されるカラーフィルターパターンの境界に近い位置でもある。したがって、特許文献 2 に係わる半透過型液晶表示装置では、カラーフィルターのパターン異常に起因した（当該カラーフィルターのパターン異常により、対向電極に変形が生じる）面間短絡も生じ易い。

【 0 0 1 7 】

つまり、反射コントラスト低下防止電極の形成位置に起因して、特許文献 2 に係わる半透過型液晶表示装置では、上記輝点欠陥が生じ易く、歩留まりの低下および、これに起因する製造コストの増加が問題であった。

10

【 0 0 1 8 】

そこで、本発明は、ソース配線と反射画素電極とが所定の間隔だけ隔てられて同一層に形成され、たとえば反射コントラストの低下防止の観点から、所定の位置に反射コントラスト低下防止電極を備える半透過型液晶表示装置において、反射コントラスト低下防止を維持しつつ、上記輝点欠陥を防止することができる半透過型液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 1 9 】

上記の目的を達成するために、本発明に係る請求項 1 に記載の半透過型液晶表示装置は、第一の基板と、前記第一の基板と対向して配設され、対向電極を有する第二の基板と、前記第一の基板と前記第二の基板との間に封入される液晶層とを、備えており、前記第一の基板は、前記第一の基板上に形成される複数のゲート配線と、前記第一の基板上に形成され、平面視において、前記ゲート配線と交差する複数のソース配線と、前記ソース配線と同一層の、前記ゲート配線と前記ソース配線とで区画されている単位画素領域の一部である反射領域において、前記ソース配線と所定の領域だけ隔てられ形成される反射電極と、前記所定の領域中の前記反射電極の上層に形成されており、第一の絶縁膜を介して、平面視で前記反射電極と重複する領域を有する反射コントラスト低下防止電極とを、備えており、前記反射コントラスト低下防止電極は、電気的にフローティング状態である。

20

【発明の効果】

【 0 0 2 0 】

本発明の請求項 1 に記載の半透過型液晶表示装置は、第一の基板と、前記第一の基板と対向して配設され、対向電極を有する第二の基板と、前記第一の基板と前記第二の基板との間に封入される液晶層とを、備えており、前記第一の基板は、前記第一の基板上に形成される複数のゲート配線と、前記第一の基板上に形成され、平面視において、前記ゲート配線と交差する複数のソース配線と、前記ソース配線と同一層の、前記ゲート配線と前記ソース配線とで区画されている単位画素領域の一部である反射領域において、前記ソース配線と所定の領域だけ隔てられ形成される反射電極と、前記所定の領域中の前記反射電極の上層に形成されており、第一の絶縁膜を介して、平面視で前記反射電極と重複する領域を有する反射コントラスト低下防止電極とを、備えており、前記反射コントラスト低下防止電極は、電気的にフローティング状態であるので、第二基板に形成される対向電極と反射コントラスト低下防止電極とが短絡したとしても、透過電極と対向電極とが、電気的に短絡することを防止することができる（つまり、面間短絡を防止することができる）。よって、輝点欠陥と呼ばれる非常に視認性の高い欠陥が生じることを防止することができる。換言すれば、高い歩留まりで本実施の形態に係わる半透過型液晶表示装置を製造することができる。なお、反射コントラスト低下防止電極は、反射電極との間で容量を形成している。したがって、当該容量に基づいて、反射コントラスト低下防止電極に電圧を印加させることができる。よって、前記所定の領域の上方に存する液晶層に、正常に電界を印加することができ、当該所定の領域における反射コントラスト低下を防止することができる。

30

40

50

【発明を実施するための最良の形態】**【0021】**

以下、この発明をその実施の形態を示す図面に基づいて具体的に説明する。

【0022】**<実施の形態1>**

図1は、本実施の形態に係わる半透過型液晶表示装置が有するTFT(Thin Film Transistor: 薄膜トランジスタ)アレイ基板の概略構成を示す、透視平面図である。

【0023】

図1に示すように、透明絶縁性基板(第一の基板と把握できる。図示せず)上に、ゲート配線2が複数、ストライプ状に配設されている。また、透明絶縁性基板上には、平面視において、当該ゲート配線2と交差するように複数のソース配線3がストライプ状に配設されている。

【0024】

ここで、ゲート配線2とソース配線3とで区画される領域が画素領域(つまり、単位画素)である。図1に示すように、各单位画素領域(以下、単に画素領域と称する)は、マトリクス状に配置される。

【0025】

図2は、図1に示したTFTアレイ基板の一画素分を拡大した、透視平面図である。また、図3には、図2で示したTFTアレイ基板100のA-A断面図(ソース電極から反射領域)、B-B断面図(透過領域と反射領域とのコンタクト部分)、およびC-C断面図(TFT部近傍)を、各々図示している。

【0026】

以下、図2, 3に基づいて、本実施の形態に係わる半透過型液晶表示装置(特に、TFTアレイ基板)の構成を説明する。

【0027】

図2に示すように、各画素は、液晶表示装置内で照射された光を透過させる透過領域(第一の領域と把握できる)Tと、外部から液晶表示装置内に入射してきた周囲光を反射させる反射領域(第二の領域と把握できる)Sとで構成されている。

【0028】

図2, 3から分かるように、ガラス基板等の透明絶縁性基板1上には、第一の導電膜からなるゲート配線2が形成されている。なお、ゲート配線2において、TFT形成部分を特に、ゲート電極部2aと称する。

【0029】

また、透明絶縁性基板1上には、第一の導電膜からなる補助容量電極4が形成されている。ここで、補助容量電極4は、所定の期間、電圧を保持する機能を有している。また、補助容量電極4は、バックライトからの漏れ光を防止する機能も有している。

【0030】

また、透明絶縁性基板1上には、ゲート配線2および補助容量電極4等を覆うように、絶縁膜5が形成されている。また、ゲート電極部2a上には、絶縁膜(ゲート絶縁膜と把握できる)5を介して、半導体層である半導体能動膜6およびオーミックコンタクト膜7が形成されている。

【0031】

上記オーミックコンタクト膜7は、その一部が除去されており、当該オーミックコンタクト膜7は、二つの領域に分割されている。そして、一方の領域において、当該オーミックコンタクト膜7上には、第二の導電膜からなるソース配線3が積層されている。これに対して、他方の領域において、当該オーミックコンタクト膜7上には、第二の導電膜からなるドレイン電極8が積層されている。なお、ソース配線3において、TFT形成部分を特に、ソース電極部と称する。

【0032】

10

20

30

40

50

上記ゲート電極 2 a、半導体能動膜 6、ソース電極部、およびドレイン電極 8 等により、スイッチング素子である T F T が構成されている。ここで、ソース電極部を一部に有するソース配線 3 は、絶縁膜 5 を介して、ゲート配線 2 と交差するように配設されている。なお、当該交差部およびソース配線 3 の形成部分には、耐電圧を向上させるために、半導体能動膜 6 およびオーミックコンタクト膜 7 が形成されている。

【 0 0 3 3 】

また、反射領域 S には、ドレイン電極 8 から延びた反射電極 9 が形成されている。つまり、ドレイン電極 8 と反射電極 9 とは、一体である。よって、反射電極 9 は、第二の導電膜を用いて形成される。

【 0 0 3 4 】

ここで、反射電極 9 はその機能から、最表面層は反射率の高い金属膜である必要がある。したがって、第二の導電膜としては、少なくとも最表面層に、当該反射率の比較的高い金属膜を用いられる。

【 0 0 3 5 】

また、反射電極 9 とソース配線 3 とは、同一層内に形成されている。したがって、反射電極 9 とソース配線 3 との短絡防止の観点から、反射電極 9 は、ソース配線 3 と所定の領域（距離）だけ隔てられ形成される必要がある。なお、好ましくは、ソース配線 3 と反射電極 9 との間隔は、5 μm ~ 10 μm 程度である。

【 0 0 3 6 】

さらに、本実施の形態に係わる液晶表示装置では、上記各構成要素を覆うように、絶縁膜 10 が形成されている。ここで、反射電極 9 上の当該絶縁膜 10 の一部を除去することにより、当該絶縁膜 10 にコンタクトホール 11 が形成されている。なお、当該コンタクトホール 11 の底部からは、反射電極 9 が露出している。

【 0 0 3 7 】

また、透過領域 T の当該絶縁膜 10 上には、所定のパターンの透過電極 12 が形成されている。ここで、当該透過電極 12 は、透過率の比較的高い導電膜（以下、透明導電膜と称する）から構成されている。また、透過電極 12 は、コンタクトホール 11 を介して、反射電極 9 と電気的に接続されている。したがって、透過電極 12 は、ドレイン電極 8 と電気的に接続されている。

【 0 0 3 8 】

また、ソース配線 3 と反射電極 9 との間に存する所定の領域の上方には、上記絶縁膜 10 を介して、反射コントラスト低下防止電極 13 が形成されている。なお、平面視において、当該反射コントラスト低下防止電極 13 は、反射電極 9 と重複する領域を有している。

【 0 0 3 9 】

ここで、反射コントラスト低下防止電極 13 は、ソース配線 3 と反射電極 9 との間隔の上層に存する液晶層に電界を印加することができるようにするための部材であり、当該反射コントラスト低下防止電極 13 の形成により、反射コントラストの低下を防止することができる。また、反射コントラスト低下防止電極 13 は、透明性を有する導電膜から形成されている。

【 0 0 4 0 】

また、図 2 に示すように、反射コントラスト防止電極 13 は、ソース配線 3 の配設方向に沿って配設されている。つまり、反射コントラスト防止電極 13 の配設方向と、ソース配線 3 の配設方向とは、略平行である。

【 0 0 4 1 】

さらに、本発明に係わる液晶表示装置において、上記反射コントラスト防止電極 13 は、透過電極 12 等と電気的に接続されていない。つまり、反射コントラスト防止電極 13 は、電気的にフローティング状態である。

【 0 0 4 2 】

また、反射コントラスト防止電極 13 は、図 3 に示すように、絶縁膜 5 , 10 を介して

10

20

30

40

50

、平面視で補助容量電極 4 と重複する領域を有している。

【 0 0 4 3 】

次に、本実施の形態に係わる液晶表示装置の製造方法について、図面を用いて具体的に説明する。ここで、以下に示す工程断面図では、図 2 で示した T F T アレイ基板 1 0 0 の A - A 断面（ソース電極から反射領域）、B - B 断面（透過領域と反射領域とのコンタクト付近）、および C - C 断面（T F T 部付近）に対応する部分を図示している。

【 0 0 4 4 】

はじめに、ガラス基板等の透明絶縁性基板 1 を洗浄することにより、当該透明絶縁性基板 1 の表面を浄化する。その後、当該透明絶縁性基板 1 上に、スパッタリング法等により、第一の導電膜を成膜する。

10

【 0 0 4 5 】

ここで、第一の導電膜としては、たとえば C r（クロム）、M o（モリブデン）、T a（タンタル）、T i（チタン）または A l（アルミニウム）からなる薄膜、もしくは、前記の金属のいずれかを主成分とする合金からなる薄膜等を、採用することができる。なお、本実施の形態では、第一の導電膜として、約 4 0 0 n m 程度の C r 膜を成膜することとする。

【 0 0 4 6 】

ところで、第一の導電膜の形成後、後述する工程において、ドライエッチングによりコンタクトホール 1 1 が形成される。また、当該コンタクトホール 1 1 内には、電気的接続を得るために、透明導電膜が形成される。当該コンタクトホール 1 1 の形成等の際に、第一の導電膜は、酸化される可能性が生じる。

20

【 0 0 4 7 】

したがって、第一の導電膜としては、表面酸化が生じ難い金属薄膜もしくは、たとえ酸化されたとしても比較的高い導電性を維持することができる金属薄膜等を、採用することが望ましい。

【 0 0 4 8 】

たとえば、第一の導電膜として、A l 系の材料を採用する場合には、表面酸化による導電性の劣化を防止するために、表面に窒化 A l 膜を形成するか、もしくは表面に C r , M o , T a , T i などの膜を成膜すれば良い。

【 0 0 4 9 】

その後、第一の導電膜に対して写真製版工程を施すことにより、当該第一の導電膜を所定の形状にパターニングする。これにより、図 4 の平面図および図 5 の断面図に示すように、透明絶縁性基板 1 上に、ゲート配線 2 および補助容量電極 4 が形成される。

30

【 0 0 5 0 】

ここで、補助容量電極 4 は、反射領域 S において、ほぼ全域に形成される。また、透過領域 T においては、補助容量電極 4 は、後に形成されるソース配線 3 の近辺において、当該ソース配線 3 に沿って、所定の幅を有する線状に形成される。

【 0 0 5 1 】

なお、上記写真製版工程の一連の流れは、以下の通りである。まず、第一の導電膜が形成された透明絶縁性基板 1 を洗浄した後、当該透明絶縁性基板 1 に対して感光性レジストを塗布する。次に、当該レジストの乾燥後、所定のパターンが形成されたマスクを通して、当該レジストを露光し、現像する。これにより、所定のパターンを有するレジストが形成される。当該パターン化されたレジストを加熱硬化させた後、当該レジストをマスクとして、第一の導電膜をエッチングする。その後、上記レジストを剥離する。

40

【 0 0 5 2 】

なお、上記第一の導電膜のエッチングは、公知のエッチャントを用いて、ウエットエッチング法で行うことができる。たとえば、第一の導電膜が C r で形成されている場合には、第二硝酸セリウムアンモニウムおよび硝酸が混合された水溶液を用いる。

【 0 0 5 3 】

また、第一の導電膜のエッチングにおいては、パターンエッジの段差部における絶縁膜

50

のカバレッジを向上させ、また当該段差部における他の配線との短絡を防止する必要がある。したがって、パターンエッジ断面が台形状のテーパ形状となるように、当該第一の導電膜をエッチングすることが望ましい。

【0054】

さて次に、ゲート配線2、補助容量電極4を覆うように、透明絶縁性基板1上に、絶縁膜5、半導体能動膜6およびオーミックコンタクト膜7を、当該順に成膜する。ここで、各膜5、6、7の成膜は、たとえば、プラズマCVD(Chemical Vapor Deposition)法等により、行うことができる。

【0055】

ここで、絶縁膜5は、TFT形成領域において、ゲート絶縁膜として機能する。また、ゲート絶縁膜として機能する絶縁膜5としては、たとえば、SiNx膜、SiOy膜、SiOzNw膜のいずれかの単層、もしくはこれらの膜を含む多層膜等を、採用することができる。ここで、「x」、「y」、「z」、「w」は、それぞれ化学量論組成を表す正数である。

【0056】

また、絶縁膜5の膜厚は薄すぎる場合には、ゲート配線2とソース配線3とが、両配線2、3の交差部で短絡する可能性が生じる。これに対して、絶縁膜5の膜厚は厚すぎる場合には、TFTのON電流が小さくなり表示特性が低下する。したがって、絶縁膜5の膜厚は、両者のトレードオフの関係により決定される。

【0057】

また、絶縁膜5は、複数回に分けて成膜することが望ましい。これは、一度に絶縁膜5を成膜したとすると、ピンホール等が発生し、層間ショートが起こるからである。たとえば、膜厚300nm程度のSiN膜を成膜した後に、さらに膜厚100nm程度のSiN膜を積層することにより、膜厚400nm程度の絶縁膜5を形成すれば良い。

【0058】

また、半導体能動膜6としては、アモルファスシリコン(a-Si)膜、またはポリシリコン(p-Si)膜等を採用することができる。ここで、半導体能動膜6の膜厚が薄すぎると、後述するオーミックコンタクト膜7のドライエッチングの際に、当該半導体能動膜6は消失してしまう。これに対して、半導体能動膜6の膜厚が厚すぎると、TFTのON電流が小さくなる。

【0059】

したがって、半導体能動膜6の膜厚は、オーミックコンタクト7のドライエッチング時のエッチング量の制御性、およびTFTの所望のON電流値を考慮して、決定する必要がある。たとえば、半導体能動膜6の膜厚は、a-Si膜を採用する場合、150nm程度が望ましい。

【0060】

また、オーミックコンタクト膜7としては、a-SiにP(リン)を微量にドーピングしたn型a-Si膜、または、p-SiにP(リン)を微量にドーピングしたn型p-Si膜等を、採用することができる。たとえば、オーミックコンタクト膜7の膜厚は、30nm程度である。

【0061】

そして、各膜6、7に対して写真製版工程を施すことにより、図6の平面図および図7の断面図に示すように、当該半導体能動膜6およびオーミックコンタクト膜7を、所定のパターンにパターニングする。

【0062】

ここで、半導体能動膜6およびオーミックコンタクト膜7を、少なくともTFT形成領域に残存させるように、所定の形状にてパターニングする。なお、半導体能動膜6およびオーミックコンタクト膜7を、TFT形成領域以外に、ゲート配線2とソース配線3とが交差する部分、およびソース配線3が形成される部分にも残存させるように、当該各膜6、7をパターニングしても良い。

10

20

30

40

50

【 0 0 6 3 】

上記のように、ソース配線 3 の部分等にも半導体能動膜 6、オーミックコンタクト膜 7 を残存させることにより、動作時の素子に対する耐電圧を大きくすることができる。

【 0 0 6 4 】

なお、半導体能動膜 6 およびオーミックコンタクト膜 7 のパターニングは、公知のガス組成（たとえば、S F 6 と O 2 との混合ガスまたは、C F 4 と O 2 との混合ガス等）を用いた、ドライエッチング法により行うことができる。

【 0 0 6 5 】

さて次に、上記までの各部分（半導体能動膜 6 やオーミックコンタクト膜 7 等）が形成された、透明絶縁性膜 1 に対して、スパッタリング法等を施す。これにより、当該透明絶縁性膜 1 上に、第二の導電膜を成膜する。

10

【 0 0 6 6 】

第二の導電膜としては、図 9 に示すように、たとえば 2 層構造の積層膜が採用できる。当該 2 層構造の場合、第一の薄膜層 3 1 は、たとえばクロム、モリブデン、タンタル、チタン等の単体、もしくは前記の元素を主成分とする合金を採用することができる。また、当該第一の薄膜層 3 1 上に形成される第二の薄膜層 3 2 は、たとえばアルミニウム、銀等の単体、もしくは前記の元素を主成分とする合金を採用することができる。

【 0 0 6 7 】

ここで、第一の薄膜層 3 1 は、オーミックコンタクト膜 7 および絶縁膜 5 上に、直接成膜される。また、第二の薄膜層 3 2 は、上述の通り、第一の薄膜層 3 1 上に直接成膜される。

20

【 0 0 6 8 】

第二の導電膜は、後述するソース配線 3、ドレイン電極 8 および反射電極 9 等として用いられる。したがって、配線抵抗および表面層の反射特性を考慮して構成することが必要である。当該事項を考慮すると、第二の導電膜としては、膜厚 1 0 0 n m 程度のクロム膜から成る第一の薄膜層 3 1 と、膜厚 3 0 0 n m 程度の A l C u 膜から成る第二の薄膜層 3 2 とを有する構成が望ましい。以下、説明の便宜上、当該構成の導電膜の場合に限定して話を進める。

【 0 0 6 9 】

次に、第二の導電膜に対して写真製版工程を施すことにより、当該第二の導電膜を所定の形状にパターニングする。これにより、図 8 , 9 に示すように、当該第二の導電膜から成る、ソース配線 3、ドレイン電極 8 および反射電極 9 が各々形成される。

30

【 0 0 7 0 】

ここで、上述したように、ドレイン電極 8 と反射電極 9 とは一体形成されている。つまり、ドレイン電極 8 と反射電極 9 とは、同一層内で連続して形成されている。当該構成より、ドレイン電極 8 と反射電極 9 とは、同一層内において電氣的に接続されていることは、明らかである。

【 0 0 7 1 】

また、反射電極 9 は、上述の通り、ソース配線 3 と同一層内の反射領域 S に形成される。また、ソース配線 3 と反射電極 9 とは、所定の領域（距離）だけ隔てられている。

40

【 0 0 7 2 】

なお、上記第二の導電膜のエッチングは、公知のエッチャントを用いた、ウェットエッチング法により行うことができる。

【 0 0 7 3 】

次に、T F T 形成部のドレイン電極 8 とソース電極とを分断する部分領域 3 4（図 8 , 9 参照）において、オーミックコンタクト膜 7 を部分的に、エッチング処理を用いて除去する。これにより、領域 3 4 からは、半導体能動膜 6 が露出される。

【 0 0 7 4 】

ここで、オーミックコンタクト膜 7 の部分的除去は、上記第二に導電膜の写真製版工程内において実施することができ、公知のガス組成（たとえば、S F 6 と O 2 との混合ガス

50

または、 CF_4 と O_2 との混合ガス等)を用いた、ドライエッチング法により行うことができる。

【0075】

また、第二の導電膜が2層構造の場合では、後述するコンタクトホール11の形成領域35(図8, 9参照)において、 AlCu 膜から成る第二の薄膜層32を部分的に除去する。これにより、当該領域35において、コンタクトエリアが形成される。なお、当該第二の薄膜層32の部分的除去は、以下の方法により行うことができる。

【0076】

たとえば、上記ソース配線3、ドレイン電極8および反射電極9等のパターニングの際に実施される写真製版工程において、領域35の部分のフォトリソが薄く仕上がるように、ハーフトーン露光などの露光技術を用いる。そして、領域34におけるオーミックコンタクト膜7のドライエッチングの後、酸素プラズマ等の技術を用いて、フォトリソの減膜処理を施す。これにより、領域35に存するレジストを部分的に除去することができる。その後、当該フォトリソをマスクとして、ウエットエッチング処理を施すことにより、領域35において、 AlCu 膜から成る第二の薄膜層32を部分的に除去することができる。

10

【0077】

以上により、領域35では、第二の導電膜として、クロム膜から成る第一の薄膜層31のみが残存する(図9参照)。

【0078】

20

ここで、上記ハーフトーン露光のプロセスについて、もう少し詳細に説明する。

【0079】

上記ハーフトーン露光では、フォトリソに対して、ハーフトーンマスク(たとえば所定のパターンのクロムに、所望の濃淡を持たせたマスク)を介した露光を行う。また、当該ハーフトーンマスクを用いた露光の際に、露光強度を調整する。これにより、現像されたフォトリソに、所定の開口部を形成することができると共に、所定の部分における仕上がり膜厚を制御(減膜)することができる。

【0080】

その後、上記フォトリソをマスクとして使用して、当該フォトリソの開口部から露出している部分(所定の部分の、オーミックコンタクト膜7や第二の導電膜)を除去する。その後、酸素プラズマ処理等を用いて、フォトリソの前記減膜部分を除去する。その後、減膜部分が除去されたフォトリソをマスクとして用いて、上記のように、第二の薄膜層32のエッチング処理を施す。

30

【0081】

以上のハーフトーン露光技術を採用することにより、1回の写真製版工程において、ソース配線3、ドレイン電極8および反射電極9のパターニングと、オーミックコンタクト膜7の部分的除去を行うことができると共に、領域35における第二の薄膜層32の部分的除去も行うことができる。

【0082】

第二の導電膜が、 AlCu 膜である第二の薄膜層32とクロム膜である第一の薄膜層31とを有する構成の場合において、上記のように、領域35の第二の薄膜層32を部分的に除去するのは、以下の理由による。つまり、後述するコンタクトホール11を介して、後述する透過電極12との良好なコンタクト(コンタクト導電率)を有する第一の薄膜層31(クロム膜)を露出させるためである。

40

【0083】

ここで、もし、第二の導電膜として、表面に窒化アルミ合金(AlCuN)等を有する薄膜を成膜したとする。このような場合には、上記積層構造の第二の導電膜と比較して、表面における反射率は、若干低下する。しかし、当該窒化アルミ合金は、後述する透過電極12との良好なコンタクトが可能である。したがって、第二の導電膜として、表面に窒化アルミ合金(AlCuN)等を有する薄膜を成膜した場合には、フォトリソに対す

50

る上記ハーフトーン露光を行う必要はない。

【0084】

さて次に、ソース配線3、ドレイン電極8および反射電極9等を覆うように、絶縁膜10を透明絶縁性基板1上に成膜する(図9)。ここで、当該絶縁膜10の成膜は、たとえばプラズマCVD法等におり行うことができる。

【0085】

また、絶縁膜10としては、絶縁膜5と同様に、たとえば、 SiN_x 膜、 SiO_y 膜、 SiO_zN_w 膜のいずれかの単層、もしくはこれらの膜を含む多層膜等を、採用することができる。ここで、「x」、「y」、「z」、「w」は、それぞれ化学量論組成を表す正数である。また、絶縁膜10の膜厚は、下層パターンのカバレッジを考慮して決めること

10

【0086】

絶縁膜10の成膜後、当該絶縁膜10に対して写真製版工程を施し、領域35の絶縁膜10にコンタクトホール11を形成する。ここで、当該コンタクトホール11の底部からは、積層構造の反射電極9を構成する、第一の薄膜層31が露出している。また、コンタクトホール11の形成は、公知のエッチャントを用いたウエットエッチング法によっても、公知のガス組成を用いたドライエッチング法によっても行うことができる。

【0087】

さて次に、絶縁膜10等が形成された透明絶縁性基板1上に、たとえばスパッタリング法等により、透明導電膜を成膜する。ここで、透明導電膜としては、ITO(Indium Tin Oxide)や SnO_2 等を採用することができる。なお、化学的安定性を考慮すると、透明導電膜としてITOを採用することが望ましい。また、ITOは、結晶化ITOまたはアモルファス(a-ITO)のいずれでも採用できる。ただし、a-ITOを採用する場合には、パターンニング後結晶化温度(たとえば180以上)で加熱して、当該a-ITOを結晶化させる必要がある。なお、透明導電膜として、当該a-ITOを採用する場合には、その膜厚は80nm程度である。

20

【0088】

次に、透明導電膜に対して写真製版工程を施すことにより、図2, 3に示すように、当該透明導電膜を所定の形状にパターンニングする。具体的に、図2, 3に示すように、所定の形状の透過電極12および反射コントラスト低下防止電極13を形成する。ここで、反射コントラスト低下防止電極13は、透過電極12等は接続されておらず、電氣的にフローティング状態である。

30

【0089】

図2に示すように、透過電極12は、透過領域Tに形成される。また、透明導電膜のパターンニングの際のズレ等を考慮して、透過領域Tと反射領域Sとの境界付近において、透過電極12は、絶縁膜10を介して反射電極9と、(平面視において)その一部が重なるように形成される。

【0090】

また、反射領域Sにおいて、透過電極12が反射電極9との上記重複領域を多く有すると、当該反射領域Sにおける反射率が低下する。したがって、反射領域Sにおける透過電極12と反射電極9との重複部分は、反射電極Sと透過領域Tとの極めて境界付近に限定することが望ましい。

40

【0091】

また、透過電極12は、コンタクトホール11内に充填されている。つまり、透過電極12は、コンタクトホール11を介して反射電極9と電氣的に接続されている。したがって、透過電極12と反射電極9とは、ほぼ同電位である。

【0092】

また、反射コントラスト低下防止電極13は、ソース配線3と反射電極9との間の所定の領域の上方に形成されており、当該所定の領域における、反射コントラストの低下を防

50

止するための部材である。また、反射コントラスト低下防止電極 13 は、絶縁膜 10 を介して、平面視で反射電極 9 と重複する領域を有している。

【0093】

また、反射コントラスト低下防止電極 13 は、図 2 に示すように、ソース配線 3 の配設方向に沿って、延設されている。つまり、反射コントラスト低下防止電極 13 とソース配線 3 とは、略平行である。

【0094】

また、反射コントラスト低下防止電極 13 は、透過電極 12 との境界側における反射電極 9 の端部付近から、後述する対向基板に形成されるブラックマトリクス境界 (TFT 形成側に存するブラックマトリクスの境界) に対応する位置付近までに至って、配設されている。

10

【0095】

また、反射コントラスト低下防止電極 13 は、絶縁膜 5, 10 を介して、平面視で補助容量電極 4 と重複する領域を有している。

【0096】

上述の通り、反射コントラスト低下防止電極 13 は、電氣的にフローティング状態である。しかし、上述の通り、反射コントラスト低下防止電極 13 は、反射電極 9 と絶縁膜 10 を介して、平面視で重複する領域を有している。

【0097】

したがって、当該反射コントラスト低下防止電極 13 は、反射電極 9 との間で形成される容量に基づいて、ソース配線 3 と反射電極 9 との間に存する所定の領域における、上記反射コントラスト低下を防止する効果を奏することができる。

20

【0098】

つまり、反射電極 9 との間で形成される容量に基づいて駆動する当該反射コントラスト低下防止電極 13 と、後述する対向基板との間に電圧を印加することができる。よって、上記所定の領域の上方に存する液晶層に、電界を印加することができ、当該所定の領域における反射コントラストの低下を防止することができる。

【0099】

なお、本実施の形態では、透過電極 12 と反射コントラスト低下防止電極 13 とは、同じ工程、同じ透明導電膜である。しかし、上述の通り、透過電極 12 と反射コントラスト低下防止電極 13 とは、電氣的に接続されておらず、当該反射コントラスト低下防止電極 13 は、上述の通り、電氣的にフローティング状態である。

30

【0100】

したがって、透過電極 12 と反射コントラスト低下防止電極 13 とを、別材料、別工程により、形成しても良い。しかし、上述のように、同じ材料 (同じ透明導電膜)、同一工程により、両部材 12, 13 を形成することにより、製造工程の簡略化を図ることができる。

【0101】

さて次に、セル化工程において、上記までの工程により各部分 (反射電極 9、透過電極 12、反射コントラスト低下防止電極 13 等) が形成された TFT アレイ基板 100 に対して、配向膜が塗布される。その後、当該 TFT アレイ基板 100 に対して、一定方向にラビング処理が施される。

40

【0102】

次に、TFT アレイ基板 100 と対向して配設される、対向基板 (第二の基板と把握できる) の形成方法について説明する。なお、当該対向基板の形成方法では、工程断面図等は省略している。

【0103】

まず、透明絶縁性基板 (図示せず、以降対向基板を構成する各部分は、図示せず) 上に、上記画素領域を区画するブラックマトリクスを形成する。そして、当該ブラックマトリクスで区画された領域 (画素領域) に、各々カラーフィルターを形成する。

50

【0104】

そして、当該カラーフィルターを覆うように、保護膜を形成し、当該保護膜上に対向透明電極を形成する。その後、当該対向透明電極等が形成された対向基板に対して、配向膜が塗布される。その後、当該対向基板に対して、一定方向にラビング処理が施される。

【0105】

さて、各部分が形成された、TFTアレイ基板100および対向基板が完成したならば、次に、当該TFTアレイ基板100と対向基板とを、互いに配向膜が向かい合うように、重ね合わせる。ここで、当該TFTアレイ基板100と対向基板とは、スペーサ（図示せず）を介して、重ね合わされている。その後、TFTアレイ基板100と対向基板の周縁部をシール材により接着する。ここで、TFTアレイ基板100と対向基板との間には、
10

【0106】

TFTアレイ基板100と対向基板との上記重ね合わせにより形成された液晶セルの両面に、偏光板を貼り付ける。その後、背面にバックライトユニットを取付けることにより、本実施の形態に係わる半透過型液晶表示装置が完成する。

【0107】

なお、上記構成の半透過型液晶表示装置において、TFTアレイ基板100の反射領域Sに対向する部分の対向基板上に、透明有機膜を形成しても良い。こうすることにより、反射領域Sにおける液晶層の厚みが、透過領域Tにおける液晶層の厚みよりも薄くなる。したがって、反射領域Sにおける電気光学的特性と、透過領域における電気光学的特性と
20

【0108】

以上のように、本実施の形態に係わる半透過型液晶表示装置では、上記所定の領域における反射コントラスト低下防止の観点から形成された、反射コントラスト低下防止電極13は、透過電極12等と接続しておらず、電気的にフローティング状態である。

【0109】

したがって、上記のように、反射コントラスト低下防止電極と対向電極との間に導電性の異物が混入したような場合、または、製造段階で対向電極に変形が生じた場合等により、対向電極と反射コントラスト低下防止電極とが短絡したとしても、透過電極12と対向電極とが、電気的に短絡することを防止することができる（つまり、面間短絡を防止する
30

【0110】

つまり、たとえば反射コントラスト低下防止電極13と対向電極との間で、電気短絡が生じたとしても、対応する画素領域の透過領域Tに存する液晶層には、正常に電界を印加させることができる。よって、輝点欠陥と呼ばれる非常に視認性の高い欠陥が生じることを防止することができる。換言すれば、高い歩留まりで本実施の形態に係わる半透過型液晶表示装置を製造することができる。

【0111】

なお、反射コントラスト低下防止電極13は、上述したように、反射電極9との間で形成される容量に基づいて、電圧を印加させることができる。よって、ソース配線3と反射電極9との間に存する所定の領域においても、対向電極と反射コントラスト低下防止電極13とに所定の電圧を印加することができる。よって、当該所定の領域の上方に存する液晶層に、正常に電界を印加することができ、当該所定の領域における反射コントラスト低下を防止することができる。

【0112】

<実施の形態2>

上述したように、反射コントラスト低下防止電極13と反射電極9との間で形成される容量に基づいて、当該反射コントラスト低下防止電極13に所定の電圧を印加させている。
。

【0113】

10

20

30

40

50

一方で、上述したように、実施の形態 1 に係わる半透過型液晶表示装置は、所定の期間、電圧を保持する機能を有する補助容量電極 4 を備えている。そして、図 3 等にしたように、当該補助容量電極 4 は、絶縁膜 5, 10 を介して、平面視で反射コントラスト低下防止電極 13 と重複する領域を有する。つまり、補助容量電極 4 と反射コントラスト低下防止電極 13 との間でも、容量が形成される。

【0114】

したがって、反射電極 9 と反射コントラスト低下防止電極 13 との間で形成される電気容量 C_1 と、補助容量電極 4 と反射コントラスト低下防止電極 13 との間で形成される電気容量 C_2 とから成る容量比 (C_1 / C_2) に依存して、反射コントラスト低下防止電極 13 に印加される電圧値が変動する。そして、当該電圧値の変動は、ソース配線 3 と反射電極 9 との間に存する所定の領域の上方に存する液晶層における、反射コントラストの変動として現れる。つまり、上記容量比 (C_1 / C_2) の変動に応じて、反射コントラスト低下防止電極 13 が奏する反射コントラスト効果が変動する。

10

【0115】

図 10 は、上記容量 C_1 と上記容量 C_2 との容量比 (C_1 / C_2) と、反射コントラストとの相関をシミュレーションした結果である。ここで、図 10 において、縦軸は反射コントラスト (a r b . u n i t) であり、横軸は容量比 C_1 / C_2 である。反射コントラストの縦軸の値が大きいほど、良好な反射コントラストが得られる。

【0116】

まず、容量比 C_1 / C_2 の値が、「5」未満の場合に着目する。すると、図 10 から分かるように、容量比 C_1 / C_2 の値の減少に伴い（たとえば、容量 C_1 の減少に伴い）、反射コントラスト効果は急激に減少（劣化）する。

20

【0117】

次に、容量比 C_1 / C_2 が、「5」以上の場合に着目する。すると、図 10 から分かるように、容量比 C_1 / C_2 の値が多少変動したとしても、良好な反射コントラスト効果は維持できる。

【0118】

ここで、容量比 C_1 / C_2 は、次式で与えられる。

$$C_1 / C_2 = S_1 / S_2 \times \{ (\varepsilon_1 \cdot d_2 + \varepsilon_2 \cdot d_1) / \varepsilon_1 d_2 \} \quad (1)$$

(1) 式において、 ε_1 は、絶縁膜 5 の誘電率である。 ε_2 は、絶縁膜 10 の誘電率である。 d_1 は、絶縁膜 5 の膜厚である。 d_2 は、絶縁膜 10 の膜厚である。また、 S_1 は、反射コントラスト低下防止電極 13 と反射電極 9 との重なり面積である。 S_2 は、反射コントラスト低下防止電極 13 と補助容量電極 4 との重なり面積である。

30

【0119】

上記したように、多少容量比 C_1 / C_2 が変動したとしても、当該変動の影響をさほど受けず、良好な反射コントラスト効果を維持するためには、容量比 C_1 / C_2 の値が大きいことが望ましい（上記したように、 $C_1 / C_2 \geq 5$ であることが望ましい）。よって、本実施の形態に係わる半透過型液晶表示装置では、上記容量比 C_1 / C_2 が 5 以上となるように設計する。

【0120】

たとえば、絶縁膜 5 として膜厚 400 nm の SiN 膜を採用し、絶縁膜 10 として膜厚 500 nm の SiN 膜を採用し、上記面積 S_2 を所望の値で固定した場合において、容量比 C_1 / C_2 が 5 以上となるように、上記面積 S_1 の値を拡大（調整）する。

40

【0121】

以上により、当該容量比 C_1 / C_2 の値を大きくするためには、(1) 式より、たとえば、反射コントラスト低下防止電極 13 と反射電極 9 との重なり面積 S_1 を大きくすれば良い、ことが分かる。

【0122】

なお、本実施の形態に係わる半透過型液晶表示装置を設計する場合には、以下のことに留意することが好ましい。

50

【0123】

面積 S_1 の上昇のために、反射電極9上方の反射コントラスト低下防止電極13の面積を拡大したとする。しかし、このような場合には、液晶層内に存する導電性の異物などを介した、反射コントラスト低下防止電極13と対向電極との間での短絡の発生率が上昇する。

【0124】

当該短絡が生じたとしても、上記の通り、透過電極12には正常に電圧が印加される。したがって、該当する画素においてバックライトの光が抜けてくる輝点欠陥は生じない。しかし、当該短絡が生じた場合には、反射コントラスト低下防止電極13に所望の電圧を印加することができない。したがって、反射光により、当該反射コントラスト低下防止電極13の形成領域を観測した場合には、当該領域は、白点として表示（視認）される。

10

【0125】

このように、反射電極9上方の反射コントラスト低下防止電極13の面積を必要以上に拡大した場合には、反射コントラスト低下防止電極13と対向電極との短絡の発生率が上昇し、上記白点の観測もされ易くなる。よって、反射電極9上方の反射コントラスト低下防止電極13の面積を拡大には、ある程度の制限を設けることが望ましい。

【0126】

発明者は、たとえば、絶縁膜5として膜厚400nmのSiN膜を採用し、絶縁膜10として膜厚500nmのSiN膜を採用し、上記面積 S_2 を所望の値で固定した場合において、容量比 C_1/C_2 の値が「7」となるように、上記面積 S_1 を調整することにより、良好な反射コントラスト効果を維持することができると共に、上記白点の発生率も減少させることができることを確認した。

20

【0127】

以上のように、本実施の形態に係わる半透過型液晶表示装置では、上記容量比 C_1/C_2 は、5以上の関係を満たすように構成されている。したがって、反射コントラスト低下防止電極13に起因した、安定した、良好な反射コントラスト効果を維持することができる。

【0128】

<実施の形態3>

図11は、本実施の形態に係わる半透過型液晶表示装置の構成を示す、平面図である。本実施の形態に係わるTFTアレ基板150は、実施の形態1に係わるTFTアレ基板100と、ほぼ同じ構成である。しかし、以下の点において、両TFTアレ基板100, 150は相違する。

30

【0129】

以下、相違する構成についてのみ言及し、共通する構成については、ここでの説明は省略する。なお、本実施の形態において、半透過型液晶表示装置を構成するTFTアレ基板150以外の構成は、実施の形態1と同様である。

【0130】

一の画素領域の反射領域 S に注目する。すると、図11に示すように、本実施の形態に係わるTFTアレ基板150では、接続電極40がさらに形成されている。ここで、接続電極40は、反射領域 S に配設されている反射コントラスト低下防止電極13A, 13B同士を、電気的に接続する部材である。なお、反射コントラスト低下防止電極13A, 13Bは、反射電極9のソース配線3と対向する両端側に、各々形成されている。以下、もう少し詳細に構成を説明する。

40

【0131】

一画素領域の反射領域 S に着目すると、図11に示すように、一方の反射コントラスト低下防止電極13Aは、反射電極9の一方端側の、ソース配線3と当該反射電極9との間に存する所定の領域の上方に配設されている。また、他方の反射コントラスト低下防止電極13Bは、反射電極9の他方端側の、ソース配線3と当該反射電極9との間に存する所定の領域の上方に配設されている。

50

【0132】

ここで、反射電極9の他方端側とは、反射電極9の一方端側に対向する側である。また、反射コントラスト低下防止電極13Aおよび反射コントラスト低下防止電極13Bは、同一層内に形成されている。

【0133】

さらに、本実施の形態に係わるTFTアレ基板150では、図11に示すように、反射コントラスト低下防止電極13Aと反射コントラスト低下防止電極13Bとを電氣的に接続する、接続電極40が、さらに配設されている。ここで、接続電極40の幅は、たとえば5 μ m程度であり、当該接続電極40は、TFTの形成領域付近に形成されている。

【0134】

なお、接続配線40の形状や形成位置は、特に限定する必要はない(たとえば、上記のように接続電極幅等を限定する必要はない)。ただし、反射コントラスト低下防止電極13A、13Bの電氣的なフローティング状態を維持するため、接続電極40は、透過電極12等とは接続していない。

【0135】

以上のように、本実施の形態に係わるTFTアレ基板150は、接続電極40を備えているので、以下に示す効果を有する。

【0136】

つまり、反射コントラスト低下防止電極13A、13Bは、ソース配線3の近傍において、平面視で、当該ソース配線3と平行して配設されている。したがって、反射コントラスト低下防止電極13A、13Bは、ソース配線3からのカップリングノイズの影響を受け易くなる。このように、反射コントラスト低下防止電極13A、13Bがカップリングノイズの影響を受けると、反射領域Sにおいて、クロストークが視認されるという問題が生じる。

【0137】

しかし、本実施の形態に係わるTFTアレ基板150では、上記構成の接続電極40が配設されている。具体的に、たとえば、列毎および行毎に極性を反転させるドット反転駆動方式、または、列毎に極性を反転させる列反転駆動方式を用いた半透過型液晶表示装置に、本実施の形態を適用したとする。ここで、当該各方式により、左右のソース配線3が逆位相で極性が反転する。

【0138】

したがって、上記接続電極40の配設により、反射コントラスト低下防止電極13A、13Bが受けるソース配線3からのカップリングノイズをキャンセルすることができる。よって、反射領域におけるクロストーク減少を抑制することができる。

【0139】

なお、上述の通り、接続電極40の形状や配置位置は、反射コントラスト低下防止電極13A、13Bのフローティング状態が維持できる限り、特に限定しない。また、反射コントラスト低下防止電極13A、13Bおよび接続電極40の材質も、導電性を有するものであれば良い。また、図11では、接続電極40は、ゲート配線2と略平行な方向に配設されている。しかし、当該配設方向に限定する必要は無く、接続電極40は、ソース配線3と交わる方向に配設されていれば良い。

【0140】

ただし、接続電極40の材質を反射コントラスト低下防止電極13A、13Bと、同一材質で形成(つまり、接続電極40と反射コントラスト低下防止電極13A、13Bとを一体的に形成)することにより、反射コントラスト低下防止電極13A、13Bと同一工程で、当該接続電極40をも形成することができる。この場合、上述の通り、接続電極40と反射コントラスト低下防止電極13A、13Bとは、一体的である。

【0141】

<実施の形態4>

図12は、本実施の形態に係わる半透過型液晶表示装置の構成を示す、平面図である。

10

20

30

40

50

本実施の形態に係わるＴＦＴアレ基板２００は、実施の形態１に係わるＴＦＴアレ基板１００と、ほぼ同じ構成である。しかし、以下の点において、両ＴＦＴアレ基板１００，２００は相違する。以下、相違する構成についてのみ言及し、共通する構成については、ここでの説明は省略する。

【０１４２】

なお、本実施の形態において、半透過型液晶表示装置を構成するＴＦＴアレ基板２００以外の構成は、実施の形態１と同様である。

【０１４３】

一の画素領域の反射領域Ｓに注目する。すると、反射コントラスト低下防止電極４５は、反射電極９のソース配線３Ａと対向する一方端側から、ソース配線３Ｂと対向する他方端側にかけて形成されている。つまり、図１２に示すように、本実施の形態に係わるＴＦＴアレ基板２００では、反射コントラスト低下防止電極４５は、反射電極９の一方端側から、当該一方端側と対向する反射電極９の他方端側にかけて形成されている。また、反射コントラスト低下防止電極４５は、平面視で、反射電極９を覆うように形成されている。

10

【０１４４】

一画素領域の反射領域Ｓに着目すると、図１２に示すように、反射コントラスト低下防止電極４５は、平面視において、第一の端辺ないし第四の端辺とを備える略矩形状である。

【０１４５】

当該反射コントラスト低下防止電極４５の第一の端辺４５ａ付近の領域は、ソース配線３Ａと当該反射電極９との間に存する所定の領域の上方に配設されている。また、当該反射コントラスト低下防止電極４５の第二の端辺４５ｂ付近の領域は、ソース配線３Ｂと当該反射電極９との間に存する所定の領域の上方に配設されている。

20

【０１４６】

また、当該反射コントラスト低下防止電極４５の第三の端辺４５ｃは、反射電極９と透過電極１２との境界付近に配設されている。また、当該反射コントラスト低下防止電極４５の第四の端辺４５ｄは、ＴＦＴ形成領域付近に配設されている。

【０１４７】

なお、実施の形態１で説明したように、反射コントラスト低下防止電極４５は、電気的なフローティング状態である。

30

【０１４８】

以上のように、本実施の形態に係わるＴＦＴアレ基板１５０は、上記構成の反射コントラスト低下防止電極４５を備えている。したがって、実施の形態３で説明したように、反射領域Ｓにおけるクロストーク減少を抑制することができる。

【０１４９】

なお、上記各実施の形態に係わる半透過型液晶表示装置は、たとえば、画像や文字を表示する、ＯＡ機器等のアクティブマトリクス方式の液晶表示装置として適用できる。

【図面の簡単な説明】

【０１５０】

【図１】ＴＦＴアレ基板の概略構成を示す平面図である。

【図２】ＴＦＴアレ基板の一画素領域の構成を示す拡大平面図である。

【図３】ＴＦＴアレ基板の構成を示す断面図である。

【図４】実施の形態１に係わる半透過型液晶表示装置の製造方法を説明するための工程平面図である。

【図５】実施の形態１に係わる半透過型液晶表示装置の製造方法を説明するための工程断面図である。

【図６】実施の形態１に係わる半透過型液晶表示装置の製造方法を説明するための工程平面図である。

【図７】実施の形態１に係わる半透過型液晶表示装置の製造方法を説明するための工程断

40

50

面図である。

【図 8】実施の形態 1 に係わる半透過型液晶表示装置の製造方法を説明するための工程平面図である。

【図 9】実施の形態 1 に係わる半透過型液晶表示装置の製造方法を説明するための工程断面図である。

【図 10】容量比と反射コントラスト効果との関係を示すシミュレーション結果図である。

【図 11】実施の形態 3 に係わる T F T アレイ基板の構成を示す拡大平面図である。

【図 12】実施の形態 4 に係わる T F T アレイ基板の構成を示す拡大平面図である。

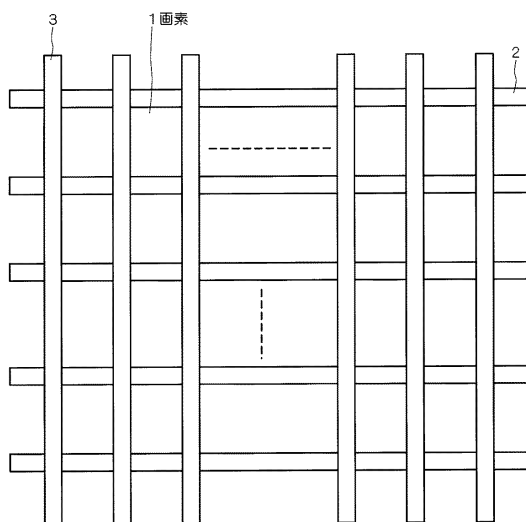
【符号の説明】

10

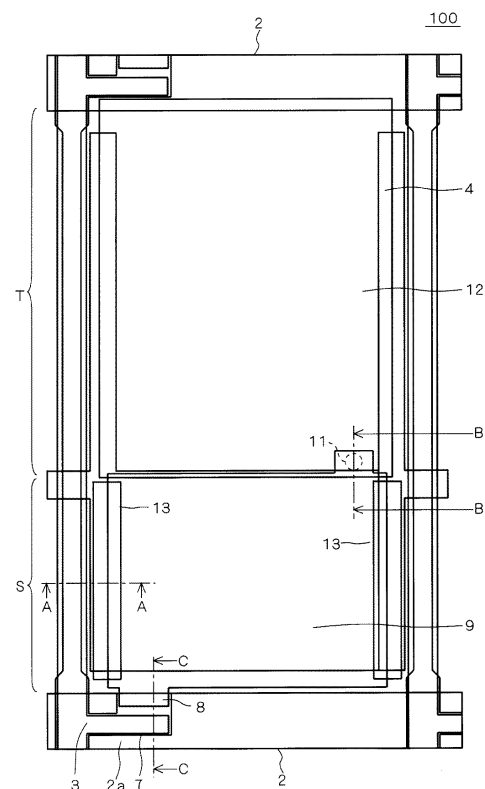
【0151】

1 透明絶縁性基板、2 ゲート配線、2a ゲート電極部、3, 3A, 3B ソース配線、4 補助容量電極、5, 10 絶縁膜、6 半導体能動膜、7 オーミックコンタクト膜、9 反射電極、11 コンタクトホール、12 透過電極、13, 13A, 13B, 45 反射コントラスト低下防止電極、40 接続電極、100, 150, 200 T F T アレイ基板、S 反射領域、T 透過領域。

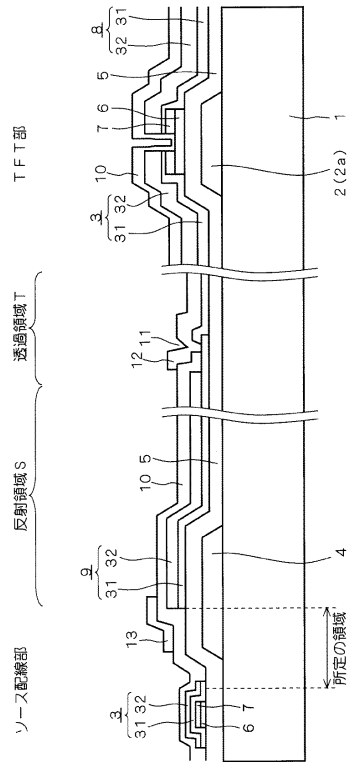
【図 1】



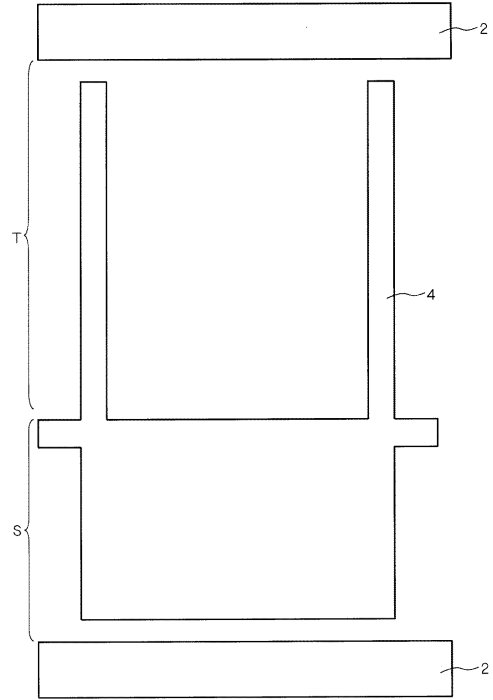
【図 2】



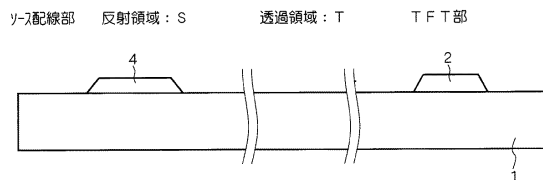
【図 3】



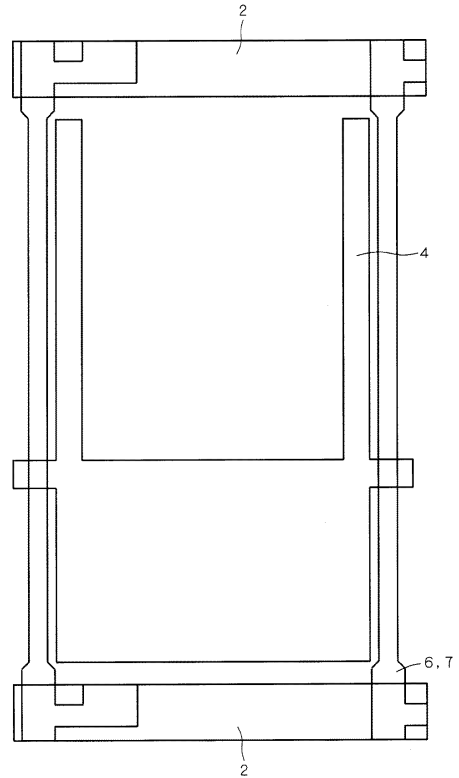
【図 4】



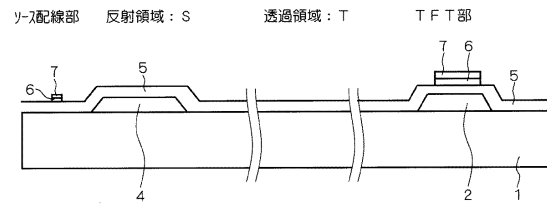
【図 5】



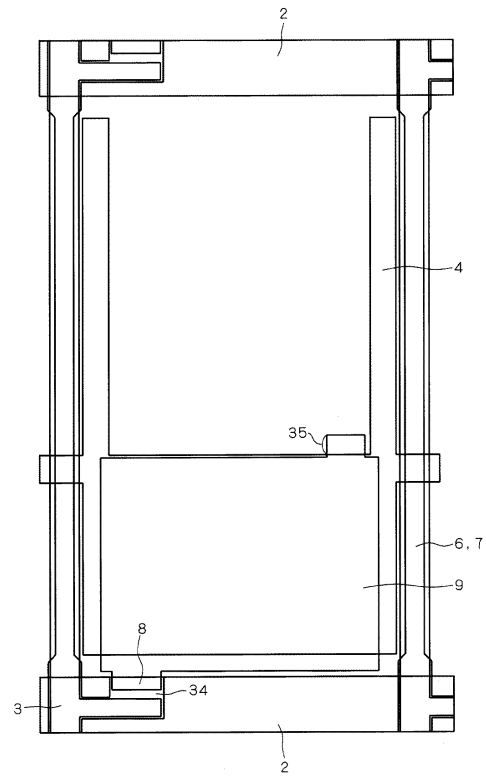
【図 6】



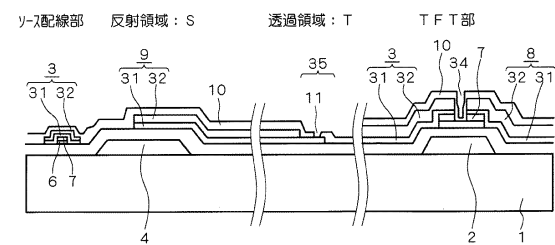
【図 7】



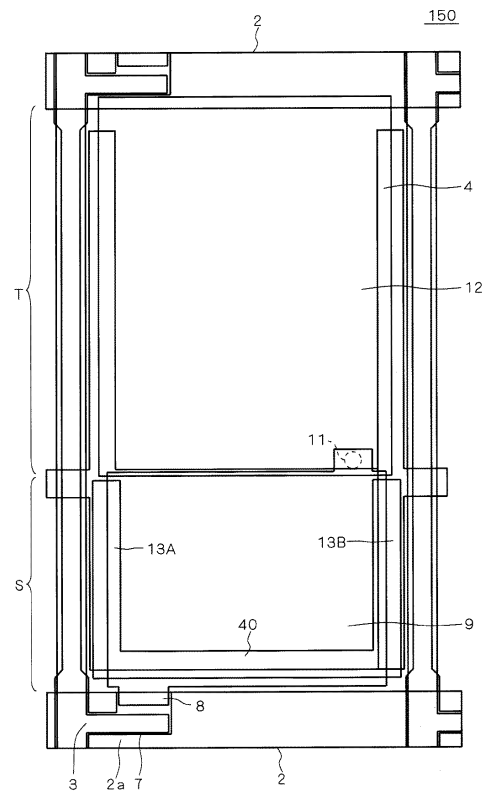
【図 8】



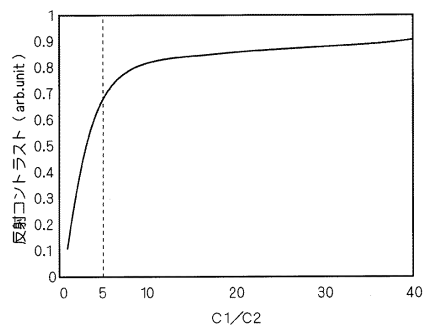
【図 9】



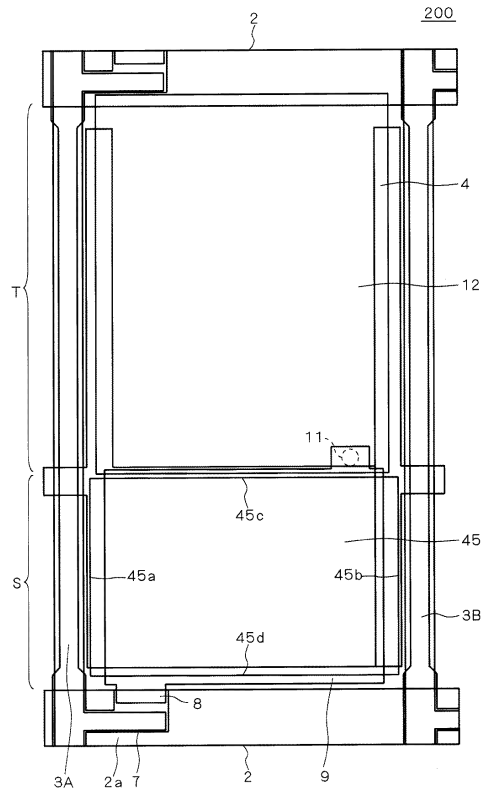
【図 11】



【図 10】



【図 12】



フロントページの続き

審査官 藤田 都志行

- (56)参考文献 特開2006-078643(JP,A)
特開2004-109597(JP,A)
特開2004-157148(JP,A)
特開2003-344840(JP,A)
特開2004-240268(JP,A)
特開2004-212532(JP,A)
特開2004-046223(JP,A)
特開2006-041161(JP,A)
特開2005-292661(JP,A)
特開2005-292660(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343
G02F 1/1335

专利名称(译)	半透过型液晶表示装置		
公开(公告)号	JP3892882B2	公开(公告)日	2007-03-14
申请号	JP2005172132	申请日	2005-06-13
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	升谷雄一 永野慎吾		
发明人	升谷 雄一 永野 慎吾		
IPC分类号	G02F1/1343 G02F1/1335		
CPC分类号	G02F1/133553 G02F1/136213 G02F2203/09		
FI分类号	G02F1/1343 G02F1/1335.520		
F-TERM分类号	2H091/FA14Y 2H091/FB08 2H091/FC26 2H091/FD04 2H091/GA02 2H091/GA07 2H091/GA13 2H091/LA30 2H092/GA13 2H092/GA17 2H092/GA29 2H092/HA04 2H092/HA05 2H092/JA24 2H092/JA46 2H092/JB07 2H092/JB57 2H092/JB66 2H092/JB69 2H092/MA13 2H092/NA16 2H191/FA02 2H191/FA02Y 2H191/FA14 2H191/FA14Y 2H191/FA32 2H191/FA32Y 2H191/FD22 2H191/FD26 2H191/LA22 2H191/NA29 2H191/NA34 2H291/FA02Y 2H291/FA14Y 2H291/FA32Y 2H291/FD22 2H291/FD26 2H291/LA22 2H291/NA29 2H291/NA34		
其他公开文献	JP2006349729A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种透反液晶显示器，其能够防止亮点缺陷，同时保持防止在规定位置设置有反射对比度降低防止电极的半透半反液晶显示器中的反射对比度的降低。解决方案：透射反射型液晶显示器设置有反射电极9，反射电极9形成在与源极布线2相同的层中的像素区域的反射区域S中，与源极布线2隔开预定区域。反射对比度降低防止电极13形成在规定区域的上侧，并且在平面图中具有经由绝缘膜10与反射电极9重叠的区域。反射对比度降低防止电极13处于电浮置状态。Z

【 図 2 】

