

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-116309

(P2009-116309A)

(43) 公開日 平成21年5月28日(2009.5.28)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1345 (2006.01)	GO2F 1/1345	2H092
GO2F 1/1339 (2006.01)	GO2F 1/1339 505	2H189

審査請求 未請求 請求項の数 12 O L (全 16 頁)

(21) 出願番号	特願2008-192495 (P2008-192495)	(71) 出願人	302020207 東芝松下ディスプレイテクノロジー株式会社
(22) 出願日	平成20年7月25日 (2008.7.25)		
(31) 優先権主張番号	特願2007-270315 (P2007-270315)		東京都港区港南4-1-8
(32) 優先日	平成19年10月17日 (2007.10.17)	(74) 代理人	100058479 弁理士 鈴江 武彦
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100108855 弁理士 蔵田 昌俊
		(74) 代理人	100091351 弁理士 河野 哲
		(74) 代理人	100088683 弁理士 中村 誠
		(74) 代理人	100109830 弁理士 福原 淑弘

最終頁に続く

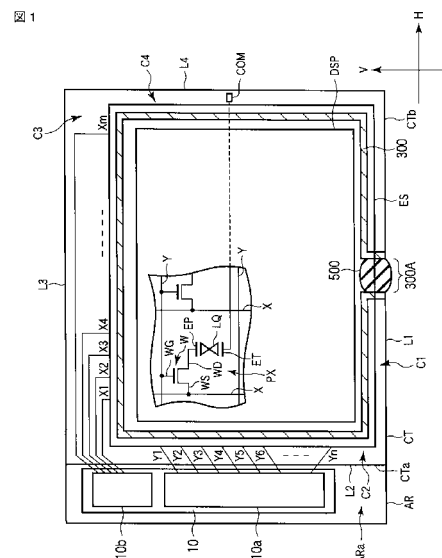
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 対向基板の帯電を抑制しつつ、表示品位の改善及び製造歩留まりの向上が可能な液晶表示装置を提供することを目的とする。

【解決手段】 アレイ基板ARと、アレイ基板ARと対向するように配置された対向基板CTと、アレイ基板ARと対向基板CTとの間に保持された液晶材料からなる液晶層LQと、アレイ基板ARと対向基板CTとを貼り合わせるシール材300と、を備え、アレイ基板ARは、スリットSLを有する画素電極EPと、画素電極EPと層間絶縁膜ILを介して対向する対向電極ETと、を備え、対向基板CTは、その外面にシールド電極ESを備え、シールド電極ESは、対向基板CTの外面において、対向基板CTの少なくとも一辺に沿った端部CTbを露出するように配置されていることを特徴とする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

第 1 基板と、
前記第 1 基板と対向するように配置された第 2 基板と、
前記第 1 基板と前記第 2 基板との間に保持された液晶材料からなる液晶層と、
前記第 1 基板と前記第 2 基板とを貼り合わせるシール材と、を備え、
前記第 2 基板は、その外面にシールド電極を備え、
前記シールド電極は、前記第 2 基板の外面において、前記第 2 基板の少なくとも一辺に沿った端部を露出するように配置されていることを特徴とする液晶表示装置。

【請求項 2】

前記第 1 基板は、
第 1 電極と、
前記第 1 電極の上に配置された層間絶縁膜と、
前記層間絶縁膜の上に配置され、前記第 1 電極と対向するとともにスリットを有する第 2 電極と、
を備えたことを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記シールド電極は、複数の画素によって構成された前記表示エリアを覆うように配置されていることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

前記シール材は、前記液晶材料を注入するための注入口を形成するように配置され、
前記シールド電極は、前記第 2 基板の外面において、前記注入口が設けられた前記第 2 基板の辺に沿った端部を露出するように配置されていることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 5】

前記第 1 基板は、前記第 2 基板の端辺より外方に延在した延在部に実装部を備え、
前記シールド電極は、前記第 2 基板の外面において、前記端辺に沿った端部を露出するように配置されていることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 6】

前記シール材は、ループ状に配置されたことを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】

前記シール材は、前記実装部が配置された辺と異なる辺に前記液晶材料を注入するための注入口を形成するように配置され、
前記シールド電極は、前記第 2 基板の外面において、前記注入口が設けられた前記第 2 基板の辺に沿った端部を露出するように配置されていることを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 8】

前記第 2 基板は、四角形状に形成され、
前記シールド電極は、前記第 2 基板の外面において、前記第 2 基板の 4 辺に沿った端部を露出するように配置されたことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 9】

さらに、前記シールド電極と接触する金属フレームを有していることを特徴とする請求項 8 に記載の液晶表示装置。

【請求項 10】

さらに、前記シールド電極に電氣的に接続され、前記第 2 基板の一辺に引き出された端子部を有していることを特徴とする請求項 8 に記載の液晶表示装置。

【請求項 11】

前記第 1 基板は、前記第 2 基板の前記端子部が引き出された端辺より外方に延在した延在部に接地電位の配線を有し、

10

20

30

40

50

前記端子部と前記配線とが導電部材を介して接続されていることを特徴とする請求項10に記載の液晶表示装置。

【請求項12】

第1基板の一方の面に実装部及び第1表示素子部を形成する工程と、

第2基板の一方の面に第2表示素子部を形成する工程と、

前記第2基板の他方の面において切断線に重なることなく前記第2表示素子部と対向するシールド電極を形成する工程と、

前記第1表示素子部または前記第2表示素子部を囲むようにシール材を塗布する工程と、

前記第1表示素子部と前記第2表示素子部とが向かい合うように前記第1基板と前記第2基板とを貼り合わせる工程と、

前記第2基板の前記実装部の対向する領域を切断線に沿って切断する工程と、を経て形成された液晶表示装置であって、

前記シールド電極は、前記第2基板の他方の面において、前記第2基板の少なくとも一辺に沿った端部を露出するように配置されていることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、液晶表示装置に係り、特に、液晶表示パネルを構成する一方の基板に画素電極及び対向電極を備えた構造の液晶表示装置に関する。

【背景技術】

【0002】

近年、CRTディスプレイに代わる平面表示装置が盛んに開発されており、中でも液晶表示装置は、軽量、薄型、低消費電力等の利点から特に注目を集めている。特に、各画素にスイッチング素子を組み込んだアクティブマトリクス型液晶表示装置においては、IPS(In-Plane Switching)モードやFFS(Fringe Field Switching)モードなどの横電界(フリンジ電界も含む)を利用した構造が注目されている。

【0003】

このIPSモードやFFSモードの液晶表示装置は、アレイ基板上に形成された画素電極と対向電極とを備え、これらの間に形成されるアレイ基板の主面に対してほぼ平行な横電界で液晶分子をスイッチングする。また、アレイ基板及び対向基板のそれぞれの外面には、互いに偏向軸が直交するように配置された偏光板が配置されている。このような偏光板の配置により、例えば電圧無印加時に黒色画面を表示し、映像信号に対応した電圧を画素電極に印加することにより徐々に透過率(変調率)が増加して白色画面を表示する。

【0004】

このような液晶表示装置において、静電気などによって対向基板が帯電してしまうと、対向基板とアレイ基板との間に縦電界が形成されてしまう。このように縦電界が形成されると、液晶分子の配向不良が生じ、表示品位の劣化を招いてしてしまう。このため、対向基板の帯電を防ぐために、対向基板の外面又は内面にシールド電極を配置する技術が開示されている(例えば、特許文献1参照)。

【特許文献1】特開2005-234547号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

IPSモードやFFSモードの液晶表示装置においては、液晶層の厚みが比較的薄い。このため、対向基板の内面にシールド電極を配置した場合、シールド電極と対向電極及び画素電極とが近接する。このため、シールド電極との間に形成された縦電界によって液晶分子の配向不良が生じ、表示品位の劣化を招くおそれがある。

【0006】

10

20

30

40

50

また、対向基板の外面にシールド電極を配置する構成において、対向基板となるマザー基板の外面にベタ状にシールド電極を形成した場合には、マザー基板から所定サイズの対向基板を切り出す際に、シールド電極の一部が剥がれ落ち、導電性の微小な異物となって周囲を汚染するおそれがある。

【0007】

例えば、アレイ基板上の配線と駆動ICなどの信号供給源とを接続するための実装部が汚染された場合、端子間のショートなどの不具合が発生するおそれがある。したがって、液晶表示装置の表示品質及び信頼性の低下や、製造歩留まりの低下を招くおそれがある。

【0008】

さらに、液晶材料を真空注入する構成において、注入口付近が汚染された場合には、液晶材料を注入する際に、導電性異物が引き込まれ、液晶層に混入してしまうことがある。このように導電性の異物は、配線間や電極間でのショートや液晶分子の配向不良を引き起こす原因となりうる。このため、液晶表示装置の表示品質の低下や、製造歩留まりの低下を招くおそれがある。

【0009】

この発明は、上述した問題点に鑑みなされたものであって、その目的は、対向基板の帯電を抑制しつつ、表示品位の改善及び製造歩留まりの向上が可能な液晶表示装置を提供することにある。

【課題を解決するための手段】

【0010】

この発明の第1態様による液晶表示装置は、
第1基板と、
前記第1基板と対向するように配置された第2基板と、
前記第1基板と前記第2基板との間に保持された液晶材料からなる液晶層と、
前記第1基板と前記第2基板とを貼り合わせるシール材と、を備え、
前記第2基板は、その外面にシールド電極を備え、
前記シールド電極は、前記第2基板の外面において、前記第2基板の少なくとも一辺に沿った端部を露出するように配置されていることを特徴とする。

【0011】

この発明の第2態様による液晶表示装置は、
第1基板の一方の面に実装部及び第1表示素子部を形成する工程と、
第2基板の一方の面に第2表示素子部を形成する工程と、
前記第2基板の他方の面において切断線に重なることなく前記第2表示素子部と対向するシールド電極を形成する工程と、
前記第1表示素子部または前記第2表示素子部を囲むようにシール材を塗布する工程と、
前記第1表示素子部と前記第2表示素子部とが向かい合うように前記第1基板と前記第2基板とを貼り合わせる工程と、
前記第2基板の前記実装部の対向する領域を切断線に沿って切断する工程と、を経て形成された液晶表示装置であって、
前記シールド電極は、前記第2基板の他方の面において、前記第2基板の少なくとも一辺に沿った端部を露出するように配置されていることを特徴とする。

【発明の効果】

【0012】

この発明によれば、対向基板の帯電を抑制しつつ、表示品位の改善及び製造歩留まりの向上が可能な液晶表示装置を提供することができる。

【発明を実施するための最良の形態】

【0013】

以下、この発明の一実施の形態に係る液晶表示装置について図面を参照して説明する。

【0014】

ここでは、一方の基板に一对の電極すなわち画素電極及び対向電極を備え、これらの間に形成される横電界を利用して液晶分子をスイッチングする液晶モードとして、F F Sモードの液晶表示装置を例に説明する。

【0015】

図1乃至図3に示すように、液晶表示装置は、アクティブマトリクスタイプの液晶表示装置であって、液晶表示パネルLPNを備えている。この液晶表示パネルLPNは、アレイ基板（第1基板）ARと、アレイ基板ARと互に対向して配置された対向基板（第2基板）CTと、アレイ基板ARと対向基板CTとの間に保持された液晶層LQと、を備えて構成されている。これらのアレイ基板ARと対向基板CTとは、シール材300によって貼り合わせられている。シール材300は、表示エリアDSPを囲むように配置されている。図1に示した例では、シール材300は、液晶材料を注入するための注入口300Aを確保するように配置されている。注入口300Aは、感光性樹脂などからなる封止材500によって封止されている。表示エリアDSPは、 $m \times n$ 個のマトリクス状に配置された複数の画素PXによって構成されている。

10

【0016】

アレイ基板ARは、ガラス板や石英板などの光透過性を有する絶縁基板20を用いて形成されている。すなわち、このアレイ基板ARは、表示エリアDSPにおいて、画素PX毎に配置された $m \times n$ 個の画素電極（第2電極）EP、各画素PXの行方向Hにそれぞれ延在したn本の走査線Y（Y1～Yn）、各画素PXの列方向Vにそれぞれ延在したm本の信号線X（X1～Xm）、各画素PXにおいて走査線Yと信号線Xとの交差部を含む領域に配置された $m \times n$ 個のスイッチング素子W、画素電極EPと層間絶縁膜ILを介して対向配置された対向電極（第1電極）ETなどを備えている。

20

【0017】

さらに、アレイ基板ARは、表示エリアDSPの外側に実装部10を備えている。すなわち、アレイ基板ARは、対向基板CTの端辺CTa（L2）より外方に延在した延在部ARaを備えている。実装部10は、延在部ARaの表面側（画素電極EPなどが配置された側）に配置されている。この実装部10には、ゲートドライバ10a、ソースドライバ10bなどを含む駆動ICなどの信号供給源が実装されている。

【0018】

ゲートドライバ10aは、n本の走査線Yと電氣的に接続され、表示エリアDSPにおけるそれぞれの画素PXを駆動するための走査信号を供給する。また、ソースドライバ10bは、m本の信号線Xと電氣的に接続され、表示エリアDSPにおけるそれぞれの画素PXに書き込む映像信号を各行のスイッチング素子Wが走査信号によってオンするタイミングで供給する。これにより、各行の画素電極EPは、対応するスイッチング素子Wを介して供給される映像信号に応じた画素電位にそれぞれ設定される。

30

【0019】

各スイッチング素子Wは、例えば、薄膜トランジスタによって構成されている。スイッチング素子Wの半導体層は、例えば、ポリシリコンやアモルファスシリコンなどによって形成可能である。スイッチング素子Wのゲート電極WGは、走査線Yに接続されている（あるいは走査線Yと一体的に形成されている）。スイッチング素子Wのソース電極WSは、信号線Xに接続される（あるいは信号線Xと一体に形成される）とともに、半導体層のソース領域にコンタクトしている。スイッチング素子Wのドレイン電極WDは、画素電極EPに接続される（あるいは画素電極EPと一体に形成される）とともに、半導体層のドレイン領域にコンタクトしている。

40

【0020】

対向電極ETは、例えば、各画素PXにおいて島状に配置され、コモン電位が供給されるコモン配線COMに電氣的に接続されている。この対向電極ETの上には、層間絶縁膜ILが配置されている。画素電極EPは、層間絶縁膜ILの上に配置されている。この画素電極EPは、各画素PXにおいて対向電極ETに対向するように島状に配置されている。この画素電極EPには、対向電極ETと対向する複数のスリットSLが設けられている。

50

。これらの画素電極 E P 及び対向電極 E T は、例えばインジウム・ティン・オキサイド (I T O) やインジウム・ジnk・オキサイド (I Z O) などの光透過性を有する導電材料によって形成されている。

【0021】

アレイ基板 A R の液晶層 L Q に接する面は、配向膜 3 6 a によって覆われている。

【0022】

一方、対向基板 C T は、ガラス板や石英板などの光透過性を有する絶縁基板 3 0 を用いて形成されている。特に、カラー表示タイプの液晶表示装置においては、図 3 に示したように、対向基板 C T は、絶縁基板 3 0 の内面 (すなわち液晶層 L Q に対向する面) に、各画素 P X を区画するブラックマトリクス 3 2、ブラックマトリクス 3 2 によって囲まれた各画素 P X に配置されたカラーフィルタ層 3 4 などを備えている。また、対向基板 C T は、さらに、カラーフィルタ層 3 4 の表面の凹凸を平坦化するように比較的厚い膜厚で配置されたオーバーコート層などを備えて構成してもよい。

【0023】

ブラックマトリクス 3 2 は、絶縁基板 3 0 上において、アレイ基板 A R に設けられた走査線 Y や信号線 X、さらにはスイッチング素子 W などの配線部に対向するように配置されている。カラーフィルタ層 3 4 は、絶縁基板 3 0 上に配置され、互いに異なる複数の色、例えば、赤色、青色、緑色といった 3 原色にそれぞれ着色された着色樹脂によって形成されている。赤色着色樹脂、青色着色樹脂及び緑色着色樹脂は、それぞれ赤色画素、青色画素及び緑色画素に対応して配置されている。なお、カラーフィルタ層 3 4 は、アレイ基板側に配置しても良い。

【0024】

対向基板 C T の液晶層 L Q に接する面は、配向膜 3 6 b によって覆われている。

【0025】

また、対向基板 C T は、その外面 (すなわち液晶層 L Q 側の面とは反対の面) にシールド電極 E S を備えている。ここでは、シールド電極 E S は、絶縁基板 3 0 の外面に配置されている。このシールド電極 E S は、例えば、I T O や I Z O などの光透過性を有する導電材料によって形成されている。

このような対向基板 C T と上述したようなアレイ基板 A R とは、それぞれの配向膜 3 6 a 及び配向膜 3 6 b が対向するように配置される。このとき、アレイ基板 A R と対向基板 C T との間には、図示しないスペーサにより、所定のギャップが形成される。液晶層 L Q は、これらのアレイ基板 A R の配向膜 3 6 a と対向基板 C T の配向膜 3 6 b との間に形成されたギャップに封入された液晶分子を含む液晶材料で構成されている。

【0026】

この液晶表示装置は、液晶表示パネル L P N の一方の外面 (すなわちアレイ基板 A R の液晶層 L Q と接する面とは反対の面) に設けられた光学素子 O D 1 を備え、また、液晶表示パネル L P N の他方の外面 (すなわち対向基板 C T の液晶層 L Q と接する面とは反対の面) に設けられた光学素子 O D 2 を備えている。これらの光学素子 O D 1 及び O D 2 は、それぞれ偏光板を含む。また、これらの光学素子 O D 1 及び O D 2 は、必要に応じて偏光板を含んでいても良い。光学素子 O D 1 は、絶縁基板 2 0 に直接接着されている。光学素子 O D 2 は、シールド電極 E S の上に接着されている。

【0027】

このような構成により、液晶表示パネル L P N に対してアレイ基板 A R 側に配置されたバックライトユニット B L からのバックライト光を液晶表示パネル L P N で選択的に透過し、画像を表示する。

【0028】

ここで、対向基板 C T の外面に配置されたシールド電極 E S について詳しく説明する。シールド電極 E S は、少なくとも表示エリア D S P 全体を覆うように配置されている。ここでは、シールド電極 E S は、略四角形状の表示エリア D S P に対応して、表示エリア D S P と同等以上の寸法の略四角形状に形成されている。このようなシールド電極 E S は、

対向基板 C T の外面において、対向基板 C T の少なくとも一辺に沿った端部を露出するように配置されている。図 1 に示した例では、シールド電極 E S は、対向基板 C T の 4 辺 L 1、L 2、L 3 及び L 4 に沿ったそれぞれの端部 C 1、C 2、C 3 及び C 4 を露出するように配置されている。

【0029】

このように、第 2 光学素子 O D 2 と対向基板 C T を構成する絶縁基板 3 0 との間にシールド電極 E S が介在することにより、第 2 光学素子 O D 2 が帯電した場合であっても電荷を分散することができ、対向基板 C T の帯電を抑制することが可能となる。また、このシールド電極 E S は、表示エリア D S P を覆うように配置されているため、表示エリア D S P に向かう外部電界をシールドすることが可能となる。このため、アレイ基板 A R と対向基板 C T との間に不所望な縦電界が形成されることがなく、表示品位の向上が可能となる。

10

【0030】

ここで、第 1 実施例及び第 2 実施例について説明する。

【0031】

第 1 実施例において、図 4 A 及び図 4 B に示すように、シールド電極 E S は、表示エリア D S P より大きいサイズに形成されている。このようなシールド電極 E S は、表示エリア D S P を覆うように配置されている。また、シールド電極 E S は、対向基板 C T よりも小さいサイズに形成されている。ここでは、特に、液晶表示パネルを構成するアレイ基板 A R 及び対向基板 C T は、四角形状に形成されている。シールド電極 E S は、図 1 に示した例と同様に、対向基板 C T の外面において、対向基板 C T の 4 辺に沿った端部（つまり、絶縁基板 3 0 の外面の周辺部）を露出するように配置されている。

20

【0032】

液晶表示装置は、さらに、対向基板 C T の外面側から液晶表示パネル L P N を覆う枠状の金属フレーム F L を有している。この金属フレーム F L は、矩形状の表示エリア D S P より大きく形成されるとともに表示エリア D S P を露出する矩形状の開口部 A P を有している。この開口部 A P は、シールド電極 E S より小さく形成されている。なお、第 2 光学素子 O D 2 は、シールド電極 E S より小さく形成され、シールド電極 E S の一部を露出するように配置されている。

【0033】

つまり、金属フレーム F L は、表示エリア D S P を囲むとともに、シールド電極 E S の周辺部分（第 2 光学素子 O D 2 から露出した部分）と重なるように配置されている。金属フレーム F L は、シールド電極 E S と対向する内面に突起を設け、この突起を介してシールド電極 E S と接している。あるいは、金属フレーム F L とシールド電極 E S は直に接しても良い。すなわち、シールド電極 E S と金属フレーム F L とは、表示エリア D S P 外において、導通している。

30

【0034】

金属フレーム F L は、例えば、接地されている。シールド電極 E S は、突起を介して接地電位の金属フレーム F L と接触しているので、第 2 光学素子 O D 2 あるいは対向基板 C T に帯電した電荷を金属フレーム F L から逃がすことが可能となる。このため、対向基板 C T の帯電を抑制することが可能となり、対向基板 C T とアレイ基板 A R との間において、縦電界の形成を抑制できる。

40

【0035】

第 2 実施例において、図 5 A 及び図 5 B に示すように、シールド電極 E S は、表示エリア D S P より大きいサイズに形成され、表示エリア D S P を覆うように配置されている。また、シールド電極 E S は、対向基板 C T よりも小さいサイズに形成され、図 1 に示した例と同様に、対向基板 C T の外面において、対向基板 C T の 4 辺に沿った端部を露出するように配置されている。この第 2 実施例では、さらに、対向基板 C T は、その外面にシールド電極 E S に電氣的に接続された端子部 E S a を有している。この端子部 E S a は、シールド電極 E S と同一材料により一体的に形成しても良いし、シールド電極 E S と異なる

50

導電材料により別体として形成しても良い。この端子部 E S a は、対向基板 C T の一辺に引き出されている。このような構成によれば、端子部 E S a を介して第 2 光学素子 O D 2 あるいは対向基板 C T に帯電した電荷を外部に逃がすことが可能である。

【0036】

特に、図 5 A 及び図 5 B で示した例では、端子部 E S a は、対向基板 C T の辺 L 2 に引き出されている。アレイ基板 A R の延在部 A R a は、端子部 E S a が引き出された辺 L 2 より外方に延在している。また、アレイ基板 A R は、接地電位の配線 Z を有している。この配線 Z は、アレイ基板 A R の延在部 A R a に配置されている。端子部 E S a は、導電部材 200、例えば導電性ペーストや、導電性テープなどを介して配線 Z と電氣的に接続されている。

10

【0037】

つまり、シールド電極 E S は、端子部 E S a 及び導電部材 200 を介して接地電位の配線 Z に接続されているため、第 2 光学素子 O D 2 あるいは対向基板 C T に帯電された電荷を配線 Z から逃がすことが可能となる。このため、対向基板 C T の帯電を抑制することが可能となり、対向基板 C T とアレイ基板 A R との間において、縦電界の形成を抑制できる。

【0038】

ここで、液晶表示装置の具体的な製造方法の一例について説明する。

【0039】

まず、アレイ基板 A R 用の第 1 マザー基板及び対向基板 C T 用の第 2 マザー基板を用意する。第 1 マザー基板は、複数のアレイ基板 A R を形成することが可能な面積を有している。第 2 マザー基板は、複数の対向基板 C T を形成することが可能な面積を有している。

20

【0040】

第 1 マザー基板の一方の面において、各アレイ基板形成領域に実装部 10 及び表示エリア D S P に対応する第 1 表示素子部を形成する。第 1 表示素子部には、スイッチング素子 W、画素電極 E P、対向電極 E T などを形成する。

【0041】

また、第 2 マザー基板の一方の面において、各対向基板形成領域に第 2 表示素子部を形成する。第 2 表示素子部には、カラーフィルタ層 34 やブラックマトリクス 32 などを形成する。

30

【0042】

その後、第 2 マザー基板の他方の面（第 2 表示素子部が形成された面とは反対の面）において、各対向基板形成領域に、第 2 表示素子部に対向するシールド電極 E S を形成する。このシールド電極 E S は、例えば、マスクスパッタ法により第 2 表示素子部に対向する領域に島状に形成される。特に、このシールド電極 E S は、後の切断工程で第 2 マザー基板を切断する際の切断線に重なることなく形成される。図 6 に示した例は、第 1 実施例に相当し、シールド電極 E S は、隣接する 2 本の切断線 A と、切断線 B 1 及び B 2 によって囲まれた内側に配置されている。

【0043】

その後、第 1 マザー基板の第 1 表示素子部又は第 2 マザー基板の第 2 表示素子部を囲むようにシール材 300 を塗布する。シール材 300 は、各液晶表示パネル形成領域において、液晶材料を注入するための注入口 300 A を確保するように配置する。注入口 300 A は、実装部 10 が配置された辺と異なる辺に形成される。シール材 300 は、例えば、熱硬化性樹脂などの樹脂材料によって形成される。

40

【0044】

そして、第 1 表示素子部と第 2 表示素子部とがそれぞれ向かい合うように第 1 マザー基板と第 2 マザー基板とを配置する。そして、第 1 マザー基板と第 2 マザー基板とを貼り合わせる方向に加圧しながら加熱する。これにより、シール材 300 が硬化し、第 1 マザー基板と第 2 マザー基板とが貼り合わせられる。

【0045】

50

続いて、図 6 に示すように、貼り合わせたマザー基板対を切断線 A に沿ってスクライブした後、短冊状に切断する。その後、注入口 300 A から液晶材料を真空注入する。その後、封止材 500 として、例えば、紫外線硬化型樹脂などの感光性樹脂を注入口 300 A に塗布し、紫外線を照射することにより液晶材料が封止される。そして、短冊状のマザー基板対を切断線 B 1 に沿ってスクライブした後に切断する。さらに、第 2 マザー基板の実装部 10 に対向する領域を切断線 B 2 に沿って切断することによって除去する。これにより、実装部 10 を露出した各セルが形成される。

【0046】

このような工程により、アレイ基板 AR と対向基板 CT との間に液晶層 LQ を保持した液晶表示パネル LPN が形成される。

10

【0047】

上述したように、シールド電極 ES は、注入口 300 A に重なる切断線 A に重ならないように配置され、図 6 に示した例では、切断線 A、B 1 及び B 2 のいずれにも重ならないように配置されている。つまり、シールド電極 ES は、少なくとも液晶注入工程より前に切断される切断線 A には重ならないように配置されている。このため、マザー基板対を切断線 A に沿って切断する際に、シールド電極 ES にカッター等の切断部材が接触することはない。

【0048】

したがって、マザー基板対の切断の際に、シールド電極 ES が削りとられることがなく、導電性の異物を発生しない。このため、液晶材料の注入の過程において、導電性の異物の液晶中への混入を防ぐことが可能となる。したがって、液晶層内での配線間でのショート、電極間でのショートを防ぐことが可能となる。また、異物の混入による、液晶分子の配向不良を防ぐことが可能となる。

20

【0049】

つまり、図 1 に示すように、シールド電極 ES を対向基板 CT の外面において、少なくとも注入口 300 A が設けられた対向基板 CT の辺 L 1 に沿った端部を露出するように配置する。言い換えれば、シールド電極 ES が対向基板 CT の辺 L 1 にまで達しないように設ける。このようなシールド電極 ES の形状にすれば、表示装置の表示品位を改善できるとともに製造歩留まりを向上することが可能となる。

【0050】

また、上述したように、シールド電極 ES は、切断線 B 2 に重ならないように配置されている。このため、第 2 マザー基板の実装部 10 に対向する領域を切断線 B 2 に沿って切断する際に、シールド電極 ES にカッター等が接触せず、シールド電極 ES が削りとられることがなくなる。これにより、シールド電極 ES の剥れ落ちた一部の実装部 10 への接触を防止することができる。つまり、実装部 10 の汚染を防ぐことが可能となり、実装部 10 でのショートを防ぐことが可能となる。

30

【0051】

つまり、図 1 に示すように、シールド電極 ES を対向基板 CT の外面において、少なくとも実装部 10 が配置された側の辺 L 2 に沿った端部を露出するように配置する。言い換えれば、シールド電極 ES が対向基板 CT の辺 L 2 にまで達しないように設ける。これによって、表示装置の表示品位を改善できるとともに製造歩留まりを向上することが可能となる。

40

【0052】

なお、上述した例では、シールド電極 ES は、第 1 マザー基板と第 2 マザー基板とを貼り合わせる前に形成したが、第 1 マザー基板と第 2 マザー基板とを貼り合わせた後であって液晶材料を注入する前の段階で形成しても良い。

【0053】

また、上述した製造方法では、第 1 マザー基板と第 2 マザー基板とを貼り合わせた後に液晶材料を真空注入する例について説明したが、この例に限らない。以下に、製造方法として、液晶材料を滴下注入する例について説明する。滴下注入の手法を適用した液晶表示

50

パネルの特徴としては、図 7 に示すように、アレイ基板 A R と対向基板 C T とを貼り合わせるシール材 3 0 0 が表示エリア D S P を囲むループ状に形成されている点が挙げられる。

【 0 0 5 4 】

このような液晶表示パネルは以下のようにして製造される。

【 0 0 5 5 】

まず、液晶材料を真空注入する場合と同様の手順により、図 8 に示すように、アレイ基板 A R 用の第 1 マザー基板 M 1 及び対向基板 C T 用の第 2 マザー基板 M 2 を用意する。すなわち、第 1 マザー基板 M 1 の一方の面において、各アレイ基板形成領域に実装部 1 0 及び表示エリア D S P に対応する第 1 表示素子部 1 2 を形成する。また、第 2 マザー基板 M 2 の一方の面において、各対向基板形成領域に第 2 表示素子部 1 4 を形成する。

【 0 0 5 6 】

その後、第 2 マザー基板 M 2 の他方の面において、各対向基板形成領域に、第 2 表示素子部 1 4 に対向するシールド電極 E S を形成する。特に、このシールド電極 E S は、後の切断工程で第 2 マザー基板 M 2 を切断する際の切断線に重なることなく形成される。

【 0 0 5 7 】

その後、第 1 マザー基板 M 1 の第 1 表示素子部 1 2 又は第 2 マザー基板 M 2 の第 2 表示素子部 1 4 を囲むようにループ状にシール材 3 0 0 を塗布する。

【 0 0 5 8 】

その後、シール材 3 0 0 で囲まれた内側の領域に液晶材料 4 0 0 を滴下する。

【 0 0 5 9 】

その後、第 1 表示素子部 1 2 と第 2 表示素子部 1 4 とが向かい合うように第 1 マザー基板 M 1 と第 2 マザー基板 M 2 とを配置する。

【 0 0 6 0 】

そして、図 9 に示すように、第 1 マザー基板 M 1 及び第 2 マザー基板 M 2 を貼り合わせる方向に加圧しながら加熱し、第 1 マザー基板 M 1 と第 2 マザー基板 M 2 とを貼り合わせる。貼り合わせられたマザー基板対の平面図を図 1 2 に示す。

【 0 0 6 1 】

そして、貼り合わせられたマザー基板対を切断線 A、B 1 及び B 2 に沿って切断する。特に、図 1 0 に示すように、第 2 マザー基板 M 2 の実装部 1 0 と対向する領域 M X を除去する工程では、まず、切断線 B 2 に沿ってスクライプ部材によりスクライプする。そして、ブレイクバーなどを用いて衝撃を与え、クラックを進展させて切断線 B 2 に沿って切断する。これにより、領域 M X が除去され、図 1 1 に示すように、アレイ基板 A R と対向基板 C T との間に液晶層 L Q を保持した液晶表示パネル L P N が形成される。

【 0 0 6 2 】

上述したように、液晶材料 4 0 0 を真空注入した場合と同様に、シールド電極 E S は、切断線 B 2 に重ならないように配置されている。したがって、切断線 B 2 に沿った切断工程においてシールド電極 E S が削りとられることがなく、導電性異物による汚染が発生しない。つまり、実装部 1 0 の汚染を防ぐことが可能となり、実装部 1 0 でのショートを防ぐことが可能となる。このため、表示装置の表示品位を改善できるとともに製造歩留まりを向上することが可能となる。

【 0 0 6 3 】

また、第 1 マザー基板 M 1 と第 2 マザー基板 M 2 とを貼り合わせる前に液晶材料 4 0 0 を滴下して液晶層 L Q を形成することにより、製造時間を短縮することが可能となる。

【 0 0 6 4 】

特に、図 6 及び図 1 2 に示すように、シールド電極 E S が切断線 A、B 1 及び B 2 のいずれにも重ならないように配置されることにより、全ての切断線に沿った切断工程において、シールド電極 E S が削りとられることがなく、導電性の異物を発生することがない。このため、各液晶表示パネル L P N への導電性異物の付着や、周辺の製造環境の汚染を抑制することが可能となる。

【0065】

以上、説明したように、本実施の形態によれば、液晶表示装置は、対向基板CTの帯電を防ぎつつ、表示装置の歩留まりの低下を防止することが可能となる。

【0066】

なお、この発明は、上記実施形態そのものに限定されるものではなく、その実施の段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態に亘る構成要素を適宜組み合わせてもよい。

【0067】

シールド電極ESは、液晶材料400を真空注入する場合、少なくとも注入口300Aが設けられている辺L1に沿った端部CTbを露出するように配置されていればよい。言い換えれば、シールド電極ESの周辺と対向基板CTの辺L1との間に間隔を設け、シールド電極ESの周辺は、注入口300Aを横切るように配置されていればよい。また、アレイ基板ARの延在部ARaに実装部10を備えた構成の場合には、シールド電極ESは、少なくとも実装部10が配置された側の辺L2に沿った端部C2を露出するように間隔を設けて配置されていれば良い。さらに、シールド電極ESは、対向基板CTの4辺L1、L2、L3及びL4に沿った端部C1、C2、C3及びC4を露出するように配置されることがより望ましい。すなわち、シールド電極ESは表示エリアDSPの全面を覆い、且つ、シールド電極ESの面積は、対向基板CTの面積より小さく、表示エリアDSPの面積より大きくすれば良い。

【0068】

第1実施例においては、シールド電極ESは、表示エリアDSP外で金属フレームFLと接点を有するように、表示エリアDSPより大きなサイズに形成されるが、第2実施例においては、シールド電極ESは、対向基板CTの端辺に引き出された端子部ESaに接続されているため、シールド電極ESを表示エリアDSPと略同等のサイズになるように形成しても良い。このようにシールド電極ESを形成することにより、シールド電極ESから切断線A、Bまでの距離（つまり、シールド電極から対向基板の端辺までの距離）を長く確保できる。このため、切断線に沿った切断の際に、切断部材のシールド電極ESへの接触をさらに抑制できる。また、シールド電極ESのサイズを小さく形成することができ、材料の消費量を抑えることが可能となり、製造コストも抑えることが可能となる。

【0069】

上述した実施の形態では、液晶モードの一例として、横電界を利用して液晶分子をスイッチングするFFSモードを例に説明したが、この例に限らず、静電気対策などで対向基板の外面にシールド電極を配置することを必要とする他の液晶モード、例えばTN（Twisted Nematic）モードや、対向電極にスリットを形成したマルチドメイン構造のVA（Vertical Alignment）モードなどの縦電界を利用して液晶分子をスイッチングする液晶モードについてもこの発明を適用可能である。

【図面の簡単な説明】

【0070】

【図1】図1は、この発明の一実施の形態に係る横電界を利用した液晶モードの液晶表示装置の構成を概略的に示す図である。

【図2】図2は、図1に示した液晶表示装置に適用される1画素の画素電極及び対向電極の構造を概略的に示す平面図である。

【図3】図3は、図1に示した液晶表示装置に適用されるアレイ基板及び対向基板の構造を概略的に示す断面図である。

【図4A】図4Aは、第1実施例におけるアレイ基板及び対向基板の構造を概略的に示す断面図である。

【図4B】図4Bは、第1実施例におけるシールド電極及び金属フレームの構造を概略的

10

20

30

40

50

に示す平面図である。

【図 5 A】図 5 A は、第 2 実施例におけるアレイ基板及び対向基板の構造を概略的に示す断面図である。

【図 5 B】図 5 B は、第 2 実施例における液晶表示装置の構成を概略的に示す図である。

【図 6】図 6 は、液晶表示装置の製造方法において、切断する工程を説明するための図である。

【図 7】図 7 は、他の実施の形態に係る横電界を利用した液晶モードの液晶表示装置の構成を概略的に示す図である。

【図 8】図 8 は、液晶材料を滴下注入した場合の製造方法を説明するための図であって、液晶材料を滴下する工程を説明するための図である。

【図 9】図 9 は、第 1 マザー基板と第 2 マザー基板とを貼り合わせる工程を説明するための図である。

【図 10】図 10 は、第 2 マザー基板の実装部と対向する領域を除去するためにスクライプ面を形成する工程を説明するための図である。

【図 11】図 11 は、図 8 乃至図 10 の工程を経て形成された液晶表示装置の構成を概略的に示す断面図である。

【図 12】図 12 は、液晶表示装置の製造方法において、切断する工程を説明するための図である。

【符号の説明】

【0071】

L P N … 液晶表示パネル
A R … アレイ基板（第 1 基板）
C T … 対向基板（第 2 基板）
L Q … 液晶層
D S P … 表示エリア
P X … 画素
E P … 画素電極（第 2 電極）
E T … 対向電極（第 1 電極）
C O M … コモン配線
I L … 層間絶縁膜
E S … シールド電極
3 0 … 絶縁基板
3 2 … ブラックマトリクス
3 4 … カラーフィルタ層
B L … ブックライトユニット

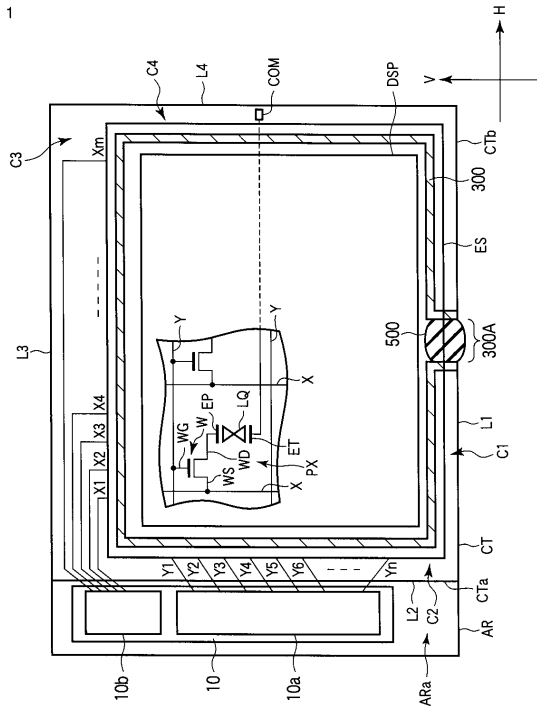
10

20

30

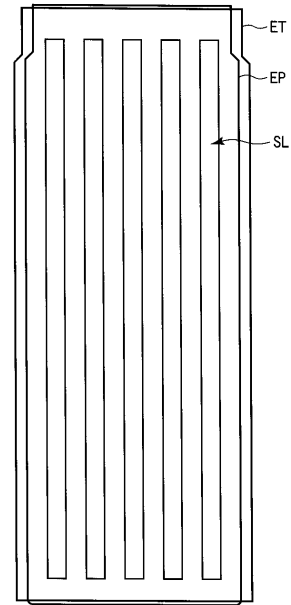
【図 1】

図 1



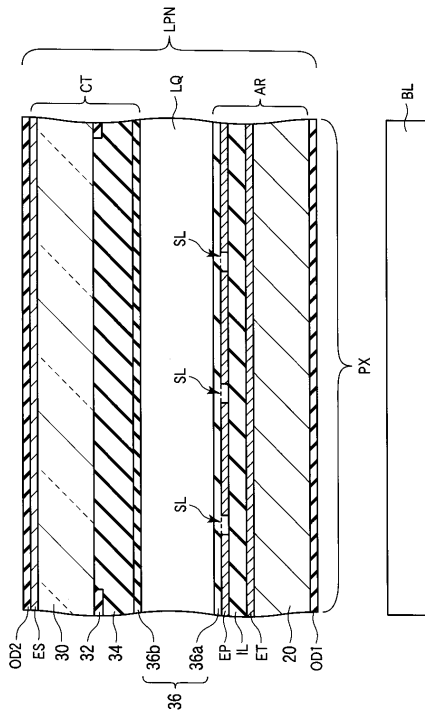
【図 2】

図 2



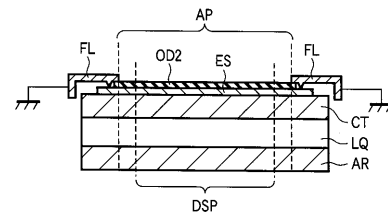
【図 3】

図 3



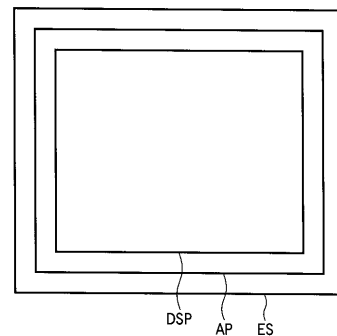
【図 4 A】

図 4A



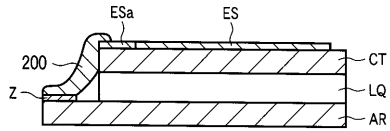
【図 4 B】

図 4B



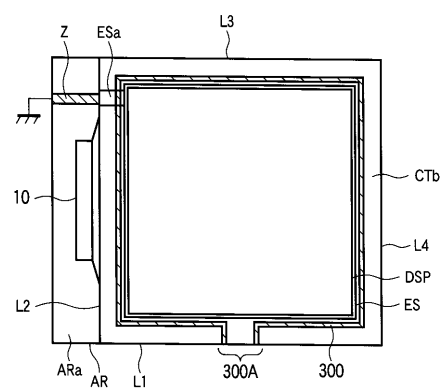
【図 5 A】

図 5A



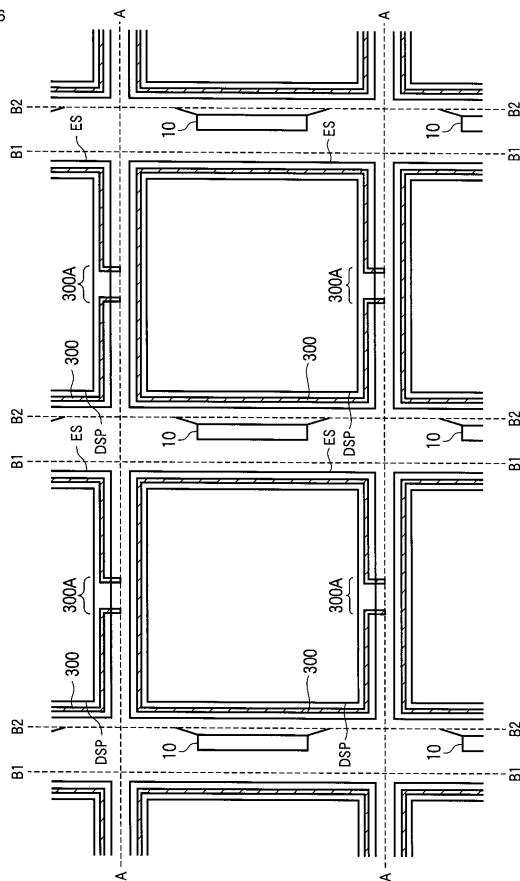
【図 5 B】

図 5B



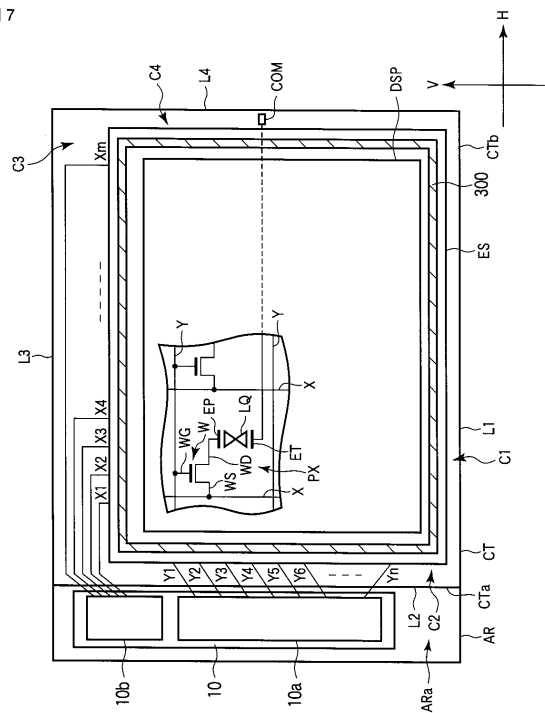
【図 6】

図 6



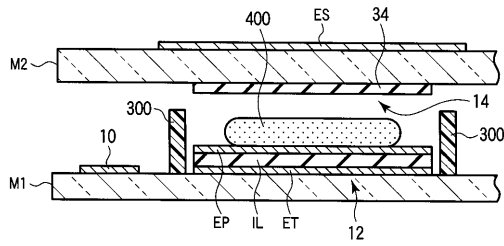
【図 7】

図 7



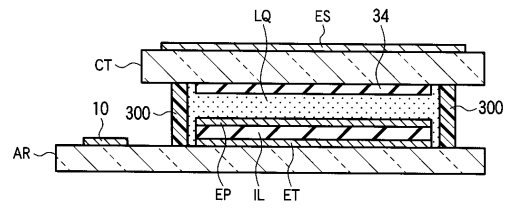
【図 8】

図 8



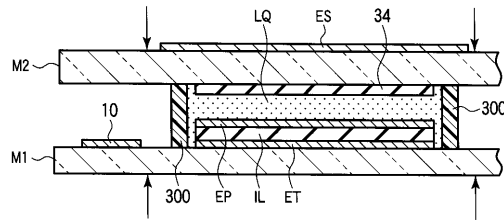
【図 11】

図 11



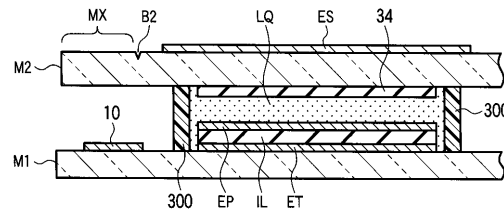
【図 9】

図 9



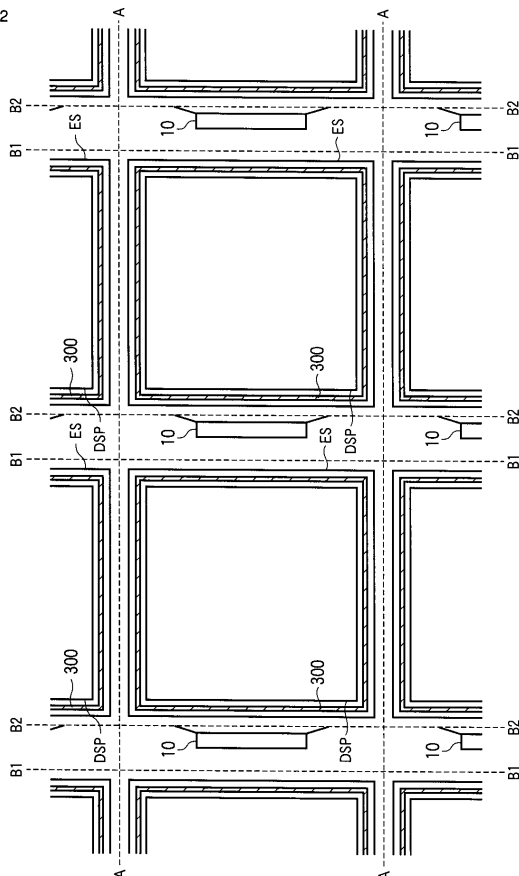
【図 10】

図 10



【図 12】

図 12



フロントページの続き

- (74)代理人 100075672
弁理士 峰 隆司
- (74)代理人 100095441
弁理士 白根 俊郎
- (74)代理人 100084618
弁理士 村松 貞男
- (74)代理人 100103034
弁理士 野河 信久
- (74)代理人 100119976
弁理士 幸長 保次郎
- (74)代理人 100153051
弁理士 河野 直樹
- (74)代理人 100140176
弁理士 砂川 克
- (74)代理人 100100952
弁理士 風間 鉄也
- (74)代理人 100101812
弁理士 勝村 紘
- (74)代理人 100070437
弁理士 河井 将次
- (74)代理人 100124394
弁理士 佐藤 立志
- (74)代理人 100112807
弁理士 岡田 貴志
- (74)代理人 100111073
弁理士 堀内 美保子
- (74)代理人 100134290
弁理士 竹内 将訓
- (74)代理人 100127144
弁理士 市原 卓三
- (74)代理人 100141933
弁理士 山下 元
- (72)発明者 浅田 智
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
- (72)発明者 荻野 商明
東京都港区港南四丁目 1 番 8 号 東芝松下ディスプレイテクノロジー株式会社内
- F ターム(参考) 2H092 GA64 JA24 JA28 JA34 JA37 JA41 JA46 JB13 JB22 JB31
NA01 NA29 PA01 PA04 PA08 PA09 QA06
2H189 AA52 AA59 AA90 AA92 BA10 CA22 CA26 EA03Y EA04Z FA61
FA69 HA10 HA12 LA01 LA07 LA10 LA14 LA15

专利名称(译)	液晶表示装置		
公开(公告)号	JP2009116309A	公开(公告)日	2009-05-28
申请号	JP2008192495	申请日	2008-07-25
[标]申请(专利权)人(译)	东芝松下显示技术股份有限公司		
申请(专利权)人(译)	东芝松下显示技术有限公司		
[标]发明人	浅田智 荻野商明		
发明人	浅田 智 荻野 商明		
IPC分类号	G02F1/1345 G02F1/1339		
FI分类号	G02F1/1345 G02F1/1339.505		
F-TERM分类号	2H092/GA64 2H092/JA24 2H092/JA28 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB13 2H092/JB22 2H092/JB31 2H092/NA01 2H092/NA29 2H092/PA01 2H092/PA04 2H092/PA08 2H092/PA09 2H092/QA06 2H189/AA52 2H189/AA59 2H189/AA90 2H189/AA92 2H189/BA10 2H189/CA22 2H189/CA26 2H189/EA03Y 2H189/EA04Z 2H189/FA61 2H189/FA69 2H189/HA10 2H189/HA12 2H189/LA01 2H189/LA07 2H189/LA10 2H189/LA14 2H189/LA15		
代理人(译)	河野 哲 中村诚 河野直树 冈田隆 山下 元		
优先权	2007270315 2007-10-17 JP		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种液晶显示装置，其能够在抑制对置基板的带电的同时提高显示质量和制造成品率。阵列基板AR，与阵列基板AR相对配置的对置基板CT，由保持在阵列基板AR与对置基板CT之间的液晶材料构成的液晶层LQ和阵列基板。阵列基板AR包括具有狭缝SL的像素电极EP和隔着层间绝缘膜IL与像素电极EP相对的对置电极ET。对基板CT在其外表面上设置有屏蔽电极ES，并且屏蔽电极ES布置在对基板CT的外表面上，以便沿对基板CT的至少一侧露出端部CTb。的特点是。[选型图]图1

