

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2007-225861
(P2007-225861A)

(43) 公開日 平成19年9月6日(2007.9.6)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 621B	5C006
G02F 1/133 (2006.01)	G09G 3/20 631V	5C080
	G09G 3/20 624C	
	G09G 3/20 631K	
審査請求 未請求 請求項の数 9 O L (全 11 頁) 最終頁に続く		

(21) 出願番号	特願2006-46493 (P2006-46493)	(71) 出願人	502356528
(22) 出願日	平成18年2月23日 (2006.2.23)		株式会社 日立ディスプレイズ
			千葉県茂原市早野3300番地
		(74) 代理人	100083552
			弁理士 秋田 収喜
		(72) 発明者	金木 豪
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内
		Fターム(参考)	2H093 NA16 NA33 NA53 NA58 NC13
			NC28 ND10 ND35
			5C006 AA14 AC11 AC21 AF51 BB16
			BC06 BC16 BF01 FA56
			5C080 AA10 BB05 DD06 EE29 FF11
			JJ02 JJ04 JJ05 KK02 KK43

(54) 【発明の名称】 液晶表示装置

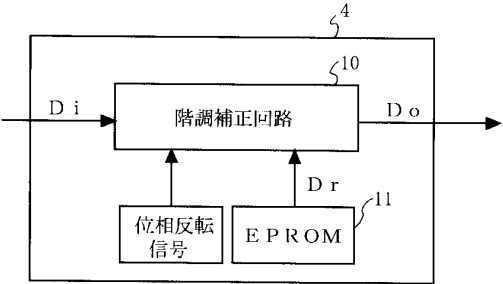
(57) 【要約】

【課題】 交流化駆動方法により生じる画質低下を抑制して高品質の映像表示を可能とする。

【解決手段】 各画素が、画素電極と、対向電極とを有し、前記画素電極に対して前記対向電極に印加する対向電圧よりも高電位の映像電圧を印加するときを正極性の駆動状態、また、前記画素電極に対して前記対向電極に印加する対向電圧よりも低電位の映像電圧を印加するときを負極性の駆動状態とすると、前記駆動回路は、前記各画素の駆動状態として、 m ($m \geq 1$) フレーム毎に、正極性の駆動状態から負極性の駆動状態、あるいは、負極性の駆動状態から正極性の駆動状態へ変化させるとともに、 N ($N \geq m$) フレーム毎に、前記各画素の駆動状態の位相を反転させる液晶表示装置において、前記駆動回路は、前記位相反転直後の最初のフレームに、入力される表示データとは異なる階調補正表示データを出力する。

【選択図】 図1

図 1



【特許請求の範囲】

【請求項 1】

複数の画素を有する液晶表示パネルと、

前記複数の画素の各画素を駆動する駆動回路とを備え、

前記各画素は、画素電極と、対向電極とを有し、

前記画素電極に対して前記対向電極に印加する対向電圧よりも高電位の映像電圧を印加するときを正極性の駆動状態、また、前記画素電極に対して前記対向電極に印加する対向電圧よりも低電位の映像電圧を印加するときを負極性の駆動状態とするとき、前記駆動回路は、前記各画素の駆動状態として、 m ($m \geq 1$) フレーム毎に、正極性の駆動状態から負極性の駆動状態、あるいは、負極性の駆動状態から正極性の駆動状態へ変化させるとともに、 N ($N \geq m$) フレーム毎に、前記各画素の駆動状態の位相を反転させる液晶表示装置において、

10

前記駆動回路は、前記位相反転直後の最初のフレームに、入力される表示データとは異なる階調補正表示データを出力することを特徴とする液晶表示装置。

【請求項 2】

前記階調補正表示データは、前記入力される表示データに対応する階調よりも、低い階調に対応する表示データであることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記入力される表示データと前記階調補正表示データとの差は、中間階調の表示データの方が、高階調、あるいは低階調の表示データよりも大きいことを特徴とする請求項 2 に記載の液晶表示装置。

20

【請求項 4】

前記入力される表示データ毎に補正量を格納するメモリを有し、

前記駆動回路は、前記入力される表示データから、前記メモリに格納された補正量を減算し、前記階調補正表示データを生成し、出力することを特徴とする請求項 1 ないし請求項 3 のいずれか 1 項に記載の液晶表示装置。

【請求項 5】

前記入力される表示データ毎に、前記階調補正表示データを格納するメモリを有し、

前記駆動回路は、前記入力される表示データに対応する前記階調補正表示データを、前記メモリから読み出し、前記階調補正表示データを生成し、出力することを特徴とする請求項 1 ないし請求項 3 のいずれか 1 項に記載の液晶表示装置。

30

【請求項 6】

前記メモリは、E P R O M であることを特徴とする請求項 4 または請求項 5 に記載の液晶表示装置。

【請求項 7】

前記 m は、1 であることを特徴とする請求項 1 ないし請求項 6 のいずれか 1 項に記載の液晶表示装置。

【請求項 8】

前記対向電極に印加する対向電圧は、一定の電圧であることを特徴とする請求項 1 ないし請求項 7 のいずれか 1 項に記載の液晶表示装置。

40

【請求項 9】

前記液晶表示パネルは、液晶を挟持する一对の基板を有し、

前記画素電極と、前記対向電極は、前記一对の基板の一方の基板上に形成されていることを特徴とする請求項 1 ないし請求項 8 のいずれか 1 項に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に、交流化駆動方法により生じる画質低下を抑制して高品質の映像表示を可能とした液晶表示装置に関する。

【背景技術】

50

【0002】

コンピュータやその他の情報機器の高精細度カラーモニター、あるいはテレビ受像機の表示デバイスとして、液晶表示モジュールが使用される。

液晶表示モジュールは、基本的には、少なくとも一方が透明なガラス等からなる二枚の（一对の）基板の間に、液晶を挟持した、所謂、液晶表示パネルを有し、この液晶表示パネルの基板に形成した画素形成用の各種電極に選択的に電圧を印加して、所定画素の点灯と消灯を行うもので、コントラスト性能、高速表示性能に優れている。

図6は、従来の液晶表示モジュールの概略構成を示すブロック図である。

図6に示す液晶表示モジュールは、液晶表示パネル1、ゲート・ドライバ部2、ソース・ドライバ部3、表示制御回路4、電源回路5で構成される。

ゲート・ドライバ部2、ソース・ドライバ部3は、液晶表示パネル1の周辺部に設置される。ゲート・ドライバ部2は、液晶表示パネル1の一辺に配置された複数のゲート・ドライバICから構成される。また、ソース・ドライバ部3は、液晶表示パネル1の他の辺に配置された複数のソース・ドライバICから構成される。

【0003】

表示制御回路4は、パソコンやテレビ受信回路等の表示信号源（ホスト側）から入力する表示信号を、データの交流化等、液晶表示パネル1の表示に適したタイミング調整を行い、表示形式の表示データに変換して同期信号（クロック信号）と共にゲート・ドライバ部2、ソース・ドライバ部3に入力する。

ゲート・ドライバ部2とソース・ドライバ部3は、表示制御回路4の制御の基に走査線に走査電圧を供給し、また、映像線に映像電圧を供給して映像を表示する。電源回路5は液晶表示装置に要する各種の電圧を生成する。

図7は、図6に示す液晶表示パネル1の画素部の等価回路を示す図である。なお、同図は、実際の画素の幾何学的配置に対応しており、有効表示領域（画素部）にマトリクス状に配置される複数のサブピクセルは、1サブピクセル当たり1つの薄膜トランジスタ（TFT）で構成したものである。

図7において、DR, DG, DBは、映像線（ドレイン線、ソース線ともいう）、Gは走査線（ゲート線ともいう）、R, G, Bは各色（赤、緑、青）の画素電極（ITO1）であり、ITO2は対向電極（コモン電極）、C1cは液晶層を等価的に示す液晶容量、Cstgは、共通信号線（COM）とソース電極の間に形成された保持容量である。

【0004】

図6に示す液晶表示パネル1において、列方向に配置された各画素の薄膜トランジスタ（TFT）のドレイン電極は、それぞれ映像線（DR, DG, DB）に接続され、各映像線（D）は列方向に配置された画素に、表示データに対応する映像電圧を供給するソース・ドライバ部3に接続される。

また、行方向に配置された各画素における薄膜トランジスタ（TFT）のゲート電極は、それぞれ走査線（G）に接続され、各走査線（G）は、1水平走査時間、薄膜トランジスタ（TFT）のゲートに走査電圧（正または負のバイアス電圧）を供給するゲート・ドライバ部2に接続される。

液晶表示パネル1に画像を表示する際、ゲート・ドライバ部2は、走査線（G0, G1, ..., Gj, Gj+1）を上から下に向かって（G0→G1...の順番で）選択し、一方で、ある走査線の選択期間中に、ソース・ドライバ部3は、表示データに対応する映像電圧を、映像線（DR, DG, DB）に供給し、画素電極（ITO1）に印加する。

ここでは、各画素に供給される映像電圧が、大きくなるほど高い輝度を示す、所謂、ノーマリ黒表示モード（Normally Black-displaying Mode）で動作することを前提とする。

映像線（D）に供給された電圧は、薄膜トランジスタ（TFT）を経由して、画素電極（ITO1）に印加され、最終的に、保持容量（Cstg）と、液晶容量（C1c）に電荷がチャージされ、液晶分子をコントロールすることにより画像が表示される。

【0005】

先の動作を、タイミング波形を踏まえて以下に説明する。

10

20

30

40

50

図 8 は、図 6 に示す液晶表示モジュールにおいて、ゲート・ドライバ部 2 から走査線 (G) に出力される電圧波形と、ソース・ドライバ部 3 から出力される映像電圧 (VD) の映像線上の電圧波形を示す図である。

図 8 に示すクロック (CL1) は、出力タイミングを制御するクロックであり、ソース・ドライバ部 3 は、クロック (CL1) の立ち下がり時点から、表示データに対応した映像電圧 (図 8 の VD) を映像線 (DR, DG, DB) に対して出力する。なお、図 8 では、白を表示する場合の、映像電圧 (VD) の電圧波形を示してある。

映像線 (DR, DG, DB) に供給される映像電圧 (VD) は、図 7 の液晶容量 (Clc) に直流電圧が印加されることを防止するため、一水平走査期間 (1H) 毎に、対向電極 (ITO2) に印加されるコモン電圧 (VCOM) に対して高電位の映像電圧 (以下、正極性 (+) の映像電圧) と、コモン電圧 (VCOM) に対して低電位の映像電圧 (以下、負極性 (-) の映像電圧) とに、極性を切り替えて交流化駆動する。なお、図 8 は、この交流化駆動方法として、コモン対称法の一つであるドット反転法を採用した場合について図示している。

【0006】

一方、ゲート・ドライバ部 2 からは、走査線 (G0, G1, ...Gj, Gj+1) の垂直走査の順に、一水平走査期間 (1H) の間、High レベル (以下、H レベル) の走査電圧 (VG) を印加し、走査線に接続された全ての薄膜トランジスタ (TFT) をオンの状態、即ち、選択状態とすることで、ソース・ドライバ部 3 から出力された映像電圧 (VD) を、液晶容量 (Clc) と保持容量 (Cstg) に印加する。

逆に、Low レベル (以下、L レベル) の走査電圧 (VG) の場合、走査線 (G0, G1, ...Gj, Gj+1) に接続された全ての薄膜トランジスタ (TFT) はオフ状態、即ち、非選択状態となる。

映像電圧 (VD) は、図 8 に示す通り、映像電圧 (VD) の立ち上がり、立ち下がり の過程において、映像線 (DR, DG, DB) の配線抵抗と液晶容量 (Clc) の時定数にしたがって、波形が鈍るため、映像電圧 (VD) が十分に飽和した状態になった後で、走査電圧 (VG) を選択期間の H レベルの電圧から、非選択期間の L レベルの電圧とする。

例えば、図 8 の水平走査期間 (N) においては、正極性の映像電圧 (VD) が十分に飽和した時点から、次の水平走査期間 (N+1) の映像電圧 (VD) が出力されるクロック (CL1) の立ち下がり時点までに、わずかな時間差 (ゲート遅延時間; Tgd) を設けて、走査電圧 (VG) を H レベルの電圧から L レベルの電圧とする。

【発明の開示】

【発明が解決しようとする課題】

【0007】

図 9 は、従来の液晶表示モジュールにおいて、垂直走査期間 (以下、フレームという) 毎に、白と黒を交互に表示した場合の、ある画素における画素極性及び画素電圧レベルを簡易的に表した模式図である。

図 9 に示す様に、負極性時「白表示」、正極性時「黒表示」といった液晶の交流化周期に合わせて映像電圧が変化した場合、画素電圧は、コモン電圧 (VCOM) に対して、正極性側 (プラス側) に偏り、液晶に対して実効値として直流が印加されるパターンとなる。

特に、このパターンは、動画映像を表示する場合に良く発生し、常時、液晶に直流信号が印加されるため、表示品位を低下させると共に、液晶自体の寿命を著しく低下させる。また、フレーム毎に、白と黒の映像が交互に変化する表示データは、テレビ信号などのインターレース (飛越) 走査信号を液晶駆動でのプログレッシブ (順次) 走査に変換する際に良く起こり、例えば、液晶表示モジュールにテレビ映像や DVD 映像を表示して観賞する場合、液晶の駆動電圧の偏りが発生し、画質劣化を引き起こす原因となる。

【0008】

図 10 は、図 9 に示す交流化駆動方法において、ある一定周期 (期間 A, 期間 B) で画素極性の位相を反転した場合のフレーム毎の画素極性を表す。

10

20

30

40

50

図10に示す位相反転信号によって、期間Aの第1フレームの画素電圧は、正極性（＋）となり、期間Bは負極性（－）から電圧が開始されるため、期間Aと期間Bの各区間における画素極性を比較すると、全て正極（＋）、負極性（－）の反対の極性となる。

以下、本明細書では、この交流化駆動方法を、位相反転駆動法と称する。

図11は、この位相反転駆動法において、フレーム毎に、白と黒を交互に表示した場合の、ある画素における画素極性及び画素電圧レベルを簡易的に表した模式図である。

図11に示す様に、位相反転駆動法によって、コモン電位（VCOM）より、負極性側（マイナス側）に偏っていた画素電圧は、位相反転後、正極性側（プラス側）に偏ることとなる。

このように、画素電圧の偏りを、ある一定周期で、正極性側、および、負極性側になるように交流化駆動することで、結果として液晶に印加される実効的な直流電圧を低減することができる。

【0009】

一方、図11に示す第Nフレーム目の画素極性と、位相反転切替え後の第1フレームの画素極性に着目すると、正極性（プラス（＋））の画素極性が連続する。同一の画素極性の連続は、位相反転の切替えタイミングによっては、{（－）→（－）} 又は {（＋）→（＋）} となる場合がある。

そして、画素極性が連続する場合、液晶駆動（交流化）条件が見かけ上変わるため、副作用として表示画面にフリッカ（輝度が上昇する現象）が発生する。

フリッカは、図10で示した位相反転信号の切替えタイミング、即ち、位相反転信号の立ち上がり、および立ち下がり直後の第1フレームに発生する。結果として、位相反転駆動においては、液晶に直流電圧が印加されるのを防止する効果がある一方、副作用としてフリッカが発生し、表示品位を低下させる問題点がある。

本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、液晶表示装置において、交流化駆動方法により生じる画質低下を抑制して高品質の映像表示が可能となる技術を提供することにある。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかにする。

【課題を解決するための手段】

【0010】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

（１）複数の画素を有する液晶表示パネルと、前記複数の画素の各画素を駆動する駆動回路とを備え、前記各画素は、画素電極と、対向電極とを有し、前記画素電極に対して前記対向電極に印加する対向電圧よりも高電位の映像電圧を印加するときを正極性の駆動状態、また、前記画素電極に対して前記対向電極に印加する対向電圧よりも低電位の映像電圧を印加するときを負極性の駆動状態とするとき、前記駆動回路は、前記各画素の駆動状態として、 m ($m \geq 1$) フレーム毎に、正極性の駆動状態から負極性の駆動状態、あるいは、負極性の駆動状態から正極性の駆動状態へ変化させるとともに、 N ($N \geq m$) フレーム毎に、前記各画素の駆動状態の位相を反転させる液晶表示装置において、前記駆動回路は、前記位相反転直後の最初のフレームに、入力される表示データとは異なる階調補正表示データを出力することを特徴とする。

（２）（１）において、前記階調補正表示データは、前記入力される表示データに対応する階調よりも、低い階調に対応する表示データである。

（３）（２）において、前記入力される表示データと前記階調補正表示データとの差は、中間階調の表示データの方が、高階調、あるいは低階調の表示データよりも大きい。

【0011】

（４）（１）ないし（３）の何れかにおいて、前記入力される表示データ毎に補正量を格納するメモリを有し、前記駆動回路は、前記入力される表示データから、前記メモリに格納された補正量を減算し、前記階調補正表示データを生成し、出力する。

10

20

30

40

50

(5) (1) ないし (3) の何れかにおいて、前記入力される表示データ毎に、前記階調補正表示データを格納するメモリを有し、前記駆動回路は、前記入力される表示データに対応する前記階調補正表示データを、前記メモリから読み出し、前記階調補正表示データを生成し、出力する。

(6) (4) または (5) において、前記メモリは、E P R O M である。

(7) (1) ないし (6) の何れかにおいて、前記 m は、1 である。

(8) (1) ないし (7) の何れかにおいて、前記対向電極に印加する対向電圧は、一定の電圧である。

(9) (1) ないし (8) の何れかにおいて、前記液晶表示パネルは、液晶を挟持する一対の基板を有し、前記画素電極と、前記対向電極は、前記一対の基板の一方の基板上に形成されている。 10

【発明の効果】

【0012】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

本発明の液晶表示装置によれば、交流化駆動方法により生じる画質低下を抑制して高品質の映像表示が可能となる。

【発明を実施するための最良の形態】

【0013】

以下、図面を参照して本発明の実施例を詳細に説明する。 20

なお、実施例を説明するための全図において、同一機能を有するものは同一符号を付け、その繰り返しの説明は省略する。

〔実施例 1〕

図 1 は、本発明の実施例 1 の液晶表示モジュールの表示制御回路 4 の概略構成を示すブロック図である。なお、本実施例の液晶表示モジュールにおいて、表示制御回路 4 以外の構成（液晶表示パネル 1、ゲート・ドライバ部 2、ソース・ドライバ部 3、および電源回路 5）は、前述した図 6 に示す従来の液晶表示モジュールと同じであるので再度の説明は省略する。

本実施例では、表示制御回路 4 が、階調補正回路 10 と、入力される表示データの補正量が格納される E P R O M (Erasable and Programmable Read Only Memory) 11 とを有する。 30

位相反転信号の変化が無い場合は、表示制御回路 4 は通常通り、入力される表示データに、補正を施さないで、入力された表示データをそのままソース・ドライバ 3 に出力する。

また、位相反転信号の変化が検出された場合は、表示制御回路 4 は、入力された表示データに、入力された表示データに応じた補正量を E P R O M 11 から読出し、入力された表示データに演算処理を施して階調補正表示データを生成し、ソース・ドライバ 3 に出力する。

【0014】

即ち、表示制御回路 4 は、位相反転駆動法における位相反転直後の最初のフレームに、下記 (1) 式の演算処理（減算処理）を施して、階調補正表示データを生成し、ソース・ドライバ 3 に出力する。 40

〔数 1〕

$$D_o = D_i - D_r$$

ここで、 D_i は、入力された表示データを、 D_r は、E P R O M 11 に格納されている、入力された表示データに応じた補正量、 D_o は、階調補正表示データである。

図 2 は、本実施例の液晶表示モジュールにおける、位相反転直後の最初のフレームの輝度変化量と、従来の液晶表示モジュールにおける、位相反転直後の最初のフレームの輝度変化量を示すグラフである。

なお、図 2 は、表示データが 8 ビットで、60 Hz 駆動の場合の輝度変化量を示すグラ 50

フであり、横軸が表示階調、縦軸が輝度変化（％）表す。

また、図2において、Aが、本実施例の液晶表示モジュールの輝度変化量を、Bが従来の液晶表示モジュールの輝度変化量を示しており、輝度変化量は、表示階調によって異なるが、従来の液晶表示モジュールでは、最大の輝度変化量が、2.5〔％〕であったものが、本実施例では、最大の輝度変化量が、0.53〔％〕となり、輝度変化を、最大78.8（＝（2.5－0.53）×100／2.5）〔％〕低減することが可能である。

【0015】

図3は、本実施例の液晶表示モジュールにおいて、入力された表示データと、階調補正表示データとの関係の一例を示すグラフである。

図3において、横軸は入力階調（％）で、縦軸は出力階調（％）であり、ともに、最大階調に対する比率で表現されている。例えば、最大階調が256階調であれば、入力階調（％）と出力階調（％）の100は、256階調を表し、また、入力階調（％）と出力階調（％）の25は64階調を、入力階調（％）と出力階調（％）の50は128を、入力階調（％）と出力階調（％）の75は192階調を表す。

さらに、図3のグラフにおいて、Aが位相反転時に出力される階調補正表示データであり、Bが通常時に出力される、入力された表示データである。

この図3から分かるように、階調補正表示データ（図3のA）は、入力される表示データ（図3のB）に対応する階調よりも、低い階調電圧に対応する表示データである。そして、入力される表示データと、階調補正表示データとの差は、中間階調の表示データの方が、高階調、あるいは低階調の表示データよりも大きいことが分かる。

【0016】

図4は、本実施例の液晶表示モジュールにおいて、白と黒の映像電圧に対するフレーム毎のある画素電圧と画素極性を模式的に表した図である。なお、図4においても、各画素に供給される映像電圧が、大きくなるほど高い輝度を示す、所謂、ノーマリ黒表示モード（Normally Black-displaying Mode）で動作することを前提としている。

各フレーム毎に白と黒を交互に表示する場合で、Nフレーム毎に位相反転駆動を行った場合、位相反転の切替えタイミングによって、画素極性が、{（－）→（－）}、あるいは、{（＋）→（＋）}と連続する場合がある。

本実施例では、図4に示すように、位相反転駆動法により、画素極性が、{（－）→（－）}、あるいは、{（＋）→（＋）}と連続する場合に、位相反転切替え後の第1フレームにおいて、図4のTに示すように、画素電圧が、通常の場合よりも低くされる。

これにより、前述したように、フリッカ（輝度上昇）を防止し、さらに、液晶に印加される実効的な直流電圧を低減することができる。

【0017】

〔実施例2〕

図5は、本発明の実施例2の液晶表示モジュールの表示制御回路4の概略構成を示すブロック図である。

前述の実施例では、表示制御回路4は、位相反転駆動法における位相反転直後の最初のフレームに、前述の（1）式の演算処理（減算処理）を施して、階調補正表示データを生成し、ソース・ドライバ3に出力するようにしている。

これに対して、本実施例では、EPROM11内に、入力される各階調毎の表示データに対応する階調補正表示データを格納しておき、位相反転信号の変化が検出された場合に、表示制御回路4が、スイッチ（SW1，SW2）などで信号経路を切り替え、入力された表示データに対応する階調補正表示データを、EPROM11から読出して、階調補正表示データを生成し、ソース・ドライバ3に出力するようにしたものである。

また、本実施例においても、位相反転信号の変化が無い場合は、表示制御回路4は、入力された表示データをそのままソース・ドライバ3に出力する。

なお、本実施例は、表示データのデータ値（即ち、表示階調）を変化させることにより画素に印加する映像電圧を調整するものであるため、表示階調数（表示データのビット数）によって、補正できるレベルが異なる。

10

20

30

40

50

前述の説明では、表示データが8ビットの256階調に場合について説明したが、表示データが10ビットの1024階調であれば、より細かい補正が行えるため、輝度の変化を更に低下させることが可能である。

【0018】

なお、TV製品等に使用される液晶表示モジュールにおいて、オーバードライブ機能を搭載しているものでは、オーバードライブの設定値を記憶させるため、EPROMが既に搭載されている。このため、このような場合には、表示制御装置内の論理回路の修正のみで、本実施例を実行することができるので、部品点数の増加なく、フリッカの対策を行うことが可能である。

また、前述の説明では、本発明を、交流化駆動方法として、対向電極（ITO2）の電圧が一定であるコモン対称法（例えば、ドット反転法）を採用する液晶表示モジュールに適用した実施例について説明したが、本発明は、これに限定されるものではなく、交流化駆動方法として、対向電極（ITO2）の電圧が、Hレベルの電圧とLレベルの電圧とに変動するコモン反転法（例えば、1ライン反転法）を採用する液晶表示モジュールに適用可能である。

さらに、本発明は、液晶表示パネルの方式に限定されるものではなく、IPS方式、VA方式、TN方式などの液晶表示パネルに適用可能である。

以上、本発明者によってなされた発明を、前記実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【図面の簡単な説明】

【0019】

【図1】本発明の実施例1の液晶表示モジュールの表示制御回路4の概略構成を示すブロック図である。

【図2】本発明の実施例1の液晶表示モジュールにおける、位相反転直後の最初のフレームの輝度変化量と、従来の液晶表示モジュールにおける、位相反転直後の最初のフレームの輝度変化量を示すグラフである。

【図3】本発明の実施例1の液晶表示モジュールにおいて、入力された表示データと、階調補正表示データとの関係の一例を示すグラフである。

【図4】本発明の実施例1の液晶表示モジュールにおいて、白と黒の映像電圧に対するフレーム毎のある画素電圧と画素極性を模式的に表した図である。

【図5】本発明の実施例2の液晶表示モジュールの表示制御回路4の概略構成を示すブロック図である。

【図6】従来の液晶表示モジュールの概略構成を示すブロック図である。

【図7】図6に示す液晶表示パネルの画素部の等価回路を示す図である。

【図8】従来の液晶表示モジュールにおいて、ゲート・ドライバ部から走査線に出力される電圧波形と、ソース・ドライバ部から出力される映像電圧の映像線上の電圧波形を示す図である。

【図9】従来の液晶表示モジュールにおいて、フレーム毎に、白と黒を交互に表示した場合の、ある画素における画素極性及び画素電圧レベルを簡易的に表した模式図である。

【図10】図9に示す交流化駆動方法において、ある一定周期（期間A，期間B）で画素極性の位相を反転した場合のフレーム毎の画素極性を表す。

【図11】位相反転駆動法において、フレーム毎に、白と黒を交互に表示した場合の、ある画素における画素極性及び画素電圧レベルを簡易的に表した模式図である。

【符号の説明】

【0020】

- 1 液晶表示パネル
- 2 ゲート・ドライバ部
- 3 ソース・ドライバ部
- 4 表示制御回路

5 電源回路

10 階調補正回路

11 EPROM (Erasable and Programmable Read Only Memory)

DR, DG, DB 映像線 (ドレイン線、ソース線)

G 走査線 (ゲート線)

ITO1 画素電極

ITO2 対向電極 (コモン電極)

TFT 薄膜トランジスタ

Clc 液晶容量

Cstg 保持容量

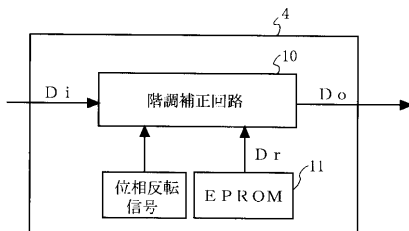
COM 共通信号線。

SW1, SW2 スイッチ

10

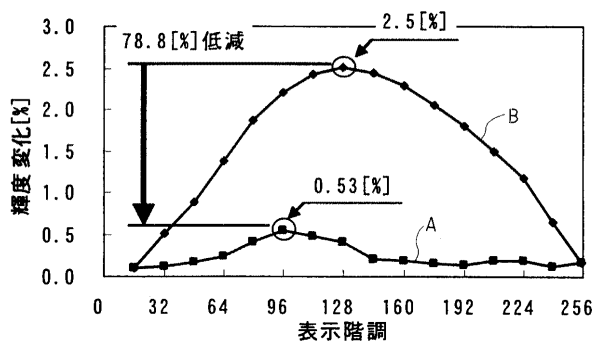
【図1】

図1



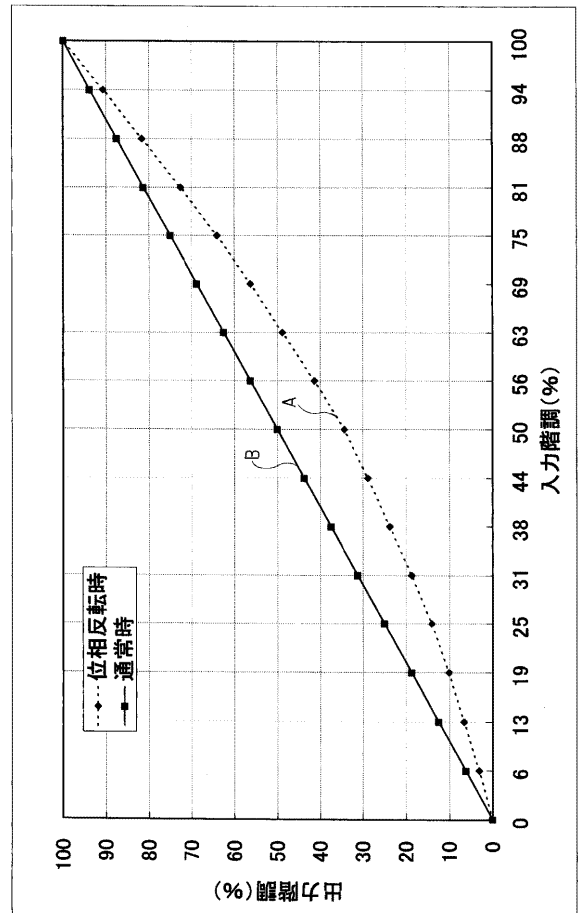
【図2】

図2



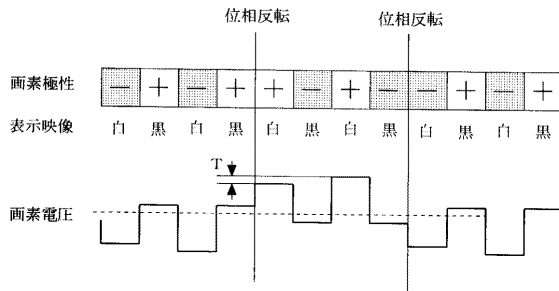
【図3】

図3



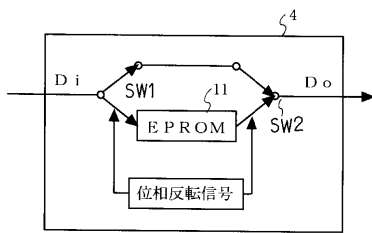
【図 4】

図 4



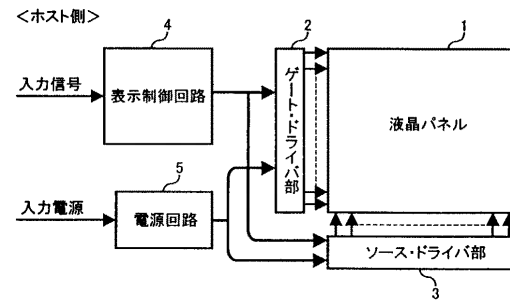
【図 5】

図 5



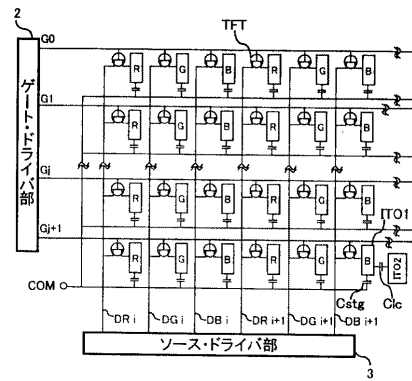
【図 6】

図 6



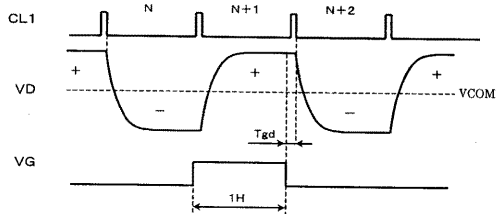
【図 7】

図 7



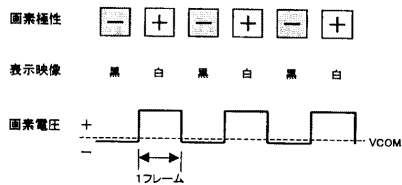
【図 8】

図 8



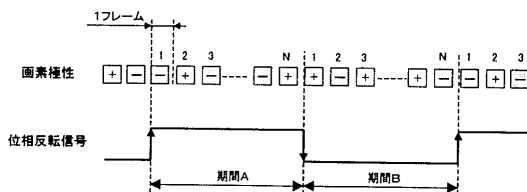
【図 9】

図 9



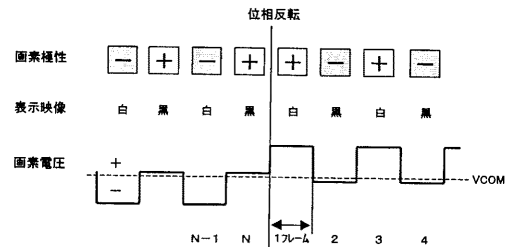
【図 10】

図 10



【図 11】

図 11



フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 9 G	3/20	6 1 1 E
G 0 2 F	1/133	5 2 5
G 0 2 F	1/133	5 7 5
G 0 2 F	1/133	5 5 0
G 0 9 G	3/20	6 4 1 P

专利名称(译)	液晶表示装置		
公开(公告)号	JP2007225861A	公开(公告)日	2007-09-06
申请号	JP2006046493	申请日	2006-02-23
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	金木豪		
发明人	金木 豪		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3614 G09G3/3648 G09G2320/0247 G09G2320/066		
FI分类号	G09G3/36 G09G3/20.621.B G09G3/20.631.V G09G3/20.624.C G09G3/20.631.K G09G3/20.611.E G02F1/133.525 G02F1/133.575 G02F1/133.550 G09G3/20.641.P		
F-TERM分类号	2H093/NA16 2H093/NA33 2H093/NA53 2H093/NA58 2H093/NC13 2H093/NC28 2H093/ND10 2H093/ND35 5C006/AA14 5C006/AC11 5C006/AC21 5C006/AF51 5C006/BB16 5C006/BC06 5C006/BC16 5C006/BF01 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD06 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 5C080/KK02 5C080/KK43 2H193/ZC15 2H193/ZD23 2H193/ZD29		
外部链接	Espacenet		

摘要(译)

要解决的问题：抑制由交替驱动方法引起的图像质量下降，并实现高质量的图像显示。当将具有高于施加到对电极的反电压的电位的图像电压施加到像素电极时，每个像素包括像素电极和对电极，并且当具有比施加到对电极的对电极的电位低的电位的视频电压以负极性驱动状态施加到像素电极时，驱动电路设置每个像素的驱动状态，对于每 m ($m \geq 1$) 帧，从正驱动状态到负驱动状态或从负驱动状态到正驱动状态，并且驱动电路反转每个像素的驱动状态的相位，其中驱动电路在相位反转之后的第一帧中输出与输入显示数据不同的灰度校正显示数据。点域1

