

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-361758

(P2004-361758A)

(43) 公開日 平成16年12月24日(2004.12.24)

(51) Int.Cl.⁷

G09F 9/30
G02F 1/133
G09F 9/35
G09G 3/20
G09G 3/36

F I

G09F 9/30 338
G02F 1/133 520
G02F 1/133 550
G09F 9/35
G09G 3/20 612E

テーマコード(参考)

2H093
5C006
5C080
5C094

審査請求 未請求 請求項の数 8 O L (全 12 頁) 最終頁に続く

(21) 出願番号 特願2003-161452(P2003-161452)

(22) 出願日 平成15年6月6日(2003.6.6)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(74) 代理人 100086298

弁理士 船橋 國則

(72) 発明者 仲島 義晴

東京都品川区北品川6丁目7番35号 ソニー株式会社内

(72) 発明者 木田 芳利

東京都品川区北品川6丁目7番35号 ソニー株式会社内

Fターム(参考) 2H093 NA16 NC02 NC18 NC34 NC35
NC48 NC49 NC71 ND35 ND42
ND60 NE01 NE07 NG01

最終頁に続く

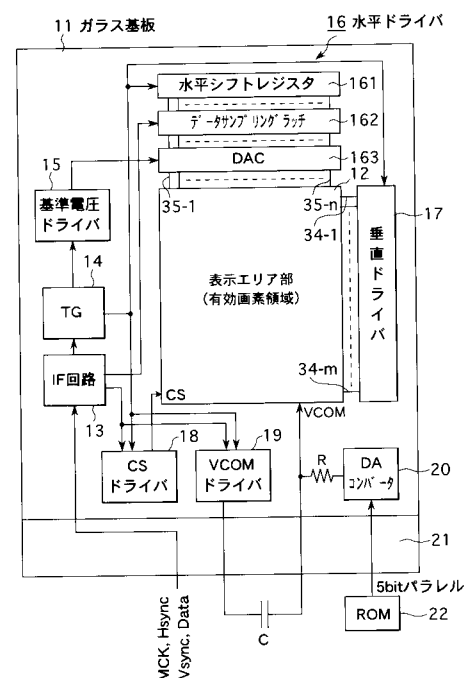
(54) 【発明の名称】 液晶表示装置および携帯端末

(57) 【要約】

【課題】 VCOM電位のDC電位を設定するのに可変抵抗器を用いると、可変抵抗器の大きさが大きいため液晶表示装置の小型化の妨げとなる。

【解決手段】 VCOM電位(対向電極電圧)のDC電位を設定(調整)する手段として、従来の可変抵抗器に代えてDAコンバータ20を用い、これを表示エリア部12と同一のガラス基板11上に同一プロセスを用いて形成することにより、液晶表示装置の小型化を図る。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

液晶セルを含む画素が行列状に 2 次元配置されてなる表示エリア部と、
前記表示エリア部と同一基板上に同一プロセスを用いて形成され、前記液晶セルの対向電極に対して与えられる対向電極電圧の直流電位を、基板外部から与えられるデジタルデータに基づいて調整する D A コンバータと
を備えたことを特徴とする液晶表示装置。

【請求項 2】

前記 D A コンバータは、電圧値が異なる複数の基準電圧を発生する基準電圧発生回路を有し、前記複数の基準電圧の中から前記デジタルデータに対応した電圧値の基準電圧を選択して前記直流電位とする
ことを特徴とする請求項 1 記載の液晶表示装置。 10

【請求項 3】

前記基準電圧発生回路は、2 つの基準電位間に複数の抵抗が直列に接続されてなり、前記複数の抵抗の各々の間に前記複数の基準電圧を抵抗分割によって発生する抵抗分割回路からなる
ことを特徴とする請求項 2 記載の液晶表示装置。

【請求項 4】

前記 D A コンバータは、特定の設定を行ったときに当該 D A コンバータの出力がハイインピーダンスの状態になる
ことを特徴とする請求項 1 記載の液晶表示装置。 20

【請求項 5】

画面表示部として、
液晶セルを含む画素が行列状に 2 次元配置されてなる表示エリア部と、
前記表示エリア部と同一基板上に同一プロセスを用いて形成され、前記液晶セルの対向電極に対して与えられる対向電極電圧の直流電位を、基板外部から与えられるデジタルデータに基づいて調整する D A コンバータとを備えた液晶表示装置を用いた
ことを特徴とする携帯端末。

【請求項 6】

前記 D A コンバータは、電圧値が異なる複数の基準電圧を発生する基準電圧発生回路を有し、前記複数の基準電圧の中から前記デジタルデータに対応した電圧値の基準電圧を選択して前記直流電位とする
ことを特徴とする請求項 5 記載の携帯端末。 30

【請求項 7】

前記基準電圧発生回路は、2 つの基準電位間に複数の抵抗が直列に接続されてなり、前記複数の抵抗の各々の間に前記複数の基準電圧を抵抗分割によって発生する抵抗分割回路からなる
ことを特徴とする請求項 6 記載の携帯端末。

【請求項 8】

前記 D A コンバータは、特定の設定を行ったときに当該 D A コンバータの出力がハイインピーダンスの状態になる
ことを特徴とする請求項 5 記載の携帯端末。 40

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置および携帯端末に関し、特に液晶セルの対向電極に対して各画素共通に与える対向電極電圧を発生する回路を有する液晶表示装置および当該液晶表示装置を画面表示部として用いた携帯端末に関する。

【0002】

【従来の技術】

近年、携帯電話機やPDA（Personal Digital Assistants；携帯情報端末）などの携帯端末の普及がめざましい。これら携帯端末の急速な普及の要因の一つとして、その画面表示部として搭載されている液晶表示装置が挙げられる。その理由は、液晶表示装置が原理的に駆動するための電力を要しない特性を持ち、低消費電力の表示デバイスであるためである。

【0003】

ところで、液晶表示装置においては、液晶に同極性の直流電圧が印加され続けることによって液晶の比抵抗（物質固有の抵抗値）などが劣化するのを防ぐために、各画素に書き込む表示信号の極性を1H（1Hは1水平期間）あるいは1F（1Fは1フィールド期間）の周期で反転させる駆動法が採られている。また、液晶セルの対向電極に各画素共通に与える対向電極電圧VCOMを1Hあるいは1Fの周期で反転させる駆動法を併用することにより、水平駆動回路の低電圧化を図っている。 10

【0004】

この液晶表示装置において、水平駆動回路から信号線を通して各画素ごとに表示信号を書き込むことになるが、各画素ごとに画素トランジスタを通して液晶セルの画素電極に表示信号を書き込む際に、寄生容量などに起因して画素トランジスタで電圧降下が生じるため、対向電極電圧VCOMとして、その電圧降下分だけDCシフトした（オフセットを与えた）交流電圧を用いることになる。なお、対向電極電圧VCOMとして、交流電圧でなく直流電圧を用いる場合もある。

【0005】

このように、対向電極電圧VCOMをDCシフトする、即ち対向電極電圧VCOMのDCレベルを調整するために、従来は、画素が行列状に2次元配置されてなる表示エリア部を搭載するガラス基板の外部に可変抵抗器を設け、この可変抵抗器によって対向電極電圧VCOMのDCレベルを表示パネルごとに調整するようにしていた（例えば、特許文献1参照）。 20

【0006】

【特許文献1】

特開2002-174823号公報（特に、段落0030および図7（B））

【0007】

【発明が解決しようとする課題】

しかしながら、上述した従来例に係る液晶表示装置のように、対向電極電圧VCOMのDCレベルを調整するために、可変抵抗器を外付け部品として設けた構成を採ると、可変抵抗器の大きさが大きいために液晶表示装置が大型化し、当該液晶表示装置を例えば携帯電話機等の小型携帯端末に搭載する場合に端末本体の小型化の妨げとなり、また可変抵抗器による調整では信頼性に欠けるという課題がある。 30

【0008】

本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、装置本体の小型化を実現できるとともに、信頼性の向上を可能にした液晶表示装置およびこれを画面表示部として用いた携帯端末を提供することにある。

【0009】

【課題を解決するための手段】

本発明による液晶表示装置は、液晶セルを含む画素が行列状に2次元配置されてなる表示エリア部と、前記表示エリア部と同一基板上に同一プロセスを用いて形成され、前記液晶セルの対向電極に対して与えられる対向電極電圧の直流電位を、基板外部から与えられるデジタルデータに基づいて調整するDAコンバータとを備えた構成となっている。この液晶表示装置は、携帯電話機やPDAに代表される携帯端末において、その画面表示部として用いられる。 40

【0010】

上記構成の液晶表示装置またはこれを画面表示部として用いた携帯端末において、対向電極電圧の直流電位を調整する手段として、従来の可変抵抗器に代えてDAコンバータを用 50

い、これを表示エリア部と同一基板上に同一プロセスを用いて形成することで、大きな外付け部品（可変抵抗器）の削減に伴って装置の小型化を図ることができるとともに、製造プロセスの簡略化に伴う低コスト化、さらには集積化に伴う装置の薄型化、コンパクト化を図ることができる。また、直流電位の調整に関しては、可変抵抗器の場合に比べて信頼性を向上できる。

【0011】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0012】

図1は、本発明の一実施形態に係る液晶表示装置の構成例を示すブロック図である。図1 10
において、透明絶縁基板、例えばガラス基板11上には、画素が行列状に2次元配置されてなる表示エリア部（画素部）12が形成されている。ガラス基板11は、もう一枚のガラス基板と所定の間隙を持って対向配置され、当該基板との間に液晶材料を封止することによって表示パネル（LCDパネル）を構成している。

【0013】

表示エリア部12における各画素の構成の一例を図2に示す。同図において、2次元配置された画素30の各々は、画素トランジスタであるTFT（Thin Film Transistor；薄膜トランジスタ）31と、このTFT31のドレイン電極に画素電極が接続された液晶セル32と、TFT31のドレイン電極に一方の電極が接続された保持容量33とを有する構成となっている。ここで、液晶セル32は、画素電極とこれに対向 20
して形成される対向電極との間で発生する液晶容量を意味する。

【0014】

この画素構造において、TFT31はゲート電極がゲート線（走査線）34に接続され、ソース電極がデータ線（信号線）35に接続されている。液晶セル32は対向電極がVCOM線36に対して各画素共通に接続されている。そして、液晶セル32の対向電極には、VCOM線36を介してコモン電圧（対向電極電圧）VCOM（VCOM電位）が各画素共通に与えられる。保持容量33は他方の電極がCS線37に対して各画素共通に接続されている。

【0015】

ここで、IH反転駆動または1F反転駆動を行う場合は、各画素に書き込まれる表示信号 30
は、VCOM電位を基準として極性反転を行うことになる。また、VCOM電位の極性を1H周期または1F周期で反転させるVCOM反転駆動をIH反転駆動または1F反転駆動と併用する場合は、CS線37に与えられるCS電位の極性もVCOM電位に同期して反転する。ただし、本実施形態に係る液晶表示装置は、VCOM反転駆動に限られるものではない。

【0016】

再び図1において、表示エリア部12と同じガラス基板11上には、例えば、表示エリア部12の左側にインターフェース（IF）回路13、タイミングジェネレータ（TG）14および基準電圧ドライバ15が、表示エリア部12の上側に水平ドライバ16が、表示エリア部12の右側に垂直ドライバ17が、表示エリア部12の下側にCSドライバ18 40
、VCOMドライバ19およびDAコンバータ20がそれぞれ搭載されている。これらの回路は、表示エリア部12の画素トランジスタと共に、低温ポリシリコンあるいはCG（Continuous Grain；連続粒界結晶）シリコンを用いて作製される。

【0017】

上記構成のアクティブマトリクス型液晶表示装置において、ガラス基板11に対して、低電圧振幅（例えば、3.3V振幅）のマスタークロックMCK、水平同期パルスHsync、垂直同期パルスVsyncおよびR（赤）G（緑）B（青）パラレル入力の表示データDataがフレキシブル基板21を介して外部から入力され、インターフェース回路13において高電圧振幅（例えば、6.5V）にレベルシフト（レベル変換）される。

【0018】

インターフェース回路13でレベルシフトされたマスタークロックMCK、水平同期パルスHsyncおよび垂直同期パルスVsyncは、タイミングジェネレータ14に供給される。タイミングジェネレータ14は、マスタークロックMCK、水平同期パルスHsyncおよび垂直同期パルスVsyncに基づいて基準電圧ドライバ15、水平ドライバ16および垂直ドライバ17の駆動に必要な各種のタイミングパルスを生成する。インターフェース回路13でレベルシフトされた表示データDataは水平ドライバ16に供給される。

【0019】

水平ドライバ16は、例えば、水平シフトレジスタ161、データサンプリングラッチ回路162およびDA（デジタル→アナログ）コンバータ（DAC）163を少なくとも有する構成となっている。水平シフトレジスタ161は、タイミングジェネレータ14から供給される水平スタートパルスHSTに応答してシフト動作を開始し、同じくタイミングジェネレータ14から供給される水平クロックパルスHCKに同期して1水平期間に順次転送していくサンプリングパルスを生成する。

10

【0020】

データサンプリングラッチ回路162は、水平シフトレジスタ161で生成されたサンプリングパルスに同期して、インターフェース回路13から出力される表示データDataを1水平期間で順次サンプリングしてラッチする。このラッチされた1ライン分のデジタルデータはさらに、水平ブランキング期間にラインメモリ（図示せず）に移される。そして、この1ライン分のデジタルデータは、DAコンバータ163でアナログ表示信号に変換される。

20

【0021】

DAコンバータ163は、例えば、基準電圧ドライバ15から与えられる階調数分の基準電圧の中から、デジタルデータに対応した基準電圧を選択してアナログ表示信号として出力する基準電圧選択型DAコンバータの構成となっている。DAコンバータ163から出力される1ライン分のアナログ表示信号Sigは、表示エリア部12の水平方向画素数nに対応して配線されたデータ線35-1～35-nに出力される。

【0022】

垂直ドライバ17は、垂直シフトレジスタおよびゲートバッファによって構成される。この垂直ドライバ17において、垂直シフトレジスタは、タイミングジェネレータ14から供給される垂直スタートパルスVSTに応答してシフト動作を開始し、同じくタイミングジェネレータ14から供給される垂直クロックパルスVCKに同期して1垂直期間に順次転送していく走査パルスを生成する。この生成された走査パルスは、表示エリア部12の垂直方向画素数mに対応して配線されたゲート線34-1～34-mにゲートバッファを通して順次出力される。

30

【0023】

この垂直ドライバ17による垂直走査により、走査パルスがゲート線34-1～34-mに順次出力されると、表示エリア部12の各画素が行（ライン）単位で順に選択される。そして、この選択された1ライン分の画素に対して、DAコンバータ163から出力される1ライン分のアナログ表示信号Sigがデータ線35-1～35-nを経由して一斉に書き込まれる。このライン単位の書き込み動作が繰り返されることにより、1画面分の画表示が行われる。

40

【0024】

CSドライバ18は、先述したCS電位を生成し、図2のCS線37を介して保持容量33の他方の電極に対して各画素共通に与える。ここで、表示信号の振幅を例えば0-3.3Vとすると、VCOM反転駆動を採用する場合には、CS電位は低レベルを0V（グランドレベル）、高レベルを3.3Vとして交流反転を繰り返すことになる。

【0025】

VCOMドライバ19は、先述したVCOM電位を生成する。VCOMドライバ19から出力されるVCOM電位は、フレキシブル基板21を介して一度ガラス基板11外に出力

50

される。この基板外に出力されたVCOM電位は、ガラス基板11の外部に設けられたカップリング用の外付けコンデンサCを経由した後、フレキシブル基板21を介して再びガラス基板11内に取り込まれ、図2のVCOM線36を介して液晶セル32の対向電極に対して各画素共通に与えられる。

【0026】

ここで、VCOM電位としては、CS電位とほぼ同じ振幅の交流電圧が用いられる。ただし、実際には、図2において、データ線54からTFT51を通して液晶セル32の画素電極に信号を書き込む際に、寄生容量などに起因してTFT31で電圧降下が生じることから、VCOM電位としては、その電圧降下分だけ低レベル側にDCシフト（オフセット）した交流電圧を用いる必要がある。このVCOM電位のDCシフト、即ちDC電位の調整をDAコンバータ20が担うことになる。

【0027】

DAコンバータ20は、その出力端が抵抗Rを介して外付けコンデンサCの出力側および表示エリア部12のVCOM線36（図2参照）に接続されており、コンデンサCを通してガラス基板11内に入力されたVCOM電位のDC電位を調整（DCシフト）する。具体的には、ガラス基板11の外部に設けられた記憶手段であるROM22には、表示パネル固有の電圧降下分に対応したデジタルデータがあらかじめ記憶されており、このデジタルデータに基づいてVCOM電位のDC電位を調整する。

【0028】

ここで、抵抗RおよびコンデンサCは微分回路を構成することになる。このとき、この微分回路の作用によってVCOM電位のパルス波形が崩れない（変動しない）ようにするためには、抵抗Rの抵抗値およびコンデンサCの容量値で決まる微分回路の時定数が、VCOM電位の反転周期よりも十分に大きくなるように設定する必要がある。このような理由から、抵抗Rとしては比較的大きな抵抗値のものが用いられることになる。

【0029】

図3は、DAコンバータ20の構成の一例を示す回路図である。図3から明らかなように、本例に係るDAコンバータ20は、基準電圧発生回路41、スイッチ回路42、レベルシフト（LS）回路43およびデコーダ44を有する基準電圧選択型の回路構成となっている。このDAコンバータ20には、基板外部のROM22から例えば5ビットの平行データVC5～VC1が与えられる。ただし、平行データのビット数は5ビットに限られるものではない。

【0030】

基準電圧発生回路41は、第1の基準電位VAと第2の基準電位VBとの間に5ビットの平行データVC5～VC1に対応した数、即ち32個の抵抗R1～R32がスイッチSW0を介して直列に接続され、これら抵抗R1～R32の各々の間の分圧点P1～P31に31個の基準電圧VCOMDC1～VCOMDC31を抵抗分割によって発生する抵抗分割回路からなる構成となっている。スイッチSW0は、例えばPchMOSスイッチによって構成されている。

【0031】

スイッチ回路42は、基準電圧発生回路41の分圧点P1～P31に各一端が接続され、各他端が共通に接続されて当該スイッチ回路42の出力端となる31個のスイッチSW1～SW31によって構成されている。スイッチSW1～SW31は、例えばCMOSスイッチによって構成されている。レベルシフト回路43は、低電圧振幅（例えば、3.3V振幅）の平行データVC5～VC1を高電圧振幅（例えば、6.5V）にレベルシフトする。

【0032】

デコーダ44は、レベルシフト回路43でレベルシフトされた平行データVC5～VC1をデコードし、そのデコード結果に応じてスイッチSW1～SW31の中の一つを選択的にオン（閉）させることにより、31個の基準電圧VCOMDC1～VCOMDC31の中から平行データVC5～VC1に対応した基準電圧を選択する。デコーダ44

はまた、パラレルデータVC5～VC1が全てLレベル（論理“0”）のときに、通常はオン状態にあるスイッチSW0をオフ（開）させることにより、本DAコンバータ20の出力をハイインピーダンスの状態にする。

【0033】

図4に、パラレルデータVC5～VC1、基準電圧VCOMDC1～VCOMDC31および実際の出力電圧の対応関係を示す。ここでは、VCOMドライバ19から出力されるVCOM電位の振幅をVDDとし、パラレルデータVC5、VC4、VC3、VC2、VC1がL、L、H、L、Lのときに基準電圧VCOMDC4を選択し、当該基準電圧VCOMDC4がVDD/2になるように設定されている。

【0034】

この出力電圧VDD/2は、VCOM電位の振幅の中心レベルに相当する。したがって、基準電圧VCOMDC4を選択したときはDCレベルのシフトを行わないことを意味する。そして、出力電圧VDD/2を中心に、基準電圧VCOMDC1～VCOMDC31が例えば0.025[V]ステップで変化するように設定されている。なお、先述したように、パラレルデータVC5～VC1が全てLレベルのときは、スイッチSW0がオフすることにより、基準電圧VCOMDC1～VCOMDC31の選択が行われず、DAコンバータ20の出力はハイインピーダンス（Hi-Z）の状態になる。

【0035】

上記構成のDAコンバータ20を、水平ドライバ16や垂直ドライバ17等の周辺駆動回路と共に、表示エリア部12と同じガラス基板11に集積する場合には、表示エリア部12の各画素トランジスタとして薄膜トランジスタを用いていることから、スイッチ回路42、レベルシフト回路43およびデコーダ44を構成するトランジスタとしても薄膜トランジスタを用いるようにすれば良い。そして、薄膜トランジスタについては、近年の性能向上や低消費電力化に伴って集積化が容易になっていることから、DAコンバータ20を表示エリア部12と同じガラス基板11上に同一プロセスを用いて形成することにより、製造プロセスの簡略化に伴う低コスト化、さらには集積化に伴う装置の薄型化、コンパクト化を図ることができる。

【0036】

上述したように、本実施形態に係るアクティブマトリクス型液晶表示装置においては、表示エリア部12と同一基板（ガラス基板11）上に、水平ドライバ16および垂直ドライバ17に加えて、インターフェース回路13、タイミングジェネレータ14、基準電圧ドライバ15、CSドライバ18、VCOMドライバ19およびDAコンバータ20などの周辺の駆動回路を搭載したことにより、全駆動回路一体型の表示パネル（LCDパネル）を構成でき、外部に別の基板やIC、トランジスタ回路を設ける必要がないため、システム全体の小型化および低コスト化が可能になる。

【0037】

特に、VCOM電位（対向電極電圧）のDC電位を調整する手段として、従来の可変抵抗器に代えてDAコンバータ20を用い、これを表示エリア部12と同一のガラス基板11上に同一プロセスを用いて形成するようにしたことにより、大きな外付け部品（可変抵抗器）の削減に伴って装置の小型化を図ることができるとともに、製造プロセスの簡略化に伴う低コスト化、さらには集積化に伴う装置の薄型化、コンパクト化を図ることができる。

【0038】

また、DAコンバータ20として基準電圧選択型のものを用いることにより、基準電圧選択型DAコンバータは出力電位の絶対値のばらつきに強く、特に特性ばらつきの大きな薄膜トランジスタを用いて形成する場合に効果的であるため、VCOM電位のDC電位の調整に関して、可変抵抗器を用いる場合に比べて信頼性を向上できる。

【0039】

さらに、基準電圧発生回路41として抵抗分割回路を用いることにより、当該抵抗分割回路の各抵抗R1～R31の抵抗値を十分大きく設定すれば、図1において、DAコンバー

10

20

30

40

50

タ 20 の出力側に挿入されている抵抗値の比較的大きな抵抗 R を省略することができるため、ガラス基板 11 上の周辺駆動回路全体の構成を簡略化し、表示パネルの狭額縁化（表示エリア部 12 の周辺領域の縮小化）を図る上で都合が良い。因みに、抵抗 R1 ～ R31 の各抵抗値は、それらのトータルの抵抗値が抵抗 R の抵抗値に近い値になるように設定されることになる。

【0040】

なお、本実施形態に係る液晶表示装置、即ち LCD モジュールを組み込むセット側に VCOM 電位の DC 電位を調整するためデジタルデータをあらかじめ記憶した ROM 22 を持たない場合もあり得る。このような液晶表示システムに適用する場合にも、VCOM 電位の DC 電位を調整しなければ良好な表示画像を得ることができないため、当然のことながら、VCOM 電位の DC 電位を調整する手段が必要となる。 10

【0041】

そこで、本実施形態に係る液晶表示装置では、ROM 22 を持たない液晶表示システムに適用する場合にも、従来と同様に、可変抵抗器などの外付け回路を用いて VCOM 電位の DC 電位の調整を行うことができるように工夫を凝らしている。具体的には、当該調整を外付け回路を用いて行うために特定の設定を行う、具体的にはデコーダ 44 に入力するパラレルデータ VC5 ～ VC1 を全て L レベルにすることにより、スイッチ SW0 がオフ状態となり、その結果、DA コンバータ 20 の出力がハイインピーダンス状態になるため、コンデンサ C の出力側に VCOM 電位の DC 電位調整のための外付け回路を接続することが可能になる。 20

【0042】

このような構成を採る場合には、当然のことながら、コンデンサ C の出力側に VCOM 電位の DC 電位調整のための外付け回路を接続する端子をあらかじめ設けておく必要がある。また、デコーダ 44 に入力するパラレルデータ VC5 ～ VC1 を全て L レベルにするには、パラレルデータ VC5 ～ VC1 を基板内部に取り込むための端子を例えばグランドに接続（接地）することによって容易に実現できる。

【0043】

なお、上記実施形態では、VCOM 電位の DC 電位調整のために基板外部に設けた ROM 22 に表示パネル固有のデジタルデータを格納し、このデジタルデータに基づいて VCOM 電位の DC 電位を調整するとしたが、図 5 に示すように、システム全体の制御を司る CPU 本液晶表示装置（表示パネル）との間に介在するインターフェース IC52 上に DC 電位調整のためのデジタルデータを格納する RAM 53 を設ける一方、CPU 51 に接続された ROM 54 に表示パネル固有のデジタルデータを格納する構成を採ることも可能である。 30

【0044】

この構成を採った場合、CPU 51 は、ROM 54 に格納されている表示パネル固有のデジタルデータに基づく設定信号をインターフェース IC52 に渡す。すると、インターフェース IC52 は、CPU 51 から渡された設定信号をデコードして RAM 53 に格納し、この RAM 53 に格納したデジタルデータをガラス基板 11 上の DA コンバータ 20 に与える。これにより、CPU 51 に接続された ROM 54 に格納されている設定値に対応した DC 電位にシフトされた最適 VCOM 電位を表示エリア部 12 の各画素の対向電極に与えることができる。 40

【0045】

[適用例]

図 6 は、本発明が適用される携帯端末、例えば携帯電話機の構成の概略を示す外観図である。

【0046】

本例に係る携帯電話機は、装置筐体 61 の前面側に、スピーカ部 62、画面表示部 63、操作部 64 およびマイク部 65 が上部側から順に配置された構成となっている。かかる構成の携帯電話機において、画面表示部 63 には液晶表示装置が用いられ、この液晶表示装 50

置として、先述した実施形態に係る液晶表示装置が用いられる。

【0047】

このように、携帯電話機やPDAに代表される携帯端末において、先述した実施形態に係る液晶表示装置を画面表示部63として用いることにより、当該液晶表示装置は、VCOM電位のDC電位を調整する手段として、従来の可変抵抗器に代えてDAコンバータを用い、これを表示エリア部と同一基板上に同一プロセスを用いて形成することで、装置の小型化、製造プロセスの簡略化に伴う低コスト化、さらには集積化に伴う装置の薄型化、コンパクト化を図ることができるため、携帯端末の小型化、低コスト化、さらには薄型化、コンパクト化に大きく寄与できる。

【0048】

【発明の効果】

以上説明したように、本発明によれば、対向電極電圧のDC電位を調整する手段として、従来の可変抵抗器に代えてDAコンバータを用い、これを表示エリア部と同一基板上に同一プロセスを用いて形成することにより、大きな外付け部品の削減に伴って装置の小型化を図ることができるとともに、製造プロセスの簡略化に伴う低コスト化、さらには集積化に伴う装置の薄型化、コンパクト化を図ることができ、また可変抵抗器の場合に比べて信頼性を向上できる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係る液晶表示装置の構成例を示すブロック図である。

【図2】表示エリア部の画素回路の構成例を示す回路図である。

【図3】基準電圧選択型DAコンバータの構成の一例を示す回路図である。

【図4】パラレルデータVC5～VC1、基準電圧VCOMDC1～VCOMDC31および実際の出力電圧の対応関係を示す図である。

【図5】本発明の変形例に係る液晶表示装置の構成例を示すブロック図である。

【図6】本発明が適用される携帯電話機の構成の概略を示す外観図である。

【符号の説明】

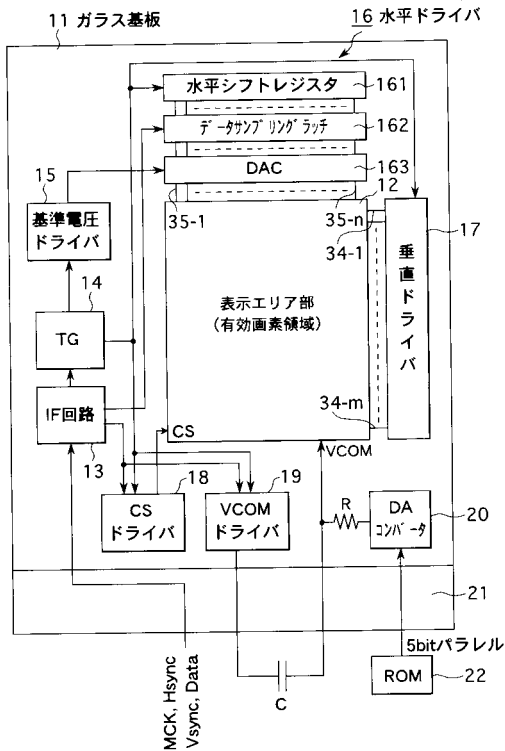
11…ガラス基板、12…表示エリア部、16…水平ドライバ、17…垂直ドライバ、19…VCOMドライバ、20…DAコンバータ、30…画素、31…TFT（画素トランジスタ）、32…液晶セル、33…保持容量、36…VCOM線、41…基準電圧発生回路、42…スイッチ回路、43…レベルシフト回路、44…デコーダ

10

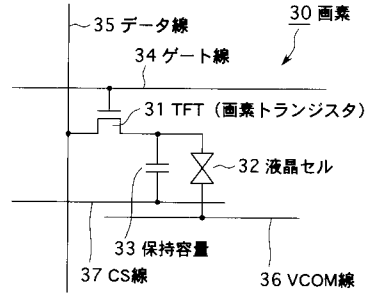
20

30

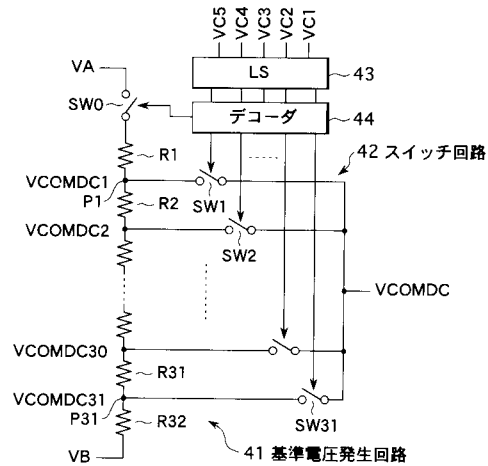
【図 1】



【図 2】



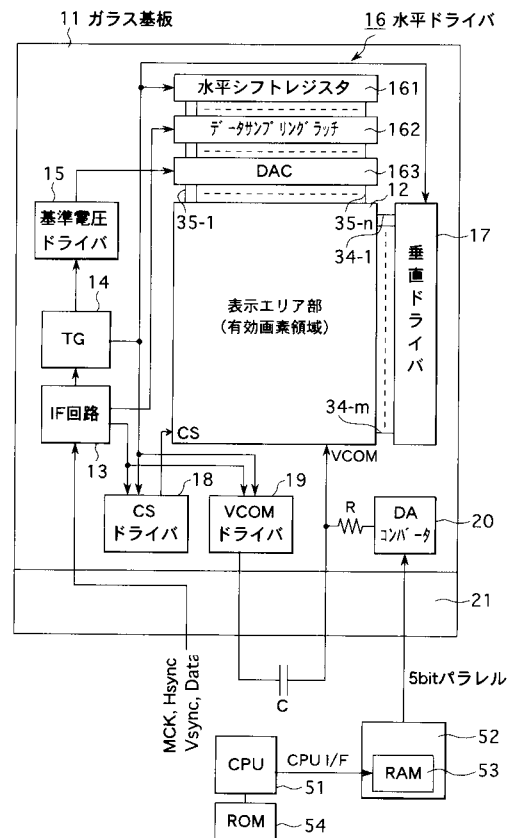
【図 3】



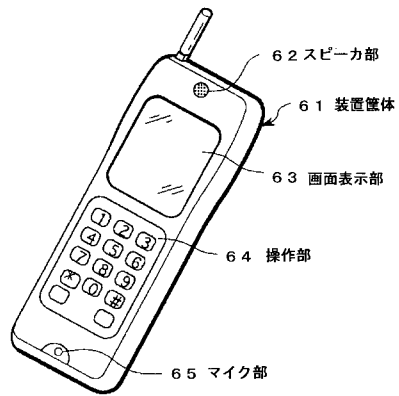
【図 4】

VC5	VC4	VC3	VC2	VC1	selectライン	出力電圧[V]
L	L	L	L	L	無し	HI-Z
L	L	L	L	H	VCOMDC1	$VDD/2+0.075$
L	L	L	H	L	VCOMDC2	$VDD/2+0.05$
L	L	L	H	H	VCOMDC3	$VDD/2+0.025$
L	L	H	L	L	VCOMDC4	$VDD/2$
L	L	H	L	H	VCOMDC5	$VDD/2-0.025$
L	L	H	H	L	VCOMDC6	$VDD/2-0.05$
L	L	H	H	H	VCOMDC7	$VDD/2-0.075$
L	H	L	L	L	VCOMDC8	$VDD/2-0.1$
L	H	L	L	H	VCOMDC9	$VDD/2-0.125$
L	H	L	H	L	VCOMDC10	$VDD/2-0.15$
L	H	L	H	H	VCOMDC11	$VDD/2-0.175$
L	H	H	L	L	VCOMDC12	$VDD/2-0.2$
L	H	H	L	H	VCOMDC13	$VDD/2-0.225$
L	H	H	H	L	VCOMDC14	$VDD/2-0.25$
L	H	H	H	H	VCOMDC15	$VDD/2-0.275$
H	L	L	L	L	VCOMDC16	$VDD/2-0.3$
H	L	L	L	H	VCOMDC17	$VDD/2-0.325$
H	L	L	H	L	VCOMDC18	$VDD/2-0.35$
H	L	L	H	H	VCOMDC19	$VDD/2-0.375$
H	L	H	L	L	VCOMDC20	$VDD/2-0.4$
H	L	H	L	H	VCOMDC21	$VDD/2-0.425$
H	L	H	H	L	VCOMDC22	$VDD/2-0.45$
H	L	H	H	H	VCOMDC23	$VDD/2-0.475$
H	H	L	L	L	VCOMDC24	$VDD/2-0.5$
H	H	L	L	H	VCOMDC25	$VDD/2-0.525$
H	H	L	H	L	VCOMDC26	$VDD/2-0.55$
H	H	L	H	H	VCOMDC27	$VDD/2-0.575$
H	H	H	L	L	VCOMDC28	$VDD/2-0.6$
H	H	H	L	H	VCOMDC29	$VDD/2-0.625$
H	H	H	H	L	VCOMDC30	$VDD/2-0.65$
H	H	H	H	H	VCOMDC31	$VDD/2-0.675$

【図 5】



【図 6】



フロントページの続き(51)Int.Cl.⁷

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 4 C
G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/20	6 8 0 T
G 0 9 G	3/36	

F ターム(参考)	5C006	AC25	AC26	AF51	AF52	AF82	BB16	BC06	BC12	BC20	BF08
		BF42	BF43	FA41	FA51						
	5C080	AA10	BB05	CC03	DD22	DD27	EE29	FF07	FF11	JJ02	KK07
		KK47									
	5C094	AA07	AA15	AA31	AA43	AA44	AA56	BA03	BA43	CA19	DA09
		DA13	DB01	DB02	EA04	EA07	HA10				

专利名称(译)	<无法获取翻译>		
公开(公告)号	JP2004361758A5	公开(公告)日	2005-08-11
申请号	JP2003161452	申请日	2003-06-06
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	仲島義晴 木田芳利		
发明人	仲島 義晴 木田 芳利		
IPC分类号	G02F1/133 G09F9/30 G09F9/35 G09G3/20 G09G3/36		
CPC分类号	G09G3/3655 G09G3/3614 G09G2300/0408 G09G2300/0876 G09G2310/06 G09G2320/0204 G09G2320/06		
FI分类号	G09F9/30.338 G02F1/133.520 G02F1/133.550 G09F9/35 G09G3/20.612.E G09G3/20.624.C G09G3/ /20.680.G G09G3/20.680.T G09G3/36		
F-TERM分类号	2H093/NA16 2H093/NC02 2H093/NC18 2H093/NC34 2H093/NC35 2H093/NC48 2H093/NC49 2H093/ /NC71 2H093/ND35 2H093/ND42 2H093/ND60 2H093/NE01 2H093/NE07 2H093/NG01 5C006/AC25 5C006/AC26 5C006/AF51 5C006/AF52 5C006/AF82 5C006/BB16 5C006/BC06 5C006/BC12 5C006/ /BC20 5C006/BF08 5C006/BF42 5C006/BF43 5C006/FA41 5C006/FA51 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD22 5C080/DD27 5C080/EE29 5C080/FF07 5C080/FF11 5C080/JJ02 5C080/ /KK07 5C080/KK47 5C094/AA07 5C094/AA15 5C094/AA31 5C094/AA43 5C094/AA44 5C094/AA56 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA09 5C094/DA13 5C094/DB01 5C094/DB02 5C094/ /EA04 5C094/EA07 5C094/HA10 2H193/ZA04 2H193/ZF02 2H193/ZF44 2H193/ZF59 2H193/ZP01		
代理人(译)	船桥 国则		
其他公开文献	JP2004361758A JP4082282B2		

摘要(译)

解决的问题：由于可变电阻器的尺寸较大，当使用可变电阻器来设置VCOM电势的DC电势时，为了防止液晶显示装置的小型化。

SOLUTION：作为设置（调整）VCOM电位（反电极电压）的DC电位的一种方法，DA转换器20代替了传统的可变电阻器，它位于与显示区域部分12相同的玻璃基板11上。通过使用与上述相同的工艺，可以使液晶显示装置小型化。[选型图]图1