

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-133124

(P2004-133124A)

(43) 公開日 平成16年4月30日(2004.4.30)

(51) Int.Cl. ⁷ G09G 3/36 G02F 1/133 G09G 3/20	F I G O 9 G 3/36 G O 2 F 1/133 5 4 5 G O 2 F 1/133 5 7 0 G O 2 F 1/133 5 8 0 G O 9 G 3/20 6 1 2 R	テーマコード (参考) 2 H O 9 3 5 C O O 6 5 C O 8 0
審査請求 未請求 請求項の数 4 O L (全 8 頁) 最終頁に続く		
(21) 出願番号 特願2002-296377 (P2002-296377) (22) 出願日 平成14年10月9日 (2002.10.9)	(71) 出願人 595059056 株式会社アドバンスト・ディスプレイ 熊本県菊池郡西合志町御代志997番地 (74) 代理人 100073759 弁理士 大岩 増雄 (72) 発明者 南 昭宏 熊本県菊池郡西合志町御代志997番地 株式会社アドバンスト・ディスプレイ内 Fターム(参考) 2H093 NB08 NC25 NC27 NC90 ND37 ND46 ND58 NF05 5C006 AF45 AF51 AF53 AF65 AF68 BB11 BC12 BC16 BC24 BF14 BF22 BF26 BF42 EB05 FA33 FA52 5C080 AA10 BB05 DD18 DD19 DD25 DD27 FF03 FF09 JJ03 JJ04	

(54) 【発明の名称】 制御回路及びこれを用いた液晶表示装置

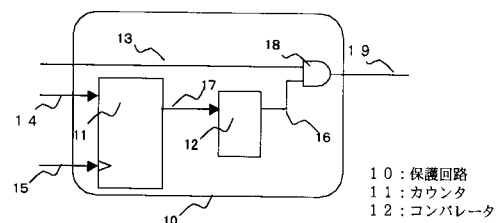
(57) 【要約】

【課題】入力される信号が、なんらかの原因により、正常なタイミング関係でないときにも走査線駆動回路の誤動作を防止することができる制御回路を得る。

【解決手段】クロックに基づき所定のカウンタ数までカウントを行うカウンタ11と、このカウンタ11の後段に配置され、カウンタ11がカウント中であるか否かを判断するコンパレータ12と、このコンパレータ12の後段に配置され、タイミングコントローラによって生成されたスタートパルス13及びコンパレータ12の出力信号16が入力されるANDゲート18を介することにより、正常化されたスタートパルス19を出力し、タイミングコントローラの入力信号が異常なときでも走査線駆動回路の動作をスタートさせるスタートパルスを正常化する保護回路を備えたものである。

【選択図】

図1



【特許請求の範囲】

【請求項 1】

液晶パネルを駆動する画像信号線駆動回路及び走査線駆動回路に、入力信号に基づく制御信号を供給する制御回路において、上記走査線駆動回路の動作をスタートさせるスタートパルスを含む制御信号を上記入力信号に応じて生成する制御信号生成部、及び上記入力信号が異常なときにも、上記制御信号生成部によって生成されたスタートパルスを正常化する保護回路を備えたことを特徴とする制御回路。

【請求項 2】

上記保護回路は、入力されるクロックに基づき所定のカウンタ数までカウントを行うカウンタと、このカウンタの後段に配置され、上記カウンタがカウント中であるか否かを判断するコンパレータと、このコンパレータの後段に配置され、上記制御信号生成部によって生成されたスタートパルス及び上記コンパレータの出力信号を論理演算することにより正常化されたスタートパルスを出力する論理素子とを有することを特徴とする請求項 1 記載の制御回路。

【請求項 3】

上記制御信号生成部及び保護回路は、半導体装置に集積されていることを特徴とする請求項 1 または請求項 2 記載の制御回路。

【請求項 4】

請求項 1 ~ 請求項 3 のいずれかに記載の制御回路、この制御回路によって供給される制御信号により駆動信号を出力する画像信号線駆動回路及び走査線駆動回路、及びこの画像信号線駆動回路及び走査線駆動回路によって駆動され、画像を表示する液晶パネルを備えたことを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、液晶パネルを駆動する画像信号線駆動回路および走査線駆動回路にそれぞれの制御信号を供給する制御回路（以後、タイミングコントローラと称す）及びこれを用いた液晶表示装置に関するものである。

【0002】

【従来の技術】

図 4 は、従来の液晶表示装置のタイミングコントローラの正常動作時の主な入出力波形を示す図である。

図 5 は、従来の液晶表示装置のタイミングコントローラの異常動作時の入出力波形を示す図であり、タイミングコントローラの入力側に配置された回路で通常駆動とは異なった駆動があったり、誤動作を起した場合において、液晶表示装置の電源回路を破壊しかねない信号をタイミングコントローラが生成した場合の信号例を示している。

図 4、図 5 では、各波形の縦軸は電圧、横軸は時間を示し、液晶パネルのそれぞれの画素に供給する画像データは省略している。

【0003】

図 4 において、1a ~ 3a はタイミングコントローラに入力される信号であり、1a は液晶パネルの水平方向の同期を取るための基準信号として用いられる水平同期信号（HD）、2a は液晶パネルの垂直方向の同期を取るための基準信号として用いられる垂直同期信号（VD）、3a は画像データが有効である期間を示すデータイネーブル信号（DEN A）である。また、4a ~ 8a はタイミングコントローラから出力される信号で、4a ~ 6a は画像信号線駆動回路を制御するための信号、7a ~ 8a は走査線駆動回路を制御するための信号であり、4a は画像データの水平方向の始まりを示すスタートパルス（STH）、5a は液晶駆動の極性を反転するための極性反転信号（POL）、6a は画像データを画像信号線駆動回路の出力側に伝えるためのラッチパルス（LP）である。ここで、画像信号線駆動回路およびタイミングコントローラでの信号処理に使われるクロックは、省略している。また、7a は走査線駆動回路で信号処理を行うためのクロック（CLK V）

10

20

30

40

50

、8aは走査線駆動回路での垂直走査の始まりを示すスタートパルス(STV)である。図5において、1b~8bは、それぞれ図4の1a~8aに対応する信号である。

【0004】

なお、画像信号線駆動回路は、通常カスケードに接続されており、スタートパルス(STH)信号をつぎつぎと隣の画素用の回路へ受け渡すことによって、各画素ごとの制御を行っている。

また、走査線駆動回路も同様に、通常カスケードに接続されており、スタートパルス(STV)信号をつぎつぎと隣の走査線用の回路へ受け渡すことによって、各走査線ごとの制御を行っている。

出力信号4a~8aは、通常、入力信号1a~3aを基準にして、タイミングコントローラ内で生成されている。そのため、入力信号1a~3aが、画像表示に必要なタイミング関係でタイミングコントローラに取り込まれている限り、すなわち、通常の動作状態である限り、タイミングコントローラは、画像信号線駆動回路および走査線駆動回路に正常な信号を送ることができる。

【0005】

【特許文献1】

特開2001-109424号公報(第5~8頁、第10頁、図2)

【0006】

【発明が解決しようとする課題】

ところが、タイミングコンローラの入力側に配置された回路で通常駆動とは異なった駆動があったり、誤動作を起こした場合、また、タイミングコントローラに入力される信号を伝送するまでの伝送線路の特性の問題により、入力信号1a~3aが正常な信号のタイミング関係を維持できない場合もある。さらには、タイミングコントローラの入力側に配置された回路が何らかの手違いで、タイミングコントローラの仕様外の信号を送ってしまう場合もある。このように入力信号1a~3aが異常なタイミング関係で入力された場合、タイミングコントローラで生成される出力信号4a~8aが正常に出力されない場合や、予期しない異常な波形が出力される場合がある。

【0007】

例えば、図5の入力信号1b~3bに示すタイミングで信号が入力された場合、出力信号4b~8bを出力する可能性もある。図5では、タイミングコントローラにイレギュラーな信号が入力されたため、タイミングコントローラから出力される波形がイレギュラーになった一例である。もちろん入力信号1b~3bのような関係が長時間維持されるような場合、その他の回路で検出したり、表示モードを強制的に変更するなどして対応が可能であるが、この状態が1画面を表示する程度のごく短い時間の場合、無視されることも多い。

【0008】

図5の例において、ほとんどの場合、液晶表示装置に悪影響を与える可能性は、少ない。しかし、たまたま、出力信号7b、8bのような関係の信号を走査線駆動回路に与えた場合、走査線駆動回路は、複数の走査線の駆動を同時に行い、そのため、液晶パネルを駆動するための電源回路に大きな負担を与え、最悪の場合、電源回路の停止や破損などを引き起こし、信号が正常の動作状態に戻った後も液晶パネルの表示が復帰できないことが懸念される。

特許文献1は、液晶表示制御部と液晶表示モジュールを接続するフレキシブル・ケーブルの異常による信号不良に対応するため、走査ドライバに信号管理制御部を配置したものであるが、制御回路の入力信号異常に対処するものではない。

【0009】

この発明は、上述のような課題を解決するためになされたものであり、第一の目的は、入力される信号が、なんらかの原因により、正常なタイミング関係でないときにも走査線駆動回路の誤動作を防止することができる制御回路を得ることである。

また、第二の目的は、そのような制御回路を有する液晶表示装置を得ることである。

10

20

30

40

50

【 0 0 1 0 】

【課題を解決するための手段】

この発明に係わる制御回路においては、液晶パネルを駆動する画像信号線駆動回路及び走査線駆動回路に、入力信号に基づく制御信号を供給する制御回路において、走査線駆動回路の動作をスタートさせるスタートパルスを含む制御信号を入力信号に応じて生成する制御信号生成部、及び入力信号が異常なときにも、制御信号生成部によって生成されたスタートパルスを正常化する保護回路を備えたものである。

【 0 0 1 1 】

また、この発明に係わる液晶表示装置においては、スタートパルスを正常化する保護回路が設けられた制御回路と、この制御回路によって供給される制御信号により駆動信号を出力する画像信号線駆動回路及び走査線駆動回路と、この画像信号線駆動回路及び走査線駆動回路によって駆動され、画像を表示する液晶パネルを備えたものである。

10

【 0 0 1 2 】

【発明の実施の形態】

実施の形態 1 .

実施の形態 1 は、従来のタイミングコントローラ（制御信号生成部）の出力側に保護回路を設け、タイミングコントローラから走査線駆動回路に送るスタートパルス（S T V）に対して、ある一定のクロック数をカウントしたとき強制的に S T V を停止させる（強制的にデジタル信号波形における l o w レベルに落とす）ようにしたものである。

なお、ある一定クロック数とは、その周期に応じてクロック数で通倍された分だけ経過した時間を示しており、これは、現実的にあり得ない S T V の長さ（デジタル信号波形における h i g h レベルの幅）で設定すればよい。ただし、やみくもに大きくしていても、電源回路に対する負荷を増やしていきただけであるし、またある一定のクロック数をカウントするカウンタの大きさを無駄に増大するだけであるので、現実的にあり得ない S T V の長さの中でも極力小さいクロック数を与えるのが最適である。

20

【 0 0 1 3 】

図 1 は、この発明の実施の形態 1 による液晶表示装置の保護回路を示す図である。

図 1 において、1 0 はある一定のクロック数をカウントしたとき強制的に S T V を停止させる保護回路である。保護回路 1 0 の中には、カウンタ 1 1 と、このカウンタ 1 1 がカウント中であるか否かを判断するコンパレータ 1 2 とを有している。カウンタ 1 1 は、タイミングコントローラ（制御信号生成部）の出力であり、保護のための信号を加える前の S T V 1 3 の立ち上げと同時（もしくは同クロック内）に、カウントを始める。そのためには、S T V 1 3 の立ち上げのトリガとして用いた信号を、カウンタ 1 1 のカウントを始めるためのトリガとして用いればよい。1 4 はそのカウンタ 1 1 がカウントを始めるためのトリガ信号である。また、カウンタ 1 1 の値が、ある一定のクロック数をカウントするための値に達したときカウンタ 1 1 を停止し、リセット値に戻す。

30

【 0 0 1 4 】

カウンタ 1 1 で用いるクロック 1 5 は、S T V 1 3 を生成するために用いたクロックと同一のものが望ましい。コンパレータ 1 2 の出力信号 1 6 は、S T V に保護を加えるための信号であり、カウンタ 1 1 の出力であるカウント値 1 7 がリセット状態を示す値であるとき、l o w レベルを出力し、それ以外の数値、すなわちカウント中には h i g h レベルを出力する。コンパレータ 1 2 からの出力および S T V 1 3 は、論理素子たる A N D ゲート 1 8 を通過し、最終的には走査線駆動回路へスタートパルス 1 9 として入力される。

40

【 0 0 1 5 】

なお、便宜上、保護回路 1 0 を通過する前のタイミングコントローラから走査線駆動回路に送るスタートパルスを S T V 1 3 とし、保護回路 1 0 を通過した後を S T V 1 9 とした。

【 0 0 1 6 】

図 2 は、この発明の実施の形態 1 による液晶表示装置のタイミングコントローラの正常駆動時における保護回路廻りの波形を示す図である。

50

図 3 は、この発明の実施の形態 1 による液晶表示装置のタイミングコントローラの異常駆動時における保護回路廻りの波形を示す図であり、STV が異常に長い期間 high レベルになった場合の波形を示している。

図 2、図 3 において、各波形の縦軸は電圧、横軸は時間を示している。13、15～17、19 は図 1 におけるものと同一のものである。

【0017】

次に、保護回路の動作を詳細に説明する。

図 2 の正常動作時、STV 13 はコンパレータ 12 の出力信号 16 よりも high レベル幅は短くなる。そのため、論理素子の AND ゲート 18 を通過した STV 19 は、STV 13 と等しくなり、保護回路 10 は、もともと生成されている STV に影響を与えない。

10

【0018】

一方、図 3 のような異常動作時で、STV 13 の high レベル幅がコンパレータ 12 の出力信号 16 よりも長い場合は、STV 19 は出力信号 16 と等しくなるため、保護回路 10 で設定したクロック数以上に長い波形の STV 19 は生成されない。

【0019】

そのため、走査線駆動回路は、誤動作を起こしたとしても走査線の同時駆動を最小限に食い止め、多数の走査線の同時駆動を行うことがないため、液晶パネルを駆動するための電源回路に大きな負担を与え、最悪の場合、電源回路の停止や破損などを引き起こすことはない。また、信号が正常なタイミング状態に戻れば、液晶表示装置に正常の表示を取り戻すことも可能である。

20

【0020】

なお、タイミングコントローラ及び保護回路は、半導体装置として集積すれば、ほとんど、コスト増にならずに、発明を構成することができる。

【0021】

実施の形態 1 によれば、何らかの原因で誤動作した、走査線駆動回路に対するスタートパルスの暴走を食い止めることによって、液晶パネルにおいて、多数の走査線が同時に駆動されるのを防止し、液晶パネルを駆動するための電源回路の停止および破壊を防ぐことができる。

また、保護回路を含めて半導体装置として集積すれば、コスト増をまねくことなく、実現することができる。

30

さらに、デジタル的に電源回路への過負荷状態を防いでいるので、電源回路上で過負荷状態対策回路を新たに追加したり、負荷駆動能力を上げる必要が無い。

【0022】

実施の形態 2 .

実施の形態 1 の説明では、走査線駆動回路へのスタートパルス (STV) が、デジタル信号における high レベルであるときに、走査線駆動回路が信号処理を始めるものとしたが、特に low レベルで、走査線駆動回路が信号処理を始めるものとしても構わない。

【0023】

この場合、図 1 におけるコンパレータ 12 の出力信号 16 を、リセット値であるとき high レベルとし、それ以外の数値、すなわちカウント中には low レベルとする。さらに、論理素子の AND ゲート 18 の代りに、論理素子の OR ゲートを用いることによって、実施の形態 1 と同様の効果を得られる。

40

【0024】

なお、実施の形態 1、実施の形態 2 では、STV 13 と同時 (同クロック内) に、コンパレータの出力信号 16 が立ち上がる構成にしたが、STV 13 よりも多少前に出力信号 16 が立ち上がっても良い。

【0025】

また、実施の形態 1、実施の形態 2 では、STV が正論理および負論理の場合について、説明したが、特に保護回路の一部が正論理と負論理が反転していても、最終段に配したゲートを適正に選択することによって対応できる。

50

また、図 1 の回路が半導体装置の中に組み込まれる場合、出力バッファ素子の前段に配置してもよく、図 1 の回路の後にいくつかのフリップフロップやゲートを介した後、出力バッファに到達する構成にしてもよく、走査線駆動回路の入力タイミングの制約に掛からない限り、問題なく使用することができる。

【 0 0 2 6 】

【発明の効果】

この発明は、以上説明したように、液晶パネルを駆動する画像信号線駆動回路及び走査線駆動回路に、入力信号に基づく制御信号を供給する制御回路において、走査線駆動回路の動作をスタートさせるスタートパルスを含む制御信号を入力信号に応じて生成する制御信号生成部、及び入力信号が異常なときにも、制御信号生成部によって生成されたスタートパルスを正常化する保護回路を備えたので、入力信号の異常によるスタートパルスの暴走の防止を安価に実現することができる。

10

【 0 0 2 7 】

また、スタートパルスを正常化する保護回路が設けられた制御回路と、この制御回路によって供給される制御信号により駆動信号を出力する画像信号線駆動回路及び走査線駆動回路と、この画像信号線駆動回路及び走査線駆動回路によって駆動され、画像を表示する液晶パネルを備えたので、液晶パネルにおいて、多数の走査線が同時に駆動されるのを防止し、液晶パネルを駆動するための電源回路の停止および破壊を防ぐことができる。

【図面の簡単な説明】

【図 1】この発明の実施の形態 1 による液晶表示装置の保護回路を示す図である。

20

【図 2】この発明の実施の形態 1 による液晶表示装置のタイミングコントローラの正常駆動時における保護回路廻りの波形を示す図である。

【図 3】この発明の実施の形態 1 による液晶表示装置のタイミングコントローラの異常駆動時における保護回路廻りの波形を示す図である。

【図 4】従来の液晶表示装置のタイミングコントローラの正常動作時の主な入出力波形を示す図である。

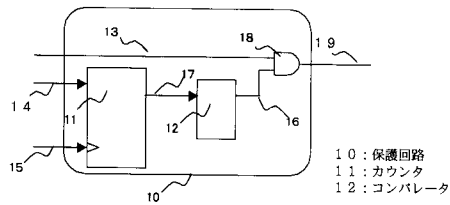
【図 5】従来の液晶表示装置のタイミングコントローラの異常動作時の入出力波形を示す図である。

【符号の説明】

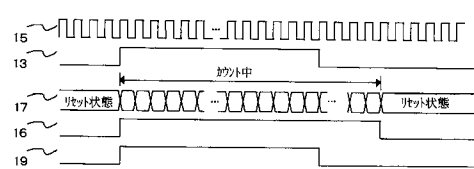
- 1 0 保護回路、 1 1 カウンタ、 1 2 コンパレータ、
- 1 3 保護のための信号を加える前の S T V、 1 4 トリガ信号、
- 1 5 クロック、 1 6 コンパレータの出力信号、
- 1 7 カウンタの出力 (カウンタ値) 1 8 A N D ゲート、
- 1 9 保護のための信号を加えた後の S T V。

30

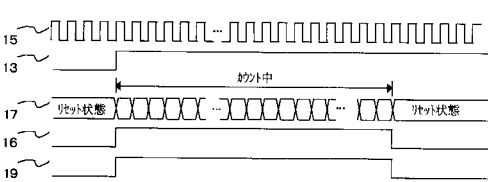
【図 1】



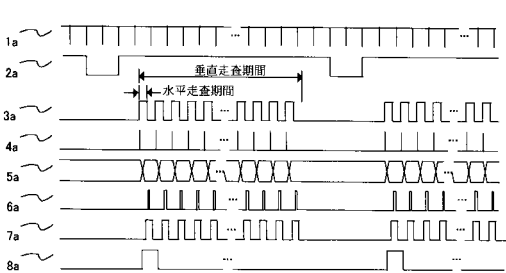
【図 2】



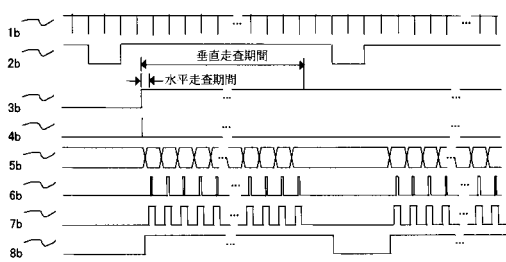
【図 3】



【図 4】



【図 5】



フロントページの続き(51) Int.Cl.⁷

F I

テーマコード (参考)

G 0 9 G 3/20 6 2 2 D

G 0 9 G 3/20 6 7 0 F

G 0 9 G 3/20 6 7 0 G

专利名称(译)	控制电路和使用该控制电路的液晶显示装置		
公开(公告)号	JP2004133124A	公开(公告)日	2004-04-30
申请号	JP2002296377	申请日	2002-10-09
申请(专利权)人(译)	有限公司高级显示		
[标]发明人	南昭宏		
发明人	南 昭宏		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 G09G5/18		
CPC分类号	G09G3/3674 G09G5/18 G09G2330/04		
FI分类号	G09G3/36 G02F1/133.545 G02F1/133.570 G02F1/133.580 G09G3/20.612.R G09G3/20.622.D G09G3/20.670.F G09G3/20.670.G		
F-TERM分类号	2H093/NB08 2H093/NC25 2H093/NC27 2H093/NC90 2H093/ND37 2H093/ND46 2H093/ND58 2H093/NF05 5C006/AF45 5C006/AF51 5C006/AF53 5C006/AF65 5C006/AF68 5C006/BB11 5C006/BC12 5C006/BC16 5C006/BC24 5C006/BF14 5C006/BF22 5C006/BF26 5C006/BF42 5C006/EB05 5C006/FA33 5C006/FA52 5C080/AA10 5C080/BB05 5C080/DD18 5C080/DD19 5C080/DD25 5C080/DD27 5C080/FF03 5C080/FF09 5C080/JJ03 5C080/JJ04 2H193/ZH40 2H193/ZK21 2H193/ZQ06		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了获得能够防止扫描线驱动电路的错误操作的控制电路，即使输入信号由于某种原因不处于正常的定时关系时也是如此。比较器，设置在计数器的后续级并确定计数器11是否正在计数;比较器12的第二级并且通过AND门18输出归一化的起始脉冲19，由定时控制器产生的起始脉冲13和比较器12的输出信号16输入，并且定时控制器的输入信号异常并且还包括用于归一化起始脉冲以便开始扫描线驱动电路的操作的保护电路，即使在这种情况下也是如此。点域1

