

(51) Int.Cl. ⁷	識別記号	F I	テ-マコード (参考)
G 0 9 G 3/20	612	G 0 9 G 3/20	612 E 2 H 0 9 3
	611		611 H 5 C 0 0 6
G 0 2 F 1/133	550	G 0 2 F 1/133	550 5 C 0 8 0
	570		570
G 0 9 G 3/30		G 0 9 G 3/30	J
審査請求 未請求 請求項の数 5 O L (全 5 数) 最終頁に続く			

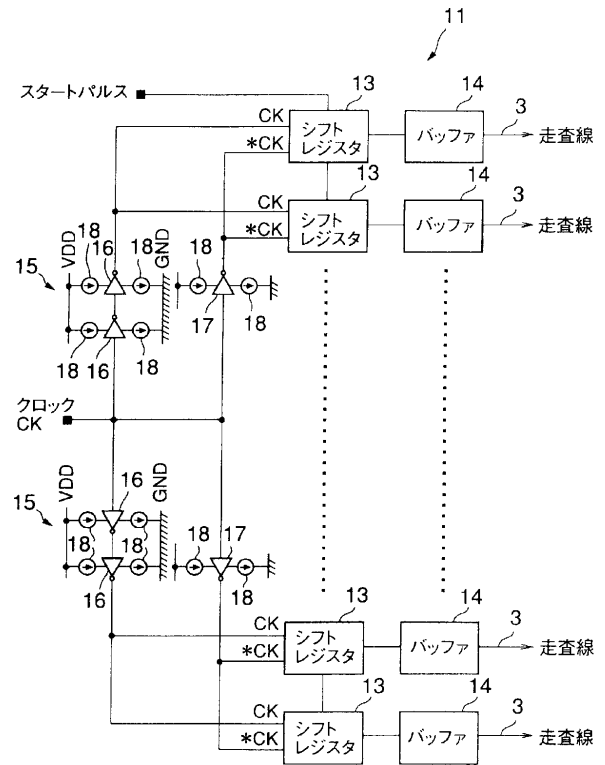
(21)出願番号	特願2000 - 156435(P2000 - 156435)	(71)出願人	000003078 株式会社東芝 東京都港区芝浦一丁目1番1号
(22)出願日	平成12年5月26日(2000.5.26)	(71)出願人	000221339 東芝電子エンジニアリング株式会社 神奈川県横浜市磯子区新杉田町8番地
		(72)発明者	佐 藤 清 一 神奈川県川崎市川崎区日進町7番地1 東芝 電子エンジニアリング株式会社内
		(74)代理人	100064285 弁理士 佐藤 一雄 (外 3 名)
		最終頁に続く	

(54)【発明の名称】 平面表示装置

(57)【要約】

【課題】 シフトパルスと映像信号とのずれを防止し、予期せぬ電位の書き込みを防止して表示品位を保障する。

【解決手段】 液晶表示装置 1 は、複数の信号線 4 を駆動する信号線駆動回路 1 2 と、複数の走査線 3 を駆動する走査線駆動回路 1 1 とを液晶表示パネル 2 と一体に設けて構成されている。信号線駆動回路 4 および走査線駆動回路 3 内にそれぞれ設けられている電源 V D D , G N D にそれぞれ定電流回路 1 8 , 2 5 , 2 6 が設けられている。定電流回路 1 8 は、駆動回路 3 または 4 内のクロック回路 1 5 におけるクロックバッファ 1 6 , 1 7 とその電源 V D D , G N D 間に設けられていても良いし、駆動回路を構成するシフトレジスタ 2 1 と電源 V D D 間およびシフトレジスタ 2 1 と接地電源 G N D との間に、第 1 および第 2 の定電流回路 2 5 , 2 6 として設けられていても良い。



【特許請求の範囲】

【請求項 1】複数の信号線を駆動する信号線駆動回路と、複数の走査線を駆動する走査線駆動回路とを液晶表示パネルと一体に設けた平面表示装置において、前記信号線駆動回路および走査線駆動回路内にそれぞれ設けられている電源にそれぞれ定電流回路が設けられていることを特徴とする平面表示装置。

【請求項 2】前記定電流回路は、前記信号線駆動回路および走査線駆動回路を含む駆動回路内に設けられたクロック回路に設けられ、前記クロック回路を構成するクロックバッファと電源との間に設けられていることを特徴とする請求項 1 に記載の平面表示装置。

【請求項 3】前記定電流回路は、前記信号線駆動回路および走査線駆動回路を含む駆動回路内に設けられたタイミング回路としてのシフトレジスタと電源との間に設けられていることを特徴とする請求項 1 に記載の平面表示装置。

【請求項 4】前記シフトレジスタは、スタートパルスを入力する第 1 のクロックドインバータと、その出力側に接続されると共に電源に対して第 1 のクロックドインバータと並列に接続された第 2 のクロックドインバータと、出力に対して第 2 のクロックドインバータと逆並列に接続されたインバータとを備え、前記電源と前記シフトレジスタとの間に第 1 の定電流回路が設けられ、前記シフトレジスタと接地電源との間に第 2 の定電流回路が設けられていることを特徴とする請求項 3 に記載の平面表示装置。

【請求項 5】前記定電流回路は、カレントミラー回路により構成されていることを特徴とする請求項 1 に記載の平面表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示パネルおよび駆動回路等を備える平面表示装置に係り、特に液晶表示パネル等を駆動する駆動回路が液晶表示パネルの基板上に一体的に形成された駆動回路一体型液晶表示装置に関するものである。

【0002】

【従来の技術】薄型、軽量の表示装置は、パーソナルワードプロセッサやパーソナルコンピュータ等のパーソナル O A (Office - Automation) 機器や、パーソナルテレビジョン用またはモニタ用のディスプレイデバイスとして数多く利用されるようになってきている。

【0003】特に、液晶表示装置は、薄型、軽量、低消費電力化が容易なことから研究開発が盛んに行なわれている。この液晶表示装置の分野においては、絶縁基板上に多結晶シリコンまたはアモルファス（非晶質）シリコン等の薄膜半導体層によりスイッチング用の T F T (Thin-Film Transistor) マトリックスを形成したアクティブマトリックスパネルの開発が進められてきており、製

造コスト低減のため、信号線駆動回路および走査線駆動回路を T F T マトリックスと同一の絶縁基板上に形成する技術も開発されている。

【0004】前述した T F T マトリックスを形成した絶縁基板上に形成された信号線駆動回路および走査線駆動回路は、複数のタイミング回路またはバッファ回路を並列に配置して構成されている。

【0005】一般に、タイミング回路としてはシフトレジスタ型が知られている。シフトレジスタを動作させるためには、例えばクロックと反転クロックとを用い、走査線駆動回路においては、外部からクロックを取り込んで反転クロックを生成している。

【0006】走査線駆動回路のシフトレジスタを動作させるクロックの配線は、その画面サイズに応じてある程度は長くなってしまいうために、配線の途中にクロックバッファ回路を挿入することが一般的に行なわれており、このクロックバッファ回路は T F T により構成されている。

【0007】

【発明が解決しようとする課題】このように構成されたクロックバッファ回路においては、回路を構成している T F T の特性にばらつきがある場合には、クロックに遅延が発生してしまい、シフトレジスタのタイミングがずれてしまう可能性がある。

【0008】また、タイミング回路がシフトレジスタ型の駆動回路一体型液晶表示装置の動作は、シフトパルスがオン状態のときに映像信号を画素電極に書き込み、シフトパルスがオフ状態になったときの電位を保持して表示がなされる。シフトパルスと映像信号のタイミングはシフトパルスが立ち下がってから映像信号が変化するように外部の駆動回路により決定されており、外部駆動回路により決定された信号が絶縁基板上に形成された駆動回路に入力されているが、絶縁基板上の T F T 特性にばらつきがあると、シフトパルスと映像信号とのタイミングがずれてしまい、対応しない映像信号画素に書き込む虞れがあり、これに伴い平面表示装置の表示品位を損ねてしまうという問題点があった。

【0009】本発明は、上記問題点を解決するために、駆動回路内の電源に定電流回路を設けることによりシフトパルスと映像信号とのタイミングのずれを防止することにより、表示品位を保障することができる平面表示装置を提供することを目的としている。

【0010】

【課題を解決するための手段】上記目的を達成するため、本発明の基本的構成に係る平面表示装置は、複数の信号線を駆動する信号線駆動回路と、複数の走査線を駆動する走査線駆動回路とを液晶表示パネルと一体に設けた平面表示装置において、前記信号線駆動回路および走査線駆動回路内にそれぞれ設けられている電源にそれぞれ定電流回路が設けられていることを特徴としている。

【0011】上記基本的構成において、前記定電流回路は、前記信号線駆動回路および走査線駆動回路を含む駆動回路内に設けられたクロック回路に設けられ、前記クロック回路を構成するクロックバッファと電源との間に設けられていても良い。

【0012】また、上記基本的構成において、前記定電流回路は、前記信号線駆動回路および走査線駆動回路を含む駆動回路内に設けられたタイミング回路としてのシフトレジスタと電源との間に設けられていても良い。

【0013】さらに、上記の構成において、前記シフトレジスタは、スタートパルスを入力する第1のクロックドインバータと、その出力側に接続されると共に電源に対して第1のクロックドインバータと並列に接続された第2のクロックドインバータと、出力に対して第2のクロックドインバータと逆並列に接続されたインバータとを備え、前記電源と前記シフトレジスタとの間に第1の定電流回路が設けられると共に、前記シフトレジスタと接地電源との間に第2の定電流回路が設けられていても良い。

【0014】なお、上記基本的構成において、前記定電流回路は、カレントミラー回路により構成されていても良い。

【0015】本発明に係る平面表示装置によれば、駆動回路内の電源に停電流源が設けられているので、駆動回路を構成するTFTの特性にばらつきが発生しても、シフトレジスタの出力やクロック等の信号の遅延ばらつきを低減することができ、平面表示装置の表示品位を著しく損ねることがなくなる。

【0016】

【発明の実施の形態】以下、添付図面を参照しながら本発明に係る平面表示装置の実施形態について詳細に説明する。

【0017】図1および図2は、本発明の第1実施形態に係る平面表示装置を示すものであり、図1は第1実施形態に係る液晶表示装置の要部としての走査線駆動回路の概略的な構成を示す回路図、図2は第1実施形態の駆動回路一体型液晶表示装置の概略的な構成を示す回路ブロック図である。

【0018】まず、図2を用いて液晶表示装置の全体の構成について説明する。図2において、液晶表示装置1は、透明基板状に形成された液晶表示パネル2とパネル2の外部に設けられる外部駆動回路10とを備えている。液晶表示パネル2は透明基板上に複数の走査線3と複数の信号線4とがマトリックス状に配置されており、各交点にはスイッチング素子としてのTFT5と、このTFT5に接続された画素電極および補助容量電極9が設置された基板と共通電極7が設置された基板との間に液晶を挟持して形成された液晶セル（画素）に設けられた画素電極6と、TFT5と補助容量電極9との間に接続された補助容量8と、を備えている。

【0019】図2に示される液晶表示装置1は、駆動回路一体型であるので、液晶表示パネル2は、走査線3にアドレス信号を供給する走査線駆動回路11と、信号線4に映像信号を供給する信号線駆動回路12と、を備えている。液晶表示パネル2の外部に設けられた外部駆動回路10は、走査線駆動回路11および信号線駆動回路12に対してそれぞれアドレス信号および映像信号を所定のタイミングで供給している。

【0020】上記のように構成された液晶表示装置を駆動する場合、走査線3には外部駆動回路10より走査線駆動回路11を介してアドレス信号が供給され、信号線4には外部駆動回路10より信号線駆動回路12を介して映像信号が供給され、この映像信号はアドレス信号によりオン・オフされるTFT5を介して各画素電極6に書き込まれる。画素電極6に供給される電圧と、共通電極7が設置された基板との間の電位差により、それぞれの画素電極6上の液晶が映像信号に応じて駆動されている。

【0021】図1は、図2に示された液晶表示装置1の全体構成に対して液晶パネル2内に一体的に設けられた内部駆動回路の構成を走査線駆動回路11を例にして示す詳細な回路構成図である。なお、走査線駆動回路11は内部駆動回路の一例であり、信号線駆動回路12にも同様の構成が設けられているものとする。

【0022】図1において、各走査線3毎にシフトレジスタ13が設けられており、シフトレジスタ13より出力されるアドレス信号はバッファ14に一時的に蓄積されてから走査線3を介して画素電極6（図1には図示されず）に供給されている。シフトレジスタ13には、外部駆動回路10（図1には図示されず）よりスタートパルスが供給されると共に、クロック回路15よりクロックCKおよび*CKが供給されている。なお、この明細書および図面においては『*』は反転符号として用いており、クロック*CKはクロックCKの反転信号であることを示している。

【0023】本発明は電源VDDおよびGNDを含むクロック回路15のクロックバッファ16、17に定電流回路18を設けたものであり、この第1実施形態に係る液晶表示装置においては外部駆動回路10（図1には図示されず）から入力されたクロックCKを2段構成のクロックバッファ16、16および1段構成のクロックバッファ17を介してシフトレジスタ13に入力させている。1段構成のクロックバッファ17を介してシフトレジスタ13に供給される信号は反転クロック*CKとなっており、2段構成のクロックバッファ16、16を介してシフトレジスタ13に供給される信号はクロックCKとなっている。ここで、特徴的な構成は各クロックバッファ16、17毎に定電流回路18、18が設けられていることである。定電流回路18の具体的な構成としてはカレントミラー回路等を用いることができる。

【0024】上記第1実施形態に係る液晶表示装置においては、クロックバッファ16または17に定電流回路18が設けられているので、バッファを構成しているTFTの特性にばらつきが生じて、クロックの立ち上がりおよび立ち下がりを一様に制御することができる。したがって、クロックのタイミングにずれを生じさせることなく、シフトレジスタへのクロックの供給が可能となる。これにより、シフトレジスタの安定した動作を保障することができる。

【0025】次に、図3を用いて本発明の第2実施形態に係る液晶表示装置について説明する。図3に示す第2実施形態は、駆動回路20内の電源に定電流回路を設けるものであり、駆動回路20が設けられる液晶表示装置1の全体構成は図2を用いて説明した第1実施形態の液晶表示装置と同様の構成であるので、重複説明を証略する。

【0026】図3において、駆動回路20は、タイミング回路としてのシフトレジスタ21を構成するクロックドインバータ22、23およびインバータ24の電源に定電流回路25、26を設けたものである。

【0027】前記シフトレジスタ21は、スタートパルスを入力する第1のクロックドインバータ22と、その出力側に接続されると共に電源に対して第1のクロックドインバータと並列に接続された第2のクロックドインバータ23と、出力に対して第2のクロックドインバータと逆並列に接続されたインバータ24とを備え、前記電源VDDと前記シフトレジスタ21との間に第1の定電流回路25が設けられ、前記シフトレジスタ21と接地電源GNDとの間に第2の定電流回路26が設けられている。

【0028】複数のシフトレジスタ21は電源VDDおよびGND間に並列に複数接続されており、定電流回路25は電源VDD側に設けられ、定電流回路26は接地電源GND側に設けられている。定電流回路25、26としては、図1に示した第1実施形態に係る定電流回路と同様に、カレントミラー回路等を用いれば良い。

【0029】以上のように、図3に示す第2実施形態に係る液晶表示装置においても、駆動回路20の電源に定電流回路が設けられているので、後段に設けられているバッファ等を構成するTFTの特性にばらつきがあっても、出力波形の立ち上がりおよび立ち下がりを一様に制御することができ、出力波形における遅延のばらつきを低減させることが可能となる。

【0030】なお、上述した第1および第2実施形態に係る平面表示装置は、何れも液晶画素にアドレス信号を供給する走査線を駆動する走査線駆動回路を例にとって説明したが、本発明はこれに限定されず、映像信号を供給する信号線を駆動する信号線駆動回路内の構成に適用しても良いことは勿論である。また、この発明は有機ELディスプレイ等の平面表示装置にも適用可能である。

【0031】

【発明の効果】以上、詳細に説明したように、本発明に係る平面表示装置によれば、その駆動回路内に設けられた電源に定電流回路を設けるようにしたので、駆動回路を構成するTFTの特性にばらつきが生じても電源に設けられた定電流回路により波形の立ち上がりおよび立ち下がり一様に制御することができるようになり、遅延ばらつきを低減させることができ、これにより著しい表示品位の低下を防止することができる。

【図面の簡単な説明】

【図1】本発明の第1実施形態に係る平面表示装置の駆動回路の構成を示す回路ブロック図である。

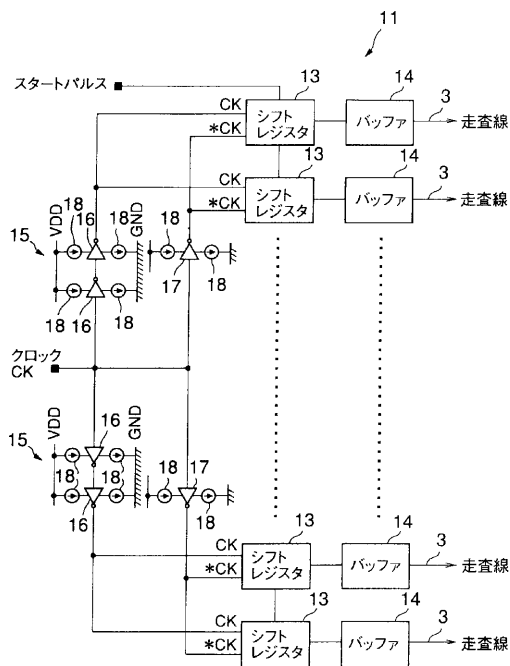
【図2】本発明の第1および第2実施形態に係る平面表示装置の全体構成を示すブロック図である。

【図3】本発明の第2実施形態に係る平面表示装置の駆動回路の構成を示す回路ブロック図である。

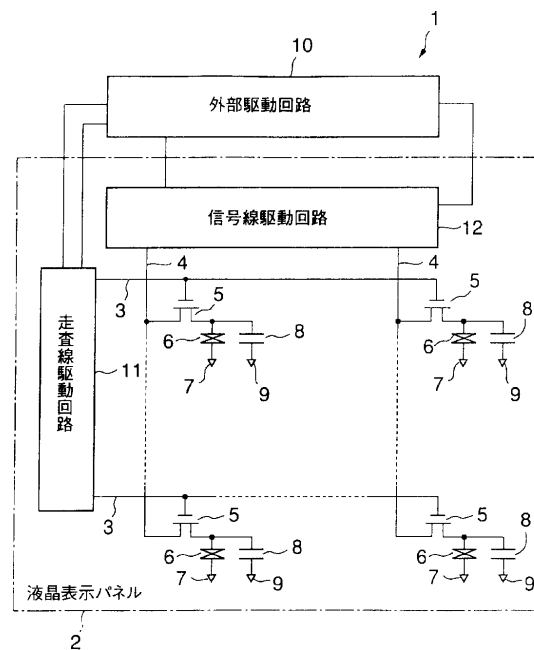
【符号の説明】

- 1 液晶表示装置
- 2 液晶表示パネル
- 3 走査線
- 4 信号線
- 5 TFT
- 6 画素電極
- 11 走査線駆動回路
- 12 信号線駆動回路
- 15 クロック回路
- 16, 17 クロックバッファ
- 18 定電流回路
- 20 駆動回路
- 21 シフトレジスタ
- 22, 23 クロックドインバータ
- 24 インバータ
- 25, 26 定電流回路
- VDD 電源
- GND 接地電源

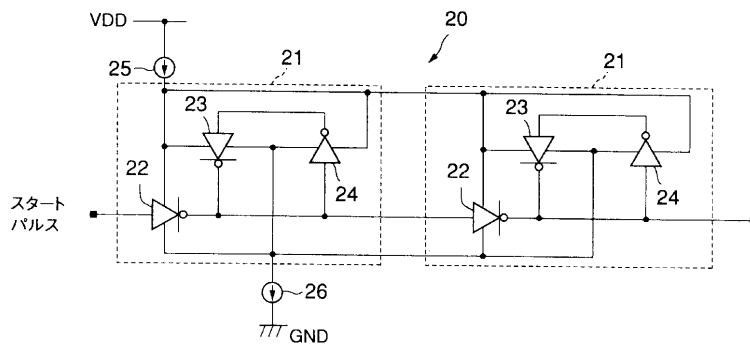
【図1】



【図2】



【図3】



フロントページの続き

(51) Int. Cl.⁷
G 0 9 G 3/36

識別記号

F I
G 0 9 G 3/36

テ-マコード (参考)

F タ-ム(参考) 2H093 NA16 NA43 NC01 NC13 NC16
NC22 NC34 NC68 ND33 ND34
NE10
5C006 AA01 BB16 BC03 BC12 BC20
BF03 BF27 BF42 BF50 FA16
FA20 FA23 FA26
5C080 AA06 AA10 BB05 DD06 DD09
FF11 JJ02 JJ03

专利名称(译)	平面表示装置		
公开(公告)号	JP2001337639A	公开(公告)日	2001-12-07
申请号	JP2000156435	申请日	2000-05-26
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	东芝公司 东芝电子工程有限公司		
[标]发明人	佐藤清一		
发明人	佐 藤 清 一		
IPC分类号	G02F1/133 G09G3/20 G09G3/30 G09G3/36		
FI分类号	G09G3/20.612.E G09G3/20.611.H G02F1/133.550 G02F1/133.570 G09G3/30.J G09G3/36 G09G3/3225 G09G3/3266		
F-TERM分类号	2H093/NA16 2H093/NA43 2H093/NC01 2H093/NC13 2H093/NC16 2H093/NC22 2H093/NC34 2H093/NC68 2H093/ND33 2H093/ND34 2H093/NE10 5C006/AA01 5C006/BB16 5C006/BC03 5C006/BC12 5C006/BC20 5C006/BF03 5C006/BF27 5C006/BF42 5C006/BF50 5C006/FA16 5C006/FA20 5C006/FA23 5C006/FA26 5C080/AA06 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD09 5C080/FF11 5C080/JJ02 5C080/JJ03 2H193/ZA04 2H193/ZF01 2H193/ZH40 2H193/ZH42 2H193/ZP20 5C380/AA01 5C380/AB06 5C380/AB18 5C380/AC07 5C380/AC08 5C380/BA32 5C380/BA37 5C380/CB14 5C380/CE04 5C380/CF07 5C380/CF26		
外部链接	Espacenet		

摘要(译)

解决的问题：为防止移位脉冲和视频信号之间发生移位，防止电位意外写入，并保证显示质量。液晶显示装置1是在液晶显示面板2上一体地设置有用于驱动多条信号线4的信号线驱动电路12和用于驱动多条扫描线3的扫描线驱动电路11而构成的。已经完成了。在分别设置在信号线驱动电路4和扫描线驱动电路3中的电源VDD，GND中设置有恒流电路18、25、26。恒流电路18可以设置在驱动电路3或4中的时钟电路15的时钟缓冲器16和17与它们的电源VDD和GND之间，或者设置在形成驱动电路的移位寄存器21与电源VDD之间。第一恒定电流电路25和第二恒定电流电路26可以设置在移位寄存器21与接地电源GND之间。

