

(19) 日本国特許庁(JP)

再 公 表 特 許(A1)

(11) 国際公開番号

W02006/035843

発行日 平成20年5月15日(2008.5.15)

(43) 国際公開日 平成18年4月6日(2006.4.6)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G09G 3/20 (2006.01)	G09G 3/20 612J	5C006
G02F 1/133 (2006.01)	G09G 3/20 611A	5C080
	G09G 3/20 612T	
	G02F 1/133 505	
審査請求 有 予備審査請求 未請求 (全 35 頁)		

出願番号	特願2006-537786 (P2006-537786)	(71) 出願人	000005049
(21) 国際出願番号	PCT/JP2005/017895		シャープ株式会社
(22) 国際出願日	平成17年9月28日(2005.9.28)		大阪府大阪市阿倍野区長池町22番22号
(31) 優先権主張番号	特願2004-288566 (P2004-288566)	(74) 代理人	110000338
(32) 優先日	平成16年9月30日(2004.9.30)		特許業務法人原謙三国際特許事務所
(33) 優先権主張国	日本国(JP)	(72) 発明者	▲くわ▼原 信弘
			日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		(72) 発明者	永井 知幸
			日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		(72) 発明者	酒井 保
			日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
最終頁に続く			

(54) 【発明の名称】 タイミング信号生成回路、電子デバイス、表示装置、受像装置、及び駆動方法

(57) 【要約】

省電力化が可能なマトリクス型の表示装置におけるタイミング信号生成手段、及び該タイミング信号生成手段を備えるマトリクス型表示装置並びにその駆動方法を提供する。アクティブマトリクス型の液晶表示装置(100)に備えられるタイミング信号生成装置(10)において、クロック数をカウントする水平方向カウンタ(2)及び垂直方向カウンタ(3)と、水平方向カウンタ(2)及び垂直方向カウンタ(3)とを所定の時期に停止させる水平カウンタ停止回路(5)及び垂直カウンタ停止回路(6)を備えることにより、液晶表示装置(100)の消費電力を低減することができる。

【特許請求の範囲】

【請求項 1】

基準信号が少なくとも入力され、アレイ状に配置された電子素子を駆動するための駆動回路に対してタイミング信号を出力するタイミング信号生成装置であって、

前記基準信号を基準としてカウント動作を行うカウンタ手段と、

前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、

任意の基準信号が入力された後、次の基準信号が入力されるまでの間に、前記カウンタ手段のカウント動作を停止させることができるカウント停止手段と、を備えることを特徴とするタイミング信号生成装置。

10

【請求項 2】

クロック信号及び水平基準信号が少なくとも入力され、マトリクス状に配された電子素子を駆動するための水平駆動回路に対してタイミング信号を出力するタイミング信号生成装置であって、

前記水平基準信号を基準としてクロック信号のカウント動作を行う水平方向カウンタ手段と、

前記水平方向カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、

任意の水平基準信号が入力されてから次の水平基準信号が入力される期間に、水平方向カウンタ手段のカウント動作を停止させることができる水平カウンタ停止手段と、を備えることを特徴とするタイミング信号生成装置。

20

【請求項 3】

水平基準信号及び垂直基準信号が少なくとも入力され、マトリクス状に配された電子素子を駆動するための垂直駆動回路に対してタイミング信号を出力するタイミング信号生成装置であって、

前記垂直基準信号を基準として前記水平基準信号のパルス数をカウントする垂直方向カウンタ手段と、

前記垂直方向カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、

任意の垂直基準信号が入力されてから次の垂直基準信号が入力される期間に、垂直方向カウンタ手段のカウント動作を停止させることができる垂直カウンタ停止手段と、を備えることを特徴とするタイミング信号生成装置。

30

【請求項 4】

少なくとも水平基準信号、垂直基準信号及びクロック信号が入力され、マトリクス状に配された電子素子を駆動するための水平駆動回路及び垂直駆動回路に対してタイミング信号を生成し出力するタイミング信号生成装置であって、

前記タイミング信号生成装置は、

水平基準信号を基準としてクロック信号のクロック数をカウントする水平方向カウンタ手段と、

垂直基準信号を基準として前記水平基準信号のパルス数をカウントする垂直方向カウンタ手段と、

前記水平方向カウンタ手段及び垂直方向カウンタ手段のカウント出力に従って、タイミング信号を生成する信号発生回路と、を備えており、

40

さらに、前記タイミング信号生成装置は、

任意の水平基準信号が入力されてから次の水平基準信号が入力される期間に、水平方向カウンタ手段のカウント動作を停止させることができる水平カウンタ停止手段と、

任意の垂直基準信号が入力されてから次の垂直基準信号が入力される期間に、垂直方向カウンタ手段のカウント動作を停止させることができる垂直カウンタ停止手段と、を備えることを特徴とするタイミング信号生成装置。

【請求項 5】

50

クロック信号及び垂直基準信号が入力され、マトリクス状に配された電子素子を駆動するための駆動回路に対してタイミング信号を出力するタイミング信号生成装置であって、前記垂直基準信号を基準として前記クロック信号のクロック数をカウントする垂直カウンタ手段と、

前記垂直カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、

任意の基準信号が入力されてから次の基準信号が入力されるまでの期間に、垂直カウンタ手段のカウント動作を停止させることができる垂直カウンタ停止手段と、を備えることを特徴とするタイミング信号生成装置。

【請求項 6】

10

前記タイミング信号生成装置は、

前記水平基準信号が入力されてから、前記水平方向カウンタ手段のカウント動作を開始し、タイミング信号の変化点を生成した後、水平カウンタ停止手段により前記水平方向カウンタ手段のカウント動作を停止し、次の水平基準信号を入力するまでカウント動作を停止し続ける制御部を含むことを特徴とする請求項 2 又は 4 に記載のタイミング信号生成装置。

【請求項 7】

前記タイミング信号生成装置は、

前記垂直基準信号が入力されてから、前記垂直方向カウンタ手段のカウント動作を開始し、タイミング信号の変化点を生成した後、垂直カウンタ停止手段により前記垂直方向カウンタ手段のカウント動作を停止し、次の垂直基準信号を入力するまでカウント動作を停止し続ける制御部を含むことを特徴とする請求項 3 ～ 5 のいずれか 1 項に記載のタイミング信号生成装置。

20

【請求項 8】

前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記信号発生回路は、前記水平方向カウンタ手段がカウントを行っている期間内に、映像信号の 1 水平走査期間内に生成される全てのタイミング信号の変化点を発生させるものであることを特徴とする請求項 2 又は 4 に記載のタイミング信号生成装置。

【請求項 9】

30

前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記水平カウンタ停止手段は、任意の水平基準信号が入力し、映像信号の 1 水平走査期間内に前記信号発生回路にて生成される全てのタイミング信号において変化点が発生した時点から、新たな水平基準信号が入力されるまでの間に、前記水平方向カウンタ手段のカウントを停止する期間を有するよう制御するものであることを特徴とする請求項 2 又は 4 に記載のタイミング信号生成装置。

【請求項 10】

前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記垂直カウンタ停止手段は、任意の垂直基準信号が入力し、映像信号の 1 垂直走査期間内に前記信号発生回路にて生成される全てのタイミング信号において変化点が発生した時点から、新たな垂直基準信号が入力されるまでの間に、前記垂直方向カウンタ手段のカウントを停止する期間を有するよう制御するものであることを特徴とする請求項 3 ～ 5 のいずれか 1 項に記載のタイミング信号生成装置。

40

【請求項 11】

前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記信号発生回路は、少なくとも水平駆動回路のシフトスタート信号を発生する回路を含む複数のタイミング信号を発生するものであり、

前記水平駆動回路のシフトスタート信号は、任意の水平基準信号が入力した後、映像信号の 1 水平走査期間内に前記信号発生回路にて生成される全てのタイミング信号のうち、最も遅いタイミングで変化点が発生するように構成されており、

前記水平カウンタ停止手段は、任意の水平基準信号が入力し、前記信号発生回路にて生

50

成されるソース駆動回路のシフトスタート信号において変化点が発生した後から、新たな水平基準信号が入力されるまでの間に、水平方向カウンタ手段のカウントを停止する期間を有するよう制御されるものであることを特徴とする請求項 2 又は 4 記載のタイミング信号生成装置。

【請求項 1 2】

前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記信号発生回路は、少なくとも垂直駆動回路のシフトスタート信号を発生する回路を含む複数のタイミング信号を発生するものであり、

前記垂直カウンタ停止手段は、任意の垂直基準信号が入力し、前記信号発生回路にて生成される垂直駆動回路のシフトスタート信号において変化点が発生した後から、新たな水平基準信号が入力されるまでの間に、垂直方向カウンタ手段のカウントを停止する期間を有するよう制御されるものであることを特徴とする請求項 3～5 のいずれか 1 項に記載のタイミング信号生成装置。

【請求項 1 3】

前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の水平基準信号が入力した後、映像信号の水平ブランキング期間が始まり、その後水平有効表示期間へ移行し、次の水平基準信号が入力するまで当該水平有効表示期間が継続するように設定されており、

前記水平カウンタ停止手段は、水平方向カウンタ手段が少なくとも水平ブランキング期間はカウントを行い、その後、次の水平基準信号が入力するまでの間にカウントを停止する期間を有するよう制御するものであることを特徴とする請求項 2 又は 4 に記載のタイミング信号生成装置。

【請求項 1 4】

前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の垂直基準信号が入力した後、映像信号の垂直ブランキング期間が始まり、その後垂直有効表示期間へ移行し、次の垂直基準信号が入力するまで当該垂直有効表示期間が継続するように設定されており、

前記垂直カウンタ停止手段は、垂直方向カウンタ手段が少なくとも垂直ブランキング期間はカウントを行い、その後、次の垂直基準信号が入力するまでの間にカウントを停止する期間を有するよう制御するものであることを特徴とする請求項 3～5 のいずれか 1 項に記載のタイミング信号生成装置。

【請求項 1 5】

前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の水平基準信号が入力した後、映像信号の水平ブランキング期間が始まり、その後水平有効表示期間へ移行し、次の水平基準信号が入力するまで当該水平有効表示期間が継続するように設定されており、

前記水平カウンタ停止手段は、水平方向カウンタ手段は水平ブランキング期間のみカウントを行い、その後、次の水平基準信号が入力するまで間はカウントを停止するよう制御するものであることを特徴とする請求項 2 又は 4 に記載のタイミング信号生成装置。

【請求項 1 6】

前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の水平基準信号が入力した後、映像信号の水平ブランキング期間が始まり、その後水平有効表示期間へ移行し、次の水平基準信号が入力するまで当該水平有効表示期間が継続するように設定されており、

前記水平カウンタ停止手段は、水平方向カウンタ手段は水平ブランキング期間のみカウントを行い、その後、次の水平基準信号が入力するまで間はカウントを停止するよう制御するものであることを特徴とする請求項 3～5 のいずれか 1 項に記載のタイミング信号生成装置。

【請求項 1 7】

基準信号が少なくとも入力され、アレイ状に配された電子素子を駆動するための駆動回

10

20

30

40

50

路に対して信号を出力するタイミング信号生成装置であって、

前記基準信号を基準としてカウント動作を行うカウンタ手段と、

前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、を備え、

前記カウンタ手段は、前記基準信号の1周期をカウンタ手段がカウントする信号の1周期で割った数を2進数で表現するのに必要なビット数よりも、少ないビット数で形成されていることを特徴とするタイミング信号生成装置。

【請求項18】

基準信号が少なくとも入力され、マトリクス状に配された電子素子を駆動するための駆動回路に対してタイミング信号を出力するタイミング信号生成装置であって、

基準信号を基準としてカウント動作を行うカウンタ手段と、

前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、を備え、

前記カウンタ手段は、前記基準信号の1周期をカウンタ手段がカウントする信号の1周期で割った数を2進数で表現するのに必要なビット数よりも、少ないビット数で形成されていることを特徴とするタイミング信号生成装置。

【請求項19】

前記水平方向カウンタ手段は、1水平走査期間をクロック信号の周期で割った数を2進数で表現するのに必要なビット数より少ないビット数のカウンタを用いているものであることを特徴とする請求項2又は4に記載のタイミング信号生成装置。

【請求項20】

前記垂直方向カウンタ手段は、1垂直走査期間を水平走査期間で割った数を2進数で表現するのに必要なビット数より少ないビット数のカウンタを用いているものであることを特徴とする請求項3又は4に記載のタイミング信号生成装置。

【請求項21】

前記垂直方向カウンタ手段は、1垂直走査期間をクロック信号の1周期で割った数を2進数で表現するのに必要なビット数より少ないビット数のカウンタを用いているものであることを特徴とする請求項5に記載のタイミング信号生成装置。

【請求項22】

前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の水平基準信号が入力した後、映像信号の水平ブランキング期間が始まり、その後水平有効表示期間へ移行し、次の水平基準信号が入力するまで当該水平有効表示期間が継続するように設定されており、

前記水平カウンタ停止手段は、前記水平ブランキング期間が終了した時点から前記水平方向カウンタ手段におけるカウンタが振り切れるまでの間に、水平方向カウンタ手段のカウントを停止させるものであることを特徴とする請求項19に記載のタイミング信号生成装置。

【請求項23】

前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の垂直基準信号が入力した後、映像信号の垂直ブランキング期間が始まり、その後垂直有効表示期間へ移行し、次の垂直基準信号が入力するまで当該垂直有効表示期間が継続するように設定されており、

前記垂直カウンタ停止手段は、前記垂直ブランキング期間が終了した時点から前記垂直方向カウンタ手段におけるカウンタが振り切れるまでの所定の時期に、垂直方向カウンタ手段のカウントを停止させるものであることを特徴とする請求項20又は21に記載のタイミング信号生成装置。

【請求項24】

請求項1～7、17～21のうちのいずれか1項に記載のタイミング信号生成装置を備えていることを特徴とする電子デバイス。

【請求項25】

請求項 8～16、22、及び 23 のうちのいずれか 1 項に記載のタイミング信号生成装置を備えていることを特徴とする表示装置。

【請求項 26】

前記タイミング信号生成装置は、画像表示素子が形成されている基板上にモノリシックに形成されていることを特徴とする請求項 25 に記載の表示装置。

【請求項 27】

請求項 8～16、22、及び 23 のうちのいずれか 1 項に記載のタイミング信号生成装置を備え、

前記タイミング信号生成装置は、受像素子が形成されている基板上にモノリシックに形成されていることを特徴とする受像装置。

【請求項 28】

アレイ状に配された電子素子と、当該電子素子を駆動するための駆動回路と、基準信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、

前記タイミング信号生成装置は、

前記基準信号を基準としてカウンタ動作を行うカウンタ手段と、

前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路とを備えており、

任意の基準信号が入力されてから次の基準信号が入力されるまでの期間に、カウンタ手段のカウントを停止又は終了させるステップを含むことを特徴とする電子デバイスの駆動方法。

【請求項 29】

マトリクス状に配された電子素子と、当該電子デバイスを駆動するための駆動回路と、水平基準信号及びクロック信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、

前記タイミング信号生成装置は、

前記水平基準信号を基準として前記クロック信号のクロック数をカウントする水平方向カウンタ手段と、

前記水平方向カウンタ手段のカウント出力に従って、前記複数のタイミング信号を生成する信号発生回路と、を備えており、

任意の水平基準信号が入力されてから次の水平基準信号が入力される期間に、水平方向カウンタ手段のカウント動作を停止又は終了させるステップを含むことを特徴とする電子デバイスの駆動方法。

【請求項 30】

マトリクス状に配された電子素子と、当該電子素子を駆動するための駆動回路と、垂直基準信号及び水平基準信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、

前記タイミング信号生成装置は、

前記垂直基準信号を基準として前記水平基準信号のパルス数をカウントする垂直方向カウンタ手段と、

前記垂直方向カウンタ手段のカウント出力に従って、前記複数のタイミング信号を生成する信号発生回路と、を備えており、

任意の垂直基準信号が入力されてから次の垂直基準信号が入力される期間に、垂直方向カウンタ手段のカウント動作を停止又は終了させるステップを含むことを特徴とする電子デバイスの駆動方法。

【請求項 31】

マトリクス状に配された電子素子と、当該電子素子を駆動するための垂直駆動回路及び水平駆動回路と、当該垂直駆動回路及び水平駆動回路に対して、水平基準信号及び垂直基準信号に従って、複数のタイミング信号を生成し出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、

前記タイミング信号生成装置は、
水平基準信号に従ってクロック数をカウントする水平方向カウンタ手段と、
垂直基準信号に従ってクロック数をカウントする垂直方向カウンタ手段と、を備えており、

前記水平方向カウンタ手段を、前記水平基準信号を入力してからクロック数のカウントを開始し、その後にカウントを停止又は終了させ、次の基準信号を入力するまでカウントを停止又は終了し続けるように制御するステップと、

前記垂直方向カウンタ手段を、垂直基準信号を入力してからクロック数のカウントを開始し、その後にカウントを停止又は終了させ、次の基準信号を入力するまでカウントを停止又は終了し続けるように制御するステップと、を含むことを特徴とする電子デバイスの駆動方法。

10

【請求項 3 2】

マトリクス状に配された電子素子と、当該電子素子を駆動するための駆動回路と、垂直基準信号及びクロック信号を用いて複数のタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、

前記タイミング信号生成装置は、

前記垂直基準信号を基準として前記クロック信号のクロック数をカウントするカウンタ手段と、

前記カウンタ手段のカウント出力に従って、前記複数のタイミング信号を生成する信号発生回路とを備えており、

20

任意の基準信号が入力されてから次の基準信号が入力されるまでの期間に、カウンタ手段のカウント動作を停止又は終了させるステップを含むことを特徴とする電子デバイスの駆動方法。

【請求項 3 3】

アレイ状に配された電子素子と、当該電子素子を駆動するための駆動回路と、基準信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備えた電子デバイスの駆動方法であって、

前記タイミング信号生成装置は、

前記基準信号を基準としてカウント動作を行うカウンタ手段と、

前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、を備え、

30

前記カウンタ手段は、前記基準信号の 1 周期をカウンタ手段がカウントする信号の 1 周期で割った数を 2 進数で表現するのに必要なビット数よりも、少ないビット数で形成されており、

前記カウンタ手段のカウンタが振り切れると、信号発生回路に対してカウンタ手段のカウントした信号数を参照しないように制御信号が出力されるステップを含むことを特徴とする電子デバイスの駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

40

本発明は、タイミング信号生成装置、電子デバイス及び表示装置、並びに電子デバイスの駆動方法に関するものであり、より詳細には、消費電力の低減化に資するタイミング信号生成装置及び該タイミング信号生成装置を備える電子デバイス、表示装置並びに電子デバイスの駆動方法に関するものである。

【背景技術】

【0002】

従来、アレイ状に電子素子が配置された表示画素を駆動する駆動回路を備えたものの一例としてマトリクス状に画素が配置されたマトリクス型表示装置がある。このようなマトリクス型表示装置の代表的なものとして、例えば、アクティブマトリクス型の液晶表示装置がよく知られている。

50

【0003】

図4に、従来のアクティブマトリクス型の液晶表示装置の概略構成の一例を模式的に表す図を示す。同図に示すように、液晶表示装置500は、液晶表示パネル501、ソースドライバ502、ゲートドライバ503、液晶表示制御回路504から構成される。

【0004】

液晶表示パネル501は、基板上に表示用の画素電極と、該画素電極に電圧を印加するTFTトランジスタとをマトリクス状に配置した液晶表示パネルである。ソースドライバ502は、液晶表示パネル501の上辺に配置されており、ゲートドライバ503は、液晶表示パネル501の左辺に配置されており、ソースドライバ502において水平方向の1ライン単位でラッチした表示データをD/A変換して階調電圧として液晶表示パネル501の画素電極に水平方向の1ライン単位で上方から下方に順次書き込むことにより、画素電極と共通電極間に画素毎の電圧を印加し、印加電圧値に応じてその電極間の液晶の透過度を制御して表示するように構成されている。

10

【0005】

液晶表示制御回路504は、画像表示のための各種タイミング信号を生成してソースドライバ502、ゲートドライバ503を制御し、液晶表示パネル501を駆動するものであり、前記各種タイミング信号を生成するためのタイミング信号生成装置300を備えている。

【0006】

図5は、タイミング信号生成装置300の構成を模式的に示す回路ブロック図である。同図に示すように、タイミング信号生成装置300は、カウンタ初期化回路31、水平方向カウンタ32、垂直方向カウンタ33、信号発生回路群34を備えている。

20

【0007】

カウンタ初期化回路31は、水平基準信号（以下「 H_{SYNC} 信号」）、垂直基準信号（以下「 V_{SYNC} 信号」）、及びクロック信号（以下「CLK信号」）を入力し、水平方向カウンタ32及び垂直方向カウンタ33に対してそれぞれ制御信号を出力する。水平方向カウンタ32は、CLK信号を入力し、クロック数をカウントして、信号発生回路群34の水平デコーダ（不図示）に供給する。また、水平方向カウンタ32は、カウンタ初期化回路31から H_{SYNC} 信号と同期した制御信号が供給された際に、カウントをリセットするように構成されている。垂直方向カウンタ33は、CLK信号、 H_{SYNC} 信号を入力し、 H_{SYNC} 信号パルス数をCLK信号に同期してカウントして、信号発生回路群34の垂直デコーダ（不図示）に供給する。また、垂直方向カウンタ33は、カウンタ初期化回路31から V_{SYNC} 信号と同期した制御信号が供給された際に、カウントをリセットするように構成されている。つまり、カウンタ初期化回路31から出力される制御信号は、カウントリセット信号として機能する。

30

【0008】

信号発生回路群34は、液晶表示装置を駆動するための各種タイミング信号を発生するための信号発生回路を複数備えている。具体的には、ソースドライバ502のシフトスタート信号（以下「SSP信号」）を発生するSSP回路34a、ゲートドライバ503のバスライン選択スタート信号（以下「GSP信号」）を発生するGSP回路34b、ゲートドライバ503のバスライン選択信号用シフトクロック信号（以下「GCK信号」）を発生するGCK回路34c、COM信号及び映像信号の極性反転等の基信号として用いる極性選択信号（以下「FRP信号」）を発生するFRP回路34d、ソースドライバ502の走査方向切り替え信号（以下「LR信号」）を発生するLR回路34e、ゲートドライバ503のバスライン選択信号幅制御信号（以下「PWC信号」）を発生するPWC回路34f、プリチャージ制御信号（以下「PCTL信号」）を発生するPCTL回路34g、ゲートドライバ503の走査方向切り替え信号（以下「UD信号」）を発生するUD回路34hを備えている。

40

【0009】

図6(a)及び図6(b)は、上述したタイミング信号生成装置におけるタイミングチ

50

ャートを示す図であり、図 6 (a) は水平方向のタイミングチャートであり、図 6 (b) は垂直方向のタイミングチャートを示す図である。

【0010】

まず、水平方向のタイミングチャートについて説明する。図 6 (a) に示す水平方向のタイミングチャートには、 H_{SYNC} 信号、SSP 信号、LR 信号、GCK 信号、PWC 信号、PCTL 信号、FRP 信号、及び水平方向カウンタ 32 の動作期間が示されている。

【0011】

同図に示すように、SSP 信号は、 H_{SYNC} 信号が “Low” となり再び “High” となってから、すぐに変化点が発生するように構成されている。また、LR 信号、GCK 信号、PWC 信号、PCTL 信号、及び FRP 信号は、 H_{SYNC} 信号が “Low” となり再び “High” となってから、次の H_{SYNC} 信号が “Low” になる少し前に変化点が発生するように構成されている。

【0012】

ここで、 H_{SYNC} 信号が “Low” となり再び “High” となってから、次の H_{SYNC} 信号が “Low” となり再び “High” になるまでの期間、つまり映像信号の 1 水平走査期間 T91 には、映像情報を含む映像信号を出力している水平有効表示期間 T92 (水平有効表示エリア) と、水平ブランキング期間とが存在する。一般的に、SSP の変化点が出力されてから水平走査が終了するまでが水平有効表示期間 T92 であり、任意の水平有効表示期間 T92 から次の水平有効表示期間 T92 の間が水平ブランキング期間となる。そして、LR 信号、GCK 信号、PWC 信号、PCTL 信号、及び FRP 信号等の各種タイミング信号は、水平ブランキング期間内に変化点が発生するように構成されている。

【0013】

ここで、水平方向カウンタ 32 は、信号発生回路群 34 から出力される信号が必要とする位置 (主に、変化点) まで、クロック数をカウントする必要がある。このため、水平方向カウンタ 32 は、 H_{SYNC} 信号が “Low” となり再び “High” となってから、次の H_{SYNC} 信号が “Low” となり再び “High” となるまで、つまり 1 水平走査期間 T91 中、連続してカウントする必要がある。つまり、水平方向カウンタ 32 は、1 水平走査期間 T91 中、カウントを停止することなくカウントし続けることになる。

【0014】

次いで、垂直方向のタイミングチャートについて説明する。図 6 (b) に示す垂直方向のタイミングチャートには、 V_{SYNC} 信号、 H_{SYNC} 信号、SSP 信号、GCK 信号、PWC 信号、GSP 信号、PCTL 信号、UD 信号、垂直有効表示期間 T95 (垂直有効表示エリア) と垂直ブランキング期間 T96、及び垂直方向カウンタ 33 の動作期間が示されている。

【0015】

本タイミングチャートでは、 V_{SYNC} 信号が “Low” となり再び “High” となってから、次の V_{SYNC} 信号が “Low” となり再び “High” になるまでの期間、つまり 1 垂直走査期間 T94 には、垂直有効表示期間 T95 (垂直有効表示エリア) と、最終段の水平映像信号出力後から次の垂直走査期間 T94 の初段の水平映像信号が入力されるまでの期間に、垂直ブランキング期間 T96 が存在する。

【0016】

垂直ブランキング期間 T96 内では、低消費電力化のために、SSP 信号等の各種信号を止めることが一般的であるため、図 6 (b) に示すように、SSP 信号、GCK 信号、PWC 信号、及び PCTL 信号は、垂直有効表示期間 T95 内に変化点が発生するように構成されている。また、GSP 信号は、 V_{SYNC} 信号が “Low” となり再び “High” となつてすぐに、変化点が発生するように構成されている。UD 信号は、 V_{SYNC} 信号が “Low” となり再び “High” となってから、次の V_{SYNC} 信号が “Low” となり再び “High” になる直前に、変化点が発生するように構成されている。

【0017】

ここで、垂直方向カウンタ33は、垂直ブランキング期間T96の開始位置を割り出す必要があるため、最低でも垂直有効表示期間T95内はカウントする必要がある、通常は垂直ブランキング期間T96もカウントするように構成されている。このため、垂直方向カウンタ33も、水平方向カウンタ32と同様に、V_{SYNC}信号が“Low”となり再び“High”となってから、次のV_{SYNC}信号が“Low”となり再び“High”となるまで、つまり1垂直走査期間T94中、連続してカウントするように設定されている。つまり、垂直方向カウンタ33は、1垂直走査期間T94中、カウントを停止することなくカウントし続けることになる。

【0018】

ところで、近年、コンピュータやOA機器、移動端末機器等のように様々な機器に表示装置が搭載されるようになってきている。このため、表示装置の省電力化・小型化が命題となっている。特に、アクティブマトリクス型の液晶表示装置では、上述した液晶表示制御装置（駆動回路）における消費電力を低減させる技術が開発されている。

【0019】

例えば、特開平8-305316号公報（公開：平成8年（1996）11月22日）（以下「特許文献1」という）には、多結晶シリコン薄膜上にモノリシックに画素アレイと駆動回路とを形成した画像表示装置のような駆動回路での消費電力の大きい画像表示装置において、映像信号に含まれる垂直及び水平ブランキング期間に同期して、駆動回路への信号の供給、或いはデータ信号線への信号の供給を停止することで、駆動回路における消費電力を大幅に削減し得る画像表示装置が開示されている。

【0020】

また、直接の省電力化のための技術ではないが、例えば、特開平10-11033号公報（公開：平成10年（1998）1月16日）（以下「特許文献2」という）には、電源投入時液晶パネルにDC成分が印加される事を防止することを目的として、タイミングジェネレータと液晶表示パネルとの間に停止手段を介在させ、電源投入時にビデオドライバから出力される映像信号が安定するまでの間、垂直スキャナ及び水平スキャナに繰り返し入力される垂直スタートパルス及び水平スタートパルスの少なくとも一方を停止して、不安定な映像信号が液晶画素に書き込まれることを防止する液晶表示装置及びその駆動方法が開示されている。

【0021】

上述したように、従来のタイミング信号生成装置300の構成では、水平方向カウンタ32は1水平走査期間中、また垂直方向カウンタ33は1垂直走査期間中、連続してクロック数をカウントし続ける必要がある。このため、従来のタイミング信号生成装置300の構成では、消費電力が増大してしまうという問題点があった。

【0022】

しかしながら、タイミング信号生成装置300のカウンタによる消費電力を抑える技術については、これまで開発されていない。例えば、前記特許文献1には、ブランキング期間には信号の供給を停止することで省電力化を図る技術が開示されており、特許文献2には、スタートパルスの供給を所定の時期に停止する技術について開示されているが、これらいずれの特許文献にもタイミング信号生成装置300におけるカウンタによる消費電力を抑える技術については開示も示唆もされていない。

【0023】

このため、本発明者らは、液晶表示制御装置におけるタイミング信号生成装置内のカウンタによる消費電力を低減させるための技術の開発が必要であると考えた。さらに、タイミング信号生成装置は、マトリクス型の表示装置全般に用いられるものであるため、かかる問題点は、マトリクス型表示装置全般で潜在的に存在しているといえる。

【0024】

本発明は、前記の問題点に鑑みてなされたものであり、その目的は、省電力化が可能なマトリクス型の表示装置におけるタイミング信号生成手段、及び該タイミング信号生成手

10

20

30

40

50

段を備えるマトリクス型表示装置並びにその駆動方法を提供することにある。

【発明の開示】

【0025】

本発明に係るタイミング信号生成装置は、前記課題を解決するために、基準信号が少なくとも入力され、アレイ状に配置された電子素子を駆動するための駆動回路に対してタイミング信号を出力するタイミング信号生成装置であって、前記基準信号を基準としてカウント動作を行うカウンタ手段と、前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、任意の基準信号が入力された後、次の基準信号が入力されるまでの間に、前記カウンタ手段のカウント動作を停止させることができるカウンタ停止手段と、を備えることを特徴としている。

10

【0026】

上記の構成によれば、カウント動作を要する期間にカウンタ手段のカウントを動作させ、その後停止させることができる。このため、カウンタ手段の動作停止期間が発生するため、消費電力を低減させることができるという効果を奏する。

【0027】

また、本発明に係るタイミング信号生成装置は、前記課題を解決するために、クロック信号及び水平基準信号が少なくとも入力され、マトリクス状に配された電子素子を駆動するための水平駆動回路に対してタイミング信号を出力するタイミング信号生成装置であって、前記水平基準信号を基準としてクロック信号のカウント動作を行う水平方向カウンタ手段と、前記水平方向カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、任意の水平基準信号が入力されてから次の水平基準信号が入力される期間に、水平方向カウンタ手段のカウント動作を停止させることができる水平カウンタ停止手段と、を備えることを特徴としている。

20

【0028】

上記の構成によれば、カウント動作を要する期間に水平方向カウンタ手段のカウントを動作させ、その後停止させることができる。このため、水平方向カウンタ手段の動作停止期間が発生するため、消費電力を低減させることができるという効果を奏する。

【0029】

また、本発明に係るタイミング信号生成装置は、前記課題を解決するために、水平基準信号及び垂直基準信号が少なくとも入力され、マトリクス状に配された電子素子を駆動するための垂直駆動回路に対してタイミング信号を出力するタイミング信号生成装置であって、前記垂直基準信号を基準として前記水平基準信号のパルス数をカウントする垂直方向カウンタ手段と、前記垂直方向カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、任意の垂直基準信号が入力されてから次の垂直基準信号が入力される期間に、垂直方向カウンタ手段のカウント動作を停止させることができる垂直カウンタ停止手段と、を備えることを特徴としている。

30

【0030】

上記の構成によれば、カウント動作を要する期間に垂直方向カウンタ手段のカウントを動作させ、その後停止させることができる。このため、垂直方向カウンタ手段の動作停止期間が発生するため、消費電力を低減させることができるという効果を奏する。

40

【0031】

また、本発明に係るタイミング信号生成装置は、前記課題を解決するために、少なくとも水平基準信号、垂直基準信号及びクロック信号が入力され、マトリクス状に配された電子素子を駆動するための水平駆動回路及び垂直駆動回路に対してタイミング信号を生成し出力するタイミング信号生成装置であって、前記タイミング信号生成装置は、水平基準信号を基準としてクロック信号のクロック数をカウントする水平方向カウンタ手段と、垂直基準信号を基準として前記水平基準信号のパルス数をカウントする垂直方向カウンタ手段と、前記水平方向カウンタ手段及び垂直方向カウンタ手段のカウント出力に従って、タイミング信号を生成する信号発生回路と、を備えており、さらに、前記タイミング信号生成装置は、任意の水平基準信号が入力されてから次の水平基準信号が入力される期間に、水

50

平方向カウンタ手段のカウント動作を停止させることができる水平カウンタ停止手段と、任意の垂直基準信号が入力されてから次の垂直基準信号が入力される期間に、垂直方向カウンタ手段のカウント動作を停止させることができる垂直カウンタ停止手段と、を備えることを特徴としている。

【0032】

上記の構成によれば、カウント動作を要する期間に水平方向カウンタ手段及び垂直方向カウンタ手段のカウントを動作させ、その後停止させることができる。このため、水平方向カウンタ手段及び垂直方向カウンタ手段の動作停止期間が発生するため、消費電力を低減させることができるという効果を奏する。

【0033】

また、本発明に係るタイミング信号生成装置は、前記課題を解決するために、クロック信号及び垂直基準信号が入力され、マトリクス状に配された電子素子を駆動するための駆動回路に対してタイミング信号を出力するタイミング信号生成装置であって、前記垂直基準信号を基準として前記クロック信号のクロック数をカウントする垂直カウンタ手段と、前記垂直カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、任意の基準信号が入力されてから次の基準信号が入力されるまでの期間に、垂直カウンタ手段のカウント動作を停止させることができる垂直カウンタ停止手段と、を備えることを特徴としている。

【0034】

上記の構成によれば、カウント動作を要する期間に垂直方向カウンタ手段のカウントを動作させ、その後停止させることができる。このため、垂直方向カウンタ手段の動作停止期間が発生するため、消費電力を低減させることができるという効果を奏する。

【0035】

また、本発明に係るタイミング信号生成装置において、前記タイミング信号生成装置は、前記水平基準信号が入力されてから、前記水平方向カウンタ手段のカウント動作を開始し、タイミング信号の変化点を生成した後、水平カウンタ停止手段により前記水平方向カウンタ手段のカウント動作を停止し、次の水平基準信号を入力するまでカウント動作を停止し続ける制御部を含むことが好ましい。

【0036】

上記の構成によれば、水平方向カウンタ手段がカウントしている間に、信号発生回路群は、タイミング信号において変化点を発生させる。このため、信号発生回路群から出力される信号が必要とする位置（主に、変化点）まで確実にカウントすることができる。

【0037】

また、本発明に係るタイミング信号生成装置において、前記タイミング信号生成装置は、前記垂直基準信号が入力されてから、前記垂直方向カウンタ手段のカウント動作を開始し、タイミング信号の変化点を生成した後、垂直カウンタ停止手段により前記垂直方向カウンタ手段のカウント動作を停止し、次の垂直基準信号を入力するまでカウント動作を停止し続ける制御部を含むことが好ましい。

【0038】

上記の構成によれば、タイミング信号の変化点が発生した後に、垂直方向カウンタ手段のカウントを停止させる。通常、タイミング信号において変化点が発生した後、有効表示エリアが始まる。垂直方向カウンタ手段は、有効表示エリアの開始位置を割り出すことができれば、それ以降はカウントする必要がない。このため、それ以降の消費電力の低減に寄与することができる。

【0039】

また、本発明に係るタイミング信号生成装置において、前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記信号発生回路は、前記水平方向カウンタ手段がカウントを行っている期間内に、映像信号の1水平走査期間内に生成される全てのタイミング信号の変化点を発生させるものであることが好ましい。

【0040】

上記の構成によれば、水平方向カウンタ手段がカウントしている間に、信号発生回路群は、タイミング信号において変化点を発生させる。このため、信号発生回路群から出力される信号が必要とする位置（主に、変化点）まで確実にカウントすることができる。

【0041】

また、本発明に係るタイミング信号生成装置において、前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記水平カウンタ停止手段は、任意の水平基準信号が入力し、映像信号の1水平走査期間内に前記信号発生回路にて生成される全てのタイミング信号において変化点が発生した時点から、新たな水平基準信号が入力されるまでの間に、前記水平方向カウンタ手段のカウントを停止する期間を有するよう制御するものであることが好ましい。

10

【0042】

上記の構成によれば、水平方向カウンタ手段がカウントしている間に、信号発生回路群は、タイミング信号において変化点を発生させる。このため、信号発生回路群から出力される信号が必要とする位置（主に、変化点）まで確実にカウントすることができる。

【0043】

また、本発明に係るタイミング信号生成装置において、前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記垂直カウンタ停止手段は、任意の垂直基準信号が入力し、映像信号の1垂直走査期間内に前記信号発生回路にて生成される全てのタイミング信号において変化点が発生した時点から、新たな垂直基準信号が入力されるまでの間に、前記垂直方向カウンタ手段のカウントを停止する期間を有するよう制御するものであることが好ましい。

20

【0044】

上記の構成によれば、タイミング信号の変化点が発生した後に、垂直方向カウンタ手段のカウントを停止させる。通常、タイミング信号において変化点が発生した後、有効表示エリアが始まる。垂直方向カウンタ手段は、有効表示エリアの開始位置を割り出すことができれば、それ以降はカウントする必要がない。このため、それ以降の消費電力の低減に寄与することができる。

【0045】

また、本発明に係るタイミング信号生成装置において、前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記信号発生回路は、少なくとも水平駆動回路のシフトスタート信号を発生する回路を含む複数のタイミング信号を発生するものであり、前記水平駆動回路のシフトスタート信号は、任意の水平基準信号が入力した後、映像信号の1水平走査期間内に前記信号発生回路にて生成される全てのタイミング信号のうち、最も遅いタイミングで変化点が発生するように構成されており、前記水平カウンタ停止手段は、任意の水平基準信号が入力し、前記信号発生回路にて生成されるソース駆動回路のシフトスタート信号において変化点が発生した後から、新たな水平基準信号が入力されるまでの間に、水平方向カウンタ手段のカウントを停止する期間を有するよう制御されるものであることが好ましい。

30

【0046】

上記の構成によれば、SSP信号において変化点が発生した後に、水平方向カウンタ手段のカウントを停止させる。SSP信号において変化点が発生した後、有効表示エリアが始まり、各種タイミング信号の変化点は発生しなくなるように構成されている。このため、SSP信号以降はカウントする必要がなく、それ以降の消費電力の低減に寄与することができる。

40

【0047】

また、本発明に係るタイミング信号生成装置において、前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記信号発生回路は、少なくとも垂直駆動回路のシフトスタート信号を発生する回路を含む複数のタイミング信号を発生するものであり、前記垂直カウンタ停止手段は、任意の垂直基準信号が入力し、前記信号発生回路にて生成される垂直駆動回路のシフトスタート信号において変化点が発生した後か

50

ら、新たな水平基準信号が入力されるまでの間に、垂直方向カウンタ手段のカウントを停止する期間を有するよう制御されるものであることが好ましい。

【0048】

上記の構成によれば、GSP信号において変化点が発生した後に、垂直方向カウンタ手段のカウントを停止させる。通常、GSP信号において変化点が発生した後、有効表示エリアが始まる。垂直方向カウンタ手段は、有効表示エリアの開始位置を割り出すことができれば、それ以降はカウントする必要がない。このため、それ以降の消費電力の低減に寄与することができる。

【0049】

また、本発明に係るタイミング信号生成装置において、前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の水平基準信号が入力した後、映像信号の水平ブランキング期間が始まり、その後水平有効表示期間へ移行し、次の水平基準信号が入力するまで当該水平有効表示期間が継続するように設定されており、前記水平カウンタ停止手段は、水平方向カウンタ手段が少なくとも水平ブランキング期間はカウントを行い、その後、次の水平基準信号が入力するまでの間にカウントを停止する期間を有するよう制御するものであることが好ましい。

【0050】

上記の構成によれば、信号発生回路は、水平基準信号が入力した後すぐに始まる水平ブランキング期間内にて、1水平走査期間内に発生する全てのタイミング信号において変化点を発生させるように構成されている。この場合、水平方向カウンタ手段は、少なくとも、この水平ブランキング期間はカウントを行い、その後所定の時期にカウントを停止することにより、信号発生回路から出力される信号の変化点の発生タイミングまでを確実にカウントすることができ、その後カウントを停止することで消費電力を低減できる。

【0051】

また、本発明に係るタイミング信号生成装置において、前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の垂直基準信号が入力した後、映像信号の垂直ブランキング期間が始まり、その後垂直有効表示期間へ移行し、次の垂直基準信号が入力するまで当該垂直有効表示期間が継続するように設定されており、前記垂直カウンタ停止手段は、垂直方向カウンタ手段が少なくとも垂直ブランキング期間はカウントを行い、その後、次の垂直基準信号が入力するまでの間にカウントを停止する期間を有するよう制御するものであることが好ましい。

【0052】

上記の構成によれば、垂直方向カウンタ手段は、少なくとも垂直ブランキング期間カウントを行う。垂直方向カウンタ手段は、垂直有効表示期間（垂直有効表示エリア）の開始位置を割り出せる位置までカウントを続ける必要があるが、この場合、少なくとも垂直ブランキング期間カウントを行えば、垂直有効表示期間（垂直有効表示エリア）の開始位置を割り出すことができる。したがって、垂直ブランキング期間が終了した時点以降の任意の位置で垂直方向カウンタ手段を停止することにより、消費電力を低減することができる。

【0053】

また、本発明に係るタイミング信号生成装置において、前記前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の水平基準信号が入力した後、映像信号の水平ブランキング期間が始まり、その後水平有効表示期間へ移行し、次の水平基準信号が入力するまで当該水平有効表示期間が継続するように設定されており、前記水平カウンタ停止手段は、水平方向カウンタ手段は水平ブランキング期間のみカウントを行い、その後、次の水平基準信号が入力するまで間はカウントを停止するよう制御するものであることが好ましい。

【0054】

上記の構成によれば、水平方向カウンタ手段は、水平ブランキング期間だけカウントを行う。このため、水平ブランキング期間が終了した時点以降の任意の位置で水平方向カウ

ンタ手段を停止するため、省電力化を図ることができる。なお、この場合、水平方向カウンタ手段は、水平有効表示開始位置を割り出すために機能することになる。

【0055】

また、本発明に係るタイミング信号生成装置において、前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の水平基準信号が入力した後、映像信号の水平ブランキング期間が始まり、その後水平有効表示期間へ移行し、次の水平基準信号が入力するまで当該水平有効表示期間が継続するように設定されており、前記水平カウンタ停止手段は、水平方向カウンタ手段は水平ブランキング期間のみカウントを行い、その後、次の水平基準信号が入力するまで間はカウントを停止するように制御するものであることが好ましい。

10

【0056】

上記の構成によれば、垂直方向カウンタ手段は、垂直ブランキング期間だけカウントを行う。このため、垂直ブランキング期間が終了した時点以降では、カウント動作を停止するため、省電力化を図ることができる。

【0057】

また、本発明に係るタイミング信号生成装置は、前記課題を解決するために、基準信号が少なくとも入力され、アレイ状に配された電子素子を駆動するための駆動回路に対して信号を出力するタイミング信号生成装置であって、前記基準信号を基準としてカウント動作を行うカウンタ手段と、前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、を備え、前記カウンタ手段は、前記基準信号の1周期をカウンタ手段がカウントする信号の1周期で割った数を2進数で表現するのに必要なビット数よりも、少ないビット数で形成されていることを特徴としている。

20

【0058】

上記の構成によれば、水平方向カウンタ手段のビット (bit) 数が減るので、回路規模を小さくできる。このため、低消費電力化が可能になるとともに、回路面積が小さくなるという効果もある。さらに、水平方向カウンタ手段から信号発生回路への配線量を低減させることもでき、回路面積 (額縁面積) の縮小化が可能となる。

【0059】

また、本発明に係るタイミング信号生成装置は、前記課題を解決するために、基準信号が少なくとも入力され、マトリクス状に配された電子素子を駆動するための駆動回路に対してタイミング信号を出力するタイミング信号生成装置であって、基準信号を基準としてカウント動作を行うカウンタ手段と、前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、を備え、前記カウンタ手段は、前記基準信号の1周期をカウンタ手段がカウントする信号の1周期で割った数を2進数で表現するのに必要なビット数よりも、少ないビット数で形成されていることを特徴としている。

30

【0060】

上記の構成によれば、水平方向カウンタ手段のビット (bit) 数が減るので、回路規模を小さくできる。このため、低消費電力化が可能になるとともに、回路面積が小さくなるという効果もある。さらに、水平方向カウンタ手段から信号発生回路への配線量を低減させることもでき、回路面積 (額縁面積) の縮小化が可能となる。

40

【0061】

また、本発明に係るタイミング信号生成装置において、前記水平方向カウンタ手段は、1水平走査期間をクロック信号の周期で割った数を2進数で表現するのに必要なビット数より少ないビット数のカウンタを用いているものであることが好ましい。

【0062】

上記の構成によれば、水平方向カウンタ手段のビット (bit) 数が減るので、回路規模を小さくできる。このため、低消費電力化が可能になるとともに、回路面積が小さくなるという効果もある。さらに、水平方向カウンタ手段から信号発生回路への配線量を低減させることもでき、回路面積 (額縁面積) の縮小化が可能となる。

【0063】

50

また、本発明に係るタイミング信号生成装置において、前記垂直方向カウンタ手段は、1 垂直走査期間を水平走査期間で割った数を2進数で表現するのに必要なビット数より少ないビット数のカウンタを用いているものであることが好ましい。

【0064】

上記の構成によれば、水平方向カウンタ手段のビット (b i t) 数が減るので、回路規模を小さくできる。このため、低消費電力化が可能になるとともに、回路面積が小さくなるという効果もある。さらに、水平方向カウンタ手段から信号発生回路への配線量を低減させることもでき、回路面積 (額縁面積) の縮小化が可能となる。

【0065】

また、本発明に係るタイミング信号生成装置において、前記垂直方向カウンタ手段は、1 垂直走査期間をクロック信号の1周期で割った数を2進数で表現するのに必要なビット数より少ないビット数のカウンタを用いているものであることが好ましい。

10

【0066】

上記の構成によれば、水平方向カウンタ手段のビット (b i t) 数が減るので、回路規模を小さくできる。このため、低消費電力化が可能になるとともに、回路面積が小さくなるという効果もある。さらに、水平方向カウンタ手段から信号発生回路への配線量を低減させることもでき、回路面積 (額縁面積) の縮小化が可能となる。

【0067】

また、本発明に係るタイミング信号生成装置において、前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の水平基準信号が入力した後、映像信号の水平ブランキング期間が始まり、その後水平有効表示期間へ移行し、次の水平基準信号が入力するまで当該水平有効表示期間が継続するように設定されており、前記水平カウンタ停止手段は、前記水平ブランキング期間が終了した時点から前記水平方向カウンタ手段におけるカウンタが振り切れるまでの間に、水平方向カウンタ手段のカウントを停止させるものであることが好ましい。

20

【0068】

上記の構成によれば、簡便かつ正確にカウントを停止することができる。

【0069】

また、本発明に係るタイミング信号生成装置において、前記マトリクス状に配された電子素子は、マトリクス状に配された表示画素であって、前記タイミング信号生成装置は、任意の垂直基準信号が入力した後、映像信号の垂直ブランキング期間が始まり、その後垂直有効表示期間へ移行し、次の垂直基準信号が入力するまで当該垂直有効表示期間が継続するように設定されており、前記垂直カウンタ停止手段は、前記垂直ブランキング期間が終了した時点から前記垂直方向カウンタ手段におけるカウンタが振り切れるまでの所定の時期に、垂直方向カウンタ手段のカウントを停止させるものであることが好ましい。

30

【0070】

上記の構成によれば、簡便かつ正確にカウントを停止することができる。

【0071】

また、本発明に係る電子デバイスは、上述のいずれかに記載のタイミング信号生成装置を備えていることを特徴としている。

40

【0072】

上記の構成によれば、所定の期間だけカウンタ手段のカウントを動作させ、その後停止させることができる。このため、カウンタ手段の動作停止期間が発生するため、電子デバイスの消費電力を低減させることができるという効果を奏する。

【0073】

また、本発明に係る表示装置は、上述のいずれかに記載のタイミング信号生成装置を備えていることを特徴としている。

【0074】

上記の構成によれば、所定の期間だけカウンタ手段のカウントを動作させ、その後停止させることができる。このため、カウンタ手段の動作停止期間が発生するため、表示装置

50

の消費電力を低減させることができるという効果を奏する。

【0075】

また、本発明に係る表示装置において、前記タイミング信号生成装置は、画像表示素子が形成されている基板上にモノリシックに形成されていることが好ましい。

【0076】

また、本発明に係る受像装置は、上述のいずれかに記載のタイミング信号生成装置を備え、前記タイミング信号生成装置は、受像素子が形成されている基板上にモノリシックに形成されていることを特徴としている。

【0077】

上記の構成によれば、所定の期間だけカウンタ手段のカウントを動作させ、その後停止させることができる。このため、カウンタ手段の動作停止期間が発生するため、受像装置の消費電力を低減させることができるという効果を奏する。

【0078】

また、本発明に係る電子デバイスの駆動方法は、前記の課題を解決するために、アレイ状に配された電子素子と、当該電子素子を駆動するための駆動回路と、基準信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、前記タイミング信号生成装置は、前記基準信号を基準としてカウント動作を行うカウンタ手段と、前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路とを備えており、任意の基準信号が入力されてから次の基準信号が入力されるまでの期間に、カウンタ手段のカウントを停止又は終了させるステップを含むことを特徴としている。

【0079】

上記の方法によれば、電子デバイスに設けられるカウンタ手段の消費電力を低減することができる。なお、「カウントを終了」とは、カウンタが振り切れた場合に、振り切れたことを示すパルスを出して信号発生回路がカウンタを参照しないようにすることをいう。

【0080】

また、本発明に係る電子デバイスの駆動方法は、前記の課題を解決するために、マトリクス状に配された電子素子と、当該電子デバイスを駆動するための駆動回路と、水平基準信号及びクロック信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、前記タイミング信号生成装置は、前記水平基準信号を基準として前記クロック信号のクロック数をカウントする水平方向カウンタ手段と、前記水平方向カウンタ手段のカウント出力に従って、前記複数のタイミング信号を生成する信号発生回路と、を備えており、任意の水平基準信号が入力されてから次の水平基準信号が入力される期間に、水平方向カウンタ手段のカウント動作を停止又は終了させるステップを含むことを特徴としている。

【0081】

上記の方法によれば、電子デバイスに設けられるカウンタ手段の消費電力を低減することができる。なお、「カウントを終了」とは、カウンタが振り切れた場合に、振り切れたことを示すパルスを出して信号発生回路がカウンタを参照しないようにすることをいう。

【0082】

また、本発明に係る電子デバイスの駆動方法は、マトリクス状に配された電子素子と、当該電子素子を駆動するための駆動回路と、垂直基準信号及び水平基準信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、前記タイミング信号生成装置は、前記垂直基準信号を基準として前記水平基準信号のパルス数をカウントする垂直方向カウンタ手段と、前記垂直方向カウンタ手段のカウント出力に従って、前記複数のタイミング信号を生成する信号発生回路と、を備えており、任意の垂直基準信号が入力されてから次の垂直基準信号が入力される期間に、垂直方向カウンタ手段のカウント動作を停止又は終了させるステップを含むことを特徴としている。

【0083】

上記の方法によれば、電子デバイスに設けられるカウント手段の消費電力を低減することができる。

【0084】

また、本発明に係る電子デバイスの駆動方法は、マトリクス状に配された電子素子と、当該電子素子を駆動するための垂直駆動回路及び水平駆動回路と、当該垂直駆動回路及び水平駆動回路に対して、水平基準信号及び垂直基準信号に従って、複数のタイミング信号を生成し出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、前記タイミング信号生成装置は、水平基準信号に従ってクロック数をカウントする水平方向カウンタ手段と、垂直基準信号に従ってクロック数をカウントする垂直方向カウンタ手段と、を備えており、前記水平方向カウンタ手段を、前記水平基準信号を入力してからクロック数のカウントを開始し、その後にカウントを停止又は終了させ、次の基準信号を入力するまでカウントを停止又は終了し続けるように制御するステップと、前記垂直方向カウンタ手段を、垂直基準信号を入力してからクロック数のカウントを開始し、その後にカウントを停止又は終了させ、次の基準信号を入力するまでカウントを停止又は終了し続けるように制御するステップと、を含むことを特徴としている。

10

【0085】

上記の方法によれば、電子デバイスに設けられるカウント手段の消費電力を低減することができる。

【0086】

また、本発明に係る電子デバイスの駆動方法は、マトリクス状に配された電子素子と、当該電子素子を駆動するための駆動回路と、垂直基準信号及びクロック信号を用いて複数のタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、前記タイミング信号生成装置は、前記垂直基準信号を基準として前記クロック信号のクロック数をカウントするカウンタ手段と、前記カウンタ手段のカウント出力に従って、前記複数のタイミング信号を生成する信号発生回路とを備えており、任意の基準信号が入力されてから次の基準信号が入力されるまでの期間に、カウンタ手段のカウント動作を停止又は終了させるステップを含むことを特徴としている。

20

【0087】

上記の方法によれば、電子デバイスに設けられるカウント手段の消費電力を低減することができる。

30

【0088】

また、本発明に係る電子デバイスの駆動方法は、アレイ状に配された電子素子と、当該電子素子を駆動するための駆動回路と、基準信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備えた電子デバイスの駆動方法であって、前記タイミング信号生成装置は、前記基準信号を基準としてカウント動作を行うカウンタ手段と、前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、を備え、前記カウンタ手段は、前記基準信号の1周期をカウンタ手段がカウントする信号の1周期で割った数を2進数で表現するのに必要なビット数よりも、少ないビット数で形成されており、前記カウンタ手段のカウンタが振り切れると、信号発生回路に対してカウンタ手段のカウントした信号数を参照しないように制御信号が出力されるステップを含むことを特徴としている。

40

【0089】

上記の方法によれば、電子デバイスに設けられるカウント手段の消費電力を低減することができる。

【図面の簡単な説明】

【0090】

【図1】本実施の一形態に係るタイミング信号生成装置(TG)の構成を模式的に示す回路ブロック図である。

【図2(a)】本実施の一形態に係るタイミング信号生成装置における水平方向のタイミ

50

ングチャートを示す図である。

【図 2 (b)】本実施の一形態に係るタイミング信号生成装置における垂直方向のタイミングチャートを示す図である。

【図 3】本実施の一形態に係るアクティブマトリクス型液晶表示装置の概略構成の一例を模式的に表す図である。

【図 4】従来のアクティブマトリクス型の液晶表示装置の概略構成の一例を模式的に表す図である。

【図 5】従来のタイミング信号生成装置の構成を模式的に示す回路ブロック図である。

【図 6 (a)】従来のタイミング信号生成装置における水平方向のタイミングチャートを示す図である。

【図 6 (b)】従来のタイミング信号生成装置における垂直方向のタイミングチャートを示す図である。

【発明を実施するための最良の形態】

【0091】

〔実施の形態 1〕

本発明の一実施形態について図 1～図 3 に基づいて説明すると以下の通りである。

【0092】

図 3 に、本実施の一形態に係るアクティブマトリクス型液晶表示装置の概略構成の一例を模式的に表す図を示す。同図に示すように、液晶表示装置（液晶モジュール）100 は、タイミング信号生成装置（タイミングジェネレータ；以下「TG」）10、電源回路 11、液晶表示制御回路（以下「LDC」と称する）12、ビデオ回路 13、ドライバ回路 14、画素アレイ 15 を備えている。

【0093】

画素アレイ 15 は、基板上に表示用の画素電極と、該画素電極に電圧を印加する TFT トランジスタとをマトリクス状に配置した液晶表示パネルであり、画像表示素子として機能するものである。ドライバ回路 14 は、ソースドライバ（水平駆動回路）14a、ゲートドライバ（垂直駆動回路）14b を備えている。

【0094】

ソースドライバ 14a は、例えば、画素アレイ 15 の上辺に配置され、ゲートドライバ 14b は、画素アレイ 15 の左辺に配置され、ソースドライバ 14a において水平方向の 1 ライン単位でラッチした表示データを D/A 変換して階調電圧として前記画素アレイ 15 の画素電極に水平方向の 1 ライン単位で上方から下方に順次書き込むことにより、画素電極と共通電極間に画素毎の電圧を印加し、印加電圧値に応じてその電極間の液晶の透過度を制御して表示するように構成されている。

【0095】

また、電源回路 11 は、ビデオ回路 13、ドライバ回路 14、及び画素アレイ 15 に電源を供給するための回路である。LDC 12 は、TG 10 に対して基準信号（水平基準信号（以下「H_{SYN}C 信号」）及び垂直基準信号（以下「V_{SYN}C 信号」））及びクロック信号（以下「CLK 信号」）を出力するとともに、デジタル映像信号をビデオ回路 13 に対して出力するものである。

【0096】

TG 10 は、前記基準信号に従って、各種のタイミング信号を生成し、ビデオ回路 13 又はドライバ回路 14 に対して供給するものである。このタイミング信号には、例えば、ソースドライバ 14a のシフトスタート信号（以下「SSP 信号」）、ソースドライバ 14a の走査方向切り替え信号（以下「LR 信号」）、ゲートドライバ 14b のバスライン選択信号用シフトクロック信号（以下「GCK 信号」）、ゲートドライバのバスライン選択信号幅制御信号（以下「PWC 信号」）、プリチャージ制御信号（以下「PCTL 信号」）、極性選択信号（以下「FRP 信号」）、ゲートドライバ 14b のバスライン選択スタート信号（以下「GSP 信号」）、ゲートドライバ 14b の走査方向切り替え信号（以下「UD 信号」）等が挙げられる。なお、ここでいう FRP 信号は、COM 信号、映像信

10

20

30

40

50

号の極性反転等の基信号として用いている。

【0097】

ビデオ回路13は、液晶駆動用のアナログ映像信号をドライバ回路14に供給するものである。ドライバ回路14は、TG10及びビデオ回路13からの各種信号に基づいて、画素アレイ15を駆動する。つまり、ゲートドライバ14bはGSPに応じて動作し液晶画素の各行を順次選択し、ソースドライバ14aは、SSPに応じて動作し、順次映像信号を液晶画素の各列に分配して、選択された行の液晶画素に書き込み、画素アレイ15に画像が表示される。

【0098】

次に、本発明の特徴的な部分であるTG10について説明する。TG10は、少なくとも水平基準信号、垂直基準信号及びクロック信号が入力され、マトリクス状に配された表示画素を駆動するための水平駆動回路及び垂直駆動回路に対してタイミング信号を生成し出力するタイミング信号生成装置として機能するものである。本明細書では、表示画素として、液晶表示素子を例に挙げて説明するが、これに限定されるものではなく、マトリクス型の表示画素であれば広く適用可能である。なお、前記水平基準信号及び垂直基準信号は、例えば、外部コンピュータ等から供給されるように構成されていてもよい。

10

【0099】

図1は、TG10の構成を模式的に示す回路ブロック図である。TG10は、図1に示すように、カウンタ初期化回路1、水平方向カウンタ2、垂直方向カウンタ3、信号発生回路群4、水平カウンタ停止回路5、垂直カウンタ停止回路6を備えている。

20

【0100】

カウンタ初期化回路1は、H_{SYNC}信号、V_{SYNC}信号、及びCLK信号を入力し、水平方向カウンタ2、垂直方向カウンタ3、水平カウンタ停止回路5、及び垂直カウンタ停止回路6に対してそれぞれ制御信号を出力する。

【0101】

水平方向カウンタ2は、CLK信号を入力し、クロック数をカウントして、信号発生回路群4の水平デコーダ（不図示）及び水平カウンタ停止回路5に供給する。また、水平方向カウンタ2は、カウンタ初期化回路1から制御信号が供給された際に、クロック数のカウントをリセットするように構成されている。つまり、カウンタ初期化回路1から水平方向カウンタ2に供給される制御信号は、H_{SYNC}信号と同期しており、カウントリセット信号として機能する。このため、水平方向カウンタ2は、H_{SYNC}信号に従ってクロック数をカウントする水平方向カウンタ手段として機能するものであるといえる。

30

【0102】

垂直方向カウンタ3は、CLK信号を入力し、クロック数をカウントして、信号発生回路群4の垂直デコーダ（不図示）及び垂直カウンタ停止回路6に供給する。また、垂直方向カウンタ3は、カウンタ初期化回路1から制御信号が供給された際に、クロック数のカウントをリセットするように構成されている。つまり、カウンタ初期化回路1から垂直方向カウンタ3に供給される制御信号は、V_{SYNC}信号と同期しており、カウントリセット信号として機能する。このため、垂直方向カウンタ3は、V_{SYNC}信号に従ってクロック数をカウントする垂直方向カウンタ手段として機能するものであるといえる。

40

【0103】

水平カウンタ停止回路5は、水平方向カウンタ2が、H_{SYNC}信号を入力してからクロック数のカウントを開始し、その後所定の時期にカウントを停止し、次のH_{SYNC}信号を入力するまでカウントを停止し続けるように制御する水平カウンタ停止手段として機能するものである。具体的には、水平カウンタ停止回路5は、水平方向カウンタ2からのカウント出力に基づき、水平方向カウンタ2のカウントを停止させる所定のタイミングになると、水平方向カウンタ2のカウントを停止させるように構成されている。なお、水平カウンタ停止回路5が、水平方向カウンタ2のカウントを停止させる所定の時期（所定のタイミング）については後述する。

【0104】

50

垂直カウンタ停止回路 6 は、垂直方向カウンタ 3 が V_{SYNC} 信号を入力してからクロック数のカウントを開始し、その後所定の時期にカウントを停止し、次の垂直基準信号 V_{SYNC} を入力するまでカウントを停止し続けるように制御する垂直カウンタ停止手段として機能するものである。具体的には、垂直カウンタ停止回路 6 は、垂直方向カウンタ 3 からのカウント出力に基づき、垂直方向カウンタ 3 のカウントを停止させる所定のタイミングになると、垂直方向カウンタ 3 のカウントを停止させるように構成されている。なお、垂直カウンタ停止回路 6 が、垂直方向カウンタ 3 のカウントを停止させる所定の時期（所定のタイミング）については後述する。

【0105】

本実施の形態では、水平カウンタ停止回路 5 及び垂直カウンタ停止回路 6 は、水平方向カウンタ 2 及び垂直方向カウンタ 3 の外部に設けているが、この構成に限られるものではなく、例えば、水平方向カウンタ 2 及び垂直方向カウンタ 3 をそれぞれ水平カウンタ停止回路 5 及び垂直カウンタ停止回路 6 の内部に一体化して設けることもできる。

【0106】

信号発生回路群 4 は、水平方向カウンタ 2 及び垂直方向カウンタ 3 のカウント出力に従って、複数のタイミング信号を生成する信号発生回路群であり、液晶表示装置 100 を駆動するための各種制御信号を発生するための信号発生回路を複数備えている。ここでは、SSP 信号を発生する SSP 回路 4 a、GSP 信号を発生する GSP 回路 4 b、GCK 信号を発生する GCK 回路 4 c、COM 信号、映像信号の極性反転等の基信号として用いる FRP 信号を発生する FRP 回路 4 d、LR 信号を発生する LR 回路 4 e、PWC 信号を発生する PWC 回路 4 f、PCTL 信号を発生する PCTL 回路 4 g、UD 信号を発生する UD 回路 4 h を備えている。なお、信号発生回路群 4 が備える信号発生回路の種類は、前記のものに限定されるものではなく、従来公知のマトリクス型の表示装置に利用可能な信号発生回路を好適に組み合わせることができる。

【0107】

図 2 (a) 及び図 2 (b) は、上述した TG10 におけるタイミングチャートを示す図であり、図 2 (a) は水平方向のタイミングチャートであり、図 2 (b) は垂直方向のタイミングチャートを示す図である。

【0108】

まず、水平方向から説明する。図 2 (a) に示す水平方向のタイミングチャートには、 H_{SYNC} 信号、SSP 信号、LR 信号、GCK 信号、PWC 信号、PCTL 信号、FRP 信号、及び水平方向カウンタ 2 の動作期間が示されている。同図に示すように、LR 信号、GCK 信号、PWC 信号、PCTL 信号、及び FRP 信号は、 H_{SYNC} 信号が “Low” となってから、すぐに変化点が発生するように構成されている。また、SSP 信号は、 H_{SYNC} 信号が “Low” となって、LR 信号、GCK 信号、PWC 信号、PCTL 信号、及び FRP 信号の変化点が発生した後に、変化点が発生するように構成されている。

【0109】

ここで、任意の H_{SYNC} 信号が入力してから、次の新たな H_{SYNC} 信号が入力するまでの期間は、映像信号の 1 水平走査期間 T_1 である。本実施の形態における映像信号の 1 水平走査期間 T_1 、つまり、 H_{SYNC} 信号が “Low” となってから、次の H_{SYNC} 信号が “Low” になるまでの期間には、映像情報を含む映像信号を出力している水平有効表示期間 T_2 （水平有効表示エリア）と、水平ブランキング期間 T_3 とが存在する。LR 信号、GCK 信号、PWC 信号、PCTL 信号、及び FRP 信号は、水平ブランキング期間 T_3 内にて変化点が発生するように構成されており、また、SSP 信号において変化点が発生した後、水平有効表示期間 T_2 が始まるため、図中 SSP 信号の波形の上方に矢印で示す期間が水平有効表示期間 T_2 となる。

【0110】

水平方向カウンタ 2 は、信号発生回路群 4 から出力される信号が必要とする位置（主に、変化点が発生する位置）まで、クロック数をカウントする必要がある。本実施の形態の

場合、水平方向カウンタ2は、 H_{SYNC} 信号が“Low”となってから、SSP信号において変化点が発生するまでの期間、少なくともクロック数をカウントする必要がある。つまり、本実施の形態の場合、水平方向カウンタ2は、少なくとも水平ブランキング期間T3はカウントする必要がある。

【0111】

水平方向カウンタ2がカウントする必要がない期間では、水平方向カウンタ2のカウントを停止することで消費電力を低減できる。つまり、水平カウンタ停止回路5によって、映像信号の1水平走査期間T1内に、信号発生回路群4にて生成される全てのタイミング信号において変化点が発生した後から、新たな H_{SYNC} 信号が入力されるまでの間の時期に、水平方向カウンタ2のカウントを停止するよう制御すれば、消費電力を低減することができる。

10

【0112】

より詳細には、本実施の形態に示すように、TG10が、任意の H_{SYNC} 信号が入力した後、映像信号の水平ブランキング期間T3が始まり、その後水平有効表示期間T2へ移行し、次の H_{SYNC} 信号が入力するまで当該水平有効表示期間T2が継続するように設定されている場合、水平カウンタ停止回路5は、水平方向カウンタ2が少なくとも水平ブランキング期間T3の間はカウントを行い、その後、次の H_{SYNC} 信号が入力するまでの所定の時期にカウントを停止するように制御すればよい。つまり、水平カウンタ停止回路5の機能を一般化すると、任意の水平基準信号が入力し、映像信号の1水平走査期間T1内に前記信号発生回路にて生成される全てのタイミング信号において変化点が発生した時点から、新たな水平基準信号が入力されるまでの間に、前記水平方向カウンタ手段のカウントを停止する期間を有するよう制御するものであればよい。

20

【0113】

なお、水平方向カウンタ2は、少なくとも前記期間はカウントする必要があるが、それ以上の期間カウントしてもよいことはいうまでもない。ただし、水平方向カウンタ2のカウントの時間が増加すれば、それだけ消費電力も増加するため、水平方向カウンタ2のカウントする期間はできるだけ短い方がよく、水平ブランキング期間T3だけカウントするように構成されることが好ましい。つまり、水平カウンタ停止回路5は、水平方向カウンタ2が水平ブランキング期間T3だけカウントを行い、その後カウントを停止するように制御するものであることが好ましい。

30

【0114】

これを換言すれば、信号発生回路群4は、水平方向カウンタ2がカウントを行っている期間内に、映像信号の1水平走査期間T1内に生成される全てのタイミング信号において変化点が発生させるものであるといえる。

【0115】

また、信号発生回路群4において、水平ブランキング期間T3と水平有効表示期間T2との切り替えタイミング付近に信号の変化点が発生するSSP信号を基準に考えることもできる。この場合、信号発生回路群4は、少なくともSSP信号を発生するSSP回路4aを備えており、前記SSP信号は、任意の水平基準信号が入力した後、映像信号の1水平走査期間T1内に前記信号発生回路群にて生成される全てのタイミング信号のうち、最も遅いタイミングで変化点が発生するように構成されており、水平カウンタ停止回路5は、任意の H_{SYNC} 信号が入力し、信号発生回路群4のSSP回路4aにて生成されるSSP信号において変化点が発生した時点から、新たな H_{SYNC} 信号が入力されるまでの間の所定の時期に、水平方向カウンタ2のカウントを停止するよう制御するものであると表現できる。

40

【0116】

なお、1水平走査期間T1は、 H_{SYNC} 信号が“Low”となってから、次の H_{SYNC} 信号が“Low”になるまでの期間である例を説明したが、本発明はこれに限定されない。1水平走査期間T1は、 H_{SYNC} 信号が“Low”となり再び“High”となってから、次の H_{SYNC} 信号が“Low”となり再び“High”になるまでの期間で

50

あってもよい。また、 H_{SYNC} 信号は、図 2 (a) に示す H_{SYNC} 信号の “High” と “Low” とを反転させた同一のデューティ比を有する信号にしてもよい。

【0117】

次いで、垂直方向について説明する。図 2 (b) に示す垂直方向のタイミングチャートには、 V_{SYNC} 信号、 H_{SYNC} 信号、SSP 信号、GCK 信号、PWC 信号、GSP 信号、PCTL 信号、UD 信号、垂直有効表示期間 T5 (垂直有効表示エリア) と垂直ブランキング期間 T6、及び垂直方向カウンタ 3 の動作期間が示されている。

【0118】

本タイミングチャートでは、 V_{SYNC} 信号が “Low” となってから、次の V_{SYNC} 信号が “Low” になるまでの期間、つまり 1 垂直走査期間 T4 には、垂直有効表示期間 T5 (垂直有効表示エリア) と、垂直ブランキング期間 T6 とが存在する。

10

【0119】

図 2 (b) に示すように、SSP 信号及び PCTL 信号は、垂直有効表示期間 T5 内に変化点が発生するように構成されている。また、GCK 信号及び PWC 信号は、主として垂直有効表示期間 T5 内に変化点が発生するものであるが、垂直ブランキング期間 T6 内にもわずかに変化点が発生している。GSP 信号は、 V_{SYNC} 信号が “Low” となった後、垂直ブランキング期間 T6 が始まり、この垂直ブランキング期間 T6 と垂直有効表示期間 T5 との切り換え間際に変化点が発生するように構成されている。UD 信号も、 V_{SYNC} 信号が “Low” となった後、垂直ブランキング期間 T6 が始まり、この垂直ブランキング期間 T6 と垂直有効表示期間 T5 との切り換え間際に、変化点が発生するよう

20

【0120】

つまり、本実施の形態における TG10 は、任意の V_{SYNC} 信号が入力した後、映像信号の垂直ブランキング期間 T6 が始まり、その後垂直有効表示期間 T5 へ移行し、次の V_{SYNC} 信号が入力するまで当該垂直有効表示期間 T5 が継続するように設定されている。

【0121】

30

ここで、垂直ブランキング期間 T6 と垂直有効表示期間 T5 とが切り替わるタイミング、つまり、垂直有効表示期間 T5 の開始位置を割り出す必要があるため、垂直方向カウンタ 3 は、少なくとも垂直ブランキング期間 T6 はカウントを行う必要がある。そして、垂直方向カウンタ 3 によって垂直有効表示期間 T5 の開始位置を割り出された後は、垂直方向カウンタ 3 を停止させれば、消費電力を低減することができる。

【0122】

したがって、垂直カウンタ停止回路 6 は、垂直方向カウンタ 3 が少なくとも垂直ブランキング期間 T6 の間はカウントを行い、その後、次の V_{SYNC} 信号が入力するまでの所定の時期にカウントを停止するように制御する。さらに、垂直カウンタ停止回路 6 は、垂直方向カウンタ 3 が垂直ブランキング期間 T6 だけカウントを行い、その後カウントを停

40

【0123】

このような、垂直カウンタ停止回路 6 の機能を一般化して表現すると、任意の垂直基準信号が入力し、映像信号の 1 垂直走査期間 T4 内に前記信号発生回路にて生成される全てのタイミング信号において変化点が発生した時点から、新たな垂直基準信号が入力されるまでの間に、前記垂直方向カウンタ手段のカウントを停止する期間を有するよう制御するものであればよいといえる。

【0124】

また、信号発生回路群 4 において、垂直ブランキング期間 T6 と垂直有効表示期間 T5

50

との切り替えタイミング付近に信号の変化点が発生するGSP信号を基準に考えることもできる。この場合、信号発生回路群4は、少なくともゲート駆動回路のシフトスタート信号(GSP)を発生する回路4bを備えており、垂直カウンタ停止回路6は、任意の V_{SYNC} 信号が入力され、信号発生回路群4にて生成されるGSP信号において変化点が発生した後から、新たな V_{SYNC} 信号が入力されるまでの間の時期に、当該垂直方向カウンタ3のカウントを停止するよう制御するものであると表現できる。

【0125】

なお、1垂直走査期間T4は、 Y_{SYNC} 信号が“Low”となってから、次の Y_{SYNC} 信号が“Low”になるまでの期間である例を説明したが、本発明はこれに限定されない。1垂直走査期間T4は、 Y_{SYNC} 信号が“Low”となり再び“High”とな
10
ってから、次のY信号が“Low”となり再び“High”になるまでの期間であってもよい。また、 Y_{SYNC} 信号は、図2(b)に示す Y_{SYNC} 信号の“High”と“Low”とを反転させた同一のデューティ比を有する信号にしてもよい。

【0126】

以上のように、本実施の形態に係るTG10及び該TG10を備える液晶表示装置100は、所定の期間だけ水平方向カウンタ2及び垂直方向カウンタ3を動作させた後、停止させるためのカウンタ停止手段(水平カウンタ停止回路5、垂直カウンタ停止回路6)を備えている。このため、水平方向カウンタ2及び垂直方向カウンタ3の動作期間を短く
20
することができ、その分だけ消費電力を低減させることができる。

【0127】

さらに、水平方向カウンタ2及び垂直方向カウンタ3におけるカウント数を低減させることができるため、水平方向カウンタ2及び垂直方向カウンタ3からTG10への配線量を減少(例えば、パネルレイアウト上)させることができる。したがって、回路面積の縮小(額縁が小さくなる)を達成することができる。

【0128】

また、図1のブロック図中、水平カウンタ停止回路5及び垂直カウンタ停止回路6から信号発生回路群4に向けて配線を設けることもできる。

【0129】

また、信号発生回路群4内において判定するカウンタのビット数が減るため、信号発生回路群4内での信号変化点位置の検出回路を小さくできる。これも回路面積の縮小につな
30
がる。

【0130】

加えて、水平方向カウンタ2又は垂直方向カウンタ3が同期カウンタの場合、ビット数減少により、CLK信号を送信するラインへの負荷を減少させることもでき、低消費電力化、回路面積の縮小(額縁が小さくなる/CLKラインバッファの小型化)を図ることができる。

【0131】

なお、本発明において、水平方向カウンタ及び垂直方向カウンタは、同期カウンタであってもよいし、非同期カウンタであってもよい。また、本実施の形態ではバイナリーカウンタを用いているが、これに限られるものではなく、BCDカウンタでも同様の結果が得
40
られるが、より好適には、バイナリーカウンタが好ましい。

【0132】

なお、本実施の形態では、水平カウンタ停止回路5及び垂直カウンタ停止回路6を両方備えるTG10について説明したが、消費電力の低減という本発明の目的を達成するためには、水平カウンタ停止回路5及び垂直カウンタ停止回路6の少なくとも一方を備えていればよく、水平カウンタ停止回路5及び垂直カウンタ停止回路6のどちらか一方を備えるTG10や表示装置も本発明に含まれる。

【0133】

また、本発明は、上述した実施形態に限られるものではなく、本出願当時の技術水準に基づき、適宜一般化することが可能である。例えば、マトリクス型の液晶表示装置だけで
50

なく、本発明に係るタイミング信号生成装置は、基準信号が少なくとも入力され、アレイ状に配置された電子素子を駆動するための駆動回路に対してタイミング信号を出力する構成のものにも適用可能である。この場合、本発明に係るタイミング信号生成装置は、前記基準信号を基準としてカウント動作を行うカウンタ手段と、前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、任意の基準信号が入力された後、次の基準信号が入力されるまでの間に、前記カウンタ手段のカウント動作を停止させることができるカウント停止手段と、を備える構成となる。

【0134】

なお、本明細書において、「アレイ状」とは、1列に配置されたもの及びマトリクス状に配置されたものの双方を含む概念で用いる。

【0135】

また、クロック信号及び水平基準信号が少なくとも入力され、マトリクス状に配された電子素子を駆動するための水平駆動回路に対してタイミング信号を出力するタイミング信号生成装置も本発明に含まれ得る。この場合、本発明に係るタイミング信号生成装置は、前記水平基準信号を基準としてクロック信号のカウント動作を行う水平方向カウンタ手段と、前記水平方向カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、任意の水平基準信号が入力されてから次の水平基準信号が入力される期間に、水平方向カウンタ手段のカウント動作を停止させることができる水平カウンタ停止手段と、を備える構成となる。

【0136】

また、水平基準信号及び垂直基準信号が少なくとも入力され、マトリクス状に配された電子素子を駆動するための垂直駆動回路に対してタイミング信号を出力するタイミング信号生成装置も本発明に含まれる。この場合、この場合、本発明に係るタイミング信号生成装置は、前記垂直基準信号を基準として前記水平基準信号のパルス数をカウントする垂直方向カウンタ手段と、前記垂直方向カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、任意の垂直基準信号が入力されてから次の垂直基準信号が入力される期間に、垂直方向カウンタ手段のカウント動作を停止させることができる垂直カウンタ停止手段と、を備える構成となる。

【0137】

また、上述の技術を組み合わせた構成のタイミング信号生成装置も本発明に含まれる。具体的には、少なくとも水平基準信号、垂直基準信号及びクロック信号が入力され、マトリクス状に配された電子素子を駆動するための水平駆動回路及び垂直駆動回路に対してタイミング信号を生成し出力するタイミング信号生成装置である。この場合、本発明に係るタイミング信号生成装置は、水平基準信号を基準としてクロック信号のクロック数をカウントする水平方向カウンタ手段と、垂直基準信号を基準として前記水平基準信号のパルス数をカウントする垂直方向カウンタ手段と、前記水平方向カウンタ手段及び垂直方向カウンタ手段のカウント出力に従って、タイミング信号を生成する信号発生回路と、任意の水平基準信号が入力されてから次の水平基準信号が入力される期間に、水平方向カウンタ手段のカウント動作を停止させることができる水平カウンタ停止手段と、任意の垂直基準信号が入力されてから次の垂直基準信号が入力される期間に、垂直方向カウンタ手段のカウント動作を停止させることができる垂直カウンタ停止手段と、を備える構成となる。

【0138】

さらに、クロック信号及び垂直基準信号が入力され、マトリクス状に配された電子素子を駆動するための駆動回路に対してタイミング信号を出力するタイミング信号生成装置であってもよい。この場合、本発明に係るタイミング信号生成装置は、前記垂直基準信号を基準として前記クロック信号のクロック数をカウントする垂直カウンタ手段と、前記垂直カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、任意の基準信号が入力されてから次の基準信号が入力されるまでの期間に、垂直カウンタ手段のカウント動作を停止させることができる垂直カウンタ停止手段と、を備える構成となる。

【0139】

また、前記タイミング信号生成装置は、前記水平基準信号が入力されてから、前記水平方向カウンタ手段のカウント動作を開始し、タイミング信号の変化点を生成した後、水平カウンタ停止手段により前記水平方向カウンタ手段のカウント動作を停止し、次の水平基準信号を入力するまでカウント動作を停止し続けるように制御されてもよい。

【0140】

また、前記タイミング信号生成装置は、前記垂直基準信号が入力されてから、前記垂直方向カウンタ手段のカウント動作を開始し、タイミング信号の変化点を生成した後、垂直カウンタ停止手段により前記垂直方向カウンタ手段のカウント動作を停止し、次の垂直基準信号を入力するまでカウント動作を停止し続けるように制御されてもよい。

10

【0141】

〔実施の形態2〕

本発明の他の一実施形態について説明すると以下の通りである。なお、本実施の形態において、前記実施形態1における構成要素と同一の機能を有する構成要素については、同一の符号を付し、その説明を省略する。本実施の形態では、前記実施形態1との相違点について説明するものとする。

【0142】

前記実施形態1は、水平方向カウンタ2及び垂直方向カウンタ3を所定の時期に停止させ、消費電力の低減を図るものである。この場合、水平方向カウンタ2及び垂直方向カウンタ3において、停止させる期間はカウントを行わないため、停止させる期間分だけビット数のより少ないカウンタを用いることができる。

20

【0143】

そこで、本実施の形態では、水平方向カウンタ2'及び垂直方向カウンタ3'を所定の時期に停止させ、消費電力の低減を図るものであって、さらに、停止させる期間分だけ水平方向カウンタ2'及び垂直方向カウンタ3'のカウンタのビット数を低減させた形態について説明する。なお、前記水平方向カウンタ2'及び垂直方向カウンタ3'以外の構成は、実施形態1と同様である。以下、理解を容易にするために、VGA画像を表示する場合を例に挙げて説明する。

【0144】

アクティブマトリクス型の液晶表示装置において、VESA準拠60HzのVGA画像を表示する場合、ブランキング期間も含めた画像エリアは、ドットクロック25.175MHzで、800ドット（水平方向）×525ライン（垂直方向）となる。この800、525を2進数で表現する場合、それぞれ10bit必要である。なお、有効表示期間（有効映像エリア）は、640ドット（水平方向）×480ライン（垂直方向）である。

30

【0145】

上述したように、TG10が備える水平方向カウンタ2及び垂直方向カウンタ3には、信号発生回路群4から出力される各タイミング信号が必要とする位置（主に、変化点）までカウントする必要がある。

【0146】

ここで、まず従来の液晶表示装置が備える水平方向カウンタ及び垂直方向カウンタについて説明する。水平方向に関して、図6(a)に示すように、GCK信号、FRP信号は、HSYNC信号が“Low”となってから次のHSYNC信号が“Low”になる少し前に変化点が発生するように構成されている。これらの信号は、通常、ブランキング期間内にあるため、GCK信号、FRP信号において変化点が発生する位置は、641以上800以下の位置となる。したがって、従来の液晶表示装置における水平方向カウンタは、10bit必要になる。

40

【0147】

次に、垂直方向に関して説明すると、上述したように、垂直ブランキング期間T96内では、低消費電力化のために、SSP信号を停止すると考える。図6(b)に示すように、SSP信号を出力させなくなる位置（変化点を発生させなくなる位置）は、VSYNC

50

信号が“Low”となってから、次の V_{SYNC} 信号が“Low”となる少し前にある。ここで、垂直方向カウンタは、垂直ブランキング期間 T_9 の開始位置を検出するために、有効表示エリアの水平本数はカウントしなければならないので、481以上525以下のカウントが必要になる。したがって、従来の液晶表示装置における垂直方向カウンタは、9bitか10bit必要になる。

【0148】

次いで、本実施の形態に係る液晶表示装置について説明する。本実施の形態でも従来の場合と同様に考えることができる。すなわち、図2(a)に示すように、水平方向に関して、GCK信号やFRP信号等の変化点は、 H_{SYNC} 信号が一旦“Low”となり“High”となってからすぐの位置に発生するように構成されている。そして、変化点の発生タイミングが一番遅いのがSSP信号ということになる。

10

【0149】

これらの信号の変化点の発生位置は、通常、ブランキング期間 T_3 内にあるため、最大160までカウントすると全ての信号が変化点をむかえることになる。このため、従来では10bitのカウンタが必要であったが、本実施の形態に係る水平方向カウンタ2'は、少なくとも8bitのカウンタを用いていればよい。なお、水平方向カウンタ2'は、そのカウンタが振り切れた時点でカウントを停止し、再び H_{SYNC} 信号が“Low”になるまで、動作を停止し続ける。その間、TG10からの出力信号もベタ信号となる。

【0150】

また、垂直方向に関しても同様に、 V_{SYNC} 信号が“Low”となってから、垂直ブランキング期間 T_6 が始まり、その後、垂直有効表示期間 T_5 （有効表示エリア）が、次の V_{SYNC} 信号が“Low”となるまで続くように構成されている。従来の液晶表示装置においては、垂直方向カウンタは、垂直ブランキング期間 T_6 の開始位置を割り出すための存在であったが、本実施の形態では逆に、垂直有効表示期間 T_5 の開始位置を割り出すための存在となる。この場合、垂直方向カウンタ3'は、少なくとも垂直ブランキング期間 T_6 である45のカウントを行えばよく、少なくとも6bitのカウンタを用いていればよい。

20

【0151】

以上のことを一般化して表現すると、水平方向カウンタ2は、1水平走査期間 T_1 をクロック信号の1周期で割った数を2進数で表現するのに必要なビット数より少ないビット数のカウンタを用いているものであればよいが、さらに、水平方向カウンタ2は、少なくとも水平ブランキング期間 T_3 を2進数で表現するのに必要なビット数以上のカウンタを用いていることがより好適である。

30

【0152】

また、本実施の形態のように、任意の H_{SYNC} 信号が入力した後、映像信号の水平ブランキング期間 T_3 が始まり、その後水平有効表示期間 T_2 へ移行し、次の H_{SYNC} 信号が入力するまで当該水平有効表示期間 T_2 が継続するように設定されている場合、水平カウンタ停止回路5は、前記水平ブランキング期間 T_3 が経過した後から水平方向カウンタ2におけるカウンタが振り切れるまでの所定の時期に或いは振り切れるとそれに伴って、水平方向カウンタ2のカウントを停止させるものであることが好ましい。例えば、水平カウンタ停止回路5の最も簡単な構成としては、水平方向カウンタ2におけるカウンタが振り切れると、水平方向カウンタ2のカウントを停止させるような構成を挙げることができ、その他では、水平ブランキング期間 T_3 が経過した、数クロック後にカウントを停止させるような構成や、水平方向カウンタ2が振り切れカウント動作を終了すると、信号発生回路群は水平方向カウンタ2がカウントしている値を参照しないようにしておく構成などが挙げられる。なお、低消費電力の観点からすれば、水平ブランキング期間 T_3 の経過と同時にカウントを停止させることがより望ましい。

40

【0153】

また、垂直方向カウンタ3は、1垂直走査期間 T_4 を水平走査期間 T_1 で割った数を2進数で表現するのに必要なビット数より少ないビット数のカウンタを用いているものであ

50

ればよいが、さらに、垂直方向カウンタ3は、少なくとも垂直ブランキング期間T6を水平走査期間T1で割った数を2進数で表現するのに必要なビット数以上のカウンタを用いていることがより好適である。

【0154】

また、本実施の形態のように、任意の V_{SYNC} 信号が入力した後、映像信号の垂直ブランキング期間T6が始まり、その後垂直有効表示期間T5へ移行し、次の V_{SYNC} 信号が入力するまで当該垂直有効表示期間T5が継続するように設定されている場合、垂直カウンタ停止回路6は、前記垂直ブランキング期間T6が経過した後から垂直方向カウンタ3におけるカウンタが振り切れるまでの所定の時期に或いは振り切れるとそれに伴って、垂直方向カウンタ3のカウンタを停止させるものであることが好ましい。例えば、垂直カウンタ停止回路6の最も簡単な構成としては、垂直方向カウンタ3におけるカウンタが振り切れると、垂直方向カウンタ3のカウンタを停止させるような構成を挙げることができる。その他では、水平ブランキング期間T3が経過した数クロック後にカウンタを停止させるような構成が挙げられる。なお、低消費電力の観点からすれば、水平ブランキング期間T3の経過と同時にカウンタを停止させることがより望ましい。

10

【0155】

以上のように、本実施の形態に係るタイミング信号生成装置は、水平方向カウンタ及び垂直方向カウンタを所定の時期に停止させるためのカウンタ停止手段と、カウンタのビット数を低減させた水平方向カウンタ及び垂直方向カウンタとを備えるものである。

【0156】

このため、前記実施形態1が奏する効果に加えて、水平方向カウンタ及び垂直方向カウンタのビット数が減るので、回路規模が小さくなる。このため、低消費電力化が図られるとともに、回路面積の縮小（額縁が小さくなる）という効果を奏する。

20

【0157】

また、ビット数を低減させた水平方向カウンタ2及び／又は垂直方向カウンタ3を備える場合には、カウンタ動作を終了すると信号発生回路群は垂直方向カウンタ3がカウントしている値を参照しないようにしておく構成に変形しうる。このように変形しても、既にカウントを終えているために、カウンタを動作し続けるものに比べて低消費電力化が図られるとともに、回路面積の縮小（額縁が小さくなる）という効果を奏する。また、信号発生回路群4も誤動作することがない。

30

【0158】

なお、ここまで、VGA表示の場合を例に挙げて説明してきたが、本発明は、VGA表示だけでなく、より大きい画像フォーマット（例えば、SVGAやXGA等）ではさらに効果があり、特に独自の画像フォーマットで、画素数が多く、水平・垂直ブランキング期間が短い場合の効果が顕著である。

【0159】

また、本実施の形態では、水平方向カウンタ及び垂直方向カウンタの両方がビット数の少ないカウンタの場合を例に挙げて説明したが、この構成に限定されるものではない。すなわち、消費電力の低減及び回路面積の縮小という目的を達成するためには、水平方向カウンタ及び垂直方向カウンタの少なくとも一方のビット数が少なければよく、かかる実施形態も本発明に含まれる。

40

【0160】

最後に、上述した本発明に係るタイミング信号生成装置を備えるマトリクス型表示装置も本発明に含まれ得る。ここで、マトリクス型表示装置としては、上述したアクティブマトリクス型の液晶表示装置以外にも、例えば、DMDやEL、FED、LED、PDP、蛍光表示管等を挙げることができる。

【0161】

また、前記タイミング信号生成装置は、ICチップであってもよいし、また、画像表示素子が形成されている基板上にモノリシックに形成されていてもよい。特に、画像表示素子が形成されている基板上に、前記タイミング信号生成装置がモノリシックに形成されて

50

いるアクティブマトリクス型の液晶表示装置とすると好適である。

【0162】

また、本発明は、上述した実施形態に限られるものではなく、本出願当時の技術水準に基づき、適宜一般化することが可能である。

【0163】

さらに、タイミング信号生成装置を備えるマトリクス型表示装置を駆動する方法も本発明に含まれる。例えば、アレイ状に配された電子素子と、当該電子素子を駆動するための駆動回路と、基準信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、前記タイミング信号生成装置は、前記基準信号を基準としてカウント動作を行うカウンタ手段と、前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路とを備えており、任意の基準信号が入力されてから次の基準信号が入力されるまでの期間に、カウンタ手段のカウントを停止又は終了させるステップを含む方法を挙げることができる。

10

【0164】

ここで、「カウントを終了」とは、カウンタが振り切れた場合に、振り切れたことを示すパルスを出して信号発生回路がカウンタを参照しないようにすることである。

【0165】

また、マトリクス状に配された電子素子と、当該電子デバイスを駆動するための駆動回路と、水平基準信号及びクロック信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、前記タイミング信号生成装置は、前記水平基準信号を基準として前記クロック信号のクロック数をカウントする水平方向カウンタ手段と、前記水平方向カウンタ手段のカウント出力に従って、前記複数のタイミング信号を生成する信号発生回路と、を備えており、任意の水平基準信号が入力されてから次の水平基準信号が入力される期間に、水平方向カウンタ手段のカウント動作を停止又は終了させるステップを含む方法も本発明に含まれる。

20

【0166】

また、マトリクス状に配された電子素子と、当該電子素子を駆動するための駆動回路と、垂直基準信号及び水平基準信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、前記タイミング信号生成装置は、前記垂直基準信号を基準として前記水平基準信号のパルス数をカウントする垂直方向カウンタ手段と、前記垂直方向カウンタ手段のカウント出力に従って、前記複数のタイミング信号を生成する信号発生回路と、を備えており、任意の垂直基準信号が入力されてから次の垂直基準信号が入力される期間に、垂直方向カウンタ手段のカウント動作を停止又は終了させるステップを含む方法であってもよい。

30

【0167】

また、上述の技術を組み合わせた態様であってもよい。すなわち、本発明には、マトリクス状に配された電子素子と、当該電子素子を駆動するための垂直駆動回路及び水平駆動回路と、当該垂直駆動回路及び水平駆動回路に対して、水平基準信号及び垂直基準信号に従って、複数のタイミング信号を生成し出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、前記タイミング信号生成装置は、水平基準信号に従ってクロック数をカウントする水平方向カウンタ手段と、垂直基準信号に従ってクロック数をカウントする垂直方向カウンタ手段と、を備えており、前記水平方向カウンタ手段を、前記水平基準信号を入力してからクロック数のカウントを開始し、その後にカウントを停止又は終了させ、次の基準信号を入力するまでカウントを停止又は終了し続けるように制御するステップと、前記垂直方向カウンタ手段を、垂直基準信号を入力してからクロック数のカウントを開始し、その後にカウントを停止又は終了させ、次の基準信号を入力するまでカウントを停止又は終了し続けるように制御するステップと、を含む方法も含まれる。

40

【0168】

さらに、マトリクス状に配された電子素子と、当該電子素子を駆動するための駆動回路と、垂直基準信号及びクロック信号を用いて複数のタイミング信号を生成し前記駆動回路

50

に対して出力するタイミング信号生成装置と、を備える電子デバイスの駆動方法であって、前記タイミング信号生成装置は、前記垂直基準信号を基準として前記クロック信号のクロック数をカウントするカウンタ手段と、前記カウンタ手段のカウント出力に従って、前記複数のタイミング信号を生成する信号発生回路とを備えており、任意の基準信号が入力されてから次の基準信号が入力されるまでの期間に、カウンタ手段のカウント動作を停止又は終了させるステップを含む方法であってもよい。

【0169】

また、アレイ状に配された電子素子と、当該電子素子を駆動するための駆動回路と、基準信号を用いてタイミング信号を生成し前記駆動回路に対して出力するタイミング信号生成装置と、を備えた電子デバイスの駆動方法であって、前記タイミング信号生成装置は、前記基準信号を基準としてカウント動作を行うカウンタ手段と、前記カウンタ手段のカウント出力に従って、前記タイミング信号を生成する信号発生回路と、を備え、前記カウンタ手段は、前記基準信号の1周期をカウンタ手段がカウントする信号の1周期で割った数を2進数で表現するのに必要なビット数よりも、少ないビット数で形成されており、前記カウンタ手段のカウンタが振り切れると、信号発生回路に対してカウンタ手段のカウントした信号数を参照しないように制御信号が出力されるステップを含む方法も本発明に含まれ得る。

【0170】

また、以上の実施の形態には、マトリクス状に画素を備えるアクティブ型表示装置を例示したが、本発明はアレイ状に電子素子が配置されている他の電子デバイスにも適用可能である。すなわち、一列又はマトリクス状に表示素子が配置された蛍光表示管、一列又はマトリクス状に受光素子が配列されているスキャナ、その他、画像処理IC、指紋認証装置等にも適用しうる。また、表示装置の表示素子の構成を応用して、表示素子を受像素子として使用する撮像装置についても本発明は好適に適用できる。この場合、表示装置の場合と同様にタイミング信号生成装置を受光素子とモノリシックに形成した撮像装置とする

【0171】

本発明に係るタイミング信号生成手段は、以上のように、所定の期間だけ水平方向カウンタ手段及び／又は垂直方向カウンタ手段のカウントを動作させ、その後停止させることができる。このため、水平方向カウンタ手段及び／又は垂直方向カウンタ手段の動作停止期間が発生するため、消費電力を低減させることができるという効果を奏する。

【0172】

また、本発明にかかるタイミング信号生成手段を用いた電子デバイス又はマトリクス型表示装置によれば、カウンタ手段の消費電力が低減した電子デバイス又はマトリクス型表示装置あるいは受像装置を提供することができる。

【0173】

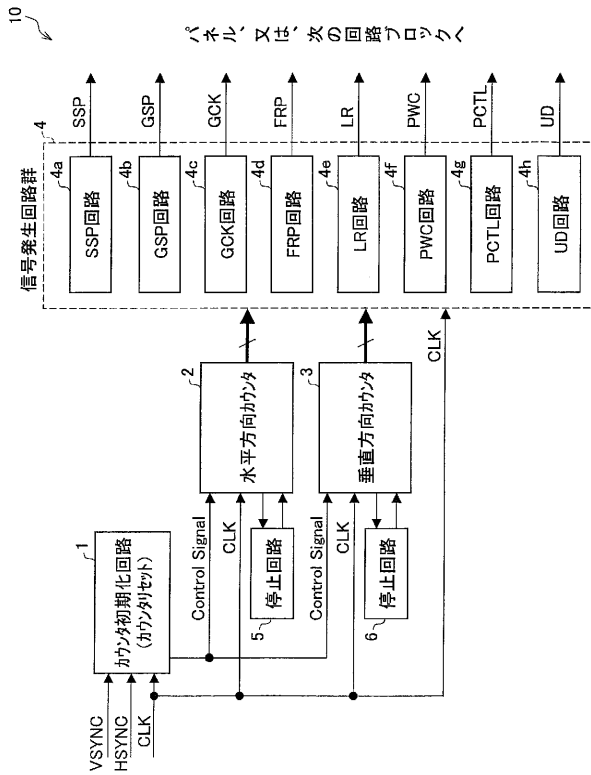
本発明は上述した各実施形態に限定されるものではなく、請求項に示した範囲で種々の変更が可能であり、異なる実施形態にそれぞれ開示された技術的手段を適宜組み合わせて得られる実施形態についても本発明の技術的範囲に含まれる。

【産業上の利用可能性】

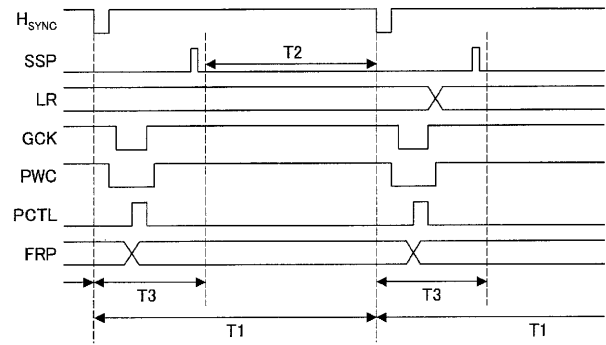
【0174】

以上のように、本発明は、液晶、PDP、有機EL、LED、FED、DMD等の各種表示素子を用いたマトリクス型の表示装置の他、一列又はマトリクス状に表示素子が配置された蛍光表示管、一列又はマトリクス状に受光素子が配列されているスキャナ等、アレイ状の電子素子が配置された電子デバイス全般に適用でき、いずれにおいても消費電力の低減を達成することができる。また、その他、広範な産業上の利用可能性がある。

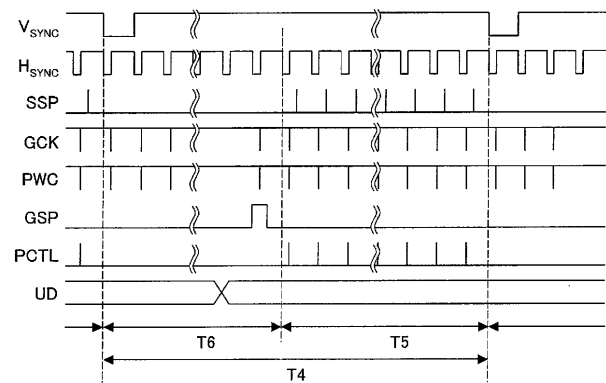
【図 1】



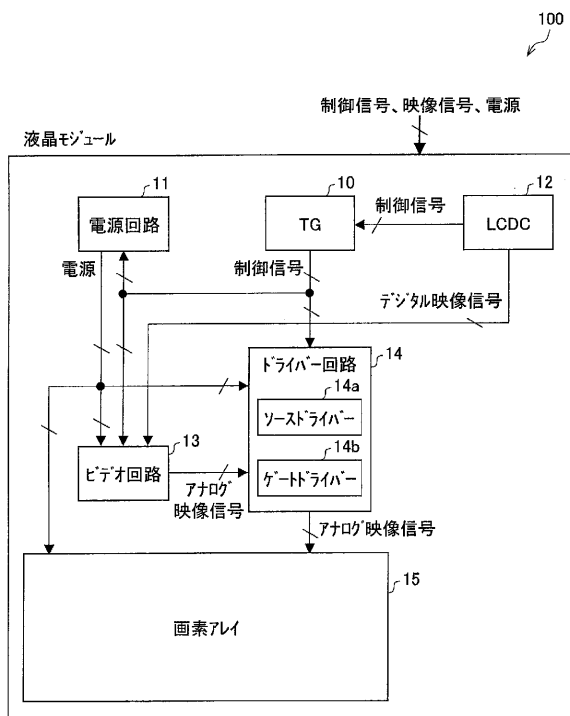
【図 2 (a)】



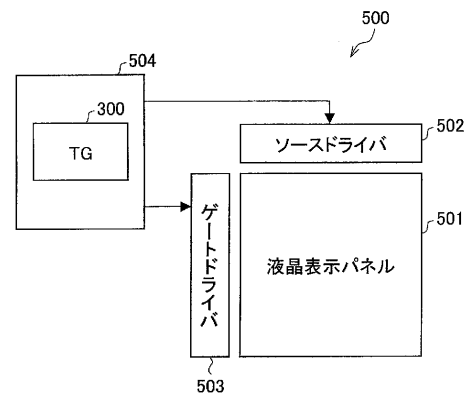
【図 2 (b)】



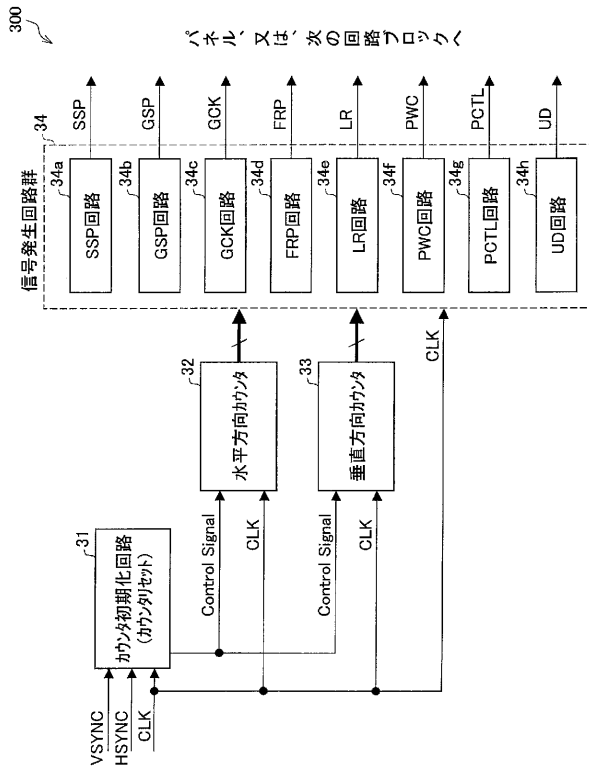
【図 3】



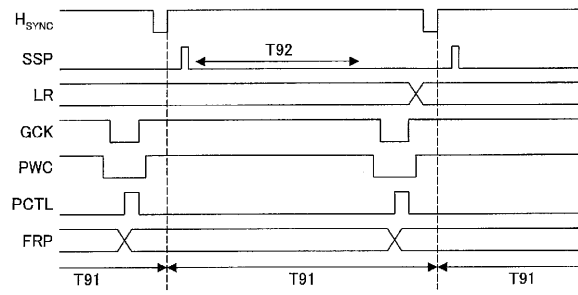
【図 4】



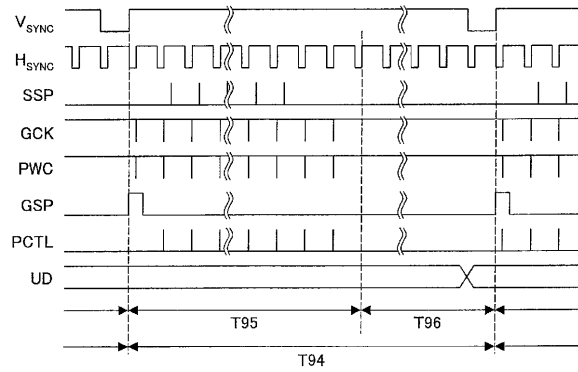
【図 5】



【図 6 (a)】



【図 6 (b)】



【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/017895

A. CLASSIFICATION OF SUBJECT MATTER

G09G3/36 (2006.01), G02F1/133 (2006.01), G09G3/20 (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G3/36 (2006.01), G02F1/133 (2006.01), G09G3/20 (2006.01), H04N5/30 (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2-113679 A (NEC Corp.), 25 April, 1990 (25.04.90), Full text; all drawings (Family: none)	1, 3, 5, 7, 24, 27-28, 30, 32 2, 4, 6, 8-23, 25-26, 29, 31, 33
A	JP 2002-91404 A (Hannstar Display Corp.), 27 March, 2002 (27.03.02), Full text; all drawings & US 2002/0003523 A1 & TW 514859 A	1-33

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
29 November, 2005 (29.11.05)Date of mailing of the international search report
06 December, 2005 (06.12.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

国際調査報告		国際出願番号 PCT/J P 2 0 0 6 / 0 1 7 8 9 5									
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. G09G3/36 (2006.01), G02F1/133 (2006.01), G09G3/20 (2006.01)											
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. G09G3/36 (2006.01), G02F1/133 (2006.01), G09G3/20 (2006.01), H04N5/30 (2006.01)											
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2005年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2005年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2005年</td> </tr> </table>				日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2005年	日本国実用新案登録公報	1996-2005年	日本国登録実用新案公報	1994-2005年
日本国実用新案公報	1922-1996年										
日本国公開実用新案公報	1971-2005年										
日本国実用新案登録公報	1996-2005年										
日本国登録実用新案公報	1994-2005年										
国際調査で利用した電子データベース (データベースの名称、調査に利用した用語)											
C. 関連すると認められる文献											
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号									
X	J P 2-113679 A (日本電気株式会社) 1990.04.25	1, 3, 5, 7, 24, 27-28, 30, 32									
A	全文全図 (ファミリーなし)	2, 4, 6, 8-23, 25-26, 29, 31, 33									
A	J P 2002-91404 A (瀚宇彩晶股▲ふん▼有限公司), 2002.03.27, 全文全図 & US 2002/0003523 A1 & TW 514859 A	1-33									
☐ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。											
* 引用文献のカテゴリ 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献											
国際調査を完了した日 29.11.2005		国際調査報告の発送日 06.12.2005									
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 濱本 慎広 電話番号 03-3581-1101 内線 3226	2G 9509								

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW

(72)発明者 前田 和宏

日本国大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

(72)発明者 西 修司

日本国大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

(72)発明者 佐藤 昌和

日本国大阪府大阪市阿倍野区長池町2番2号 シャープ株式会社内

Fターム(参考) 2H093 NA16 NA53 NC02 NC10 NC12 NC22 NC27 ND39 NH06 NH15

NH16

5C006 AF68 AF69 AF71 AF73 BF22 FA47

5C080 AA05 AA06 AA07 AA08 AA10 AA18 BB05 DD26 FF07 FF11

JJ02 JJ04

(注) この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	定时信号产生电路，电子设备，显示设备，图像接收设备和驱动方法		
公开(公告)号	JPWO2006035843A1	公开(公告)日	2008-05-15
申请号	JP2006537786	申请日	2005-09-28
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	くわ原信弘 永井知幸 酒井保 前田和宏 西修司 佐藤昌和		
发明人	▲くわ▼原 信弘 永井 知幸 酒井 保 前田 和宏 西 修司 佐藤 昌和		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/20 G09G3/3648 G09G2310/08 G09G2330/021		
FI分类号	G09G3/36 G09G3/20.612.J G09G3/20.611.A G09G3/20.612.T G02F1/133.505		
F-TERM分类号	2H093/NA16 2H093/NA53 2H093/NC02 2H093/NC10 2H093/NC12 2H093/NC22 2H093/NC27 2H093/ND39 2H093/NH06 2H093/NH15 2H093/NH16 5C006/AF68 5C006/AF69 5C006/AF71 5C006/AF73 5C006/BF22 5C006/FA47 5C080/AA05 5C080/AA06 5C080/AA07 5C080/AA08 5C080/AA10 5C080/AA18 5C080/BB05 5C080/DD26 5C080/FF07 5C080/FF11 5C080/JJ02 5C080/JJ04		
优先权	2004288566 2004-09-30 JP		
其他公开文献	JP4668202B2		
外部链接	Espacenet		

摘要(译)

提供一种能够节电的矩阵型显示装置中的定时信号产生单元，包括该定时信号产生单元的矩阵型显示装置及其驱动方法。在设置在有源矩阵型液晶显示装置（100）中的定时信号产生装置（10）中，用于对时钟数进行计数的水平计数器（2）和垂直计数器（3），水平计数器（2）和垂直计数器通过包括在预定时间停止方向计数器（3）的水平计数器停止电路（5）和垂直计数器停止电路（6），可以减少液晶显示装置（100）的功耗。

【 图 3 】

