

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4943058号
(P4943058)

(45) 発行日 平成24年5月30日(2012.5.30)

(24) 登録日 平成24年3月9日(2012.3.9)

(51) Int.Cl.

F I

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

G09G 3/36

G09G 3/20 621K

G09G 3/20 642F

G09G 3/20 650M

G02F 1/133 575

請求項の数 1 (全 45 頁) 最終頁に続く

(21) 出願番号 特願2006-137192 (P2006-137192)
 (22) 出願日 平成18年5月17日(2006.5.17)
 (65) 公開番号 特開2006-350318 (P2006-350318A)
 (43) 公開日 平成18年12月28日(2006.12.28)
 審査請求日 平成21年4月27日(2009.4.27)
 (31) 優先権主張番号 特願2005-148832 (P2005-148832)
 (32) 優先日 平成17年5月20日(2005.5.20)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 小山 潤
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 棚田 好文
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 納 光明
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

画素部と、前記画素部と電気的に接続されたソースドライバと、前記画素部と電気的に接続されたゲートドライバと、前記ソースドライバと電気的に接続されたビデオ信号生成回路とを有し、

前記画素部は、液晶素子を有する画素を複数有し、

前記複数の画素は、赤の色要素からなる第1の画素と、緑の色要素からなる第2の画素と、青の色要素からなる第3の画素と、を有し、

前記ビデオ信号生成回路には、アナログ信号が供給され、

前記ビデオ信号生成回路は、2値化用回路と、表示モード制御回路と、を有し、

前記2値化用回路は、前記アナログ信号をデジタル信号に変換する機能を有し、

前記表示モード制御回路は、外光強度が一定の値以下の場合、前記アナログ信号が前記ソースドライバに供給されることを選択し、外光強度一定の値以上の場合、前記2値化用回路によって前記アナログ信号から変換された前記デジタル信号が前記ソースドライバに供給されることを選択する機能を有し、

前記アナログ信号が前記ビデオ信号生成回路から前記ソースドライバに供給される場合、前記複数の画素にはアナログ値であるビデオ信号が入力され、

前記デジタル信号が前記ビデオ信号生成回路から前記ソースドライバに供給される場合、前記複数の画素にはデジタル値であるビデオ信号が入力され、

前記2値化用回路は、第1のコンパレータと、第2のコンパレータと、を有し、

10

20

前記第 1 のコンパレータの第 1 の入力端子には前記アナログ信号が入力され、
前記第 1 のコンパレータの第 2 の入力端子には第 1 のリファレンス電位が入力され、
前記第 1 のコンパレータの出力端子は、第 1 のスイッチを介して前記ソースドライバと電氣的に接続され、

前記第 2 のコンパレータの第 1 の入力端子には前記アナログ信号が入力され、
前記第 2 のコンパレータの第 2 の入力端子には第 2 のリファレンス電位が入力され、
前記第 2 のコンパレータの出力端子は、第 2 のスイッチを介して前記ソースドライバと電氣的に接続され、

前記デジタル信号が前記ビデオ信号生成回路から前記ソースドライバに供給される場合、前記画素部においてカラー表示が行われることを特徴とする液晶表示装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、文字、静止画若しくは動画などを表示する画面を備えた表示装置に関するものであり、さまざまな使用環境下において、表示画面の視認性を改善するための技術に関する。

【背景技術】

【0002】

携帯電話機をはじめとして、表示画面を液晶パネルで構成したさまざまな電気製品が普及している。液晶パネルは薄型軽量といった特徴があり、ノート型と呼ばれるパーソナルコンピュータでは液晶パネルを備えたモバイル対応の製品が生産されている。また、PDA (Personal Digital Assistant) と呼ばれる情報端末も多数生産され普及しつつある。

20

【0003】

液晶パネルに限らないが、この種の用途に用いられる表示用パネルは、見た目の画質が重要視されるようになり、明るさやコントラストを自動または手動で調整する機能が備えられているものが多く普及している。例えば、液晶パネルのバックライトの輝度を上げずに、液晶の透過率を変化させて階調視認性を高める調整機能を備えた液晶表示装置が知られている（特許文献 1 参照。）。

【特許文献 1】特開 2003 - 186455 号公報

30

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、液晶パネルは、300～700ルクスの室内環境下では良好な視認性を示すが、1,000ルクス以上の屋外環境下では視認性が著しく悪化してしまうという問題があった。反射型液晶パネルと呼ばれ、画素電極で外光を反射する構成にしたものがあるが、屋内の蛍光灯下ではむしろ画質が低下してしまい、本質的な解決には至っていなかった。すなわち、暗所若しくは屋内の蛍光灯下から屋外の太陽光下まで広い範囲において視認性を確保することが解決されていなかった。

【0005】

40

そこで、本発明は、暗所から強い外光下においても表示が認識できる表示装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

本発明は、複数の画素がマトリクス状に配置された液晶表示装置であって、前記液晶表示装置は、ソースドライバとゲートドライバと、を有し、表示モードとして、少なくとも第 1 及び第 2 の表示モードを有し、前記第 1 の表示モードにおいて、前記ソースドライバにアナログ信号が供給され、前記第 2 の表示モードにおいて、前記ソースドライバにデジタル信号が供給され、外光強度に応じて表示モードが切り替わることを特徴としている。

50

【 0 0 0 7 】

また本発明は、複数の画素がマトリクス状に配置された液晶表示装置であって、前記液晶表示装置は、ソースドライバとゲートドライバと、を有し、表示モードとして、少なくとも第 1 及び第 2 の表示モードを有し、前記第 1 の表示モードにおいて、前記ソースドライバにアナログ信号が供給され、前記ソースドライバから前記画素にアナログ信号が供給され、前記第 2 の表示モードにおいて、前記ソースドライバにデジタル信号が供給され、前記ソースドライバから前記画素にデジタル信号が供給され、外光強度に応じて表示モードが切り替わることを特徴としている。

【 0 0 0 8 】

なお、本発明において、トランジスタは、様々な形態のトランジスタを適用させることができる。よって、適用可能なトランジスタの種類に限定はない。したがって、非晶質シリコンや多結晶シリコンに代表される非単結晶半導体膜を用いた薄膜トランジスタ (T F T)、半導体基板や S O I 基板を用いて形成される M O S 型トランジスタ、接合型トランジスタ、バイポーラトランジスタ、Z n O、a - I n G a Z n O などの化合物半導体を用いたトランジスタ、有機半導体やカーボンナノチューブを用いたトランジスタ、その他のトランジスタを適用することができる。なお、非単結晶半導体膜には水素またはハロゲンが含まれていてもよい。また、トランジスタが配置されている基板の種類は、様々なものを用いることができ、特定のものに限定されることはない。従って例えば、単結晶基板、S O I 基板、ガラス基板、石英基板、プラスチック基板、紙基板、セロファン基板、石材基板などに配置することが出来る。また、ある基板でトランジスタを形成し、その後、別の基板にトランジスタを移動させて、別の基板上に配置するようにしてもよい。

【 0 0 0 9 】

なお、トランジスタの構成は、様々な形態をとることができる。特定の構成に限定されない。例えば、ゲート本数が 2 本以上になっているマルチゲート構造を用いてもよい。マルチゲート構造にすることにより、オフ電流を低減したり、トランジスタの耐圧を向上させて信頼性を良くしたり、飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、フラットな特性にすることができる。また、チャンネルの上下にゲート電極が配置されている構造でもよい。チャンネルの上下にゲート電極が配置されている構造にすることにより、チャンネル領域が増えるため、電流値を大きくしたり、空乏層ができやすくなって S 値をよくしたりすることができる。また、チャンネルの上にゲート電極が配置されている構造でもよいし、チャンネルの下にゲート電極が配置されている構造でもよいし、正スタガ構造であってもよいし、逆スタガ構造でもよいし、チャンネル領域が複数の領域に分かれていてもよいし、並列に接続されていてもよいし、直列に接続されていてもよい。また、チャンネル (もしくはその一部) にソース電極やドレイン電極が重なっていてもよい。チャンネル (もしくはその一部) にソース電極やドレイン電極が重なっている構造にすることにより、チャンネルの一部に電荷がたまって、動作が不安定になることを防ぐことができる。また、L D D 領域があってもよい。L D D 領域を設けることにより、オフ電流を低減したり、トランジスタの耐圧を向上させて信頼性を良くしたり、飽和領域で動作する時に、ドレイン・ソース間電圧が変化しても、ドレイン・ソース間電流があまり変化せず、フラットな特性にすることができる。

【 0 0 1 0 】

なお、本発明において、接続されているとは、電氣的に接続されている場合と直接接続されている場合とを含むものとする。したがって、本発明が開示する構成において、所定の接続関係に加え、その間に電氣的な接続を可能とする他の素子 (例えば、スイッチやトランジスタや容量素子やインダクタや抵抗素子やダイオードなど) が配置されていてもよい。あるいは、間に他の素子を挟まずに、直接接続されて、配置されていてもよい。なお、電氣的な接続を可能とする他の素子を間に介さずに接続されていて、直接接続されている場合のみを含む場合であって、電氣的に接続されている場合を含まない場合には、直接接続されている、と記載するものとする。なお、電氣的に接続されている、と記載する場合は、電氣的に接続されている場合と直接接続されている場合とを含むものとする。

【 0 0 1 1 】

なお、本発明においては、一画素とは、明るさを制御できる要素一つ分を示すものとする。よって、一例としては、一画素とは、一つの色要素を示すものとし、その色要素一つで明るさを表現する。従って、そのときは、R（赤）G（緑）B（青）の色要素からなるカラー表示装置の場合には、画像の最小単位は、Rの画素とGの画素とBの画素との三画素から構成されるものとする。なお、色要素は、三色に限定されず、それ以上でもよく、例えば、R G B W（Wは白）や、R G Bに、イエロー、シアン、マゼンダを追加したものなどがある。また、別の例としては、1つの色要素について、複数の領域を用いて明るさを制御する場合は、その領域一つ分を一画素とする。よって、一例としては、面積階調を行う場合、一つの色要素につき、明るさを制御する領域が複数あり、その全体で階調を表現するわけであるが、明るさを制御する領域の一つ分を一画素とする。よって、その場合は、一つの色要素は、複数の画素で構成されることとなる。また、その場合、画素によって、表示に寄与する領域の大きさが異なっている場合がある。また、一つの色要素につき複数ある、明るさを制御する領域において、つまり、一つの色要素を構成する複数の画素において、各々に供給する信号を僅かに異ならせるようにして、視野角を広げるようにしてもよい。

10

【 0 0 1 2 】

なお、本発明において、画素は、マトリクス状に配置（配列）されている場合を含んでいる。ここで、画素がマトリクス状に配置（配列）されているとは、縦縞と横縞を組み合わせたいわゆる格子状に配置され、色要素のドット毎にストライプ配置されている場合を含んでいる。そして、三色の色要素（例えばR G B）でフルカラー表示を行う場合に、三つの色要素のドットがいわゆるデルタ配置されている場合も含むものとする。さらに、ベイヤー配置されている場合も含んでいる。また、色要素のドット毎にその発光領域の大きさが異なっているもよい。

20

【 0 0 1 3 】

なお、トランジスタとは、それぞれ、ゲートと、ドレインと、ソースとを含む少なくとも三つの端子を有する素子である。ゲートとは、ゲート電極とゲート配線（ゲート線またはゲート信号線等とも言う）とを含んだ全体、もしくは、それらの一部のことを言う。ゲート電極とは、チャネル領域やLDD（Lightly Doped Drain）領域などを形成する半導体と、ゲート絶縁膜を介してオーバーラップしている部分の導電膜のことを言う。ゲート配線とは、各画素のゲート電極の間を接続したり、ゲート電極と別の配線とを接続したりするための配線のことを言う。

30

【 0 0 1 4 】

ただし、ゲート電極としても機能し、ゲート配線としても機能するような部分も存在する。そのような領域は、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。つまり、ゲート電極とゲート配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているゲート配線とオーバーラップしてチャネル領域がある場合、その領域はゲート配線として機能しているが、ゲート電極としても機能していることになる。よって、そのような領域は、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

40

【 0 0 1 5 】

また、ゲート電極と同じ材料で形成され、ゲート電極とつながっている領域も、ゲート電極と呼んでも良い。同様に、ゲート配線と同じ材料で形成され、ゲート配線とつながっている領域も、ゲート配線と呼んでも良い。このような領域は、厳密な意味では、チャネル領域とオーバーラップしていなかったり、別のゲート電極と接続させる機能を有してなかったりする場合がある。しかし、製造マージンなどの関係で、ゲート電極やゲート配線と同じ材料で形成され、ゲート電極やゲート配線とつながっている領域がある。よって、そのような領域もゲート電極やゲート配線と呼んでも良い。

【 0 0 1 6 】

また、例えば、マルチゲートのトランジスタにおいて、1つのトランジスタのゲート電極と、別のトランジスタのゲート電極とは、ゲート電極と同じ材料で形成された導電膜で接

50

続される場合が多い。そのような領域は、ゲート電極とゲート電極とを接続させるための領域であるため、ゲート配線と呼んでも良いが、マルチゲートのトランジスタを1つのトランジスタであると思えることも出来るため、ゲート電極と呼んでも良い。つまり、ゲート電極やゲート配線と同じ材料で形成され、それらとつながって配置されているものは、ゲート電極やゲート配線と呼んでも良い。また、例えば、ゲート電極とゲート配線とを接続してさせている部分の導電膜も、ゲート電極と呼んでも良いし、ゲート配線と呼んでも良い。

【0017】

なお、ゲート端子とは、ゲート電極の領域や、ゲート電極と電氣的に接続されている領域について、その一部分のことを言う。

10

【0018】

なお、ソースとは、ソース領域とソース電極とソース配線（ソース線またはソース信号線等とも言う）とを含んだ全体、もしくは、それらの一部のことを言う。ソース領域とは、P型不純物（ボロンやガリウムなど）やN型不純物（リンやヒ素など）が多く含まれる半導体領域のことを言う。従って、少しだけP型不純物やN型不純物が含まれる領域、いわゆる、LDD（Lightly Doped Drain）領域は、ソース領域には含まれない。ソース電極とは、ソース領域とは別の材料で形成され、ソース領域と電氣的に接続されて配置されている部分の導電層のことを言う。ただし、ソース電極は、ソース領域も含んでソース電極と呼ぶこともある。ソース配線とは、各画素のソース電極の間を接続したり、ソース電極と別の配線とを接続したりするための配線のことを言う。

20

【0019】

しかしながら、ソース電極としても機能し、ソース配線としても機能するような部分も存在する。そのような領域は、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。つまり、ソース電極とソース配線とが、明確に区別できないような領域も存在する。例えば、延伸して配置されているソース配線とオーバーラップしてソース領域がある場合、その領域はソース配線として機能しているが、ソース電極としても機能していることになる。よって、そのような領域は、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

【0020】

また、ソース電極と同じ材料で形成され、ソース電極とつながっている領域や、ソース電極とソース電極とを接続する部分も、ソース電極と呼んでも良い。また、ソース領域とオーバーラップしている部分も、ソース電極と呼んでも良い。同様に、ソース配線と同じ材料で形成され、ソース配線とつながっている領域も、ソース配線と呼んでも良い。このような領域は、厳密な意味では、別のソース電極と接続させる機能を有していたりすることがない場合がある。しかし、製造マージンなどの関係で、ソース電極やソース配線と同じ材料で形成され、ソース電極やソース配線とつながっている領域がある。よって、そのような領域もソース電極やソース配線と呼んでも良い。

30

【0021】

また、例えば、ソース電極とソース配線とを接続してさせている部分の導電膜も、ソース電極と呼んでも良いし、ソース配線と呼んでも良い。

40

【0022】

なお、ソース端子とは、ソース領域の領域や、ソース電極や、ソース電極と電氣的に接続されている領域について、その一部分のことを言う。

【0023】

なお、ドレインについては、ソースと同様である。

【0024】

なお、本発明において、ある物の上に形成されている、あるいは、～上に形成されている、というように、～の上に、あるいは、～上に、という記載については、ある物の上に直接接していることに限定されない。直接接してはいない場合、つまり、間に別のものが挟まっている場合も含むものとする。従って例えば、層Aの上に（もしくは層A上に）、層

50

Bが形成されている、という場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に直接接して別の層（例えば層Cや層Dなど）が形成されていて、その上に直接接して層Bが形成されている場合とを含むものとする。また、～の上方に、という記載についても同様であり、ある物の上に直接接していることに限定されず、間に別のものが挟まっている場合も含むものとする。従って例えば、層Aの上方に、層Bが形成されている、という場合は、層Aの上に直接接して層Bが形成されている場合と、層Aの上に直接接して別の層（例えば層Cや層Dなど）が形成されていて、その上に直接接して層Bが形成されている場合とを含むものとする。なお、～の下に、あるいは、～の下方に、の場合についても、同様であり、直接接している場合と、接していない場合とを含むこととする。

10

【発明の効果】

【0025】

本発明によれば、外光強度に応じて表示画像の階調数を制御することにより、視認性の優れた表示装置を提供することができる。すなわち、暗所若しくは屋内の蛍光灯下から屋外の太陽光下まで広い範囲において視認性を確保した表示装置を得ることができる。

【発明を実施するための最良の形態】

【0026】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って

20

【0027】

（実施の形態1）

図1に、全体の構成図を示す。画素配列101を駆動するために、ソースドライバ102、ゲートドライバ103が配置されている。ソースドライバ102には、ビデオ信号が入力される。なお、ソースドライバ102、ゲートドライバ103は、各々複数個配置されている。

【0028】

光センサ113は外光（表示装置が受ける外部の光）を検出する。その出力は、アンプ114に供給される。アンプ114は光センサ113が出力する電気信号を増幅し、増幅した電気信号をコントローラ107に供給する。なお、光センサ113が出力する電気信号が十分大きければ、アンプ114を設けなくてもよい。

30

【0029】

なお、ソースドライバやその一部は、画素配列101と同一基板上に存在せず、例えば、外付けのICチップを用いて構成されることもある。

【0030】

なお、アンプ114や光センサ113は、画素配列101と同一基板上に存在してもよい。その場合、画素配列101と同一基板上で作成してもよい。あるいは、画素配列101と同一基板上に、COG（チップオンガラス）やバンプなどを用いて、アンプ114や光センサ113を配置してもよい。

40

【0031】

なお、すでに述べたように、本発明におけるトランジスタは、どのようなタイプのトランジスタでもよいし、どのような基板上に形成されていてもよい。したがって、図1で示したような回路が、全てガラス基板上に形成されていてもよいし、プラスチック基板に形成されていてもよいし、単結晶基板に形成されていてもよいし、SOI基板上に形成されていてもよいし、どのような基板上に形成されていてもよい。あるいは、図1などにおける回路の一部が、ある基板に形成されており、図1などにおける回路の別の一部が、別の基板に形成されていてもよい。つまり、図1などにおける回路の全てが同じ基板上に形成されていなくてもよい。例えば、図1などにおいて、画素配列101とゲートドライバ103とは、ガラス基板上にTFTを用いて形成し、ソースドライバ102（もしくはその

50

一部)は、単結晶基板上に形成し、そのICチップをCOG(Chip On Glass)で接続してガラス基板上に配置してもよい。あるいは、そのICチップをTAB(Tape Auto Bonding)やプリント基板を用いてガラス基板と接続してもよい。

【0032】

同様に、本発明における光センサは、どのようなタイプの光センサでもよいし、どのような基板上に形成されていてもよい。光センサの例としては、PIN型ダイオード、PN型ダイオード、ショットキー型ダイオードなどがあげられる。また、光センサは、どのような材質で形成されていてもよい。アモルファスシリコンやポリシリコン、単結晶、SOIなどで形成されていてもよい。アモルファスシリコンやポリシリコンで光センサを作成すると、画素配列と同じ基板で、同じプロセス工程で同時に作成できるため、コストを低減できる。

10

【0033】

したがって、光センサやアンプが、全てガラス基板上に形成されていてもよいし、プラスチック基板に形成されていてもよいし、単結晶基板上に形成されていてもよいし、SOI基板上に形成されていてもよいし、どのような基板上に形成されていてもよい。あるいは、光センサやアンプの一部が、ある基板に形成されており、光センサやアンプの別の一部が、別の基板に形成されていてもよい。つまり、光センサやアンプの全てが同じ基板上に形成されていなくてもよい。例えば、図1などにおいて、光センサ113と画素配列101とゲートドライバ103とは、ガラス基板上にTFTを用いて形成し、ソースドライバ102(もしくはその一部)は、単結晶基板上に形成し、そのICチップをCOG(Chip On Glass)で接続してガラス基板上に配置してもよい。あるいは、そのICチップをTAB(Tape Auto Bonding)やプリント基板を用いてガラス基板と接続してもよい。

20

【0034】

ソースドライバ102に入力されるビデオ信号は、表示モード別ビデオ信号生成回路106において、各表示モードに合わせて生成される。表示モード別ビデオ信号生成回路106は、コントローラ107を用いて制御される。また、表示モード別ビデオ信号生成回路106には、オリジナルのビデオ信号が入力される。そして、オリジナルのビデオ信号を用いて、表示モード別ビデオ信号生成回路106において、各表示モードに応じたビデオ信号が生成され、ソースドライバ102の方に出力される。

30

【0035】

光センサ113からの信号を元にして、コントローラ107が表示モード別ビデオ信号生成回路106を制御する。そして、光センサ113からの信号により、つまり、周辺の輝度に応じて、ソースドライバ102などに供給するビデオ信号の階調数を制御する。階調数を制御するとき、周辺の輝度に応じて、階調数を徐々に変化させてもよいし、幾つかの表示モードを持たせて、どの表示モードで表示させるかを切り替えるようにしてもよい。

【0036】

表示モードとしては、大きく分けて、アナログモードとデジタルモードとがある。アナログモードは、画素に入力するビデオ信号がアナログ値となる。一方、デジタルモードでは、画素に入力するビデオ信号がデジタル値となる。

40

【0037】

光センサ113の出力に基づき、表示モード、つまり、表示するときの階調数を変える。具体的には、表示装置が強い外光を受けて、光センサ113の出力がある一定の値以上になると、表示画面に表示する画像の総階調数を低くする。表示装置が強い外光を受けると、ある階調目とある階調目との区別がはっきりせず、表示画面に表示する画像がぼやけてしまう。しかしながら、上記のように、表示装置が受ける外光に応じて、総階調数を低くすることにより、ある階調目とある階調目との区別を明確にして、表示パネルの表示画面の視認性を向上させることができる。

【0038】

50

また、光センサ 1 1 6 の出力により、表示画面に表示する画像の総階調を 2 階調とする場合、通常では、白地の背景画像に黒地の表示画像を表示すが、それを反転させて黒地の背景画像に白地の表示画像を表示してもよい。そうすると、表示画面の視認性をさらに向上させることができる。また、白地の表示画像の輝度を高くすることにより、表示画面の視認性をさらに向上させることができる。この背景画像と表示画像の組み合わせは黒地に白表示に限定されず、コントラストのとりやすい（明暗比がはっきりする）組み合わせであれば任意の色の組み合わせをすることができる。

【 0 0 3 9 】

光センサ 1 1 3 の出力は、アンプ 1 1 4 を介して、コントローラ 1 0 7 に送られる。コントローラ 1 0 7 は、光センサ 1 1 3 の出力がある一定の値以上であるかどうかを検出する。光センサ 1 1 3 の出力がある一定の値以上ではない場合、表示パネルに出力する映像信号の総階調数は変えない。一方、光センサ 1 1 3 の出力がある一定の値以上の場合、表示パネルに出力する映像信号の総階調数を低くなるように補正する。

【 0 0 4 0 】

表 1 に示すように、室内及び屋外の明るさは、照明の具合や天候などの気象条件、時刻などによりさまざまに変化する。例えば、照明のある室内における照度は 8 0 0 ～ 1 , 0 0 0 ルクス前後であり、昼間の曇天下における照度は 3 2 , 0 0 0 ルクス程度であり、昼間の晴天下の照度は 1 0 0 , 0 0 0 ルクスに達する。

【表 1】

照度(ルクス)	明るさの目安	(ルクス)
1,000,000	・富山・真夏の海岸	>100,000
	・晴天昼太陽光	100,000
	・晴天午前10時太陽光	65,000
	・晴天午後3時太陽光	35,000
	・曇天昼太陽光	32,000
	・曇天午前10時太陽光	25,000
10,000	・曇天日出1時間後太陽光	2,000
1,000	・晴天日入1時間前太陽光	1,000
	・パチンコ店内	1,000
	・百貨店売場	500～700
	・蛍光灯照明事務所	400～500
	・日出入時	300
	・30W蛍光灯2灯使用八畳間	300
	・夜のアーケード	150～200
100	・蛍光灯下	50～100
	・ライター@30cm	15
10	・ロウソク@20cm	10～15
	・市民薄明(太陽天頂距離96度)	5
1	・月明かり	0.5～1
	・航海薄明(太陽天頂距離102度)	0.01
	・天文薄明(太陽天頂距離108度)	0.001

【 0 0 4 1 】

このようなさまざまな明るさの状況下において、透過型液晶パネル（透過型 LCD パネル）、半透過型液晶パネル（半透過型 LCD パネル）、反射型液晶パネル（反射型 LCD パネル）の視認性を比較した結果を表 2 に示す。

【表 2】

	室内 → 500～1500[x]	照明付ホール → ← ～10000[x]		屋外曇天 → ← ～100000[x]		消費電力
		自然画、テキスト共に良好な視認性が得られる。但しELパネル、透過型LCDと比較して、コントラストはやや低下する。	同上、テキストの視認性についてはELパネルと同等だが、自然画の視認性は劣る。	△～×	相認性は悪化する。特に直射日光下では視認することができない場合がある。	
透過型LCDパネル (1.9QVGA)		◎～○	○	△～×	×	○～△
半透過型LCDパネル (2.1QCF+)		○	○	○	○	○
反射型LCDパネル		視認性は著しく低下する。コントラストが低い場合は視認性が低下する。	中間調による周辺表示部とのコントラストが低い領域で視認性が低下する。	○	外光の反射成分が増加するため、比較的良好的な視認性は保たれる。	◎

10

20

30

【0042】

結果として、1,500ルクス程度までの明るさ（主に室内、照明付きホールなど）の環境下では、反射型液晶パネルを除く各種液晶パネルで表示パターン（自然画、テキスト（文字、記号）など）によらず良好な視認性が得られた。これに対して、10,000ルクス下（昼間の曇天時）においては、透過型液晶パネルでは、自然画を表示した場合、中間調部分などの、コントラストが低い部分の視認度が大きく低下する傾向が見られた。半透過型液晶パネルでは、室内から屋外の環境下において、全体的にコントラストがやや低いものの、10,000ルクスの環境下で良好な視認性が得られた。消費電力に関しては、反射型液晶パネルが優れているが、室内などの比較的照度が低い環境下において視認性が低下する傾向が現れている。透過型液晶パネルでは、バックライトが電力を消費するので、反射型液晶パネルよりも消費電力が高くなっている。

40

【0043】

50

表 2 から明らかなように、透過型液晶パネルや半透過型液晶パネルを用い、外光強度に応じて階調数を調節した表示モードとすることにより、室内から屋外までの環境下において視認性を確保することができる。

【 0 0 4 4 】

例えば、図 1 に示す表示装置において、光センサ 1 1 3 の出力により、表示装置が 1 0 ~ 1 0 0 ルクスの外光を受けていることが検出された場合、総階調数は 6 4 ~ 1 0 2 4 として変化させない。また、光センサ 1 1 3 の出力により、表示装置が 1 0 0 ~ 1 , 0 0 0 ルクスの外光を受けていることが検出された場合、総階調数を減らして総階調数を 1 6 ~ 6 4 に補正する。また、光センサ 1 1 3 の出力により、表示装置が 1 , 0 0 0 ~ 1 0 , 0 0 0 ルクスの外光を受けていることが検出された場合、総階調数を減らして総階調数を 4 ~ 1 6 に補正する。また、光センサ 1 1 3 の出力により、表示装置が 1 0 , 0 0 0 ~ 1 0 0 , 0 0 0 ルクスの外光を受けていることが検出された場合、総階調数を減らして総階調数を 2 ~ 4 に補正する。

10

【 0 0 4 5 】

なお、表示装置に利用者が表示モードを選択する選択スイッチを設けてもよい。そして、利用者が選択スイッチを操作することにより、上記のモードを選択してもよい。また、選択スイッチにより表示モードを選択した場合であっても、光センサ 1 1 3 の信号によって（外光強度）に応じて、選択されている表示モードの階調を自動的に増減しても良い。

【 0 0 4 6 】

次に、回路の詳細を述べる。図 2 に、ソースドライバ 1 0 2 の構成について示す。シフトレジスタ 2 3 1 は、順次選択していくような信号（いわゆるサンプリングパルス）を出力する回路である。よって、同様な機能を果たす回路であれば、シフトレジスタに限定されない。例えば、デコーダ回路でもよい。

20

【 0 0 4 7 】

シフトレジスタが出力するサンプリングパルスは、サンプリングスイッチ 2 0 1 ~ 2 0 3 に入力される。そして、ビデオ信号線 2 2 1 にビデオ信号が順次入力され、サンプリングパルスに応じて、順次サンプリングスイッチ 2 0 1 ~ 2 0 3 がオンし、画素配列 1 0 1 にビデオ信号が入力されていく。画素配列 1 0 1 は、画素 2 1 1 がマトリクス状に配置されている。

【 0 0 4 8 】

なお、図 2 では、画素 2 1 1 が 2 行 3 列分配置されている場合について示したが、これに限定されない。任意の数だけ配置することが可能となる。

30

【 0 0 4 9 】

1 画素分の画素 2 2 0 の例を図 1 5 に示す。ゲート信号線 1 7 0 1 を用いて、選択用トランジスタ 1 7 0 4 を制御する。選択用トランジスタ 1 7 0 4 がオンすると、ソース信号線 1 7 0 2 から、液晶素子 1 7 0 7 や保持容量 1 7 0 5 にビデオ信号が入力される。すると、ビデオ信号に応じて、液晶分子の配向状態が変化する。その結果、液晶素子 1 7 0 7 を通る光の量が変化して、階調を表現することが出来る。

【 0 0 5 0 】

なお、画素構成は、図 1 5 に限定されない。例えば、保持容量 1 7 0 5 の電極 1 7 0 3 は、専用の配線に接続されていてもよいし、別の画素のゲート信号線に接続されていてもよい。また、保持容量 1 7 0 5 の電極 1 7 0 3 の電位は、液晶素子 1 7 0 7 の対向電極 1 7 0 8 の電位と同じである必要はない。ただし、液晶素子 1 7 0 7 の対向電極 1 7 0 8 の電位を変動させる場合は、保持容量 1 7 0 5 の電極 1 7 0 3 の電位も、同様に変動させることが望ましい。

40

【 0 0 5 1 】

なお、画素に配置するのは、特定の表示素子に限定されない。画素に配置する表示素子の例としては、E L 素子（有機 E L 素子、無機 E L 素子又は有機物材料及び無機材料を含む E L 素子）、電子放出素子、液晶素子、電子インク、光回折素子、放電素子、微小鏡面素子（DMD: Digital Micromirror Device）、圧電素子、カ

50

ーボンナノチューブなど、電気磁気的作用によりコントラストが変化する表示媒体を適用することができる。なお、EL素子を用いたELパネル方式の表示装置としてはELディスプレイ、電子放出素子を用いた表示装置としてはフィールドエミッションディスプレイ(FED: Field Emission Display)やSED方式平面型ディスプレイ(SED: Surface-conduction Electron-emitter Display)など、液晶素子を用いた液晶パネル方式の表示装置としては液晶ディスプレイ、電子インクを用いたデジタルペーパー方式の表示装置としては電子ペーパー、光回折素子を用いた表示装置としてはグレーティングライトバルブ(GLV)方式のディスプレイ、放電素子を用いたPDP(Plasma Display Panel)方式のディスプレイとしてはプラズマディスプレイ、微小鏡面素子を用いたDMDパネル方式の表示装置としてはデジタル・ライト・プロセッシング(DLP)方式の表示装置、圧電素子を用いた表示装置としては圧電セラミックディスプレイ、カーボンナノチューブを用いた表示装置としてはナノ放射ディスプレイ(NED: Nano Emissive Display)、などがある。

10

【0052】

なお、保持容量1705は、液晶素子1707の電圧を保持する役目をしている。よって、電位を保持できる場合は、保持容量1705を省いても良い。

【0053】

表示モード別ビデオ信号生成回路106は、画素配列101と同じ基板上にあってもよいし、ソースドライバ102と同じ基板上にあってもよいし、FPC(フレキシブルプリントサーキット)の上にあってもよいし、PCB(プリントサーキットボード)の上にあってもよい。

20

【0054】

また、表示モード別ビデオ信号生成回路106は、画素配列101を構成しているトランジスタと同様なトランジスタで形成されていても良い。あるいは、別のトランジスタで形成されていてもよい。例えば、画素配列101は、薄膜トランジスタで構成され、表示モード別ビデオ信号生成回路106は、バルク基板上、もしくは、SOI基板上で形成されたMOSトランジスタやバイポーラトランジスタでもよい。

【0055】

次に、表示モード別ビデオ信号生成回路106の詳細を図3に示す。コントローラ107より入力される信号に基づいて、表示モード制御回路301が、表示モードに応じた表示ができるように制御する。例えば、デジタルモードの場合は、スイッチ303、304をオンにする。そして、入力されたビデオ信号を2値化用回路302で処理して、ソースドライバ102の方へ出力する。その場合、スイッチ305はオフしている。一方、アナログモードの場合は、スイッチ305をオンにして、入ってきたビデオ信号をそのままソースドライバ102の方へ出力する。表示モード別ビデオ信号生成回路106に入力されるビデオ信号がアナログ値の場合、そのまま出力されるため、ソースドライバ102の方へも、アナログ値で出力される。

30

【0056】

なお、図3では、表示モードがアナログモードとデジタルモードの場合について述べたが、これに限定されない。離散値ではあるが、2値ではない、という表示モードを多値モードと呼ぶことにする。ビデオ信号と輝度との関係の例を図4に示す。

40

【0057】

図4(A)は、本願におけるアナログモードの場合を示す。ビデオ信号がアナログ的に変化して、それに応じて輝度もアナログ的に変化する。

【0058】

図4(B)は、本願におけるデジタルモードの場合を示す。ビデオ信号が2値であり、一方のとき発光し、他方のときは発光しない。

【0059】

図4(C)は、本願における多値モードの場合を示す。ビデオ信号は、離散値をとるが、

50

2 値ではない。

【 0 0 6 0 】

なお、図 4 は、正極におけるビデオ信号の例を示した。液晶素子は、通常、交流で駆動される。そのため、液晶素子の両端に加わる電圧の極性は、所定の時間が経過するごとに、反転させる。よって、負極におけるビデオ信号は、図 4 のグラフの極性を反対にすればよい。そして、液晶素子には、正極のビデオ信号と負極のビデオ信号とが交互に加えられる。

【 0 0 6 1 】

そこで、多値モードの場合にも対応した表示モード別ビデオ信号生成回路 1 0 6 の詳細を図 5 に示す。コントローラ 1 0 7 より入力される信号に基づいて、表示モード制御回路 5 0 1 が、表示モードに応じた表示ができるように制御する。例えば、デジタルモードの場合は、スイッチ 3 0 3、3 0 4 をオンにする。そして、入力されたビデオ信号を 2 値化用回路 3 0 2 で処理して、ソースドライバ 1 0 2 の方へ出力する。その場合、スイッチ 4 0 3、4 0 4、3 0 5 はオフしている。一方、アナログモードの場合は、スイッチ 3 0 5 をオンにして、入ってきたビデオ信号をそのままソースドライバ 1 0 2 の方へ出力する。表示モード別ビデオ信号生成回路 1 0 6 に入力されるビデオ信号がアナログ値の場合、そのまま出力されるため、ソースドライバ 1 0 2 の方へも、アナログ値で出力される。多値モードの場合、スイッチ 4 0 3、4 0 4 をオンにする。そして、入力されたビデオ信号を多値化用回路 4 0 2 で処理して、ソースドライバ 1 0 2 の方へ出力する。その場合、スイッチ 3 0 3、3 0 4、3 0 5 はオフしている。

【 0 0 6 2 】

次に、2 値化用回路 3 0 2 の詳細を図 6 に示す。図 6 (A) の回路図に示すように、オペアンプを用いて、コンパレータ (比較) 回路 6 2 1、6 2 2 を構成している。液晶は、通常、交流駆動を行うため、正極用と負極用とが必要となる。リファレンス電位 V_{refp} 、 V_{refm} よりも、入力電圧が大きい小さいかによって、H か L かどちらかの信号 (液晶がオンするかオフするかどちらかの信号) を出力し、2 値化を行う。そして、スイッチ 6 1 1、6 1 2 で、正極用と負極用のどちらの信号を出力するかを切り替える。なお、オペアンプを用いてコンパレータ (比較) 回路を構成したが、これに限定されない。チョッパインバータコンパレータ回路を用いても良いし、それ以外の回路を用いて、コンパレータ (比較) 回路を構成してもよい。

【 0 0 6 3 】

図 6 (B) には、リファレンス電位 V_{refp} を生成するための回路を示す。リファレンス電位 V_{refp} の大きさは、電圧 V_1 と V_2 の間の電圧となり、抵抗 R_1 、 R_2 によって分圧された値となる。2 値化回路を動作させるときのみ、スイッチ 6 2 3、6 2 4 をオンすればよい。その結果、抵抗 R_1 、 R_2 に電流が流れる期間を短くできるため、消費電力を低減できる。

【 0 0 6 4 】

図 6 (B) では、リファレンス電位 V_{refp} を生成するための回路を示したが、リファレンス電位 V_{refm} を生成するための回路も、電位の大きさを変えることにより、同様に構成できる。

【 0 0 6 5 】

なお、リファレンス電位 V_{ref} (V_{refp} や V_{refm}) を状況に応じて変化させたい場合は、図 7 に示すように、抵抗 (図 7 では抵抗 R_1 、 R_2 、 R_3 、 R_4 、 R_5) をたくさん接続し、どの接点から出力するかを、スイッチ 6 0 4 ~ 6 0 7 をオンオフして切り替えるようにすればよい。

【 0 0 6 6 】

次に、多値化用回路 4 0 2 の詳細を図 8 に示す。図 8 (A) は、多値化用回路 4 0 2 の全体の構成図を示す。正極用多値化回路 4 1 2 A と負極用多値化回路 4 1 2 B とに信号が入力される。そして、スイッチ 8 8 1 とスイッチ 8 8 2 とを切り替えて、正極用と負極用のどちらの信号を出力する。

【 0 0 6 7 】

正極用多値化回路 4 1 2 A や負極用多値化回路 4 1 2 B の詳細な構成図は、図 8 (B) の多値化回路 4 1 2 に示す。多値化回路 4 1 2 に関して、正極用多値化回路 4 1 2 A と負極用多値化回路 4 1 2 B とでは、正極用と負極用とで、電圧 V_a や電圧 V_b の大きさが異なるだけである。

【 0 0 6 8 】

入力信号は、判定回路 8 1 1 に入力される。また、判定回路 8 1 1 には、リファレンス電位に相当する電圧が 2 つ入力される。そして、判定回路 8 1 1 は、入力信号の電位が、2 つのリファレンス電位の間に入っている場合は、H 信号を出力する。その結果、スイッチ 8 2 1 ~ 8 2 4 のいずれか 1 つがオンし、標本化された電圧を出力する。なお、多値化用回路 4 0 2 を動作させるときのみ、スイッチ 8 0 1 ~ 8 0 4 をオンすればよい。その結果、 V_a と V_b の間に電流が流れる期間を短くできるため、消費電力を低減できる。

10

【 0 0 6 9 】

図 9 に、判定回路 8 1 1 の詳細を示す。オペアンプ 9 0 1、9 0 2 を用いて、コンパレータ (比較) 回路を構成している。オペアンプ 9 0 1 と 9 0 2 は、入力信号の電位 V_{in} が、リファレンス電位 V_x 以上でリファレンス電位 V_y 以下であるとき、各々 H 信号を出力する。すると、AND 回路 9 0 3 にその信号が入力される。そして、AND 回路 9 0 3 への入力信号が両方とも H 信号のとき、H 信号を出力する。

【 0 0 7 0 】

なお、図 9 は、AND 回路を用いて構成したが、これに限定されない。OR 回路や NAND 回路や NOR 回路を用いても、同様の機能を果たすことが出来る。

20

【 0 0 7 1 】

このように、デジタルモードや多値モードで表示を行うと、しきい値処理が行われ、画像情報の標本化 (サンプリング) が行われる。その結果、画像にノイズが入っていたとしても、実際に表示するときには、そのノイズを除去して表示することが出来る。また、1 階調分の輝度変化が大きくなるため、コントラストが向上する。

【 0 0 7 2 】

また、このような表示モードの選択を、外光強度に応じて制御することができる。このように、周辺の照度に応じて、表示画像の階調数を制御することにより、視認性の優れた表示装置を提供することができる。すなわち、暗所若しくは屋内の蛍光灯下から屋外の太陽光下まで広い範囲において視認性を確保した表示装置を得ることができる。

30

【 0 0 7 3 】

なお、図 2、図 3、図 5 などに示すスイッチ、例えば、サンプリングスイッチ 2 0 1 等は、様々な形態のものを用いることができ、一例として、電氣的スイッチや機械的なスイッチなどがある。つまり、電流の流れを制御できるものであればよく、特定のものに限定されず、様々なものを用いることができる。例えば、トランジスタでもよいし、ダイオード (PN ダイオード、PIN ダイオード、ショットキーダイオード、ダイオード接続のトランジスタなど) でもよいし、それらを組み合わせた論理回路でもよい。よって、スイッチとしてトランジスタを用いる場合、そのトランジスタは、単なるスイッチとして動作するため、トランジスタの極性 (導電型) は特に限定されない。ただし、オフ電流が少ない方が望ましい場合、オフ電流が少ない方の極性のトランジスタを用いることが望ましい。オフ電流が少ないトランジスタとしては、LDD 領域を設けているものやマルチゲート構造にしているもの等がある。また、スイッチとして動作させるトランジスタのソース端子の電位が、低電位側電源 (V_{ss} 、GND、0 V など) に近い状態で動作する場合は N チャンネル型を、反対に、ソース端子の電位が、高電位側電源 (V_{dd} など) に近い状態で動作する場合は P チャンネル型を用いることが望ましい。なぜなら、ゲートソース間電圧の絶対値を大きくできるため、スイッチとして、動作しやすいからである。なお、N チャンネル型と P チャンネル型の両方を用いて、CMOS 型のスイッチにしてもよい。CMOS 型のスイッチにすると、スイッチを介して出力する電圧 (つまりスイッチへの入力電圧) が、出力電圧に対して、高かったり、低かったりして、状況が変化する場合においても、適切に

40

50

動作させることが出来る。

【 0 0 7 4 】

スイッチの例を図 1 4 に示す。図 1 4 (A) は、模式的に記載したスイッチである。図 1 4 (B) は、A N D 回路を用いたスイッチである。制御線 1 5 0 2 を使って、入力 1 5 0 1 の信号を出力 1 5 0 3 に伝えるかどうかを制御する。図 1 4 (B) の場合は、出力 1 5 0 3 は、入力信号にかかわらず、L 信号なる、というような制御は可能である。しかし、出力 1 5 0 3 がフローティング状態になることはない。したがって、出力 1 5 0 3 が、デジタル回路の入力に接続されている場合などに、図 1 4 (B) のスイッチを用いることが好適である。デジタル回路の場合、入力をフローティング状態にしても、出力はフローティング状態にならない。入力をフローティング状態にすると、出力が不安定になり、望ましくない。よって、デジタル回路の入力に接続されている場合などは、図 1 4 (B) のスイッチを用いることが好適である。

10

【 0 0 7 5 】

なお、図 1 4 (B) は、A N D 回路を用いて構成したが、これに限定されない。O R 回路やN A N D 回路やN O R 回路を用いても、同様の機能を果たすことが出来る。

【 0 0 7 6 】

一方、入力をフローティング状態にしたい場合は、図 1 4 (C) や図 1 4 (D) のスイッチを用いればよい。図 1 4 (C) は、トランスマッションゲートもしくはアナログスイッチなどと呼ばれている回路である。図 1 4 (C) は、入力 1 5 1 1 の電位を、ほぼそのまま出力 1 5 1 3 に伝達する。よって、アナログ信号の伝達に好適である。図 1 4 (D) は、クロックインバータなどと呼ばれている回路である。図 1 4 (D) は、入力 1 5 2 1 の信号を反転させて出力 1 5 2 3 に伝達する。よって、デジタル信号の伝達に好適である。

20

【 0 0 7 7 】

以上のことから、サンプリングスイッチ 2 0 1 やスイッチ 3 0 5 やスイッチ 2 5 1 1 などは、図 1 4 (C) のスイッチを用いることが好適である。スイッチ 3 0 4 などは、出力をフローティング状態にする必要があるので、図 1 4 (C) や図 1 4 (D) が好適である。ただし、スイッチ 3 0 4 への入力はデジタル信号なので、図 1 4 (D) の方がより好適である。

【 0 0 7 8 】

30

(実施の形態 2)

実施の形態 1 では、表示モード別ビデオ信号生成回路 1 0 6 に入力されるビデオ信号がアナログ値の場合について述べた。つぎに、デジタル値が入力される場合について述べる。

【 0 0 7 9 】

図 2 4 に、全体の構成図を示す。ソースドライバ 1 0 2 に入力されるビデオ信号は、表示モード別ビデオ信号生成回路 2 3 0 6 において、各表示モードに合わせて生成される。表示モード別ビデオ信号生成回路 2 3 0 6 は、コントローラ 2 3 0 7 を用いて制御される。また、表示モード別ビデオ信号生成回路 2 3 0 6 には、オリジナルのデジタルのビデオ信号が入力される。そして、オリジナルのビデオ信号を用いて、表示モード別ビデオ信号生成回路 2 3 0 6 において、各表示モードに応じたビデオ信号が生成され、ソースドライバ 1 0 2 の方に出力される。

40

【 0 0 8 0 】

光センサ 2 3 1 3 は外光 (表示装置が受ける外部の光) を検出する。その出力は、アンプ 2 3 1 4 に供給される。アンプ 2 3 1 4 は光センサ 2 3 1 3 が出力する電気信号を増幅し、増幅した電気信号をコントローラ 2 3 0 7 に供給する。なお、光センサ 2 3 1 3 が出力する電気信号が十分大きければ、アンプ 2 3 1 4 を設けなくてもよい。

【 0 0 8 1 】

光センサ 2 3 1 3 からの信号を元にして、コントローラ 2 3 0 7 が表示モード別ビデオ信号生成回路 2 3 0 6 を制御する。そして、光センサ 2 3 1 3 からの信号により、つまり、周辺の輝度に応じて、ソースドライバ 1 0 2 などに供給するビデオ信号の階調数を制御す

50

る。階調数を制御するとき、周辺の輝度に応じて、階調数を徐々に変化させてもよいし、幾つかの表示モードを持たせて、どの表示モードで表示させるかを切り替えるようにしてもよい。

【0082】

光センサ2313の出力に基づき、表示モード、つまり、表示するときの階調数を変える。具体的には、表示装置が強い外光を受けて、光センサ2313の出力がある一定の値以上になると、表示画面に表示する画像の総階調数を低くする。表示装置が強い外光を受けると、ある階調目とある階調目との区別がはっきりせず、表示画面に表示する画像がぼやけてしまう。しかしながら、上記のように、表示装置が受ける外光に応じて、総階調数を低くすることにより、ある階調目とある階調目との区別を明確にして、表示パネルの表示画面の視認性を向上させることができる。

10

【0083】

なお、アンプ2314や光センサ2313は、画素配列101と同一基板上に存在してもよい。その場合、画素配列101と同一基板上で作成してもよい。あるいは、画素配列101と同一基板上に、COG（チップオンガラス）やバンパなどを用いて、アンプ2314や光センサ2313を配置してもよい。

【0084】

表示モードとしては、大きく分けて、アナログモードとデジタルモードとがある。アナログモードは、画素に入力するビデオ信号がアナログ値となる。一方、デジタルモードでは、画素に入力するビデオ信号がデジタル値となる。

20

【0085】

次に、表示モード別ビデオ信号生成回路2306の詳細を図25に示す。コントローラ107より入力される信号に基づいて、表示モード制御回路301が、表示モードに応じた表示ができるように制御する。例えば、デジタルモードの場合は、スイッチ2513、2514がオンして、最上位ビットのビデオ信号のみがソースドライバ102の方へ出力される。ただし、電位のレベルが合致しない場合がある。その場合は、電位のレベルを必要な大きさに変換する必要がある。また、正極用と負極用とに対応した電位を生成する必要がある。そこで、そのようなことが必要な場合は、レベル変換回路2504を配置する。一方、アナログモードの場合は、DA変換回路2502に入り、適切なアナログ値を、スイッチ2511を介して、ソースドライバ102に出力する。なお、DA変換回路2502においては、正極用と負極用とに対応したビデオ信号の電位を生成する。

30

【0086】

なお、ソースドライバ102と、表示モード別ビデオ信号生成回路2306との間に、正極用信号と負極用信号とを作成するような回路が設けられていても良い。例えば、正極用の信号を入力すれば、必要なときに、負極用の信号に変換して出力するような回路である。

【0087】

なお、図25では、表示モードがアナログモードとデジタルモードの場合について述べたが、これに限定されない。

【0088】

40

そこで、多値モードの場合にも対応した表示モード別ビデオ信号生成回路2306の詳細を図26に示す。コントローラ2307より入力される信号に基づいて、表示モード制御回路2501が、表示モードに応じた表示ができるように制御する。アナログモードとデジタルモードの場合は、図25と同様である。多値モードの場合、DA変換回路2503に、上位ビットのビデオ信号のみ入力される。下位ビットは入力されない。したがって、滑らかな表示ではなく、サンプリングされたような表示となる。

【0089】

なお、多値モードでは、下位ビットを用いずにサンプリングすればよいので、図26の構成に限定されない。例えば、図27に示すように、下位ビットデータ除去回路2702をDA変換回路2502の入力部に配置してもよい。その結果、表示モード制御回路の信号

50

に応じて、下位ビットの値を強制的に 0（もしくは L 信号）にする。したがって、滑らかな表示ではなく、サンプリングされたような表示となる。

【 0 0 9 0 】

そこで、下位ビットデータ除去回路 2 7 0 2 の例を図 2 8 に示す。AND 回路を用いて、下位 3 ビット分のデータを強制的に 0（もしくは L 信号）にできる。

【 0 0 9 1 】

なお、図 2 8 では、AND 回路を用いたが、これに限定されない。OR 回路や NAND 回路や NOR 回路を用いても、同様の機能を果たすことが出来る。また、図 2 8 では、6 ビットのビデオ信号を入力し、その内の下位 3 ビット分のデータを強制的に 0（もしくは L 信号）にできるようにしたが、これに限定されない。適宜、変更してもよい。

10

【 0 0 9 2 】

そこで、実際に動作させながら、何ビット分のデータを強制的に 0（もしくは L 信号）にするかをえるようにしてもよい。その場合の回路図を図 2 9 に示す。AND 回路に入力される信号を別々にしたため、個別に制御できる。

【 0 0 9 3 】

次に、図 2 5 ~ 図 2 7 に記載した DA 変換回路の詳細を図 3 0 に示す。デコーダ回路 3 0 2 1 で、入力されたデジタル信号がいくつなのかを解読し、それにに応じて、スイッチ 3 0 1 1 ~ スwitch 3 0 1 6 のいずれかをオンし、アナログ電圧を出力する。そして、DA 変換回路を動作させるときのみ、スイッチ 3 0 0 2、3 0 0 3 をオンすればよい。その結果、抵抗に電流が流れる期間を短くできるため、消費電力を低減できる。

20

【 0 0 9 4 】

ただし、図 3 0 のままでは、正極用データと負極用データとを両方生成することが難しい可能性がある。よって、この場合は、DA 変換回路とソースドライバ 1 0 2 との間に、正極用信号と負極用信号とを作成するような回路を設けることが望ましい。例えば、正極用の信号を入力すれば、必要なときに、負極用の信号に変換して出力するような回路である。

【 0 0 9 5 】

そのような回路を配置せず、DA 変換回路に、正極用データと負極用データとを両方生成する機能を持たせるようにした場合を、図 1 6 に示す。図 3 0 において、電圧を生成する回路が、2 つ並列に接続された形となっている。各々において、正極用データと負極用データと生成する。そして、スイッチ 1 6 1 1 とスイッチ 1 6 1 2 とを切り替えることによって、正極用データと負極用データとを出力する。

30

【 0 0 9 6 】

このように、デジタルモードや多値モードで表示を行うと、しきい値処理が行われ、画像情報の標本化（サンプリング）が行われる。その結果、画像にノイズが入っていたとしても、実際に表示するときには、そのノイズを除去して表示することが出来る。また、1 階調分の輝度変化が大きくなるため、コントラストが向上する。

【 0 0 9 7 】

また、このような表示モードの選択を、外光強度に応じて制御することができる。このように、周辺の照度に応じて、表示画像の階調数を制御することにより、視認性の優れた表示装置を提供することができる。すなわち、暗所若しくは屋内の蛍光灯下から屋外の太陽光下まで広い範囲において視認性を確保した表示装置を得ることができる。

40

【 0 0 9 8 】

本実施の形態で述べた内容は、実施の形態 1 ~ 実施の形態 2 で述べた内容と自由に組み合わせることが出来る。

【 0 0 9 9 】

（実施の形態 3）

本実施の形態では、アナログモードにおける画素の駆動方法について述べる。

【 0 1 0 0 】

アナログモードでは、アナログ階調方式を用いて階調を表現する。したがって、液晶素子

50

のような表示素子に加わる電圧をアナログ的に変化させることによって、光を通す量がアナログ的に変化するような状態で動作させることが望ましい。

【0101】

なお、本実施の形態では、アナログモードの場合について述べたが、多値モードの場合にも、同様に適用できる。

【0102】

なお、本実施の形態は、実施の形態1の画素について詳細に述べたものである。よって、本実施の形態で述べた内容は、実施の形態1～実施の形態2で述べた内容と自由に組み合わせることが出来る。

【0103】

10

(実施の形態4)

本実施の形態では、デジタルモードにおける画素の駆動方法について述べる。

【0104】

デジタルモードでは、信号が、HとLの2値に限られる。これにより、液晶素子の状態は電圧が加わるか加わらないかの2値に限られる。つまり、デジタルモードでは液晶素子の状態は光を通すか通さないかに限られる。

【0105】

なお、デジタルモードでカラー表示を行う場合は、RGBごとに2値で表示するため、合計で8色を表示することが出来る。

【0106】

20

なお、本実施の形態は、実施の形態1の画素などについて詳細に述べたものである。よって、本実施の形態で述べた内容は、実施の形態1～実施の形態3で述べた内容と自由に組み合わせることが出来る。

【0107】

(実施の形態5)

次に、本発明の表示装置における画素のレイアウトについて述べる。例としては、図15に示した回路図について、そのレイアウト図を図17に示す。なお、回路図やレイアウト図は、図15や図17に限定されない。

【0108】

選択用トランジスタ1704、液晶素子1707の画素電極1707A、保持容量1705が配置されている。選択用トランジスタ1704のソースとドレインは各々、ソース信号線1702と液晶素子1707の画素電極とに接続されている。選択用トランジスタ1704のゲートは、ゲート信号線1701に接続されている。保持容量1705は、電極1703を用いて配置されている。

30

【0109】

ソース信号線1702は、第2配線によって形成され、ゲート信号線1701は、第1配線によって形成されている。

【0110】

トップゲート構造の場合は、基板、半導体層、ゲート絶縁膜、第1配線、層間絶縁膜、第2配線、の順で膜が構成される。ボトムゲート構造の場合は、基板、第1配線、ゲート絶縁膜、半導体層、層間絶縁膜、第2配線、の順で膜が構成される。

40

【0111】

次に、図10に、薄膜トランジスタ(TFT)とそれに接続する液晶素子で構成される画素の断面図を示す。

【0112】

図10において、基板700上に、下地層701、TFT750を構成する半導体層702、容量部751の一方の電極を構成する半導体層752が形成されている。その上層には第1絶縁層703が形成され、TFT750にあってはゲート絶縁層として、容量部751にあっては容量を形成するための誘電体層として機能する。

【0113】

50

第1絶縁層703上にはゲート電極704と容量部751の他方の電極を形成する導電層754が形成されている。TFT750に接続する配線707は、液晶素子の第1電極708と接続している。この配線707は、第3絶縁層706上に形成されている。そして、第1電極708は、第4絶縁層710上に形成されている。第1絶縁層703と第3絶縁層706との間には、第2絶縁層705が形成されていてもよい。液晶素子は、第1電極708と対向電極である第2電極の間に配置されて、構成されている。

【0114】

次に、上記に示す構成の詳細を説明する。基板700としては、例えばバリウムホウケイ酸ガラスや、アルミノホウケイ酸ガラスなどのガラス基板、石英基板、セラミック基板等を用いることができる。また、ステンレスを含む金属基板または半導体基板の表面に絶縁膜を形成したものを用いても良い。プラスチック等の可撓性を有する合成樹脂からなる基板を用いても良い。基板700の表面を、化学的機械研磨(CMP)法などの研磨により平坦化しておいても良い。

10

【0115】

下地層701としては、酸化珪素や、窒化珪素または窒化酸化珪素などの絶縁膜を用いることができる。下地層701によって、基板700に含まれるNaなどのアルカリ金属やアルカリ土類金属が半導体層702に拡散しTFT750の特性に悪影響をおよぼすのを防ぐことができる。図10では、下地層701を単層の構造としているが、2層あるいはそれ以上の複数層で形成してもよい。なお、石英基板など不純物の拡散がさして問題とならない場合は、下地層701を必ずしも設ける必要はない。

20

【0116】

また、マイクロ波で励起され、電子温度が2 eV以下、イオンエネルギーが5 eV以下、電子密度が $10^{11} \sim 10^{13} / \text{cm}^3$ 程度である高密度プラズマで、ガラス基板の表面を直接処理しても良い。プラズマの生成はラジアルスロットアンテナを用いたマイクロ波励起のプラズマ処理装置を用いることができる。このとき、窒素(N_2)、またはアンモニア(NH_3)、亜酸化窒素(N_2O)などの窒化物気体を導入すると、ガラス基板の表面を窒化することができる。このガラス基板の表面に形成された窒化物層は、窒化珪素を主成分とするので、ガラス基板側から拡散してくる不純物のブロッキング層として利用することができる。この窒化物層の上に酸化珪素膜または酸窒化珪素膜をプラズマCVD法で形成して下地層701としても良い。

30

【0117】

他にも、酸化珪素や、酸窒化珪素などによる下地層701の表面に対し同様なプラズマ処理を行うことにより、その表面及び表面から1~10 nmの深さを窒化処理をすることができる。このきわめて薄い窒化珪素の層により、その上に形成する半導体層へ応力の影響を与えることなくブロッキング層とすることができる。

【0118】

半導体層702及び半導体層752としては、パターニングされた結晶性半導体膜を用いることが好ましい。なお、パターニングとは、膜を形状加工することをいい、フォトリソグラフィ技術によって膜のパターンを形成すること(例えば、感光性アクリルにコンタクトホールを形成することや、感光性アクリルをスペーサとなるように形状加工することを含む)や、フォトリソグラフィ技術によってマスクパターンを形成し、当該マスクパターンを用いてエッチング加工を行うことなどをいう。結晶性半導体膜は非晶質半導体膜を結晶化して得ることができる。結晶化方法としては、レーザ結晶化法、RTA又はファーンズアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法等を用いることができる。半導体層702は、チャンネル形成領域と、一導電型を付与する不純物元素が添加された一対の不純物領域とを有する。なお、チャンネル形成領域と一対の不純物領域との間に、前記不純物元素が低濃度で添加された不純物領域を有していてもよい。半導体層752には、全体に一導電型若しくはそれと逆の導電型を付与する不純物元素が添加された構成とすることができる。

40

【0119】

50

第1絶縁層703としては、酸化珪素、窒化珪素または窒化酸化珪素等を用い、単層または複数の膜を積層させて形成することができる。この場合において、当該絶縁膜の表面を、前述と同様に、マイクロ波で励起され、電子温度が2 eV以下、イオンエネルギーが5 eV以下、電子密度が $10^{11} \sim 10^{13} / \text{cm}^3$ 程度である高密度プラズマ処理によって酸化又は窒化処理して緻密化しても良い。この処理は第1絶縁層703の成膜に先立って行っても良い。すなわち、半導体層702の表面に対してプラズマ処理を行う。このとき、基板温度を300～450 とし、酸化雰囲気(O_2 、 N_2O など)又は窒化雰囲気(N_2 、 NH_3 など)で処理することにより、その上に堆積するゲート絶縁層と良好な界面を形成することができる。

【0120】

10

ゲート電極704及び導電層754としては、Ta、W、Ti、Mo、Al、Cu、Cr、Ndから選ばれた一種の元素または該元素を複数含む合金若しくは化合物からなる単層または積層構造を用いることができる。

【0121】

TFT750は、半導体層702と、ゲート電極704と、半導体層702とゲート電極704との間の第1絶縁層703とによって構成される。図10では、画素を構成するTFT750として、液晶素子の第1電極708に接続されるものを示している。このTFT750は、ゲート電極704を半導体層702上に複数配置したマルチゲート型の構成を示している。すなわち、複数のTFTが直列に接続された構成を有している。このような構成により、不用意なオフ電流の増加を抑制することができる。なお、また、図10

20

【0122】

容量部751は、第1絶縁層703を誘電体とし、第1絶縁層703を挟んで対向する半導体層752と導電層754とを一对の電極として構成される。なお、図10では、画素に設ける容量素子として、一对の電極の一方をTFT750の半導体層702と同時に形成される半導体層752とし、他方の導電層754をゲート電極704と同時に形成される層とする例を示したが、この構成に限定されない。

【0123】

30

第2絶縁層705は窒化珪素膜などイオン性不純物をブロッキングするバリア性の絶縁膜であることが望ましい。この第2絶縁層705は窒化シリコンまたは酸窒化シリコンで形成する。この第2絶縁層705は、半導体層702の汚染を防ぐ保護膜としての機能を含んでいる。この第2絶縁層705を堆積した後に、水素ガスを導入して前述のようにマイクロ波で励起された高密プラズマ処理をすることで、第2絶縁層705の水素化を行っても良い。または、アンモニアガスを導入して、第2絶縁層705の窒化と水素化を行っても良い。または、酸素、 N_2O ガスなどと水素ガスを導入して、酸化窒化処理と水素化処理を行っても良い。この方法により、窒化処理、酸化処理若しくは酸化窒化処理を行うことにより第2絶縁層705の表面を緻密化することができる。それにより保護膜としての機能を強化することができる。この第2絶縁層705に導入された水素は、その後40

40

【0124】

第3絶縁層706としては、無機絶縁膜や有機絶縁膜を用いることができる。無機絶縁膜としては、CVD法により形成された酸化シリコン膜や、SOG(Spin On Glass)膜(塗布酸化珪素膜)などを用いることができる。有機絶縁膜としてはポリイミド、ポリアミド、BCB(ベンゾシクロブテン)、アクリルまたはポジ型感光性有機樹脂、ネガ型感光性有機樹脂等の膜を用いることができる。また、第2絶縁層706として、シリコン(Si)と酸素(O)との結合で骨格構造が構成される材料を用いることができる。この材料の置換基として、少なくとも水素を含む有機基(例えばアルキル基、芳香

50

族炭化水素)が用いられる。置換基として、フルオロ基を用いてもよい。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。

【0125】

配線707としては、Al、Ni、C、W、Mo、Ti、Pt、Cu、Ta、Au、Mnから選ばれた一種の元素または該元素を複数含む合金からなる単層または積層構造を用いることができる。

【0126】

第1電極708及び第2電極の一方もしくは両方を透明電極とすることができる。透明電極としては、酸化タングステンを含むインジウム酸化物(IWO)、酸化タングステンを含むインジウム亜鉛酸化物(IWZO)、酸化チタンを含むインジウム酸化物(ITiO)、酸化チタンを含むインジウム錫酸化物(ITTiO)、モリブデン含む酸化インジウムスズ(ITMO)などを用いることができる。勿論、インジウム錫酸化物(ITO)、インジウム亜鉛酸化物(IZO)、酸化ケイ素を添加したインジウム錫酸化物(ITSO)なども用いることができる。

【0127】

第1電極708の一部は、透光性を有さない材料で形成されていてもよい。例えば、LiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、これらを含む合金(Mg:Ag、Al:Li、Mg:Inなど)、およびこれらの化合物(CaF₂、Ca₃N₂)の他、YbやEr等の希土類金属を用いることができる。

【0128】

第4絶縁層712としては、第3絶縁層706と同様の材料を用いて形成することができる。

【0129】

図10で示す構成の画素と外光強度検出手段とを組み合わせることで、液晶素子における液晶分子の配向状態を変化させ、液晶素子を通る光の量を制御し、表示画面の輝度を制御することができる。

【0130】

なお、トランジスタとして、半導体層にポリシリコンを用いたものだけでなく、アモルファスシリコンを用いたものでもよい。

【0131】

そこで、次に、トランジスタの半導体層にアモルファスシリコン(a-Si:H)膜を用いた場合について説明する。図12にはトップゲートのトランジスタ、図13及び図35にはボトムゲートのトランジスタの場合について示す。

【0132】

アモルファスシリコンを半導体層に用いたトップゲート構造のトランジスタの断面を図12に示す。図12に示すように、基板2801上に下地膜2802が形成されている。さらに下地膜2802上に同じ材料からなる第1の電極2820が形成されている。

【0133】

基板はガラス基板、石英基板、セラミック基板などを用いることができる。また、下地膜2802としては、窒化アルミニウム(AlN)や酸化珪素(SiO₂)、酸化窒化珪素(SiO_xN_y)などの単層やこれらの積層を用いることができる。

【0134】

また、下地膜2802上に配線2805及び配線2806が形成されている。配線2805及び配線2806の上部にN型の導電性を有するN型半導体層2807及びN型半導体層2808が形成されている。また、配線2806と配線2805の間であって、下地膜2802上に半導体層2809が形成されている。そして、半導体層2809の一部はN型半導体層2807及びN型半導体層2808上にまで延長されている。なお、この半導体層はアモルファスシリコン(a-Si:H)、微結晶半導体(μ-Si:H)等の非結晶性を有する半導体膜で形成されている。また、半導体層2809上にゲート絶縁膜2810が形成されている。また、ゲート絶縁膜2810と同層の同じ材料からなる絶縁膜2

10

20

30

40

50

８１１が第１の電極２８２０上にも形成されている。なお、ゲート絶縁膜２８１０としては酸化珪素膜や窒化珪素膜などが用いられる。

【０１３５】

また、ゲート絶縁膜２８１０上に、ゲート電極２８１２が形成されている。また、ゲート電極と同層に同じ材料でなる第２の電極２８１３が第１の電極２８２０上に絶縁膜２８１１を介して形成されている。第１の電極２８０４及び第２の電極２８１３で絶縁膜２８１１を挟まれた容量素子２８１９が形成されている。また、画素電極２８０３の端部、駆動トランジスタ２８１８及び容量素子２８１９を覆い、層間絶縁膜２８１４が形成されている。

【０１３６】

層間絶縁膜２８１４の上に画素電極２８０３上に液晶層２８１５及び対向電極２８１６が形成され、画素電極２８０３と対向電極２８１６とで液晶層２８１５が挟まれている。

【０１３７】

また、第１の電極２８２０は配線２８０５及び２８０６と同層の同一材料で形成されている。

【０１３８】

また、アモルファスシリコンを半導体層に用いたボトムゲート構造のトランジスタを用いた表示装置のパネルの部分断面を図１３に示す。

【０１３９】

基板２９０１上に下地膜２９０２が形成されている。さらに下地膜２９０２上にゲート電極２９０３が形成されている。また、ゲート電極と同層に同じ材料からなる第１の電極２９０４が形成されている。ゲート電極２９０３の材料にはリンが添加された多結晶シリコンを用いることができる。多結晶シリコンの他に、金属とシリコンの化合物であるシリサイドでもよい。

【０１４０】

また、ゲート電極２９０３及び第１の電極２９０４を覆うようにゲート絶縁膜２９０５が形成されている。ゲート絶縁膜２９０５としては酸化珪素膜や窒化珪素膜などが用いられる。

【０１４１】

また、ゲート絶縁膜２９０５上に、半導体層２９０６が形成されている。また、半導体層２９０６と同層に同じ材料からなる半導体層２９０７が形成されている。

【０１４２】

基板はガラス基板、石英基板、セラミック基板などを用いることができる。また、下地膜２９０２としては、窒化アルミニウム（ AlN ）や酸化珪素（ SiO_2 ）、酸化窒化珪素（ SiO_xN_y ）などの単層やこれらの積層を用いることができる。

【０１４３】

半導体層２９０６上にはN型の導電性を有するN型半導体層２９０８、２９０９が形成され、半導体層２９０７上にはN型半導体層２９１０が形成されている。

【０１４４】

N型半導体層２９０８、２９０９、上にはそれぞれ配線２９１１、２９１２が形成され、N型半導体層２９１０上には配線２９１１及び２９１２と同層の同一材料からなる導電層２９１３が形成されている。

【０１４５】

半導体層２９０７、N型半導体層２９１０及び導電層２９１３からなる第２の電極が構成される。なお、この第２の電極と第１の電極２９０４でゲート絶縁膜２９０５を挟み込んだ構造の容量素子２９２０が形成されている。

【０１４６】

また、配線２９１１の一方の端部は延在し、その延在した配線２９１１上部に、コンタクトホールが形成され、画素電極２９１４が形成されている。

【０１４７】

10

20

30

40

50

また、駆動トランジスタ 2 9 1 9 及び容量素子 2 9 2 0 を覆うように絶縁物 2 9 1 5 が形成されている。

【 0 1 4 8 】

絶縁物 2 9 1 5 上には画素電極 2 9 1 4、液晶層 2 9 1 6 及び対向電極 2 9 1 7 が形成され、画素電極 2 9 1 4 と対向電極 2 9 1 7 とで液晶層 2 9 1 6 が挟まれている。

【 0 1 4 9 】

容量素子の第 2 の電極の一部となる半導体層 2 9 0 7 及び N 型半導体層 2 9 1 0 は設けなくても良い。つまり第 2 の電極は導電層 2 9 1 3 とし、第 1 の電極 2 9 0 4 と導電層 2 9 1 3 でゲート絶縁膜が挟まれた構造の容量素子としてもよい。

【 0 1 5 0 】

なお、図 1 3 では、逆スタガ型のチャネルエッチ構造のトランジスタについて示したが、もちろんチャネル保護構造のトランジスタでも良い。チャネル保護構造のトランジスタの場合について、図 3 5 を用いて説明する。

【 0 1 5 1 】

図 3 5 に示すチャネル保護型構造のトランジスタは図 1 3 に示したチャネルエッチ構造の駆動トランジスタ 2 9 1 9 の半導体層 2 9 0 6 のチャネルが形成される領域上にエッチングのマスクとなる絶縁物 3 0 0 1 が設けられている点が異なり、他の共通しているところは共通の符号を用いている。

【 0 1 5 2 】

本発明の画素を構成するトランジスタの半導体層（チャネル形成領域やソース領域やドレイン領域など）に非晶質半導体膜を用いることで、製造コストを削減することができる。例えば、さまざまな画素構成を用いることで非晶質半導体膜を適用することが可能である。

【 0 1 5 3 】

なお、本発明の画素構成の適用することができるトランジスタの構造や、容量素子の構造は上述した構成に限られず、さまざまな構成のトランジスタの構造や、容量素子の構造のものを用いることができる。

【 0 1 5 4 】

なお、本実施の形態で述べた内容は、実施の形態 1 ～ 4 で述べた内容と自由に組み合わせて実施することができる。

【 0 1 5 5 】

（実施の形態 6）

外光の強度を検出する光センサは表示装置の一部に組み込まれていても良い。この光センサは部品として表示装置に実装されていても良いし、表示パネルに一体形成されていても良い。表示パネルに一体形成されている場合には、表示面を光センサの受光面として併用することができ、意匠上すぐれた効果を発揮する。すなわち表示装置に光センサが付属していることを意識させることなく、その外光強度に基づく階調制御を行うことができる。

【 0 1 5 6 】

図 1 1 は表示パネル上に光センサを一体形成する一態様を示す図である。なお、図 8 では、液晶素子とその動作を制御する T F T で画素を構成する場合を示している。

【 0 1 5 7 】

図 1 1 は、透光性を有する基板 8 8 0 0 上に形成されたスイッチング T F T 8 8 0 1、透光性材料により形成された第 1 の電極（画素電極）8 8 0 2、液晶 8 8 0 3、対向基板 8 8 0 5 上に透光性材料により形成された第 2 の電極（対向電極）8 8 0 4 が設けられている。そして、絶縁膜 8 8 1 2 上に配線 8 8 0 6 が形成されている。同様に、絶縁膜 8 8 1 2 上に、p 型層 8 8 3 1、実質的に真性な i 型層 8 8 3 2 及び n 型層 8 8 3 3 の積層体からなる光電変換素子 8 8 3 8 と、p 型層 8 8 3 1 に接続された電極 8 8 3 0、n 型層 8 8 3 3 に接続された電極 8 8 3 4 が設けられる。なお、光電変換素子 8 8 3 8 は、配線 8 8 0 6 と同じ層、つまり、絶縁膜 8 8 1 2 の上に形成されていてもよいし、第 1 の電極（

10

20

30

40

50

画素電極) 8802と同じ層、つまり、絶縁膜8851の上に形成されていてもよいし、ゲート配線と同じ層、つまり、絶縁膜8852の上に形成されていてもよい。

【0158】

本実施例では光センサ素子として光電変換素子8838を用いる。光電変換素子8838は同一の基板8800上に形成されており、液晶8803を透過する光は、映像を構成し、ユーザーが視認する。一方、光電変換素子は外光を検出し、検出信号をコントローラに送る役割を持つ。このようにして、液晶素子と光センサ(光電変換素子)を同一の基板上に形成でき、セットの小型化に貢献できる。

【0159】

なお、本実施の形態で述べた内容は、実施の形態1~5で述べた内容と自由に組み合わせて実施することができる。

10

【0160】

(実施の形態7)

本実施の形態では、実施の形態1から実施の形態6までで述べた表示装置を制御するハードウェアについて述べる。

【0161】

大まかな構成図を図18に示す。基板1801の上に、画素配列1804が配置されている。ソースドライバ1806やゲートドライバ1805が配置されている場合が多い。それ以外にも、電源回路やプリチャージ回路やタイミング生成回路などが配置されていることもある。また、ソースドライバ1806やゲートドライバ1805が配置されていない場合もある。その場合は、基板1801に配置されていないものは、ICに形成されることが多い。そのICは、基板1801の上に、COG(Chip On Glass)によって配置されている場合も多い。あるいは、周辺回路基板1802と基板1801とを接続する接続基板1807の上に、ICが配置される場合もある。

20

【0162】

周辺回路基板1802には、信号1803が入力される。そして、コントローラ1808が制御して、メモリ1809やメモリ1810などに信号が保存される。信号1803がアナログ信号の場合は、アナログ・デジタル変換を行った後、そして、メモリ1809やメモリ1810などに保存されることが多い。そして、コントローラ1808がメモリ1809やメモリ1810などに保存された信号を用いて、基板1801に信号を出力する。

30

【0163】

実施の形態1から実施の形態5までで述べた駆動方法を実現するために、コントローラ1808が、各種のパルス信号などを制御して、基板1801に信号を出力する。

【0164】

なお、本実施の形態で述べた内容は、実施の形態1~6で述べた内容と自由に組み合わせて実施することができる。

【0165】

(実施の形態8)

本発明の表示装置、およびその駆動方法を用いた表示装置を表示部に有する携帯電話の構成例について図19を用いて説明する。

40

【0166】

表示パネル5410はハウジング5400に脱着自在に組み込まれる。ハウジング5400は表示パネル5410のサイズに合わせて、形状や寸法を適宜変更することができる。表示パネル5410を固定したハウジング5400はプリント基板5401に嵌入されモジュールとして組み立てられる。

【0167】

表示パネル5410はFPC5411を介してプリント基板5401に接続される。プリント基板5401には、スピーカ5402、マイクロフォン5403、送受信回路5404、CPU及びコントローラなどを含む信号処理回路5405が形成されている。この

50

ようなモジュールと、入力手段 5 4 0 6、バッテリー 5 4 0 7 を組み合わせ、筐体 5 4 0 9 に収納する。表示パネル 5 4 1 0 の画素部は筐体 5 4 0 9 に形成された開口窓から視認できるように配置する。

【 0 1 6 8 】

表示パネル 5 4 1 0 は、画素部と一部の周辺駆動回路（複数の駆動回路のうち動作周波数の低い駆動回路）を基板上に T F T を用いて一体形成し、一部の周辺駆動回路（複数の駆動回路のうち動作周波数の高い駆動回路）を I C チップ上に形成し、その I C チップを C O G (C h i p O n G l a s s) で表示パネル 5 4 1 0 に実装しても良い。あるいは、その I C チップを T A B (T a p e A u t o B o n d i n g) やプリント基板を用いてガラス基板と接続してもよい。なお、一部の周辺駆動回路を基板上に画素部と一体形成し、他の周辺駆動回路を形成した I C チップを C O G 等で実装した表示パネルの構成は図 2 0 (a) に一例を示してある。このような構成とすることで、表示装置の低消費電力を図り、携帯電話機の一回の充電による使用時間を長くすることができる。また、携帯電話機の低コスト化を図ることができる。

10

【 0 1 6 9 】

また、走査線や信号線に設定する信号をバッファによりインピーダンス変換することで、1 行毎の画素の書き込み時間を短くすることができる。よって高精細な表示装置を提供することができる。

【 0 1 7 0 】

また、さらに消費電力の低減を図るため、基板上に T F T を用いて画素部を形成し、全ての周辺駆動回路を I C チップ上に形成し、その I C チップを C O G (C h i p O n G l a s s) などに表示パネルに実装しても良い。

20

【 0 1 7 1 】

そして、本発明の表示装置を用いることにより、コントラストの高い綺麗な画像で見ることが出来る。

【 0 1 7 2 】

また、本実施例に示した構成は携帯電話の一例であって、本発明の表示装置はこのような構成の携帯電話に限られず様々な構成の携帯電話に適用することができる。

【 0 1 7 3 】

なお、本実施の形態で述べた内容は、実施の形態 1 ~ 7 で述べた内容と自由に組み合わせて実施することができる。

30

【 0 1 7 4 】

(実施の形態 9)

図 2 1 は表示パネル 5 7 0 1 と、回路基板 5 7 0 2 を組み合わせた E L モジュールを示している。表示パネル 5 7 0 1 は画素部 5 7 0 3、走査線駆動回路 5 7 0 4 及び信号線駆動回路 5 7 0 5 を有している。回路基板 5 7 0 2 には、例えば、コントロール回路 5 7 0 6 や信号分割回路 5 7 0 7 などが形成されている。表示パネル 5 7 0 1 と回路基板 5 7 0 2 は接続配線 5 7 0 8 によって接続されている。接続配線には F P C 等を用いることができる。

【 0 1 7 5 】

コントロール回路 5 7 0 6 が、実施の形態 7 における、コントローラ 1 8 0 8 やメモリ 1 8 0 9 やメモリ 1 8 1 0 などに相当する。主に、コントロール回路 5 7 0 6 において、サブフレームの出現順序などを制御している。

40

【 0 1 7 6 】

表示パネル 5 7 0 1 は、画素部と一部の周辺駆動回路（複数の駆動回路のうち動作周波数の低い駆動回路）を基板上に T F T を用いて一体形成し、一部の周辺駆動回路（複数の駆動回路のうち動作周波数の高い駆動回路）を I C チップ上に形成し、その I C チップを C O G (C h i p O n G l a s s) などに表示パネル 5 7 0 1 に実装するとよい。あるいは、その I C チップを T A B (T a p e A u t o B o n d i n g) やプリント基板を用いて表示パネル 5 7 0 1 に実装しても良い。なお、一部の周辺駆動回路を基板上に画

50

素部と一体形成し、他の周辺駆動回路を形成したＩＣチップをＣＯＧ等で実装した構成は図２２（ａ）に一例を示してある。このような構成とすることで、表示装置の低消費電力を図り、携帯電話機の一回の充電による使用時間を長くすることができる。また、携帯電話機の低コスト化を図ることができる。

【０１７７】

また、走査線や信号線に設定する信号をバッファによりインピーダンス変換することで、１行毎の画素の書き込み時間を短くすることができる。よって高精細な表示装置を提供することができる。

【０１７８】

また、さらに消費電力の低減を図るため、ガラス基板上にＴＦＴを用いて画素部を形成し、全ての信号線駆動回路をＩＣチップ上に形成し、そのＩＣチップをＣＯＧ（Ｃｈｉｐ Ｏｎ Ｇｌａｓｓ）等で表示パネルに実装してもよい。

10

【０１７９】

なお、基板上にＴＦＴを用いて画素部を形成し、全ての周辺駆動回路をＩＣチップ上に形成し、そのＩＣチップをＣＯＧ（Ｃｈｉｐ Ｏｎ Ｇｌａｓｓ）等で表示パネルに実装するとよい。なお、基板上に画素部を形成し、その基板上に信号線駆動回路を形成したＩＣチップをＣＯＧ等で実装した構成は図２２（ｂ）に一例を示してある。

【０１８０】

この液晶モジュールにより液晶テレビ受像機を完成させることができる。図２２は、液晶テレビ受像機の主要な構成を示すブロック図である。チューナ５８０１は映像信号と音声信号を受信する。映像信号は、映像信号増幅回路５８０２と、そこから出力される信号を赤、緑、青の各色に対応した色信号に変換する映像信号処理回路５８０３と、その映像信号を駆動回路の入力仕様に変換するためのコントロール回路５７０６により処理される。コントロール回路５７０６は、走査線側と信号線側にそれぞれ信号が出力する。デジタル駆動する場合には、信号線側に信号分割回路５７０７を設け、入力デジタル信号をｍ個に分割して供給する構成としても良い。

20

【０１８１】

チューナ５８０１で受信した信号のうち、音声信号は音声信号増幅回路５８０４に送られ、その出力は音声信号処理回路５８０５を経てスピーカー５８０６に供給される。制御回路５８０７は受信局（受信周波数）や音量の制御情報を入力部５８０８から受け、チューナ５８０１や音声信号処理回路５８０５に信号を送出する。

30

【０１８２】

液晶モジュールを筐体に組みこんで、テレビ受像機を完成させることができる。液晶モジュールにより、表示部が形成される。また、スピーカー、ビデオ入力端子などが適宜備えられている。

【０１８３】

勿論、本発明はテレビ受像機に限定されず、パーソナルコンピュータのモニタをはじめ、鉄道の駅や空港などにおける情報表示盤や、街頭における広告表示盤など特に大面積の表示媒体として様々な用途に適用することができる。

【０１８４】

40

このように、本発明の表示装置を用いることにより、コントラストの高い綺麗な画像で見ることが出来る。

【０１８５】

なお、本実施の形態で述べた内容は、実施の形態１～８で述べた内容と自由に組み合わせ実施することができる。

【０１８６】

（実施の形態１０）

本実施の形態では、光センサやアンプの例を示す。

【０１８７】

図３４に、基本的な構成図を示す。光電変換素子３６０１に光が照射され、照度に応じて

50

電流が流れる。その電流を電流電圧変換回路 3902 で電圧信号に変換する。このように、光電変換素子 3601 と電流電圧変換回路 3902 とで光センサ 113 が構成される。そして、光センサ 113 から出力された信号は、アンプ 114 へ入力される。図 34 では、オペアンプを用いた電圧フォロワ回路を示した。ただし、これに限定されない。

【0188】

電流電圧変換回路 3902 の例としては、図 31 に示すように、抵抗素子 3602 を用いればよい。ただし、これに限定されない。オペアンプを用いて、回路を構成してもよい。

【0189】

図 34、図 31 では、光電変換素子 3601 に流れる電流を用いていたが、この電流を増幅してもよい。例えば、図 32 に示すように、カレントミラー回路 3703 を用いて、電流電圧変換回路である抵抗素子 3702 に流れる電流を大きくしてもよい。その結果、光に対する感度が向上したり、ノイズに対する耐性が向上したりさせることができる。

10

【0190】

また、図 33 のように、光電変換素子 3601 とカレントミラー回路 3803 とに流れる電流をすべて電流電圧変換回路 3802 に流すようにして、さらに、光に対する感度が向上したり、ノイズに対する耐性が向上したりしてもよい。また、このようにすることにより、光電変換素子 3601 の出力とカレントミラー回路の出力とを 1 つにすることが出来るため、接続端子を減らすことが出来る。

【0191】

なお、本実施の形態で述べた内容は、実施の形態 1 ~ 9 で述べた内容と自由に組み合わせ

20

て実施することができる。

【0192】

(実施の形態 11)

本発明に係る表示装置の構成について説明する。表示装置の表示部は、複数のソース信号線と、当該複数のソース信号線と交差するように設けられた複数のゲート信号線と、複数のソース信号線と複数のゲート信号線の交差部毎に設けられた画素とを有する。本実施例では液晶を用いた液晶表示装置の画素の例を示す。

【0193】

図 36 に 1 つの画素の構成を示す。画素は、ソース信号線 4801 とゲート信号線 4802 の交差部に設けられ、トランジスタ 4803 と容量素子 4804 と液晶素子とを有する。なお、図では液晶素子の液晶を駆動する一対の電極のうちの一方向の電極 (画素電極 4805) のみを示す。

30

【0194】

トランジスタ 4803 は、半導体層 4806 と、第 1 絶縁層と、第 1 絶縁層を介して半導体層 4806 と重なるゲート信号線 4802 の一部によって構成される。半導体層 4806 がトランジスタ 4803 の活性層となる。第 1 絶縁層はトランジスタのゲート絶縁層として機能する。トランジスタ 4803 のソース及びドレインの一方は、コンタクトホール 4807 によってソース信号線 4801 と接続され、他方はコンタクトホール 4808 によって接続配線 4809 と接続されている。接続配線 4809 はコンタクトホール 4810 によって画素電極 4805 と接続されている。接続配線 4809 はソース信号線 4801 と同じ導電層を用い、同時にエッチングして形成することができる。

40

【0195】

容量素子 4804 は、半導体層 4806 と、第 1 絶縁層を介して半導体層 4806 と重なる容量配線 4811 とを一対の電極とし、第 1 絶縁層を誘電層とした構成の容量素子 (第 1 の容量素子と呼ぶ) とすることができる。なお更に、容量素子 4804 は、容量配線 4811 と、第 2 絶縁層を介して容量配線 4811 と重なる画素電極 4805 とを一対の電極とし、第 2 絶縁層を誘電層とした構成の容量素子 (第 2 の容量素子と呼ぶ) を有する構成してもよい。第 2 の容量素子は第 1 の容量素子と並列に接続されるので、第 2 の容量素子を設けることによって容量素子 4804 の容量値を増やすことができる。また、容量配線 4811 はゲート信号線 4802 と同じ導電層を用い、同時にエッチングして形成す

50

ることができる。

【0196】

半導体層4806はシリコン若しくはシリコンを成分とする結晶性の半導体で形成することが好ましい。例えば、シリコン薄膜をレーザアニールなどによって結晶化した多結晶シリコン、単結晶シリコンなどが適用される。その他にも、半導体層4806を形成する材料として、半導体特性を示す金属酸化物半導体、アモルファスシリコン、有機半導体を適用することも可能である。

【0197】

半導体層4806のパターニング方法について説明する。絶縁表面を有する基板の全面若しくは一部に半導体層を形成する。そして、フォトリソグラフィー技術によって半導体層上にマスクパターンを形成する。当該マスクパターンを利用して半導体層をエッチング処理することにより、半導体層4806をパターニング形成する。

10

【0198】

半導体層4806をパターニングするためのマスクパターンはフォトマスクを用いて作製される。フォトマスクのパターンは、その角部を一辺が $10\mu\text{m}$ 以下の長さで面取りされた形状となっている。このフォトマスクのパターンを用いてマスクパターンを作製し、当該マスクパターンを用いて半導体層4806をパターニング形成することによって、半導体層4806のパターンの角部を面取りした形状とすることができる。なお、半導体層4806のパターンの角部が更に丸みを帯びるようにしても良い。すなわち、露光条件やエッチング条件を適切に定めることによって、フォトマスクのパターンよりも更に半導体層4806のパターン形状をなめらかにしても良い。こうして、角部が丸くなった半導体層4806が形成される。

20

【0199】

第1絶縁層としては、酸化シリコン若しくは窒化シリコンを少なくとも一部に含む絶縁層を用いることができる。

【0200】

ゲート信号線4802及び容量配線4811は、金属層又は導電性の高い半導体層を成膜し、フォトリソグラフィー技術によって形成する。

【0201】

ゲート信号線4802及び容量配線4811を形成するためのフォトマスクのパターンは、その角部を一辺が $10\mu\text{m}$ 以下、または配線の線幅の $1/2$ 以下であって $1/5$ 以上の長さに面取りした形状となっている。このフォトマスクのパターンを用いてマスクパターンを作製し当該マスクパターンを用いてゲート信号線4802及び容量配線4811をパターニング形成することによって、ゲート信号線4802及び容量配線4811のパターンの角部を面取りした形状とすることができる。なお、ゲート信号線4802及び容量配線4811のパターンの角部が更に丸みを帯びるようにしても良い。すなわち、露光条件やエッチング条件を適切に定めることによって、フォトマスクのパターンよりも更にゲート信号線4802及び容量配線4811のパターン形状をなめらかにしても良い。こうして、角部が丸くなったゲート信号線4802及び容量配線4811が形成される。

30

【0202】

第2絶縁層は、酸化シリコンなどの無機絶縁材料若しくはポリイミドやアクリル樹脂などを使った有機絶縁材料を用いて形成する。なお、第2絶縁層は、前記材料を用いた絶縁層と、窒化シリコン若しくは窒化酸化シリコンなどの絶縁層との積層構造であっても良い。窒化シリコン若しくは窒化酸化シリコンなどの絶縁層は、金属イオンや水分などトランジスタにとっては良くない不純物により半導体層やゲート絶縁層が汚染されるのを防ぐことができる。

40

【0203】

ソース信号線4801及び接続配線4809は金属若しくは金属化合物の一層若しくは複数層で形成される。

【0204】

50

ソース信号線 4 8 0 1 及び接続配線 4 8 0 9 を形成するためのフォトマスクのパターンは、その角部を一辺が $10\ \mu\text{m}$ 以下、または配線の線幅の $1/2$ 以下であって $1/5$ 以上の長さに面取りした形状となっている。このフォトマスクのパターンを用いてマスクパターンを作製し当該マスクパターンを用いたエッチング加工によってソース信号線 4 8 0 1 及び接続配線 4 8 0 9 をパターンニング形成する。こうして、ソース信号線 4 8 0 1 及び接続配線 4 8 0 9 のパターンの角部を面取りした形状とすることができる。なお、ソース信号線 4 8 0 1 及び接続配線 4 8 0 9 のパターンの角部が更に丸みを帯びるようにしても良い。すなわち、露光条件やエッチング条件を適切に定めることによって、フォトマスクのパターンよりも更にソース信号線 4 8 0 1 及び接続配線 4 8 0 9 のパターン形状をなめらかにしても良い。こうして、角部が丸くなったソース信号線 4 8 0 1 及び接続配線 4 8 0 9 が形成される。

10

【0205】

画素電極 4 8 0 5 は光透過性の導電性材料または金属などの非透光性の導電性材料で形成される。

【0206】

前述の導電性材料でなる導電層一面に形成し、フォトリソグラフィ技術によってマスクパターンを形成し、当該マスクパターンを用いてエッチング加工を行うことによって、所定のパターンの画素電極 4 8 0 5 が形成される。画素電極 4 8 0 5 を形成するためのフォトマスクのパターンは、その角部を一辺が $10\ \mu\text{m}$ 以下の長さで面取りされた形状となっている。このフォトマスクのパターンを用いてマスクパターンを作製し当該マスクパターンを用いて画素電極 4 8 0 5 をパターンニング形成する。こうして、画素電極 4 8 0 5 のパターンの角部を面取りした形状とすることができる。なお、画素電極 4 8 0 5 のパターンの角部が更に丸みを帯びるようにしても良い。すなわち、露光条件やエッチング条件を適切に定めることによって、フォトマスクのパターンよりも更に画素電極 4 8 0 5 のパターン形状をなめらかにしても良い。こうして、角部が丸くなった画素電極 4 8 0 5 が形成される。

20

【0207】

配線や電極において、屈曲部や配線幅が変化する部位の角部をなめらかにして、丸みを付けることにより以下の効果がある。凸部を面取りすることによって、プラズマを用いたドライエッチングを行う際、異常放電による微粉の発生を抑えることができる。また、凹部を面取りすることによって、たとえできた微粉であっても、洗浄のときに当該微粉が角に集まるのを防止し、当該微粉を洗い流すことができる。こうして、製造工程における塵や微粉の問題を解消し、歩留まりを向上させることができる。

30

【0208】

なお、本実施の形態に示した画素は上述した実施の形態 1 ~ 実施の形態 10 の表示装置に適用することができる。

【0209】

(実施の形態 12)

本発明は様々な電子機器に適用することができる。具体的には電子機器の表示部に適用することができる。そのような電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポ等）、コンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機又は電子書籍等）、記録媒体を備えた画像再生装置（具体的には Digital Versatile Disc (DVD) 等の記録媒体を再生し、その画像を表示しうる発光装置を備えた装置）などが挙げられる。

40

【0210】

図 23 (A) は発光装置であり、筐体 3 5 0 0 1、支持台 3 5 0 0 2、表示部 3 5 0 0 3、スピーカー部 3 5 0 0 4、ビデオ入力端子 3 5 0 0 5 等を含む。本発明の表示装置を表示部 3 5 0 0 3 に用いることができる。なお、発光装置は、パーソナルコンピュータ用、テレビジョン放送受信用、広告表示用などの全ての情報表示用発光装置が含まれる。本発

50

明の表示装置を表示部 3 5 0 0 3 に用いた発光装置は、コントラストの高い綺麗な画像で見ることが可能となる。

【 0 2 1 1 】

図 2 3 (B) はカメラであり、本体 3 5 1 0 1、表示部 3 5 1 0 2、受像部 3 5 1 0 3、操作キー 3 5 1 0 4、外部接続ポート 3 5 1 0 5、シャッター 3 5 1 0 6 等を含む。

【 0 2 1 2 】

本発明を表示部 3 5 1 0 2 に用いたデジタルカメラは、コントラストの高い綺麗な画像で見ることが可能となる。

【 0 2 1 3 】

図 2 3 (C) はコンピュータであり、本体 3 5 2 0 1、筐体 3 5 2 0 2、表示部 3 5 2 0 3、キーボード 3 5 2 0 4、外部接続ポート 3 5 2 0 5、ポインティングマウス 3 5 2 0 6 等を含む。本発明を表示部 3 5 2 0 3 に用いたコンピュータは、コントラストの高い綺麗な画像で見ることが可能となる。

10

【 0 2 1 4 】

図 2 3 (D) はモバイルコンピュータであり、本体 3 5 3 0 1、表示部 3 5 3 0 2、スイッチ 3 5 3 0 3、操作キー 3 5 3 0 4、赤外線ポート 3 5 3 0 5 等を含む。本発明を表示部 3 5 3 0 2 に用いたモバイルコンピュータは、コントラストの高い綺麗な画像で見ることが可能となる。

【 0 2 1 5 】

図 2 3 (E) は記録媒体を備えた携帯型の画像再生装置（具体的には DVD 再生装置）であり、本体 3 5 4 0 1、筐体 3 5 4 0 2、表示部 A 3 5 4 0 3、表示部 B 3 5 4 0 4、記録媒体（DVD 等）読み込み部 3 5 4 0 5、操作キー 3 5 4 0 6、スピーカー部 3 5 4 0 7 等を含む。表示部 A 3 5 4 0 3 は主として画像情報を表示し、表示部 B 3 5 4 0 4 は主として文字情報を表示することができる。本発明を表示部 A 3 5 4 0 3 や表示部 B 3 5 4 0 4 に用いた画像再生装置は、コントラストの高い綺麗な画像で見ることが可能となる。

20

【 0 2 1 6 】

図 2 3 (F) はゴーグル型ディスプレイであり、本体 3 5 5 0 1、表示部 3 5 5 0 2、アーム部 3 5 5 0 3 を含む。本発明を表示部 3 5 5 0 2 に用いたゴーグル型ディスプレイは、コントラストの高い綺麗な画像で見ることが可能となる。

【 0 2 1 7 】

30

図 2 3 (G) はビデオカメラであり、本体 3 5 6 0 1、表示部 3 5 6 0 2、筐体 3 5 6 0 3、外部接続ポート 3 5 6 0 4、リモコン受信部 3 5 6 0 5、受像部 3 5 6 0 6、バッテリー 3 5 6 0 7、音声入力部 3 5 6 0 8、操作キー 3 5 6 0 9、接眼部 3 5 6 1 0 等を含む。本発明を表示部 3 5 6 0 2 に用いたビデオカメラは、コントラストの高い綺麗な画像で見ることが可能となる。

【 0 2 1 8 】

図 2 3 (H) は携帯電話機であり、本体 3 5 7 0 1、筐体 3 5 7 0 2、表示部 3 5 7 0 3、音声入力部 3 5 7 0 4、音声出力部 3 5 7 0 5、操作キー 3 5 7 0 6、外部接続ポート 3 5 7 0 7、アンテナ 3 5 7 0 8 等を含む。本発明を表示部 3 5 7 0 3 に用いた携帯電話機は、コントラストの高い綺麗な画像で見ることが可能となる。

40

【 0 2 1 9 】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また本実施の形態の電子機器は、実施の形態 1 ~ 1 0 に示したいずれの構成の表示装置を用いても良い。

【 図面の簡単な説明 】

【 0 2 2 0 】

【 図 1 】 本発明の表示装置の構成を説明する図。

【 図 2 】 本発明の表示装置の構成を説明する図。

【 図 3 】 本発明の表示装置の構成を説明する図。

【 図 4 】 本発明の表示装置の駆動方法を説明する図。

50

【図 5】本発明の表示装置の構成を説明する図。	
【図 6】本発明の表示装置の構成を説明する図。	
【図 7】本発明の表示装置の構成を説明する図。	
【図 8】本発明の表示装置の構成を説明する図。	
【図 9】本発明の表示装置の構成を説明する図。	
【図 10】本発明の表示装置の構成を説明する図。	
【図 11】本発明の表示装置の構成を説明する図。	
【図 12】本発明の表示装置の構成を説明する図。	
【図 13】本発明の表示装置の構成を説明する図。	
【図 14】本発明の表示装置の構成を説明する図。	10
【図 15】本発明の表示装置の構成を説明する図。	
【図 16】本発明の表示装置の構成を説明する図。	
【図 17】本発明の表示装置の構成を説明する図。	
【図 18】本発明の表示装置の構成を説明する図。	
【図 19】本発明が適用される電子機器を説明する図。	
【図 20】本発明の表示装置の構成を説明する図。	
【図 21】本発明の表示装置の構成を説明する図。	
【図 22】本発明の表示装置の構成を説明する図。	
【図 23】本発明が適用される電子機器を説明する図。	
【図 24】本発明の表示装置の構成を説明する図。	20
【図 25】本発明の表示装置の構成を説明する図。	
【図 26】本発明の表示装置の構成を説明する図。	
【図 27】本発明の表示装置の構成を説明する図。	
【図 28】本発明の表示装置の構成を説明する図。	
【図 29】本発明の表示装置の構成を説明する図。	
【図 30】本発明の表示装置の構成を説明する図。	
【図 31】本発明の表示装置の構成を説明する図。	
【図 32】本発明の表示装置の構成を説明する図。	
【図 33】本発明の表示装置の構成を説明する図。	
【図 34】本発明の表示装置の構成を説明する図。	30
【図 35】本発明の表示装置の構成を説明する図。	
【図 36】本発明の表示装置の画素を説明する図。	
【符号の説明】	
【 0 2 2 1】	
1 0 1 画素配列	
1 0 2 ソースドライバ	
1 0 3 ゲートドライバ	
1 0 6 表示モード別ビデオ信号生成回路	
1 0 7 コントローラ	
1 1 3 光センサ	40
1 1 4 アンプ	
1 1 6 光センサ	
2 0 1 サンプリングスイッチ	
2 0 7 半導体層	
2 1 1 画素	
2 2 0 画素	
2 2 1 ビデオ信号線	
2 3 1 シフトレジスタ	
3 0 1 表示モード制御回路	
3 0 2 値化用回路	50

3 0 3	スイッチ	
3 0 4	スイッチ	
3 0 5	スイッチ	
4 0 2	多値化用回路	
4 0 3	スイッチ	
4 0 4	ゲート線	
4 1 2	多値化回路	
5 0 1	表示モード制御回路	
6 0 1	コンパレータ（比較）回路	
6 0 2	スイッチ	10
6 0 4 ~ 6 0 7	スイッチ	
6 1 1	スイッチ	
6 2 1	コンパレータ回路	
6 2 3	スイッチ	
7 0 0	基板	
7 0 1	下地層	
7 0 2	半導体層	
7 0 3	絶縁層	
7 0 4	ゲート電極	
7 0 5	絶縁層	20
7 0 6	絶縁層	
7 0 7	配線	
7 0 8	電極	
7 1 0	絶縁層	
7 1 2	絶縁層	
7 4 9	絶縁層	
7 5 0	T F T	
7 5 1	容量部	
7 5 2	半導体層	
7 5 4	導電層	30
8 0 1	スイッチ	
8 1 1	判定回路	
8 2 1	スイッチ	
8 8 1	スイッチ	
8 8 2	スイッチ	
9 0 1	オペアンプ	
9 0 3	A N D 回路	
1 5 0 1	入力	
1 5 0 2	制御線	
1 5 0 3	出力	40
1 5 1 1	入力	
1 5 1 3	出力	
1 5 2 1	入力	
1 5 2 3	出力	
1 6 1 1	スイッチ	
1 6 1 2	スイッチ	
1 7 0 1	ゲート信号線	
1 7 0 2	ソース信号線	
1 7 0 3	電極	
1 7 0 4	選択用トランジスタ	50

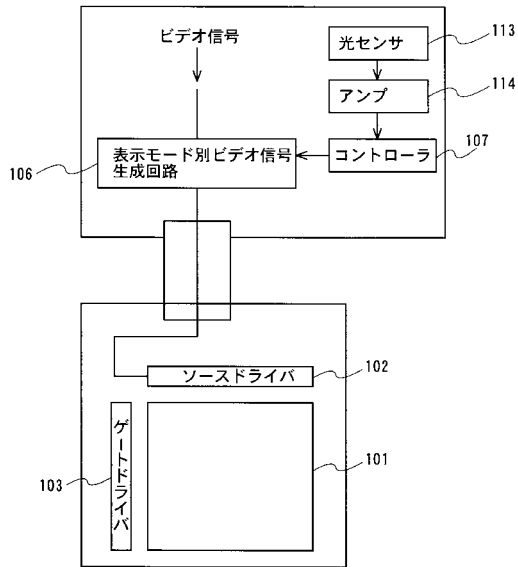
1 7 0 5	保持容量	
1 7 0 7	液晶素子	
1 7 0 7 A	電極	
1 7 0 8	対向電極	
1 8 0 1	基板	
1 8 0 2	周辺回路基板	
1 8 0 3	信号	
1 8 0 4	画素配列	
1 8 0 5	ゲートドライバ	
1 8 0 6	ソースドライバ	10
1 8 0 7	接続基板	
1 8 0 8	コントローラ	
1 8 0 9	メモリ	
1 8 1 0	メモリ	
2 3 0 6	表示モード別ビデオ信号生成回路	
2 3 0 7	コントローラ	
2 3 1 3	光センサ	
2 3 1 4	アンプ	
2 4 0 1	ゲート線	
2 5 0 1	表示モード制御回路	20
2 5 0 2	D A 変換回路	
2 5 0 3	D A 変換回路	
2 5 0 4	レベル変換回路	
2 5 1 1	スイッチ	
2 5 1 3	スイッチ	
2 7 0 2	下位ビットデータ除去回路	
2 8 0 1	基板	
2 8 0 2	下地膜	
2 8 0 3	画素電極	
2 8 0 4	電極	30
2 8 0 5	配線	
2 8 0 6	配線	
2 8 0 7	N 型半導体層	
2 8 0 8	N 型半導体層	
2 8 0 9	半導体層	
2 8 1 0	ゲート絶縁膜	
2 8 1 1	絶縁膜	
2 8 1 2	ゲート電極	
2 8 1 3	電極	
2 8 1 4	層間絶縁膜	40
2 8 1 5	液晶層	
2 8 1 6	対向電極	
2 8 1 8	駆動トランジスタ	
2 8 1 9	容量素子	
2 8 2 0	電極	
2 9 0 1	基板	
2 9 0 2	下地膜	
2 9 0 3	ゲート電極	
2 9 0 4	電極	
2 9 0 5	ゲート絶縁膜	50

2 9 0 6	半 導 体 層	
2 9 0 7	半 導 体 層	
2 9 0 8	N 型 半 導 体 層	
2 9 1 0	N 型 半 導 体 層	
2 9 1 1	配 線	
2 9 1 3	導 電 層	
2 9 1 4	画 素 電 極	
2 9 1 5	絶 縁 物	
2 9 1 6	液 晶 層	
2 9 1 7	対 向 電 極	10
2 9 1 9	駆 動 ト ラ ン ジ ス タ	
2 9 2 0	容 量 素 子	
3 0 0 1	絶 縁 物	
3 0 0 2	ス イ ッ チ	
3 0 1 1	ス イ ッ チ	
3 0 1 6	ス イ ッ チ	
3 0 2 1	デ コー ダ 回 路	
3 6 0 1	光 電 変 換 素 子	
3 6 0 2	抵 抗 素 子	
3 7 0 2	抵 抗 素 子	20
3 7 0 3	カ レ ン ト ミ ラー 回 路	
3 8 0 2	電 流 電 圧 変 換 回 路	
3 8 0 3	カ レ ン ト ミ ラー 回 路	
3 9 0 2	電 流 電 圧 変 換 回 路	
4 1 2 A	正 極 用 多 値 化 回 路	
4 1 2 B	負 極 用 多 値 化 回 路	
4 8 0 1	ソース信号線	
4 8 0 2	ゲート信号線	
4 8 0 3	ト ラ ン ジ ス タ	
4 8 0 4	容 量 素 子	30
4 8 0 5	画 素 電 極	
4 8 0 6	半 導 体 層	
4 8 0 7	コ ン タ ク ト ホール	
4 8 0 8	コ ン タ ク ト ホール	
4 8 0 9	接 続 配 線	
4 8 1 0	コ ン タ ク ト ホール	
4 8 1 1	容 量 配 線	
5 4 0 0	ハ ウ ジ ン グ	
5 4 0 1	プ リ ン ト 基 板	
5 4 0 2	ス ピーカ	40
5 4 0 3	マ イ ク ロ フォ ン	
5 4 0 4	送 受 信 回 路	
5 4 0 5	信 号 処 理 回 路	
5 4 0 6	入 力 手 段	
5 4 0 7	バ ッ テ リ	
5 4 0 9	筐 体	
5 4 1 0	表 示 パ ネ ル	
5 4 1 1	F P C	
5 7 0 1	表 示 パ ネ ル	
5 7 0 2	回 路 基 板	50

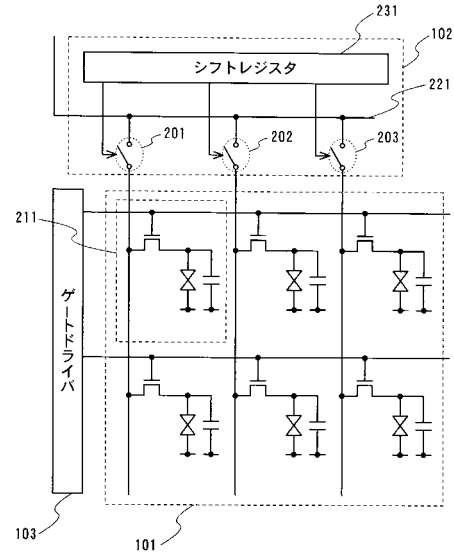
5 7 0 3	画素部	
5 7 0 4	走査線駆動回路	
5 7 0 5	信号線駆動回路	
5 7 0 6	コントロール回路	
5 7 0 7	信号分割回路	
5 7 0 8	接続配線	
5 8 0 1	チューナ	
5 8 0 2	映像信号増幅回路	
5 8 0 3	映像信号処理回路	
5 8 0 4	音声信号増幅回路	10
5 8 0 5	音声信号処理回路	
5 8 0 6	スピーカー	
5 8 0 7	制御回路	
5 8 0 8	入力部	
8 8 0 0	基板	
8 8 0 1	スイッチング T F T	
8 8 0 2	電極 (画素電極)	
8 8 0 3	液晶	
8 8 0 4	電極 (対向電極)	
8 8 0 5	対向基板	20
8 8 0 6	配線	
8 8 1 2	絶縁膜	
8 8 3 0	電極	
8 8 3 1	p 型層	
8 8 3 2	i 型層	
8 8 3 3	n 型層	
8 8 3 4	電極	
8 8 3 8	光電変換素子	
8 8 5 1	絶縁膜	
8 8 5 2	絶縁膜	30
3 5 0 0 1	筐体	
3 5 0 0 2	支持台	
3 5 0 0 3	表示部	
3 5 0 0 4	スピーカー部	
3 5 0 0 5	ビデオ入力端子	
3 5 1 0 1	本体	
3 5 1 0 2	表示部	
3 5 1 0 3	受像部	
3 5 1 0 4	操作キー	
3 5 1 0 5	外部接続ポート	40
3 5 1 0 6	シャッター	
3 5 2 0 1	本体	
3 5 2 0 2	筐体	
3 5 2 0 3	表示部	
3 5 2 0 4	キーボード	
3 5 2 0 5	外部接続ポート	
3 5 2 0 6	ポインティングマウス	
3 5 3 0 1	本体	
3 5 3 0 2	表示部	
3 5 3 0 3	スイッチ	50

3 5 3 0 4	操作キー	
3 5 3 0 5	赤外線ポート	
3 5 4 0 1	本体	
3 5 4 0 2	筐体	
3 5 4 0 3	表示部 A	
3 5 4 0 4	表示部 B	
3 5 4 0 5	部	
3 5 4 0 6	操作キー	
3 5 4 0 7	スピーカ部	
3 5 5 0 1	本体	10
3 5 5 0 2	表示部	
3 5 5 0 3	アーム部	
3 5 6 0 1	本体	
3 5 6 0 2	表示部	
3 5 6 0 3	筐体	
3 5 6 0 4	外部接続ポート	
3 5 6 0 5	リモコン受信部	
3 5 6 0 6	受像部	
3 5 6 0 7	バッテリー	
3 5 6 0 8	音声入力部	20
3 5 6 0 9	操作キー	
3 5 6 1 0	接眼部	
3 5 7 0 1	本体	
3 5 7 0 2	筐体	
3 5 7 0 3	表示部	
3 5 7 0 4	音声入力部	
3 5 7 0 5	音声出力部	
3 5 7 0 6	操作キー	
3 5 7 0 7	外部接続ポート	
3 5 7 0 8	アンテナ	30

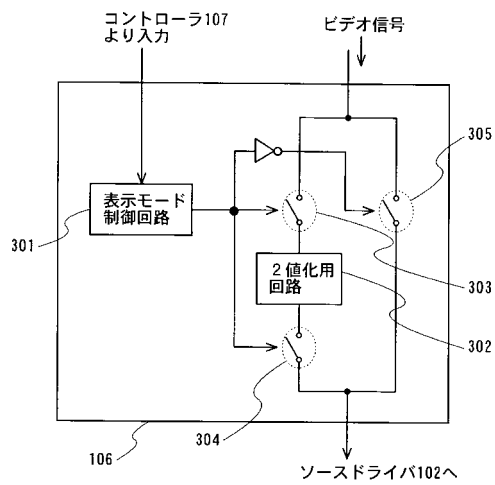
【図 1】



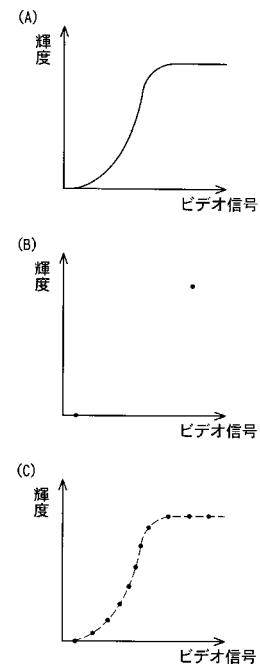
【図 2】



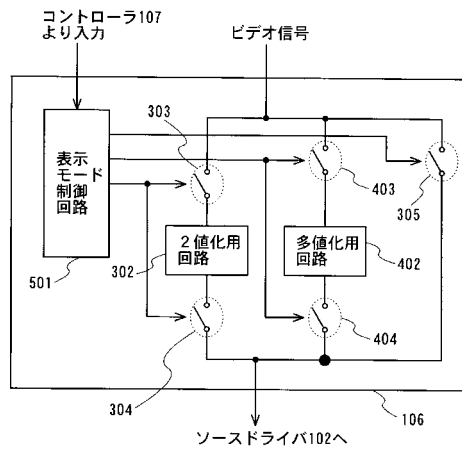
【図 3】



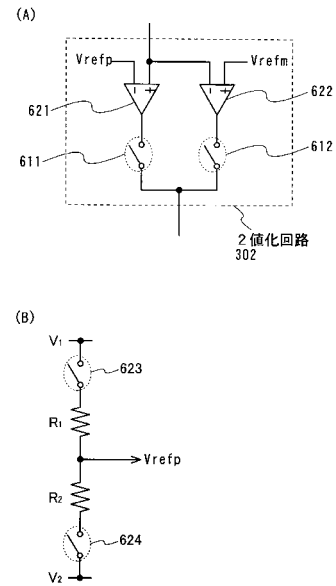
【図 4】



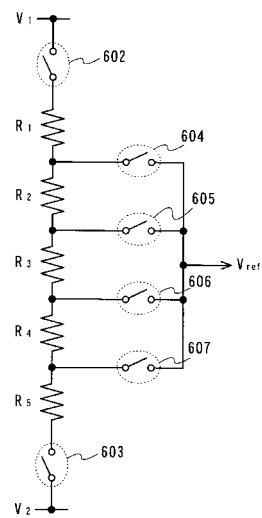
【図 5】



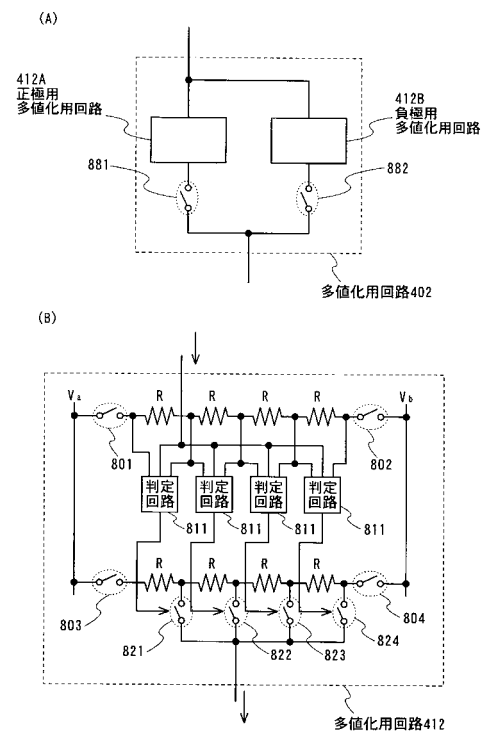
【図 6】



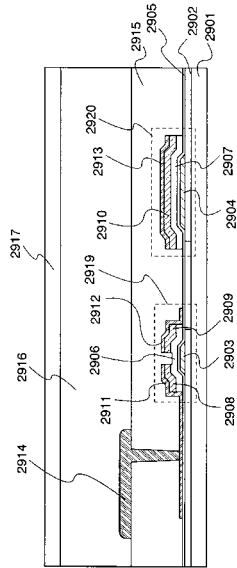
【図 7】



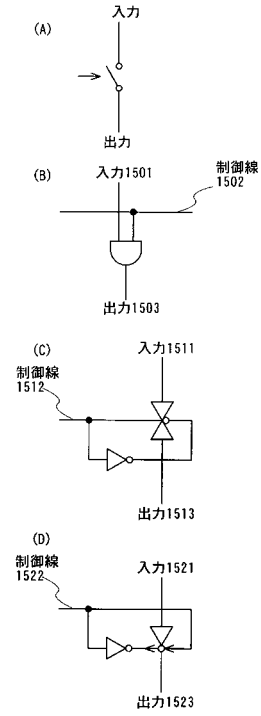
【図 8】



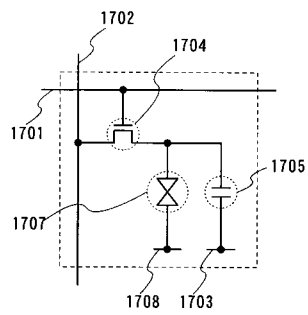
【図 13】



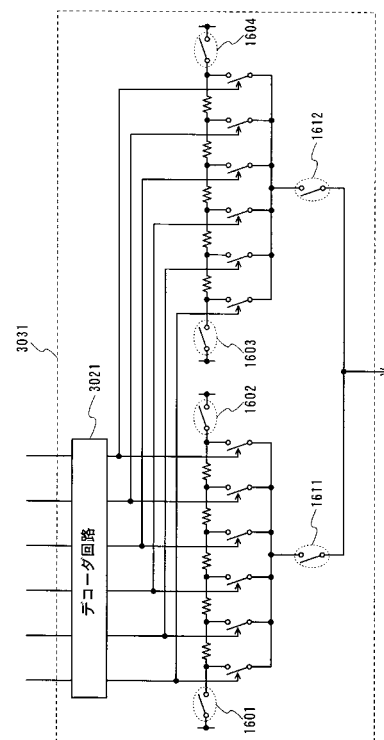
【図 14】



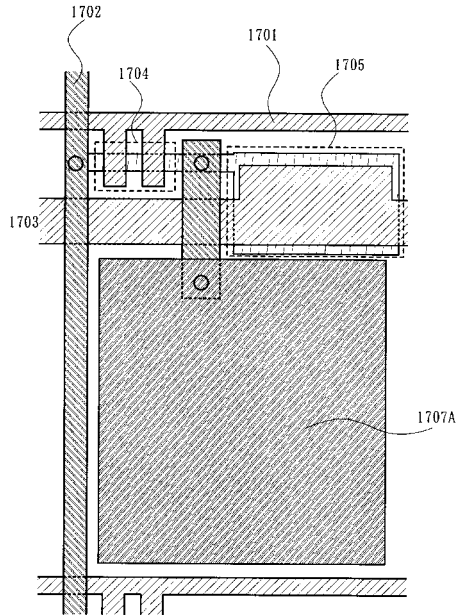
【図 15】



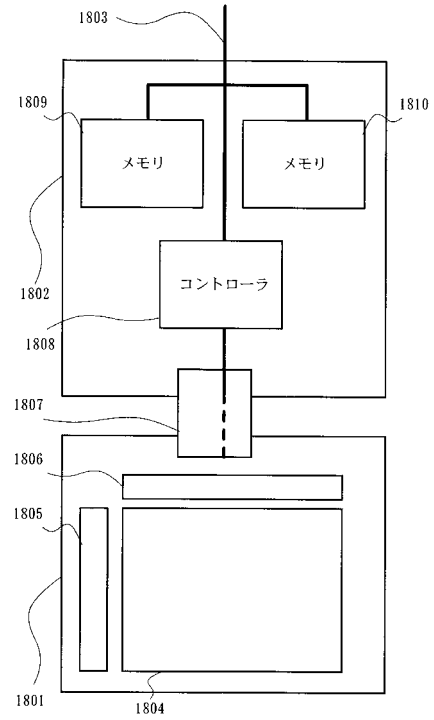
【図 16】



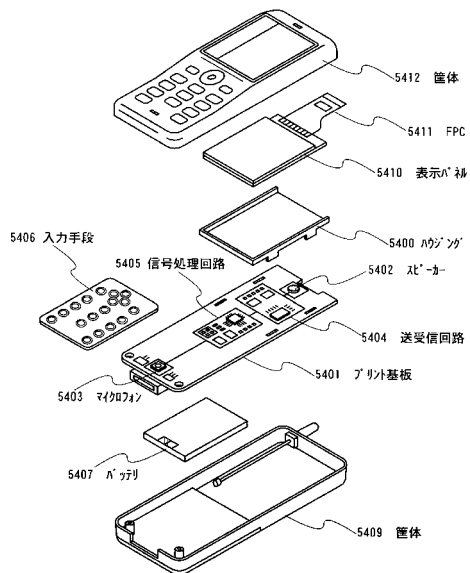
【図 17】



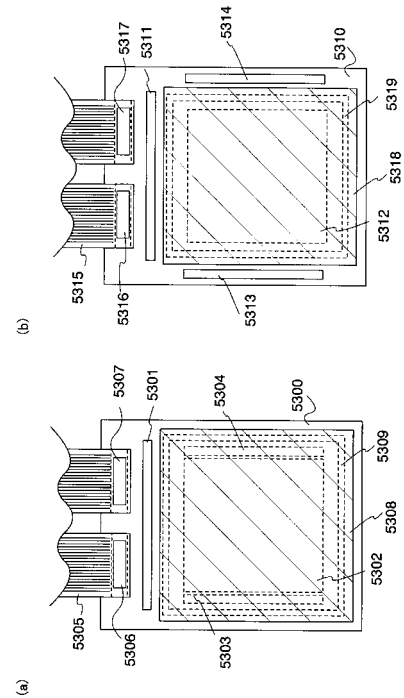
【図 18】



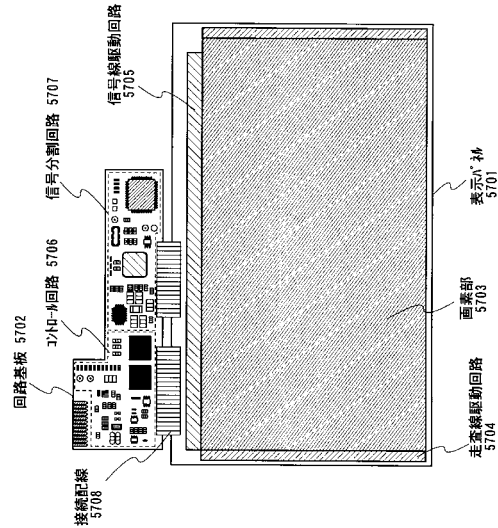
【図 19】



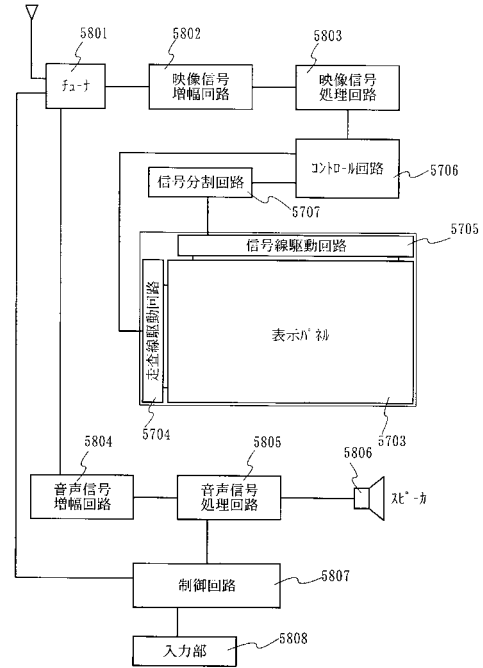
【図 20】



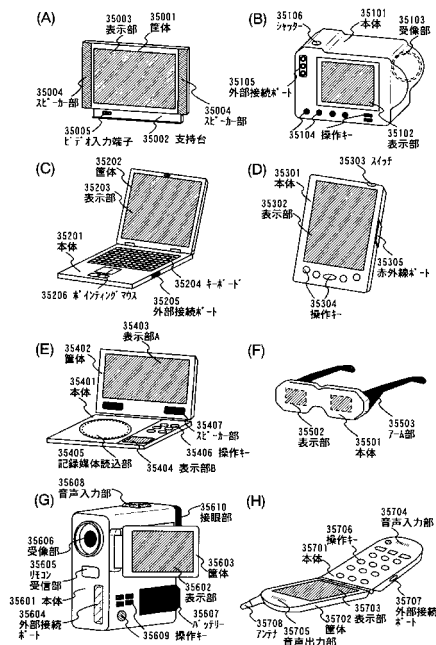
【図 2 1】



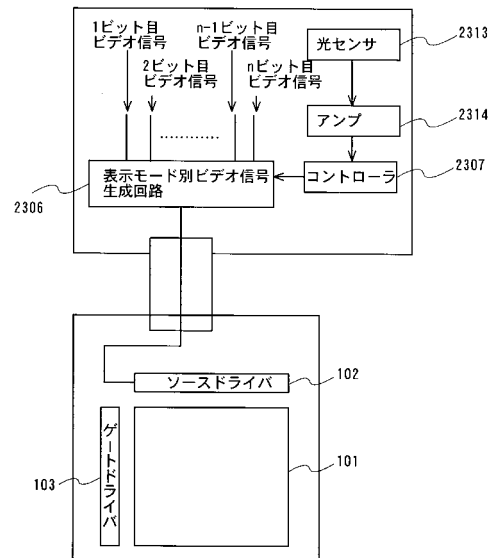
【図 2 2】



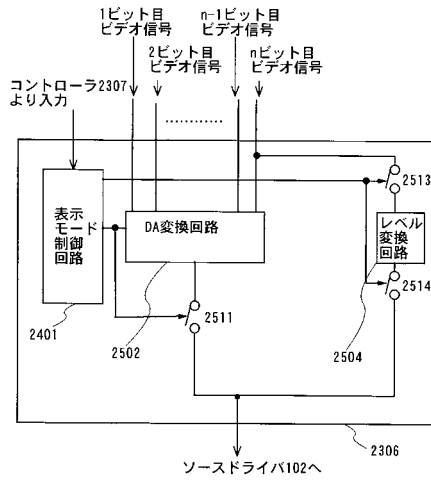
【図 2 3】



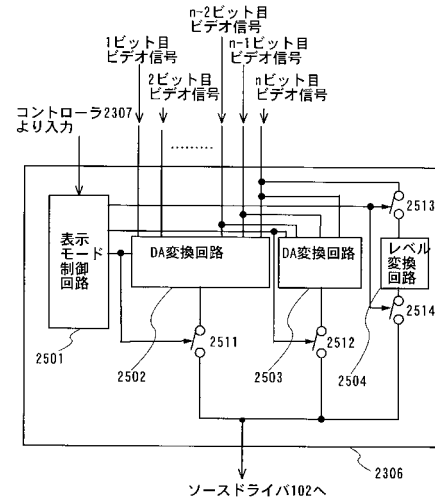
【図 2 4】



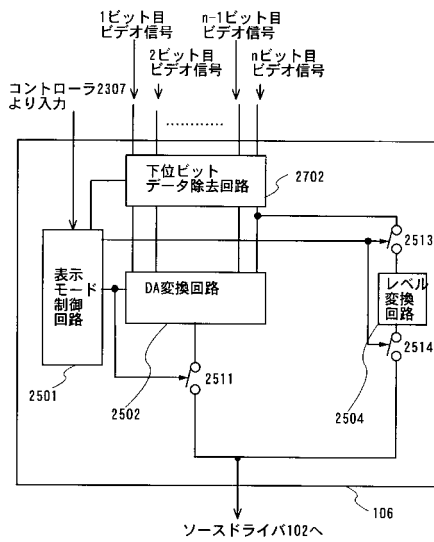
【図 25】



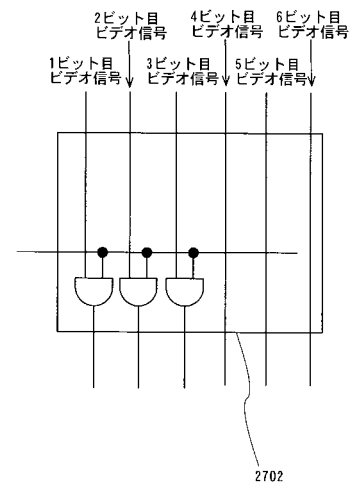
【図 26】



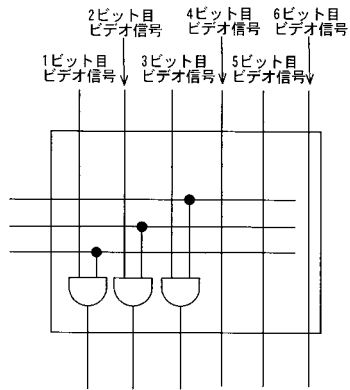
【図 27】



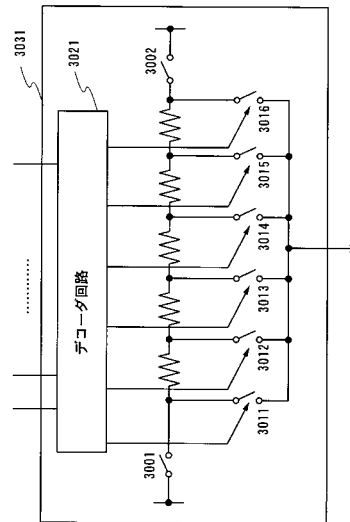
【図 28】



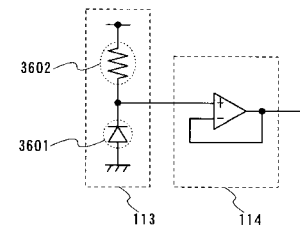
【図 29】



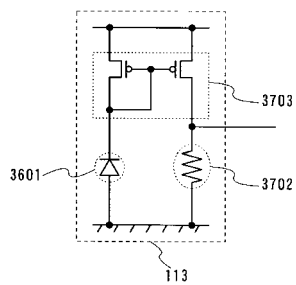
【図 30】



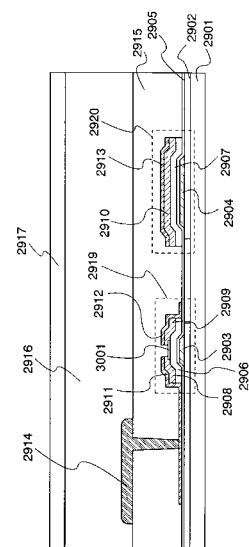
【図 31】



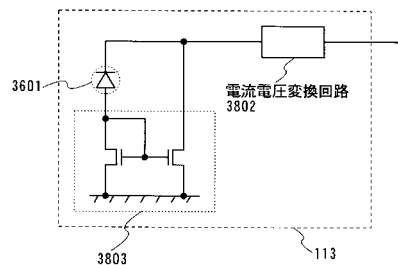
【図 32】



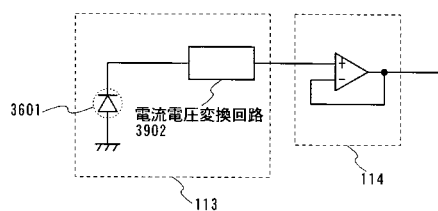
【図 35】



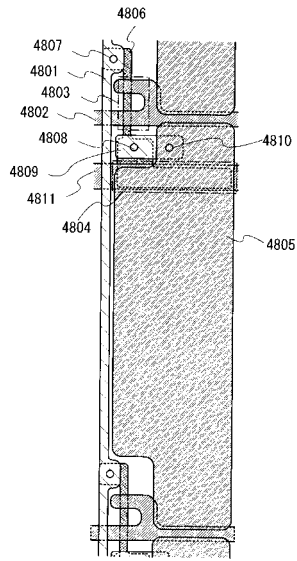
【図 33】



【図 34】



【図 36】



フロントページの続き

(51)Int.Cl. F I
G 0 2 F 1/133 5 8 0

(72)発明者 木村 肇
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内
(72)発明者 福本 良太
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内
(72)発明者 柳井 宏美
神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

審査官 西島 篤宏

(56)参考文献 特開 2 0 0 3 - 1 9 5 2 5 6 (J P , A)
特開 2 0 0 3 - 0 3 6 0 5 7 (J P , A)
特開平 0 7 - 2 3 0 0 7 7 (J P , A)
特開 2 0 0 5 - 3 4 2 9 5 1 (J P , A)
特開 2 0 0 1 - 1 5 4 6 3 8 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
G 0 9 G 3 / 0 0 - 3 / 3 8
G 0 2 F 1 / 1 3 3 5 0 5 - 5 8 0

专利名称(译)	液晶表示装置		
公开(公告)号	JP4943058B2	公开(公告)日	2012-05-30
申请号	JP2006137192	申请日	2006-05-17
[标]申请(专利权)人(译)	株式会社半导体能源研究所		
申请(专利权)人(译)	半导体能源研究所有限公司		
当前申请(专利权)人(译)	半导体能源研究所有限公司		
[标]发明人	山崎舜平 小山潤 棚田好文 納光明 木村肇 福本良太 柳井宏美		
发明人	山崎 舜平 小山 潤 棚田 好文 納 光明 木村 肇 福本 良太 柳井 宏美		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
FI分类号	G09G3/36 G09G3/20.621.K G09G3/20.642.F G09G3/20.650.M G02F1/133.575 G02F1/133.580		
F-TERM分类号	2H093/NA53 2H093/NC13 2H093/NC55 2H093/NC62 2H093/ND03 2H193/ZD23 2H193/ZH07 5C006/AA01 5C006/AA02 5C006/AA21 5C006/AA22 5C006/AF53 5C006/AF63 5C006/AF85 5C006/BB16 5C006/BC16 5C006/BF14 5C006/BF24 5C006/BF39 5C006/BF43 5C006/EC13 5C006/FA04 5C006/FA54 5C080/AA10 5C080/BB05 5C080/CC01 5C080/CC03 5C080/DD01 5C080/DD04 5C080/EE26 5C080/EE30 5C080/EE31 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ05 5C080/JJ06 5C080/KK07 5C080/KK43 5C080/KK47 5C080/KK52		
优先权	2005148832 2005-05-20 JP		
其他公开文献	JP2006350318A5 JP2006350318A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，即使在强烈的户外日光下，也可以在黑暗的地方识别显示器。ŽSOLUTION：显示设备根据室外日光强度显示渐变次数，并根据要在屏幕上显示的内容切换显示模式。根据室外日光的强度控制用于每种显示模式的视频信号生成电路，并且输入的视频信号作为模拟值，二进制数字值或多值数字值输出。结果，像素的显示灰度及时改变，从而显示清晰的图像。例如，可以在从室内荧光灯下的暗处或地方到室外阳光下的地方的宽范围内确保能见度。Ž

照度(ルクス)	明るさの目安	(ルクス)
1,000,000	・富山・真夏の海岸	>100,000
	・晴天昼太陽光	100,000
	・晴天午前10時太陽光	65,000
	・晴天午後3時太陽光	35,000
	・曇天昼太陽光	32,000
	・曇天午前10時太陽光	25,000
10,000	・曇天日出1時間後太陽光	2,000
1,000	・晴天日入1時間前太陽光	1,000
	・パチンコ店内	1,000
	・百貨店売場	500～700
	・蛍光灯照明事務所	400～500
	・日出入時	300
	・30W蛍光灯2灯使用八畳間	300
	・夜のアーケード	150～200
100	・蛍光灯下	50～100
	・ライター@30cm	15
10	・ロウソク@20cm	10～15
	・市民薄明(太陽天頂距離96度)	5
1	・月明かり	0.5～1
	・航海薄明(太陽天頂距離102度)	0.01
	・天文薄明(太陽天頂距離108度)	0.001