

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4839889号
(P4839889)

(45) 発行日 平成23年12月21日(2011.12.21)

(24) 登録日 平成23年10月14日(2011.10.14)

(51) Int. Cl. F 1
GO2F 1/1339 (2006.01) GO2F 1/1339 500
GO2F 1/1335 (2006.01) GO2F 1/1335 505

請求項の数 7 (全 7 頁)

<p>(21) 出願番号 特願2006-51633 (P2006-51633) (22) 出願日 平成18年2月28日 (2006.2.28) (65) 公開番号 特開2007-232820 (P2007-232820A) (43) 公開日 平成19年9月13日 (2007.9.13) 審査請求日 平成19年6月15日 (2007.6.15)</p>	<p>(73) 特許権者 000001443 カシオ計算機株式会社 東京都渋谷区本町1丁目6番2号 (72) 発明者 柳沢 正樹 東京都八王子市石川町2951番地の5 カシオ計算機株式会社八王子技術センター内 審査官 藤田 都志行</p> <p>(56) 参考文献 特開2005-17494 (JP, A) 特開2004-252309 (JP, A)</p> <p style="text-align: right;">最終頁に続く</p>
--	---

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

配向膜が設けられた面が互いに対向するように配置された第1の基板及び第2の基板と、前記第1の基板と前記第2の基板との間に介在された柱状スペーサと、を備え、画素がマトリクス状に配列された液晶表示装置であって、

前記マトリクス状に配列された画素のそれぞれは、赤色表示に対応した画素電極と緑色表示に対応した画素電極と青色表示に対応した画素電極とを有し、

前記柱状スペーサは、前記第1の基板に設けられた配向膜のラビング処理方向に沿う方向に画素が配列する画素列において、1画素に1個以下であるが少なくとも連続する3画素に1個はあり、最大でも3画素以上連続しては配置されていないことを特徴とする液晶表示装置。

【請求項2】

前記ラビング処理は、前記マトリクスにおける行方向及び列方向のいずれに対しても傾斜した方向に施されており、

前記柱状スペーサは、画素が前記行方向に沿って配列する画素列においても、1画素に1個以下であるが少なくとも連続する3画素に1個はあり、最大でも3画素以上連続しては配置されていないことを特徴とする請求項1に記載の液晶表示装置。

【請求項3】

前記柱状スペーサは、画素が前記列方向に沿って配列する画素列においては、1画素に1個以下であるが少なくとも連続する4画素に1個はあり、最大でも4画素以上連続して

は配置されていないことを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】

予め設定された数の画素からなる基準領域間で、前記柱状スペーサの配置数及び配列が等しくなるように前記柱状スペーサが設けられていることを特徴とする請求項 1 から 3 の何れかに記載の液晶表示装置。

【請求項 5】

前記柱状スペーサは、前記画素電極の配置位置を避けるように配置されていることを特徴とする請求項 1 から 4 の何れかに記載の液晶表示装置。

【請求項 6】

前記マトリクス状に配列された画素のそれぞれは、前記赤色表示に対応した画素電極と前記緑色表示に対応した画素電極と前記青色表示に対応した画素電極が前記行方向に沿うように配列されていることを特徴とする請求項 1 から 5 の何れかに記載の液晶表示装置。

10

【請求項 7】

前記マトリクス状に配列された画素のそれぞれは方形の領域として形成され、前記ラビング処理は、前記方形の領域における一方の対角線と平行な方向に施されていることを特徴とする請求項 1 から 6 の何れかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、柱状スペーサを備えた液晶表示装置に関する。

20

【背景技術】

【0002】

従来の柱状スペーサを備えた液晶表示装置には、マトリクス状に配置された R（赤）、G（緑）、B（青）の各画素領域間の非画素領域のうち、ラビング処理方向の上流側に位置する R 画素領域と下流側に位置する B 画素領域との間の非画素領域に柱状スペーサを配置し、これにより柱状スペーサに起因する配向不良が R 画素領域および B 画素領域に比べて視感度の高い G 画素領域で発生するのを防止し、ひいては柱状スペーサに起因する配向不良による表示ムラが視認されにくいようにしたものがあある（例えば、特許文献 1 参照）。

【0003】

30

【特許文献 1】特開 2002 - 214621 号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、上記従来の液晶表示装置では、ラビング処理方向の上流側に位置する R 画素領域と下流側に位置する B 画素領域との間の非画素領域に柱状スペーサを規則的に配置しているので、すなわち、全 R 画素領域のラビング処理方向の下流側の非画素領域のすべてに柱状スペーサを配置しているので、柱状スペーサがラビング処理方向に沿う方向に配置された R 画素領域に対して連続して配置され、この連続して配置された柱状スペーサに起因する配向不良がラビング処理方向に沿う方向の直線状の表示異常として視認されることがあるという問題があった。

40

【0005】

そこで、この発明は、柱状スペーサに起因する配向不良がラビング処理方向に沿う方向の直線状の表示異常として視認されにくいようにすることができる液晶表示装置を提供することを目的とする。

【課題を解決するための手段】

【0006】

この発明は、上記目的を達成するため、配向膜が設けられた面が互いに対向するように配置された第 1 の基板及び第 2 の基板と、前記第 1 の基板と前記第 2 の基板との間に介在された柱状スペーサと、を備え、画素がマトリクス状に配列された液晶表示装置であって

50

、前記マトリクス状に配列された画素のそれぞれは、赤色表示に対応した画素電極と緑色表示に対応した画素電極と青色表示に対応した画素電極とを有し、前記柱状スペーサは、前記第1の基板に設けられた配向膜のラビング処理方向に沿う方向に画素が配列する画素列において、1画素に1個以下であるが少なくとも連続する3画素に1個はあり、最大でも3画素以上連続しては配置されていないことを特徴とするものである。

【発明の効果】

【0007】

この発明によれば、柱状スペーサに起因する配向不良がラビング処理方向に沿う方向の直線状の表示異常として視認されにくいようにすることができる。

【発明を実施するための最良の形態】

【0008】

図1はこの発明の一実施形態としての液晶表示装置の要部の断面図を示す。この液晶表示装置は、アクティブマトリクス型であり、ガラス基板からなるアクティブ基板1および対向基板11を備えている。アクティブ基板1の上面(対向基板11と対向する側の内面)にはスイッチング素子としての複数の薄膜トランジスタ2がマトリクス状に設けられている。

【0009】

薄膜トランジスタ2を含むアクティブ基板1の上面にはオーバーコート膜3が設けられている。オーバーコート膜3の上面には赤、緑、青の各色表示用の画素電極4R、4G、4Bがオーバーコート膜3に設けられたコンタクトホール5を介して薄膜トランジスタ2に接続されて設けられている。画素電極4R、4G、4Bを含むオーバーコート膜3の上面には配向膜6が設けられている。

【0010】

対向基板11の下面(アクティブ基板1と対向する側の内面)には遮光膜12および赤、緑、青のカラーフィルタ要素13R、13G、13Bが設けられている。カラーフィルタ要素13R、13G、13Bの下面には共通電極14が設けられている。カラーフィルタ要素13R、13G間における共通電極14の下面の所定の箇所には柱状スペーサ15が設けられている。柱状スペーサ15の表面を含む共通電極14の下面には配向膜16が設けられている。この場合、柱状スペーサ15およびその表面に設けられた配向膜16により、実質的な柱状スペーサが構成されている。

【0011】

そして、アクティブ基板1と対向基板11とは、その間に介在されたほぼ方形枠状のシール材(図示せず)を介して互いに貼り合わされている。この状態では、柱状スペーサ15およびその表面に設けられた配向膜16からなる実質的な柱状スペーサの下面は、アクティブ基板1の配向膜6の上面に当接されている。シール材の内側における両基板1、11の配向膜6、16間には液晶17が封入されている。

【0012】

次に、図2はカラーフィルタ要素13R、13G、13B、画素電極4R、4G、4Bおよび柱状スペーサ15の一部の平面的な配置関係を示す図である。カラーフィルタ要素13R、13G、13Bは列方向に延びてストライプ状に配置されている。各カラーフィルタ要素13R、13G、13B下にはそれぞれ複数の縦長の各画素電極4R、4G、4Bが列方向に等ピッチで配置されている。

【0013】

そして、画素電極4R、4G、4Bとカラーフィルタ要素13R、13G、13Bとの重合部分のうち、遮光膜12および薄膜トランジスタ2を除く部分が表示領域となっており、それ以外の領域、例えば、画素電極4R、4G、4B間がほぼ格子状の非表示領域となっている。また、行方向において互いに近接して配置された3つの各色表示用の画素電極4R、4G、4Bによって1画素が構成されている。柱状スペーサ15は、平面的に見て、緑色表示用の画素電極4Gの左上の非表示領域に配置されているが、次に説明する如く、配置されていない場合もある。

10

20

30

40

50

【 0 0 1 4 】

次に、図 3 は画素電極 4 R、4 G、4 B および柱状スペーサ 1 5 の一部の平面的な配置関係を示す図である。この場合、図 3 において、縦線と横線とで囲まれた縦長の長方形の領域は画素電極 4 R、4 G、4 B であり、特定の緑色表示用の画素電極 4 G の左上角に設けられた黒丸は柱状スペーサ 1 5 である。

【 0 0 1 5 】

図 3 において黒丸で示す柱状スペーサ 1 5 は、任意のランダムに配置され、第 1 行の画素では、第 1 列、第 2 列、第 4 列、第 5 列、第 6 列、第 9 列の画素電極 4 G の左上角に配置され、第 2 行の画素では、第 2 列、第 3 列、第 4 列、第 7 列、第 1 1 列、第 1 2 列の画素電極 4 G の左上角に配置され、第 3 行の画素では、第 1 列、第 5 列、第 6 列、第 8 列、第 9 列、第 1 0 列の画素電極 4 G の左上角に配置され、第 4 行の画素では、第 3 列、第 4 列、第 6 列、第 7 列、第 8 列、第 1 1 列の画素電極 4 G の左上角に配置され、第 5 行の画素では、第 1 列、第 2 列、第 5 列、第 9 列、第 1 0 列、第 1 2 列の画素電極 4 G の左上角に配置され、第 6 行の画素では、第 3 列、第 7 列、第 8 列、第 1 0 列、第 1 1 列、第 1 2 列の画素電極 4 G の左上角に配置されている。

10

【 0 0 1 6 】

ここで、図 3 において、右上から左下に向かう矢印は、図 1 に示す対向基板 1 1 の配向膜 1 6 に対する対向基板 1 1 の上面側から見たラビング処理方向を示す。この場合、行方向において互いに近接して配置された 3 つの各色表示用の画素電極 4 R、4 G、4 B によって 1 画素が構成されているので、柱状スペーサ 1 5 は、矢印で示すラビング処理方向に沿う方向に配置された画素に対して、1 画素に 1 個以下であるが少なくとも連続する 3 画素に 1 個はあり、最大でも 3 画素以上連続して配置されていない。

20

【 0 0 1 7 】

このように、柱状スペーサ 1 5 を、図 3 において矢印で示すラビング処理方向に沿う方向に配置された画素に対して、1 画素に 1 個以下であるが少なくとも連続する 3 画素に 1 個はあり、最大でも 3 画素以上連続して配置していないので、柱状スペーサ 1 5 がラビング処理方向に沿う方向に配置された画素に対して断続的に配置され、ひいては柱状スペーサ 1 5 に起因する配向不良がラビング処理方向に沿う方向の直線状の表示異常として視認されにくいようにすることができる。

30

【 0 0 1 8 】

また、行方向には、柱状スペーサ 1 5 が 1 画素に 1 個以下であるが少なくとも連続する 3 画素に 1 個はあり、最大でも 3 画素以上連続して配置されていない。また、列方向には、柱状スペーサ 1 5 が 1 画素に 1 個以下であるが少なくとも連続する 4 画素に 1 個はあり、最大でも 4 画素以上連続して配置されていない。これにより、柱状スペーサ 1 5 に起因する配向不良がラビング処理方向に沿う方向の直線状の表示異常としてより一層視認されにくいようにすることができる。この場合、列方向に柱状スペーサ 1 5 を最大で 3 画素連続して配置し、4 画素以上連続して配置していないのは、列方向では柱状スペーサ 1 5 に起因する配向不良による表示異常が目立ちにくいからである。

【 0 0 1 9 】

ところで、図 3 に示すように、画素数が行方向に 6 個、列方向に 1 2 個である方形の領域を基準領域とし、この基準領域を行方向および列方向にそれぞれ所定数ずつ配置すると、1 個の液晶表示装置の全画素領域が構成される。この場合、図 3 に示す基準領域における柱状スペーサ 1 5 の配置数は、いずれの行も画素数の半分の 6 個（同一）であり、またいずれの列も画素数の半分の 3 個（同一）である。したがって、基準領域では、柱状スペーサ 1 5 が任意のランダムに配置されていても、ほぼ均一に配置されていると言えるので、液晶層厚の均一性を確保することができる。

40

【 0 0 2 0 】

なお、上記実施形態では、図 2 に示すように、柱状スペーサ 1 5 を緑色表示用の画素電極 4 G の左上の非表示領域に配置した場合について説明したが、これに限らず、赤色表示用の画素電極 4 R の左上の非表示領域に配置するようにしてもよく、また青色表示用の画

50

素電極 4 B の左上の非表示領域に配置するようにしてもよく、さらに画素電極 R、G、B に関係なく、非表示領域の任意のランダムな位置に配置するようにしてもよい。

【 0 0 2 1 】

また、上記実施形態では、この発明をアクティブマトリクス型のカラー液晶表示装置に適用した場合について説明したが、これに限らず、単純マトリクス型のカラー液晶表示装置にも適用することができ、また白黒表示のアクティブマトリクス型または単純マトリクス型の液晶表示装置にも適用することができる。

【 図面の簡単な説明 】

【 0 0 2 2 】

【 図 1 】 この発明の一実施形態としての液晶表示装置の要部の断面図。

10

【 図 2 】 カラーフィルタ要素、画素電極および柱状スペーサの一部の平面的な配置関係を示す図。

【 図 3 】 画素電極および柱状スペーサの一部の平面的な配置関係を示す図。

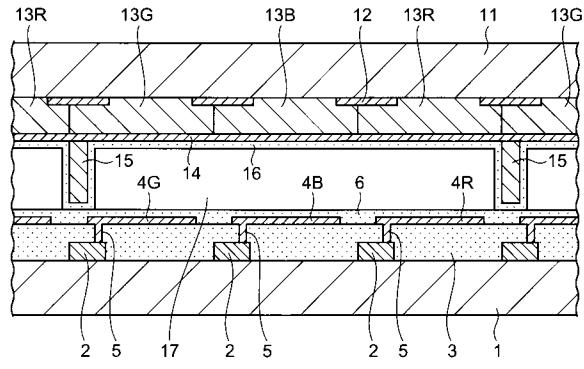
【 符号の説明 】

【 0 0 2 3 】

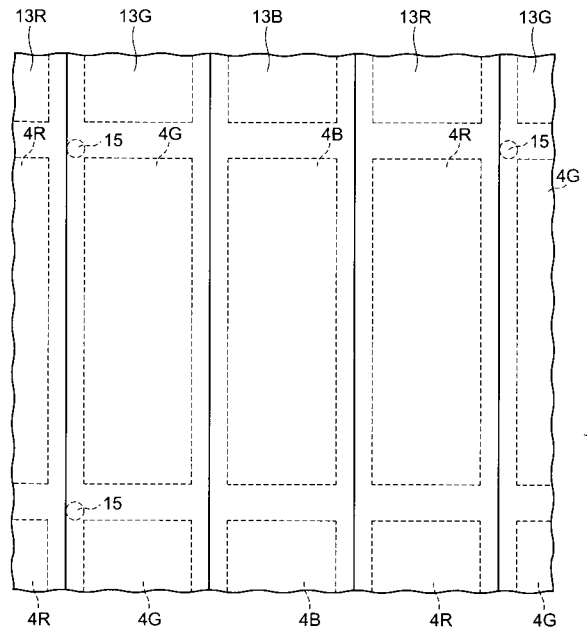
- 1 アクティブ基板
- 2 薄膜トランジスタ
- 3 オーバーコート膜
- 4 R、4 G、4 B 画素電極
- 5 コンタクトホール
- 6 配向膜
- 1 1 対向基板
- 1 2 遮光膜
- 1 3 R、1 3 G、1 3 B カラーフィルタ要素
- 1 4 共通電極
- 1 5 柱状スペーサ
- 1 6 配向膜
- 1 7 液晶

20

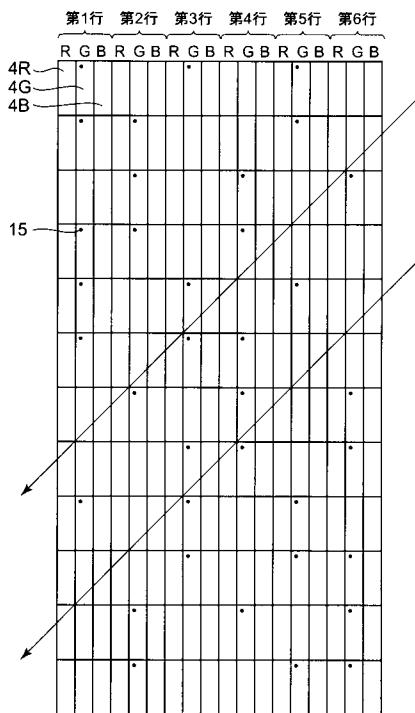
【図1】



【図2】



【図3】



フロントページの続き

(58)調査した分野(Int.Cl. , DB名)

G 0 2 F 1 / 1 3 3 9

G 0 2 F 1 / 1 3 3 5

专利名称(译)	液晶表示装置		
公开(公告)号	JP4839889B2	公开(公告)日	2011-12-21
申请号	JP2006051633	申请日	2006-02-28
[标]申请(专利权)人(译)	卡西欧计算机株式会社		
申请(专利权)人(译)	卡西欧计算机有限公司		
当前申请(专利权)人(译)	卡西欧计算机有限公司		
[标]发明人	柳沢正樹		
发明人	柳沢 正樹		
IPC分类号	G02F1/1339 G02F1/1335		
CPC分类号	G02F1/13394 G02F1/133784		
FI分类号	G02F1/1339.500 G02F1/1335.505		
F-TERM分类号	2H089/LA09 2H089/LA16 2H089/LA20 2H089/QA16 2H089/TA02 2H089/TA04 2H089/TA09 2H089/TA12 2H091/FA03Y 2H091/FD04 2H091/GA03 2H091/GA06 2H091/GA13 2H091/LA12 2H091/LA16 2H091/LA30 2H189/DA07 2H189/DA32 2H189/DA49 2H189/FA14 2H189/HA15 2H189/LA05 2H189/LA10 2H189/LA14 2H191/FA05Y 2H191/FD04 2H191/GA05 2H191/GA08 2H191/GA19 2H191/LA13 2H191/LA21 2H191/LA40 2H291/FA05Y 2H291/FD04 2H291/GA05 2H291/GA08 2H291/GA19 2H291/LA13 2H291/LA21 2H291/LA40		
其他公开文献	JP2007232820A		
外部链接	Espacenet		

摘要(译)

(经修改) 要解决的问题: 防止由柱状衬垫引起的对准缺陷被视觉识别为沿着摩擦处理方向的直线上的显示异常。由黑色圆圈表示的柱状间隔物相对于沿行方向排列的像素在一个像素中是一个像素或更少, 但是在至少三个连续像素中存在一个列, 并且最多三个或更多个像素是连续的并且, 一个像素存在于至少一个像素中, 但是相对于沿列方向排列的像素存在至少四个连续像素, 并且至多四个像素或更多像素不连续排列。这使得可以使由柱状衬垫15引起的对准缺陷难以在视觉上识别为沿着摩擦处理方向的直线上的显示异常。点域

