

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4245036号
(P4245036)

(45) 発行日 平成21年3月25日(2009.3.25)

(24) 登録日 平成21年1月16日(2009.1.16)

(51) Int.Cl. F 1
GO2F 1/1343 (2006.01) GO2F 1/1343
GO2F 1/1368 (2006.01) GO2F 1/1368

請求項の数 8 (全 11 頁)

(21) 出願番号	特願2006-296731 (P2006-296731)	(73) 特許権者	304053854 エプソンイメージングデバイス株式会社 長野県安曇野市豊科田沢6925
(22) 出願日	平成18年10月31日(2006.10.31)	(74) 代理人	100095728 弁理士 上柳 雅誉
(65) 公開番号	特開2008-116484 (P2008-116484A)	(74) 代理人	100107261 弁理士 須澤 修
(43) 公開日	平成20年5月22日(2008.5.22)	(74) 代理人	100127661 弁理士 宮坂 一彦
審査請求日	平成20年2月13日(2008.2.13)	(72) 発明者	瀬川 泰生 東京都港区浜松町二丁目4番1号 三洋エ プソンイメージングデバイス株式会社内
		(72) 発明者	矢田 竜也 東京都港区浜松町二丁目4番1号 三洋エ プソンイメージングデバイス株式会社内 最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

同一基板上に絶縁層を介して形成された上部電極層と下部電極層を備え、前記上部電極層に電界を通す複数の開口部を相互に平行となるように形成し、前記上部電極層と前記下部電極層との間に電圧を印加して液晶分子を駆動する液晶表示装置において

隣接する前記開口部の間の距離である電極幅は、前記電極幅の減少により透過率50%の時の電圧が変化しない範囲の値であり、かつ、前記開口部の短軸幅は、前記短軸幅の変動により透過率10%の時の電圧及び透過率50%の時の電圧が変化しない範囲の値であることを特徴とする液晶表示装置。

10

【請求項 2】

請求項 1 に記載の液晶表示装置において、

隣接する前記開口部の間の距離である電極幅を L とし、前記開口部の短軸幅を S として、L + S が 10 μm 以下のとき、L が 2.5 μm 以上であり、かつ前記開口部の短軸幅 S が 4.0 μm 以上であることを特徴とする液晶表示装置。

【請求項 3】

請求項 2 に記載の液晶表示装置において、

前記液晶分子層の複屈折率 n と厚さ d との積である nd が 0.35 のあることを特徴とする液晶表示装置。

【請求項 4】

20

請求項 2 に記載の液晶表示装置において、
L = 2 . 5 μ m、かつ、S = 4 . 0 μ mであることを特徴とする液晶表示装置。

【請求項 5】

請求項 1 または 2 に記載の液晶表示装置において、
前記開口部は、閉じた形状で開口するスリット開口部であることを特徴とする液晶表示装置。

【請求項 6】

請求項 1 または 2 に記載の液晶表示装置において、
前記複数の開口部は、開口の一方端が相互に接続された櫛歯状開口部であることを特徴とする液晶表示装置。

10

【請求項 7】

請求項 1 から 6 のいずれか 1 項に記載の液晶表示装置において、
前記上部電極層は画素電極層であることを特徴とする液晶表示装置。

【請求項 8】

請求項 1 から 6 のいずれか 1 項に記載の液晶表示装置において、
前記上部電極層は画素電極層であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に、同一基板上に絶縁層を介して形成された上部電極層と下部電極層について、いずれか一方を共通電極層に割り当て、他方を画素電極層に割り当て、前記上部電極層に電界を通す複数の開口部を相互に平行となるように形成し、前記上部電極層と前記下部電極層との間に電圧を印加して液晶分子を駆動する液晶表示装置に関する。

20

【背景技術】

【0002】

液晶表示装置の表示方式としては従来 TN (Twisted Nematic) 方式が広く用いられてきているが、この方式は表示原理上、視野角に制限がある。これを解決する方法として、同一基板上に画素電極と共通電極とを形成し、この画素電極と共通電極との間に電圧を印加し、基板にほぼ平行な電界を発生させ、液晶分子を基板面に主に平行な面内で駆動する横電界方式が知られている。

30

【0003】

横電界方式には、IPS (In Plane Switching) 方式と、FFS (Fringe Field Switch) 方式が知られている。IPS 方式では、櫛歯状の画素電極と櫛歯状の共通電極とを組み合わせ配置される。FFS 方式では、絶縁層を介して形成された上部電極層と下部電極層について、いずれか一方を共通電極層に割り当て、他方を画素電極層に割り当て、上部電極層に電界を通す開口として例えばスリット等が形成される。

【0004】

この横電界方式の液晶表示装置の透過率と駆動電圧の関係は、TN 方式等とはまた異なったものになることが考えられ、その透過率等の改善についていくつかの提案がなされている。

40

【0005】

例えば、特許文献 1 には、IPS 方式の液晶表示装置において、高透過率と高開口率とを有する構成として、画素電極のストリップ幅は、対向電極のストリップ間の距離より狭く形成され、画素電極のストリップと対向電極のストリップとの間の距離はセルギャップより少ないこと、対向電極のストリップの幅と、画素電極のストリップの幅は、これらのあいだに形成される放物線電界により両電極の上部の液晶分子が全て動けるように形成されることが述べられている。

【0006】

50

【特許文献1】特開平11-202356号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

上記のように、特許文献1にはIPS方式の場合の表示品質について述べられているが、FFS方式の場合の表示品質にそのまま当てはまるわけではない。すなわち、FFS方式は画素電極層と共通電極層のうち、最表面側の電極にのみスリット構造または櫛歯状の電極構造となっており、その最表面層におけるスリット構造または櫛歯電極構造の電極は、同一電位を有する電極が開口部を隔てて配置されており、IPS方式と異なる。したがって、最表面側の電極における開口部と電極部との配置関係、すなわち電極部の導電体部分の幅L、開口部の短軸幅S等と、表示品質との関係は、IPS方式とは異なるものと考えられる。

10

【0008】

本発明の目的は、FFS方式において表示品質を向上することを可能とする電極構造を有する液晶表示装置を提供することである。

【課題を解決するための手段】

【0009】

本発明は、FFS方式の液晶表示装置について、最表面側の上部電極層における電極幅Lと開口部の短軸幅Sを変化させたときの表示品質の状況を、シミュレーションと実験によって確かめ、最適な表示品質のための条件を求めたことに基づく。その結果を実現するための手段は以下の通りである。

20

【0010】

本発明に係る液晶表示装置は、同一基板上に絶縁層を介して形成された上部電極層と下部電極層を備え、前記上部電極層に電界を通す複数の開口部を相互に平行となるように形成し、前記上部電極層と前記下部電極層との間に電圧を印加して液晶分子を駆動する液晶表示装置において、隣接する前記開口部の間の距離である電極幅及び前記開口部の短軸幅は、前記電極幅の減少により透過率50%の時の電圧が変化しない範囲の値であり、かつ前記短軸幅の変動により透過率10%の時の電圧及び透過率50%の時の電圧が変化しない範囲の値であることを特徴とする。

30

また、本発明に係る液晶表示装置において、隣接する前記開口部の間の距離である電極幅をLとし、前記開口部の短軸幅をSとして、 $L + S$ が $10 \mu\text{m}$ 以下のとき、Lが $2.5 \mu\text{m}$ 以上であり、かつ前記開口部の短軸幅Sが $4.0 \mu\text{m}$ 以上であることが好ましい。

また、本発明に係る液晶表示装置において、前記液晶分子層の複屈折率 n と厚さ d との積である nd が 0.35 のあることが好ましい。

また、本発明に係る液晶表示装置において、 $L = 2.5 \mu\text{m}$ 、かつ、 $S = 4.0 \mu\text{m}$ であることが好ましい。

【0011】

また、本発明に係る液晶表示装置において、前記開口部は、閉じた形状で開口するスリット開口部であることが好ましい。また、本発明に係る液晶表示装置において、前記複数の開口部は、開口の一方端が相互に接続された櫛歯状開口部であってもよい。また、本発明に係る液晶表示装置において、前記上部電極層は共通電極層であってもよい。また、本発明に係る液晶表示装置において、前記上部電極層は画素電極層であってもよい。

40

【発明の効果】

【0012】

本発明に係る液晶表示装置によれば、上記構成の電極構造をとることにより、FFS方式における表示品質を向上することが可能となる。

【発明を実施するための最良の形態】

【0013】

以下に、図面を用いて本発明に係る実施の形態につき、詳細に説明する。以下では、FFS方式の液晶表示装置で、赤(R)、緑(G)、青(B)の3色で構成される表示を行

50

うものについて説明するが、もちろん、R, G, Bの他に例えばC(シアン)等を含む多色構成であってもよく、端的に白黒表示を行うものであってもよい。また、以下に述べる形状、構造、材質等は、説明のための1例であり、液晶表示装置の用途にあわせ、適宜変更が可能である。

【0014】

図1は、FFS方式の液晶表示装置30において、R, G, Bの3色構成で表示を行う場合の表示領域の1表示画素分、すなわち、3色に対応する3つのサブピクセルについての平面構成を示す図である。FFS方式の液晶表示装置30は、画素電極及び共通電極がアレイ基板32の上に配置され、アレイ基板32に対向する対向基板上にカラーフィルタ及びブラックマトリクス等が配置され、その間に液晶分子層が封止されて構成される。図1は、対向基板側からアレイ基板32を見た平面図で、対向基板上に配置される各要素を省略してあるので、実質上はアレイ基板32の平面図となっている。図2は、図1に示すA-A線に沿って、厚さ方向を誇張して示す断面図であるが、ここでもアレイ基板32についてのみ図示されている。

10

【0015】

図1に示されるように、液晶表示装置30において、複数のドレイン配線46は、それぞれが直線状に延在し(図1の例では縦方向に延在)、その延在方向に交差する方向(ここでは直交する方向であり、図1の例では横方向)に複数のゲート配線40がそれぞれ配列される。複数のドレイン配線46と、複数のゲート配線40とによって区画される個々の領域が、画素配置領域であり、図1では、R, G, Bの3色構成に対応して3つの画素配置領域が示される。ここでは、カラー表現単位ごとに1ピクセルと数えて、これを1表示画素とするので、ここで言う画素配置領域は、サブピクセルの領域に当る。以下において画素の語は、特に断らない限りサブピクセル単位として説明するものとする。なお、共通電極60は、アレイ基板32の全面または、複数の画素にまたがって配置されているので、図1においては、スリット61の形状線を除いて、その輪郭線が示されていない。

20

【0016】

ここでは、各ドレイン配線46の配列ピッチは複数のドレイン配線46全体において同じ場合を例示する。また、各ドレイン配線46の幅(ドレイン配線46の配列方向における寸法)も同じとする。また、図1ではドレイン配線46が直線状の場合を図示しているが、例えば局所的に蛇行部を有し全体として上記延在方向に延在していてもよい。また、画素配列としては、ストライプ配列、デルタ配列、モザイク配列等を形成してもよい。

30

【0017】

ドレイン配線46とゲート配線40とで区画される各画素配置領域には、画素TF70がそれぞれ配置される。図1の例では、各画素TF70について、半導体層36(図2参照)は略U字型に延在しており(図面では略U字型が上下反転して示されている)、その略U字型の2本の腕部を横切ってゲート配線40がドレイン配線46の配列方向に直交して延在している。この構成では、画素TF70のソース電極48は、ドレイン配線46に接続されるドレイン電極とともにゲート配線40に対して同じ側に位置している。これにより、画素TF70では、ゲート配線40がソースとドレインとの間で半導体層36に2回交差する構成、換言すれば半導体層36のソースとドレインとの間にゲート電極が2個設けられた構成を有している。

40

【0018】

このように、画素TF70のドレインは直近のドレイン配線46に接続され、一方、ソースは、ソース電極48を介して、画素電極52に接続される。画素電極52は各画素ごとに設けられ、その画素の画素TF70のソースに接続される平板状の電極である。図1では、矩形形状の画素電極52が示されている。

【0019】

共通電極60は、上記のように、アレイ基板32の上に配置される。もっとも、場合によっては、共通電極60を各画素ごとに設けられるものとしてもよい。その構造の場合は、各画素の共通電極60を接続する共通電極配線が配置される。共通電極60は、透明電

50

極膜層に、開口部であるスリット61が設けられたものである。このスリット61は、画素電極52と共通電極60との間に電圧を印加したときに、電気力線を通し、基板面に対し主に平行な横電界を発生させる機能を有する。

【0020】

共通電極60の上には、配向膜が配置され、配向処理としてラビング処理が行われる。ラビング方向は、例えば、図1において、ゲート配線40に平行な方向に行うことができる。共通電極60のスリット61は、その長辺の延びる方向が、このラビング方向に対し僅かに傾いて形成される。例えば、角度で5°程度、ラビング方向に対し傾くように形成することができる。共通電極60の上に配向膜を形成し、ラビング処理を行うことで、アレイ基板32が出来上がる。

10

【0021】

次に、図2の断面図を用いて、FFS方式の液晶表示装置におけるアレイ基板32の構造を説明する。図2は、上記のように、図1のA-A線に沿った断面図で、1つの画素についての各要素が示されている。

【0022】

アレイ基板32は、透光性基板34と、半導体層36と、ゲート絶縁膜38と、ゲート配線40と、層間絶縁膜44と、ドレイン配線46と、ソース電極48と、平坦化膜50と、画素電極52と、FFS絶縁膜58と、共通電極60とを含んで構成される。

【0023】

透光性基板34は、例えばガラスによって構成される。半導体層36は例えばポリシリコンによって構成され、透光性基板34上に配置されている。ゲート絶縁膜38は、例えば酸化シリコン、窒化シリコン等で構成され、半導体層36を覆って透光性基板34上に配置されている。ゲート配線40は、例えばMo、Al等の金属で構成され、半導体層36に対向してゲート絶縁膜38上に配置され、ゲート絶縁膜38および半導体層36とともに画素TF70を構成している。なお、ゲート配線40は走査線とも呼ばれる。

20

【0024】

層間絶縁膜44は、例えば酸化シリコン、窒化シリコン等で構成され、ゲート配線40等を覆ってゲート絶縁膜38上に配置されている。層間絶縁膜44およびゲート絶縁膜38を貫いてコンタクトホールが設けられており、当該コンタクトホールは半導体層36のうち画素TF70のソースおよびドレインにあたる位置に設けられている。ドレイン配線46は、例えばMo、Al、Ti等の金属で構成され、層間絶縁膜44上に配置されているとともに一方の上記コンタクトホールを介して半導体層36に接続している。なお、ドレイン配線は信号線とも呼ばれる。ソース電極48は、例えばドレイン配線46と同じ材料で構成され、層間絶縁膜44上に配置されているとともに他方の上記コンタクトホールを介して半導体層36に接続している。

30

【0025】

ここでは、半導体層36において、ドレイン配線46が接続する部分を画素TF70のドレインとし、ソース電極48を介して画素電極52が接続する部分を画素TF70のソースとするが、ドレインとソースとを上記とは逆に呼ぶことも可能である。

【0026】

平坦化膜50は、例えばアクリル等の絶縁性透明樹脂等で構成され、ドレイン配線46およびソース電極48を覆って層間絶縁膜44上に配置されている。平坦化膜50を貫いてソース電極48上にコンタクトホールが設けられている。

40

【0027】

画素電極52は、例えばITO(Indium Thin Oxide)等の透明導電材料で構成され、平坦化膜50上に配置されているとともに上記コンタクトホールを介してソース電極48に接続されている。

【0028】

FFS絶縁膜58は、画素電極52と共通電極60との間に配置される絶縁膜層である。例えば窒素シリコンで構成され、画素電極52を覆って平坦化膜50上に配置されてい

50

る。

【0029】

共通電極60は、例えばITO等の透明導電材料で構成され、FFS絶縁膜58上に配置されており、図示されていないが共通電極用配線に接続されている。共通電極60は、FFS絶縁膜58を介して画素電極52に対向して設けられ、画素電極52に対向する部分に複数のスリット61を有している。スリット61は、ゲート配線40の延在する方向よりやや傾いた方向に長軸を有する細長く閉じた形状の開口である。この傾き角度は、上記のように、配向処理のラビング角度に関係して設定される。

【0030】

共通電極60の上には、図示されていないが、配向膜層が配置される。配向膜層は、液晶分子を初期配向させる機能を有する膜で、例えばポリイミド等の有機膜に、ラビング処理を施して用いられる。

10

【0031】

このように、同一基板である透光性基板34上に、絶縁層であるFFS絶縁膜58を介して上部電極層である共通電極60と下部電極層である画素電極52とを形成し、上部電極層である共通電極60にスリット61を形成して、下部電極層である画素電極52との間に電圧を印加し、基板面に対し主に平行な横電界を発生させて配向膜層を介して液晶分子を駆動することができる。

【0032】

上記では、FFS絶縁膜58を介し、下部電極層を画素電極52とし、上部電極層を共通電極60として、共通電極60にスリット61が設けられるが、下部電極層を共通電極60とし、上部電極層を画素電極52とすることもできる。

20

【0033】

図3、図4は、下部電極層を共通電極60とし、上部電極層を画素電極52とし、画素電極52にスリット53を設ける液晶表示装置30の構成を示す図である。これらの図は、図1、図2に対応し、実質的にアレイ基板32の構成を示す図となっている。図1、図2と同様の要素には同一の記号を付し、詳細な説明を省略する。

【0034】

上部電極層を画素電極52とする場合には、図4に示されるように、ソース電極48に接続される画素電極52が、FFS絶縁膜58の上部に配置される。そして、アレイ基板32の最表面側の電極である画素電極52に、スリット53が設けられる。スリット53は、図1、図2に関連して説明したように、ゲート配線40の延在する方向よりやや傾いた方向に長軸を有する細長く閉じた形状の開口である。また、下部電極層である共通電極60は、アレイ基板32の全面、あるいは複数の画素にまたがって配置される。

30

【0035】

また、上記において、上部電極層に設けられる電界を通すための開口部として、細長い開口溝であるスリットを説明したが、上部電極構造を、櫛歯状あるいは柵状の形状に形成することもできる。この場合には、電界は、櫛歯状あるいは柵状の間の開口を通ることになる。

【0036】

図5は、下部電極層を共通電極60とし、上部電極層を画素電極52とし、画素電極52を櫛歯状の形状とし、櫛歯の間の空間を電界が通る開口部55とする液晶表示装置30の構成を示す図である。これらの図は、図1、図2に対応し、実質的にアレイ基板32の構成を示す図となっている。図1、図2と同様の要素には同一の記号を付し、詳細な説明を省略する。この場合においては、上部電極層である画素電極52の形状が櫛歯状に形成される。また、下部電極層である共通電極60は、アレイ基板32の全面、あるいは複数の画素にまたがって配置される。

40

【0037】

このように、FFS方式においては、アレイ基板の最表面側の上部電極層に、スリットまたは櫛歯状の開口部が設けられる。したがって、上部電極層の構造は、導電体部分の電

50

極部と、導電体部分が除去された開口部とが、繰り返し配置されたものとなっている。図6は、模式的に、1つの画素80についての電極部82と開口部84の様子を示す図で、繰り返し部分では、開口部84の短軸幅をSとし、隣接する開口部84の間の距離である導電体部分の電極部82の幅をLとして示すことができる。以下では、Sを電極間隔、Lを電極幅と呼ぶことにする。ここで、開口部84は、上記で説明したスリット61, 53あるいは、櫛歯状形状の開口部55に対応する。

【0038】

以下に、FFS方式の上部電極層における電極構造の最適化について、図7から図13を用いて説明する。FFS構造の液晶表示素子の透過率、電圧-透過率の関係であるV-Tカーブのシミュレーションについては、市販のソフトウェア、例えば、LCD MASTER SHINTECH社のソフトウェア等を用いて、比較的簡単に行うことができる。そこで、液晶分子層の複屈折率 n と厚さ d との積 nd を0.35とし、電極間隔 S と電極幅 L とを変化させて、シミュレーションを行った。

10

【0039】

図7は、電極幅 $L = 4.0 \mu\text{m}$ として、電極間隔 S を変化させて、V-Tカーブを計算した図である。横軸は、画素電極と共通電極の間の電圧、縦軸は任意の基準からの透過率 T である。図7から、電極幅 L 、電極間隔 S の組合せを変えると、最大透過率が変化し、最大透過率を与える電圧である駆動電圧が変化することがわかる。また、V-Tカーブのパラメータである所定透過率のときの電圧も、 L と S の組合せを変えると変化する。例えば、透過率10%のときの電圧である V_{10} 、透過率50%のときの電圧である V_{50} 、透過率90%のときの電圧である V_{90} が、 L と S の組合せに応じて、それぞれ変化する。

20

【0040】

図8は、電極幅 L を変化させたときの最大の透過率 T の変化を、電極間隔 S をパラメータとして示す図、図9は、電極間隔 S を変化させたときの最大の透過率 T の変化を、電極幅 L をパラメータとして示す図である。これらの図から、電極幅 L が細くなるほど、電極間隔 S が狭くなるほど、最大の透過率 T が向上することが分かる。

【0041】

図10は、 $(L + S)$ を変化させたときの最大の透過率 T の変化を、電極幅 L をパラメータとして示す図である。図10の結果から、最大の透過率を向上させるのは、 $(L + S)$ を小さく設定することが有効であることが分かる。

30

【0042】

一方、図11は、電極間隔 S を変化させたときの最大透過率となる電圧、すなわち駆動電圧の変化を、電極幅 L をパラメータとして示す図である。図11の結果から、駆動電圧は、 S が短くなると上昇することが分かる。同様に、図12は、V-Tカーブのパラメータである V_{10} 、 V_{50} 、 V_{90} 及び V_{100} に相当する白電圧について、電極幅 L を $2 \mu\text{m}$ と $4 \mu\text{m}$ として、電極間隔 S を変化させたときの様子を示す図である。図12からは、 S を狭くすると、V-Tカーブの各パラメータが高電圧側にシフトすることが分かる。

【0043】

このようなV-Tカーブのシフトは、例えばプロセス上の変動で線幅 L または S がパネル面内で変動した場合に、輝度の変化となり、表示ムラとなるので、表示品位を落とすことになる。また、製造プロセスの余裕度を著しく低下させ、歩留まりを低下させることにもなる。したがって、表示品位の維持、プロセス余裕度の確保、歩留まりの維持等の観点から、V-Tカーブのシフトについて限界が必要であり、図12の結果から、特に中間調である V_{10} から V_{50} の特性についてV-Tカーブが変化しないことを考慮して、 $S = 4 \mu\text{m}$ 程度が、下限であることが分かる。

40

【0044】

一方、図11のシミュレーション結果からは、 L を小さくすると駆動電圧が高くなっている。そこで、そのことを確認するため、実際に電極間隔 S を $4 \mu\text{m}$ 以上として、電極幅 L を変化させたパネルを試作した。図13は、その試作パネルを評価し、 V_{50} の電極幅

50

L依存性をまとめた図である。図12から、駆動電圧の上昇は、電極間隔Sの4 μ mよりも短い寸法の領域で始まっていることが分かる。このことから、電極幅L = 2.5 μ m程度が下限であることが分かる。

【0045】

図10の結果から、(L + S)が大きくなると最大の透過率Tが低下するので、上記のことをまとめると、L/Sの最適値は、2.5 μ m / 4 μ mとなる。あるいは、幅を持たせれば、(L + S)が10 μ m以下として、Lが2.5 μ m以上、Sが4.0 μ m以上とすることがよい。このようにして、FFS方式の液晶表示装置において、表示品質のよい上部電極層の電極構造を設定することができる。

【図面の簡単な説明】

10

【0046】

【図1】本発明に係る実施の形態において、上部電極層を共通電極としてスリットを設けるFFS方式の液晶表示装置の表示領域の1表示画素分の平面構成を示す図である。

【図2】図1におけるA - A線に沿った断面図である。

【図3】本発明に係る実施の形態において、上部電極層を画素電極としてスリットを設けるFFS方式の液晶表示装置の表示領域の1表示画素分の平面構成を示す図である。

【図4】図3におけるA - A線に沿った断面図である。

【図5】本発明に係る実施の形態において、上部電極層を櫛歯状形状の画素電極とするFFS方式の液晶表示装置の表示領域の1表示画素分の平面構成を示す図である。

【図6】本発明に係る実施の形態において、模式的に、1つの画素についての電極部と開口部の様子を示す図である。

20

【図7】本発明に係る実施の形態において、電極間隔Sを変化させて、V - Tカーブを計算した図である。

【図8】本発明に係る実施の形態において、電極幅Lを変化させたときの最大の透過率Tの変化を、電極間隔Sをパラメータとして示す図である。

【図9】本発明に係る実施の形態において、電極間隔Sを変化させたときの最大の透過率Tの変化を、電極幅Lをパラメータとして示す図である。

【図10】本発明に係る実施の形態において、(L + S)を変化させたときの最大の透過率Tの変化を、電極幅Lをパラメータとして示す図である。

【図11】本発明に係る実施の形態において、電極間隔Sを変化させたときの駆動電圧の変化を、電極幅Lをパラメータとして示す図である。

30

【図12】本発明に係る実施の形態において、V - TカーブのパラメータであるV10、V50、V90及びV100に相当する白電圧について、電極間隔Sを変化させたときの様子を示す図である。

【図13】本発明に係る実施の形態において、実際に試作したパネルを評価し、V50の電極幅L依存性をまとめた図である。

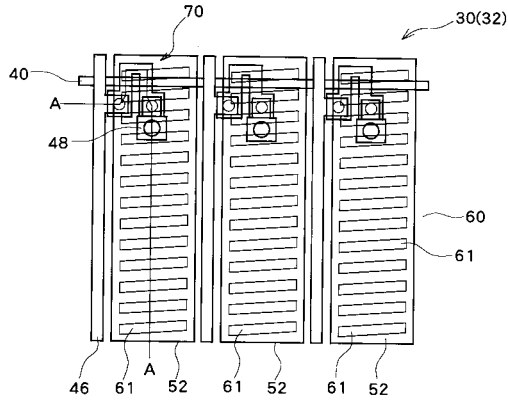
【符号の説明】

【0047】

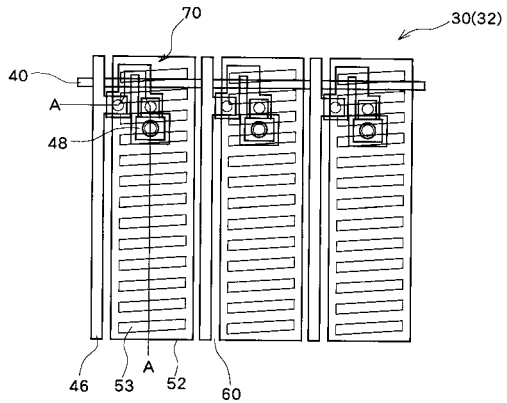
30 液晶表示装置、32 アレイ基板、34 透光性基板、36 半導体層、38 ゲート絶縁膜、40 ゲート配線、44 層間絶縁膜、46 ドレイン配線、48 ソース電極、50 平坦化膜、52 画素電極、53, 61 スリット、55 櫛歯状の開口部、58 FFS絶縁膜、60 共通電極、70 画素TFE、80 画素、82 電極部、84 開口部。

40

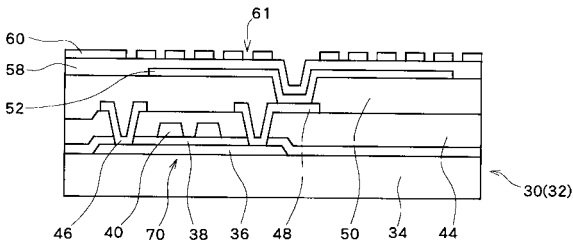
【図1】



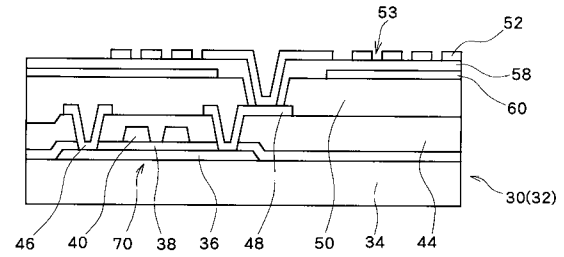
【図3】



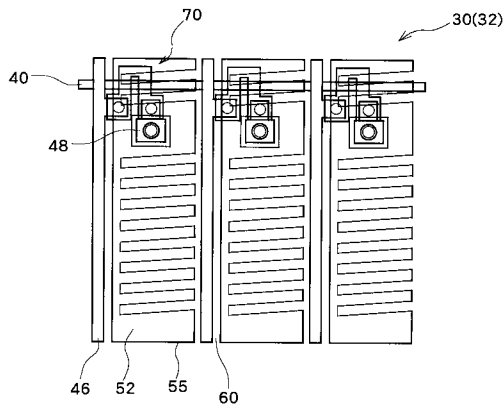
【図2】



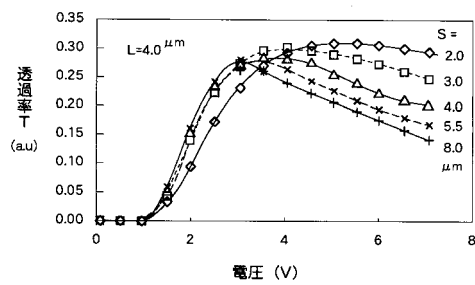
【図4】



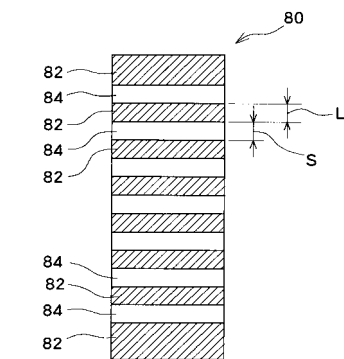
【図5】



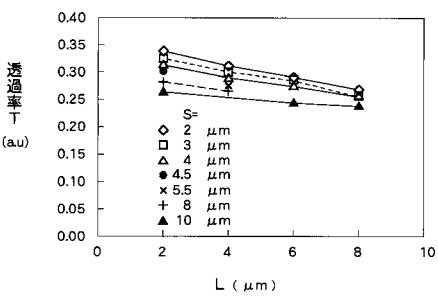
【図7】



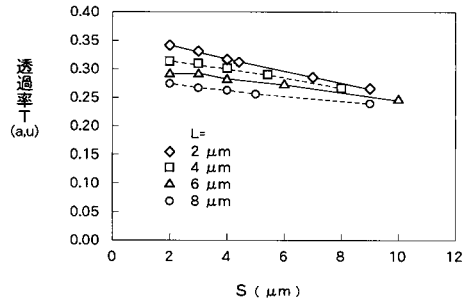
【図6】



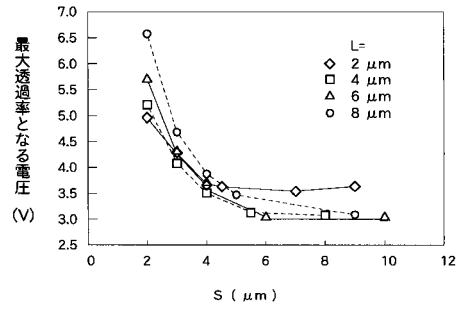
【図8】



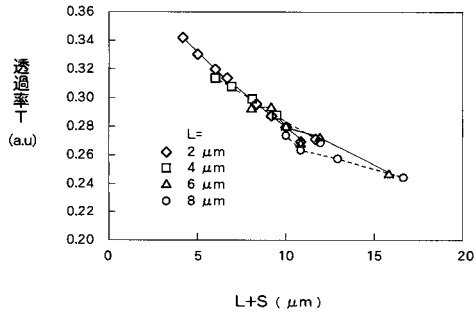
【図 9】



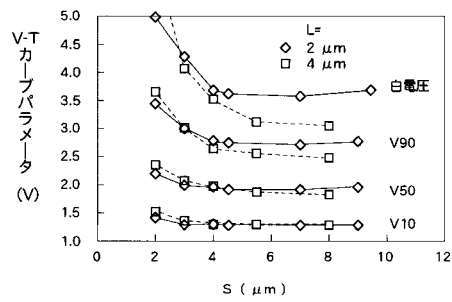
【図 11】



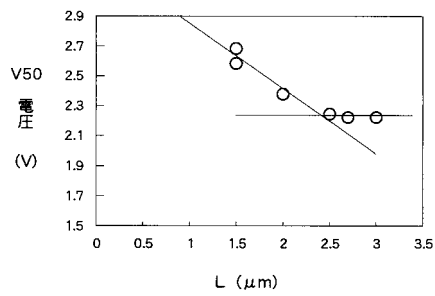
【図 10】



【図 12】



【図 13】



フロントページの続き

(72)発明者 小野木 智英
東京都港区浜松町二丁目4番1号 三洋エプソンイメージングデバイス株式会社内

審査官 金高 敏康

(56)参考文献 特開2002-296611(JP,A)
特開2002-182230(JP,A)
特開2003-131248(JP,A)

(58)調査した分野(Int.Cl., DB名)
G02F 1/1343
G02F 1/1368

专利名称(译)	液晶表示装置		
公开(公告)号	JP4245036B2	公开(公告)日	2009-03-25
申请号	JP2006296731	申请日	2006-10-31
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
当前申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	瀬川泰生 矢田竜也 小野木智英		
发明人	瀬川 泰生 矢田 竜也 小野木 智英		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/134363 G02F2001/134372 G02F2001/13685		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA13 2H092/GA14 2H092/GA15 2H092/GA20 2H092/GA22 2H092/GA23 2H092/GA29 2H092/HA04 2H092/JA46 2H092/NA01 2H092/NA07 2H092/QA06 2H192/AA24 2H192/BB12 2H192/BB13 2H192/BB52 2H192/BB73 2H192/BC31 2H192/CB02 2H192/CB13 2H192/CB45 2H192/CC04 2H192/EA22 2H192/EA43 2H192/JA32		
代理人(译)	须泽 修 宫坂和彦		
其他公开文献	JP2008116484A		
外部链接	Espacenet		

摘要(译)

要解决的问题：设置电极结构以改善FFS模式液晶显示装置的显示质量。
 ŽSOLUTION：可以理解，当改变电极宽度L和电极之间的距离S的组合时，改变最大透射率，并且从模拟的结果改变作为产生最大透射率的电压的驱动电压。VT曲线表示FFS结构液晶显示元件的透射率和电压-透射率的关系。当L和S的组合改变时，也给出作为V-T曲线的参数的给定预定透射率的电压也改变。模拟表明随着(L+S)变大，最大透射率变低，并且随着L和S变窄，V-T曲线移动到更高电压侧。制造面板的原型以确定模拟。最适合的L/S值为2.5μm/4μm。Ž

【图4】

