

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2009-192883
(P2009-192883A)

(43) 公開日 平成21年8月27日(2009.8.27)

(51) Int.Cl.

F I

テーマコード (参考)

GO2F 1/1343 (2006.01)

GO2F 1/1368 (2006.01)

GO2F 1/1343

GO2F 1/1368

2H092

審査請求 未請求 請求項の数 14 O L (全 14 頁)

(21) 出願番号	特願2008-34177 (P2008-34177)	(71) 出願人	502356528
(22) 出願日	平成20年2月15日 (2008.2.15)		株式会社 日立ディスプレイズ
			千葉県茂原市早野3300番地
		(74) 代理人	100075959
			弁理士 小林 保
		(72) 発明者	森本 政輝
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内
		(72) 発明者	小村 真一
			千葉県茂原市早野3300番地 株式会社
			日立ディスプレイズ内
		Fターム(参考)	2H092 GA14 GA24 GA32 GA36 JA26
			JA28 JA34 JA37 JA41 JA46
			JB05 JB14 JB22 JB31 JB56
			JB57 JB63 JB67 JB69 NA01
			NA07

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

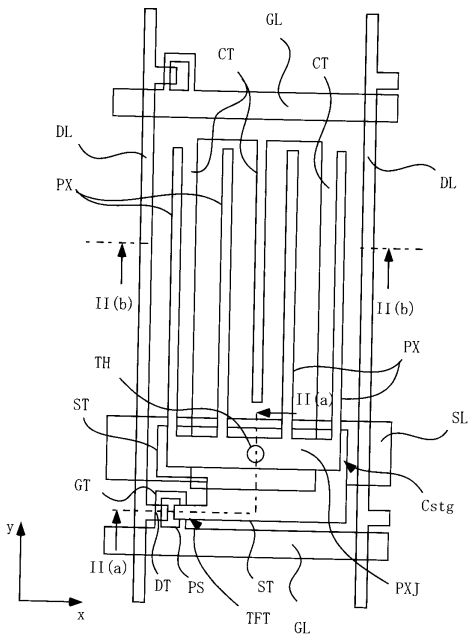
【課題】 光透過率の向上を図った液晶表示装置の提供。

【解決手段】

1つの画素領域を、一方の映像信号線から他方の映像信号線に至る間に、順次、第1画素領域、第2画素領域、第3画素領域に区分し、

第1画素領域および第3画素領域をいわゆるIPS-Pro構造とし、第2画素領域をいわゆる狭義のIPS構造とする。第2画素領域では、線状の電極の線幅を2.5μm以下とする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

第 1 基板と、第 2 基板と、前記第 1 基板と前記第 2 基板との間に挟持された液晶層とを有する液晶表示装置であって、

前記第 1 基板は、複数の走査信号線と、前記複数の走査信号線に交差する複数の映像信号線と、前記映像信号線よりも上層に形成された第 1 絶縁膜と、前記第 1 絶縁膜よりも上層に形成された対向電極と、前記対向電極よりも上層に形成された第 2 絶縁膜と、前記第 2 絶縁膜よりも上層に形成されスイッチング素子を介して前記映像信号線からの映像信号が供給される画素電極とを有し、

前記液晶層は、前記画素電極と前記対向電極との間の電位差によって発生する電界で駆動され、

前記映像信号線は、前記第 1 絶縁膜を介して前記対向電極に被われており、

互いに隣接する 2 つの映像信号線で挟まれた 1 つの画素領域を、一方の映像信号線から他方の映像信号線に向かって、順次、第 1 画素領域、第 2 画素領域、第 3 画素領域に区分したとき、

前記第 1 画素領域および前記第 3 画素領域では、前記画素電極は、線幅が $4.0 \mu\text{m}$ 以下の線状であるとともに、前記第 2 絶縁膜を介して前記対向電極に重畳し、平面的に観て、前記線状の前記画素電極の両側に前記対向電極がはみ出して存在する構造となっており、

前記第 2 画素領域では、前記画素電極は、線幅が $2.5 \mu\text{m}$ 以下の線状であるとともに、前記対向電極と重畳せず、平面的に観て、前記画素電極と前記対向電極とが互いに離間して交互に配置された構造となっていることを特徴とする液晶表示装置。

【請求項 2】

前記第 2 画素領域では、前記画素電極は、線幅が $2.0 \mu\text{m}$ 以下であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記画素電極は、1 つの前記第 2 画素領域内に、複数の線状画素電極を有し、

前記対向電極は、前記第 2 画素領域内に、線幅が $2.5 \mu\text{m}$ 以下で、前記複数の線状画素電極の数よりも 1 つ少ない数の線状対向電極を有することを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 4】

前記第 2 画素領域では、前記線状対向電極は、線幅が $2.0 \mu\text{m}$ 以下であることを特徴とする請求項 3 に記載の液晶表示装置。

【請求項 5】

前記画素電極は、1 つの前記第 2 画素領域内に、1 つのみの線状画素電極を有し、

前記第 1 画素領域の前記対向電極および前記第 3 画素領域の前記対向電極は、前記第 2 画素領域の前記対向電極を兼ねていることを特徴とする請求項 1 または 2 に記載の液晶表示装置。

【請求項 6】

前記映像信号線を間に挟んで互いに隣り合う 2 つの画素領域を、それぞれ一方の画素領域と他方の画素領域としたとき、前記一方の画素領域と前記他方の画素領域とで前記対向電極を共有していることを特徴とする請求項 1 から 5 の何れかに記載の液晶表示装置。

【請求項 7】

前記対向電極および前記画素電極は、前記映像信号線の走行方向に沿って延在する部分の一部に屈曲部を有することを特徴とする請求項 1 から 6 の何れかに記載の液晶表示装置。

【請求項 8】

第 1 基板と、第 2 基板と、前記第 1 基板と前記第 2 基板との間に挟持された液晶層とを有する液晶表示装置であって、

前記第 1 基板は、複数の走査信号線と、前記複数の走査信号線に交差する複数の映像信

10

20

30

40

50

号線と、前記映像信号線よりも上層に形成された第1絶縁膜と、前記第1絶縁膜よりも上層に形成された対向電極と、前記対向電極よりも上層に形成された第2絶縁膜と、前記第2絶縁膜よりも上層に形成されスイッチング素子を介して前記映像信号線からの映像信号が供給される画素電極とを有し、

前記液晶層は、前記画素電極と前記対向電極との間の電位差によって発生する電界で駆動され、

前記対向電極は、前記映像信号線の走行方向に沿って延在し、かつ、前記映像信号線よりも幅が広く、かつ、前記第1絶縁膜を介して前記映像信号線を被う第1対向電極を有し、

前記画素電極は、1つの画素領域内に、前記映像信号線の走行方向に沿って延在する2つの第1画素電極と、前記2つの前記第1画素電極の間に配置され、前記映像信号線の走行方向に沿って延在する1または複数の第2画素電極とを有し、

互いに隣り合う2つの前記第1対向電極を、それぞれ一方の第1対向電極と他方の第1対向電極とし、前記2つの前記第1画素電極をそれぞれ一方の第1画素電極と他方の第1画素電極としたとき、

前記一方の第1画素電極は、前記第2絶縁膜を介して前記一方の第1対向電極に重畳しており、

前記他方の第1画素電極は、前記第2絶縁膜を介して前記他方の第1対向電極に重畳しており、

前記第2画素電極は、前記一方の第1対向電極と前記他方の第1対向電極との間に、前記対向電極に重畳しないように配置されており、

平面的に観て、前記一方の第1対向電極の端部は、前記一方の第1画素電極と前記第2画素電極との間に位置しており、前記他方の第1対向電極の端部は、前記他方の第1画素電極と前記第2画素電極との間に位置しており、

前記第1画素電極は、線状で、線幅が $4.0\mu\text{m}$ 以下であり、前記第2画素電極は、線状で、線幅が $2.5\mu\text{m}$ 以下であることを特徴とする液晶表示装置。

【請求項9】

前記第2画素電極の前記線幅は、 $2.0\mu\text{m}$ 以下であることを特徴とする請求項8に記載の液晶表示装置。

【請求項10】

前記画素電極は、前記1つの画素領域内に、前記第2画素電極を複数有し、

前記対向電極は、前記一方の第1対向電極と前記他方の第1対向電極との間に、前記映像信号線の走行方向に沿って延在する1または複数の第2対向電極を有し、

前記第2画素電極と前記第2対向電極は、互いに重畳しないように交互に配置されており、

前記第2対向電極は、線状で、線幅が $2.5\mu\text{m}$ 以下であることを特徴とする請求項8または9に記載の液晶表示装置。

【請求項11】

前記第2対向電極の前記線幅は、 $2.0\mu\text{m}$ 以下であることを特徴とする請求項10に記載の液晶表示装置。

【請求項12】

前記画素電極は、前記1つの画素領域内に、前記第2画素電極を1つのみ有することを特徴とする請求項8または9に記載の液晶表示装置。

【請求項13】

前記映像信号線を間に挟んで互いに隣り合う2つの画素領域を、それぞれ一方の画素領域と他方の画素領域としたとき、前記一方の画素領域と前記他方の画素領域とで前記第1対向電極を共有していることを特徴とする請求項8から12の何れかに記載の液晶表示装置。

【請求項14】

前記対向電極および前記画素電極は、前記映像信号線の走行方向に沿って延在する部分

10

20

30

40

50

の一部に屈曲部を有することを特徴とする請求項 8 から 13 の何れかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に係り、液晶を挟持する一对の基板のうち一方の基板の画素領域に対向電極とともに複数の線状の画素電極を備える液晶表示装置に関する。

【背景技術】

【0002】

この種の液晶表示装置は、液晶に基板と平行な成分を有する電界を印加させる構成とすることができ、いわゆる広視野角特性に優れたものとして知られている（本明細書では広義の IPS 方式と呼ぶ）。

10

【0003】

そして、広義の IPS 方式の液晶表示装置は、大別して、通常型の IPS 方式（本明細書では狭義の IPS 方式と呼ぶ）と IPS - Pro 方式（広義の IPS 方式の一種であるが、狭義の IPS 方式とは構造が異なる）と称されるものが知られている。

【0004】

前者の狭義の IPS 方式は、例えば図 5（a）のように、対向電極 CT も画素電極 PX と同様に複数の線状の電極から構成され、これら複数の対向電極 CT と複数の画素電極 PX は、平面的に観て、それら長手方向に交差する方向に交互に配置されて構成されている。図 5（a）のように、複数の対向電極 CT と複数の画素電極 PX は同層で形成される場合もあれば、図示しないが、絶縁膜を介して異層に形成される場合もある。

20

【0005】

後者の IPS - Pro 方式は、例えば図 6（a）のように、対向電極 CT が面状の電極で形成され、この対向電極 CT の上方に絶縁膜を介し、該対向電極 CT と重畳して複数の線状の画素電極 PX が配置されて構成されている。尚、図 6（a）に示したのとは異なり、画素電極 PX を面状の電極とし、その上方に絶縁膜を介して複数の線状の対向電極 CT を重畳させてもよい。

【0006】

なお、前記対向電極 CT および前記画素電極 PX は、いずれもたとえば ITO（Indium Tin Oxide）等からなる透明導電膜によって構成することによって、画素の開口率を向上させることができる。

30

【0007】

なお、本願に関連する文献としては、他に下記特許文献 1 がある。該特許文献 1 に記載の液晶表示装置は、1 つの画素内において、狭義の IPS 方式、および IPS - Pro 方式の各構成を混在させた構成が記載されている。該液晶表示装置は、たとえば、1 つの画素内に透過領域と反射領域とを有し、透過領域を狭義の IPS 方式の構成とし、反射領域を IPS - Pro 方式の構成とするとともに、対向電極を光反射効率の良好な金属で構成したものとなっている。

【特許文献 1】WO2005/006068 A1

40

【発明の開示】

【発明が解決しようとする課題】

【0008】

しかし、狭義の IPS 方式の液晶表示装置は、画素領域において対向電極 CT および画素電極 PX がいずれも線状の電極で形成され、両者が互いに重畳しないように配置され、両者の間の電位差によって発生する電界によって液晶を駆動させる構造であるため、画素電極上および対向電極上の液晶の分子を十分に駆動（回転）させることができず、各電極上において十分な光透過率が得られていない領域が存在するという問題がある。

【0009】

そこで、本出願人が狭義の IPS 方式における光透過率の分布について解析したところ

50

、図5(b)に示すような分布となっていた。図5(b)は、図5(a)のV(b)-V(b)における断面図であり、縦軸のTは光透過率、TCは光透過率分布曲線である。図5(b)から分かる通り、狭義のIPS方式では、画素電極PXおよび対向電極CTの上の一部の領域において、光透過率が低い領域が存在していた。尚、図示しないが、狭義のIPS方式の構造のうち、画素電極PXと対向電極CTとが異層に形成されている場合でも、図5(b)とほぼ同様の結果となった。

【0010】

一方、IPS-Pro方式の液晶表示装置は、前記狭義のIPS方式の場合と比較した場合、画素電極と対向電極とが重畳するという構造の違いから、液晶への電界の印加のされ方(電界の分布)が異なるため、画素電極PXの上でもある程度液晶を駆動することができるため、比較的高い光透過率が得られる。

10

【0011】

本出願人がIPS-Pro方式における光透過率の分布について解析したところ、図6(b)に示すような分布となっていた。図6(b)は、図6(a)のVI(b)-VI(b)における断面図であり、縦軸のTは光透過率、TCは光透過率分布曲線である。図6(b)から分かる通り、IPS-Pro方式では、画素電極PXの上の領域でも、ある程度の光透過率が得られている。

【0012】

しかしながら、それでも局所的に光透過率の低い部分s(平面的に観て線状に存在するため、暗線とも呼ぶ)が存在しており、画素全体で考えた時の光透過率が低下する要因となる。しかもこの暗線は、IPS-Pro方式における電界の分布のしかたに起因して、隣接する画素電極同士の間にも発生していた。このため、画素領域内において前記暗線が生じる部分が多くなってしまいうという問題がある。

20

【0013】

また、前記狭義のIPS方式の液晶表示装置は、図5に示すように、画素電極PXに映像信号を供給するドレイン信号線(映像信号線)DLを被うように、絶縁膜を介して対向電極CTを配置させるようにしている場合がある。該対向電極CTによって、ドレイン信号線DLから画素電極PXへの漏れ電界をシールドさせる機能をもたせている。しかし、この場合、ドレイン信号線DLを被って形成する前記対向電極CTは他の対向電極CTよりも線幅を大きくして形成せざるを得ず、この部分における光透過率も充分でないものとなっていた。

30

【0014】

本発明の目的は、画素全体における光透過率の向上を図った液晶表示装置を提供することにある。

【課題を解決するための手段】

【0015】

図5(b)に示した光透過率分布曲線TCは、画素電極PXの線幅と対向電極CTの線幅は、何れも2.5μmよりも大きい、例えば4.0μmの場合を図示している。図6(b)に示した光透過率分布曲線TCも、画素電極PXの線幅は、2.5μmよりも大きい、例えば4.0μmの場合を図示している。

40

【0016】

しかしながら、本出願人は、さらに解析を進めた結果、狭義のIPS方式の構造において、線状の電極の線幅が2.5μm以下、望ましくは2.0μm以下になったとき、電極上で液晶が動かない領域が非常に小さくなり、電極上における光透過率が向上してIPS-Pro方式の場合よりも有利になることを見出した。さらに、その場合であっても、画素領域の端部(ドレイン信号線の近傍)では、狭義のIPS方式よりもIPS-Pro方式の方が光透過率が高いことを見出した。

【0017】

本発明の液晶表示装置では、画素領域において、いわゆる狭義のIPS方式による構造とIPS-Pro方式による構造とを適切な箇所に配置することにより、画素全体の光透

50

過率を向上させるようにしたものである。

【0018】

本発明の構成は、たとえば、以下のようなものとすることができる。

【0019】

(1) 第1基板と、第2基板と、前記第1基板と前記第2基板との間に挟持された液晶層とを有する液晶表示装置であって、

前記第1基板は、複数の走査信号線と、前記複数の走査信号線に交差する複数の映像信号線と、前記映像信号線よりも上層に形成された第1絶縁膜と、前記第1絶縁膜よりも上層に形成された対向電極と、前記対向電極よりも上層に形成された第2絶縁膜と、前記第2絶縁膜よりも上層に形成されスイッチング素子を介して前記映像信号線からの映像信号が供給される画素電極とを有し、

前記液晶層は、前記画素電極と前記対向電極との間の電位差によって発生する電界で駆動され、

前記映像信号線は、前記第1絶縁膜を介して前記対向電極に被われており、

互いに隣接する2つの映像信号線で挟まれた1つの画素領域を、一方の映像信号線から他方の映像信号線に向かって、順次、第1画素領域、第2画素領域、第3画素領域に区分したとき、

前記第1画素領域および前記第3画素領域では、前記画素電極は、線幅が $4.0\mu\text{m}$ 以下の線状であるとともに、前記第2絶縁膜を介して前記対向電極に重畳し、平面的に観て、前記線状の前記画素電極の両側に前記対向電極がはみ出して存在する構造となっており、

前記第2画素領域では、前記画素電極は、線幅が $2.5\mu\text{m}$ 以下の線状であるとともに、前記対向電極と重畳せず、平面的に観て、前記画素電極と前記対向電極とが互いに離間して交互に配置された構造となっている。

【0020】

(2) (1)において、前記第2画素領域では、前記画素電極は、線幅が $2.0\mu\text{m}$ 以下であるようにしてもよい。

【0021】

(3) (1)または(2)において、前記画素電極は、1つの前記第2画素領域内に、複数の線状画素電極を有し、

前記対向電極は、前記第2画素領域内に、線幅が $2.5\mu\text{m}$ 以下で、前記複数の線状画素電極の数よりも1つ少ない数の線状対向電極を有するようにしてもよい。

【0022】

(4) (3)において、前記第2画素領域では、前記線状対向電極は、線幅が $2.0\mu\text{m}$ 以下であるようにしてもよい。

【0023】

(5) (1)または(2)において、前記画素電極は、1つの前記第2画素領域内に、1つのみの線状画素電極を有し、

前記第1画素領域の前記対向電極および前記第3画素領域の前記対向電極は、前記第2画素領域の前記対向電極を兼ねているようにしてもよい。

【0024】

(6) (1)から(5)の何れかにおいて、前記映像信号線を間に挟んで互いに隣り合う2つの画素領域を、それぞれ一方の画素領域と他方の画素領域としたとき、前記一方の画素領域と前記他方の画素領域とで前記対向電極を共有しているようにしてもよい。

【0025】

(7) (1)から(6)の何れかにおいて、前記対向電極および前記画素電極は、前記映像信号線の走行方向に沿って延在する部分の一部に屈曲部を有するようにしてもよい。

【0026】

(8) 第1基板と、第2基板と、前記第1基板と前記第2基板との間に挟持された液晶層とを有する液晶表示装置であって、

10

20

30

40

50

前記第1基板は、複数の走査信号線と、前記複数の走査信号線に交差する複数の映像信号線と、前記映像信号線よりも上層に形成された第1絶縁膜と、前記第1絶縁膜よりも上層に形成された対向電極と、前記対向電極よりも上層に形成された第2絶縁膜と、前記第2絶縁膜よりも上層に形成されスイッチング素子を介して前記映像信号線からの映像信号が供給される画素電極とを有し、

前記液晶層は、前記画素電極と前記対向電極との間の電位差によって発生する電界で駆動され、

前記対向電極は、前記映像信号線の走行方向に沿って延在し、かつ、前記映像信号線よりも幅が広く、かつ、前記第1絶縁膜を介して前記映像信号線を被う第1対向電極を有し、

前記画素電極は、1つの画素領域内に、前記映像信号線の走行方向に沿って延在する2つの第1画素電極と、前記2つの前記第1画素電極の間に配置され、前記映像信号線の走行方向に沿って延在する1または複数の第2画素電極とを有し、

互いに隣り合う2つの前記第1対向電極を、それぞれ一方の第1対向電極と他方の第1対向電極とし、前記2つの前記第1画素電極をそれぞれ一方の第1画素電極と他方の第1画素電極としたとき、

前記一方の第1画素電極は、前記第2絶縁膜を介して前記一方の第1対向電極に重畳しており、

前記他方の第1画素電極は、前記第2絶縁膜を介して前記他方の第1対向電極に重畳しており、

前記第2画素電極は、前記一方の第1対向電極と前記他方の第1対向電極との間に、前記対向電極に重畳しないように配置されており、

平面的に観て、前記一方の第1対向電極の端部は、前記一方の第1画素電極と前記第2画素電極との間に位置しており、前記他方の第1対向電極の端部は、前記他方の第1画素電極と前記第2画素電極との間に位置しており、

前記第1画素電極は、線状で、線幅が $4.0\mu\text{m}$ 以下であり、前記第2画素電極は、線状で、線幅が $2.5\mu\text{m}$ 以下である。

【0027】

(9)(8)において、前記第2画素電極の前記線幅は、 $2.0\mu\text{m}$ 以下であるようにしてもよい。

【0028】

(10)(8)または(9)において、前記画素電極は、前記1つの画素領域内に、前記第2画素電極を複数有し、

前記対向電極は、前記一方の第1対向電極と前記他方の第1対向電極との間に、前記映像信号線の走行方向に沿って延在する1または複数の第2対向電極を有し、

前記第2画素電極と前記第2対向電極は、互いに重畳しないように交互に配置されており、

前記第2対向電極は、線状で、線幅が $2.5\mu\text{m}$ 以下であるようにしてもよい。

【0029】

(11)(10)において、前記第2対向電極の前記線幅は、 $2.0\mu\text{m}$ 以下であるようにしてもよい。

【0030】

(12)(8)または(9)において、前記画素電極は、前記1つの画素領域内に、前記第2画素電極を1つのみ有するようにしてもよい。

【0031】

(13)(8)から(12)の何れかにおいて、前記映像信号線を間に挟んで互いに隣り合う2つの画素領域を、それぞれ一方の画素領域と他方の画素領域としたとき、前記一方の画素領域と前記他方の画素領域とで前記第1対向電極を共有しているようにしてもよい。

【0032】

10

20

30

40

50

(1 4) (1 3) において、前記対向電極および前記画素電極は、前記映像信号線の走行方向に沿って延在する部分の一部に屈曲部を有するようにしてもよい。

【 0 0 3 3 】

なお、上記した構成はあくまで一例であり、本発明は、技術思想を逸脱しない範囲内で適宜変更が可能である。上記した構成以外の本発明の構成の例は、本願明細書全体の記載または図面から明らかにされる。

【発明の効果】

【 0 0 3 4 】

本発明による液晶表示装置によれば、画素の光透過率を向上させることができる。

【 0 0 3 5 】

本発明のその他の効果については、明細書全体の記載から明らかにされる。

【発明を実施するための最良の形態】

【 0 0 3 6 】

本発明の実施例を、図面を参照しながら説明する。なお、各図において、同一又は類似の構成要素には同じ符号を付し、説明を省略する。

【 0 0 3 7 】

実施例 1

図 1 は、本発明による液晶表示装置の画素領域の構成の一実施例を示す平面図である。また、図 1 の II (a) - II (a) 線における断面を図 2 (a) に、II (b) - II (b) 線における断面を図 2 (b) に示している。

【 0 0 3 8 】

本発明の液晶表示装置は、基板 (第 1 基板) S U B 1 と、基板 S U B 1 に対向して配置される図示しない対向基板 (第 2 基板) と、基板 S U B 1 と対向基板との間に挟持された液晶層とを有する。

【 0 0 3 9 】

図 1 において、基板 (第 1 基板) S U B 1 の液晶側の面 (表面) に、図中 x 方向に延在し、x 方向に交差する y 方向に並設される一対のゲート信号線 (走査信号線) G L が形成されている。これらゲート信号線 G L は後述の一対のドレイン信号線 (映像信号線) D L とともに矩形状の領域を囲むようになっており、この領域を画素領域として構成するようになっている。なお、このゲート信号線 G L は、たとえば、後述の薄膜トランジスタ (スイッチング素子) T F T の形成領域において突出部を有し、この突出部は前記薄膜トランジスタ T F T のゲート電極 G T として機能するようになっている。

【 0 0 4 0 】

また、たとえば図中下側のゲート信号線 G L に近接し当該ゲート信号線 G L と平行にストレージ信号線 S L が形成されている。このストレージ信号線 S L は、たとえば前記ゲート信号線 G L の形成の際に同時に形成され、該ゲート信号線 G L と同材料となっている。このストレージ信号線 S L は後述するソース電極 S T との間に容量 (容量素子 C s t g) を形成するようになっている。

【 0 0 4 1 】

基板 S U B 1 の表面には、前記ドレイン信号線 D L およびストレージ信号線 S L をも被って絶縁膜 G I (図 2 参照) が形成されている。この絶縁膜 G I は後述の薄膜トランジスタ T F T の形成領域においてゲート絶縁膜として機能するようになっている。また、この絶縁膜 G I は容量素子 C s t g の形成領域においてその誘電体膜としての機能をも有するようになっている。

【 0 0 4 2 】

そして、この絶縁膜 G I の表面に、前記ゲート電極 G T を跨ぐようにして重畳するたとえばアモルファスシリコンからなる半導体層 P S が形成されている。

【 0 0 4 3 】

この半導体層 P S は、薄膜トランジスタ T F T の半導体層であって、その上面にドレイン電極 D T およびソース電極 S T を形成することにより、逆スタガ構造の M I S (Metal

10

20

30

40

50

Insulator Semiconductor) 型トランジスタを構成することができる。

【0044】

ここで、前記ドレイン電極DTおよびソース電極STはドレイン信号線DLの形成の際に同時に形成されるようになっていて、すなわち、図中y方向に延在されx方向に並設されるドレイン信号線DLが形成され、その一部が前記半導体層PSの上面にまで延在されたドレイン電極DTが形成され、また、このドレイン電極DTと薄膜トランジスタTFのチャネル長分だけ離間されてソース電極STが形成されている。

【0045】

このソース電極STは、半導体層PS面から前記絶縁膜GIの上面に及んで延在され前記ストレージ信号線SLと比較的大きな面積で重畳する部分を有するようになっていて、前記ソース電極STとストレージ信号線SLとの重畳部は前記絶縁膜GIを誘電体膜とする容量素子Cstgを構成するようになっていて、

【0046】

基板SUB1の表面には、前記ドレイン信号線DL、ドレイン電極DT、ソース電極STをも被って、たとえばSiN等からなる無機絶縁膜INI(図2参照)さらには樹脂等からなる有機絶縁膜INO(図2参照)の積層体からなる絶縁膜IN(この明細書では第1絶縁膜と称する場合がある)が形成されている。前記絶縁膜INの上層として有機絶縁膜INOを形成するのはたとえば該絶縁膜INの表面の平坦化を図るためである。このため、前記有機絶縁膜INOは必ずしも形成する必要はない。また、有機絶縁膜INOのみで前記絶縁膜INを構成するようにしてもよい。

【0047】

この絶縁膜INの表面には対向電極CTが形成され、この対向電極CTはたとえばITO(Indium Tin Oxide)、ITZO(Indium Tin Zinc Oxide)、IZO(Indium Zinc Oxide)等の透明導電膜から構成されている。

【0048】

この対向電極CTは、それ自体のパターンを図3に示すように、当該画素領域に対し上下左右に隣接する他の画素領域と互いに接続されて形成されている。なお、図3においては、ゲート信号線GLおよびドレイン信号線DLを点線で示している。

【0049】

すなわち、各画素領域において、透明導電膜に所定パターンの孔HLを形成することにより、ドレイン信号線DLの走行方向に沿って延在される対向電極がたとえば3個、それぞれゲート信号線GLの走行方向に並設されて形成されている。

【0050】

3個の対向電極CTのうち、中央の対向電極CT(図中CTcで示す：この明細書では第2対向電極と称する場合がある)は、当該画素領域における前記孔HLに囲まれて形成されている。3個の対向電極CTのうち、図中左側の対向電極(図中CTl：この明細書では第1対向電極と称する場合がある)は、当該画素領域の孔HLと当該画素領域の左側の他の画素領域の孔HLとで挟まれた領域に形成されている。3個の対向電極CTのうち、図中右側の対向電極(図中CTr：この明細書では第1対向電極と称する場合がある)は、当該画素領域の孔HLと当該画素領域の右側の他の画素領域の孔HLとで挟まれた領域に形成されている

このことから、当該画素領域の図中左側の対向電極CTlは、当該画素の図中左側のドレイン信号線DLを被って、当該画素領域の左側の他の画素領域の図中右側の対向電極CTrと互いに接続されて構成されている。また、当該画素領域の図中右側の対向電極CTrは、当該画素の図中右側のドレイン信号線DLを被って、当該画素領域の右側の他の画素領域の図中左側の対向電極CTlと互いに接続されて構成されている。

【0051】

別の言い方をすれば、ドレイン信号線DLを間に挟んで互いに隣り合う2つの画素領域を、それぞれ一方の画素領域と他方の画素領域としたとき、一方の画素領域と他方の画素領域とで対向電極CTを共有している。

【 0 0 5 2 】

なお、前記対向電極 C T c は、後述で明らかとなるように、該対向電極 C T c を間に挟んで配置される 2 つの線状の画素電極 P X (後述する第 2 画素電極) との間の電位差によって電界を発生するようになっており、対向電極 C T c の線幅は $2.5 \mu\text{m}$ 以下 (望ましくは $2.0 \mu\text{m}$ 以下) に形成されている。

【 0 0 5 3 】

また、前記対向電極 C T l は、後述で明らかとなるように、該対向電極 C T l をも被って形成される絶縁膜 (層間絶縁膜 L I N) 上に、該対向電極 C T l と重畳して形成される線状の画素電極 P X (後述する第 1 画素電極) との間の電位差によって電界を発生するようになっており、該対向電極 C T l の幅は、該画素電極 P X の本数に応じて設定されるようになっており、該対向電極 C T l は、対向電極 C T l に重畳しない位置に対向電極 C T l に近接して設けられた画素電極 P X (後述する第 2 画素電極) との間でも、両者の間の電位差によって電界を発生するようになっており、

10

【 0 0 5 4 】

前記対向電極 C T r も、同様に、前記絶縁膜 (層間絶縁膜 L I N) 上に、該対向電極 C T r と重畳して形成される線状の画素電極 P X (後述する第 1 画素電極) との間の電位差によって電界を発生するようになっており、該対向電極 C T r の幅は、該画素電極 P X の本数に応じて設定されるようになっており、また、対向電極 C T r は、対向電極 C T r に重畳しない位置に対向電極 C T r に近接して設けられた画素電極 P X (後述する第 2 画素電極) との間でも、両者の間の電位差によって電界を発生するようになっており、

20

【 0 0 5 5 】

再び、図 1 に戻り、上述のように形成された対向電極 C T の上面にはたとえば樹脂からなる層間絶縁膜 L I N (図 2 参照 : この明細書において第 2 絶縁膜と称する場合がある) が形成されている。この層間絶縁膜 L I N は、前記対向電極 C T と後述の画素電極 P X との層間絶縁を図る絶縁膜となっている。

【 0 0 5 6 】

前記層間絶縁膜 L I N の上面には画素電極 P X が形成されている。この画素電極 P X は、たとえば I T O (Indium Tin Oxide)、I T Z O (Indium Tin Zinc Oxide)、I Z O (Indium Zinc Oxide) 等の透明導電膜から構成されている。

【 0 0 5 7 】

そして、該画素電極 P X はドレイン信号線 D L の走行方向に沿って延在されゲート信号線 G L の走行方向に等間隔で並設される複数の線状電極によって形成されている。

30

【 0 0 5 8 】

1 つの画素領域内では、画素電極 P X の線状電極はたとえば 4 本で構成され、それぞれ、前記薄膜トランジスタ T F T 側の端部において共通に接続された接続部 P X J を有するようにして形成されている。該接続部 P X J は、その一部 (たとえば中央部) において、前記層間絶縁膜 L I N、有機絶縁膜 I N o、無機絶縁膜 I N i に形成されたスルーホール T H を通して、前記薄膜トランジスタ T F T のソース電極 S T に電氣的に接続されている。

【 0 0 5 9 】

そして、4 本の各画素電極 P X において、一番右側と一番左側、すなわち、ドレイン信号線 D L に隣接する 2 つの線状の画素電極 P X (この明細書では第 1 画素電極と称する場合がある) は、それぞれ、対向電極 C T (第 1 対向電極 C T l、C T r) に重畳されて形成され、残りの 2 本の画素電極 P X (この明細書では第 2 画素電極と称する場合がある) は、対向電極 C T と重畳しないように、画素領域の中央に配置される対向電極 C T (第 2 対向電極) の両脇に配置されている。画素電極 P X のうち、第 2 画素電極は、その線幅が $2.5 \mu\text{m}$ 以下 (望ましくは $2.0 \mu\text{m}$ 以下) に形成されている。画素電極 P X のうち、第 1 画素電極は、その線幅が $4.0 \mu\text{m}$ 以下 (望ましくは $2.5 \mu\text{m}$ 以下) に形成されている。

40

【 0 0 6 0 】

50

このように構成された液晶表示装置において、その画素領域は、図2(b)に示すように、たとえば図中左側のドレイン信号線DLから図中右側のドレイン信号線DLに至る間に、順次、第1画素領域FR、第2画素領域SR、第3画素領域TRに区分され、第1画素領域FRと第3領域TRにおいて、いわゆるIPS-Pro方式の構造(以下、IPS-Pro構造と称する)として形成され、第2画素領域SRにおいて、いわゆる狭義のIPS方式の構造(以下、狭義のIPS構造と称する)として形成されている。

【0061】

より具体的には、第1画素領域FRおよび第3画素領域TRでは、画素電極PX(第1画素電極)は、線幅が $4.0\mu\text{m}$ 以下の線状であるとともに、第2絶縁膜を介して対向電極CT(第1対向電極CT1、CTr)に重畳し、平面的に観て、線状の画素電極PX(第1画素電極)の両側に対向電極CTがはみ出して存在する構造となっている。また、第2画素領域SRでは、画素電極PX(第2画素電極)は、線幅が $2.5\mu\text{m}$ 以下の線状であるとともに、対向電極CTと重畳せず、平面的に観て、画素電極PXと対向電極CTとが互いに離間して交互に配置された構造となっている。

10

【0062】

尚、第1画素領域FRと第2画素領域SRとの間の境界近傍、および、第2画素領域SRと第3画素領域TRとの間の境界近傍では、第1対向電極CT1、CTrが第2画素領域SRにおける対向電極CTの役割を兼ねている。

【0063】

また、第2画素領域SRにおける第2対向電極CTcの数は、第2画素電極PXの数よりも1つ少ない数となっている。本実施例においては、第2画素電極PXの数を2つの場合を図示して説明しているが、第2画素電極PXの数が1つの場合は、第2対向電極CTcは設けなくても良い。

20

【0064】

なお、上述した画素の構成において、図中下側のゲート信号線GLに走査信号が供給されることによって、薄膜トランジスタTFTが駆動(オン)し、図中左側のドレイン信号線DLからの映像信号は前記薄膜トランジスタTFTを通して画素電極PXに供給されるようになっている。この画素電極PXは、前記映像信号に対して基準となる信号が供給されている対向電極CTとの間の電位差に応じた電界を生じさせるようになっている。

【0065】

30

図4は、上記のように構成された液晶表示装置の画素領域における光透過率分布曲線を示し、図2(b)に示した断面図に対応させて描いている。図4において、光透過率分布曲線TCの値の目安となる縦軸として光透過率Tをとっており、この光透過率Tは、画素電極PXの表面の高さに相当する箇所をゼロとしている。

【0066】

光透過率分布曲線TCは、図5(b)、図6(b)で説明したように、画素領域全体においていわゆる狭義のIPS構造あるいはIPS-Pro構造のみを採用した場合のそれぞれの光透過率分布曲線TCと比較して明らかのように、全体的に光透過率分布曲線の値が向上していることが判る。

【0067】

40

これは、狭義のIPS構造を採用する第2画素領域SRにおいて、線状電極として構成される第2対向電極CTおよび第2画素電極PXのそれぞれの線幅を $2.5\mu\text{m}$ 以下(望ましくは $2.0\mu\text{m}$ 以下)とし、これら各電極上の液晶の分子を駆動(回転)させ易くしたことによる。狭義のIPS構造における電極の線幅は、 $2.5\mu\text{m}$ 以下とすることでIPS-Pro構造の場合よりも光透過率が高くなる。この線幅は、製造上の加工精度や信頼性が許す限り、細ければ細いほど望ましい。

【0068】

しかも、暗線として認識される光透過率分布曲線TCの極小部(図中sで示す)は、画素領域の中央部(第2画素領域SR)において、IPS-Pro構造を採用した場合よりも少なくなっている。その理由は、該第2画素領域SRにおいて、光透過率分布曲線の極

50

小部 s は、互いに離間された画素電極 P X および対向電極 C T のそれぞれの上方にのみ生じ、画素電極 P X と対向電極 C T との間の部分には生じないからである。これに対して、第 1 画素領域 F R および第 3 画素領域 T R では、第 2 画素領域 S R と比較して暗線の量が多くなっているが、該第 1 画素領域 F R および第 3 画素領域 T R は画素領域の一部であり、画素領域の全てを I P S - P r o 構造で構成するよりも、全体として暗線の量を少なくすることができる。

【 0 0 6 9 】

さらに、第 1 画素領域 F R および第 3 画素領域においては、その対向電極 C T がドレイン信号線 D L を十分に被って形成されている。このため、該対向電極 C T はドレイン信号線 D L から画素電極 P X へのノイズや漏れ電界を信頼性よく遮蔽できるようになる。しかも、I P S - P r o 構造を採用しているため、平面的に観て、ドレイン信号線 D L と該ドレイン信号線 D L と隣接する画素電極 P X (第 1 画素電極) との間の領域 (図 4 において符号 D R で示す) においても、狭義の I P S 構造を採用した場合に比べてドレイン信号線 D L により近い領域まで表示領域として機能させることができ、光透過率を向上させることができる (図 4 (b) 、図 5 (b) 、図 6 (b) 参照) 。第 1 画素電極の線幅は第 2 画素電極に比べて多少太くても構わないが、あまり大きいと光透過率が悪くなるので、 $4.0 \mu\text{m}$ 以下、望ましくは $2.5 \mu\text{m}$ 以下であればよい。もちろん、この線幅は、製造上の加工精度や信頼性が許す限り、細ければ細いほど望ましい。

10

【 0 0 7 0 】

尚、本明細書において、画素電極 P X および対向電極 C T は、ドレイン信号線 D L の走行方向に沿って延在させたパターンであるが、本発明の趣旨から、厳密に平行である必要はなく、例えば ± 5 度以内の範囲で傾いていてもドレイン信号線 D L の走行方向に沿って延在すると解釈する。

20

【 0 0 7 1 】

実施例 2

上述した実施例 1 では、1 つの画素領域内において、画素電極 P X が、線状の電極を 4 個 (2 つの第 1 画素電極 P X と 2 つの第 2 画素電極 P X) 備えたものを代表例として図示している。しかし、この数に限定されることはない。例えば、第 2 画素領域 S R における第 2 対向電極 C T c の数は、第 2 画素電極 P X の数よりも 1 つ少ない数があればよいので、第 2 画素電極 P X の数は 3 本以上でも構わない。また、第 2 画素電極 P X の数が 1 つの場合は、第 2 対向電極 C T c は設けなくても良い。第 1 画素領域 F R および第 3 画素領域 T R における第 1 画素電極 P X は、それぞれ 2 個以上とするようにしてもよい。すなわち、面状の対向電極 C T に重畳されて形成される画素電極 P X の本数を画素領域の片側で 2 個以上とするようにしてもよい。

30

【 0 0 7 2 】

実施例 3

上述した実施例において、画素電極 P X および対向電極 C T は、ドレイン信号線 D L の走行方向に沿って直線状に延在させたパターンをなすものである。しかし、これに限定されることはなく、たとえば、画素電極 P X および対向電極 C T において、その延在方向の一部に屈曲部が設けられていてもよい。観る方向によって表示面に色つきが生じるのを回避するため、いわゆるマルチドメイン方式を採用し、画素領域をたとえば上下 2 つの領域に分割し、それらの各領域において、画素電極 P X と対向電極 C T の延在方向を異ならしめる場合においても、本発明を適用できるからである。その場合、ドレイン信号線 D L も屈曲しながら延在させればよい。

40

【 0 0 7 3 】

以上、実施例を用いて本発明を説明してきたが、これまでの各実施例で説明した構成はあくまで一例であり、本発明は、技術思想を逸脱しない範囲内で適宜変更が可能である。また、それぞれの実施例で説明した構成は、互いに矛盾しない限り、組み合わせて用いてもよい。

【 図面の簡単な説明 】

50

【 0 0 7 4 】

【 図 1 】 本発明による液晶表示装置の画素領域の構成の一実施例を示す平面図である。

【 図 2 】 図 1 の II (a) - II (a) 線における断面図、および図 1 の II (b) - II (b) 線における断面図である。

【 図 3 】 図 1 に示す画素に形成される対向電極のパターンを示す平面図である。

【 図 4 】 図 1 に示す画素領域の光透過率分布曲線を示す図である。

【 図 5 】 いわゆる狭義の IPS 構造と、その光透過率分布曲線を示す図である。

【 図 6 】 いわゆる IPS - P r o 構造と、その光透過率分布曲線を示す図である。

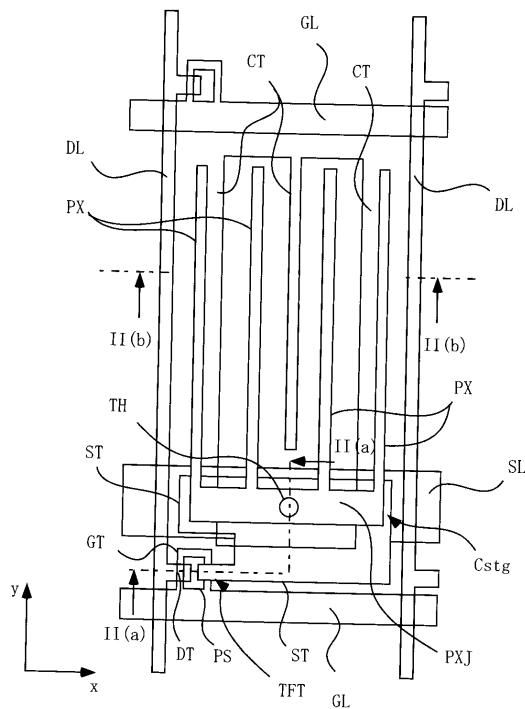
【 符号の説明 】

【 0 0 7 5 】

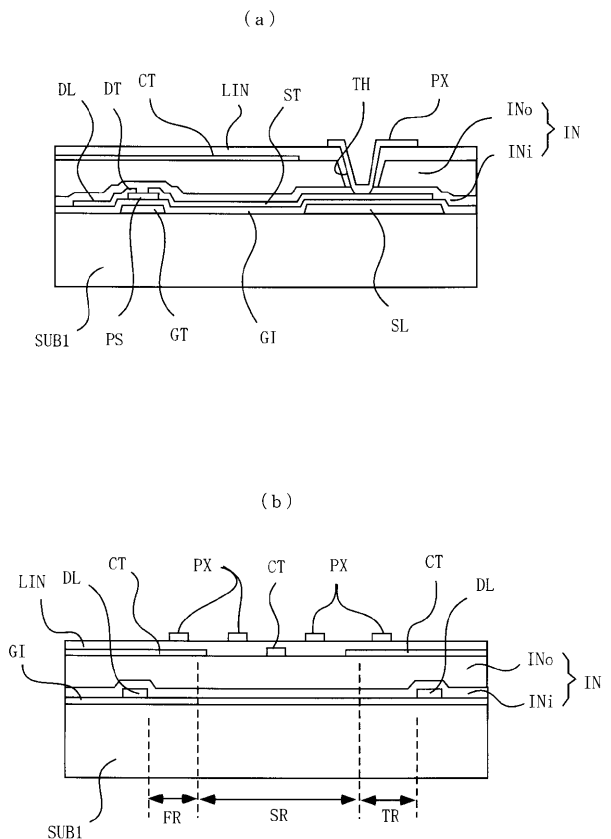
S U B 1 ... 基板、G L ... ゲート信号線、G T ... ゲート電極、S L ... ストレージ線、G I ... 絶縁膜、P S ... 半導体層、D L ... ドレイン信号線、D T ... ドレイン電極、S T ... ソース電極、I N ... 絶縁膜、C T ... 対向電極、L I N ... 層間絶縁膜、P X ... 画素電極、T H ... スルーホール、F R ... 第 1 画素領域、S R ... 第 2 画素領域、T R ... 第 3 画素領域、T ... 光透過率、T C ... 光透過率分布曲線、s ... 局所的に光透過率の低い部分。

10

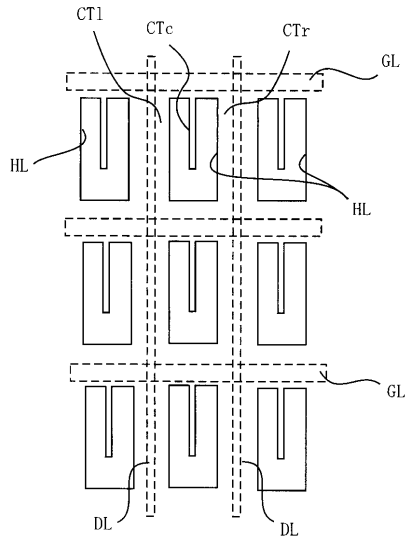
【 図 1 】



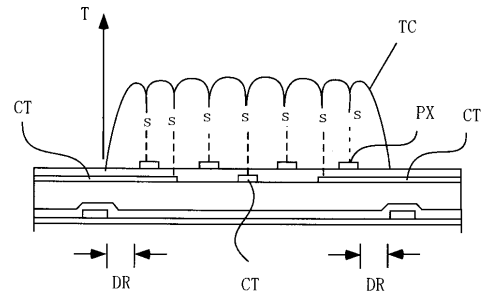
【 図 2 】



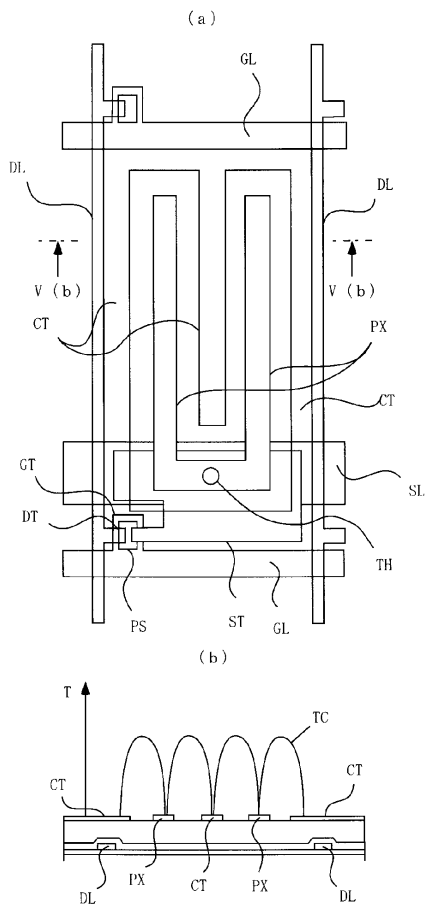
【図 3】



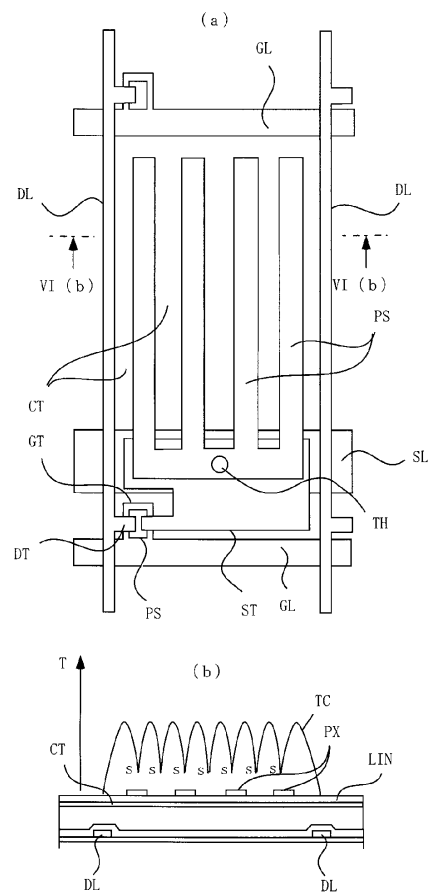
【図 4】



【図 5】



【図 6】



专利名称(译)	液晶表示装置		
公开(公告)号	JP2009192883A	公开(公告)日	2009-08-27
申请号	JP2008034177	申请日	2008-02-15
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	日立显示器有限公司		
[标]发明人	森本政輝 小村真一		
发明人	森本 政輝 小村 真一		
IPC分类号	G02F1/1343 G02F1/1368		
CPC分类号	G02F1/134363		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/GA24 2H092/GA32 2H092/GA36 2H092/JA26 2H092/JA28 2H092/JA34 2H092/JA37 2H092/JA41 2H092/JA46 2H092/JB05 2H092/JB14 2H092/JB22 2H092/JB31 2H092/JB56 2H092/JB57 2H092/JB63 2H092/JB67 2H092/JB69 2H092/NA01 2H092/NA07 2H192/AA24 2H192/BB02 2H192/BB03 2H192/BB12 2H192/BB13 2H192/BB73 2H192/BC31 2H192/CB05 2H192/DA12 2H192/DA43		
代理人(译)	小林 保		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有改善的透光率的液晶显示装置。— 在从一条视频信号线延伸到另一条视频信号线的时候，一个像素区域被顺序地划分为第一像素区域，第二像素区域和第三像素区域，第一像素区域和第三像素区域具有所谓的IPS-Pro结构，第二像素区域具有所谓的窄感IPS结构。在第二像素区域中，线性电极的线宽设定为 $2.5\mu\text{m}$ 或更小。点域1

