

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号
特開2008-242033
(P2008-242033A)

(43) 公開日 平成20年10月9日(2008.10.9)

(51) Int.Cl.
G02F 1/133 (2006.01)

F I
G O 2 F 1/133 5 6 0

テーマコード (参考)
2 H 0 9 3

審査請求 未請求 請求項の数 7 O L (全 12 頁)

(21) 出願番号	特願2007-81780 (P2007-81780)	(71) 出願人	000001960
(22) 出願日	平成19年3月27日 (2007. 3. 27)		シチズンホールディングス株式会社
			東京都西東京市田無町六丁目1番12号
		(72) 発明者	勝呂 彰
			東京都西東京市田無町六丁目1番12号
			シチズン時計株式会社内
		F ターム (参考)	2H093 NA12 NA31 NC05 NC07 NC10 NC12 NC28 ND12 ND35 ND38 ND39 NF17

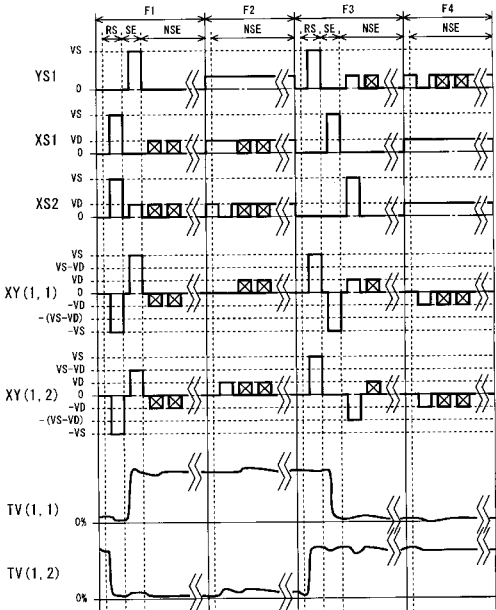
(54) 【発明の名称】 メモリ性液晶表示装置

(57) 【要約】

【課題】ネガポジ表示を周期的に行なった場合でも、低耐圧の液晶ドライバICを用いてメモリ性液晶パネルにデータ表示を良好に行なう。

【解決手段】メモリ性液晶パネルは、ネガ表示と、ネガ表示と白黒表示が反転するポジ表示とを表示し、駆動回路は、ネガ表示が行われている時には、走査電極に走査電圧波形YS1を印加し、信号電極に信号電圧波形XS1, 2を印加し、ポジ表示が行われている時には、ネガ表示が行われている時の走査電圧波形を信号電極へ印加し、かつ信号電圧波形を走査電極へ印加することを特徴とする。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

対向面に各々走査電極と信号電極を有する一対の基板間に、少なくとも二つの安定状態を持つメモリ性液晶を挟持し、前記走査電極と前記信号電極とが前記メモリ性液晶を挟んで対向する部分で画素を形成するメモリ性液晶パネルと、該メモリ性液晶パネルを駆動して表示データを前記画素に表示させる駆動回路とを備えたメモリ性液晶表示装置であって、

前記メモリ性液晶パネルは、ネガ表示と、該ネガ表示と白黒表示が反転するポジ表示とを表示し、

前記駆動回路は、前記ネガ表示が行われている時には、前記走査電極に走査電圧波形を印加し、前記信号電極に信号電圧波形を印加し、前記ポジ表示が行われている時には、前記ネガ表示が行われている時の前記走査電圧波形を前記信号電極へ印加し、かつ前記信号電圧波形を前記走査電極へ印加することを特徴とするメモリ性液晶表示装置。

10

【請求項 2】

前記走査電圧波形は、電圧値がゼロと正または負の単一極性の電圧値で構成され、前記信号電圧波形は、電圧値がゼロと前記走査電圧波形と同極性の単一極性の電圧値で構成されることを特徴とする請求項 1 に記載のメモリ性液晶表示装置。

【請求項 3】

前記ネガ表示の期間と前記ポジ表示の期間は時間幅が等しいことを特徴とする請求項 1 に記載のメモリ性液晶表示装置。

20

【請求項 4】

前記ネガ表示の期間は少なくとも第一の期間と第二の期間との二つの期間で構成され、前記第一の期間と前記第二の期間とは時間幅が等しく、かつ基準となる電位が各々で異なることを特徴とする請求項 1 に記載のメモリ性液晶表示装置。

【請求項 5】

前記第一の期間の前記信号電圧波形と前記第二の期間の前記信号電圧波形とは、極性が反転していることを特徴とする請求項 4 に記載のメモリ性液晶表示装置。

【請求項 6】

前記ポジ表示期間は少なくとも第三の期間と第四の期間との二つの期間で構成され、前記第三の期間と前記第四の期間とは時間幅が等しく、かつ基準となる電位が各々で異なることを特徴とする請求項 1 に記載のメモリ性液晶表示装置。

30

【請求項 7】

前記第三の期間の前記信号電圧波形と前記第四の信号電圧波形とは、極性が反転していることを特徴とする請求項 6 に記載のメモリ性液晶表示装置。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、メモリ性液晶パネルに関するものであり、特に液晶の二つの安定状態によるメモリ性効果を利用することで低電圧動作を可能とし、液晶パネルの消費電力を低減するような表示装置に関する。

40

【背景技術】**【0002】**

最近注目されている電子書籍や電子新聞などにおいて、表示画面を頻繁に切り替えないような携帯情報端末の表示装置として、メモリ性を有する液晶が注目されている。メモリ性を有するということは、すなわち電圧が無印加時においても表示状態を維持することができる。この特徴を用いることで液晶表示装置の消費電力を低減することが可能になる。メモリ性を有する液晶や液晶パネルとして、強誘電性液晶、コレステリック液晶等が知られている。

【0003】

ここで、液晶パネルを駆動する方法について、メモリ液晶として強誘電性液晶を用いて

50

説明する。図 2 は、一般的な液晶パネルの構成を示す断面図である。図 2 に示すように、液晶パネル 40 は、約 2 μm の厚さの液晶層 41 を挟持した一対のガラス基板 44 a、44 b と、これら 2 枚のガラス基板 44 a、44 b を接着するシール剤 45 とで構成されている。ガラス基板 44 a、44 b のそれぞれの対向面には、複数の画素をドットマトリクス状に配置するように透明電極 (ITO) 43 a、43 b が形成されており、その上に配向膜 42 a、42 b が配置され、配向処理が成されている。

【0004】

さらに、一方のガラス基板 (以下、第 1 のガラス基板とする) 44 a の外側には、第 1 の偏光板 46 a が設置されている。他方のガラス基板 (以下、第 2 のガラス基板とする) 44 b の外側には、第 1 の偏光板 46 a と偏光軸が 90° 異なるようにして第 2 の偏光板 46 b が設置されている。この第 1 の偏光板 46 a の外側には、図示しない反射板を配置してもよい。また、第 1 の偏光板 46 a と反射板の代わりに、偏光機能を備えた反射型偏光板を設置してもよい。また、反射板を半透過反射板として第 1 の偏光板 46 a の内側に配置してもよい。

10

【0005】

次に、強誘電性液晶の電気光学効果について説明する。図 3 は強誘電性液晶の透過率と電圧の特性図である。強誘電性液晶は 2 つの安定状態を持ち、その 2 つの安定状態はある閾値を超えた電圧を印加することによって状態が切り替わり、印加電圧の極性によって第一の強誘電状態 (ON 状態) あるいは第二の強誘電状態 (OFF 状態) を選択することができる。すなわち初期 (電圧無印加) 時には、第一あるいは第二の強誘電状態で安定して存在するが、電圧が V_1 を超えて V_2 まで印加されると、第一の強誘電状態になる。その状態から印加電圧を徐々に下げても第一の強誘電状態を維持する。さらに電圧を V_3 から V_4 を超えて印加することで液晶分子は第二の強誘電状態に切り替わる。その状態から印加電圧を徐々に上げてても第二の強誘電状態を維持する。この特性図で明らかのように強誘電性液晶を用いた液晶ディスプレイは、電圧が無印加時すなわち消費電力がゼロの時ににおいても、その透過率、つまり表示状態を維持 (メモリ性) できる。

20

【0006】

図 4 は強誘電性液晶をマトリクス型の画素 (例えば 3×3) に形成したときの液晶パネルの平面図である。図 4 に示すようなマトリクス型の液晶パネルは、通常、時分割駆動方法によって表示を行っている。すなわち、走査電極群 $Y_1 \sim Y_3$ を 1 ライン毎に、例えば Y_1 、 Y_2 、 $\dots$ へと、走査電極駆動回路 (図示せず) から走査電圧波形として電圧が順次印加され、それに同期した信号電圧波形が、同様に信号電極駆動回路 (図示せず) から信号電極群 $X_1 \sim X_3$ へと並列に印加される。なお、信号電圧は画素に表示される内容に応じた信号電圧波形が出力する。

30

【0007】

このとき、ON 状態のときに白表示、OFF 状態のときに黒表示になるように、図 2 で図示した液晶パネルの外側に配置した一対の偏光板 46 a、46 b をそれぞれの吸収軸がクロスニコルになるように配置する。

【0008】

次に、図 2 に示した強誘電性液晶パネルの 1 行 1 列の画素 $P_{ix}(1, 1)$ を先ず白表示 (a)、次に黒表示 (b) とする駆動方法について図 7 を用いて説明する。図 7 は、一般的な強誘電性液晶パネルを駆動するための走査電圧波形 TP_1 と信号電圧波形 SG_1 、および画素 $P_{ix}(1, 1)$ に印加する合成電圧波形 $TS(1, 1)$ と強誘電性液晶パネルの透過率曲線 $TV(1, 1)$ を示したものである。横軸は時間であり、縦軸は各電圧波形に関しては電圧、透過率曲線に関しては透過率を示したものである。

40

【0009】

第一のフィールド期間 F_1 において、リセット期間 RS は、全ての走査電極 $Y_1 \sim Y_3$ に走査電圧波形 TP_1 で示すようなリセット電圧 $\pm V_S$ の双極性パルスが印加される。同時に、全ての信号電極に信号電圧波形 SG_1 で示すような信号電圧 $\pm V_D$ の双極性パルスが印加される。これにより、リセット期間 RS の後半部では、リセット電圧と信号電圧の

50

差分の電圧 - $(V_S + V_D)$ が全ての画素に印加され、全ての画素は、図 3 の閾値電圧 V_4 を超え、第二の強誘電状態すなわち黒表示となる。

【 0 0 1 0 】

選択期間 S_E では、走査電極 Y_1 に選択電圧 $\pm V_S$ の双極性パルスが印加され、信号電極 X_1 に信号電圧 $\pm V_D$ の双極性パルスが印加される。これにより、選択期間 S_E の後半部では、選択電圧と信号電圧の差分の電圧 $+(V_S + V_D)$ が画素 $P_{i \times (1, 1)}$ に印加され、図 3 の閾値電圧 V_2 を超え、第一の強誘電状態すなわち白表示となる。

【 0 0 1 1 】

保持期間 NSE では、走査電極 Y_1 に電圧ゼロが印加され、信号電極 X_1 に表示内容に応じた信号電圧 $\pm V_D$ の双極性パルスが印加される。図中四角で示したパルスは、 $+V_D$ 、 $-V_D$ によって構成される任意のパルス列である。例えば、一方の表示内容では、リセット電圧と同様に、 $+V_D$ 、 $-V_D$ の順に印加され、他方の表示内容では、 $-V_D$ 、 $+V_D$ の順に印加される。合成電圧波形 $TS(1, 1)$ で示す通り、保持期間 NSE では、信号電圧波形 SG_1 がそのまま反映され、 $\pm V_D$ の電圧が $P_{i \times (1, 1)}$ に印加されるが図 3 の閾値電圧 V_3 を超えないので、選択期間 S_E で決定された透過率を維持し、白表示が持続される。

【 0 0 1 2 】

第二のフィールド期間 F_2 において、リセット期間 RS は、全ての走査電極 $Y_1 \sim Y_3$ に走査電圧波形 TP_1 で示すようなリセット電圧 $\pm V_{RT}$ の双極性パルスが印加される。同時に、全ての信号電極 $X_1 \sim X_3$ に信号電圧波形 SG_1 で示すような信号電圧 $\pm V_D$ の双極性パルスが印加される。これにより、リセット期間 RS の後半部では、リセット電圧と信号電圧の差分の電圧 - $(V_{RT} + V_D)$ が全ての画素に印加され、全ての画素は、図 3 の閾値電圧 V_4 を超え、第二の強誘電状態すなわち黒表示となる。

【 0 0 1 3 】

選択期間 S_E では、走査電極 Y_1 に選択電圧 $\pm V_S$ の双極性パルスが印加され、信号電極 X_1 に信号電圧 $\pm V_D$ の双極性パルスが印加される。これにより、選択期間 S_E の後半部では、選択電圧と信号電圧の差分の電圧 $+(V_S - V_D)$ が画素 $P_{i \times (1, 1)}$ に印加されるが図 3 の閾値電圧 V_1 を超えないので、リセット期間 RS で決定された透過率を維持し、黒表示が持続される。

【 0 0 1 4 】

保持期間 NSE では、走査電極 Y_1 に電圧ゼロが印加され、信号電極 X_1 に表示内容に応じた信号電圧 $\pm V_D$ の双極性パルスが印加される。図中四角で示したパルスは、 $+V_D$ 、 $-V_D$ によって構成される任意のパルス列である。例えば、一方の表示内容では、リセット電圧と同様に、 $+V_D$ 、 $-V_D$ の順に印加され、他方の表示内容では、 $-V_D$ 、 $+V_D$ の順に印加される。合成電圧波形 $TS(1, 1)$ で示す通り、保持期間 NSE では、信号電圧波形 SG_1 がそのまま反映され、 $\pm V_D$ の電圧が $P_{i \times (1, 1)}$ に印加されるが図 3 の閾値電圧 V_1 を超えないので、リセット期間 RS で決定された透過率を維持し、黒表示が持続される。

【 0 0 1 5 】

このように一画面を構成するフレーム期間において、駆動電圧の正側実効値と負側実効値とが等しくなるように設定されている。なお、透過率波形 $TV(1, 1)$ は上述した波形を強誘電性液晶パネルに印加したときの光学特性をフォトディテクタ等で検出したときのものである。

【 0 0 1 6 】

また、走査電圧波形を出力する走査電極駆動回路 (ドライバ IC) の負担を軽減するため、走査電極駆動回路 (ドライバ IC) とは別に、独立した電圧変換手段を備え、液晶へ印加する駆動電圧を変動可能にする方法が提案されている (例えば、特許文献 1 参照)。この特許文献 1 に開示されているメモリ性液晶素子は液晶材料にコレステリック液晶やカイラルネマティック液晶を使用し、縦方向に三層の表示層が重なった構造が採用されている液晶表示装置である。

10

20

30

40

50

【 0 0 1 7 】

また、液晶パネルの焼き付を防止するために、一定時間を経過して、入力操作が無い場合には、表示画面をネガポジ反転する液晶表示制御装置が提案されている（例えば、特許文献 2 参照）。

【 0 0 1 8 】

【特許文献 1】特開 2 0 0 1 - 4 2 8 1 2 号公報（第 4 頁、第 4 図）

【特許文献 2】特開平 6 - 1 9 4 2 0 号公報（第 2 - 3 頁、第 2 図）

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 9 】

メモリ性の動作モードを有する強誘電性液晶を用いて、走査電極と信号電極とを備えたマトリクス型の液晶表示パネルを作製し、データを線順次駆動方法によって、1 ライン毎に液晶に電圧を印加し、強誘電性液晶パネルにデータを表示していたが、強誘電性液晶を駆動するための一走査期間内における走査電極側の走査電圧波形は、双極性のリセットパルスと双極性の選択パルスと保持パルスからなり、駆動電圧の出力数は少なくとも 3 レベル値（理想は 5 レベル値）も必要であった。

【 0 0 2 0 】

また、表示画面の焼き付き等を防止するためや、強調表示をするときに、ネガ表示とポジ表示を繰り返し行う時には、メモリ性液晶パネルを駆動する駆動波形が双極性パルスであるため、ピーク - ピーク値は液晶が反応する電圧の 2 倍必要となり、またそれが繰り返されるため、走査電極を駆動するためのドライバ IC は高耐圧プロセスで製作する必要があり、IC のチップサイズが大きくなるといった問題点が判明した。

【課題を解決するための手段】

【 0 0 2 1 】

上述した課題を解決し目的を達成するために本発明は以下の構成を採用する。対向面に各々走査電極と信号電極を有する一対の基板間に、少なくとも二つの安定状態を持つメモリ性液晶を挟持し、走査電極と信号電極とがメモリ性液晶を挟んで対向する部分で画素を形成するメモリ性液晶パネルと、メモリ性液晶パネルを駆動して表示データを前記画素に表示させる駆動回路とを備えたメモリ性液晶表示装置であって、メモリ性液晶パネルは、ポジ表示と、ポジ表示と白黒表示が反転するネガ表示とを表示し、駆動回路は、ポジ表示が行われている時には、走査電極に走査電圧波形を印加し、信号電極に信号電圧波形を印加し、ネガ表示が行われている時には、ポジ表示が行われている時の走査電圧波形を信号電極へ印加し、かつ信号電圧波形を走査電極へ印加することを特徴とする。また、走査電圧波形は、電圧値がゼロと正または負の単一極性の電圧値で構成され、信号電圧波形は、電圧値がゼロと走査電圧波形と同極性の単一極性の電圧値で構成されることを特徴とする。

【 0 0 2 2 】

また、ネガ表示の期間とポジ表示の期間は時間幅が等しいことを特徴とする。またネガ表示の期間は少なくとも第一の期間と第二の期間との二つの期間で構成され、第一の期間と第二の期間とは時間幅が等しく、かつ基準となる電位が各々で異なることを特徴とする。さらに、好ましくは第一の期間の信号電圧波形と第二の期間の信号電圧波形とは、極性が反転していることを特徴とする。

【 0 0 2 3 】

また、ポジ表示期間は少なくとも第三の期間と第四の期間との二つの期間で構成され、第三の期間と第四の期間とは時間幅が等しく、かつ基準となる電位が各々で異なることを特徴とする。さらに好ましくは、第三の期間の前記信号電圧波形と前記第四の信号電圧波形とは、極性が反転していることを特徴とする。

【発明の効果】

【 0 0 2 4 】

本発明によれば、高電圧のリセットパルスは信号電極側ドライバ IC から、高電圧の選択パルスは走査電極側ドライバ IC から、各々画素に印加することで、メモリ性液晶パネ

10

20

30

40

50

ルを駆動するための必要な電位レベルが低減できる。特に正負の電圧が不要となるため、電源用の昇圧回路が容易に作製可能になる。また、必要な駆動電圧の数が半分にになり、ICの耐圧も半分に抑えることが可能になる。

【0025】

さらに、正電圧（あるいは負電圧）出力のみのドライバICを構成できるので、ICの耐圧が低くでき、ICのサイズも小さくなるので、安価なドライバICでメモリ性液晶パネルの駆動が可能になる。また、正電圧（あるいは負電圧）出力のみのドライバICとすることで、走査電極側と信号電極側と同一仕様で構成できる。各々電極の印加波形は、各々ドライバICの入力波形で制御可能である。

【0026】

また、ネガポジ反転駆動においても、同一仕様のドライバICを用いているために、コントロール回路からの信号のみで制御可能であり、追加するチップ部品等は不要である。

【0027】

さらに、片側極性の駆動においても、表示データをネガポジ反転することで、任意の画素における白と黒の表示期間が等しくなり、焼き付きを低減することが可能になる。

【発明を実施するための最良の形態】

【0028】

以下に添付図面を参照して、この発明にかかるメモリ性液晶パネルの駆動方法の実施の形態を詳細に説明する。

【実施例】

【0029】

本実施形態では、メモリ性液晶として、強誘電性液晶を用いた。強誘電性液晶パネルの構成としては、前述した従来の構成を採用することができるので、ここでは説明を省略する。

【0030】

次に図1を用いて強誘電性液晶パネルで、表示焼き付きを低減させ、かつ低電力で駆動する具体的な駆動方法を示す。

【0031】

図3における強誘電性液晶パネル40の1行1列の画素 $P_{ix}(1, 1)$ と1行2列の画素 $P_{ix}(1, 2)$ を表示するために、信号電極駆動回路から出力する走査電圧波形 Y_{S1} と信号電極駆動回路から出力する信号電圧波形 X_{S1} 、 X_{S2} 、及び画素に印加する合成電圧波形 $XY(1, 1)$ 、 $XY(1, 2)$ と強誘電性液晶の透過率曲線 $TV(1, 1)$ 、 $TV(1, 2)$ を示したものである。横軸は全て時間であり、縦軸は各電圧波形に関しては電圧、透過率曲線に関しては強誘電性液晶パネルに印加したときの光学特性をフォトディテクタ等で検出したときのものである。

【0032】

ここで、白表示を行なう時をポジ表示とし、黒表示を行なうときはネガ表示とするが、逆に黒表示を行なう時をネガ表示、白表示を行なう時をポジ表示としても構わない。また、それぞれの表示データを表示させるには二つの期間（フィールド期間）で構成している。

【0033】

図1では、最初の第1のフィールド期間 F_1 と第2のフィールド期間 F_2 とで、1行1列の画素 $P_{ix}(1, 1)$ にはポジ表示を行い、1行2列の画素 $P_{ix}(1, 2)$ にはネガ表示を行い、次の第3のフィールド期間 F_3 と第4のフィールド期間では、画素 $P_{ix}(1, 1)$ にはネガ表示を行い、1行2列の画素 $P_{ix}(1, 2)$ にはポジ表示を行っている駆動波形と透過率曲線を示している。ここで、書くフィールド期間は時間幅がいずれも等しい。また、いずれの走査電極波形も信号電極波形も、電圧値がゼロと正または負の単一極性の電圧値で構成されている。

【0034】

第1のフィールド期間 F_1 では、リセット期間 RS は、全ての信号電極 $X_{S1} \sim X_{S3}$

10

20

30

40

50

に信号電圧波形 $X S 1$ 、 $X S 2$ で示すような電圧 $+ V S$ の単パルスが印加される。同時に、全ての走査電極には走査電圧波形 $Y S 1$ で示すように電圧ゼロが印加される。これにより、合成電圧波形 $X Y (1, 1)$ 、 $X Y (1, 2)$ で示す通り、リセット期間 $R S$ では、電圧 $- V S$ が全ての画素に印加され、全ての画素は、図 3 の閾値電圧 $V 4$ を超え、第二の強誘電状態すなわち黒表示のネガ表示となる。

【 0 0 3 5 】

選択期間 $S E$ では、走査電極 $Y S 1$ に電圧 $+ V S$ の単パルスが順次印加され、信号電極 $X S 1$ には電圧ゼロ、 $X S 2$ には電圧 $+ V D$ の単パルスが印加される。これにより、合成電圧波形 $X Y (1, 1)$ 、 $X Y (1, 2)$ で示す通り、 $P i x (1, 1)$ の画素においては、電圧 $+ V S$ が印加され、図 4 の閾値電圧 $V 2$ を超え、第一の強誘電状態すなわち白表示のポジ表示となり、 $P i x (1, 2)$ の画素においては、電圧 $+ (V S - V D)$ が印加されるが、図 4 の閾値電圧 $V 2$ を超えないので、第二の強誘電状態すなわちネガ表示を維持する。

10

【 0 0 3 6 】

保持期間 $N S E$ では、走査電極 $Y S 1$ に電圧ゼロが印加され、信号電極 $X S 1$ 、 $X S 2$ に表示内容に応じた電圧 $+ V D$ あるいは電圧ゼロの単パルスが印加される。図中四角で示したパルスは、 $+ V D$ 、ゼロによって構成される任意のパルス列である。例えば、一方の表示内容では、電圧 $+ V D$ が印加され、他方の表示内容では、電圧ゼロが印加される。これにより、合成電圧波形 $X Y (1, 1)$ 、 $X Y (1, 2)$ で示す通り、保持期間 $N S E$ では、電圧 $- V D$ あるいは電圧ゼロが印加されるが、 $P i x (1, 1)$ の画素においては、図 3 の閾値電圧 $V 3$ を超えないので、選択期間 $S E$ で決定された第一の強誘電状態のポジ表示を維持し、 $P i x (1, 2)$ の画素においては、図 3 の閾値電圧 $V 1$ を超えないので、選択期間 $S E$ で決定された第二の強誘電状態のネガ表示を維持する。

20

【 0 0 3 7 】

第 2 のフィールド期間 $F 2$ では、液晶の劣化を防止するために信号電極と走査電極の両方の基準となる電位を電圧 $+ V D$ と等しくし、各画素の表示データ信号に対応する信号電極波形は第 1 のフィールド期間 $F 1$ の表示データ信号を反転させる。すなわち保持期間 $N S E$ では、走査電極 $Y S 1$ に電圧 $+ V D$ が印加され、信号電極 $X S 1$ 、 $X S 2$ に表示内容に応じて、かつ第 1 のフィールド期間 $F 1$ の表示内容に応じた信号の極性を反転させた電圧 $+ V D$ あるいは電圧ゼロの単パルスが印加される。図中四角で示したパルスは、 $+ V D$ 、ゼロによって構成される任意のパルス列である。例えば、一方の表示内容では、電圧 $+ V D$ が印加され、他方の表示内容では、電圧ゼロが印加される。これにより、合成電圧波形 $X Y (1, 1)$ 、 $X Y (1, 2)$ で示す通り、保持期間 $N S E$ では、電圧 $+ V D$ あるいは電圧ゼロが印加されるが、 $P i x (1, 1)$ の画素においては、図 3 の閾値電圧 $V 3$ を超えないので、第 1 のフィールド期間 $F 1$ で決定された第一の強誘電状態のポジ表示を維持し、 $P i x (1, 2)$ の画素においては、図 3 の閾値電圧 $V 1$ を超えないので、第 1 のフィールド期間 $F 1$ で決定された第二の強誘電状態のネガ表示を維持する。

30

【 0 0 3 8 】

次に各々の画素 $P i x (1, 1)$ 、画素 $P i x (1, 2)$ において、ネガポジ反転表示を行った場合について説明する。第 3 のフィールド期間 $F 3$ では、リセット期間 $R S$ は、全ての走査電極 $Y S 1 \sim Y S 3$ に走査電圧波形 $Y S 1$ で示すような電圧 $+ V S$ の単パルスが印加される。同時に、全ての走査電極には走査電圧波形 $X S 1$ 、 $X S 2$ で示すように電圧ゼロが印加される。これにより、合成電圧波形 $X Y (1, 1)$ 、 $X Y (1, 2)$ で示す通り、リセット期間 $R S$ では、電圧 $+ V S$ が全ての画素に印加され、全ての画素は、図 3 の閾値電圧 $V 2$ を超え、第一の強誘電状態すなわちポジ表示となる。

40

【 0 0 3 9 】

選択期間 $S E$ では、信号電極 $X S 1$ 、 $X S 2$ に電圧 $+ V S$ の単パルスが順次印加され、走査電極 $Y S 1$ には信号電極 $X S 1$ に相当する期間は電圧ゼロ、信号電極 $X S 2$ に相当する期間は電圧 $+ V D$ の単パルスが印加される。これにより、合成電圧波形 $X Y (1, 1)$ 、 $X Y (1, 2)$ で示す通り、 $P i x (1, 1)$ の画素においては、電圧 $- V S$ が印加

50

され、図 4 の閾値電圧 V_4 を超え、第二の強誘電状態すなわちネガ表示となり、 $Pix(1, 2)$ の画素においては、電圧 $-(V_S + V_D)$ が印加されるが、図 4 の閾値電圧 V_4 を超えないので、第一の強誘電状態すなわちポジ表示を維持する。

【0040】

保持期間 NSE では、信号電極 XS_1 、 XS_2 に電圧ゼロが印加され、走査電極 YS_1 に表示内容に応じた電圧 $+V_D$ あるいは電圧ゼロの単パルスが印加される。図中四角で示したパルスは、 $+V_D$ 、ゼロによって構成される任意のパルス列である。例えば、一方の表示内容では、電圧 $+V_D$ が印加され、他方の表示内容では、電圧ゼロが印加される。これにより、合成電圧波形 $XY(1, 1)$ 、 $XY(1, 2)$ で示す通り、保持期間 NSE では、電圧 $+V_D$ あるいは電圧ゼロが印加されるが、 $Pix(1, 1)$ の画素においては、
図 3 の閾値電圧 V_1 を超えないので、選択期間 SE で決定された第二の強誘電状態を維持し、 $Pix(1, 2)$ の画素においては、図 3 の閾値電圧 V_3 を超えないので、選択期間 SE で決定された第一の強誘電状態を維持する。

10

【0041】

第 4 のフィールド期間 F_4 では、液晶の劣化を防止するために信号電極と走査電極の両方の基準となる電位を電圧 $+V_D$ と等しくし、各画素の表示データ信号に対応する信号電極波形は第 3 のフィールド期間 F_3 の表示データ信号を反転させる。すなわち保持期間 NSE では、信号電極 XS_1 、 XS_2 に電圧 $+V_D$ が印加され、走査電極 YS_1 に表示内容に応じてかつ第 3 のフィールド期間 F_3 の表示内容に応じた信号の極性を反転させた電圧 $+V_D$ あるいは電圧ゼロの単パルスが印加される。図中四角で示したパルスは、 $+V_D$ 、
ゼロによって構成される任意のパルス列である。例えば、一方の表示内容では、電圧 $+V_D$ が印加され、他方の表示内容では、電圧ゼロが印加される。これにより、合成電圧波形 $XY(1, 1)$ 、 $XY(1, 2)$ で示す通り、保持期間 NSE では、電圧 $-V_D$ あるいは電圧ゼロが印加されるが、 $Pix(1, 1)$ の画素においては、図 3 の閾値電圧 V_1 を超えないので、第 3 のフィールド期間 F_3 で決定された第二の強誘電状態を維持し、 $Pix(1, 2)$ の画素においては、図 3 の閾値電圧 V_3 を超えないので、第 3 のフィールド期間 F_3 で決定された第一の強誘電状態を維持する。

20

【0042】

以上、説明したように、ネガ表示を行なった時に走査電極に印加された走査電圧波形と同じ電圧波形が、ポジ表示を行なった時の信号電極に印加され、ネガ表示を行なった時に信号電極に印加された信号電圧波形と同じ電圧波形が、ポジ表示を行なった時の走査電極へ印加されている。

30

【0043】

図 5 に本実施の形態における液晶表示装置の概略ブロック構成図を示し、図 6 にネガポジ反転表示の時刻表示を行なっている模式図を示す。以下、図 5 と図 6 とを用いて説明する。

【0044】

図 5 に示すように液晶表示装置 100 は、強誘電性液晶パネル 40、走査電極に電圧波形を印加するための Y 電極駆動回路 51、信号電極に電圧波形を印加するための X 信号電極駆動回路 52、液晶表示装置全体を制御する制御部 53、各種データを一時的に保管する RAM 54、文字表示のためのフォントデータやプログラムを記憶する ROM 55 を有する。この制御部 53 が、本実施例では走査電極および信号電極に印加される電圧波形を決定している駆動回路である。

40

【0045】

また、液晶表示装置は、人が近づいたときに表示を変化させることができるように、電波送信部 56 により微弱な電波 500 を発信し、人の動きによる反射波を受信する電波受信部 57、受信した反射波 501 を検知する検出部 58 も有する。

【0046】

電源回路 50 は、液晶表示装置 100 に対して、チャージポンプ式やスイッチングレギュレータ式などにより各ブロック回路に必要な電源を生成し、電源として乾電池や光発電

50

素子（太陽電池など）及び２次電池などを有する。

【００４７】

検出部５８により液晶表示装置に人が近づいていないことを検出すると制御部５３は所定の信号を走査電極駆動回路５１、信号電極駆動回路５２に出力し、強誘電性液晶パネル４０の表示内容を強制的に図６に図示したポジ表示ＮＰ１からネガ表示ＮＰ２へと表示が反転し、続いてネガ表示ＮＰ２からポジ表示ＮＰ１へと周期的に表示が反転する。このように表示が反転するので、表示パネルは焼き付き現象が起きない。

【００４８】

このように走査電極駆動回路５１と信号電極駆動回路５２を同一仕様のドライバＩＣで構成することで、制御部５３からのロジック信号で容易にネガポジ表示が可能であり、さらに４フィールドで１周期とした駆動方法にすることで、ネガ表示期間とポジ表示期間が片極性の電圧で駆動できる。また、これにより、信号電極側と走査電極側との構成条件が異なることによって液晶に直流成分が印加し、表示焼き付きが生じる問題点を解決できる。

10

【００４９】

さらに、メモリ性液晶は画面の書き換え時のみ電力を消費するので、ネガポジ反転することによる消費電力の増加も無い。

【産業上の利用可能性】

【００５０】

以上のように、本発明にかかる液晶表示装置は、携帯情報端末の表示媒体に有用であり、特に電子棚札などの低消費電力でかつ視認性の高い必要がある端末に適している。また、画面書き換えを不定期にかつネガ期間とポジ期間を均等にするので、画面焼き付きが無く良好な表示が実現できる。

20

【図面の簡単な説明】

【００５１】

【図１】本発明のメモリ性液晶における駆動波形と印加電圧と光学応答と関係を示す特性図である。

【図２】本発明の液晶表示パネルの構成を示す断面図である。

【図３】強誘電性液晶における印加電圧と透過率との関係を示す特性図である。

【図４】マトリクス型の画素（例えば３×３）に形成したときの電極構成図である。

30

【図５】本発明のメモリ性液晶表示装置のブロック構成図である。

【図６】本実施例のネガポジ反転表示を行なっている液晶表示装置の図である。

【図７】従来のメモリ性液晶における駆動波形と印加電圧と光学応答と関係を示す特性図である。

【符号の説明】

【００５２】

ＹＳ１ １行目の走査電極波形

ＸＳ１ １列目の信号電極波形

ＸＳ２ ２列目の信号電極波形

ＸＹ（１，１） １行１列の画素に印加する合成波形

40

ＸＹ（１，２） １行２列の画素に印加する合成波形

ＴＶ（１，１） １行１列の画素の透過率特性波形

ＴＶ（１，２） １行２列の画素に透過率特性波形

４０ 液晶パネル

４１ 液晶層

４２ａ、４２ｂ 配向膜

４３ａ、４３ｂ 透明電極

４４ａ、４４ｂ ガラス基板

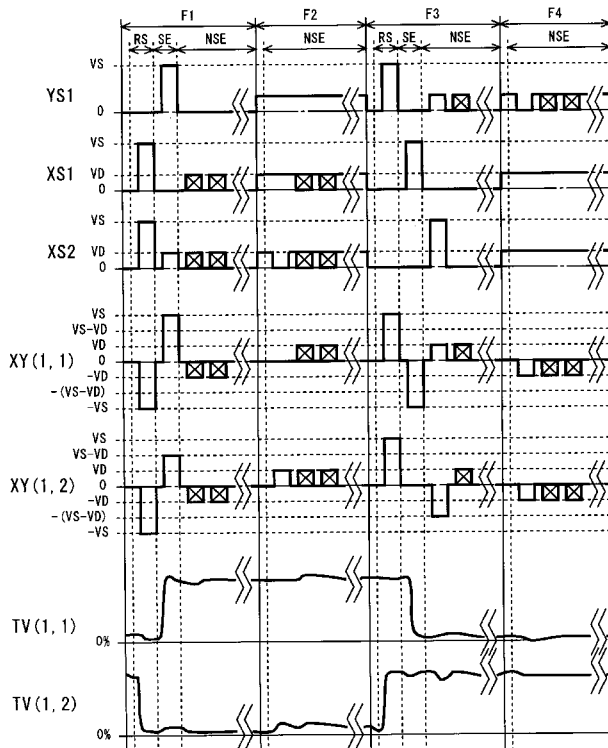
４５ シール材

４６ａ、４６ｂ 偏光板

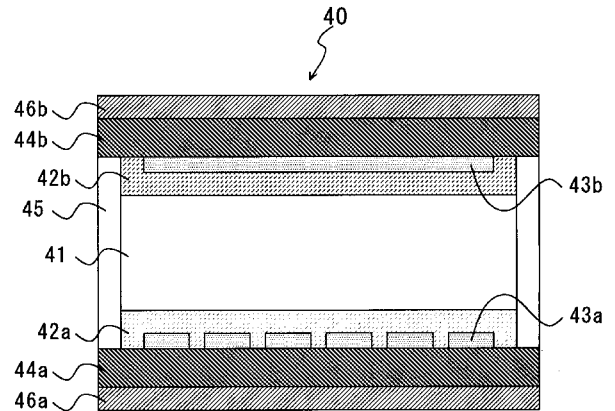
50

- 5 0 電源回路
- 5 1 走査電極駆動回路
- 5 2 信号電極駆動回路
- 5 3 制御部
- 5 4 R A M
- 5 5 R O M
- 5 6 電波送信部
- 5 7 電波受信部
- 5 8 検出部
- 1 0 0 液晶表示装置

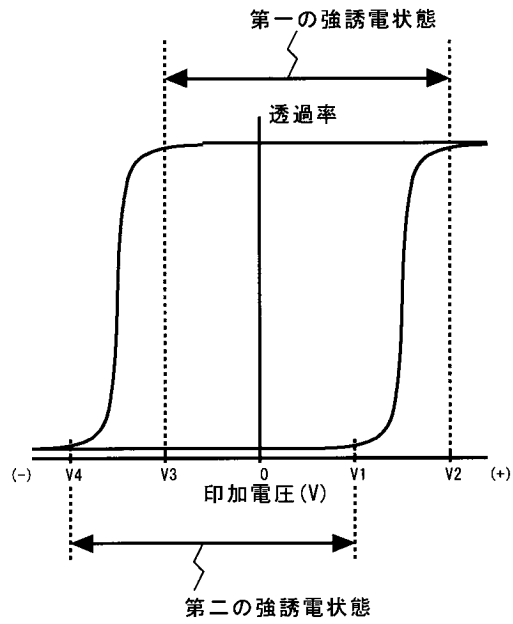
【図 1】



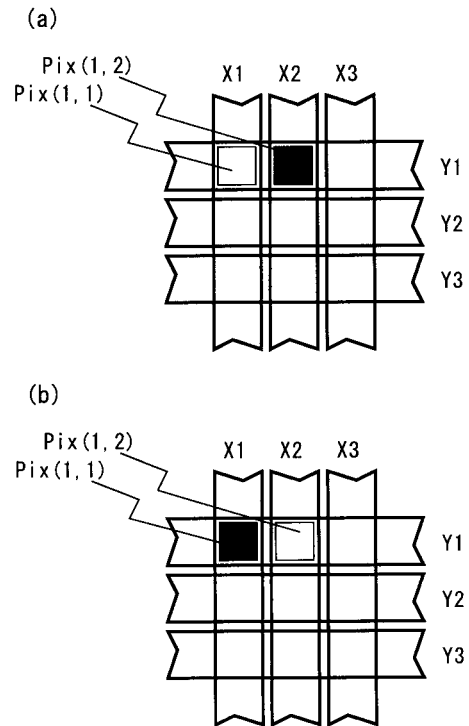
【図 2】



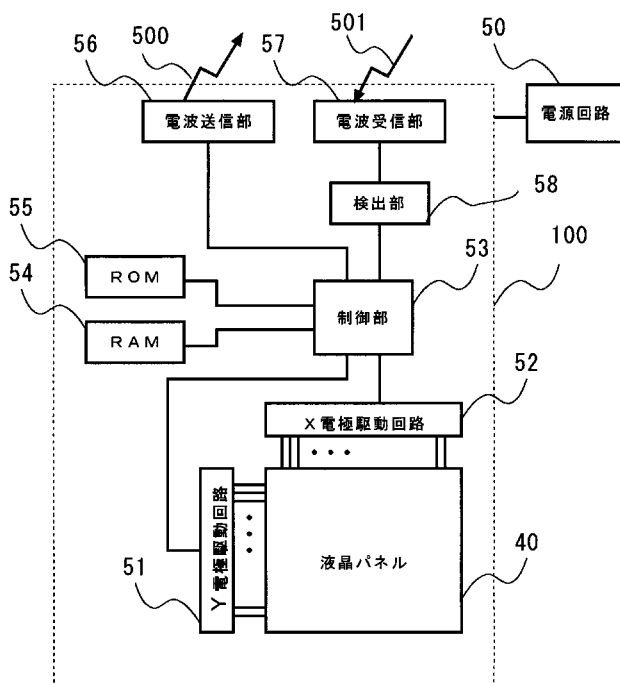
【図 3】



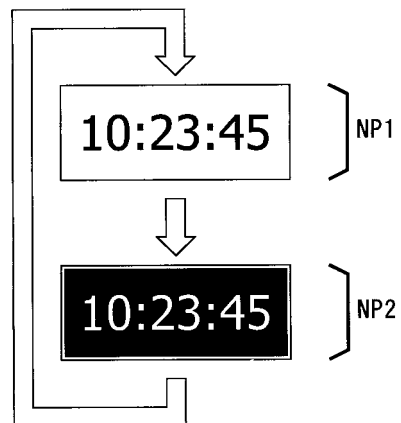
【図 4】



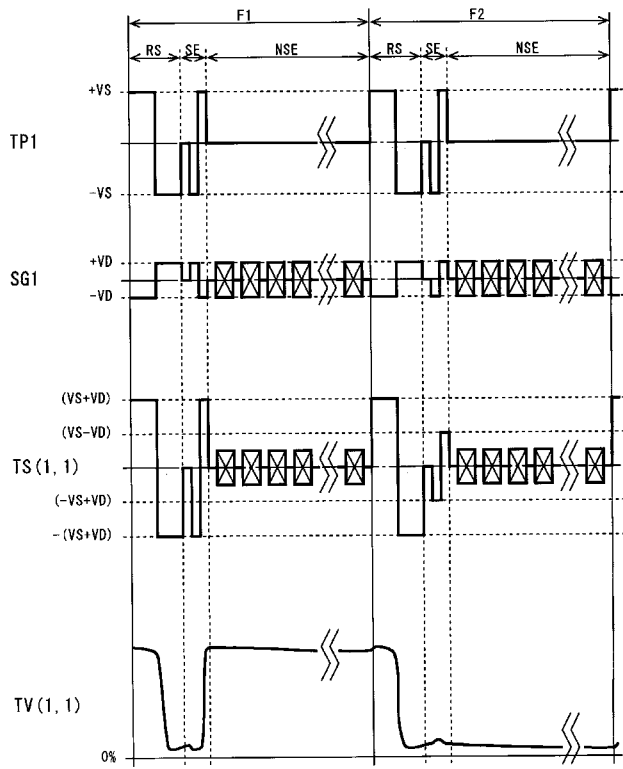
【図 5】



【図 6】



【図 7】



专利名称(译)	记忆型液晶显示装置		
公开(公告)号	JP2008242033A	公开(公告)日	2008-10-09
申请号	JP2007081780	申请日	2007-03-27
[标]申请(专利权)人(译)	西铁城控股株式会社		
申请(专利权)人(译)	西铁城控股有限公司		
[标]发明人	勝呂彰		
发明人	勝呂 彰		
IPC分类号	G02F1/133		
FI分类号	G02F1/133.560 G02F1/133.515 G02F1/133.545		
F-TERM分类号	2H093/NA12 2H093/NA31 2H093/NC05 2H093/NC07 2H093/NC10 2H093/NC12 2H093/NC28 2H093/ND12 2H093/ND35 2H093/ND38 2H093/ND39 2H093/NF17 2H193/ZA21 2H193/ZB32 2H193/ZB33 2H193/ZE16 2H193/ZE20 2H193/ZF09 2H193/ZF22 2H193/ZF36 2H193/ZQ24		
其他公开文献	JP4963997B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：即使在周期性地执行负显示和正显示时，也要使用具有低耐压的液晶驱动器IC在存储器型液晶面板上显示数据。

ŽSOLUTION：记忆型液晶面板提供负显示和正显示，其中负显示的黑白反转，驱动电路将扫描电压波形YS1施加到扫描电极，信号电压波形XS1和XS2施加到信号电极。负显示，并且在正显示期间将具有负显示的相同扫描电压波形施加到信号电极并且将信号电压波形施加到扫描电极。

Ž

