(19) **日本国特許庁(JP)**

(12) 公 開 特 許 公 報(A)

(11)特許出願公開番号

特開2007-101588 (P2007-101588A)

(43) 公開日 平成19年4月19日(2007.4.19)

(51) Int.Cl. G09G G02F G02F G09G	3/36 1/1368 1/133 3/20	(2006. 01) (2006. 01) (2006. 01) (2006. 01)	F I G09G G02F G02F G02F G09G 審査講求 未	3/36 1/1368 1/133 1/133 3/20 議講求 講	55 52 67	O O D	OL	2 H 2 H 5 C	マコー 092 093 006 080 2 頁)	, ,,,	彰) 夏に続く
(21) 出願番号 (22) 出願日		序願2005-287480 (P [≇] 成17年9月30日 (2	,	(71) 出願 (74) 代理 (72) 発明 (72) 発明 F ターム	2 大 1 1 製 ス 木 大 一 松 大	阪 100000 計	ブた140条(俞大一学大一学株阪)法(紀阪プト)の大大の大大学では、一部では、一部では、一部では、一部では、一部では、一部では、一部では、一部	(倍)(倍)(倍)(倍)(倍)(日)(藤アン 長池町 長池町 GA59 JB22 MA01	ドパー 22番	トナー 22号 22号 HA05 JB61
				1					月文	形具に	NOT \

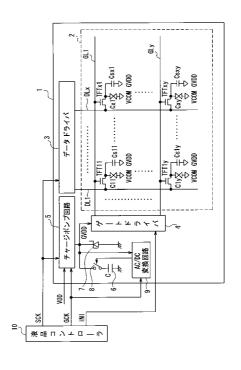
(54) 【発明の名称】液晶表示装置

(57)【要約】

【課題】電源をONにしてから画像が表示されるまでの 時間を短縮化し得る液晶表示装置を提供する。

【解決手段】マトリクス状に配置されたTFT11~TFTxyを有する液晶表示パネル1と、ゲートドライバ4と、データドライバ3と、電源電圧VDDを昇圧し、昇圧した電圧GVDDをゲートドライバ4に供給するチャージポンプ回路5とを備えた液晶表示装置において、電圧GVDDのノイズを低減するための容量6と、スイッチング素子8と、液晶コントローラ10とを更に備えさせる。容量6は、スイッチング素子8を介して、チャージポンプ回路5に接続する。液晶コントローラ10によって、チャージポンプ回路5がゲートドライバ4に供給する電圧GVDDの電圧値が基準値に到達したとき又は到達した後に、スイッチング素子8を開状態から閉状態に切り替える。

【選択図】 図1



20

30

40

50

【特許請求の範囲】

【請求項1】

マトリクス状に配置された複数のアクティブ素子を有する液晶表示パネルと、ゲートドライバと、データドライバと、電源電圧を昇圧し、昇圧した電圧を前記ゲートドライバに供給する昇圧回路とを備えた液晶表示装置であって、

前記昇圧した電圧のノイズを低減するための容量と、スイッチング素子と、制御回路と を備え、

前記容量は、前記スイッチング素子を介して、前記昇圧回路に接続され、

前記制御回路は、前記昇圧回路が前記ゲートドライバに供給する電圧の電圧値が基準値に到達したとき又は到達した後に、前記スイッチング素子を開状態から閉状態に切り替えることを特徴とする液晶表示装置。

【請求項2】

AC/DC変換回路を更に備え、

前記制御回路が、前記昇圧回路が前記ゲートドライバに供給する電圧の電圧値が基準値に到達したとき又は到達した後に、前記ゲートドライバを駆動するためのゲートクロック信号を前記昇圧回路及び前記AC/DC変換回路へと出力し、

前記AC/DC変換回路は、前記ゲートクロック信号をAC/DC変換し、変換後のゲートクロック信号を前記スイッチング素子に入力し、

前記スイッチング素子が、トランジスタ素子であり、前記変換後のゲートクロック信号の入力によって、前記昇圧回路が前記ゲートドライバに供給する電圧の電圧値が基準値に到達したとき又は到達した後に、開状態から閉状態に切り替わる請求項1に記載の液晶表示装置。

【請求項3】

前記複数のアクティブ素子それぞれが、アモルファスシリコンよりも電荷移動度の速い シリコンによってガラス基板上に形成され、

前記ゲートドライバ、前記データドライバ、及び前記昇圧回路が、前記液晶表示パネルを構成するアクティブマトリクス基板にモノリシックに形成されている請求項1または2 に記載の液晶表示装置。

【請求項4】

前記液晶表示パネルが、外光を反射して液晶表示を行なう液晶表示パネルである請求項1~3のいずれかに記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

[0001]

本発明は、液晶表示装置、特にはアクティブマトリクス方式の液晶表示装置に関する。

【背景技術】

[00002]

従来から、液晶表示装置として、TFT(Thin Film Transister)を用いた、いわゆるアクティブマトリクス方式の液晶表示装置が知られている。アクティブマトリクス方式の液晶表示装置は、複数のTFTがマトリクス状に配置されたアクティブマトリクス基板と、複数のカラーフィルタがマトリクス状に配置された対向基板との間で液晶を挟み込んで構成された液晶表示パネルを備えている。図3及び図4を用いて、従来からのアクティブマトリクス方式の液晶表示パネルの構成及び信号処理について説明する。

[0003]

最初に、従来からのアクティブマトリクス方式の液晶表示装置の基本構成について図3を用いて説明する。図3は、従来からのアクティブマトリクス方式の液晶表示装置の構成を示す構成図である。図3において液晶表示装置は等価回路によって示されている。

[0004]

図3に示すように、液晶表示装置は、液晶コントローラ(制御回路)30、液晶表示パ

30

40

50

ネル 3 1 、データドライバ 3 3 、ゲートドライバ 3 4 、及びチャージポンプ回路 3 5 を備えている。データドライバ 3 3 、ゲートドライバ 3 4 、及びチャージポンプ回路 3 5 は、液晶表示パネル 3 1 の表示領域 3 2 の外側の領域(周辺領域)に搭載されている。

[0005]

図3の例では、液晶表示パネル31を構成するアクティブマトリクス基板において、シリコン膜は低温ポリシリコンで形成されている。このため、データドライバ33、ゲートドライバ34、及びチャージポンプ回路35は、アクティブマトリクス基板にモノリシックに形成することができる。

[0006]

液晶コントローラ30は、液晶表示パネル31を駆動するための各種信号を生成し、これをデータドライバ33、ゲートドライバ34、及びチャージポンプ回路35に入力する。液晶コントローラ30の動作については後述する。

[0007]

液晶表示パネル31の表示領域32には、複数のTFT(アクティブ素子)11~TFTxy、各TFTに対応する複数の画素電極(図示せず)、液晶層(図示せず)、対向基板に形成された複数のカラーフィルタ(図示せず)及び対向電極(図示せず)が設けられている。図3において、VCOMは対向電極に印加される電圧を示している。また、C11~Cxyは、各画素電極と、対向電極と、これらの間に存在する液晶層とによって構成される画素容量を示している。TFT11~TFTxy、画素電極、画素容量C11~Cxyは、マトリクス状に配置されている。

[00008]

また、表示領域32には、複数本のデータラインDL1~DLxと、複数本のゲートラインGL1~GLyも設けられている。ゲートラインGL1~GLyは、TFT11~TFTxyのON/OFFを行なうための信号ラインであり、ゲートドライバ34によって駆動される。また、ゲートラインGL1~GLyは、水平方向の同一ライン上に並ぶTFTのゲートは、同一のゲートラインに接続されている。ゲートラインGL1~GLyのうちゲートドライバ34によって選択されたラインは、そのライン上に並ぶ全てのTFTをONとする。このとき、選択されていないライン上に並ぶ全てのTFTはOFFとなる。

[0009]

データラインDL1~DLxは、TFT11~TFTxyを介して画素容量C11~Cxyに電圧を印加するための信号ラインであり、データドライバ33によって駆動されている。データラインDL1~DLxは、垂直方向の同一ライン上に並ぶTFTのドレインに接続されている。なお、TFT11~TFTxyそれぞれのソースは、対応する画素電極に接続されている。

[0010]

更に、表示領域32には、データ保持のために、TFT11~TFTxyそれぞれに対応する補助容量Cs11~Csxyも設けられている。補助容量Cs11~Csxyは、Cs配線(図示せず)と、画素電極と、これらの間に形成された層間絶縁膜とによって構成されている。補助容量Cs11~Csxyそれぞれは、画素電極を介して、対応する画素容量C11~Cxyに接続されている。また、図3の例では、補助容量Cs11~Csxyには、補助容量を最大容量付近で使用するために、Cs配線を介して、チャージポンプ回路35によって昇圧された電圧GVDDが印加される(例えば、特許文献1参照)。【0011】

チャージポンプ回路35は、電源回路(図示せず)から入力された電源電圧VDD(例えば12[V])を、液晶コントローラ30からのソースクロック(SCK)信号の入力タイミングに合わせて昇圧し、電圧GVDD(例えば16[V])を生成する(例えば、特許文献2参照)。電圧GVDDは、上述したCs配線やゲートドライバ34に印加される。ゲートドライバ34は、TFT11~TFTxyをONにするためのスイッチング電圧として、電圧GVDDを使用する。

[0012]

また、チャージポンプ回路35には、ゲートドライバ34に加え、容量36とツェナーダイオード37も接続されている。容量36は、電圧GVDDが出力される際のノイズ低減を目的としたものである。また、ツェナーダイオード37は、定電圧の維持や過剰電圧の防止を目的としたものである。容量36及びツェナーダイオード37も、液晶表示パネル31の周辺領域に搭載されている。

[0 0 1 3]

次に、図3に示した液晶コントローラ30が液晶表示パネルに入力する信号及びその入力タイミングについて、図4を用いて説明する。図4は、図3に示した液晶表示パネルに外部から入力される信号を示す図である。なお、図4では、液晶表示装置の電源投入時、即5、電源電圧VDDが、GNDレベルから所定の電圧まで上昇し、液晶表示装置が液晶表示を開始する付近までのみが示されている。

[0014]

図4に示すように、先ず、電源回路からの電源電圧VDDがGNDから所定の電圧値まで上昇する際に、液晶コントローラ30は、ゲートドライバ34の初期化(INI)信号を立ち上げる。INI信号は、ゲートドライバ34の初期化などに利用される。また、図4において、INI信号がハイレベルとなっている期間を初期化期間aとする。初期化期間aでは、データドライバ33及びゲートドライバ34は動作しないため、液晶表示パネル31は動作しておらず、液晶表示は行われない。

[0015]

次に、液晶コントローラ30は、初期化期間aの継続中に、SCK信号を入力し、チャージポンプ回路35の駆動を開始する。チャージポンプ回路35が駆動されると、電圧GVDDが立ち上がり、一定時間の経過後に安定したレベルに達する。電圧GVDDの立ち上がりから安定したレベルに達するまでの期間を立ち上がり期間cとする。

[0016]

電圧GVDDが安定したレベルに達した後、INI信号が立ち下がり、初期化期間aが終了する。その後、液晶コントローラ30は、チャージポンプ回路35にゲートクロック(GCK)信号を入力し、更に、各種液晶駆動用信号(図示せず)を液晶表示パネル31内のデータドライバ33、ゲートドライバ34及びチャージポンプ回路35に入力する。これにより、表示領域32において所望の画像の表示が開始される。また、表示領域32において画像の表示が可能な期間を期間bとする。

[0017]

なお、SCK信号の入力タイミングは、SCK信号の入力開始から電圧GVDDが安定したレベルに達するまでの期間(立ち上がり期間cに相当する)が、初期化期間a中に収まるように設定すれば良い。また、初期化期間aの長さは、立ち上がり期間cの長さを考慮して設定される。

【特許文献1】特開平3-149520号公報

【特許文献2】特開2001-183702公報

【発明の開示】

【発明が解決しようとする課題】

[0018]

しかしながら、上記図3及び図4に示した液晶表示装置においては、チャージポンプ回路35には容量36が接続されている。このため、容量36の影響によって電圧GVDDの立ち上がりが緩やかとなり、立ち上がり期間cが長くなってしまうという問題がある。更に、このことは、初期化期間aの長時間化につながり、液晶表示装置の電源をONしてから画像表示までの時間を長くする要因となる。このため、電源をONしてから画像表示までの時間を短縮化することが求められている。

[0019]

本発明の目的は、上記問題を解消し、電源をONにしてから画像が表示されるまでの時間を短縮化し得る液晶表示装置を提供することにある。

10

20

30

40

【課題を解決するための手段】

[0020]

上記目的を達成するために本発明における液晶表示装置は、マトリクス状に配置された複数のアクティブ素子を有する液晶表示パネルと、ゲートドライバと、データドライバと、電源電圧を昇圧し、昇圧した電圧を前記ゲートドライバに供給する昇圧回路とを備えた液晶表示装置であって、前記昇圧した電圧のノイズを低減するための容量と、スイッチング素子と、制御回路とを備え、前記容量は、前記スイッチング素子を介して、前記昇圧回路に接続され、前記制御回路は、前記昇圧回路が前記ゲートドライバに供給する電圧の電圧値が基準値に到達したとき又は到達した後に、前記スイッチング素子を開状態から閉状態に切り替えることを特徴とする。

【発明の効果】

[0021]

以上の特徴により、本発明における液晶表示装置によれば、ノイズ低減のための容量の影響を抑制でき、昇圧回路(チャージポンプ回路)によって昇圧された電源電圧(電圧GVDD)の立ち上がりを、従来に比べて急峻なものとできる。よって、液晶表示装置の電源をONにしてから画像が表示されるまでの時間を短縮化することができる。

【発明を実施するための最良の形態】

[0022]

本発明における液晶表示装置は、マトリクス状に配置された複数のアクティブ素子を有する液晶表示パネルと、ゲートドライバと、データドライバと、電源電圧を昇圧し、昇圧した電圧を前記ゲートドライバに供給する昇圧回路とを備えた液晶表示装置であって、前記昇圧した電圧のノイズを低減するための容量と、スイッチング素子と、制御回路とを備え、前記容量は、前記スイッチング素子を介して、前記昇圧回路に接続され、前記制御回路は、前記昇圧回路が前記ゲートドライバに供給する電圧の電圧値が基準値に到達したとき又は到達した後に、前記スイッチング素子を開状態から閉状態に切り替えることを特徴とする。

[0023]

上記本発明における液晶表示装置は、AC/DC変換回路を更に備え、前記制御回路が、前記昇圧回路が前記ゲートドライバに供給する電圧の電圧値が基準値に到達したとき又は到達した後に、前記ゲートドライバを駆動するためのゲートクロック信号を前記昇圧回路及び前記AC/DC変換回路へと出力し、前記AC/DC変換回路は、前記ゲートクロック信号を前記スイッチング素子に入力し、前記スイッチング素子が、トランジスタ素子であり、前記変換後のゲートクロック信号の入力によって、前記昇圧回路が前記ゲートドライバに供給する電圧の電圧値が基準値に到達したとき又は到達した後に、開状態から閉状態に切り替わる態様とできる。上記態様によれば、簡単な構成で、立ち上がり期間が終了するまで、容量と昇圧回路とを切り離しておくことができる。

[0024]

また、上記本発明における液晶表示装置においては、前記複数のアクティブ素子それぞれが、アモルファスシリコンよりも電荷移動度の速いシリコンによってガラス基板上に形成され、前記ゲートドライバ、前記データドライバ、及び前記昇圧回路が、前記液晶表示パネルを構成するアクティブマトリクス基板にモノリシックに形成されているのが好ましい。この場合は、液晶表示装置の薄型化や額縁部分の狭小化を図ることができる。

[0 0 2 5]

ところで、透過型の液晶表示パネルは、液晶が自発光素子ではないことから、液晶パネルの背面にバックライトを搭載している。透過型の液晶表示パネルおいては、バックライトからの照射光を液晶層によって遮光したり、透過させたりすることによって表示が行なわれる。よって、バックライトが点灯していない状態では、表示画面は黒表示となる。このため、透過型の液晶パネルにおいては、バックライトは、電源電圧VDDの投入後、表示期間bに入るまでは点灯されず、安定表示が開始された後に点灯される。

10

20

30

40

20

30

40

50

[0026]

これに対し、反射型の液晶表示パネル、微反射型の液晶表示パネル、半透過型の液晶表示パネルでは、外光を反射して液晶表示が可能となっており、必ずしもバックライトは必要ではない。よって、このような液晶表示パネルの場合は、上記のようなバックライトによる制御は行なわれず、電源電圧VDDの投入後、表示期間bに入るまでに、ゲートドライバやデータドライバに不要な信号が入力されると、不要な液晶表示が行なわれてしまう

[0027]

このため、このような外光を反射して液晶表示を行なう液晶表示パネルにおいては、透過型の液晶表示パネルに比べて、よりいっそう、電源をONにしてから画像が表示されるまでの時間を短縮化することが求められる。従って、上記本発明における液晶表示装置は、特に、液晶表示パネルが、外光を反射して液晶表示を行なう液晶表示パネルである場合に有効である。

[0028]

(実施の形態)

以下、本発明の実施の形態における液晶表示装置について、図1及び図2を参照しながら説明する。最初に、本実施の形態における液晶表示装置の構成について図1を用いて説明する。図1は、本発明の実施の形態における液晶表示装置の構成を示す構成図である。図1において液晶表示装置は等価回路によって示されている。

[0029]

図1に示すように、本実施の形態における液晶表示装置は、従来例(図3参照)と同様に、液晶表示パネル1と、ゲートドライバ4と、データドライバ3と、昇圧回路(チャージポンプ回路)5と、液晶コントローラ(制御回路)10とを備えている。液晶表示パネル1は、実際には、複数のTFTがマトリクス状に配置されたアクティブマトリクス基板(図示せず)と、複数のカラーフィルタがマトリクス状に配置された対向基板(図示せず)との間で液晶層(図示せず)を挟み込んで構成されている。

[0030]

液晶表示パネル1の表示領域2には、従来例と同様に、複数のTFT(アクティブ素子)11~TFTxy、各TFTに対応する複数の画素電極(図示せず)、液晶層(図示せず)、対向基板に形成された複数のカラーフィルタ(図示せず)及び対向電極(図示せず)が設けられている。図1において、VCOMは、対向電極に印加される電圧を示している。また、C11~Cxyは、各画素電極と、対向電極と、これらの間に存在する液晶層とによって構成される画素容量を示している。TFT11~TFTxy、画素電極、画素容量C11~Cxyは、マトリクス状に配置されている。

[0031]

また、表示領域2には、従来例と同様に、複数本のデータラインDL1~DLx、及び複数本のゲートラインGL1~GLyも設けられている。ゲートラインGL1~GLyは、TFT11~TFTxyのON/OFFを行なうための信号ラインであり、ゲートドライバ4によって駆動される。データラインDL1~DLxは、TFT11~TFTxyを介して画素容量C11~Cxyに電圧を印加するための信号ラインであり、データドライバ3によって駆動されている。

[0032]

更に、表示領域2には、従来例と同様に、データ保持のために、TFT11~TFTxyそれぞれに対応する補助容量Cs11~Csxyも設けられている。補助容量Cs11~Csxyは、Cs配線(図示せず)と、画素電極と、これらの間に形成された層間絶縁膜とによって構成されている。また、図1の例においても、従来例と同様に、補助容量Cs11~Csxyには、Cs配線を介して、チャージポンプ回路5によって昇圧された電圧GVDDが印加されている。

[0033]

また、チャージポンプ回路5は、従来例と同様に、電源回路(図示せず)から供給され

る電源電圧VDD(例えば12[V])を昇圧し、昇圧した電圧(電圧GVDD(例えば16[V]))をゲートドライバ4に供給する。ゲートドライバ4は、TFT11~TFTxyをONにするためのスイッチング電圧として、電圧GVDDを使用する。また、チャージポンプ回路5は、従来例と同様に、液晶コントローラ10からのソースクロック(SCK)信号の入力タイミングに合わせて昇圧を行ない、電圧GVDDを生成する。また、チャージポンプ回路5は、上述したようにCs配線にも電圧GVDDを供給する。

[0 0 3 4]

また、チャージポンプ回路 5 には、従来例と同様に、ゲートドライバ 4 に加え、容量 6 とツェナーダイオード 7 が接続されている。容量 6 は、図 3 に示した容量 3 6 と同様に、電圧 G V D D が出力される際のノイズ低減を目的としたものである。また、ツェナーダイオード 7 も、図 3 に示したツェナーダイオード 3 7 と同様に、定電圧の維持や過剰電圧の防止を目的としたものである。

[0035]

また、ゲートドライバ 4 、データドライバ 3 、及び昇圧回路(チャージポンプ回路) 5 は、従来例と同様に、液晶表示パネル 1 の表示領域 2 の周辺の領域、具体的には、液晶表示パネル 1 を構成するアクティブマトリクス基板上の表示領域の周辺に配置されている。更に、容量 6 及びツェナーダイオード 7 も、従来と同様に、表示領域 2 の周辺の領域に配置されている。

[0036]

液晶コントローラ10は、液晶表示パネル1を駆動するための各種信号を生成し、これをデータドライバ3、ゲートドライバ4、及びチャージポンプ回路5に入力する。具体的には、液晶コントローラ30は、電圧GVDDが基準値に到達したとき又は到達した後に、ゲートドライバ4を駆動するためのゲートクロック(GCK)信号をチャージポンプ回路5へと出力する。また、液晶コントローラ10は、液晶表示装置の電源が投入されると、初期化(INI)信号をゲートドライバ4へと出力し、ゲートドライバ4を初期化する。更に、液晶コントローラ10は、チャージポンプ回路5及びデータドライバ3へとSCK信号を出力する。チャージポンプ回路5は、ソースクロックSCK信号が入力されると昇圧を開始する。

[0037]

このように、本実施の形態における液晶表示装置は、図3に示した従来の液晶表示装置と共通の構成を備えているが、以下の点で従来例と異なっている。図1に示すように、本実施の形態では、容量6は、スイッチング素子8を介して、チャージポンプ回路5に接続されている。また、本実施の形態では、液晶コントローラ10は、チャージポンプ回路5がゲートドライバ4に供給する電圧GVDDの電圧値が基準値に到達したとき又は到達した後に、スイッチング素子8を開状態から閉状態に切り替える。

[0038]

具体的には、本実施の形態では、液晶表示パネル1の表示領域2の周辺に、AC/DC変換回路9が設けられている。また、スイッチング素子8は、トランジスタ素子で構成されており、このトランジスタ素子のゲートはAC/DC変換回路9に接続されている。更に、液晶コントローラ10は、チャージポンプ回路5に加え、AC/DC変換回路9へもGCK信号を出力している。

[0039]

このため、AC/DC変換回路9にGCK信号が入力されると、AC/DC変換回路9は、ゲートクロック信号をAC/DC変換し、変換後のGCK信号、即ち、直流電圧を、スイッチング素子8を構成するトランジスタ素子のゲートに印加する。この結果、トランジスタ素子のチャネルが開き、スイッチング素子8は開状態から閉状態に切り替わる。また、スイッチング素子8の切り替えのタイミングは、ゲートクロック信号の入力タイミングに一致するため、スイッチング素子8は、電圧GVDDの電圧値が基準値に到達したとき又は到達した後に、開状態から閉状態に切り替わる。

[0040]

50

40

10

20

30

40

50

ここで、図1に示した液晶コントローラ10が液晶表示パネルに入力する信号及びその入力タイミングについて、図2を用いて説明する。図2は、図1に示した液晶表示パネルに外部から入力される信号を示す図である。なお、図2では、液晶表示装置の電源投入時、即5、電源電圧VDDが、GNDレベルから基準値まで上昇し、液晶表示装置が液晶表示を開始する付近までのみが示されている。

[0041]

図 2 に示すように、先ず、図 4 に示した従来例と同様に、電源回路からの電源電圧 V D D が G N D から所定の電圧値まで上昇する際に、液晶コントローラ 1 0 は、ゲートドライバ 4 の I N I 信号を立ち上げる。図 2 においても、図 4 の従来例と同様に、I N I 信号がハイレベルとなっている期間を初期化期間 a とする。初期化期間 a では、データドライバ 3 及びゲートドライバ 4 は動作しないため、液晶表示パネル 1 は動作しておらず、液晶表示は行われない。

[0042]

次に、液晶コントローラ10は、初期化期間aの継続中に、SCK信号をチャージポンプ回路5及びデータドライバ3へと出力し、チャージポンプ回路5の駆動を開始する。これにより、電圧GVDDが立ち上がり、一定時間の経過後に安定したレベル(基準値(例えば、16[V]))に達する。図2においても、電圧GVDDの立ち上がりから安定したレベル(基準値)に達するまでの期間を立ち上がり期間cとする。また、SCK信号の入力タイミングは、SCK信号の入力開始から電圧GVDDが安定したレベルに達するまでの期間が、初期化期間a中に収まるように設定すれば良い。

[0043]

但し、本実施の形態においては、上述したように、立ち上がり期間 c においては、 G C K 信号は未だ出力されていないため、スイッチング素子 8 は開状態にある。よって、立ち上がり期間 c においては、容量 6 は、チャージポンプ回路 5 に接続されていない状態にある。よって、本実施の形態では、容量 6 の影響が殆ど無く、電圧 G V D D の立ち上がりは、従来に比べて急峻なものとなり、立ち上がり期間 c が短縮化される。

[0044]

次に、電圧GVDDが安定したレベルに達した後、INI信号が立ち下がり、初期化期間 a が終了する。次いで、本実施の形態では、液晶コントローラ10は、INI信号が立ち下がったタイミングで、ゲートドライバ4に加え、AC/DC変換回路9にもGCK信号を入力する。これにより、ゲートドライバ4が駆動されると共に、容量6による電圧GVDDのノイズ低減が開始される。

[0045]

その後、液晶コントローラ10は、各種液晶駆動用信号(図示せず)を液晶表示パネル 1内のデータドライバ3、ゲートドライバ4及びチャージポンプ回路5に入力する。これ により、表示領域2において所望の画像の表示が開始される。また、表示領域2において 画像の表示が可能な期間を期間bとする。なお、図4において「Con」は、ノイズを低 減するための容量6がオンされるタイミングを示している。

[0046]

以上のように、本実施の形態によれば、立ち上がり期間 c を短くできるため、従来例に比べて、初期化期間 a の長さを短く設定できる。よって、本実施の形態における液晶表示装置によれば、従来の液晶表示装置に比べて、液晶表示装置の電源をONしてから画像が表示されるまでの時間を短縮化することができる。

[0047]

また、本実施の形態において、データドライバ3、ゲートドライバ4及びチャージポンプ回路5は、液晶表示パネル1を構成するアクティブマトリクス基板にモノリシックに形成することができる。この場合、アクティブマトリクス基板のベース基板(ガラス基板)上に形成されるシリコン膜は、アモルファスシリコンよりも電荷移動度が速いシリコン、例えばポリシリコン、低温ポリシリコン、又はCG(連続粒界結晶)シリコン等であるのが好ましい。更に、この場合は、容量6やツェナーダイオード7もアクティブマトリクス

基板にモノリシックに形成することができる。

[0048]

アクティブマトリクス基板のベース基板(ガラス基板)上に形成されるシリコン膜が、 アモルファスシリコンで形成されている場合は、データドライバ3、ゲートドライバ4及 びチャージポンプ回路5はICチップによって提供するのが好ましい。この場合、これら のICチップは、アクティブマトリクス基板上に直接実装しても良いし、FPC上やFP C を介して接続された外部基板上に実装しても良い。また、液晶コントローラ10もIC チップによって提供するのが好ましい。液晶コントローラ10を構成するICチップも、 アクティブマトリクス基板上に直接実装しても良いし、FPC上やFPCを介して接続さ れた外部基板上に実装しても良い。

[0049]

また、図1及び図2に示した実施の形態では、スイッチング素子8としてトランジスタ 素子が用いられているが、本発明は、これに限定されるものではない。更に、図1及び図 2 に示した実施の形態では、スイッチング素子 8 の O N / O F F は、ゲートクロック信号 を利用したAC/DC変換回路を用いて行なわれているが、本発明は、この例にも限定さ れるものではない。本発明においては、例えば、トランジスタ素子やAC/DC変換回路 9 を用いる代わりに、ゲートクロック信号を利用したリレー回路を用いることもできる。

[0050]

また、本発明において液晶表示パネルは、透過型及び反射型のいずれであっても良い。 但し、電源をONにしてから画像が表示されるまでの時間を短縮化することが求められる 点 か ら 、 反 射 型 の 液 晶 表 示 パ ネ ル 、 微 反 射 型 の 液 晶 表 示 パ ネ ル 、 半 透 過 型 の 液 晶 表 示 パ ネ ルといった、外光を反射して液晶表示を行なう液晶表示パネルに特に有効である。

【産業上の利用可能性】

[0051]

以上のように、本発明によれば、液晶表示装置の起動時間の短縮化を図ることができる ことから、本発明は液晶表示装置に有用である。よって、本発明における液晶表示装置は 、 産業上の利用可能性を有するものである。

【図面の簡単な説明】

[0052]

- 【 図 1 】 本 発 明 の 実 施 の 形 態 に お け る 液 晶 表 示 装 置 の 構 成 を 示 す 構 成 図 で あ る 。
- 【 図 2 】 図 1 に 示 し た 液 晶 表 示 パ ネ ル に 外 部 か ら 入 力 さ れ る 信 号 を 示 す 図 で あ る 。
- 【 図 3 】 従 来 か ら の ア ク テ ィ ブ マ ト リ ク ス 方 式 の 液 晶 表 示 装 置 の 構 成 を 示 す 構 成 図 で あ る

【図4】図3に示した液晶表示パネルに外部から入力される信号を示す図である。

【符号の説明】

[0053]

- 1 液晶表示装置
- 表示領域 2
- 3 データドライバ
- ゲートドライバ 4
- 5 チャージポンプ回路(昇圧回路)
- 6
- 7 ツェナーダイオード
- 8 スイッチング素子
- 9 AD/DC変換回路
- 液晶コントローラ(制御回路)
- TFT11~TFTxy アクティブ素子
- C 1 1 ~ C x y 画素容量
- C s 1 1 ~ C s x y 補助容量
- DL1~DLx データライン

10

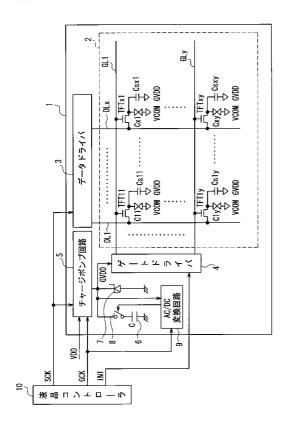
20

30

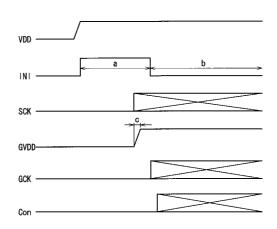
40

G L 1 ~ G L y ゲートライン

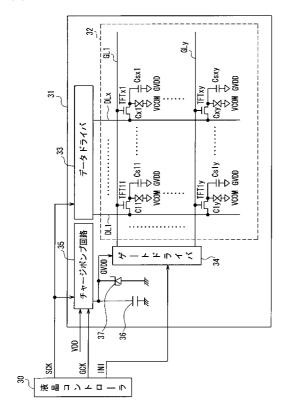
【図1】



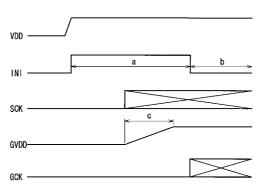
【図2】



【図3】



【図4】



フロントページの続き

(51) Int.CI.					FΙ						テーマコード (参考)
					(G 0 9 (G 3	/20	6 2 3	Ν	
					(G 0 9 0	3	/20	6 1 2	D	
					(G 0 9 0	3	/20	6 2 2	В	
					(G 0 9 0	3	/20	6 2 1	М	
					(G 0 9 (3	/20	6 8 0	G	
					(G 0 9 0	3	/20	6 2 2	D	
F ターム(参考)	2H093	NA16	NC02	NC10	NC12	NC16	NC21	NC24	NC34	NC35	NC36
		ND60									
	5C006	AC22	AF46	AF50	AF51	AF53	AF61	AF67	AF71	AF81	AF84
		BB16	BC02	BC03	BC11	BC20	BF46	EB04	FA11	FA16	
	5C080	AA10	BB05	DD03	DD08	EE28	FF11	JJ02	JJ04		



专利名称(译)	液晶表示装置							
公开(公告)号	<u>JP2007101588A</u>	公开(公告)日	2007-04-19					
申请号	JP2005287480	申请日	2005-09-30					
[标]申请(专利权)人(译)	夏普株式会社							
申请(专利权)人(译)	夏普公司							
[标]发明人	木村諭紀雄 松浦学							
发明人	木村 諭紀雄 松浦 学							
IPC分类号	G09G3/36 G02F1/1368 G02F1/133 G09G3/20							
FI分类号	G09G3/36 G02F1/1368 G02F1/133.550 G02F1/133.520 G09G3/20.670.D G09G3/20.623.N G09G3/20.612.D G09G3/20.622.B G09G3/20.621.M G09G3/20.680.G G09G3/20.622.D							
F-TERM分类号	/JB22 2H092/JB31 2H092/JB61 2H093/NC02 2H093/NC10 2H093/NC35 2H093/NC36 2H093/ND60 5C006/AF61 5C006/AF67 5C006/BC20 5C080/BB05 5C080/DD03 5C080/D	H092/KA04 2H092/KA05 2H093/NC12 2H093/NC16 2H093/NC 5C006/AC22 5C006/AF46 5C0 AF71 5C006/AF81 5C006/AF84 5C006/BF46 5C006/EB04 5C0 DD08 5C080/EE28 5C080/FF1	05 2H092/JA24 2H092/JB07 2H092 2/MA01 2H092/NA25 2H093/NA16 221 2H093/NC24 2H093/NC34 2H093 006/AF50 5C006/AF51 5C006/AF53 4 5C006/BB16 5C006/BC02 5C006 06/FA11 5C006/FA16 5C080/AA10 11 5C080/JJ02 5C080/JJ04 2H192 93/ZA04 2H193/ZA08 2H193/ZF02					
外部链接	Espacenet							

摘要(译)

解决的问题:提供一种液晶显示装置,其能够缩短从接通电源到显示图像的时间。 液晶显示面板具有以矩阵状布置的TFT 11至TFTxy,栅极驱动器,数据驱动器,电源电压VDD被升高,并且升高的电压GVDD被提供给栅极驱动器。 包括泵浦电路5的液晶显示装置还设置有用于减小电压GVDD的噪声的电容6,开关元件8和液晶控制器10。 电容器6经由开关元件8连接到电荷泵电路5。 当由电荷泵电路5提供给栅极驱动器4的电压GVDD的电压值达到或达到基准值时或之后,液晶控制器10将开关元件8从断开状态切换为闭合状态。 [选型图]图1

