

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-94432

(P2007-94432A)

(43) 公開日 平成19年4月12日(2007.4.12)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/20 (2006.01)	G09G 3/20 623B	2H093
G09G 3/36 (2006.01)	G09G 3/20 611H	5C006
G02F 1/133 (2006.01)	G09G 3/20 623L	5C080
	G09G 3/36	
	G02F 1/133 550	

審査請求 有 請求項の数 1 O L (全 10 頁)

(21) 出願番号	特願2006-344660 (P2006-344660)	(71) 出願人	505233147
(22) 出願日	平成18年12月21日 (2006.12.21)		リットン・システムズ・カナダ・リミテッド
(62) 分割の表示	特願平9-507029の分割		カナダ国・オンタリオ・M9W・5A7・
原出願日	平成7年7月28日 (1995.7.28)		トロント・シティービュー・ドライブ・2
			5
		(74) 代理人	100064908
			弁理士 志賀 正武
		(74) 代理人	100089037
			弁理士 渡邊 隆
		(74) 代理人	100108453
			弁理士 村山 靖彦
		(74) 代理人	100110364
			弁理士 実広 信哉

最終頁に続く

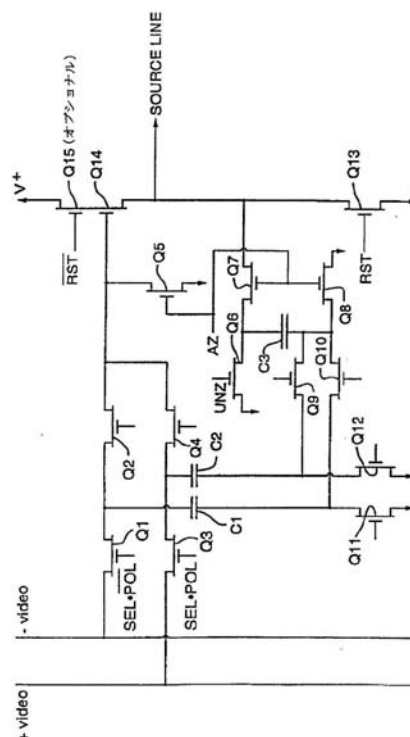
(54) 【発明の名称】 アクティブマトリックス液晶ディスプレイ用集積化アナログソースドライバ

(57) 【要約】

【課題】 アクティブマトリックス液晶ディスプレイ用ソースドライバを提供する。

【解決手段】 入力ビデオ信号の連続するラインをサンプリングするためのサンプルおよびホールド回路と、サンプルおよびホールド回路によりサンプリングされた入力ビデオ信号の連続するラインをアクティブマトリックス液晶ディスプレイの連続するソースラインに印加するためのソースフォロワであって、所定の閾値電圧により特徴付けられるソースフォロワと、入力ビデオ信号の連続するラインのそれぞれの後で、連続するソースラインをリセットするためのリセット回路と、閾値電圧の変動が連続するソースラインに印加されるビデオ信号に影響を与えないように、ビデオ信号から閾値信号を相殺するための自動ゼロ調整回路と、を含むソースドライバ。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

アクティブマトリックス液晶ディスプレイ用ソースドライバであって、

a) 入力ビデオ信号の連続するラインをサンプリングするためのサンプルおよびホールド回路と、

b) 前記サンプルおよびホールド回路によりサンプリングされた前記入力ビデオ信号の前記連続するラインを、前記アクティブマトリックス液晶ディスプレイの連続するソースラインに印加するためのソースフォロワトランジスタであって、それより小さい電圧ではソースフォロワが増幅されない所定の閾値電圧により特徴付けられるソースフォロワトランジスタと、

10

c) 前記入力ビデオ信号の前記連続するラインのそれぞれの後で、前記連続するソースラインをリセットするためのリセット回路と、

d) ソースフォロワトランジスタが閾値電圧と同じ大きさの信号を発生するようにソースフォロワに負の電圧を入力し、サンプル及びホールド回路が入力ビデオ信号を得ていた間に該信号を保持し、そして次に、前記連続するソースラインに印加されるビデオ信号に閾値電圧の変動が影響を与えないように前記ビデオ信号に前記閾値電圧が追加されるようそれら電圧を結合する自動ゼロ調整回路と、

を含むソースドライバ。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、概してアクティブ・マトリックス液晶ディスプレイ（AMLCD）に関し、特に、AMLCDの上に直接集積化されたアナログソースドライバに関する。

【背景技術】

【0002】

シリコン集積回路は、LCDを駆動するための技術において周知である。LCDから分離して製造された先行技術のドライバは、十分適切に適合させることができるトランジスタ特性で製造され、また、演算増幅器型帰還回路を、チャンネル間の利得およびオフセット変動を減少させるために使用することができる。

【0003】

30

AMLCD用のドライバをLCDガラスの上に直接組み込むことも先行技術において知られている。集積化ドライバは、高価な先行技術の分離されたドライバ集積回路（IC）と、ドライバとAMLCDとの間の信頼性が低いエッジ相互接続を排除し、これによりAMLCDを組み込む光ヘッドの全体のシステムコストとサイズを減少させるように設計されている。

【0004】

しかしながら、そのような集積化ドライバを設計するのは簡単なことではない。なぜなら、出力段は電力レールを横切って直列に接続された複数のTFTから構成することが必要であるので、TFT演算増幅器を製造することが困難であるからである。そのような集積化ドライバ上のTFTの全ての直列対が同時に導通することを防止することは不可能であろう。これは不均一性を生じる結果となり、また、或る場合には劣った性能が電源を短絡させることになる。

40

【0005】

集積化TFT（薄膜トランジスタ）ゲートドライバの設計のために、先行技術において幾つかのアプローチが提案されてきた。ゲートドライバは、基本的にはシフトレジスタとして機能する。したがって、先行技術の集積化ゲートドライバは、CMOS装置に通常関連するものと同程度のNMOS CdSe TFTにおける低消費電力を達成するためにドレインクロッキング回路を使用して設計されてきた。一つのそのような先行技術のドライバは、“An Integrated 4-bit Gray-Scale Column Driver for TV AMLCD's”, 1994 SID Digest (Soc

50

ity for Information Display)と題されたSchleupen, K. 他の文献で提案されている。

【0006】

しかしながら、先行技術においては、AMLCD用のTFTソースドライバの設計について一般的な同意を得る上での進歩は少なかった。実際のところ、現在ではソースドライバの設計に対してデジタルとアナログの二つの異なったアプローチがある。既存のデジタルソースドライバは、多数ビット出力を提供することで知られており(たとえば、4ビットデジタルドライバは、4個の大きなコンデンサと21個のTFTを使用して実施することができる)、これは航空機計器あるいは簡単なオン/オフチェックリストディスプレイのような低解像度の用途については十分である。デジタルドライバは多数のビットに拡張可能であるが、装置のサイズが追加されたビットごとにほぼ2倍になる。これに対して、単一のアナログドライバは、どのようなサイズのディスプレイにも適合するように設計することができる。そのような設計は抵抗器を使用するべきではなく、NMOSエンハンスメントモードで実施することが可能でなければならず、また、アクティブマトリックスTFTとの適合性(すなわち、半導体材料の同一の厚み)がなければならない。

【0007】

ソースドライバは、三つの基本的な機能ブロック、すなわち、入力ビデオマルチプレクサ、記憶装置、および出力駆動段を含む。入力ビデオマルチプレクサおよび記憶装置は直列に接続することができ、また、二重に緩衝されたサンプルおよびホールド(S/H)が設けられる場合には、並列に効率的に接続することができる。

【0008】

並列の関係にある実施態様においては、各S/H当たり一つのTFTを必要とする、出力ライン当たり二つ以上のS/Hが、ディスプレイの画素フォーマットおよびビデオ入力フォーマットに従って交互のラインに書き込んで、他のラインから読み出すためにアドレスされる。S/Hの出力は、最小限の実施のために四つのTFTを必要とする、S/H当たり一つの追加のTFTにより一つの出力ドライバに多重化される。

【0009】

直列の関係にある実施態様については、入力S/Hは順次ロードされ、その後に、格納されたデータはアナログレジスタとして機能する別の並列S/Hに広い幅でロードされる。直列の実施態様は、最小限実施させるために、装置の入力容量を減少させ、二つのTFTしか必要としないが、第1のS/Hへの電荷が、増幅なしで第2のS/Hも駆動しなければならないので、ドライバへの電圧が減少する。TFTの第1列は転送が完了するまで再度信号を受信することができないので、第2のTFTは、スイッチングの間の短い不感時間で電荷を転送するための低い抵抗により特徴付けられなければならない。直列S/H技術における容量は、1ラインの期間だけ駆動電流を提供するのに十分なサイズでありさえすればよい。なぜなら、それが必要とされる全蓄積時間であるからである。しかしながら、二つの直列段の存在は、スイッチングノイズの増加を招く傾向がある。一つのラインの初めにロードされたデータは次のラインの終わりまで保持されなければならないので、二重に緩衝されたS/Hは2倍の容量を必要とする。

【0010】

出力駆動段の設計は、ディスプレイとの集積化のための要求により決定される多数の基準および制限を考慮しなければならない。出力ドライバ段の不可欠の特徴は、TFT閾値電圧の独立性を維持しながら、どのロードについても正確な出力を提供しなければならないことである。

【0011】

容量性出力駆動を使用するデジタルおよびアナログドライバが提案されている。しかしながら、出力コンデンサは、(アレイTFTの一つのラインがオンの状態の)ソースライン容量と画素容量の合成容量よりもかなり大きくなければならないので、これらの先行技術の設計は、異なった直視型の用途には適用できない。したがって、これらの先行技術のソースドライバは、投射型あるいはヘルメットサイズの直視型のいずれにしても非常に小

型のディスプレイと共に使用することに制限される。

【非特許文献1】“An Integrated 4-bit Gray-Scale Column Driver for TV AMLCD's”, 1994 SID Digest (Society for Information Display)、Schleupen, K. 他

【発明の開示】

【課題を解決するための手段】

【0012】

本発明によれば、最も少ない数のTFTおよびコンデンサ（好適な実施態様においては、14個のNMOS TFTおよび3個のコンデンサ）を使用し、且つ、抵抗器あるいは他の形式の装置なしで実施することができる集積化アナログソースドライバが提供される。本発明の集積化アナログソースドライバは、どのような付加的な処理ステップも必要とすることなく、ディスプレイのアクティブマトリックス装置と同時に製造することができる。本発明の集積化アナログソースドライバの出力インピーダンスは、投射/ヘルメットディスプレイからワークステーションディスプレイにわたる広い選択範囲のディスプレイを駆動するのに十分に低い。本発明によれば、ドライバの特性は、新規な回路構成の使用によりTFT特性とは独立にされる。

【0013】

好適な実施態様の集積化アナログソースドライバは、二つのS/H段を有し、一つは標準RGB型情報を含む正極性のアナログビデオ信号に接続され、他方は逆極性のアナログビデオ信号に接続される。隣接するビデオラインは、反対極性のビデオ信号に接続され、また、ビデオの極性がチェッカー盤のように、列および行方向に交互に切り換えることができるように、各々のラインの後で切り換えられて、LCD流体を転移させ、アライメント層を分極させる傾向があるDC信号成分を最小化する（但し、列反転、行反転、フレーム反転等のような、チェッカー盤極性法に対する別案を使用することができる）。この切り換えは、フレーム毎に更に反転される。ソースドライバ当たり二つのS/H出力は、一方のS/Hが現在のラインについての信号で出力段を駆動し、他方のS/Hが次のラインについての信号を獲得するように、ソースフォロワTFTのゲートで多重化される。出力段は、一つのアクティブマトリックスソースラインを駆動するソースフォロワであり、トータムポール出力段における頂部TFTである。トータムポールの底部装置は、そのドレインが出力ソースラインにも接続されるリセットTFTである。ソースフォロワおよびリセットTFTは、第2のゲートによりあるいは、リセットTFTが導通している間にその供給電圧を取り除くことにより、ソースフォロワをオフに切り換えることによって、同時に電流が流れるのが防止される。

【0014】

出力ソースフォロワTFTに対するTFT閾値電圧の影響を相殺するために出力段に自動ゼロ調整回路が接続される。自動ゼロ調整回路は、出力電圧が信号レベルまで駆動され、次いで、アクティブマトリックスが（全てのマトリックスゲートを不動作状態に駆動することにより）動作不能とされた後に最も負の電圧にリセットされる。ソースフォロワゲートは、次いで接地され、ソースラインにおける出力電圧は、その他方の端子が接地されたコンデンサに蓄積される。このコンデンサの電圧は、反対側を接地することにより反転され、この電圧は、次いで、現在出力を駆動しているS/Hコンデンサに直列に加えられる。出力は再度リセットされ、次いでS/Hゲート信号は、コンデンサの自動ゼロ調整値に直列に接続される。この結合された信号は、次のラインのためのソースフォロワを駆動するために印加される。このような自動ゼロ調整は、TFTの閾値電圧の変化が出力に影響を与えないように、出力ソースフォロワTFTのオフセットを相殺する。フォロワ段の利得は1よりも僅かに低いので、TFTの変動にかかわらず、利得較正は必要ではない。

【発明を実施するための最良の形態】

【0015】

好適な実施態様の詳細な説明が、図面を参照して以下に行われる。

10

20

30

40

50

図 1 に示された集積化アナログソースドライバは、シフトレジスタ（図示されていないが、周知の設計のものである）により駆動された二重緩衝された入力 S / H（Q 1 , C 1 および Q 3 , C 2）を使用する。シフトレジスタは、図 2 に示された Q 1 および Q 3 のゲート信号を発生させる。T F T Q 1 か T F T Q 3 のいずれか一方が導通するとき、アナログビデオ信号（+ V I D E O , - V I D E O）の対応する一方が、関連する蓄積コンデンサ C 1 あるいは C 2 によりサンプリングされる。しかしながら、C 1 あるいは C 2 の信号をサンプリングするために、T F T Q 1 1 あるいは T F T Q 1 2 は、それぞれ、コンデンサの下方端子を接地するように導通しなければならない。二重緩衝された S / H 出力は、図 2 に示されたように Q 2 および Q 4 についてのタイミング信号に従って、二つの T F T Q 2 および T F T Q 4 によりドライバ段（Q 1 4 および Q 1 5）に多重化される。リセット T F T Q 1 3 は、出力（ソースライン）に大きな画素容量が存在するときに出

10

【 0 0 1 6 】

C 1 あるいは C 2 に蓄積された電荷は、ソースフォロワ Q 1 4 の閾値電圧（ V_t ）を総裁するためにこれと等しい電荷まで更に加えられなければならない、これにより、さもなければ発生することになる、ソースラインに印加された信号に重畳された閾値に依存する非均一性を排除する。したがって、以下に詳細に説明されたように、自動ゼロ調整回路は、直列接続されたコンデンサ C 3 を経由して、ソースフォロワ T F T Q 1 4 の T F T 閾値電圧（ V_t ）を相殺するのに十分な電荷でコンデンサ C 1 および C 2 をバイアスするために組み込まれる。

20

【 0 0 1 7 】

このように、図 2 に示されたように、ビデオライン当たり四つの動作フェーズがある。最初に、正（あるいは逆）極性のビデオ信号がソースラインに印加される（図 2 においては L I N E O / P で示される）。A M L C D T F T アレイのゲートは、ソースラインに接続されたアレイ画素電極（図示せず）を経由して必要なビデオ信号を発生させるために、L I N E O / P の期間に通常の方法でオンおよびオフに切り換えられる。

【 0 0 1 8 】

以下に詳細に説明されるように、次に、第 1 のリセット（図 2 において R S T で示される）が実行され、これに前述の自動ゼロ調整が続く（図 2 において A Z）、最後に第 2 の短いリセット（R S T）が実行される。

30

【 0 0 1 9 】

二重緩衝された入力 S / H 設計は、挿入損失および必要入力電圧を減少させ、また、余分な切り換えなしにライン単位のビデオの反転を可能にする。画素単位の反転は、逆位相のビデオソース（+ V I D E O および - V I D E O）により同じ列の交互の S / H を駆動することにより達成することができる。外部的な反転は必要ではない。

【 0 0 2 0 】

上に示したように、ドライバ段は、スイッチングのためだけに使用される上側カスコードゲート（Q 1 5）と共に図 1 に示されたソースフォロワ T F T（Q 1 4）を含む。代替案として、二つの別々の T F T Q 1 4 および T F T Q 1 5 を使用することができ、あるいは、 V_+ 供給は、T F T Q 1 5 を必要とすることなく外部的にゲートすることができる。また、上述したように、リセット T F T（Q 1 3）は、自動ゼロ調整コンデンサ C 3 が充電される前および後に、出力ライン電圧を最小電圧（ V_- ）に引き下げるために、出力（ソースライン）に接続される。第 1 および第 2 のリセットは、L I N E O / P フェーズの間の“不感時間”の期間に生じ、また、ソースライン容量（典型的には、数百 p F）を放電することができなければならない。A M L C D の各々の画素は、その一つ上（すなわち前）に対して反対極性のビデオ信号により駆動されるので、最大信号電圧に最小電圧を続けることが可能である。したがって、第 1 のリセットは、ソースライン容量を放電することができるように、十分持続されなくてはならない。自動ゼロ調整の後ではソースライン電圧は接地電圧より下であるので、（自動ゼロ調整の後の）第 2 のリセットは第 1 のリセットの半分の長さしかない。この設計は抵抗器を含んでいないので、容量性負荷は

40

50

負のレール（ V^- ）にリセットされ、また、 RST 信号が放出された後に、ソースフォロワは出力（ソースライン）をサンプリングされた信号レベルまで駆動する。

【0021】

図1に示された自動ゼロ調整回路は、8個のTFT（ $Q5$ 、 $Q6$ 、 $Q7$ 、 $Q8$ 、 $Q9$ 、 $Q10$ 、 $Q11$ 、および $Q12$ ）と一つのコンデンサ（ $C3$ ）を使用する。動作中は、ドライバ入力は、自動ゼロ調整（ AZ ）信号でTFT $Q5$ をオンに切り換えることにより接地される。これに応答して、 AZ 信号がTFT $Q7$ およびTFT $Q8$ をオンに切り換える一方、非ゼロ信号（ UNZ ）がTFT $Q6$ をオフに維持し、論理的にローのゲート信号がTFT $Q9$ およびTFT $Q10$ をオフ状態に維持する結果として、出力電圧（負であり、且つ、TFT閾値電圧 V_t の大きさにほぼ等しい）は、コンデンサ $C3$ に蓄積される。したがって、蓄積された電圧の極性は、 $Q6$ および $Q7$ に接続されたコンデンサの電極板が $Q8$ 、 $Q9$ 、および $Q10$ に接続された電極板に対して負であるようになる。コンデンサ $C3$ は、次いで、 $Q7$ および $Q8$ をオフに切り換えることにより電氣的に切り離される（ AZ の立ち下がリエッジ）。コンデンサ $C3$ は、次いで、TFT $Q6$ と、 $Q9$ あるいは $Q10$ のいずれか一つ（図2においては、 $Q9$ がオンされたとして示される）をオンに切り換えることにより電氣的に再接続される（ UNZ の立ち上がりエッジ）。 $Q6$ および $Q7$ に接続された電極板は、 $Q8$ 、 $Q9$ 、および $Q10$ に接続された電極板に対して電氣的に負のままであるが、閾値電圧 V_t が $C1$ あるいは $C2$ に蓄積された信号から減じられるのではなくて、加えられるように電氣的に接続される。ソースフォロワの利得はほぼ1であるので、TFT $Q6$ と、TFT $Q9$ あるいは $Q10$ のいずれか一つにより電圧が反転されてフォロワトランジスタ $Q14$ のゲートに加えられたときに、それは出力（ソースライン）を V_t の実際の値に無関係にゼロボルトに駆動する。

【0022】

図2から判るように、本発明のドライバを動作させるために必要な切り換えは、基本的な S/H 回路がソースフォロワTFT $Q14$ のゲートを接地するための四つのTFT（ $Q1$ 、 $Q2$ 、 $Q3$ 、および $Q4$ ）と一つのトランジスタ（ $Q5$ ）と、 $Q9$ 、 $Q10$ 、 $Q11$ 、および $Q12$ を通しての、接地と自動ゼロ調整コンデンサ $C3$ の間の S/H コンデンサ $C1$ および $C2$ の底部端子の双投スイッチングを必要とするので、幾分複雑である。 $C1$ あるいは $C2$ の一方が自動ゼロ調整コンデンサ $C3$ に接続されたときに、他の S/H コンデンサは入力ビデオ信号を蓄積するために接地されなければならないので、二重緩衝入力の各々の側は、別々に自動ゼロ調整コンデンサ $C3$ に接続されなければならない。自動ゼロ調整するために使用されたTFT（ $Q5 \sim Q12$ ）およびコンデンサ $C3$ は、好ましくは、 S/H TFTおよびコンデンサと同じ（小さな）サイズである。

【0023】

図1の汎用アナログドライバを実施するための14（あるいは15）個のTFTと3個のコンデンサの総部品個数は、上述されたSchleupen, K. 他の文献で説明された先行技術の4ビットの拡張性がないスイッチドキャパシタドライバで使用された21個のTFTトランジスタと8個のコンデンサと比べると優れている。この部品個数は、 S/H 入力をアドレスするためのシフトレジスタ（図示せず）で使用されたTFTを含んでおらず、また、 $Q1$ および $Q3$ 切り換え波形を発生させるために使用されたゲート（図示せず）も含んでいないことに注意すべきである。入力 S/H 回路（チャンネル当たり二つより多くの S/H 回路が存在することがある）の構造に依存して、いずれかの極性のビデオ信号により供給された S/H 回路は、各々の入力毎に活性化されなければならない。どの S/H 回路が活性化されるかは、出力に印加される信号の極性に依存する。図示された実施態様においては、 $Q1$ あるいは $Q3$ のいずれかが選択されることになる。したがって、これは、 $Q1$ あるいは $Q3$ のどちらがオンになるかを選択する出力ゲート動作を備えた一対のシフトレジスタを使用することにより達成される。この選択論理は、シフトレジスタ出力において、あるいは、入力サンプリング装置としてカスコードTFTを使用することにより、多重化すべきサンプリングパルスを必要とすることになる。 $Q1$ および $Q3$ についての二重ゲート装置は余分なスイッチングノイズを注入しがちであるのに対して、シフ

トレジスタ出力におけるゲート動作は信号の完全性を劣化させないので、前者が好ましい。シフトレジスタおよび追加の切り換えゲートは、先行技術の一部を形成し、それらは副次的なものであり、以下の請求項で述べられる本発明の実際の回路の一部を形成しないので、図示されていない。

【0024】

要約すると、本発明の集積化アナログソースドライバは、任意のサイズのディスプレイに対して“一つのサイズで全てに適合する”解決法のように適切であるドライバを提供することにより、容量性駆動を使用し、また、小さなディスプレイにのみ適している先行技術の $p-Si$ および $CdSe$ の集積化ソースドライバ設計の利点を克服する。TFT 閾値特性から独立した線形電流増幅を得る手段として自動ゼロ調整を使用することは、今まで 10
は先行技術においては知られていないと思われる。更に、ドライバは、アレイ TFT と同時に処理（すなわち製造）され、したがって、新しいあるいは余分な処理ステップは必要とせず、電流増幅が提供される。少数の回路素子（TFT およびコンデンサであり抵抗器はない）は、本発明のドライバを小さな画素ピッチで使用する既存のドライバより小さく作ることを可能にし、これは高解像度のヘルメットおよび投射ディスプレイ用途に関して重要な商業的な考慮事項である。本発明の集積化ドライバの出力インピーダンスは、大型のディスプレイパネルのソースライン容量を駆動するのに十分低く、また、ドライバ入力インピーダンスは高い。ドライバ速度は、ビデオ入力と適合性がある。広帯域のビデオについては、必要な帯域幅を減少させるために複数の別々の入力 が設けられることもある。 20
また、ビデオ反転を簡単に実施することもできる。

【0025】

本発明の他の実施態様および変形例が可能である。たとえば、入力回路は、異なった入力および画素配置および極性構成に適合するために各種の設計に従って作ることができる。また、ドライバは、セレン化カドミウムと同様に、アモルファスシリコン、多結晶シリコン、単結晶シリコン、ガリウム砒素、ゲルマニウム-シリコンのような多数の適当な半導体材料から製造することもできる。全てのそのような代替実施態様および変形例は、ここに添付した請求の範囲に関して本発明の範囲内にあると思われる。

【図面の簡単な説明】

【0026】

【図1】本発明による集積化アナログソースドライバの概略図である。 30

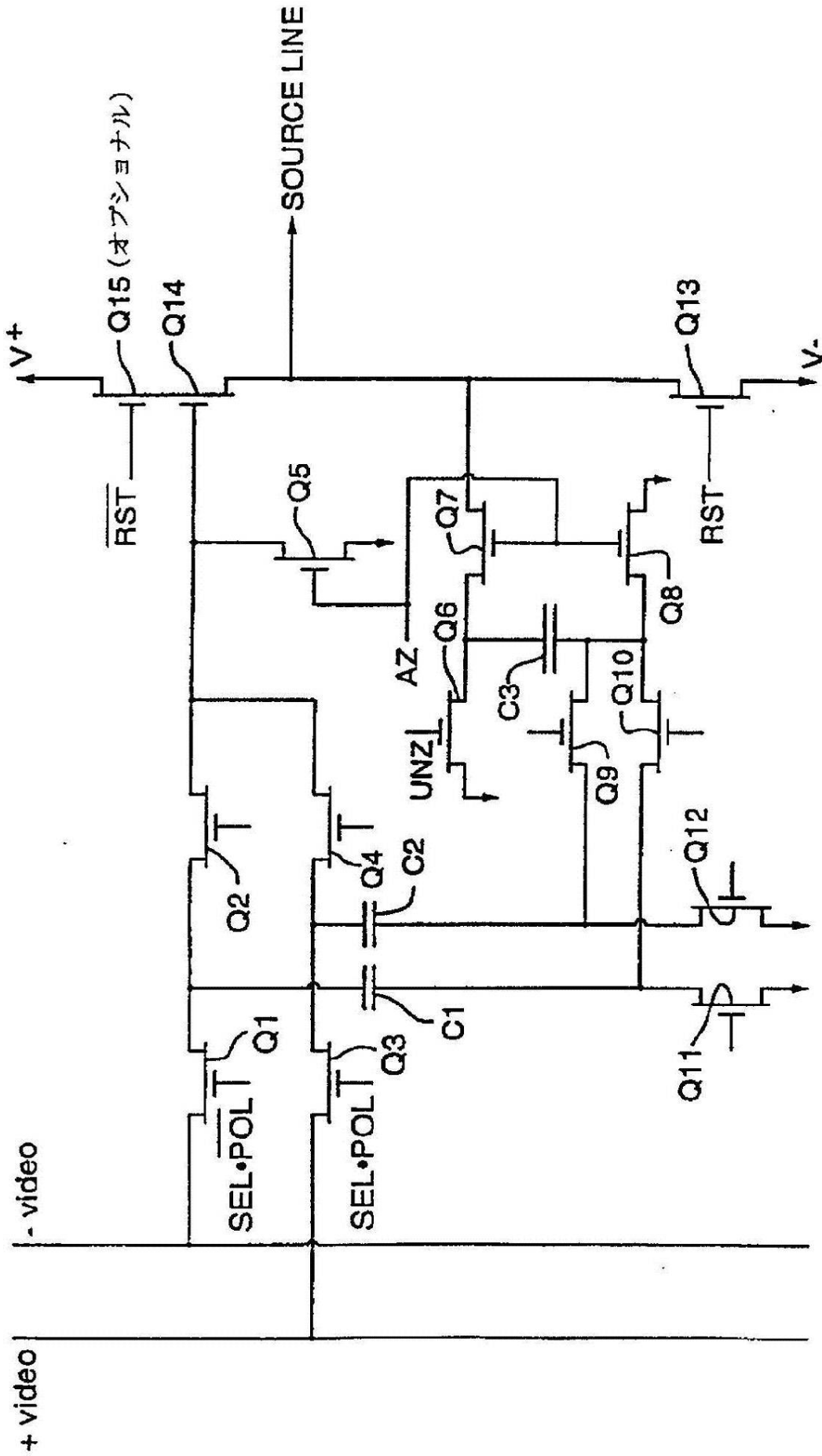
【図2】図1に示されドライバの要素の動作の順序を示すタイミング図である。

【符号の説明】

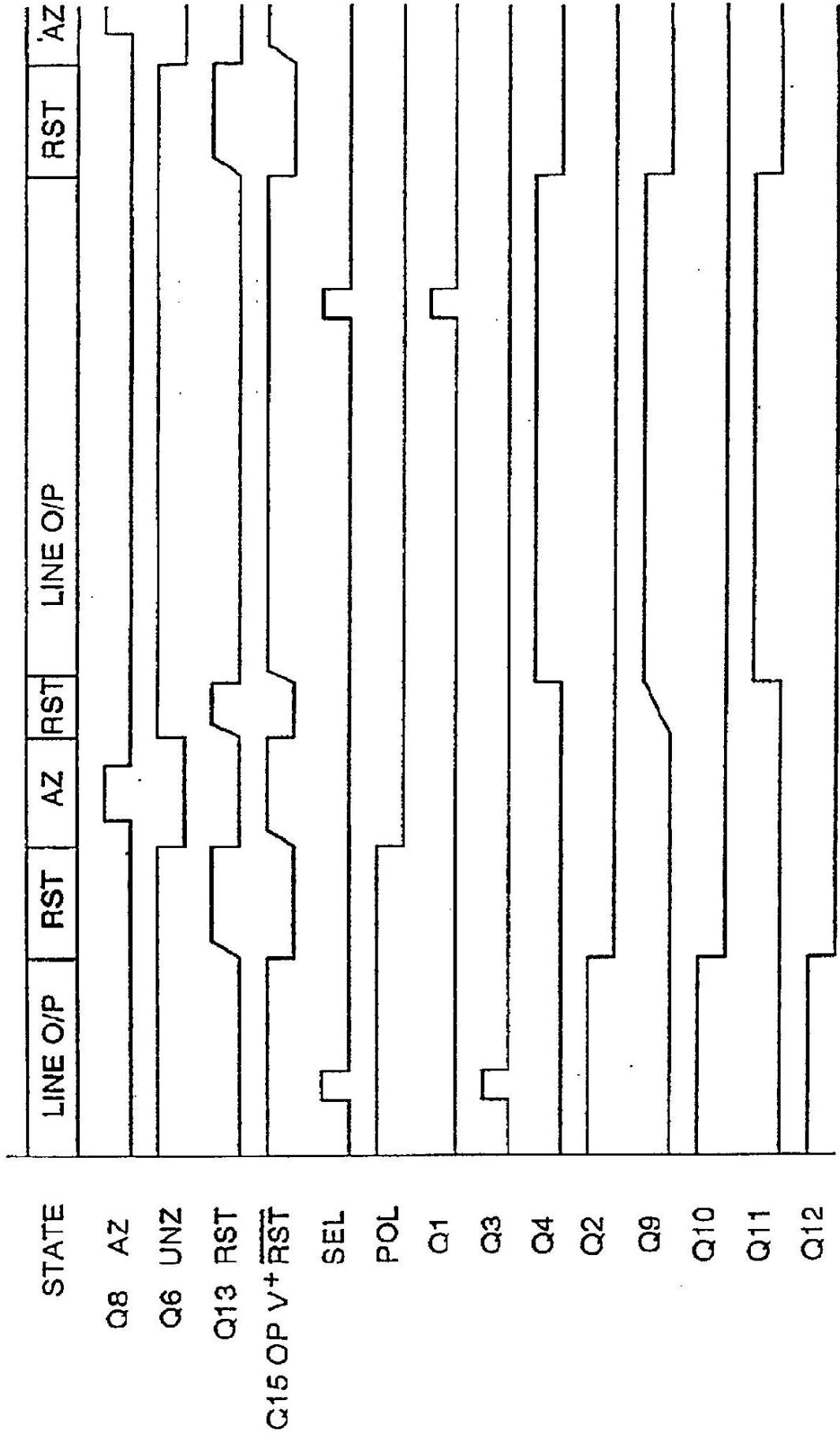
【0027】

Q5、Q6、Q7、Q8、Q9、Q10、Q11、Q12 薄膜トランジスタ
C3 コンデンサ

【図 1】



【 図 2 】



フロントページの続き

(72)発明者 ロナルド・ルータ

カナダ・オンタリオ・L 4 Y・3 S 5・ミッシソーガ・ブルーストリーム・ドライブ・3 5 6 9

F ターム(参考) 2H093 NA16 NC23 NC24 NC34

5C006 BC13 BF11 BF25 BF34 BF37 EB05

5C080 AA10 BB05 DD25 EE29 JJ03 JJ04

专利名称(译)	用于有源矩阵液晶显示器的集成模拟源驱动器		
公开(公告)号	JP2007094432A	公开(公告)日	2007-04-12
申请号	JP2006344660	申请日	2006-12-21
[标]申请(专利权)人(译)	利顿系统有限公司加拿大		
申请(专利权)人(译)	利顿系统有限公司加拿大		
[标]发明人	ロナルドルータ		
发明人	ロナルド・ルータ		
IPC分类号	G09G3/20 G09G3/36 G02F1/133		
FI分类号	G09G3/20.623.B G09G3/20.611.H G09G3/20.623.L G09G3/36 G02F1/133.550		
F-TERM分类号	2H093/NA16 2H093/NC23 2H093/NC24 2H093/NC34 5C006/BC13 5C006/BF11 5C006/BF25 5C006/BF34 5C006/BF37 5C006/EB05 5C080/AA10 5C080/BB05 5C080/DD25 5C080/EE29 5C080/JJ03 5C080/JJ04 2H193/ZA04		
代理人(译)	渡边 隆 村山彦		
其他公开文献	JP4214179B2		
外部链接	Espacenet		

摘要(译)

提供了一种用于有源矩阵液晶显示器的源极驱动器。用于对输入视频信号的连续行进行采样的采样和保持电路以及由采样和保持电路采样的连续输入视频信号线被应用于有源矩阵液晶显示器的连续源极线。以预定阈值电压为特征的源极跟随器，用于在输入视频信号的每条连续线之后复位连续源极线的复位电路，阈值电压变化以及自动调零电路，用于从视频信号中消除阈值信号，以便不影响施加到连续源线的视频信号。点域1

