

【特許請求の範囲】

【請求項 1】

パネル、
前記パネルに複数の制御信号を提供するタイミング制御装置、
複数のビデオ信号を受け、複数の解読されたビデオ信号を前記パネルに提供するビデオチップ、
基準クロック周波数を提供する位相ロックループ、及び、
前記制御信号とビデオ信号を受け、前記パネルを駆動するソースドライバを含み、
前記タイミング制御装置、前記ビデオチップ、前記位相ロックループの全てが前記ソースドライバの中に組み込まれ、統合して集積回路を形成している液晶ディスプレイ装置。 10

【請求項 2】

液晶ディスプレイ装置に電源を提供する単一の電圧源を更に含む請求項 1 に記載の液晶ディスプレイ装置。

【請求項 3】

集積回路の中に組み込まれるパワーチップを更に含む請求項 1 又は請求項 2 に記載の液晶ディスプレイ装置。

【請求項 4】

集積回路の中に組み込まれる共通電圧回路を更に含む請求項 1 ~ 請求項 3 のいずれか 1 項に記載の液晶ディスプレイ装置。

【請求項 5】

集積回路の中に組み込まれる発光ダイオードドライバを更に含む請求項 1 ~ 請求項 4 のいずれか 1 項に記載の液晶ディスプレイ装置。 20

【請求項 6】

集積回路の中に組み込まれるシリアルプログラマブルインターフェースを更に含む請求項 1 ~ 請求項 5 のいずれか 1 項に記載の液晶ディスプレイ装置。

【請求項 7】

集積回路の中に組み込まれる同期分離器を更に含む請求項 1 ~ 請求項 6 のいずれか 1 項に記載の液晶ディスプレイ装置。

【請求項 8】

パネル、及び、前記パネルを駆動する駆動システムを含み、 30
前記駆動システムは、
前記パネルに複数の制御信号を提供するタイミング制御装置、
複数のビデオ信号を受け、複数の解読されたビデオ信号を前記パネルに提供するビデオチップ、

基準クロック周波数を提供する位相ロックループ、及び、
前記制御信号とビデオ信号を受け、前記パネルを駆動するソースドライバを含む液晶ディスプレイ装置。

【請求項 9】

タイミング制御装置、ビデオチップ、位相ロックループ、ソースドライバの全てが集積回路の中に組み込まれる請求項 8 に記載の液晶ディスプレイ装置。 40

【請求項 10】

集積回路の中に組み込まれるパワーチップを更に含む請求項 9 に記載の液晶ディスプレイ装置。

【請求項 11】

集積回路の中に組み込まれる共通電圧回路を更に含む請求項 9 又は請求項 10 に記載の液晶ディスプレイ装置。

【請求項 12】

集積回路の中に組み込まれる発光ダイオードドライバを更に含む請求項 9 ~ 請求項 11 のいずれか 1 項に記載の液晶ディスプレイ装置。

【請求項 13】

集積回路の中に組み込まれるシリアルプログラマブルインターフェースを更に含む請求項 9 ~ 請求項 12 のいずれか1項に記載の液晶ディスプレイ装置。

【請求項 14】

集積回路の中に組み込まれる同期分離器を更に含む請求項 9 ~ 請求項 13 のいずれか1項に記載の液晶ディスプレイ装置。

【請求項 15】

パネル、

電源を提供する単一の電圧源、及び、前記単一の電圧源が提供する電源を受けて前記パネルを駆動する駆動システムを含み、

前記駆動システムは、

複数の同期信号を分離する同期分離器、

前記パネルに複数の制御信号を提供するタイミング制御装置、

複数のビデオ信号を受け、複数の解読されたビデオ信号を前記パネルに提供するビデオチップ、

基準クロック周波数を提供する位相ロックループ、及び、

前記制御信号とビデオ信号を受け、前記パネルを駆動するソースドライバを含み、

前記同期分離器、タイミング制御装置、位相ロックループ、ソースドライバは、集積回路の中に組み込まれている液晶ディスプレイ装置。

【請求項 16】

集積回路の中に組み込まれるビデオチップを更に含む請求項 15 に記載の液晶ディスプレイ装置。

【請求項 17】

集積回路の中に組み込まれるパワーチップを更に含む請求項 15 又は請求項 16 に記載の液晶ディスプレイ装置。

【請求項 18】

集積回路の中に組み込まれる共通電圧回路を更に含む請求項 15 ~ 請求項 17 のいずれか1項に記載の液晶ディスプレイ装置。

【請求項 19】

集積回路の中に組み込まれる発光ダイオードドライバを更に含む請求項 15 ~ 請求項 18 のいずれか1項に記載の液晶ディスプレイ装置。

【請求項 20】

集積回路の中に組み込まれるシリアルプログラマブルインターフェースを更に含む請求項 15 ~ 請求項 19 のいずれか1項に記載の液晶ディスプレイ装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、集積回路に関し、特に、液晶ディスプレイ装置を駆動する集積回路に関するものである。

【背景技術】

【0002】

図1は、液晶ディスプレイ装置のブロック図を示している。液晶ディスプレイ装置10は、液晶ディスプレイパネル12と駆動システム14を含む。液晶ディスプレイパネル12は、ゲートドライバ12-2とソースドライバ12-4を有する。駆動システム14は、フレキシブルプリント回路16の上に設置され、前記フレキシブルプリント回路16は、液晶ディスプレイパネル12の外部に形成される。駆動システム14は、電源回路14-1、ビデオチップ14-2、タイミング発生器14-3、位相ロックループ14-4、共通電圧回路14-5、発光ダイオードドライバ14-6と、シリアルプログラマブルインターフェース(SPI I/F)14-7を有する。駆動システム14は、画像信号R、G、B、制御信号H、V、クロック信号Clock1~Clock3と、電源信号VGH、VGI、VCC、GNDを液晶ディスプレイパネル12に提供する。液晶ディスプレ

10

20

30

40

50

イ装置 10 は、例えば、15 V、-10 V と 5 V などの異なる電圧レベルを有する多電圧環境の中で操作される。これらの異なる電圧レベルは、外部装置から提供されるもので、外部装置は、管理コストの増加を招く可能性がある。また、電源回路 14 - 1、ビデオチップ 14 - 2、タイミング発生器 14 - 3、位相ロックループ 14 - 4、共通電圧回路 14 - 5、発光ダイオードドライバ 14 - 6 と、シリアルプログラマブルインターフェース (SPI I/F) 14 - 7 は、全て異なる集積回路からなるため、使用スペースの増加を招く。

【発明の開示】

【発明が解決しようとする課題】

【0003】

10

上記従来の問題を防ぐ液晶ディスプレイ装置を駆動する集積回路を提供する。

【課題を解決するための手段】

【0004】

本発明は、パネル、タイミング制御装置、ビデオチップ、位相ロックループと、ソースドライバを含む液晶ディスプレイ装置を提供する。タイミング制御装置は、制御信号をパネルに提供する。ビデオチップは、ビデオ信号を受け、解読したビデオ信号をパネルに提供する。位相ロックループは、基準クロック周波数を提供する。ソースドライバは、制御信号とビデオ信号を受け、パネルを駆動する。タイミング制御装置、ビデオチップと、位相ロックループは、全てソースドライバの中に組み込まれ、統合して集積回路を成す。本発明の液晶ディスプレイ装置は、電源を液晶ディスプレイ装置に提供する単一の電圧源を含む。本発明の液晶ディスプレイ装置はまた、前記集積回路の中に組み込まれるパワーチップを含む。

20

【0005】

また、本発明は、パネルと駆動システムを含む液晶ディスプレイ装置を提供する。本発明の駆動システムは、パネル、タイミング制御装置、ビデオチップ、位相ロックループと、ソースドライバを含む。タイミング制御装置は、制御信号をパネルに提供する。ビデオチップは、ビデオ信号を受け、解読したビデオ信号をパネルに提供する。位相ロックループは、基準クロック周波数を提供する。ソースドライバは、制御信号とビデオ信号を受け、パネルを駆動する。

【0006】

30

更に、本発明は、パネル、単一の電圧源と駆動システムを含む液晶ディスプレイ装置を提供する。駆動システムは、単一の電圧源を受け、電源を提供し、パネルを駆動する。駆動システムは、同期分離器、タイミング制御装置、ビデオチップ、位相ロックループと、ソースドライバを含む。同期分離器は、同期信号を分離する。タイミング制御装置は、制御信号をパネルに提供する。ビデオチップは、ビデオ信号を受け、解読したビデオ信号をパネルに提供する。位相ロックループは、基準クロック周波数を提供する。ソースドライバは、制御信号とビデオ信号を受け、パネルを駆動する。同期分離器、タイミング制御装置、位相ロックループと、ソースドライバは、全て前記集積回路の中に組み込まれる。

【発明の効果】

【0007】

40

本発明の液晶ディスプレイ装置によれば、単一の電圧源の状態で操作することができ、消費電力を低下させ、電源管理を改善させることができる。

【発明を実施するための最良の形態】

【0008】

本発明についての目的、特徴、長所が一層明確に理解されるよう、以下に実施形態を例示し、図面を参照にしながら、詳細に説明する。

【0009】

実施例 1：図 2 は、本発明の液晶ディスプレイ装置の実施例 1 を示している。液晶ディスプレイ装置 30 は、液晶ディスプレイパネル 32、駆動システム 34 と、フレキシブルプリント回路板 36 を含む。液晶ディスプレイパネル 32 は、ゲートドライバ 32 - 2 とソ

50

ースドライバ 32 - 4 を有する。駆動システム 34 は、電源回路 34 - 1、ビデオチップ 34 - 2、タイミング発生器 34 - 3、位相ロックループ 34 - 4、共通電圧回路 34 - 5、発光ダイオードドライバ 34 - 6 と、シリアルプログラマブルインターフェース (SPI I/F) 34 - 7 を有する。フレキシブルプリント回路板 36 は、アナログ信号 R、G、B、同期信号 Hs、Vs と、電源信号 VCC、GND を提供する。本実施例では、ビデオチップ 34 - 2、タイミング発生器 34 - 3、位相ロックループ 34 - 4 は、少なくとも一つのソースドライバ 32 - 4 の中に組み込まれ、統合して集積回路を成す。また、共通電圧回路 34 - 5、発光ダイオードドライバ 34 - 6、又は、シリアルプログラマブルインターフェース (SPI I/F) 34 - 7 も集積回路の中に組み込まれることができる。駆動システム 34 は、同期分離器 (未表示) を更に含み、これも集積回路の中に組み込まれることができる。

10

【0010】

実施例 2 : 図 3 は、本発明の液晶ディスプレイ装置の実施例 2 を示している。液晶ディスプレイ装置 50 は、液晶ディスプレイパネル 52、駆動システム 54 と、電圧源 56 を含む。駆動システム 54 は、電源回路 54 - 1、ビデオチップ 54 - 2、タイミング発生器 54 - 3、位相ロックループ 54 - 4、共通電圧回路 54 - 5、発光ダイオードドライバ 54 - 6、シリアルプログラマブルインターフェース (SPI I/F) 54 - 7 と、同期分離器 54 - 8 を有する。電圧源 56 は、例えば、約 1.8 V ~ 5 V の間にある電圧範囲の中に位置する電圧信号を提供する。電源回路 54 - 1 は、パルス幅変調器からなることができ、電圧源 56 からの電圧信号を受け、例えば、変調後の電圧レベルが約 15 V、7.5 V と - 10 V の変調後の電圧レベルを液晶ディスプレイパネル 52 に提供する。

20

【0011】

ビデオチップ 54 - 2 は、アナログ信号 R、G、B を有する画像信号、輝度 / クロミナンス信号 (luminance / chrominance ; YC)、コンポジット・ビデオ信号 (CVS) と、カラー信号 YCbCr を受けるビデオデコーダからなることができ、交替したアナログ信号 R、G、B を液晶ディスプレイパネル 52 に提供する。タイミング発生器 54 - 3 は、制御信号を液晶ディスプレイパネル 52 に提供する。位相ロックループ 54 - 4 は、基準クロック周波数をビデオチップ 54 - 2 と同期分離器 54 - 8 に提供する。共通電圧回路 54 - 5 は、共通電圧増幅器 (common voltage amplifier) からなることができ、ライン反転の期間に共通電圧信号を液晶ディスプレイパネル 52 に提供する。発光ダイオードドライバ 54 - 6 は、光源 58 を駆動し、液晶ディスプレイパネル 52 を点灯する。シリアルプログラマブルインターフェース (SPI I/F) 54 - 7 は、I2C バスインターフェースからなることができ、I2C 信号 S_{12C} を受け、使用頻度を設定する。同期分離器 54 - 8 は、垂直同期信号から水平同期信号を分離する。

30

【0012】

本発明のビデオチップ 54 - 2、タイミング発生器 54 - 3、位相ロックループ 54 - 4 は、液晶ディスプレイ装置 50 の少なくとも一つのソースドライバ (未表示) の中に組み込まれ、統合して集積回路を成すことができる。また、電源回路 54 - 1、共通電圧回路 54 - 5、発光ダイオードドライバ 54 - 6、シリアルプログラマブルインターフェース (SPI I/F) 54 - 7 と、同期分離器 54 - 8 も集積回路の中に組み込まれることができる。また、上述の統合をした後、液晶ディスプレイ装置 50 は、単一の電圧源 58 の状態で操作することができ、消費電力を低下させ、電源管理を改善させる。

40

【図面の簡単な説明】

【0013】

【図 1】従来の液晶ディスプレイ装置のブロック図を示している。

【図 2】本発明の液晶ディスプレイ装置の実施例 1 を示している。

【図 3】本発明の液晶ディスプレイ装置の実施例 2 を示している。

【符号の説明】

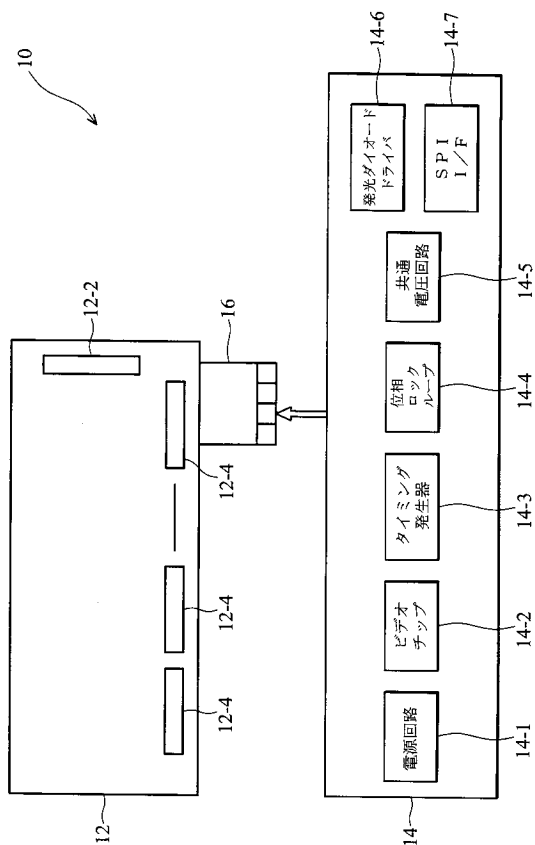
【0014】

50

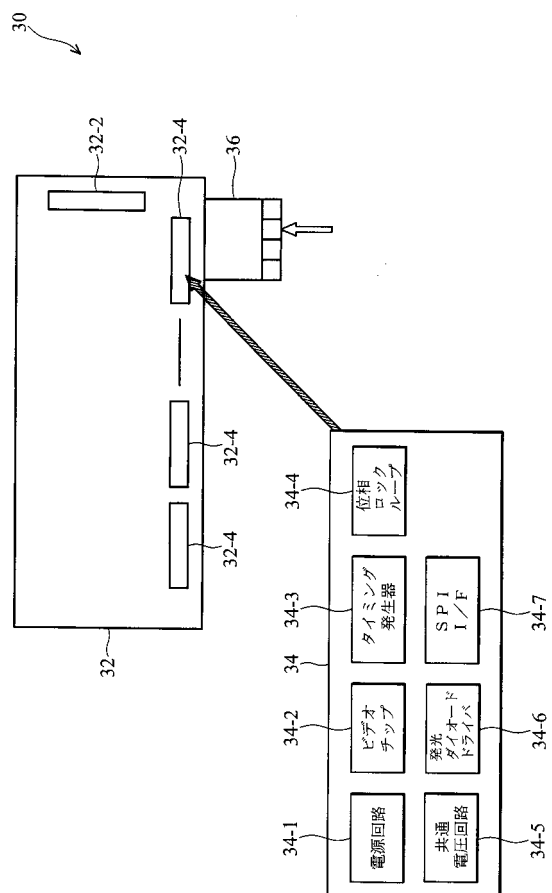
- 10、30、50 液晶ディスプレイ装置
 12、32、52 液晶ディスプレイパネル
 12-2、32-2 ゲートドライバ
 12-4、32-4 ソースドライバ
 14、34、54 駆動システム
 14-1、34-1、54-1 電源回路
 14-2、34-2、54-2 ビデオチップ
 14-3、34-3、54-3 タイミング発生器
 14-4、34-4、54-4 位相ロックループ
 14-5、34-5、54-5 共通電圧回路
 14-6、34-6、54-6 発光ダイオードドライバ
 14-7、34-7、54-7 シリアルプログラマブルインターフェース
 16、36 フレキシブルプリント回路
 54-8 同期分離器
 56 電圧源
 58 光源

10

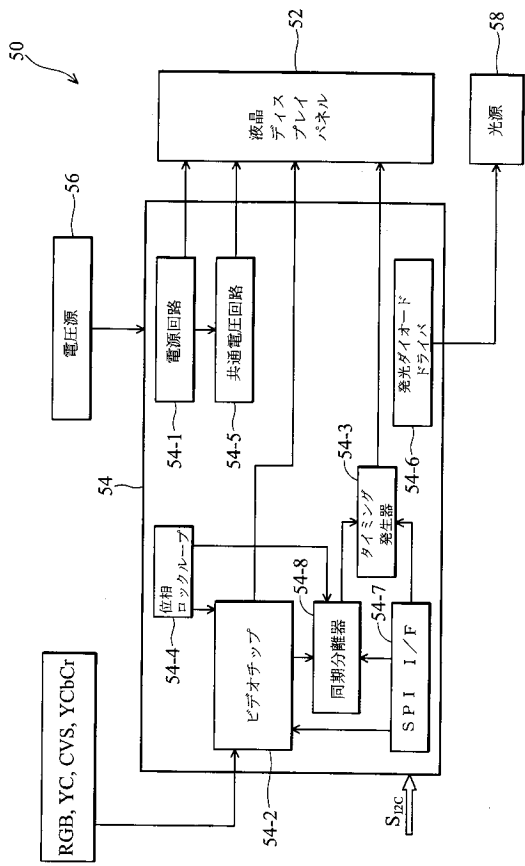
【図1】



【図2】



【図 3】



フロントページの続き

(51) Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 1 M
	G 0 9 G 3/20	6 8 0 G

F ターム(参考) 5C080 AA10 BB05 DD25 DD27 DD28 FF03 GG07 GG08 JJ02

专利名称(译)	液晶显示装置		
公开(公告)号	JP2006003894A	公开(公告)日	2006-01-05
申请号	JP2005171872	申请日	2005-06-13
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股▼ふん▲有限公司		
[标]发明人	洪集茂 陳建宏		
发明人	洪 集茂 陳 建宏		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
FI分类号	G09G3/36 G02F1/133.505 G09G3/20.612.J G09G3/20.612.L G09G3/20.612.P G09G3/20.621.M G09G3/20.680.G		
F-TERM分类号	2H093/NC01 2H093/NC16 2H093/NC24 2H093/NC42 2H093/ND42 2H093/ND54 5C006/AA01 5C006/AF71 5C006/BB29 5C006/BC02 5C006/BC03 5C006/BC11 5C006/BC20 5C006/BF42 5C006/EA01 5C006/EB04 5C006/EB05 5C006/FA41 5C080/AA10 5C080/BB05 5C080/DD25 5C080/DD27 5C080/DD28 5C080/FF03 5C080/GG07 5C080/GG08 5C080/JJ02 2H193/ZF01		
优先权	10/865941 2004-06-14 US		
外部链接	Espacenet		

摘要(译)

提供了一种用于驱动液晶显示装置的集成电路。面板，用于向面板提供多个控制信号的定时控制器，用于接收多个视频信号并且向面板提供多个解码的视频信号的视频芯片以及用于提供参考时钟频率的锁相器。用于接收控制信号和视频信号并驱动面板的环路和源极驱动器，时序控制器，视频芯片和锁相环都集成在源极驱动器中并集成在一起。形成电路的液晶显示装置。[选择图]图2

