

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号  
特開2005-315925  
(P2005-315925A)

(43) 公開日 平成17年11月10日(2005.11.10)

|                                      |                |             |
|--------------------------------------|----------------|-------------|
| (51) Int.Cl. <sup>7</sup>            | F I            | テーマコード (参考) |
| <b>G09G 3/36</b>                     | G09G 3/36      | 2H093       |
| <b>G02F 1/133</b>                    | G02F 1/133 550 | 5C006       |
| <b>G09G 3/20</b>                     | G09G 3/20 621A | 5C080       |
|                                      | G09G 3/20 621B |             |
|                                      | G09G 3/20 622Q |             |
| 審査請求 未請求 請求項の数 7 O L (全 18 頁) 最終頁に続く |                |             |

|           |                              |          |                                |
|-----------|------------------------------|----------|--------------------------------|
| (21) 出願番号 | 特願2004-130753 (P2004-130753) | (71) 出願人 | 000005049                      |
| (22) 出願日  | 平成16年4月27日 (2004.4.27)       |          | シャープ株式会社                       |
|           |                              |          | 大阪府大阪市阿倍野区長池町22番22号            |
|           |                              | (74) 代理人 | 100104695                      |
|           |                              |          | 弁理士 島田 明宏                      |
|           |                              | (72) 発明者 | 中野 武俊                          |
|           |                              |          | 大阪府大阪市阿倍野区長池町22番22号            |
|           |                              |          | シャープ株式会社内                      |
|           |                              | (72) 発明者 | 中川 清志                          |
|           |                              |          | 大阪府大阪市阿倍野区長池町22番22号            |
|           |                              |          | シャープ株式会社内                      |
|           |                              | Fターム(参考) | 2H093 NA16 NA33 NA43 NB01 NB07 |
|           |                              |          | NB11 NB29 NC03 NC10 NC12       |
|           |                              |          | NC13 NC16 NC21 NC28 ND60       |
|           |                              |          | NH14 NH15 NH16                 |
|           |                              |          | 最終頁に続く                         |

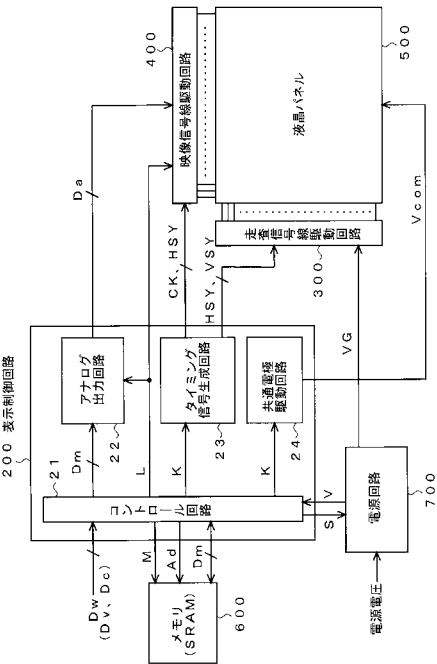
(54) 【発明の名称】 表示装置およびそれを備える電子機器

(57) 【要約】

【課題】 制振材などの部材を必要とせず、画像を表示するための駆動信号に起因する音鳴りを防止できる表示装置を提供する。

【解決手段】 1画面分の画像を液晶パネル500に表示するための期間であるフレーム期間を休止期間と駆動期間とに分割する。休止期間には、表示制御回路200は、外部から受け取った画像データDvを保持用画像データDmとしてメモリ600に書き込む。駆動期間には、表示制御回路200は、外部から受け取った画像データDvをメモリ600に書き込むとともに、外部から画像データDvを受け取る速さの2倍の速さで保持用画像データDmをメモリ600から読み出し、その保持用画像データDmを液晶パネル500に表示するための処理を行う。このとき、共通電極駆動回路24は、従来の2倍の周波数で共通電極を駆動する。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

画像を表示するための表示部において複数の映像信号線と複数の走査信号線との交差部にそれぞれ対応してマトリクス状に配置された複数の画素形成部に設けられた画素電極と、前記画素電極との間に電圧を印加するために前記画素電極と対向して設けられた共通電極と、前記画像を表す画像信号を受け取り前記画像信号に応じて前記複数の映像信号線に電圧を印加する映像信号線駆動回路と、前記複数の走査信号線を選択的に駆動する走査信号線駆動回路と、前記共通電極を駆動する共通電極駆動回路を含み、前記画像を示す画像データを受け取り、前記画像データに基づく前記画像信号と前記映像信号線駆動回路および前記走査信号線駆動回路の所定の動作タイミングを示すタイミング信号とを出力する表示制御回路と、前記画像データを保持するメモリとを備える表示装置であって、

1 フレーム分の前記画像データの表す画像を前記表示部に表示する期間であるフレーム期間が、前記表示部に前記画像を表示するための処理が停止する休止期間と、前記表示部に前記画像を表示するための処理が実行される駆動期間とに分割され、

前記表示制御回路は、

前記休止期間には、前記画像データを受け取ると、当該受け取った画像データを前記メモリに書き込み、

前記駆動期間には、前記画像データを受け取ると、当該受け取った画像データを前記メモリに書き込むとともに、1 ライン分の前記画像データを受け取る間に前記メモリに既

に書き込まれている前記画像データのうち2 ライン分の前記画像データを読み出して当該読み出した画像データに基づいて前記画像信号を生成し、その生成された前記画像信号に基づいて前記画像が表示されるように前記映像信号線駆動回路と前記走査信号線駆動回路と前記共通電極駆動回路とを制御することを特徴とする、表示装置。

## 【請求項 2】

前記休止期間とそれに続く前記駆動期間とから成る期間が前記フレーム期間に2 回以上あることを特徴とする、請求項 1 に記載の表示装置。

## 【請求項 3】

前記表示制御回路は、前記画像データに基づいて前記画像信号を生成する画像信号生成回路と、前記タイミング信号を生成するタイミング信号生成回路とを含み、

前記休止期間には、前記画像信号生成回路と前記タイミング信号生成回路と前記走査信号線駆動回路と前記映像信号線駆動回路と前記共通電極駆動回路における所定の動作が停止することを特徴とする、請求項 1 または 2 に記載の表示装置。

## 【請求項 4】

前記表示部に1 ライン分の画像を表示するための処理が実行される期間が25 マイクロ秒以下であることを特徴とする、請求項 1 から3 までのいずれか1 項に記載の表示装置。

## 【請求項 5】

画像を表示するための表示部において複数の映像信号線と複数の走査信号線との交差部にそれぞれ対応してマトリクス状に配置された複数の画素形成部に設けられた画素電極と、前記画素電極との間に電圧を印加するために前記画素電極と対向して設けられた共通電極と、前記画像を表す画像信号を受け取り前記画像信号に応じて前記複数の映像信号線に電圧を印加する映像信号線駆動回路と、前記複数の走査信号線を選択的に駆動する走査信号線駆動回路と、前記共通電極を駆動する共通電極駆動回路と、前記画像を示す画像データを保持するメモリとを備える表示装置の駆動方法であって、

外部から送られる前記画像データに基づいて、前記画像信号と前記映像信号線駆動回路および前記走査信号線駆動回路の所定の動作タイミングを示すタイミング信号とを出力する表示制御ステップを含み、

1 フレーム分の前記画像データの表す画像を前記表示部に表示する期間であるフレーム期間が、前記表示部に前記画像を表示するための処理が停止する休止期間と、前記表示部に前記画像を表示するための処理が実行される駆動期間とに分割され、

前記表示制御ステップは、

前記画像データが外部から送られる速さと同じ速さで、前記画像データを前記メモリに書き込む画像データ書き込みステップと、

前記駆動期間に、前記画像データが外部から送られる速さの2倍の速さで、前記メモリに既書き込まれている前記画像データを読み出し、当該読み出された前記画像データに基づいて前記画像信号を生成する画像信号生成ステップと、

前記駆動期間に、前記画像信号に基づいて前記画像が表示されるように前記映像信号線駆動回路と前記走査信号線駆動回路と前記共通電極駆動回路とを制御するステップとを含むことを特徴とする、駆動方法。

【請求項6】

前記休止期間とそれに続く前記駆動期間とから成る期間が前記フレーム期間に2回以上あることを特徴とする、請求項5に記載の駆動方法。 10

【請求項7】

前記表示部に1ライン分の画像を表示するための処理が実行される期間が25マイクロ秒以下であることを特徴とする、請求項5または6に記載の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示装置に関し、特に、携帯電話等に採用されている小型の液晶表示装置において振動を防止するための駆動回路および駆動方法に関する。

【背景技術】

20

【0002】

従来より、スイッチング素子としてTFT (Thin Film Transistor: 薄膜トランジスタ) を備えるアクティブマトリクス型液晶表示装置が知られている。この液晶表示装置は、互いに対向する2枚の絶縁性の基板から構成される液晶パネルを備えている。液晶パネルの一方の基板には、走査信号線 (ゲートバスライン) と映像信号線 (ソースバスライン) とが格子状に設けられ、走査信号線と映像信号線との交差部近傍にTFTが設けられている。TFTは、走査信号線に接続されたゲート電極、映像信号線に接続されたソース電極、およびドレイン電極とから構成される。ドレイン電極は、画像を形成するために基板上にマトリクス状に配置された画素電極と接続されている。また、液晶パネルの他方の基板には、液晶層を介して画素電極との間に電圧を印加するための電極 (以下「共通電極」という) が設けられており、画素電極と共通電極と液晶層とによって個々の画素形成部が実現されている。そして、各TFTのゲート電極が走査信号線からアクティブな走査信号 (ゲート信号) を受けたときに当該TFTのソース電極が映像信号線から受ける映像信号 (ソース信号) と、共通電極に供給される共通電極信号とに基づいて、画素形成部の液晶層に電圧が印加される。これにより液晶が駆動され、画面上に所望の画像が表示される。

30

【0003】

ところで、液晶には、直流電圧が加わり続けると劣化するという性質がある。このため、液晶表示装置では、液晶層には交流電圧が印加される。これについて、図8および図9を参照しつつ説明する。図8は、アクティブマトリクス型液晶表示装置の液晶パネルの断面を模式的に示した図である。図8に示すように、液晶パネルは、TFTガラス基板53と画素電極59と液晶層52と共通電極58とCF (Color Filter) ガラス基板51とによって構成されている。この液晶層52への交流電圧の印加は、例えば、上述した各画素形成部に印加する電圧の極性を1フレーム期間毎に反転させることにより実現される。具体的には、共通電極58の電位を基準とした場合のソース電極の電圧 (映像信号電圧) の極性が1フレーム期間毎に反転するように、液晶表示装置の駆動が行われている。なお、1フレーム期間とは、液晶表示装置の全ての画素形成部に電圧を印加し、1画面分の画像を画面上に表示するための期間である。

40

【0004】

上述のような液晶表示装置の駆動を実現する技術として、例えば、ライン反転駆動と呼

50

ばれる駆動方式が知られている。図 9 は、駆動方式としてライン反転駆動が採用されている液晶表示装置における信号波形図である。図 9 において、符号  $TH_n$  ( $TH_1$ 、 $TH_2$ 、 $TH_3$ 、 $\dots$ ) は  $n$  行目の走査信号線が選択されている期間を示し、符号  $TF$  は 1 フレーム期間を示している。映像信号  $V_s$  は、図 9 に示すように、1 水平走査期間毎に極性が反転し、さらに、1 フレーム期間毎にも極性が反転している。同様に、共通電極信号  $V_{com}$  も、1 水平走査期間毎に極性が反転し、さらに、1 フレーム期間毎にも極性が反転している。また、映像信号  $V_s$  と共通電極信号  $V_{com}$  とは、位相が  $1/2$  周期 (1 水平走査期間) ずれている。これにより、液晶層に印加される電圧の極性が 1 水平走査期間毎に反転し、液晶表示装置の交流駆動が実現されている。

#### 【0005】

ところで、近年、上述のような液晶表示装置が携帯電話等の電子機器のメイン画面として採用されている。このような液晶表示装置の 1 つに、 $320 \times 240$  の解像度をもつ QVGA (Quarter Video Graphics Array) と呼ばれる規格のものがある。このような液晶表示装置において、上述のような交流駆動に起因して、図 8 に示している CF ガラス基板 51 が振動し、その振動が耳障りな音として感じられることが指摘されている。このような、振動による耳障りな音の発生 (以下、「音鳴り」という。) を防止するため、特開平 8 - 179285 号公報には、液晶表示装置の液晶パネル上に制振材を貼付することにより液晶表示装置の交流駆動に起因する振動を減衰させる技術が開示されている。また、特開 2000 - 10570 号公報には、EL (Electro Luminescence) 素子によるバックライトが採用されている携帯電話において、EL 素子の交流駆動に起因する雑音を防止するために、EL 素子を駆動する交流電圧と逆位相の電圧を生成し、その逆位相の電圧に基づく音をスピーカから出力することにより雑音を除去する技術が開示されている。さらに、特開 2001 - 36607 号公報には、携帯型音響再生装置において、装置の使用者の周囲の騒音を騒音信号として抽出し、その騒音信号とは逆位相の信号と出力すべき音声信号とを合成した信号をヘッドホンから出力することにより騒音を除去する技術が開示されている。

【特許文献 1】特開平 8 - 179285 号公報

【特許文献 2】特開 2000 - 10570 号公報

【特許文献 3】特開 2001 - 36607 号公報

【発明の開示】

【発明が解決しようとする課題】

#### 【0006】

ところが、上記特開平 8 - 179285 号公報に開示された技術では、制振材によって振動が減衰され音鳴りは低減されるが、完全に音鳴りを防止できるものではない。また、液晶パネル上に制振材を貼付しなければならないので、小型化や軽量化の点では好ましくない。また、特開 2000 - 10570 号公報に開示された技術では EL 素子の交流駆動に起因する雑音が除去され、特開 2001 - 36607 号公報に開示された技術では装置の周囲の騒音が除去されるが、ともに画像を表示するための駆動信号に起因する振動による音鳴りを防止できるものではない。

#### 【0007】

そこで、本発明では、制振材などの部材を必要とせず、表示装置を駆動するための駆動信号に起因する音鳴りを防止できる表示装置を提供することを目的とする。

【課題を解決するための手段】

#### 【0008】

第 1 の発明は、画像を表示するための表示部において複数の映像信号線と複数の走査信号線との交差部にそれぞれ対応してマトリクス状に配置された複数の画素形成部に設けられた画素電極と、前記画素電極との間に電圧を印加するために前記画素電極と対向して設けられた共通電極と、前記画像を表す映像信号を受け取り前記映像信号に応じて前記複数の映像信号線に電圧を印加する映像信号線駆動回路と、前記複数の走査信号線を選択的に駆動する走査信号線駆動回路と、前記共通電極を駆動する共通電極駆動回路を含み、前記

10

20

30

40

50

画像を示す画像データを受け取り、前記画像データに基づく前記画像信号と前記映像信号線駆動回路および前記走査信号線駆動回路の所定の動作タイミングを示すタイミング信号とを出力する表示制御回路と、前記画像データを保持するメモリとを備える表示装置であって、

1 フレーム分の前記画像データの表す画像を前記表示部に表示する期間であるフレーム期間が、前記表示部に前記画像を表示するための処理が停止する休止期間と、前記表示部に前記画像を表示するための処理が実行される駆動期間とに分割され、

前記表示制御回路は、

前記休止期間には、前記画像データを受け取ると、当該受け取った画像データを前記メモリに書き込み、

前記駆動期間には、前記画像データを受け取ると、当該受け取った画像データを前記メモリに書き込むとともに、1ライン分の前記画像データを受け取る間に前記メモリに既書き込まれている前記画像データのうち2ライン分の前記画像データを読み出して当該読み出した画像データに基づいて前記画像信号を生成し、その生成された前記画像信号に基づいて前記画像が表示されるように前記映像信号線駆動回路と前記走査信号線駆動回路と前記共通電極駆動回路とを制御することを特徴とする。

【0009】

第2の発明は、第1の発明において、

前記休止期間とそれに続く前記駆動期間とから成る期間が前記フレーム期間に2回以上あることを特徴とする。

【0010】

第3の発明は、第1の発明および第2の発明において、

前記表示制御回路は、前記画像データに基づいて前記画像信号を生成する画像信号生成回路と、前記タイミング信号を生成するタイミング信号生成回路とを含み、

前記休止期間には、前記画像信号生成回路と前記タイミング信号生成回路と前記走査信号線駆動回路と前記映像信号線駆動回路と前記共通電極駆動回路における所定の動作が停止することを特徴とする。

【0011】

第4の発明は、第1から第3の発明において、

前記表示部に1ライン分の画像を表示するための処理が実行される期間が25マイクロ秒以下であることを特徴とする。

【0012】

第5の発明は、画像を表示するための表示部において複数の映像信号線と複数の走査信号線との交差部にそれぞれ対応してマトリクス状に配置された複数の画素形成部に設けられた画素電極と、前記画素電極との間に電圧を印加するために前記画素電極と対向して設けられた共通電極と、前記画像を表す画像信号を受け取り前記画像信号に応じて前記複数の映像信号線に電圧を印加する映像信号線駆動回路と、前記複数の走査信号線を選択的に駆動する走査信号線駆動回路と、前記共通電極を駆動する共通電極駆動回路と、前記画像を示す画像データを保持するメモリとを備える表示装置の駆動方法であって、

外部から送られる前記画像データに基づいて、前記画像信号と前記映像信号線駆動回路および前記走査信号線駆動回路の所定の動作タイミングを示すタイミング信号とを出力する表示制御ステップを含み、

1 フレーム分の前記画像データの表す画像を前記表示部に表示する期間であるフレーム期間が、前記表示部に前記画像を表示するための処理が停止する休止期間と、前記表示部に前記画像を表示するための処理が実行される駆動期間とに分割され、

前記表示制御ステップは、

前記画像データが外部から送られる速さと同じ速さで、前記画像データを前記メモリに書き込む画像データ書き込みステップと、

前記駆動期間に、前記画像データが外部から送られる速さの2倍の速さで、前記メモリに既書き込まれている前記画像データを読み出し、当該読み出された前記画像データ

10

20

30

40

50

に基づいて前記画像信号を生成する画像信号生成ステップと、

前記駆動期間に、前記画像信号に基づいて前記画像が表示されるように前記映像信号線駆動回路と前記走査信号線駆動回路と前記共通電極駆動回路とを制御するステップとを含むことを特徴とする。

【0013】

第6の発明は、第5の発明において、

前記休止期間とそれに続く前記駆動期間とから成る期間が前記フレーム期間に2回以上あることを特徴とする。

【0014】

第7の発明は、第5の発明および第6の発明において、

前記表示部に1ライン分の画像を表示するための処理が実行される期間が25マイクロ秒以下であることを特徴とする。

【発明の効果】

【0015】

上記第1の発明によれば、フレーム期間(1フレーム期間)は休止期間と駆動期間とに分割される。休止期間には、表示部に画像を表示するための処理は実行されず、外部から受け取る画像データはメモリに書き込まれる。一方、駆動期間には、外部から受け取る画像データがメモリに書き込まれるとともに、外部から画像データを受け取る速さの2倍の速さで画像データに基づく画像を表示するための画像信号が生成される。そして、その画像信号の示す画像を表示部に表示するための処理が実行される。このため、1本の走査信号線が選択される期間が従来の2分の1となり、表示部に画像を表示するための駆動信号の1つである共通電極信号の駆動周波数が従来の2倍となる。これにより、共通電極信号の駆動周波数が可聴範囲よりも高くなり、画像表示のための駆動信号に起因する音鳴りを防止できる表示装置が実現される。

【0016】

上記第2の発明によれば、フレーム期間において休止期間と駆動期間とがそれぞれ2回以上繰り返される。このため、画像データを保持するために使用されるメモリの容量が小さい場合にも、1フレーム期間に休止期間と駆動期間とが繰り返される回数をそのメモリの容量に応じて設定することにより、第1の発明と同様の効果を奏する表示装置が実現される。

【0017】

上記第3の発明によれば、フレーム期間内の休止期間には、表示装置内の各回路における所定の動作が停止する。このため、消費電力の増加を抑制しつつ第1の発明と同様の効果を奏する表示装置が実現される。

【0018】

上記第4の発明によれば、1本の走査信号線が選択される期間が25μ秒以下に設定される。このため、表示装置の共通電極を駆動する共通電極信号の駆動周波数は20kHz以上になる。これにより、共通電極は可聴範囲より高い周波数で振動することとなり、音鳴りを確実に防止することができる表示装置が実現される。

【発明を実施するための最良の形態】

【0019】

<1. 基礎検討>

<1.1 測定装置の構成>

まず、上述のような液晶表示装置における音鳴りの原因を究明するために以下のような実験を行った。図10は、基礎検討における測定装置を模式的に示した図である。この測定装置は、簡易防音箱90と信号源基板91とマイク92とパーソナルコンピュータ93とで構成されている。図10に示すように、簡易防音箱90の中に信号源基板91とマイク92を設置し、信号源基板91およびマイク92とパーソナルコンピュータ93とを接続する。ここで、信号源基板91とは、液晶表示装置を駆動するための駆動回路やガラス基板で構成される一般に「液晶パネル」と呼ばれているもののことである。信号源基板9

10

20

30

40

50

1の駆動回路は、パーソナルコンピュータ93から出力される指示信号に基づいて駆動される。マイク92は、簡易防音箱90の中の音を取り込む。そして、マイク92で取り込まれた音はWAVEファイル(パーソナルコンピュータにおいて一般的に採用されているオペレーションシステムである「Windows(登録商標)」における標準の音声ファイル)に変換されてパーソナルコンピュータ93に取り込まれる。パーソナルコンピュータ93は、WAVEファイルに基づきフーリエ変換を行うことによって、マイク92で取り込まれた音の周波数成分と振幅(音量)とを測定する。これにより、簡易防音箱90の中で発生している音の周波数成分と振幅とを測定することができ、駆動回路の駆動周波数の違いによる音の発生の違い等を把握することができる。

#### 【0020】

10

##### < 1.2 測定結果 >

まず、現在音鳴りの防止が課題となっている2.4インチ型QVGAと呼ばれる規格の液晶パネル(信号源基板)について上記測定を行った。その結果、周波数スペクトルにおいて10kHz近傍にピークが見られた。ここで、測定に採用された液晶パネルにおける共通電極の駆動周波数は約10kHzである。この周波数は、測定の結果周波数スペクトルにおいてピークが見られた周波数と一致している。したがって、共通電極の駆動が音鳴りを引き起こしている可能性があると言える。

#### 【0021】

次に、上記パネルにおいて、共通電極に直流電圧を供給して測定を行った。その結果、共通電極の駆動周波数が10kHzであったときに見られた、周波数スペクトルにおいて10kHz近傍に現れるピークが見られなくなった。

20

#### 【0022】

さらに、上記パネルにおいて、共通電極を駆動する共通電極信号Vcomの示す電圧と映像信号線に供給される映像信号Vsの示す電圧とを図11に示すように設定して測定を行った。なお、このとき液晶パネルの液晶層に印加される電圧は図11に示すように一定に保持される。これにより、図12に示すような、共通電極信号Vcomの振幅と音量との関係を示す結果が得られた。図12より、共通電極信号Vcomの振幅が大きいほど音量が大きくなることが把握される。

#### 【0023】

以上の測定結果より、液晶表示装置における音鳴りが共通電極の駆動に起因していると言えることができる。これを踏まえ、本発明では、表示装置を後述のような構成とすることで音鳴りを解消している。以下、添付図面を参照しつつ、本発明の一実施形態について説明する。

30

#### 【0024】

##### < 2. 全体構成 >

図1は、本発明の一実施形態に係る液晶表示装置の全体構成を示すブロック図である。この液晶表示装置は、表示制御回路200と、走査信号線駆動回路300と、映像信号線駆動回路400と、液晶パネル500と、メモリ600と、電源回路700とを備えている。表示制御回路200には、コントロール回路21と、アナログ出力回路(画像信号生成回路)22と、タイミング信号生成回路23と、共通電極駆動回路24とが含まれている。また、メモリ600には、高速のSRAM(Static Random Access Memory)が採用されている。なお、本実施形態においては、液晶表示装置の解像度は320×240(走査信号線が320本、映像信号線が240本)であり、メモリ600は走査信号線160本分の画像データを保持することができるものとする。

40

#### 【0025】

表示制御回路200は、液晶パネル500に表示すべき画像を表す(狭義の)画像データおよび表示動作のタイミング等を決めるデータ(以下、「表示制御データ」という)を外部の信号源から受け取る(以下、外部から送られるこれらのデータDwを「広義の画像データ」といい、(狭義の)画像データを符号Dvで示し、表示制御データを符号Dcで示す。)。狭義の画像データDvと表示制御データDcとを含む広義の画像データDwは

50

、表示制御回路 200 内のコントロール回路 21 に入力される。コントロール回路 21 は、表示制御データ Dc に基づいて、電源回路 700 を制御するための制御信号 S、タイミング信号生成回路 23 および共通電極駆動回路 24 の動作タイミングを制御するための切  
 換指示信号 K、アナログ出力回路 22 および映像信号線駆動回路 400 を制御するための  
 制御信号 L を出力し、狭義の画像データ Dv に基づいて当該狭義の画像データ Dv をメモ  
 リ 600 に保持するための保持用画像データ Dm を出力する。コントロール回路 21 から  
 出力された保持用画像データ Dm は、順次、メモリ 600 に書き込まれる。また、コン  
 トロール回路 21 は、所定の期間中には、メモリ 600 から保持用画像データ Dm を順次読  
 み出し、読み出した保持用画像データ Dm をアナログ出力回路 22 に入力する。このよう  
 に、メモリ 600 への保持用画像データ Dm の書き込みやメモリ 600 からの保持用画像  
 データ Dm の読み出しのために、メモリ制御信号 M がコントロール回路 21 から出力され  
 る。アナログ出力回路 22 は、保持用画像データ Dm に基づいてアナログ画像信号 Da を  
 出力する。タイミング信号生成回路 23 は、コントロール回路 21 から出力される切換指  
 示信号 K に基づいて、走査信号線駆動回路 300 および映像信号線駆動回路 400 の動作  
 タイミングを示すクロック信号 CK、水平同期信号 HSY、垂直同期信号 VSY を出力す  
 る。また、共通電極駆動回路 24 は、コントロール回路 21 から出力される切換指示信号  
 K に基づいて、共通電極を駆動する共通電極信号 Vcom を出力する。

#### 【0026】

メモリ 600 には、上述のように、表示制御回路 200 から出力されるメモリ制御信号  
 M に基づいて保持用画像データ Dm が書き込まれる。なお、本実施形態においては、1 画  
 面の 2 分の 1 に相当する領域の画像データ、すなわち、160 ライン分の画像データを保  
 持することができるメモリ 600 が使用されている。電源回路 700 は、表示制御回路 2  
 00 内のコントロール回路 21 から出力される制御信号 S に基づいて、外部から供給され  
 る電源電圧から所定のレベルの電圧を生成し、表示制御回路 200 および走査信号線駆動  
 回路 300 にそれぞれ電圧 V、VG を供給する。走査信号線駆動回路 300 は、表示制御  
 回路 200 内のタイミング信号生成回路 23 から出力される水平同期信号 HSY および垂  
 直同期信号 VSY を受け取り、各走査信号線に走査信号を出力する。映像信号線駆動回路  
 400 は、表示制御回路 200 内のアナログ出力回路 22 から出力される映像信号 Da と  
 タイミング信号生成回路 23 から出力されるクロック信号 CK、水平同期信号 HSY とを  
 受け取り、液晶パネル 500 に画像を表示するための映像信号（以下「駆動用映像信号」  
 という）を各映像信号線に出力する。以上のようにして、走査信号線駆動回路 300 から  
 走査信号が、映像信号線駆動回路 400 から駆動用映像信号が、共通電極駆動回路 24 か  
 ら共通電極信号 Vcom がそれぞれ出力されることにより、各画素形成部には画素電極と  
 共通電極との電位差に相当する電圧が印加され、所望の画像が表示される。

#### 【0027】

##### < 3 . 駆動回路 >

##### < 3 . 1 駆動回路の基本的な動作 >

次に、本実施形態における駆動回路の動作について説明する。図 2 は、本実施形態にお  
 ける駆動回路の基本的な動作を説明するための信号波形図である。図 2 において、符号 T  
 Ha で示す期間は従来の水平走査期間に相当する期間（以下、「旧水平走査期間」という  
 ）を、符号 THb で示す期間は本実施形態における 1 水平走査期間（以下、「新水平走  
 査期間」という。）を、符号 TF で示す期間はフレーム期間をそれぞれ示している。本実  
 施形態では、フレーム期間 TF は、液晶表示パネル 500 に画像を表示するための処理が  
 停止する休止期間 T1 と液晶表示パネル 500 に画像を表示するための処理が実行される  
 駆動期間 T2 とに分割されている。なお、従来におけるフレーム期間の長さとは本実施形態  
 におけるフレーム期間の長さとは同じ長さである。また、休止期間 T1 の長さとは駆動期間  
 T2 の長さとは同じ長さである。

#### 【0028】

図 2 (a) は、従来および本実施形態において、表示制御回路 200 が外部から画像デ  
 ータ Dv を受け取るタイミングを示す信号波形図である。図 2 (b) および (c) は、そ

10

20

30

40

50

れぞれ従来および本実施形態における共通電極信号  $V_{com}$  の信号波形図である。図 2 (a) に示すように、表示制御回路 200 は旧水平走査期間  $TH_a$  毎に外部から画像データ  $D_v$  を受け取る。旧水平走査期間  $TH_a$  に受け取る画像データ  $D_v$  には、1 ライン分の画像に相当する画像データが含まれている。従来においては、このような 1 ライン分の画像データを受け取るタイミングと同期して、その 1 ライン分の画像データに基づく画像を液晶パネル 500 に表示するための処理が実行されるように駆動回路は動作していた。すなわち、図 2 (b) に示すように、共通電極信号  $V_{com}$  の極性は旧水平走査期間  $TH_a$  毎に反転していた。その結果、共通電極は、この共通電極信号  $V_{com}$  に基づいて、フレーム期間  $TF$  を通じて旧水平走査期間  $TH_a$  毎に交流駆動されていた。なお、以下の説明においては、外部から受け取る画像データ  $D_v$  に基づく画像を液晶パネル 500 に表示するための処理のことを「画像描画処理」という。 10

#### 【0029】

これに対して、本実施形態においては、共通電極信号  $V_{com}$  の波形は図 2 (c) に示すようなものとなる。すなわち、フレーム期間  $TF$  のうち休止期間  $T_1$  には、共通電極信号  $V_{com}$  の電位は一定（基準電位）に保持される。したがって、休止期間  $T_1$  には共通電極は駆動されない。一方、フレーム期間  $TF$  のうち駆動期間  $T_2$  には、共通電極信号  $V_{com}$  の極性は新水平走査期間  $TH_b$  毎に反転する。ここで、新水平走査期間  $TH_b$  の長さは旧水平走査期間  $TH_a$  の 2 分の 1 に相当する長さとなっている。すなわち、本実施形態における共通電極信号  $V_{com}$  の駆動周波数は、従来の共通電極信号  $V_{com}$  の駆動周波数の 2 倍になっている。従来の共通電極信号  $V_{com}$  の駆動周波数は約 10 kHz であ 20 ったので、本実施形態における共通電極信号  $V_{com}$  の駆動周波数は約 20 kHz となる。

#### 【0030】

##### < 3.2 画像データの受け取りと画像描画処理のタイミング >

図 3 は、表示制御回路 200 が外部から各ラインの画像データ  $D_v$  を受け取るタイミングと各ラインの画像データ  $D_v$  についての画像描画処理が実行されるタイミングとの関係を示している。図 3 (a) は、表示制御回路 200 が各ラインの画像データ  $D_v$  を受け取るタイミング（期間）を示しており、数字  $n$  ( $n = 1, \dots, 320$ ) によって  $n$  ライン目の画像データ  $D_v$  を受け取るタイミングが示されている。例えば、「1」と示されている期間には 1 ライン目の画像データ  $D_v$  を表示制御回路 200 が外部から受け取り、「 30 240」と示されている期間には 240 ライン目の画像データ  $D_v$  を表示制御回路 200 が外部から受け取る。図 3 (b) は、各ラインの画像データ  $D_v$  についての画像描画処理が行われるタイミング（期間）を示しており、数字  $n$  ( $n = 1, \dots, 320$ ) によって  $n$  ライン目の画像データ  $D_v$  についての画像描画処理が行われるタイミングが示される。例えば、「1」と示されている期間には 1 ライン目の画像データ  $D_v$  についての画像描画処理が施され、「240」と示されている期間には 240 ライン目の画像データ  $D_v$  についての画像描画処理が実行される。

#### 【0031】

図 3 (a) に示すように、表示制御回路 200 は、フレーム期間  $TF$  を通じて旧水平走査期間  $TH_a$  毎に 1 ライン分の画像データ  $D_v$  を外部から受け取る。本実施形態においては旧水平走査期間  $TH_a$  は 50  $\mu$  秒に設定されている。休止期間  $T_1$  は 8000  $\mu$  秒に設定されており、表示制御回路 200 は休止期間  $T_1$  中に 1 ライン目から 160 ライン目までの画像データ  $D_v$  を外部から受け取る。一方、図 3 (b) に示すように、休止期間  $T_1$  には画像描画処理は行われない。このため、表示制御回路 200 は 1 ライン目から 160 ライン目までの画像データ  $D_v$  をメモリ 600 に書き込んで、画像データ  $D_v$  が保持されている。なお、画像データ  $D_v$  のメモリ 600 での保持についての詳しい説明は後述する。 40

#### 【0032】

休止期間  $T_1$  から駆動期間  $T_2$  に切り換わると、表示制御回路 200 は、まず 161 ライン目の画像データ  $D_v$  を外部から受け取る。このとき、1 ライン目の画像データ  $D_v$  に 50

ついでに画像描画処理と2ライン目の画像データDvについて画像描画処理とが順に実行される。詳しく説明すると、駆動期間T2における最初の新水平走査期間THbに1ライン目の画像データDvについての画像描画処理が施され、その次の新水平走査期間THbに2ライン目の画像データDvについて画像描画処理が実行される。一方、161ライン目の画像データDvについてはメモリ600に書き込まれ保持される。このようにして、駆動期間T2を通じて、旧水平走査期間THa毎に1ライン分の画像データDvを表示制御回路200が受け取るとともに2ライン分の画像データDvについての画像描画処理が実行される。駆動期間T2は、休止期間T1と同様、8000μ秒に設定されている。これにより、駆動期間T2中に、161ライン目から320ライン目までの画像データDvを表示制御回路200が受け取り、1ライン目から320ライン目までの画像データDv 10  
についての画像描画処理が実行される。なお、上記では、駆動期間T2中に画像データDvについての画像描画処理が実行されるものとして説明しているが、詳しくは、画像データDvは後述のように保持用画像データDmとしてメモリ600に保持され、その保持用画像データDmに基づいて画像描画処理が実行される。

#### 【0033】

##### < 3.3 画像データのメモリ保持 >

上述したように、フレーム期間THのうち休止期間T1には画像描画処理が実行されない。ところが、フレーム期間TFを通じて旧水平走査期間THa毎に外部から画像データDvが送られてくるので、表示制御回路200はその画像データDvを保持する必要がある。本実施形態では、表示制御回路200が画像データDvに基づいて保持用画像データ 20  
Dmを生成し、その保持用画像データDmが表示装置内のメモリ600に保持されている。

#### 【0034】

図4は、本実施形態における画像データDvのメモリ600での保持について説明するための図である。図4(a)は、表示制御回路200が各ラインの画像データDvを受け取るタイミングを示している。図4(b)は、各ラインの画像データDvに基づく保持用画像データDmについての画像描画処理が実行されるタイミングを示している。図4(c)は、各ラインの画像データDvに基づく保持用画像データDmがメモリ600内のどの領域(アドレス)で保持されるかを模式的に示している。このメモリ600は、アドレス 30  
1~160で示される領域で構成されている。説明の便宜上、各アドレスで示される領域には1ライン分の画像データDvに基づく保持用画像データDmが保持されるものとする。すなわち、このメモリ600には、160ライン分の画像データDvに基づく保持用画像データDmが保持される。

#### 【0035】

フレーム期間TFにおいて休止期間T1が開始すると、表示制御回路200は1ライン目の画像データDvを受け取る。図4(c)は、表示制御回路200がその受け取った1ライン目の画像データDvに基づく保持用画像データDmをメモリ600内のアドレス1で示される領域に書き込むことを示している。さらに、表示制御回路200は2ライン目の画像データDvを受け取ると、その画像データDvに基づく保持用画像データDmをメモリ600内のアドレス2で示される領域に書き込む。このようにして、表示制御回路2 40  
00は、休止期間T1を通じて旧水平走査期間THa毎に1ライン分の画像データDvを受け取り、その画像データDvに基づく保持用画像データDmを順次メモリ600に書き込む。その結果、休止期間T1が終了する時には、メモリ600には160ライン分の画像データDvに基づく保持用画像データDmがアドレス1~160で示される領域に保持されている。

#### 【0036】

休止期間T1が終了し、駆動期間T2が開始すると、表示制御回路200は161ライン目の画像データDvを受け取る。このとき、表示制御回路200は、メモリ600内のアドレス1で示される領域から1ライン目の保持用画像データDmを読み出し、その保持用画像データDmについての画像描画処理を実行する。さらに、表示制御回路200は、 50

メモリ 600 内のアドレス 2 で示される領域から 2 ライン目の保持用画像データ D m を読み出し、その保持用画像データ D m についての画像描画処理を実行する。その結果、メモリ 600 内のアドレス 1、2 で示される領域は空き領域となる。上述の 161 ライン目の画像データ D v に基づく保持用画像データ D m は、この空き領域となったアドレス 1 で示される領域に書き込まれる。このようにして、表示制御回路 200 は、駆動期間 T 2 を通じて旧水平走査期間 T H a 毎に 1 ライン分の画像データ D v を受け取り、その画像データ D v に基づく保持用画像データ D m を順次メモリ 600 に書き込むとともに 2 ライン分の保持用画像データ D m についての画像描画処理を実行する。なお、駆動期間 T 2 における最後の旧水平走査期間 T H a には、表示制御回路 200 は、320 ライン目の画像データ D v を受け取るが、その画像データ D v に基づく保持用画像データ D m についてのメモリ 600 への書き込みは行わない。 10

#### 【0037】

なお、上述のような表示制御回路 200 による外部からの画像データ D v を受け取る処理やその受け取った画像データ D v に基づく保持用画像データ D m をメモリ 600 へ書き込む処理は、表示制御回路 200 内のコントロール回路 21 で行われる。ここで、メモリ 600 に保持用画像データ D m を書き込むときには、コントロール回路 21 は、メモリ 600 に保持すべき保持用画像データ D m を出力するとともに、メモリ 600 に対して書き込みを指示するメモリ制御信号 M とメモリ 600 内の書き込み先のアドレスを指示するアドレス指示信号 A d とを出力する。一方、メモリ 600 に保持されている保持用画像データ D m を読み出すときには、コントロール回路 21 は、メモリ 600 に対して読み出しを指示するメモリ制御信号 M とメモリ 600 内の読み出し先のアドレスを指示するアドレス指示信号 A d とを出力する。 20

#### 【0038】

##### < 3 . 4 駆動回路全体の動作 >

次に、図 1 および図 5 を参照しつつ、上述のような動作を実現するための駆動回路の全体的な動作について説明する。図 5 は、本実施形態における駆動回路の全体的な動作を説明するための信号波形図である。前述のとおり、本実施形態においてはフレーム期間 T F は休止期間 T 1 と駆動期間 T 2 とに分割されている。表示制御回路 200 は、図 5 ( a ) に示すように、フレーム期間 T F を通じて旧水平走査期間 T H a 毎に外部から画像データ D v を受け取る。コントロール回路 21 は、1 画面の 2 分の 1 の画像データ D v に相当する 160 ライン分の画像データ D v を受け取る毎に、新水平走査期間 T H b と同じ長さの 30  
パルス幅をもつ切換指示信号 K、制御信号 L を出力する。切換指示信号 K はタイミング信号生成回路 23 と共通電極駆動回路 24 とに入力され、制御信号 L はアナログ出力回路 22 と映像信号線駆動回路 400 とに入力される。そして、切換指示信号 K に基づき、タイミング信号生成回路 23 は走査信号線駆動回路 300 および映像信号線駆動回路 400 の動作タイミングを制御する水平同期信号 H S Y 等のタイミング信号を出力し、共通電極駆動回路 24 は共通電極を駆動する共通電極駆動信号 V c o m を出力する。ここで、タイミング信号生成回路 23 と共通電極駆動回路 24 とは、切換指示信号 K のパルスが入力される毎に、それらの動作の駆動と停止とが切り換えられる。タイミング信号生成回路 23 の動作が停止すると、タイミング信号生成回路 23 から出力される水平同期信号 H S Y、垂 40  
直同期信号 V S Y がローレベルに保持されるので、走査信号線駆動回路 300 の動作も停止する。また、アナログ出力回路 22 と映像信号線駆動回路 400 とは、制御信号 L のパルスが入力される毎に、それらの動作の駆動と停止とが切り換えられる。以上のようにして、休止期間 T 1 と駆動期間 T 2 とが切り換えられる。

#### 【0039】

図 5 ( c ) ~ ( e ) に示すように、休止期間 T 1 を通じて、各走査信号 G ( n ) ( n = 1、2、・・・、320 ) はローレベルに保持される。また、図 5 ( f )、( g ) に示すように、休止期間 T 1 を通じて、映像信号 V s および共通電極信号 V c o m は基準電位に保持される。そして、図 5 ( b ) に示すように休止期間 T 1 中にコントロール回路 21 からアクティブな切換指示信号 K が出力され、そのパルスが立ち下がると、図 5 ( c ) に示 50

すように1ライン目を選択するための走査信号G(1)がアクティブになる。また、図5(f)に示すように映像信号Vsの交流駆動が開始するとともに、図5(g)に示すように共通電極信号Vcomの交流駆動も開始する。ここで、映像信号Vsも共通電極信号Vcomも、駆動期間T2を通じて、その極性は新水平走査期間THb毎に反転する。また、映像信号Vsと共通電極信号Vcomとは、位相が1/2周期(1新水平走査期間THb)ずれている。そして、駆動期間T2中に、1ライン目から320ライン目まで走査信号G(n)が新水平走査期間THb毎に順次アクティブになる。駆動期間T2中にコントロール回路21からアクティブな切換指示信号Kが出力され、そのパルスが立ち下がり、全ての走査信号G(n)がローレベルに保持されるとともに、映像信号Vsおよび共通電極信号Vcomが基準電位に保持される。

10

#### 【0040】

##### <4. 効果>

以上のように、本実施形態においては休止期間T1と駆動期間T2とが繰り返される。休止期間T1には、液晶パネル500に画像を表示するための処理が実行されず、外部から送られてくる画像データDvは保持用画像データDmとしてメモリ600に保持される。そして、駆動期間T2になると、外部から送られてくる画像データDvを保持用画像データDmとしてメモリ600に保持しつつ、外部から画像データDvが送られてくる速さの2倍の速さで保持用画像データDmの表す画像を液晶パネル500に表示するための処理が実行される。これにより、図2(c)に示したような共通電極信号Vcomの交流駆動が実現される。前述のとおり従来の水平走査期間は約50μ秒であったが、本実施形態における水平走査期間は、図2(c)に示すように従来の水平走査期間の2分の1の長さであるので、約25μ秒となる。すなわち、共通電極信号Vcomの駆動周波数は約20kHzとなる。その結果、共通電極は約20kHzで振動するが、その周波数は可聴範囲よりも高くなっている。このため、画像を表示するための駆動信号に起因する音鳴りが感じられなくなる。

20

#### 【0041】

また、上述したとおり、休止期間T1には、アナログ出力回路22、タイミング信号生成回路23、共通電極駆動回路24、走査信号線駆動回路300、映像信号線駆動回路400などの画像を表示するための回路の動作が停止する。これにより、表示装置全体での消費電力の低減が可能となる。さらに、本発明は1フレーム分以下のメモリ600を備える表示装置に適用できるので、例えばパーシャル表示用のメモリを備える液晶表示装置に適用することができる。

30

#### 【0042】

##### <5. 変形例など>

本実施形態においては、1画面の2分の1に相当する領域の画像データDvに基づく保持用画像データDmを保持できるメモリ600が使用されていることを前提として説明したが、本発明はこれに限定されず、1画面の2分の1以下に相当する領域の画像データDvに基づく保持用画像データDmしか保持できないメモリ600が使用されている表示装置にも適用することができる。1画面のn分の1(nは正の整数)に相当する領域の画像データDvに基づく保持用画像データDmを保持できるメモリ600が使用されている場合には、フレーム期間TFをそれぞれがn分の1フレーム期間に相当する長さのn期間に分割し、フレーム期間TF中に休止期間と駆動期間とが交互に繰り返される構成とすればよい。

40

#### 【0043】

上記実施形態の変形例として、1画面の4分の1に相当する領域の画像データDvに基づく保持用画像データDmを保持できるメモリ600が使用される場合について、図6および図7を参照しつつ説明する。図6は、変形例において、表示制御回路200が外部から各ラインの画像データDvを受け取るタイミングと各ラインの画像データDvに基づく保持用画像データDmについての画像描画処理が実行されるタイミングとの関係を示す図である。図7は、変形例における駆動回路の全体的な動作について説明するための信号波

50

形図である。図 6 および図 7 に示すように、本変形例においては、フレーム期間  $T_F$  は符号  $T_{t1} \sim T_{t4}$  で示す 4 期間に分割され、各期間の長さはフレーム期間  $T_F$  の 4 分の 1 の長さに相当している。フレーム期間  $T_F$  は、その期間の初めから順に、休止期間、駆動期間、休止期間、駆動期間となっている。なお、以下の説明においては、それら各期間を順に、第 1 の休止期間  $T_{t1}$ 、第 1 の駆動期間  $T_{t2}$ 、第 2 の休止期間  $T_{t3}$ 、第 2 の駆動期間  $T_{t4}$  と言う。

#### 【0044】

本変形例においても、表示制御回路 200 は、フレーム期間  $T_F$  を通じて、旧水平走査期間毎に 1 ライン分の画像データ  $D_v$  を外部から受け取る。第 1 の休止期間  $T_{t1}$  には、図 7 (c) ~ (j) に示すように、走査信号  $G(1) \sim G(320)$  はいずれもローレベルに保持され、映像信号  $V_s$  および共通電極信号  $V_{com}$  は基準電位に保持される。この第 1 の休止期間  $T_{t1}$  中に、1 ライン目から 80 ライン目までの画像データ  $D_v$  に基づく保持用画像データ  $D_m$  がメモリ 600 に順次書き込まれる。第 1 の休止期間  $T_{t1}$  中にコントロール回路 21 からアクティブな切換指示信号  $K$  が出力され、そのパルスが立ち下がる、第 1 の休止期間  $T_{t1}$  は終了し、第 1 の駆動期間  $T_{t2}$  が開始する。第 1 の駆動期間  $T_{t2}$  には、図 7 (c) ~ (e) に示すように、1 ライン目から 160 ライン目までの走査信号  $G(1) \sim G(160)$  が順次アクティブになる。また、図 7 (i)、(j) に示すように、映像信号  $V_s$  および共通電極信号  $V_{com}$  は交流駆動する。これにより、第 1 の駆動期間  $T_{t2}$  中には、図 6 (b) に示すように、1 ライン目から 160 ライン目までの画像データ  $D_v$  に基づく保持用画像データ  $D_m$  についての画像描画処理が実行される。第 1 の駆動期間  $T_{t2}$  中にコントロール回路 21 からアクティブな切換指示信号  $K$  が出力され、そのパルスが立ち下ると、第 1 の駆動期間  $T_{t2}$  は終了し、第 2 の休止期間  $T_{t3}$  が開始する。第 2 の休止期間  $T_{t3}$  には、161 ライン目から 240 ライン目までの画像データ  $D_v$  に基づく保持用画像データ  $D_m$  がメモリ 600 に順次書き込まれる。第 2 の休止期間  $T_{t3}$  中にコントロール回路 21 からアクティブな切換指示信号  $K$  が出力され、そのパルスが立ち下ると、第 2 の休止期間  $T_{t3}$  は終了し、第 2 の駆動期間  $T_{t4}$  が開始する。そして、第 2 の駆動期間  $T_{t4}$  には、図 7 (f) ~ (h) に示すように、161 ライン目から 320 ライン目までの走査信号  $G(161) \sim G(320)$  が順次アクティブになる。また、図 7 (i)、(j) に示すように、映像信号  $V_s$  および共通電極信号  $V_{com}$  は交流駆動する。これにより、第 2 の駆動期間  $T_{t4}$  中には、図 6 (b) に示すように、161 ライン目から 320 ライン目までの画像データ  $D_v$  についての画像描画処理が実行される。

#### 【0045】

以上のように、上記変形例においては、フレーム期間  $T_F$  は 4 つの期間に分割され、休止期間と駆動期間とが交互に 2 回ずつあらわれる。また、駆動期間中には、表示制御回路 200 は、外部から受け取る画像データ  $D_v$  に基づく保持用画像データ  $D_m$  をメモリ 600 に書き込むとともに、画像データ  $D_v$  を受け取る速さの 2 倍に速さで保持用画像データ  $D_m$  についての画像描画処理を実行する。これにより、使用されるメモリ 600 の容量が小さい場合にも、共通電極信号  $V_{com}$  の周波数を従来の 2 倍にすることができ、画像を表示するための駆動信号に起因する音鳴りが解消される。

#### 【図面の簡単な説明】

#### 【0046】

【図 1】本発明の一実施形態に係る液晶表示装置の全体構成を示すブロック図である。

【図 2】上記実施形態における駆動回路の基本的な動作を説明するための信号波形図である。

【図 3】上記実施形態において、表示制御回路が外部から各ラインの画像データを受け取るタイミングと各ラインの画像データについての画像描画処理が実行されるタイミングとの関係を示す図である。

【図 4】上記実施形態における画像データのメモリでの保持について説明するための図である。

10

20

30

40

50

【図 5】上記実施形態における駆動回路の全体的な動作を説明するための信号波形図である。

【図 6】変形例において、表示制御回路が外部から各ラインの画像データを受け取るタイミングと各ラインの画像データについての画像描画処理が実行されるタイミングとの関係を示す図である。

【図 7】変形例における駆動回路の全体的な動作を説明するための信号波形図である。

【図 8】アクティブマトリクス型液晶表示装置の液晶パネルの断面図である。

【図 9】駆動方式としてライン反転駆動が採用されている液晶表示装置における信号波形図である。

【図 10】基礎検討における測定装置を模式的に示した図である。

10

【図 11】基礎検討における測定条件を示す図である。

【図 12】基礎検討において、共通電極信号の振幅と音量との関係を示す図である。

【符号の説明】

【0047】

21 ... コントロール回路

22 ... アナログ出力回路（画像信号生成回路）

23 ... タイミング信号生成回路

24 ... 共通電極駆動回路

200 ... 表示制御回路

300 ... 走査信号線駆動回路

400 ... 映像信号線駆動回路

500 ... 液晶パネル

600 ... メモリ（SRAM）

700 ... 電源回路

Dm ... 保持用画像データ

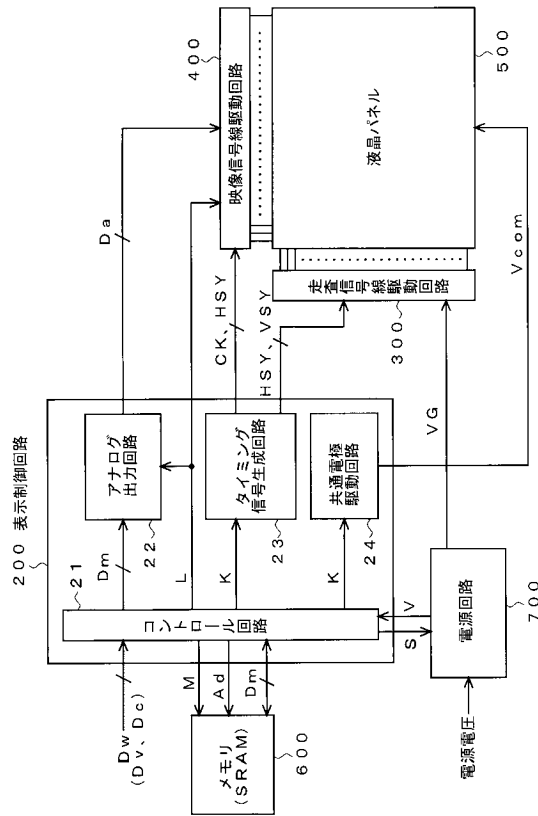
Dv ... （狭義の）画像データ

K ... 切換指示信号

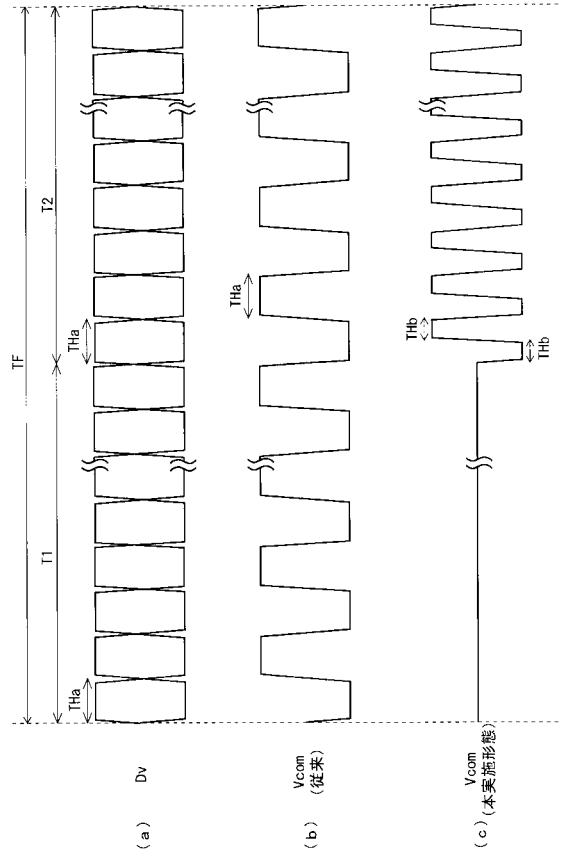
Vcom ... 共通電極駆動信号

20

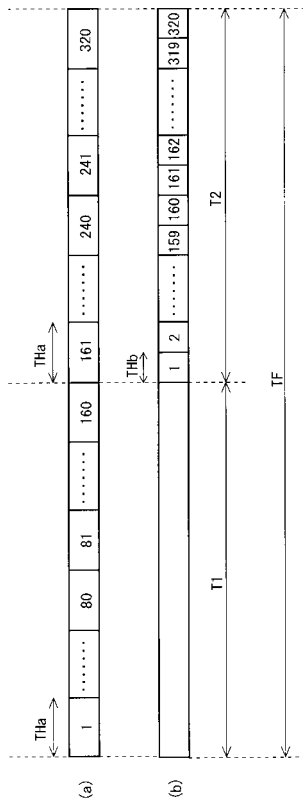
【図 1】



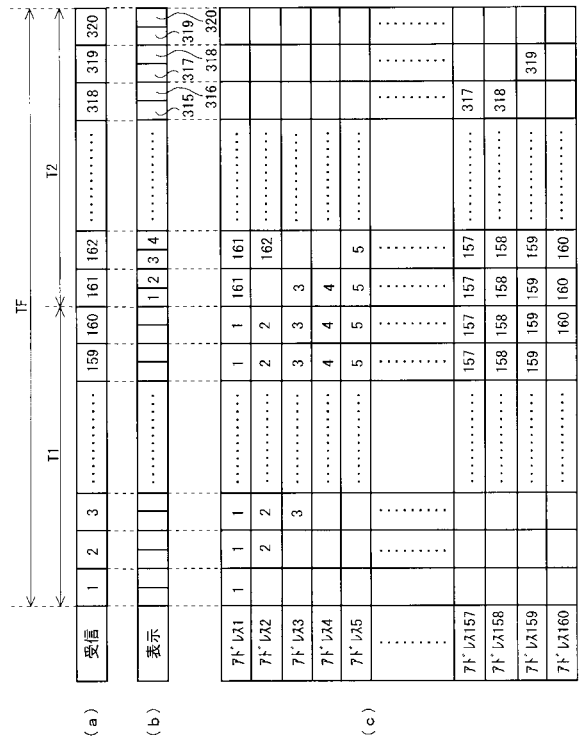
【図 2】



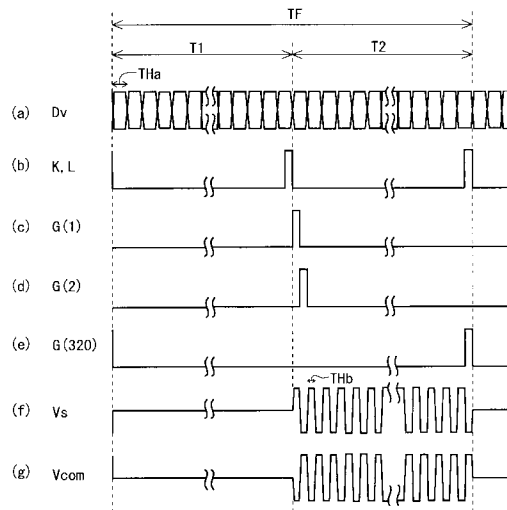
【図 3】



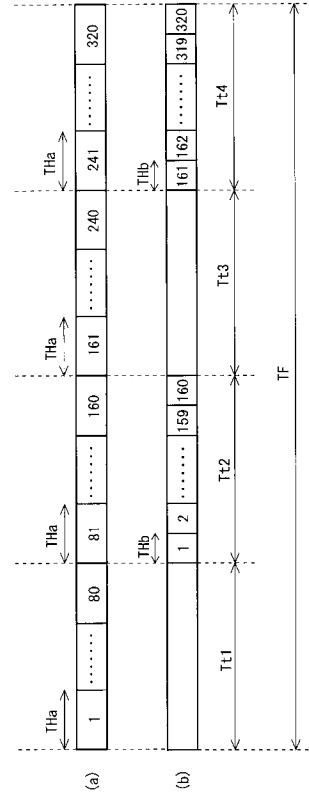
【図 4】



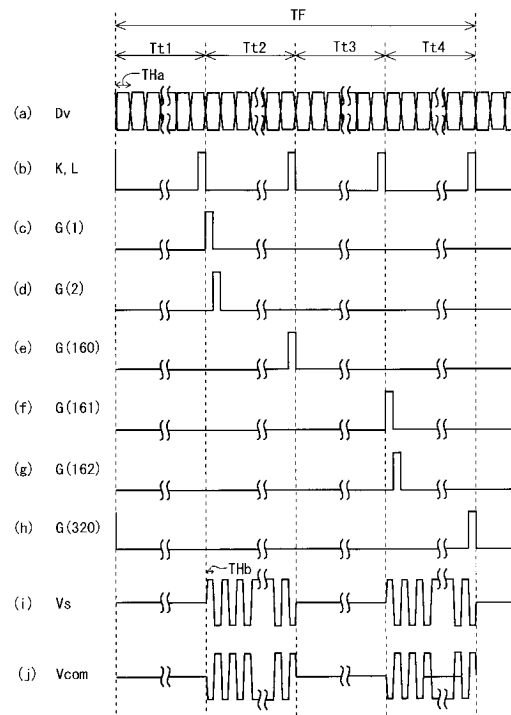
【図 5】



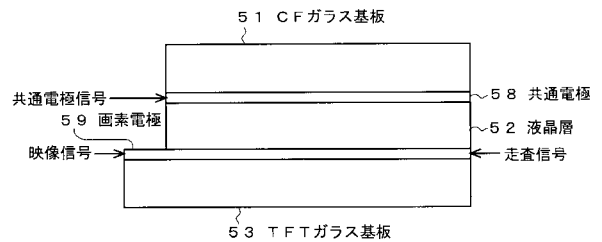
【図 6】



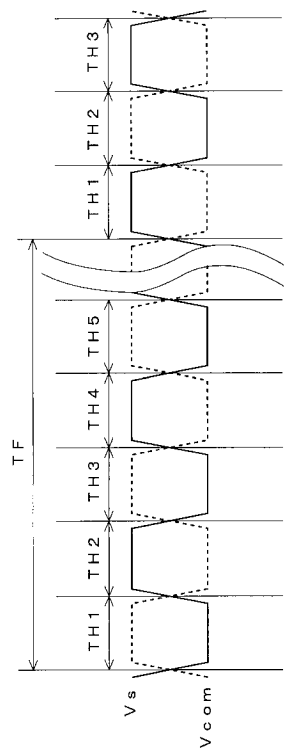
【図 7】



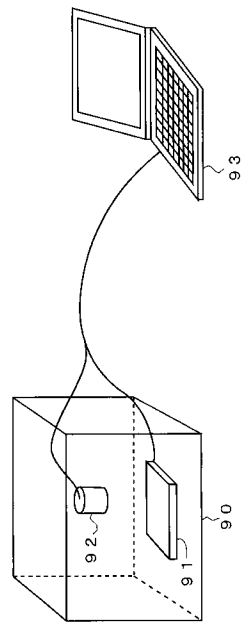
【図 8】



【図 9】



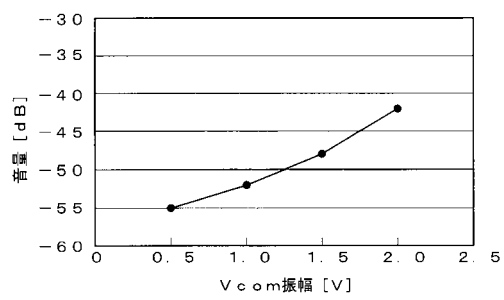
【図 10】



【図 11】

| $V_s$ 振幅 (V) | $V_{com}$ 振幅 (V) | 印加電圧 (V) |
|--------------|------------------|----------|
| 3.5          | 0.5              | 2.0      |
| 3.0          | 1.0              | 2.0      |
| 2.5          | 1.5              | 2.0      |
| 2.0          | 2.0              | 2.0      |

【図 12】



---

 フロントページの続き
(51)Int.Cl.<sup>7</sup>

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 3 U

G 0 9 G 3/20 6 2 4 E

G 0 9 G 3/20 6 3 1 B

F ターム(参考) 5C006 AA16 AC11 AC24 AC25 AC27 AF04 AF05 AF31 AF43 AF44  
 AF68 AF69 AF72 AF82 BB16 BC03 BC13 BC16 BF02 FA12  
 FA13 FA31 FA44 FA47 GA03  
 5C080 AA10 BB05 DD08 DD12 DD22 DD26 FF11 GG17 JJ02 JJ04  
 JJ06 KK07

|                |                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                          |         |            |
|----------------|--------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 显示装置和包括其的电子设备                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            |         |            |
| 公开(公告)号        | <a href="#">JP2005315925A</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                            | 公开(公告)日 | 2005-11-10 |
| 申请号            | JP2004130753                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             | 申请日     | 2004-04-27 |
| [标]申请(专利权)人(译) | 夏普株式会社                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                   |         |            |
| 申请(专利权)人(译)    | 夏普公司                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                     |         |            |
| [标]发明人         | 中野武俊<br>中川清志                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                             |         |            |
| 发明人            | 中野 武俊<br>中川 清志                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                           |         |            |
| IPC分类号         | G02F1/133 G09G3/20 G09G3/36                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              |         |            |
| FI分类号          | G09G3/36 G02F1/133.550 G09G3/20.621.A G09G3/20.621.B G09G3/20.622.Q G09G3/20.623.U G09G3/20.624.E G09G3/20.631.B                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                         |         |            |
| F-TERM分类号      | 2H093/NA16 2H093/NA33 2H093/NA43 2H093/NB01 2H093/NB07 2H093/NB11 2H093/NB29 2H093/NC03 2H093/NC10 2H093/NC12 2H093/NC13 2H093/NC16 2H093/NC21 2H093/NC28 2H093/ND60 2H093/NH14 2H093/NH15 2H093/NH16 5C006/AA16 5C006/AC11 5C006/AC24 5C006/AC25 5C006/AC27 5C006/AF04 5C006/AF05 5C006/AF31 5C006/AF43 5C006/AF44 5C006/AF68 5C006/AF69 5C006/AF72 5C006/AF82 5C006/BB16 5C006/BC03 5C006/BC13 5C006/BC16 5C006/BF02 5C006/FA12 5C006/FA13 5C006/FA31 5C006/FA44 5C006/FA47 5C006/GA03 5C080/AA10 5C080/BB05 5C080/DD08 5C080/DD12 5C080/DD22 5C080/DD26 5C080/FF11 5C080/GG17 5C080/JJ02 5C080/JJ04 5C080/JJ06 5C080/KK07 2H193/ZC15 2H193/ZF03 2H193/ZF22 2H193/ZF36 |         |            |
| 代理人(译)         | 岛田彰                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                      |         |            |
| 其他公开文献         | JP4493394B2                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                              |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                                |         |            |

#### 摘要(译)

要解决的问题：提供一种显示装置，其能够防止由用于显示图像的驱动信号引起的振铃，而不需要诸如阻尼材料的构件。解决方案：在液晶面板500上显示一帧图像的帧周期被分为空闲周期和驱动周期。在空闲时段中，显示控制电路200将外部接受的图像数据Dv写为用于保持在存储器600中的图像数据Dm。在驱动时段中，显示控制电路200将外部接受的图像数据Dv写入存储器600中，如并且从存储器600读出用于保持的图像数据Dm，其速度是图像数据Dv的外部接收速度的两倍，并且处理图像数据Dm以保持显示在液晶面板500上。在此期间，公共电极驱动电路24以与传统电极相比两倍的频率驱动公共电极。Z

