

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-301209

(P2005-301209A)

(43) 公開日 平成17年10月27日(2005.10.27)

(51) Int.Cl.⁷

G09G 3/36
G02F 1/133
G09G 3/20
H03K 19/0185

F I

G09G 3/36
G02F 1/133 520
G09G 3/20 611A
G09G 3/20 612E
G09G 3/20 621L

テーマコード (参考)

2H093
5C006
5C080
5J056

審査請求 有 請求項の数 13 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願2004-302464 (P2004-302464)
(22) 出願日 平成16年10月18日 (2004.10.18)
(31) 優先権主張番号 10/819,960
(32) 優先日 平成16年4月8日 (2004.4.8)
(33) 優先権主張国 米国 (US)

(71) 出願人 595039162
華邦電子股▲ふん▼有限公司
台湾新竹科学工業園区研新三路4号
(74) 代理人 100097180
弁理士 前田 均
(74) 代理人 100099900
弁理士 西出 眞吾
(74) 代理人 100111419
弁理士 大倉 宏一郎
(74) 代理人 100117927
弁理士 佐藤 美樹
(72) 発明者 張 坤山
台湾新竹科学工業園区研新三路4号
Fターム(参考) 2H093 NA16 NC03 NC09 NC11 ND49

最終頁に続く

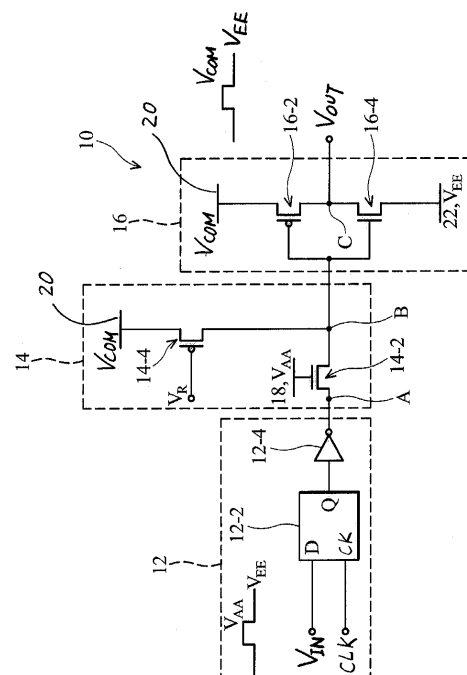
(54) 【発明の名称】 薄膜トランジスタ液晶ディスプレイのゲートドライバ回路

(57) 【要約】 (修正有)

【課題】 液晶ディスプレイパネルを駆動する回路のチップ面積や静止電力消費等の制限および問題点のうちの一つ以上を解消する回路と方法を提供する。

【解決手段】 液晶ディスプレイパネルの電圧レベルを交換する回路であって、第一電圧レベルの第一状態と第二電圧レベルの第二状態を含む信号、第一電圧レベルを提供する第一電源装置、第一電源装置に接続されたゲート電極、信号を受ける第一電極と、ノードに接続された第二電極を含む第一高電圧トランジスタ、第三電圧レベルを提供する第二電源装置、および第二電源装置に接続した第一電極と、ノードに接続した第二電極を含む第二高電圧トランジスタを含み、ノードの電圧レベルは、信号の第一状態に対応して、ほぼ第三電圧レベルになり、信号の第二状態に対応して、ほぼ第二電圧レベルになるようにする。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

液晶ディスプレイパネルの電圧レベルを変換する回路であって、
第一電圧レベルの第一状態と第二電圧レベルの第二状態とを含む信号と、
前記第一電圧レベルを提供する第一電源装置と、
前記第一電源装置に接続されたゲート電極、前記信号を受ける第一電極、およびノードに
接続された第二電極を含む第一高電圧トランジスタと、
第三電圧レベルを提供する第二電源装置と、
前記第二電源装置に接続した第一電極、および前記ノードに接続した第二電極を含む第二
高電圧トランジスタとを有し、
前記ノードの電圧レベルは、前記信号の前記第一状態に対応して、ほぼ前記第三電圧レベ
ルになり、前記信号の前記第二状態に対応して、ほぼ前記第二電圧レベルになるように構
成してある回路。

10

【請求項 2】

前記第二電源装置と第三電源装置との間に接続され、前記第二電圧レベルを提供する相
補型インバータを更に含む請求項 1 に記載の回路。

【請求項 3】

前記ノードに接続したゲート電極、および前記第二電源装置に接続した電極を含む第一
トランジスタと、
前記ノードに接続したゲート電極、および前記第三電源装置に接続した電極を含む第二ト
ランジスタとを更に含む請求項 2 に記載の相補型インバータ。

20

【請求項 4】

前記第二高電圧トランジスタは、電流源によって提供された基準電圧でバイアスされた
ゲート電極を更に含む請求項 1 ~ 3 のいずれかに記載の回路。

【請求項 5】

前記第二制御信号を受ける AND ゲートを更に含む請求項 1 ~ 4 のいずれかに記載の回
路。

【請求項 6】

前記第一制御信号を受ける NOR ゲートを更に含む請求項 1 ~ 4 のいずれかに記載の回
路。

30

【請求項 7】

液晶ディスプレイパネルの電圧レベルを変換する回路であって、
第一電圧レベルを提供する第一電源装置、
第二電圧レベルを提供する第二電源装置、
第三電圧レベルを提供する第三電源装置、
前記第一電源装置に接続した電極を含む第一トランジスタ、
前記第二電源装置に接続した電極を含む第二トランジスタ、
前記第三電源装置に接続した電極を含む第三トランジスタ、
第一状態と第二状態を含む第一入力信号、
第一状態と第二状態を含む第二入力信号、
出力信号、
前記第一入力信号の前記第一と第二状態にそれぞれ対応して、前記第一トランジスタを
オン / オフする第一ユニット、
前記第二入力信号の前記第一と第二状態にそれぞれ対応して、前記第二トランジスタを
オン / オフする第二ユニット、
前記第一と第二入力信号を解読し、第一状態と第二状態を含む解読信号を提供するデコ
ーダ、および
前記解読信号の前記第一と第二状態にそれぞれ対応して、前記第三トランジスタをオン
/ オフする第三ユニットを含む回路。

40

【請求項 8】

50

前記第一、第二および第三ユニットのそれぞれは、
第四電圧レベルを提供する第四電源装置に接続したゲート電極を含む第一トランジスタと、
前記第一電源装置に接続した電極を含む第二トランジスタとを更に含む請求項 7 に記載の回路。

【請求項 9】

前記デコーダは、ロジック NOR ゲートを更に含む請求項 7 または 8 に記載の回路。

【請求項 10】

液晶ディスプレイパネルの電圧レベルを変換する方法であって、

基準電圧を提供する電流源を提供するステップ、

第一電圧レベルの第一状態と第二電圧レベルの第二状態を含む信号を提供するステップ

10

、
前記第一電圧レベルを提供する第一電源装置を提供するステップ、

前記第一電源装置に接続したゲート電極、前記信号を受ける第一電極、ノードに接続した第二電極を含む第一トランジスタを提供するステップ、

第三電圧レベルを提供する第二電源装置を提供するステップ、

前記基準電圧でバイアスされるゲート電極、前記第二電源装置に接続した第一電極と、前記ノードに接続した第二電極を含む第二トランジスタを提供するステップ、

前記信号の前記第一状態に対応して、前記ノードで電圧レベルをほぼ前記第三電圧レベルにするステップ、および

20

前記信号の前記第二状態に対応して、前記ノードで電圧レベルをほぼ前記第二電圧レベルにするステップを有する方法。

【請求項 11】

第一電圧レベルの第一状態、および第二電圧レベルの第二状態を含む第一制御信号を提供するステップと、

前記第一電圧レベルの第一状態、および前記第二電圧レベルの第二状態を含む第二制御信号を提供するステップとを更に含む請求項 10 に記載の方法。

【請求項 12】

液晶ディスプレイパネルの電圧レベルを変換する方法であって、

前記第一電圧レベルを提供する第一電源装置を提供するステップ、

30

前記第二電圧レベルを提供する第二電源装置を提供するステップ、

前記第三電圧レベルを提供する第三電源装置を提供するステップ、

前記第一電源装置に接続した電極を含む第一トランジスタを提供するステップ、

前記第二電源装置に接続した電極を含む第二トランジスタを提供するステップ、

前記第三電源装置に接続した電極を含む第三トランジスタを提供するステップ、

第一状態と第二状態を含む第一入力信号を提供するステップ、

第一状態と第二状態を含む第二入力信号を提供するステップ、

出力信号を提供するステップ、

前記第一入力信号の前記第一と第二状態にそれぞれ対応して、前記第一トランジスタをオン/オフする第一ユニットを提供するステップ、

40

前記第二入力信号の前記第一と第二状態にそれぞれ対応して、前記第二トランジスタをオン/オフする第二ユニットを提供するステップ、

前記第一と第二入力信号を解読し、第一状態と第二状態を含む解読信号を提供するデコーダを提供するステップ、および

前記解読信号の前記第一と第二状態にそれぞれ対応して、前記第三トランジスタをオン/オフする第三ユニットを提供するステップを有する方法。

【請求項 13】

第四電圧レベルを提供する第四電源装置に接続したゲート電極を含む第一トランジスタと、前記第一電源装置に接続した電極を含む第二トランジスタとに、前記第一、第二および第三ユニットをそれぞれ提供するステップを更に含む請求項 12 に記載の方法。

50

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、薄膜トランジスタ液晶ディスプレイ（ＴＦＴ－ＬＣＤ）装置に関し、特に、薄膜トランジスタ液晶ディスプレイのゲートドライバの出力レベルシフターに関するものである。

【背景技術】

【0002】

アクティブマトリクス液晶（ＬＣＤ）装置は、一般的に、ディスプレイパネルと、ディスプレイパネルを駆動する駆動回路とを含む。駆動回路は、更に、ゲートラインの一行を選ぶゲートドライバと、画素信号が選ばれたゲートラインに対応して、ソースラインを通して画素に提供するソースドライバとを含む。ゲートドライバは、一般的に多重電圧の環境で操作しており、その中で用いられている、異なる電圧レベルに変換するための回路を必要とする。

【0003】

図１Ａは、従来のゲートドライバ４０のブロック図である。ＸＧＡ／ＳＸＧＡのディスプレイシステムでは、ゲートドライバ４０は、２５６の出力チャネル、ＯＵＴ１からＯＵＴ２５６を含むことができる。ゲートドライバ１０は、入力レベルシフター４２、シフトレジスタ４４、制御ユニット４６、出力レベルシフター４８、および出力バッファ６０を含む。入力レベルシフター４２は、ＬＣＤ制御ＡＳＩＣ（Application Specific Integrated Circuit）からの入力信号の電圧レベルを変換する。入力信号は、例えば、左／右のシフト制御信号ＬＲと、アウトプットイネーブル信号ＯＥおよびグローバル（global-on）制御信号ＸＯＮなどの制御信号と、クロック信号ＳＣＬＫと、例えば、右データ入力／出力ＤＩＯＲおよび左データ入力／出力ＤＩＯＬなどのデータ信号とを含む。シフトレジスタ４４は、信号ＳＣＬＫの立ち上がりで信号ＬＲに基づいて信号ＤＩＯＲ、またはＤＩＯＬのスタートパルス进行シフトする。制御ユニット４６は、信号ＯＥとＸＯＮを通してシフトレジスタ４４から信号を解読し、ゲートドライバ４０の操作モードを制御する。出力レベルシフター４８は、制御ユニット４６からの信号の電圧レベルを変換する。レベル変換された信号は、出力バッファ６０に保存され、ディスプレイパネルを駆動する。

【0004】

図１Ｂは、ゲートドライバ４０で用いられる、異なる電圧レベルの図である。ＬＣＤ制御ＡＳＩＣからの入力信号は、例えば、それぞれ、０ボルト（Ｖ）と３．６ボルトの V_{SS} から V_{DD} の範囲の第一電圧レベルを有する。入力レベルシフター４２は、第一電圧レベルを例えば、それぞれ、 $-10V$ と $(-10 + (3.6 \sim 5))V$ の V_{EE} から V_{AA} の範囲の第二電圧レベルに変換する。第二電圧レベルは、入力レベルシフター４２、シフトレジスタ４４と制御ユニット４６で用いられる。出力レベルシフター４８は、第二電圧レベルを例えば、それぞれ、 $-10V$ と２５ボルトの V_{EE} から V_{COM} の範囲の第三電圧レベルに変換する。第三電圧レベルは、出力レベルシフター４８と出力バッファ６０に用いられる。

【0005】

従来の出力レベルシフター（下記の特許文献１参照）の例で、特にその中の図５に、２レベルの出力レベルシフター５１が示されている。レベルシフター５１は、２つの高圧トランジスタＭ１およびＭ２を含み、入力信号の電圧レベルを変換する。部分回路５１１を組込むことによって、レベルシフター５１は、チップ面積を縮小する。しかし、部分回路５１１は、グローバル制御信号ＸＯＮ２とＸＯＮ３に対応して操作するその他の２つの高圧トランジスタＭ１１とＭ１２を含み、大量の静止電力消費からレベルシフター５１を防ぐ。更に、ＸＯＮ２とＸＯＮ３のための電圧レベルを生成する増設のレベルシフターが必要となる。

【0006】

10

20

30

40

50

【特許文献１】米国出願公開公報第２００２０１３５５５５号

【発明の開示】

【発明が解決しようとする課題】

【０００７】

よって、本発明は、このような従来技術の問題点および不利益を解消することとができる回路と方法を提供することを目的とする。

【課題を解決するための手段】

【０００８】

上述の目的を達成するため、本発明は、

液晶ディスプレイパネルの電圧レベルを変換する回路であって、
第一電圧レベルの第一状態と第二電圧レベルの第二状態とを含む信号と、
前記第一電圧レベルを提供する第一電源装置と、
前記第一電源装置に接続されたゲート電極、前記信号を受ける第一電極、およびノードに
接続された第二電極を含む第一高電圧トランジスタと、
第三電圧レベルを提供する第二電源装置と、
前記第二電源装置に接続した第一電極、および前記ノードに接続した第二電極を含む第二
高電圧トランジスタとを有し、
前記ノードの電圧レベルは、前記信号の前記第一状態に対応して、ほぼ前記第三電圧レベ
ルになり、前記信号の前記第二状態に対応して、ほぼ前記第二電圧レベルになるように構
成してある回路を提供する。

10

20

好ましくは、本発明の回路は、前記第二電源装置と第三電源装置との間に接続され、前
記第二電圧レベルを提供する相補型インバータを更に含む。

好ましくは、本発明の回路は、前記ノードに接続したゲート電極、および前記第二電源
装置に接続した電極を含む第一トランジスタと、
前記ノードに接続したゲート電極、および前記第三電源装置に接続した電極を含む第二ト
ランジスタとを更に含む。

好ましくは、前記第二高電圧トランジスタは、電流源によって提供された基準電圧でバ
イアスされたゲート電極を更に含む。

好ましくは、本発明の回路は、前記第二制御信号を受けるＡＮＤゲートを更に含む。

好ましくは、本発明の回路は、前記第一制御信号を受けるＮＯＲゲートを更に含む。

30

【０００９】

また、本発明に基づくと、液晶ディスプレイの駆動回路であって、基準電圧を提供する
電流源、および前記液晶ディスプレイパネルの電圧レベルを変換する複数の回路を含み、
前記回路は、第一電圧レベルの第一状態と第二電圧レベルの第二状態を更に含む信号、前
記第一電圧レベルを提供する第一電源装置、
前記第一電源装置に接続したゲート電極、前記信号を受ける第一電極、ノードに接続した
第二電極を含む第一トランジスタ、第三電圧レベルを提供する第二電源装置、および前記
基準電圧でバイアスされるゲート電極、前記第二電源装置に接続した第一電極と、前記ノ
ードに接続した第二電極を含む第二トランジスタを含み、前記ノードの電圧レベルは、前
記信号の前記第一状態に対応して、ほぼ前記第三電圧レベルにされ、且つ前記信号の前記
第二状態に対応して、ほぼ前記第二電圧レベルにされる駆動回路を提供する。

40

【００１０】

更に、本発明に基づくと、

液晶ディスプレイパネルの電圧レベルを変換する回路であって、
第一電圧レベルを提供する第一電源装置、
第二電圧レベルを提供する第二電源装置、
第三電圧レベルを提供する第三電源装置、
前記第一電源装置に接続した電極を含む第一トランジスタ、
前記第二電源装置に接続した電極を含む第二トランジスタ、
前記第三電源装置に接続した電極を含む第三トランジスタ、

50

第一状態と第二状態を含む第一入力信号、
第一状態と第二状態を含む第二入力信号、
出力信号、

前記第一入力信号の前記第一と第二状態にそれぞれ対応して、前記第一トランジスタをオン/オフする第一ユニット、

前記第二入力信号の前記第一と第二状態にそれぞれ対応して、前記第二トランジスタをオン/オフする第二ユニット、

前記第一と第二入力信号を解読し、第一状態と第二状態を含む解読信号を提供するデコーダ、および

前記解読信号の前記第一と第二状態にそれぞれ対応して、前記第三トランジスタをオン/オフする第三ユニットを含む回路を提供する。 10

好ましくは、前記第一、第二および第三ユニットのそれぞれは、
第四電圧レベルを提供する第四電源装置に接続したゲート電極を含む第一トランジスタと、
前記第一電源装置に接続した電極を含む第二トランジスタとを更に含む。

好ましくは、前記デコーダは、ロジックNORゲートを更に含む。

【0011】

更にまた、本発明に基づくと、

液晶ディスプレイパネルの電圧レベルを変換する方法であって、

基準電圧を提供する電流源を提供するステップ、 20

第一電圧レベルの第一状態と第二電圧レベルの第二状態を含む信号を提供するステップ、

前記第一電圧レベルを提供する第一電源装置を提供するステップ、

前記第一電源装置に接続したゲート電極、前記信号を受ける第一電極、ノードに接続した第二電極を含む第一トランジスタを提供するステップ、

第三電圧レベルを提供する第二電源装置を提供するステップ、

前記基準電圧でバイアスされるゲート電極、前記第二電源装置に接続した第一電極と、前記ノードに接続した第二電極を含む第二トランジスタを提供するステップ、

前記信号の前記第一状態に対応して、前記ノードで電圧レベルをほぼ前記第三電圧レベルにするステップ、および

前記信号の前記第二状態に対応して、前記ノードで電圧レベルをほぼ前記第二電圧レベルにするステップを有する方法を提供する。 30

好ましくは、この方法は、第一電圧レベルの第一状態、および第二電圧レベルの第二状態を含む第一制御信号を提供するステップと、

前記第一電圧レベルの第一状態、および前記第二電圧レベルの第二状態を含む第二制御信号を提供するステップとを更に含む。

【0012】

さらにまた、本発明によると、

液晶ディスプレイパネルの電圧レベルを変換する方法であって、

前記第一電圧レベルを提供する第一電源装置を提供するステップ、

前記第二電圧レベルを提供する第二電源装置を提供するステップ、 40

前記第三電圧レベルを提供する第三電源装置を提供するステップ、

前記第一電源装置に接続した電極を含む第一トランジスタを提供するステップ、

前記第二電源装置に接続した電極を含む第二トランジスタを提供するステップ、

前記第三電源装置に接続した電極を含む第三トランジスタを提供するステップ、

第一状態と第二状態を含む第一入力信号を提供するステップ、

第一状態と第二状態を含む第二入力信号を提供するステップ、

出力信号を提供するステップ、

前記第一入力信号の前記第一と第二状態にそれぞれ対応して、前記第一トランジスタをオン/オフする第一ユニットを提供するステップ、

前記第二入力信号の前記第一と第二状態にそれぞれ対応して、前記第二トランジスタをオ 50

ン / オフする第二ユニットを提供するステップ、

前記第一と第二入力信号を解読し、第一状態と第二状態を含む解読信号を提供するデコーダを提供するステップ、および

前記解読信号の前記第一と第二状態にそれぞれ対応して、前記第三トランジスタをオン / オフする第三ユニットを提供するステップを有する方法を提供する。

好ましくは、この方法は、第四電圧レベルを提供する第四電源装置に接続したゲート電極を含む第一トランジスタと、前記第一電源装置に接続した電極を含む第二トランジスタとに、前記第一、第二および第三ユニットをそれぞれ提供するステップを更に含む。

【発明の効果】

【0013】

本発明の電圧レベルを変換する回路によれば、レベルシフターの構造を簡易化でき、チップ面積の大部分を占有しないことができる。また、大量の静止電流がゲートドライバに流れるのを防ぐことができる。

【発明を実施するための最良の形態】

【0014】

本発明についての目的、特徴、長所が一層明確に理解されるよう、以下に実施形態を例示し、図面を参照にしながら、詳細に説明する。

【実施例】

【0015】

図2は、本発明の1つの実施例に基づいて電圧レベルを変換する回路10の回路図である。回路10は、例えば、ゲートドライバ（未表示）の256の出力チャネルの中の1つの2レベルの入力信号VINに対応して2レベルの出力信号VOUTを提供する。回路10は、シフトレジスタ12とレベルシフター14と出力バッファ16とを含む。シフトレジスタ12は、更に、例えば、D型フリップフロップのラッチ装置12-2と、インバータ12-4とを含む。入力信号VINは、第一電圧レベルの第一状態（たとえばVAA）と、第二電圧レベルの第二状態（たとえばVEE）とを含む。インバータ12-4は、その出力端子、またはノードAで入力端子VINの変換を提供する。

【0016】

レベルシフター14は、更に第一トランジスタ14-2と第二トランジスタ14-4とを含む。第一トランジスタ14-2は、第一電圧レベルVAAを提供する第一電源装置18に接続されたゲート電極（符号省略）と、ノードAに接続された第一電極（符号省略）と、ノードBに接続された第二電極（符号省略）とを含む。第二トランジスタ14-4は、参照電圧VRに接続されたゲート電極（符号省略）と、第三電圧レベル（たとえばVCOM）を提供する第二電源装置20に接続された第一電極（符号省略）と、ノードBに接続された第二電極（符号省略）とを含む。電流源によって生成された参照電圧VRは、全体的に、ゲートドライバの256の出力チャネルにそれぞれ提供される。参照電圧VRの電圧レベルは、第二トランジスタ14-4がオンになるように予め定められる。

【0017】

本発明に基づいた1つの実施例では、第一トランジスタ14-2は、高電圧N型金属酸化膜半導体（NMOS）トランジスタであり、第二トランジスタ14-4は、P型金属酸化膜半導体（PMOS）トランジスタである。第一トランジスタ14-2と第二トランジスタ14-4が、それぞれ、スイッチおよびプルアップ装置として機能することから、それらは好適に小さいサイズでデザインされることができる。

【0018】

出力バッファ16は、更に、PMOSトランジスタ16-2とNMOSトランジスタ16-4とを含み、相補型インバータを形成する。PMOSトランジスタ16-2は、ノードBに接続したゲート電極（符号省略）と、第二電源装置20に接続した第一電極と、ノードCに接続した第二電極とを含み、回路10の出力端子となる。NMOSトランジスタ16-4は、ノードBに接続したゲート電極（符号省略）と、ノードCに接続した第一電極と、第三電源装置22に接続した第二電極とを含み、第二電圧レベルVEEを提供する

10

20

30

40

50

。

【0019】

入力信号 V_{IN} の第一状態、またはノード A にある逆信号の第二状態に対応して、第一トランジスタ 14 - 2 はオンになる。ノード B の電圧レベルは、ほぼ第二電圧レベル V_{EE} になり、PMOS トランジスタ 16 - 2 をオンにし、NMOS トランジスタ 16 - 4 をオフにする。ノード C の電圧レベル V_{OUT} は、約第三電圧レベル V_{COM} である。

【0020】

入力信号 V_{IN} の第二状態、またはノード A にある逆信号の第一状態に対応して、第一トランジスタ 14 - 2 はオフになる。ノード B の電圧レベルは、ほぼ第三電圧レベル V_{COM} になり、PMOS トランジスタ 16 - 2 をオフにし、NMOS トランジスタ 16 - 4 をオンにする。ノード C の電圧レベル V_{OUT} は、約、第二電圧レベル V_{EE} である。結果として、入力電圧レベル V_{AA} と V_{EE} は、それぞれ出力電圧レベル V_{COM} と V_{EE} に変換される。

10

【0021】

図 3 は、本発明のもう 1 つの実施例に基づいて電圧レベルを変換する回路 30 の回路図である。回路 30 は、電圧発生器 32 と、シフトレジスタおよび制御ユニット 34 と、レベルシフター 14 および出力バッファ 16 とを含む。基準電圧 V_R をゲートドライバの全ての出力チャンネルに提供する電圧発生器 32 は、高電圧トランジスタ 32 - 2 と電流源 32 - 4 とを含む。トランジスタ 32 - 2 は、レベルシフター 14 の第二トランジスタ 14 - 4 のゲート電極に接続したゲート電極（符号省略）と、第二電源 V_{COM} に接続された第一電極（符号省略）と、電流源 32 - 4 に接続した第二電極（符号省略）とを含む。シフトレジスタと制御ユニット 34 は、ラッチ装置 12 - 2 と、AND ゲート 34 - 2 と、NOR ゲート 34 - 4 とを含む。回路 30 は、例えば、ゲートドライバの 256 の出力チャンネルの中の 1 つの 2 レベルの入力信号 V_{IN} に対応する 2 レベルの出力信号 V_{OUT} を提供する。

20

【0022】

ゲートドライバは、3 つのモード（すなわち、通常モード、オフモード、オンモード）の 1 つで操作することができる。第一電圧レベル V_{AA} の第一状態と、第二電圧レベル V_{EE} の第二状態とを含む第一および第二制御信号 XON および OE の両方は、3 つのモードの 1 つを選ぶのに提供される。ゲートドライバは、第二状態 V_{EE} の第一制御信号 XON と、第一状態 V_{AA} の第二制御信号 OE とが提供された時、通常モードで駆動する。通常モードでは、入力信号 V_{IN} の第一状態 V_{AA} に対応して、出力電圧レベル V_{OUT} は、ほぼ第三電圧レベル V_{COM} になる。入力信号 V_{IN} の第二状態 V_{EE} に対応して、出力電圧レベル V_{OUT} は、ほぼ第二電圧レベル V_{EE} になる。

30

【0023】

ゲートドライバは、第二状態 V_{EE} の第一制御信号 XON と第二状態 V_{EE} の第二制御信号 OE が提供された時、オフモードで駆動する。オフモードでは、AND ゲート 34 - 2 の出力は、入力信号 V_{IN} の状態にかかわらず、ロジック 0 または V_{EE} である。NOR ゲート 34 - 4 は、その入力端子にある V_{EE} レベルの制御信号 XON および OE に対応して、その出力端子で、ロジック 1 値または V_{AA} を提供する。続いて出力電圧レベル V_{OUT} がほぼ第二電圧レベル V_{EE} になる。

40

【0024】

ゲートドライバは、第二制御信号 OE と入力信号 V_{IN} の状態にかかわらず、第一状態 V_{AA} の第一制御信号 XON が提供された時、オンモードで駆動する。オンモードでは、NOR ゲート 34 - 4 の出力は、ロジック 0 または V_{EE} である。出力電圧レベル V_{OUT} は、ほぼ第三電圧レベル V_{COM} になる。グローバル信号として、第一状態 V_{AA} がアサートされた時、第一制御信号 XON は、ゲートドライバの全ての出力チャンネルをオンにし、不利に大量の静止電流をゲートドライバに流すことになる。ゲートドライバを望ましくない静止電流から防ぐために、図 3 に示された特定の実施例では、電流源 32 - 4 は、第一制御信号 XON の第一状態に対応して止められる。

50

【 0 0 2 5 】

図 4 は、本発明の更にもう 1 つの実施例に基づいて電圧レベルを変換する回路 5 0 の回路図である。回路 5 0 は、電圧発生器 3 2 と、シフトレジスタと制御ユニット 5 2 と、レベルシフター 1 4 と、出力バッファ 1 6 とを含む。シフトレジスタおよび制御ユニット 5 2 は、更にラッチ装置 1 2 - 2 と低電圧トランジスタ M 1 から M 6 とを含む。回路 5 0 は、例えば、ゲートドライバの 2 5 6 の出力チャネルの中の 1 つの 2 レベルの入力信号 V_{IN} に対応する 2 レベルの出力信号 V_{OUT} を提供する。ゲートドライバは、第二状態 V_{EE} の第一制御信号 XON と第一状態 V_{AA} の第二制御信号 OE が提供された時、通常モードで駆動する。通常モードでは、トランジスタ M 1 と M 6 はオンにされ、トランジスタ M 3 と M 5 はオフにされる。入力信号 V_{IN} の第一状態 V_{AA} に対応して、トランジスタ M 4 は、オンにされ、トランジスタ M 2 はオフにされる。ノード D の出力電圧レベルは、ほぼ第二電圧レベル V_{EE} になり、出力電圧レベル V_{OUT} は、ほぼ第三電圧レベル V_{COM} になる。入力信号 V_{IN} の第二状態 V_{EE} に対応して、トランジスタ M 4 は、オフにされ、トランジスタ M 2 はオンにされる。ノード D の出力電圧レベルは、ほぼ第一電圧レベル V_{AA} になり、出力電圧レベル V_{OUT} は、ほぼ第二電圧レベル V_{EE} になる。

【 0 0 2 6 】

ゲートドライバは、第二状態 V_{EE} の第一制御信号 XON と第二状態 V_{EE} の第二制御信号 OE が提供された時、オフモードで駆動する。オフモードでは、トランジスタ M 1 と M 3 はオンにされ、トランジスタ M 5 と M 6 はオフにされる。入力信号 V_{IN} の状態にかかわらず、ノード E の電圧レベルは、ほぼ第一電圧レベル V_{AA} になり、出力電圧レベル V_{OUT} は、ほぼ第二電圧レベル V_{EE} になる。

【 0 0 2 7 】

ゲートドライバは、第二制御信号 OE と入力信号 V_{IN} の状態にかかわらず、第一状態 V_{AA} の第一制御信号 XON が提供された時、オンモードで駆動する。オンモードでは、トランジスタ M 1 はオフにされ、トランジスタ M 5 はオンにされる。ノード E の電圧レベルは、ほぼ第二電圧レベル V_{EE} になり、出力電圧レベル V_{OUT} は、ほぼ第三電圧レベル V_{COM} になる。ゲートドライバを大量の静止電流から防ぐために、電流源 3 2 - 4 は、第一制御信号 XON の第一状態に対応して止められる。

【 0 0 2 8 】

図 5 は、本発明の更にもう 1 つの実施例に基づいて電圧レベルを変換する回路 7 0 の回路図である。回路 7 0 は、例えば、ゲートドライバの 2 5 6 の出力チャネルの中の 1 つの 2 レベルの入力信号 V_{IN1} と V_{IN2} に対応する 3 レベルの出力信号 V_{OUT} を提供する。入力信号 V_{IN1} と V_{IN2} の両方は、例えば、第一電圧レベル V_{AA} と第二電圧レベル V_{EE} とを含む。回路 7 0 は、シフトレジスタとデコーダ 7 2、レベルシフター 7 4 と出力バッファ 7 6 とを含む。シフトレジスタとデコーダ 7 2 は更に、ラッチ装置 7 2 - 2 と、第一インバータ 7 2 - 4 と、第二インバータ 7 2 - 6 とデコーダ 7 2 - 8 とを含む。特定の実施例では、デコーダ 7 2 - 8 は、NOR ゲートを含む。

【 0 0 2 9 】

レベルシフター 7 4 は、更に第一、第二および第三セットのシフターユニット（符号省略）を含む。第一セットのシフターユニットは、トランジスタ M 1 A および M 1 B を含み、それぞれスイッチとプルアップ装置として機能する。同様に、第二セットのシフターユニットは、トランジスタ M 2 A および M 2 B を含み、第三セットのシフターユニットは、トランジスタ M 3 A および M 3 B を含む。第二セットのシフターユニットは、更にインバータ 7 2 - 4 を含み、静止電流がトランジスタ M 2 B に流れるのを防ぐ。特定の実施例では、インバータ 7 2 - 4 は NOT ゲートを含む。各トランジスタ M 1 A、M 2 A と M 3 A は、第一電圧レベル V_{AA} を提供する第一電源装置に接続したゲート電極（符号省略）と、第一インバータ 7 2 - 4、第二インバータ 7 2 - 6、またはデコーダ 7 2 - 8 の中の 1 つに接続した電極（符号省略）を含む。各トランジスタ M 1 B、M 2 B および M 3 B は、電流源（未表示）によって提供された基準電圧 V_R に接続したゲート電極（符号省略）を含む。

【0030】

出力バッファ76は、更に、第一、第二および第三セットのシフターユニットにそれぞれ対応する第一、第二および第三トランジスタM1C、M2CおよびM3Cを含む。第一トランジスタM1Cは、第三電圧レベル V_{COM} を提供する第二電源に接続した電極（符号省略）を含む。第二トランジスタM2Cは、第二電圧レベル V_{EE} を提供する第三電源に接続した電極（符号省略）を含む。第三トランジスタM3Cは、第四電圧レベル V_L を提供する第四電源に接続した電極（符号省略）を含む。第四電圧 V_L は、LCD装置のオフ制御電圧として提供する働きをする。本発明に基づいた1つの実施例では、 V_L は、約 V_{EE} から（ $V_{EE} + 10V$ ）の範囲である。

【0031】

V_{AA} レベルの V_{IN1} と V_{EE} レベルの V_{IN2} とに対応して、トランジスタM1Cは、オンにされ、トランジスタM2CとM3Cは、オフにされる。出力電圧 V_{OUT} は、ほぼ V_{COM} になる。 V_{EE} レベルの V_{IN1} と V_{AA} レベルの V_{IN2} とに対応して、トランジスタM2Cは、オンにされ、トランジスタM1CおよびM3Cは、オフにされる。出力電圧 V_{OUT} は、ほぼ V_{EE} になる。 V_{EE} レベルの V_{IN1} と V_{EE} レベルの V_{IN2} とに対応して、トランジスタM3Cは、オンにされ、トランジスタM1CおよびM2Cは、オフにされる。出力電圧 V_{OUT} は、ほぼ V_L になる。 V_{AA} レベルの V_{IN1} と V_{AA} レベルの V_{IN2} とに対応して、トランジスタM1CおよびM2Cは、オンにされ、トランジスタM3Cは、オフにされる。出力電圧 V_{OUT} は、ほぼ V_L になる。

【0032】

本発明はまた、液晶ディスプレイパネルの電圧レベルを変換する方法を提供する。電流源32-4は、基準電圧 V_R を提供するために提供される。信号は、第一電圧レベル V_{AA} の第一状態を含み、第二電圧レベル V_{EE} の第二状態が提供される。第一電圧レベル V_{AA} を提供する第一電源装置18が提供される。第一電源装置18に接続したゲート電極と、信号を受ける第一電極と、ノードBに接続した第二電極とを含む第一トランジスタ14-2が提供される。第三電圧レベル V_{COM} を提供する第二電源装置20が提供される。基準電圧 V_R でバイアスをかけたゲート電極と、第二電源装置20に接続した第一電極と、ノードBに接続した第二電極とを含む第二トランジスタ14-4が提供される。ノードBの電圧レベルは、信号の第一状態に対応してほぼ第三電圧レベル V_{COM} になる。ノードBの電圧レベルは、信号の第二状態に対応してほぼ第二電圧レベル V_{EE} になる。

【0033】

本発明に基づく1つの実施例では、第一電圧レベル V_{AA} の第一状態と、第二電圧レベル V_{EE} の第二状態とを含む第一制御信号XONが提供される。第一電圧レベル V_{AA} の第一状態と、第二電圧レベル V_{EE} の第二状態とを含む第二制御信号OEが提供される。電流源32-4は、第一制御信号XONの第一状態 V_{AA} に対応してオフにされる。

【0034】

本発明はまた、液晶ディスプレイパネルの電圧レベルを変換する方法を提供する。第一電源 V_{COM} と、第二電源 V_{EE} と、第三電源 V_L とが提供される。第一電源 V_{COM} に接続した電極を含む第一トランジスタM1Cが提供される。第二電源 V_{EE} に接続した電極を含む第二トランジスタM2Cが提供される。第三電源 V_L に接続した電極を含む第三トランジスタM3Cが提供される。第一状態および第二状態を含む第一入力信号 V_{IN1} が提供される。第一状態および第二状態を含む第二入力信号 V_{IN2} が提供される。出力信号 V_{OUT} が提供される。第一ユニットは、第一入力信号 V_{IN1} の第一状態および第二状態にそれぞれ対応して、第一トランジスタM1Cをオン/オフさせるように提供される。第二ユニットは、第二入力信号 V_{IN2} の第一状態および第二状態にそれぞれ対応して、第二トランジスタM2Cをオン/オフさせるように提供される。デコーダ72-8は、第一および第二入力信号 V_{IN1} および V_{IN2} を解読するのに提供され、第一状態および第二状態を含む解読した信号を提供する。

【0035】

本発明に基づいた実施例では、第一、第二、および第三ユニットのそれぞれは、第四電

10

20

30

40

50

圧レベル V_{AA} を提供する第四電源に接続したゲート電極を含む第一トランジスタ 14 - 2 と、第一電源 V_{COM} に接続した電極を含む第二トランジスタ 14 - 4 とが提供される。

【0036】

出力信号 V_{OUT} の電圧レベルは、第一入力信号 V_{IN1} の第一状態と、第二入力信号 V_{IN2} の第二状態とに対応して、ほぼ第二電圧レベル V_{EE} になる。出力信号 V_{OUT} の電圧レベルは、第一入力信号 V_{IN1} の第二状態と、第二入力信号 V_{IN2} の第二状態とに対応して、ほぼ第二電圧レベル V_{EE} になる。出力信号 V_{OUT} の電圧レベルは、同じ状態にある第一および第二入力信号 V_{IN1} および V_{IN2} に対応して、ほぼ第三電圧レベル V_L になる。

10

【0037】

以上、本発明の好適な実施例を例示したが、これは本発明を限定するものではなく、本発明の精神及び範囲を逸脱しない限りにおいては、当業者であれば行い得る少々の変更や修飾を付加することは可能である。従って、本発明が保護を請求する範囲は、特許請求の範囲を基準とする。

【図面の簡単な説明】

【0038】

【図1A】従来のゲートドライバのブロック図である。

【図1B】従来のゲートドライバで用いられる異なる電圧レベルの図である。

【図2】本発明の1つの実施例に基づいて電圧レベルを変換する回路の回路図である。

20

【図3】本発明のもう1つの実施例に基づいて電圧レベルを変換する回路の回路図である。

【図4】本発明の更にもう1つの実施例に基づいて電圧レベルを変換する回路の回路図である。

【図5】本発明のもう1つの実施例に基づいて電圧レベルを変換する回路の回路図である。

【符号の説明】

【0039】

10、30、50、70 回路

12 シフトレジスタ

30

14、74 レベルシフター

16、76 出力バッファ

12 - 2、72 - 2 ラッチ装置

12 - 4、72 - 4、72 - 6 インバータ

14 - 2 第一トランジスタ

14 - 4 第二トランジスタ

16 - 2 PMOSトランジスタ

16 - 4 NMOSトランジスタ

18 第一電源装置

20 第一電源装置

40

22 第二電源装置

32 電圧発生器

32 - 2、M1 ~ M6 トランジスタ

M1C 第一トランジスタ

M2C 第二トランジスタ

M3C 第三トランジスタ

M1A、M2A、M3A トランジスタ

M1B、M2B、M3B トランジスタ

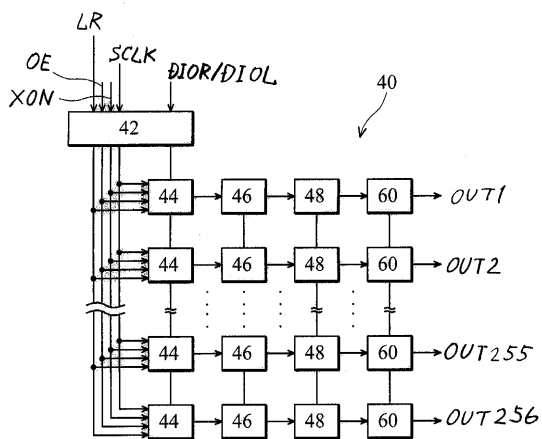
32 - 4 電流源

34、52、制御ユニット

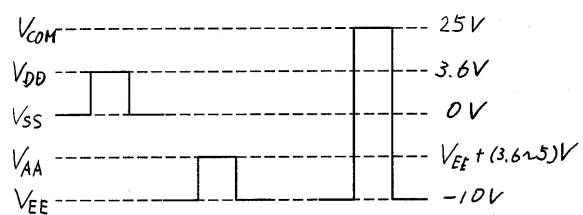
50

- 3 4 - 2 A N D ゲート
- 3 4 - 4 N O R ゲート
- 4 0 ゲートドライバ
- 4 2 入力レベルシフター
- 4 4 シフトレジスタ
- 4 6 制御ユニット
- 4 8 出力レベルシフター
- 6 0 出力バッファ
- 7 2 - 8 デコーダ

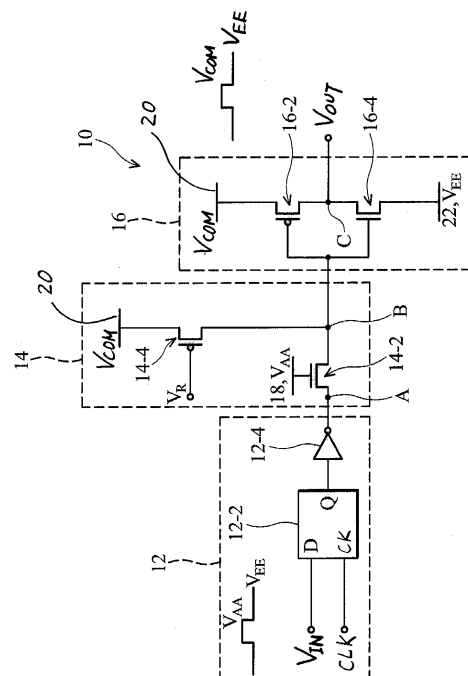
【図 1 A】



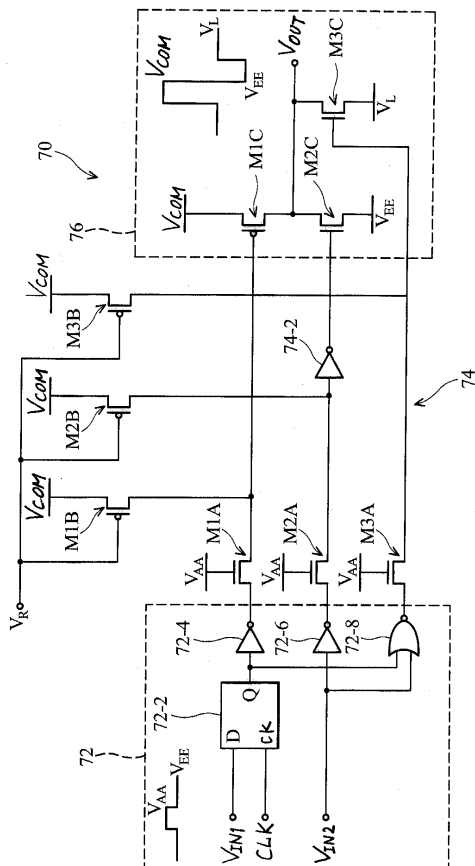
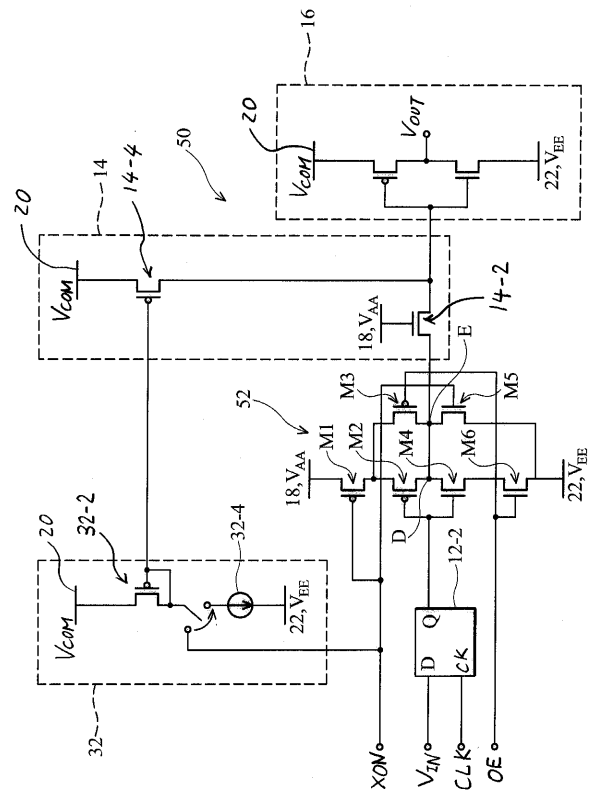
【図 1 B】



【図 2】



【 図 4 】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G 3/20 6 2 2 B

G 0 9 G 3/20 6 2 2 F

H 0 3 K 19/00 1 0 1 B

F ターム(参考) 5C006 BB16 BC03 BF03 BF04 BF25 BF26 BF27 BF33 BF34 BF43
BF46 FA43 FA47
5C080 AA10 BB05 DD22 DD26 FF11 JJ02 JJ03 JJ04
5J056 AA32 BB14 CC21 DD28 EE06 FF01 FF07 FF08 GG07

专利名称(译)	用于薄膜晶体管液晶显示器的栅极驱动电路		
公开(公告)号	JP2005301209A	公开(公告)日	2005-10-27
申请号	JP2004302464	申请日	2004-10-18
[标]申请(专利权)人(译)	华邦电子股份有限公司		
申请(专利权)人(译)	华邦电子股▲ふん▼有限公司		
[标]发明人	張坤山		
发明人	張 坤山		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H03K19/0175 H03K19/0185		
CPC分类号	H03K19/018571		
FI分类号	G09G3/36 G02F1/133.520 G09G3/20.611.A G09G3/20.612.E G09G3/20.621.L G09G3/20.622.B G09G3/20.622.F H03K19/00.101.B H03K19/0185.210		
F-TERM分类号	2H093/NA16 2H093/NC03 2H093/NC09 2H093/NC11 2H093/ND49 5C006/BB16 5C006/BC03 5C006/BF03 5C006/BF04 5C006/BF25 5C006/BF26 5C006/BF27 5C006/BF33 5C006/BF34 5C006/BF43 5C006/BF46 5C006/FA43 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD22 5C080/DD26 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5J056/AA32 5J056/BB14 5J056/CC21 5J056/DD28 5J056/EE06 5J056/FF01 5J056/FF07 5J056/FF08 5J056/GG07 2H193/ZF03		
代理人(译)	前田仁志 大仓一郎 佐藤美贵		
优先权	10/819960 2004-04-08 US		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种电路和方法，以解决一个或多个限制和问题，例如驱动液晶显示面板的电路的芯片面积和静态功耗。一种用于转换液晶显示面板的电压电平的电路，第一电源装置提供包括第一电压电平的第一状态和第二电压电平的第二状态，第一电压电平的信号。第一高压晶体管，其包括连接至第一电源的栅电极，接收信号的第一电极和连接至节点的第二电极，提供第三电压电平的第二电源，以及第二高压晶体管，其包括连接到两个电源的第一电极和连接到节点的第二电极，该节点的电压电平对应于信号的第一状态为大约第三电压电平。因此，根据信号的第二状态将电压电平设置为近似第二电压电平。[选择图]图2

