

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-55913

(P2005-55913A)

(43) 公開日 平成17年3月3日(2005.3.3)

(51) Int.Cl.⁷

G09G 3/36

G02F 1/133

G09G 3/20

F I

G09G 3/36

G02F 1/133 505

G09G 3/20 611E

G09G 3/20 612U

G09G 3/20 621F

テーマコード (参考)

2H093

5C006

5C080

審査請求 未請求 請求項の数 20 O L (全 21 頁) 最終頁に続く

(21) 出願番号 特願2004-229693 (P2004-229693)

(22) 出願日 平成16年8月5日(2004.8.5)

(31) 優先権主張番号 2003-054318

(32) 優先日 平成15年8月6日(2003.8.6)

(33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839

三星電子株式会社

大韓民国京畿道水原市靈通区梅灘洞416

(74) 代理人 100094145

弁理士 小野 由己男

(74) 代理人 100106367

弁理士 稲積 朋子

(72) 発明者 李 昇 祐

大韓民国ソウル市衿川区始興2洞266番

地冠岳山碧山タウン519棟1601号

(72) 発明者 金 明 洙

大韓民国京畿道水原市八達区遠川洞遠川三

星アパート2棟909号

最終頁に続く

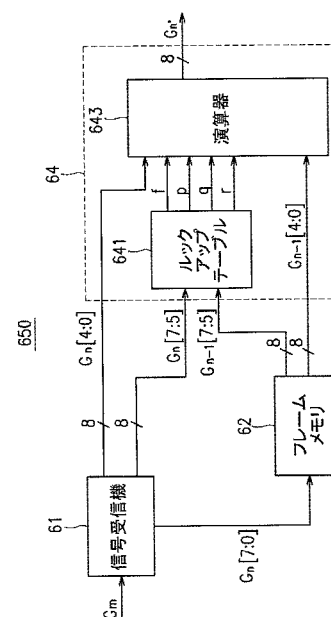
(54) 【発明の名称】 液晶表示装置及び映像信号補正方法

(57) 【要約】 (修正有)

【課題】 液晶分子の応答速度を改善し、ルックアップテーブルの大きさを小さくすることができる、映像信号補正方法を提供する。

【解決手段】 本発明の液晶表示装置は、複数の画素を含む液晶表示板組立体、信号源から供給を受けた現在の映像信号及び直前の映像信号に従って現在の映像信号を補正するものであって、直前の映像信号が現在の映像信号よりも大きければ、現在の映像信号値以上の値に現在の映像信号を補正する映像信号補正部、そして映像信号補正部からの補正された映像信号を、対応する画像信号に変えて画素に供給するデータ駆動部を含む。本発明によれば、映像信号が高い階調から低い階調に変動する際に、対応輝度の変動による下降時間が長くなり、ワイヤフレームフリッカー現象を防止することができ、映像信号の上位3ビットを基準に変数を記憶するため、ルックアップテーブルの大きさを小さくすることができる。

【選択図】 図6



【特許請求の範囲】

【請求項 1】

複数の画素を含む液晶表示板組立体と、

信号源から供給を受けた現在の映像信号 G_n 及び直前の映像信号 G_{n-1} に従って前記現在の映像信号を補正するものであって、前記直前の映像信号が前記現在の映像信号よりも大きければ、前記現在の映像信号値以上の値に前記現在の映像信号を補正する映像信号補正部、そして

前記映像信号補正部からの前記補正された映像信号 G_n' を、対応するデータ電圧に変えて前記画素に供給するデータ駆動部を含む、液晶表示装置。

【請求項 2】

10

前記直前の映像信号が前記現在の映像信号よりも小さければ、前記現在の映像信号値以上の値に前記現在の映像信号を補正する、請求項 1 に記載の液晶表示装置。

【請求項 3】

前記直前の映像信号と前記現在の映像信号との差が所定の設定値以下であれば、前記補正された映像信号は前記現在の映像信号と同じである、請求項 2 に記載の液晶表示装置。

【請求項 4】

前記現在の映像信号及び前記直前の映像信号は、上位ビット及び下位ビットを含み、前記上位ビットは 3 ビットであり、前記下位ビットは 5 ビットである、請求項 1 に記載の液晶表示装置。

【請求項 5】

20

前記映像信号補正部は、

前記現在の映像信号を記憶すると同時に、記憶していた前記直前の映像信号を出力するフレームメモリ、

前記現在の映像信号の上位ビット及び前記フレームメモリからの前記直前の映像信号の上位ビットによって当該変数の値を出力するルックアップテーブル、そして

前記ルックアップテーブルからの前記変数、前記現在の映像信号の下位ビット、及び前記フレームメモリからの前記直前の映像信号の下位ビットを演算して、前記補正映像信号を生成する演算器を含む、請求項 4 に記載の液晶表示装置。

【請求項 6】

前記現在の映像信号の下位ビット及び前記直前の映像信号の下位ビットが全て “ 0 ” である場合、補正映像信号が予め決定されており、前記変数の値は前記予め決定された補正映像信号によって決定される、請求項 5 に記載の液晶表示装置。

【請求項 7】

前記変数は f 、 p 、 q 、 r を含み、

前記変数 f は前記予め決定された補正映像信号と同じであり、

前記現在の映像信号の上位ビットが $G_n[7:5]$ であり、前記直前の映像信号の上位ビットが $G_{n-1}[7:5]$ である時、

$f(G_n[7:5], G_{n-1}[7:5]) = G_n' (G_n[7:5] \times 2^5, G_{n-1}[7:5] \times 2^5)$ 、

$p(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5] + 1, G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5])$ 、

$q(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5], G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5] + 1)$ 、

$r(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5] + 1, G_{n-1}[7:5] + 1) + f(G_n[7:5], G_{n-1}[7:5]) - f(G_n[7:5] + 1, G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5] + 1)$

である、請求項 6 に記載の液晶表示装置。

【請求項 8】

前記変数 f は符号のない 8 ビットデータであり、前記変数 p 、 q 、及び r は符号のある 8 ビットデータである、請求項 7 に記載の液晶表示装置。

50

【請求項 9】

前記直前の映像信号の上位ビットが前記現在の映像信号の上位ビットより大きければ、前記現在の映像信号値以上の値に前記変数 f の値を決定する、請求項 8 に記載の液晶表示装置。

【請求項 10】

前記直前の映像信号の上位ビットが前記現在の映像信号の上位ビットよりも小さければ、前記現在の映像信号値以上の値に前記変数 f の値を決定する、請求項 9 に記載の液晶表示装置。

【請求項 11】

前記現在の映像信号の下位ビットが $G_n[4:0]$ であり、前記直前の映像信号の下位ビットが $G_{n-1}[4:0]$ である時、
前記補正映像信号は、

$$G_n' = f + p \times G_n[4:0]/2^5 - q \times G_{n-1}[4:0]/2^5 + r \times G_n[4:0] \times G_{n-1}[4:0]/2^{10}$$

である、請求項 10 に記載の液晶表示装置。

【請求項 12】

前記液晶表示板組立体は、垂直配向 (VA) 方式である、請求項 11 に記載の液晶表示装置。

【請求項 13】

前記液晶表示板組立体は、パターン化された垂直配向 (PVA) 方式である、請求項 11 に記載の液晶表示装置。

【請求項 14】

直前の映像信号及び現在の映像信号に従って前記現在の映像信号を補正する液晶表示装置の映像信号補正方法であって、

前記直前の映像信号が前記現在の映像信号よりも大きければ、前記現在の映像信号値以上の値に前記現在の映像信号を補正し、前記直前の映像信号と前記現在の映像信号との差が所定の設定値以下であれば、前記現在の映像信号を補正しない段階を含む、液晶表示装置の映像信号補正方法。

【請求項 15】

前記現在の映像信号及び前記直前の映像信号は、上位ビット及び下位ビットを含み、前記上位ビットは 3 ビットであり、前記下位ビットは 5 ビットである、請求項 14 に記載の液晶表示装置の映像信号補正方法。

【請求項 16】

前記補正段階は、

前記現在の映像信号の上位ビット及び前記直前の映像信号の上位ビットによって当該変数の値を出力する段階、そして

前記変数、前記現在の映像信号の下位ビット、及び前記直前の映像信号の下位ビットを演算して、前記現在の映像信号を補正する段階を含む、請求項 15 に記載の液晶表示装置の映像信号補正方法。

【請求項 17】

前記現在の映像信号の下位ビット及び前記直前の映像信号の下位ビットが全て “0” である場合、補正映像信号が予め決定されており、前記変数の値は前記予め決定された補正映像信号によって決定される、請求項 16 に記載の液晶表示装置の映像信号補正方法。

【請求項 18】

前記変数は f 、 p 、 q 、 r を含み、

前記変数 f は前記予め決定された補正映像信号と同じあり、

前記現在の映像信号の上位ビットが $G_n[7:5]$ であり、前記直前の映像信号の上位ビットが $G_{n-1}[7:5]$ である時、
 $f(G_n[7:5], G_{n-1}[7:5]) = G_n'(G_n[7:5] \times 2^5, G_{n-1}[7:5] \times 2^5)$ 、

$p(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5] + 1, G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5])$ 、
 $q(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5], G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5] + 1)$ 、
 $r(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5] + 1, G_{n-1}[7:5] + 1) + f(G_n[7:5], G_{n-1}[7:5]) - f(G_n[7:5] + 1, G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5] + 1)$

である、請求項 17 に記載の液晶表示装置の映像信号補正方法。

【請求項 19】

前記変数 f は符号のない 8 ビットデータであり、前記変数 p 、 q 、及び r は符号のある 8 ビットデータである、請求項 18 に記載の液晶表示装置の映像信号補正方法。 10

【請求項 20】

前記現在の映像信号の下位ビットが $G_n[4:0]$ であり、前記直前の映像信号の下位ビットが $G_{n-1}[4:0]$ である時、

前記現在の映像信号は、

$G_n' = f + p \times G_n[4:0] / 2^5 - q \times G_{n-1}[4:0] / 2^5 + r \times G_n[4:0] \times G_{n-1}[4:0] / 2^{10}$

に補正される、請求項 19 に記載の液晶表示装置の映像信号補正方法。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は液晶表示装置（LCD）及びその映像信号補正方法に関し、より詳しくは、信号源からの映像信号を補正する液晶表示装置及びその映像信号補正方法に関する。

【背景技術】

【0002】

一般的な液晶表示装置は、二つの表示板とその間に充填されている誘電率異方性を有する液晶層とを含む。液晶層に電界を印加し、この電界の強さを調節して液晶層を通過する光の透過率を調節することによって、所望の画像を得る。このような液晶表示装置は、携帯が簡便な平板表示装置（FPD）の代表的なものであり、その中でも薄膜トランジスタ（TFT）をスイッチング素子に利用した TFT-LCD が主に利用されている。 30

【0003】

このような TFT-LCD は、コンピュータの表示装置だけでなく、テレビの表示画面にも広く使用されており、動画を実現する必要性が高まっている。ところが、従来の TFT-LCD は、液晶分子の応答速度が遅いため、動画の実現が難しい短所がある。液晶分子の応答速度が遅いため、液晶蓄電器に充電される電圧が目標電圧、即ち所望の輝度が得られる電圧にまで到達するのにある程度の時間を要する。この時間は、液晶蓄電器に直前に充電された電圧との差によって変わる。例えば、目標電圧と直前の電圧との差が大きい場合には、初めに目標電圧だけを印加した場合、スイッチング素子がターンオンされている間に目標電圧に到達できないこともある。

【0004】

40

液晶分子の物性的な変化無く駆動的な方法で液晶分子の応答速度を改善するために、DCC（dynamic capacitance compensation）方式が提案された。即ち、DCC 方式は、液晶蓄電器の両端にかかる電圧が大きいほど充電速度が速くなることを利用したものである。当該画素に印加されるデータ電圧（実際にはデータ電圧と共通電圧との差であるが、便宜上、共通電圧を 0 とする）を目標電圧よりも高くして、液晶蓄電器に充電される電圧が目標電圧にまで到達するのに所要される時間を短縮する。

【0005】

ところが、DCC 方式では、映像信号の補正に必要なパラメータを記憶するルックアップテーブル（lookup table）が必要であり、ルックアップテーブルが大きくなるほど、制御ボードの実装面積も同時に大きくなるという問題がある。 50

【 0 0 0 6 】

一方、コンピュータで設計するCADプログラムが実行される画面で、ワイヤフレーム(wire frame)を表現する画面がある。ワイヤフレームは、図1に示したように、ヤカン形状のような3次元の物体の形状を線分の集合で表現したものである。しかし、このような画面で、ワイヤフレームで表現された物体を左右に移動させたり、ズームイン/アウトを実行すると、フリッカー(flicker)現象が発生する。このような現象をワイヤフレームフリッカー現象というが、特にパターン化された垂直配向(PVA)パネルでその現象が激しく発生する。

【 発明の開示 】

【 発明が解決しようとする課題 】

10

【 0 0 0 7 】

本発明の技術的課題は、液晶分子の応答速度を改善し、ルックアップテーブルの大きさを小さくすることができるよう映像信号を補正する、液晶表示装置及びその映像信号補正方法を提供することにある。

【 0 0 0 8 】

本発明の他の技術的課題は、液晶分子の応答速度を改善し、ワイヤフレームフリッカー現象を防止することができるよう映像信号を補正する、液晶表示装置及びその映像信号補正方法を提供することにある。

【 課題を解決するための手段 】

【 0 0 0 9 】

20

このような技術的課題を解決するための本発明の一実施例による液晶表示装置は、複数の画素を含む液晶表示板組立体、信号源から供給を受けた現在の映像信号 G_n 及び直前の映像信号 G_{n-1} に従って前記現在の映像信号を補正するものであって、前記直前の映像信号が前記現在の映像信号よりも大きければ、前記現在の映像信号以上の値に前記現在の映像信号を補正する映像信号補正部、そして前記映像信号補正部からの前記補正された映像信号 G_n' を、対応する画像信号に変えて前記画素に供給するデータ駆動部を含む。

【 0 0 1 0 】

直前の映像信号が現在の映像信号よりも大きい場合、現在の映像信号値以上の値に現在の映像信号を補正するので下降時間が長くなる。特に、輝度変動に対する上昇時間及び下降時間が同一であるように、変数 f の値を設定すれば、ワイヤフレームフリッカー現象を防止することができる。

30

【 0 0 1 1 】

前記直前の映像信号が前記現在の映像信号よりも小さければ、前記現在の映像信号値以上の値に前記現在の映像信号を補正するのが好ましい。

【 0 0 1 2 】

現在の映像信号が直前の映像信号よりも大きければ、応答速度を向上させるために、現在の映像信号値以上の値に現在の映像信号を補正する。

【 0 0 1 3 】

前記直前の映像信号と前記現在の映像信号との差が所定の設定値以下であれば、前記補正された映像信号は現在の映像信号と同じであるのが好ましい。

40

【 0 0 1 4 】

前記現在の映像信号及び前記直前の映像信号は、上位ビット及び下位ビットを含み、前記上位ビットは3ビットであり、前記下位ビットは5ビットであるのが好ましい。

【 0 0 1 5 】

前記映像信号補正部は、前記現在の映像信号を記憶すると同時に、記憶していた直前の映像信号を出力するフレームメモリ、前記現在の映像信号の上位ビット及び前記フレームメモリからの直前の映像信号の上位ビットによって当該変数の値を出力するルックアップテーブル、そして前記ルックアップテーブルからの前記変数、前記現在の映像信号の下位ビット、及び前記フレームメモリからの直前の映像信号の下位ビットを演算して、前記補正映像信号を生成する演算器を含むことができる。

50

【 0 0 1 6 】

前記現在の映像信号の下位ビット及び直前の映像信号の下位ビットが全て“ 0 ”である場合、補正映像信号が予め決定されており、前記変数の値は前記予め決定された補正映像信号によって決定されるのが好ましい。

【 0 0 1 7 】

現在の映像信号の下位ビット及び直前の映像信号の下位ビットが全て“ 0 ”となる点を基準とすると、他の点に対しては、補間法を適用して補正映像信号を決定することができる。このような補正映像信号を決定することで、直前の映像信号に対する階調が表示された直前のフレームから現在の映像信号に対する階調が表示される現在のフレームへ画面が変わる時に、現在の映像信号に対する階調が現在のフレームに遅延なく表示することができる。 10

【 0 0 1 8 】

前記変数は f 、 p 、 q 、 r を含み、前記変数 f は前記予め決定された補正映像信号と同じであり、前記現在の映像信号の上位ビットが $G_n[7:5]$ であり、前記直前の映像信号のビットが $G_{n-1}[7:5]$ である時、

$f(G_n[7:5], G_{n-1}[7:5]) = G_n'(G_n[7:5] \times 2^5, G_{n-1}[7:5] \times 2^5)$ 、

$p(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5] + 1, G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5])$ 、

$q(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5], G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5] + 1)$ 、 20

$r(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5] + 1, G_{n-1}[7:5] + 1) + f(G_n[7:5], G_{n-1}[7:5]) - f(G_n[7:5] + 1, G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5] + 1)$

であるのが好ましい。

【 0 0 1 9 】

前記変数 f は符号のない 8 ビットデータであり、前記変数 p 、 q 、及び r は符号のある 8 ビットデータであるのが好ましい。

【 0 0 2 0 】

前記直前の映像信号の上位ビットが前記現在の映像信号の上位ビットよりも大きければ、前記現在の映像信号値以上の値に前記変数 f の値を決定するのが好ましい。 30

【 0 0 2 1 】

前記直前の映像信号の上位ビットが前記現在の映像信号の上位ビットよりも小さければ、前記現在の映像信号値以上の値に前記変数 f の値を決定するのが好ましい。

【 0 0 2 2 】

前記現在の映像信号の下位ビットが $G_n[4:0]$ であり、前記直前の映像信号の下位ビットが $G_{n-1}[4:0]$ である時、前記補正映像信号は、

$G_n' = f + p \times G_n[4:0] / 2^5 - q \times G_{n-1}[4:0] / 2^5 + r \times G_n[4:0] \times G_{n-1}[4:0] / 2^{10}$

であるのが好ましい。 40

【 0 0 2 3 】

前記液晶表示板組立体は、垂直配向 (VA) 方式であることができる。前記液晶表示板組立体は、パターン化された垂直配向 (PVA) 方式であることもできる。液晶表示装置で、一般的に下降時間が上昇時間に比べて一般に短い。特に、液晶表示板組立体が垂直配向方式であったり、パターン化された垂直配向 (PVA) 方式である場合には、ますますその傾向が顕著である。この本発明を適用することで、上昇時間及び下降時間を同一に調整することができ、ワイヤフレームフリッカー現象を低減することができる。

【 0 0 2 4 】

本発明の他の実施例による直前の映像信号及び現在の映像信号に従って前記現在の映像信号を補正する液晶表示装置の映像信号補正方法は、前記直前の映像信号が前記現在の映 50

像信号より大きければ、前記現在の映像信号値以上の値に前記現在の映像信号を補正するものであって、前記直前の映像信号と前記現在の映像信号との差が所定の設定値以下であれば、前記現在の映像信号を補正しない段階を含む。

【0025】

前記現在の映像信号及び前記直前の映像信号は、上位ビット及び下位ビットを含み、前記上位ビットは3ビットであり、前記下位ビットは5ビットであるのが好ましい。

【0026】

直前の映像信号及び現在の映像信号の上位ビットの3ビットを基準にしてルックアップテーブルを作成し、変数 f は符号のない8ビットデータ、変数 p 、 q 、及び r は符号のある8ビットデータを割当てると、各区域毎に変数に割当てられたデータ量は全て32ビットとなる。したがって、ルックアップテーブル641が記憶する全データ量は $8 \times 8 \times 32 = 2,048$ ビットである。ルックアップテーブル641が記憶するデータ量は、4ビットを基準に映像信号を補正する方法におけるルックアップテーブルが記憶するデータ量に比べて $1/3$ 水準になる。

【0027】

また、変数 f は符号のない (unsigned) 8ビットデータ、変数 p 、 q 、及び r は符号のある (signed) 8ビットデータを割当てると、このように、変数に十分に大きなビット数のデータを割当てると、実験または上記式によって求めた変数の値を制約なくルックアップテーブルに記憶させることができる。これによって最適に補正された映像信号を算出することができる。

【0028】

さらに、3ビットを基準にして変数 f の値を求めれば、区域全体の数である $8 \times 8 = 64$ 回の実験だけですむので、時間と労力を節減することができる。

【0029】

前記補正段階は、前記現在の映像信号の上位ビット及び前記直前の映像信号の上位ビットによって当該変数の値を出力する段階、そして前記変数、前記現在の映像信号の下位ビット、及び前記直前の映像信号の下位ビットを演算して、前記現在の映像信号を補正する段階を含むことができる。

【0030】

前記現在の映像信号の下位ビット及び直前の映像信号の下位ビットが全て“0”である場合、補正映像信号が予め決定されており、前記変数の値は前記予め決定された補正映像信号によって決定されるのが好ましい。

【0031】

前記変数は f 、 p 、 q 、 r を含み、前記変数 f は前記予め決定された補正映像信号と同じであり、前記現在の映像信号の上位ビットが $G_n[7:5]$ であり、前記直前の映像信号の上位ビットが $G_{n-1}[7:5]$ である時、

$f(G_n[7:5], G_{n-1}[7:5]) = G_n'((G_n[7:5] \times 2^5, G_{n-1}[7:5] \times 2^5))$ 、

$p(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5] + 1, G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5])$ 、

$q(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5], G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5] + 1)$ 、

$r(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5] + 1, G_{n-1}[7:5] + 1) + f(G_n[7:5], G_{n-1}[7:5]) - f(G_n[7:5] + 1, G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5] + 1)$

であるのが好ましい。

【0032】

前記変数 f は符号のない8ビットデータであり、前記変数 p 、 q 、及び r は符号のある8ビットデータであるのが好ましい。

【0033】

10

20

30

40

50

このように、変数に十分に大きなビット数のデータを割当てると、実験または上記式によって求めた変数の値を制約なくルックアップテーブルに記憶させることができる。これによって最適に補正された映像信号を算出することができる。

【0034】

前記現在の映像信号の下位ビットが $G_n[4:0]$ であり、前記直前の映像信号の下位ビットが $G_{n-1}[4:0]$ である時、前記現在の映像信号は、

$$G_n' = f + p \times G_n[4:0]/2^5 - q \times G_{n-1}[4:0]/2^5 + r \times G_n[4:0] \times G_{n-1}[4:0]/2^{10}$$

に補正されるのが好ましい。

【発明の効果】

10

【0035】

このように、直前の映像信号が現在の映像信号よりも大きければ、現在の映像信号値以上に現在の映像信号を補正することによって、ワイヤフレームフリッカー現象を防止することができる。また、映像信号の上位3ビットを基準にして変数に8ビットデータを割当てて映像信号を補正することによって、ルックアップテーブルの大きさを小さくすることができる。最適に補正された映像信号を実現することができる。

【発明を実施するための最良の形態】

【0036】

以下、添付した図面を参照して、本発明の実施例に対して、本発明が属する技術分野における通常の知識を有する者が容易に実施することができるように詳細に説明する。しかし、本発明は多様な形態で実現することができ、ここで説明する実施例に限定されない。

20

【0037】

図面は、各種層及び領域を明確に表現するために、厚さを拡大して示している。明細書全体を通じて類似した部分については同一な図面符号を付けている。層、膜、領域、板などの部分が他の部分の“上に”あるとする時、これは他の部分の“すぐ上に”ある場合に限らず、その中間に更に他の部分がある場合も含む。逆に、ある部分が他の部分の“すぐ上に”あるとする時、これは中間に他の部分がない場合を意味する。

【0038】

以下、本発明の実施例による液晶表示装置及びその映像信号補正方法について、図面を参考にして詳細に説明する。

30

【0039】

図2は本発明の一実施例による液晶表示装置のブロック図であり、図3は本発明の一実施例による液晶表示装置の画素の等価回路図である。

【0040】

図2に示したように、本発明の一実施例による液晶表示装置は、液晶表示板組立体300、前記液晶表示板組立体に連結されたゲート駆動部400、データ駆動部500、データ駆動部500に連結された階調電圧生成部800、そしてこれらを制御する信号制御部600を含む。

【0041】

液晶表示板組立体300は、等価回路から見れば、複数の表示信号線 $G_1 - G_n$ 、 $D_1 - D_m$ と、これに連結されてほぼ行列状に配列された複数の画素とを含む。

40

【0042】

表示信号線 $G_1 - G_n$ 、 $D_1 - D_m$ は、ゲート信号（走査信号ともいう）を伝達する複数のゲート線 $G_1 - G_n$ と、データ信号を伝達するデータ信号線またはデータ線 $D_1 - D_m$ を含む。ゲート線 $G_1 - G_n$ はほぼ行方向にのびて互いにほぼ平行であり、データ線 $D_1 - D_m$ はほぼ列方向にのびて互いにほぼ平行である。

【0043】

各画素は、表示信号線 $G_1 - G_n$ 、 $D_1 - D_m$ に連結されたスイッチング素子（Q）と、これに連結された液晶蓄電器（ C_{LC} ）及び維持蓄電器（ C_{ST} ）とを含む。維持蓄電器（ C_{ST} ）は必要に応じて省略することができる。

50

【 0 0 4 4 】

スイッチング素子 (Q) は、下部表示板 1 0 0 に備えられ、三端子素子であって、その制御端子及び入力端子は、各々ゲート線 $G_1 - G_n$ 及びデータ線 $D_1 - D_m$ に連結されており、出力端子は液晶蓄電器 (C_{LC}) 及び維持蓄電器 (C_{ST}) に連結されている。

【 0 0 4 5 】

液晶蓄電器 (C_{LC}) は、下部表示板 1 0 0 の画素電極 1 9 0 及び上部表示板 2 0 0 の共通電極 2 7 0 を二つの端子とし、二つの電極 1 9 0、2 7 0 間の液晶層 3 は誘電体として機能する。画素電極 1 9 0 はスイッチング素子 (Q) に連結され、共通電極 2 7 0 は上部表示板 2 0 0 の全面に形成されて、共通電圧 (V_{com}) の印加を受ける。図 3 とは異なって、共通電極 2 7 0 が下部表示板 1 0 0 に備えられる場合もあり、この時には二つの電極 1 9 0、2 7 0 が全て線状または棒型に形成される。例えば、画素電極 1 9 0 及び共通電極 2 7 0 が互いに櫛歯状に形成される。 10

【 0 0 4 6 】

維持蓄電器 (C_{ST}) は、下部表示板 1 0 0 に備えられた別個の信号線 (図示せず) と画素電極 1 9 0 とが重なって形成され、前記別個の信号線には共通電圧 (V_{com}) などの予め決定された電圧が印加される。しかし、維持蓄電器 (C_{ST}) は、画素電極 1 9 0 が絶縁体を介してすぐ上の前段ゲート線と重なって形成される。

【 0 0 4 7 】

一方、色表示を実現するためには、各画素が色相を表示することができなければならないが、これは画素電極 1 9 0 に対応する領域に赤色、緑色、または青色の色フィルター 2 3 0 を設けることによって可能である。図 3 で、色フィルター 2 3 0 は上部表示板 2 0 0 の当該領域に形成されているが、これとは異なって、下部表示板 1 0 0 の画素電極 1 9 0 上あるいは下に形成することもできる。 20

【 0 0 4 8 】

液晶表示板組立体 3 0 0 の二つの表示板 1 0 0、2 0 0 のうちの少なくとも一つの外側面には、光を偏光させる偏光子 (図示せず) が付着されている。

【 0 0 4 9 】

階調電圧生成部 8 0 0 は、画素の透過率に関する二組の複数の階調電圧を生成する。そのうちの二組は共通電圧 (V_{com}) に対して正の値を有し、もう二組は負の値を有する。 30

ゲート駆動部 4 0 0 は、液晶表示板組立体 3 0 0 のゲート線 $G_1 - G_n$ に連結されて、外部からのゲートオン電圧 (V_{on}) 及びゲートオフ電圧 (V_{off}) の組み合わせからなるゲート信号をゲート線 $G_1 - G_n$ に印加し、通常複数の集積回路に形成される。

データ駆動部 5 0 0 は、液晶表示板組立体 3 0 0 のデータ線 $D_1 - D_m$ に連結されて、階調電圧生成部 8 0 0 からの階調電圧を選択してデータ信号として画素に印加し、通常複数の集積回路に形成される。

【 0 0 5 0 】

複数のゲート駆動集積回路またはデータ駆動集積回路は、T C P (tape carrier package) (図示せず) に実装して T C P を液晶表示板組立体 3 0 0 に付着することも、T C P を使用せずにガラス基板上に直接付着することもでき (chip on glass、C O G 実装方式)、これらの集積回路と同様な機能をする回路を液晶表示板組立体 3 0 0 に直接実装することもできる。 40

【 0 0 5 1 】

信号制御部 6 0 0 は、ゲート駆動部 4 0 0 及びデータ駆動部 5 0 0 などの動作を制御する制御信号を生成し、各該当する制御信号をゲート駆動部 4 0 0 及びデータ駆動部 5 0 0 に提供する。

【 0 0 5 2 】

以下、このような液晶表示装置の表示動作について、さらに詳細に説明する。

【 0 0 5 3 】

信号制御部 6 0 0 は、外部のグラフィック制御機 (図示せず) から R G B 映像信号 (R 50

、G、B)及びその表示を制御する入力制御信号、例えば垂直同期信号(Vsync)と水平同期信号(Hsync)、メインクロック信号(MCLK)、データイネーブル信号(DE)などの提供を受ける。信号制御部600は、入力映像信号(R、G、B)及び入力制御信号に基づいて映像信号(R、G、B)を液晶表示板組立体300の動作条件に合うように適切に処理して、ゲート制御信号CONT1及びデータ制御信号CONT2などを生成した後、ゲート制御信号CONT1をゲート駆動部400に送り、データ制御信号CONT2及び処理した映像信号(R'、G'、B')をデータ駆動部500に送る。信号制御部600における映像信号処理方法については、後で詳細に説明する。

【0054】

ゲート制御信号CONT1は、ゲートオンパルス(ゲート信号のハイ区間)の出力開始を指示する垂直同期開始信号(STV)、ゲートオンパルスの出力時期を制御するゲートクロック信号(CPV)、及びゲートオンパルスの幅を限定する出力イネーブル信号(OE)などを含む。

10

【0055】

データ制御信号CONT2は、映像データ(R'、G'、B')の入力開始を指示する水平同期開始信号(STH)、データ線D₁-D_mに当該データ電圧の印加を指示するロード信号(LOAD)、共通電圧(Vcom)に対するデータ電圧の極性(以下、“共通電圧に対するデータ電圧の極性”を略して“データ電圧の極性”という)を反転させる反転信号(RVS)、及びデータクロック信号(HCLK)などを含む。

【0056】

データ駆動部500は、信号制御部600からのデータ制御信号CONT2によって一行の画素に対応する映像データ(R'、G'、B')を順に受信し、階調電圧生成部800からの階調電圧のうちの各映像データ(R'、G'、B')に対応する階調電圧を選択することによって、映像データ(R'、G'、B')を当該データ電圧に変換する。

20

【0057】

ゲート駆動部400は、信号制御部600からのゲート制御信号CONT1によってゲートオン電圧(Von)をゲート線G₁-G_nに印加し、前記ゲート線G₁-G_nに連結されたスイッチング素子(Q)をターンオンさせる。

【0058】

一つのゲート線G₁-G_nにゲートオン電圧(Von)が印加されて、これに連結された一行のスイッチング素子(Q)がターンオンされている間(この期間を“1H”または“1水平周期”といい、水平同期信号(Hsync)、データイネーブル信号(DE)、ゲートクロック(CPV)の一周期と同じである)、データ駆動部500は、各データ電圧を当該データ線D₁-D_mに供給する。データ線D₁-D_mに供給されたデータ電圧は、ターンオンされたスイッチング素子(Q)を通じて当該画素に印加される。

30

【0059】

このような方式で、1フレーム期間の間に全てのゲート線G₁-G_nに対して順にゲートオン電圧(Von)を印加して、全ての画素にデータ電圧を印加する。1フレームが終われば次のフレームが開始され、各画素に印加されるデータ電圧の極性が直前のフレームの極性と逆になるように、データ駆動部500に印加される反転信号(RVS)の状態が制御される(フレーム反転)。この時、1フレーム内でも反転信号(RVS)の特性によって一つのデータ線を通じて流れるデータ電圧の極性が変わったり(ライン反転)、一つの画素行に印加されるデータ電圧の極性も互いに異なることがある(ドット反転)。

40

【0060】

本発明の実施例による信号制御部600における映像信号処理は、液晶分子の応答速度を改善しながら、ワイヤフレームフリッカー現象を防止することができるように、直前のフレームの映像信号(以下、直前の映像信号という)と現在のフレームの映像信号(以下、現在の映像信号という)とに基づいて補正された映像信号を作り出すものである。特に、直前の映像信号が現在の映像信号よりも大きければ、現在の映像信号値以上に現在の映像信号を補正する。

50

【 0 0 6 1 】

本発明の実施例では、直前の映像信号及び現在の映像信号の上位ビット (M S B) の値を用いて、1 次的に演算に必要な変数を決定した後、直前の映像信号及び現在の映像信号の下位ビット (L S B) 値、及び決定された変数を用いて、補正された映像信号を算出する。

【 0 0 6 2 】

このような過程を、図 4 を参照して具体的に説明する。

【 0 0 6 3 】

本発明の実施例で、映像信号は 8 ビット、映像信号の上位ビット (M S B) は 3 ビット、映像信号の下位ビット (L S B) は 5 ビットであると仮定する。これで表すことができる階調数は $2^8 = 256$ となる。このように、映像信号の上位ビットを下位ビットよりも小さくすると、直前の映像信号及び現在の映像信号の上位ビットによって変数を記憶するルックアップテーブルのサイズを小さくすることができるが、これについては後で説明する。

【 0 0 6 4 】

n 番目のフレームの映像信号 G_n (便宜上、現在の映像信号という) を縦軸で示し、 $n - 1$ 番目のフレームの映像信号 G_{n-1} (便宜上、直前の映像信号という) を横軸で示すと、図 4 のようになる。

【 0 0 6 5 】

階調数が 256 個であるので、直前の映像信号 G_{n-1} 及び現在の映像信号 G_n の組み合わせは、 $256 \times 256 = 65,536$ 個になる。

【 0 0 6 6 】

このように多数の組み合わせ各々に対して個別に補正映像信号を決定し、これに合せた補正映像信号を作り出すことは、時間的、空間的な負担になるので、適切なグループに分離して処理する。

【 0 0 6 7 】

本発明の実施例では、直前の映像信号 G_{n-1} 及び現在の映像信号 G_n の上位ビット (M S B) の 3 ビットの値を基準にして区域を分けており、その区域は横 $\times$ 縦 = 8×8 区域に分けられ、図 4 のように、実線で区画された正方形領域などである。区域の境界に存在する点は、直前の映像信号 G_{n-1} または現在の映像信号 G_n の下位ビット (L S B) が 0 である点である。直前の映像信号及び現在の映像信号の全てに対して各区域内にある点の M S B は全て同じであり、図 4 中、左側辺及び上側辺上に位置する点も区域内の点と同一の M S B を有する。ただし、右側辺及び下側辺上にある点の M S B は区域内の点の M S B と異なる。(したがって、以下で区域とは、区域内と左側辺及び右側辺上の点も含めて称するものとする) 例えば、A 区域の点の直前の映像信号 G_{n-1} の M S B (以下、直前の M S B といい、 $G_{n-1} [7:5]$ で表示する) は全て “ 1 0 0 ” であり、現在の映像信号 G_n の M S B (以下、現在の M S B といい、 $G_n [7:5]$ で表示する) は全て “ 0 1 0 ” である。

【 0 0 6 8 】

本実施例では、まず、区域を定義する頂点、即ち直前の映像信号及び現在の映像信号 G_{n-1} 、 G_n の下位ビット (L S B) が全て 0 である点に対して補正映像信号を決定する。このような点に対する補正映像信号は、実験によって決定するが、現在の映像信号に対する階調が次のフレームで表示されるようにする補正映像信号を決定する。即ち、直前の映像信号に対する階調が表示された直前のフレームから現在の映像信号に対する階調が表示される現在のフレームへ画面が変わる時に、現在の映像信号に対する階調が現在のフレームに遅延なく表示されるようにする補正映像信号を実験によって決定する。このような補正映像信号に関する一例を表 1 に示した。

【 0 0 6 9 】

【表 1】

		G_{n-1}								
		0	32	64	96	128	160	192	224	255
G_n	0	0	0	0	0	0	0	0	0	0
	32	115	32	22	20	15	15	15	15	15
	64	169	103	64	50	34	27	22	20	16
	96	192	146	118	96	87	70	54	36	29
	128	213	167	156	143	128	121	105	91	70
	160	230	197	184	179	174	160	157	147	129
	192	238	221	214	211	205	199	192	187	182
	224	250	245	241	240	238	238	224	224	222
	255	255	255	255	255	255	255	255	255	255

10

20

他の点に対しては、補間法を適用して補正映像信号を決定する。ある区域の点に対して補間法を適用する際に、その区域を定義する四つの頂点の補正映像信号を基準に適用する。この四つの点の座標を式で表すと、

第1点 = $(G_n[7:5] \times 2^5, G_{n-1}[7:5] \times 2^5)$ 、
 第2点 = $((G_n[7:5] + 1) \times 2^5, G_{n-1}[7:5] \times 2^5)$ 、
 第3点 = $(G_n[7:5] \times 2^5, (G_{n-1}[7:5] + 1) \times 2^5)$ 、
 第4点 = $((G_n[7:5] + 1) \times 2^5, (G_{n-1}[7:5] + 1) \times 2^5)$
 である。

30

【0070】

各区域の点に対して四つの点を基準に補間法を適用する理由は、例えば第1点と第2点、または第1点と第3点を基準に補間した場合、区域境界付近で補正映像信号が不連続的になるためである。本実施例のように、その区域を決定する四つの点を基準に補間すれば、区域境界付近における不連続が生じなくなる。

【0071】

しかし、直前の階調と現在の階調との差が小さいのに補正を行うことで階調の差が大きくなることがある。特に、直前の映像信号 G_{n-1} 及び現在の映像信号 G_n が同一な部分（図4の対角線（B）部分）は、一般に停止画像（still image）を示す部分であって、補正された直前の映像信号と補正された現在の映像信号との間に生じる差が極めて小さな差であっても、画像に多くのノイズが発生したように見える。

40

【0072】

また、例えば、図4で対角線（B）と点線（C）との間の領域のように、直前の映像信号 G_{n-1} と現在の映像信号 G_n との差が大きくない部分があるが、このような差は、画像が実際に変化したからではなく、かえってノイズによるものである可能性が高いので、補正を行って階調の変化に速に対応するよりも、補正を行わずにそのままにして階調の変化量が小さくなるようにする。

【0073】

このような原理で決定される本発明の実施例の補正映像信号を、次の式で表す。

【0074】

x は映像信号のMSBのビット数であり、 y は映像信号のLSBのビット数である時、

50

補正された映像信号を G_n' とすれば、補正された映像信号 G_n' は、下記式 (1) のように表される。

$$G_n' = f + p \times G_n[y-1:0]/2^y - q \times G_{n-1}[y-1:0]/2^y + r \times G_n[y-1:0] \times G_{n-1}[y-1:0]/2^{2y} \cdots (1)$$

ここで、 f はその区域の左上頂点に該当する場合の補正映像信号である。即ち、下記式 (2) のように表される。

$$f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) = G_n'(G_n[x+y-1:y] \times 2^y, G_{n-1}[x+y-1:y] \times 2^y) \cdots (2)$$

p は左下頂点の補正映像信号から左上頂点の補正映像信号を引いた値である。即ち、下記式 (3) のように表される。

$$p(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) = f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y]) - f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) \cdots (3)$$

また、 q は左上頂点の補正映像信号から右上頂点の補正映像信号を引いた値である。即ち、下記式 (4) のように表される。

$$q(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) = f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) - f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]+1) \cdots (4)$$

r は左上頂点の補正映像信号と右下頂点の補正映像信号とを足した値から左下頂点の補正映像信号と右上頂点の補正映像信号とを引いた値である。即ち、下記式 (5) のように表される。

$$\begin{aligned} r(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) &= f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y]+1) \\ &+ f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]) \\ &- f(G_n[x+y-1:y]+1, G_{n-1}[x+y-1:y]) \\ &- f(G_n[x+y-1:y], G_{n-1}[x+y-1:y]+1) \cdots (5) \end{aligned}$$

である。

【0075】

直前の映像信号 G_{n-1} 及び現在の映像信号 G_n がほぼ同じである地点、即ち図4で対角線 (B) 及び点線 (C) で囲まれた地点、例えば $|G_n - G_{n-1}| < \alpha$ (α は予め決定された定数) である地点に対しては、下記式 (6) のように表される。

$$G_n' = G_n \cdots (6)$$

本発明の実施例で、直前の映像信号が現在の映像信号よりも大きい場合、即ち映像信号が高い階調から低い階調に変わる場合、現在の映像信号値以上に現在の映像信号を補正するために、直前の映像信号の上位ビットが現在の映像信号の上位ビットよりも大きい区域 (図4の斜線区域) に対して予め決定される補正映像信号、即ち変数 f の値を現在の映像信号値以上の値にする。その一例を表2に示した。このような場合に、式 (1) によって算出される補正された映像信号 G_n' は、常に現在の映像信号値以上の値になる。即ち、このような区域の点に対して式 (1) の補間法を適用すれば、その区域を定義する四つの頂点の補正映像信号を基準にして補正された映像信号 G_n' が算出されるが、四つの頂点の補正映像信号が全て現在の映像信号値以上の値であり、区域内の補正された映像信号 G_n' は連続する値を有するので、補正された映像信号 G_n' は現在の映像信号値以上になる。補正された映像信号 G_n' が現在の映像信号値以上になるというのは、現在の映像信号に対応する階調よりも高い階調に該当する映像信号に現在の映像信号を補正することを意味する。

【0076】

図5aは表1による補正された映像信号の応答波形図であり、図5bは表2による補正された映像信号の応答波形図である。

【0077】

図 5 a 及び図 5 b は、映像信号 “ 0 ” が入力されて安定した状態から映像信号 “ 1 2 8 ” を 5 回入力し、再び映像信号 “ 0 ” を入力した場合の応答波形図である。

【 0 0 7 8 】

【 表 2 】

		G_{n-1}								
		0	32	64	96	128	160	192	224	255
G_n	0	0	34	34	34	34	33	33	32	32
	32	115	32	35	35	35	34	34	33	33
	64	169	103	64	67	67	67	67	66	66
	96	192	146	118	96	97	97	97	97	97
	128	213	167	156	143	128	128	128	128	128
	160	230	197	184	179	174	160	160	160	160
	192	238	221	214	211	205	199	192	192	192
	224	250	245	241	240	238	238	224	224	224
	255	255	255	255	255	255	255	255	255	255

10

20

このように、表 2 によって補正された映像信号 G_n' が現在の映像信号 G_n 以上の値であれば、表 1 によって補正された映像信号が適用される場合に比べて、映像信号が高い階調から低い階調に変動する際に、対応輝度の変動による下降時間 (falling time) が長くなる。

【 0 0 7 9 】

30

ここで、上昇時間 (rising time) 及び下降時間 (falling time) は、規格化された輝度変動に対して 10 % から 90 % に達する時間、及び 90 % から 10 % に達する時間と定義する。両図面で、上昇時間は全てほぼ 0.6 フレームである。しかし、図 5 a における下降時間はほぼ 0.3 フレームであり、図 5 b における下降時間はほぼ 0.6 フレームである。このような結果は、現在の映像信号の上位ビットが直前の映像信号の上位ビットよりも小さい場合において、表 1 と表 2 とのデータ差に起因するものである。

【 0 0 8 0 】

液晶表示装置で、上記のようなパターンで映像信号を入力すれば、下降時間が上昇時間に比べて一般に短い。特に、液晶表示板組立体 300 が垂直配向方式であったり、パターン化された垂直配向 (PVA) 方式である場合には、ますますその傾向が顕著である。

40

【 0 0 8 1 】

ワイヤフレームフリッカー現象は、図 5 a に示したように、上昇時間及び下降時間が不均一な場合に発生する。したがって、図 5 b に示したように、上昇時間及び下降時間が同一な場合には発生しない。

【 0 0 8 2 】

本発明によれば、直前の映像信号が現在の映像信号よりも大きい場合、現在の映像信号値以上の値に現在の映像信号を補正するので下降時間が長くなる。特に、図 5 b のように、輝度変動に対する上昇時間及び下降時間が同一であるように、図 4 の斜線の各区域における変数 f の値を設定すれば、ワイヤフレームフリッカー現象を防止することができる。

50

【 0 0 8 3 】

一方、現在の映像信号が直前の映像信号よりも大きければ、応答速度を向上させるために、現在の映像信号値以上の値に現在の映像信号を補正する。

【 0 0 8 4 】

より具体的には、直前の映像信号の上位ビットが現在の映像信号の上位ビットより大きければ、前記現在の映像信号値以上の値に変数 f の値を決定する。一方、直前の映像信号の上位ビットが現在の映像信号の上位ビットよりも小さければ、現在の映像信号値以上の値に変数 f の値を決定する。

【 0 0 8 5 】

次に、図 6 を参照して、本発明の実施例による映像信号補正動作をさらに具体的に説明する。 10

【 0 0 8 6 】

図 6 は本発明の実施例による映像信号補正部の内部ブロック図である。

【 0 0 8 7 】

図 6 に示したように、本発明の実施例による映像信号補正部 6 5 0 は、信号受信機 6 1、信号受信機 6 1 に連結されたフレームメモリ 6 2、そして信号受信機 6 1 及びフレームメモリ 6 2 に連結された映像信号変換器 6 4 を含む。

【 0 0 8 8 】

映像信号変換器 6 4 は、信号受信機 6 1 及びフレームメモリ 6 2 に連結されているルックアップテーブル 6 4 1、そして、入力がルックアップテーブル 6 4 1 と信号受信機 6 1 及びフレームメモリ 6 2 とに連結され、出力が映像信号補正部 6 5 0 の出力である、演算器 6 4 3 を含む。 20

【 0 0 8 9 】

図 6 に示した映像信号補正部 6 5 0 の信号受信機 6 1 は、信号源（図示せず）から映像信号 G_m を受信し、映像信号補正部 6 5 0 が処理できる映像信号 G_n に変換する。信号受信機 6 1 は、映像信号 G_n をフレームメモリ 6 2 及び映像信号変換器 6 4 に現在の映像信号として供給するが、上位ビット $G_n [7:5]$ 及び下位ビット $G_n [4:0]$ に分けて映像信号変換器 6 4 に供給する。

【 0 0 9 0 】

フレームメモリ 6 2 は、記憶されている直前の映像信号 G_{n-1} を映像信号変換器 6 4 に供給し、信号受信機 6 1 から伝送される現在の映像信号 G_n を直前の映像信号 G_{n-1} として記憶する。 30

【 0 0 9 1 】

映像信号変換器 6 4 は、信号受信機 6 1 からの現在の映像信号 G_n 及びフレームメモリ 6 2 からの直前の映像信号 G_{n-1} に基づいて、補正映像信号 G_n' を求めた後、それを出力する。

【 0 0 9 2 】

信号受信機 6 1 及びフレームメモリ 6 2 から補正信号変換器 6 4 に供給される映像信号 G_n 、 G_{n-1} は、上位ビット $G_n [7:5]$ 、 $G_{n-1} [7:5]$ 及び下位ビット $G_n [4:0]$ 、 $G_{n-1} [4:0]$ に分けられて別々に供給されるが、上位ビット $G_n [7:5]$ 、 $G_{n-1} [7:5]$ はルックアップテーブル 6 4 1 に、下位ビット $G_n [4:0]$ 、 $G_{n-1} [4:0]$ は演算器 6 4 3 に供給される。 40

【 0 0 9 3 】

映像信号変換器 6 4 のルックアップテーブル 6 4 1 には、前記説明のように、図 4 で各区域の頂点に当たる場合、即ち現在の LSB 及び直前の LSB が全て 0 である場合の補正映像信号によって決定される四つの変数 f 、 p 、 q 、 r が記憶されている。即ち、ルックアップテーブル 6 4 1 は、 8×8 の各区域毎に映像信号補正のための変数 f 、 p 、 q 、 r の値を記憶し、同じ区域内では同じ変数の値を記憶する。

【 0 0 9 4 】

映像信号のビット数が 8 ビットであり、 MSB は 3 ビット、 LSB は 5 ビットであるの 50

で、上記式(2)～(5)に適用すると、以下ようになる。

【0095】

上記式(2)に適用すると、下記式(7)となる。

$$f(G_n[7:5], G_{n-1}[7:5]) \\ = G_n' (G_n[7:5] \times 2^5, G_{n-1}[7:5] \times 2^5) \cdots (7)$$

上記式(3)に適用すると、下記式(8)となる。

$$p(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5] + 1, G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5]) \cdots (8)$$

上記式(4)に適用すると、下記式(9)となる。

$$q(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5], G_{n-1}[7:5]) - f(G_n[7:5], G_{n-1}[7:5] + 1) \cdots (9) \quad 10$$

上記式(5)に適用すると、下記式(10)となる。

$$r(G_n[7:5], G_{n-1}[7:5]) = f(G_n[7:5] + 1, G_{n-1}[7:5] + 1) \\ + f(G_n[7:5], G_{n-1}[7:5]) - f(G_n[7:5] + 1, G_{n-1}[7:5]) \\ - f(G_n[7:5], G_{n-1}[7:5] + 1) \cdots (10)$$

図4で、現在の映像信号 G_n 及び直前の映像信号 G_{n-1} がA区域に属する場合、例えば現在の映像信号 G_n が $87 = 01010111$ であり、直前の映像信号 G_{n-1} が $147 = 10010011$ であるとすれば、現在のMSB($G_n[7:5]$)は $010 = 2$ であり、直前のMSB($G_{n-1}[7:5]$)は $100 = 4$ であり、現在のLSB($G_n[4:0]$)は $10111 = 23$ であり、直前のLSB($G_{n-1}[4:0]$)は $10011 = 19$ である。したがって、表2によれば、変数 f 、 p 、 q 、 r の値は次の通りになる。

【0096】

変数 f は、下記式(11)となる。

$$f(2, 4) = G_n' (G_n = 64, G_{n-1} = 128) = 67 \cdots (11)$$

変数 p は、下記式(12)となる。

$$p(2, 4) = f(3, 4) - f(2, 4) \\ = G_n' (G_n = 96, G_{n-1} = 128) - G_n' (G_n = 64, G_{n-1} = 128) \\ = 97 - 67 = 30 \cdots (12)$$

変数 q は、下記式(13)となる。

$$q(2, 4) = f(2, 4) - f(2, 5) \\ = G_n' (G_n = 64, G_{n-1} = 128) - G_n' (G_n = 64, G_{n-1} = 160) \\ = 67 - 67 = 0 \cdots (13) \quad 30$$

変数 r は、下記式(14)となる。

$$r(2, 4) = f(3, 5) + f(2, 4) - f(3, 4) - f(2, 5) \\ = G_n' (G_n = 96, G_{n-1} = 160) + G_n' (G_n = 64, G_{n-1} = 128) \\ - G_n' (G_n = 96, G_{n-1} = 128) - G_n' (G_n = 64, G_{n-1} = 160) \\ = 97 + 67 - 97 - 67 = 0 \cdots (14)$$

ルックアップテーブル641は、このように直前のMSB及び現在のMSBを基準に上記のような値に記憶されている変数 f 、 p 、 q 、 r の値を取り出して演算器643に出力する。

【0097】

演算器643は、変数、直前のLSB、及び現在のLSBを用いて補正された映像信号 G_n' を下記式(15)のように算出して、少数点以下は切り捨てまたは切り上げた後、出力する。

$$G_n' = f + p \times G_n[4:0] / 2^5 - q \times G_{n-1}[4:0] / 2^5 + r \times G_n[4:0] \times G_{n-1}[4:0] / 2^{10} \\ = 67 + 30 \times 23 / 32 - 0 \times 19 / 32 - 0 \times 23 \times 19 / 1024 \\ = 88.5625 \cdots (15)$$

一方、本発明の実施例では、変数 f は符号のない(unsigned)8ビットデータ、変数 p 、 q 、及び r は符号のある(signed)8ビットデータを割当ててゐる。このように、変数に十

分に大きなビット数のデータを割当てると、実験または上記式によって求めた変数の値を制約なくルックアップテーブルに記憶させることができる。これによって最適に補正された映像信号を算出することができる。

【0098】

以上で説明したように、本発明の実施例によって、直前の映像信号及び現在の映像信号の上位ビットの3ビットを基準にしてルックアップテーブルを作成し、変数fは符号のない8ビットデータ、変数p、q、及びrは符号のある8ビットデータを割当てると、各区域毎に変数に割当てられたデータ量は全て32ビットとなる。したがって、ルックアップテーブル641が記憶する全データ量は $8 \times 8 \times 32 = 2,048$ ビットである。

【0099】

4ビットを基準に映像信号を補正する方法、即ち変数fが符号のない8ビット、変数pが符号のない6ビット、変数qが符号のない5ビット、変数rが符号のある5ビットデータであり、ビット数が8ビットであり、上位ビット及び下位ビットが各々4ビットである映像信号を補正する方法と比較してみれば、この方法では、4ビットの上位ビットによって区域が 16×16 に分けられ、各区域毎に変数に割当てられたデータ量は全部で24ビット(=8+6+5+5ビット)であるので、ルックアップテーブルが記憶すべき全データ量は $16 \times 16 \times 24 = 6,144$ ビットとなる。

【0100】

したがって、本発明におけるルックアップテーブル641が記憶するデータ量は、4ビットを基準に映像信号を補正する方法におけるルックアップテーブルが記憶するデータ量に比べて1/3水準になる。

【0101】

そして、4ビットを基準に映像信号を補正する方法によれば、補間の基準となる補正映像信号、即ち変数fの値を求めるために区域全体の数である $16 \times 16 = 256$ 回の実験が必要であり、そのためには多くの時間と労力が必要である。ところが、本発明によって、3ビットを基準にして変数fの値を求めれば、区域全体の数である $8 \times 8 = 64$ 回の実験だけですむので、時間と労力を節減することができる。

【0102】

また、4ビットを基準に映像信号を補正する方法において、実験的に最適な映像信号を得るとしても、ルックアップテーブル641の制限により変数p、q、rのビット数が制限される。そのため、最適に補正された映像信号を実現することができないという問題がある。しかし、本発明によれば、変数p、q、rが各々符号のある8ビットに拡張され、最適に補正された映像信号を算出することができるという長所がある。

【0103】

本発明の実施例では、映像信号補正部650または映像信号変換器64が信号制御部600の一部であるように示したが、信号制御部600と分離されて別々に存在することもできる。この時には、外部のグラフィック制御機の一部をなすこともできる。

【0104】

結局、本発明による液晶表示装置では、直前の映像信号が現在の映像信号よりも大きい場合、現在の映像信号値以上の値に現在の映像信号を補正することによってワイヤーフレームフリッカー現象を防止することができる。また、映像信号の上位3ビットを基準にして変数に8ビットデータを割当てて映像信号を補正することによって、ルックアップテーブルの大きさを小さくすることができ、最適に補正された映像信号を実現することができる。

【0105】

以上で本発明の好ましい実施例について説明したが、本発明の権利範囲はこれに限定されず、特許請求の範囲で定義している本発明の基本概念を利用した当業者の様々な変形及び改良形態も本発明の権利範囲に属するものである。

【図面の簡単な説明】

【0106】

10

20

30

40

50

【図 1】ワイヤーフレームを示す図面である。

【図 2】本発明の一実施例による液晶表示装置のブロック図である。

【図 3】本発明の一実施例による液晶表示装置の一画素の等価回路図である。

【図 4】本発明の実施例による映像信号補正方式を説明する図面である。

【図 5 a】本発明の一実施例による補正された映像信号の応答波形図である。

【図 5 b】本発明の他の実施例による補正された映像信号の応答波形図である。

【図 6】本発明の実施例による映像信号補正部の内部ブロック図である。

【符号の説明】

【 0 1 0 7 】

3 0 0 液晶表示板組立体

10

4 0 0 ゲート駆動部

5 0 0 データ駆動部

6 0 0 信号制御部

8 0 0 階調電圧生成部

1 9 0 画素電極

2 0 0 上部表示板

2 7 0 共通電極

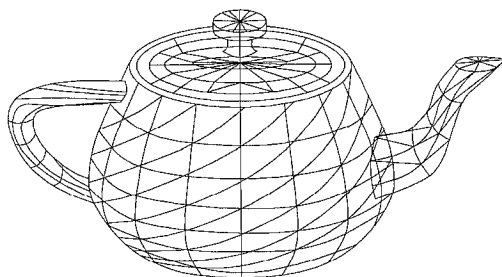
6 5 0 映像信号補正部

6 4 3 演算器

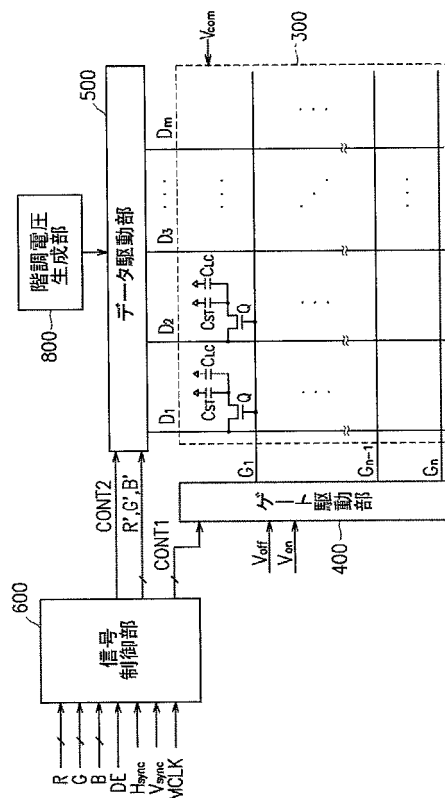
6 4 1 ルックアップテーブル

20

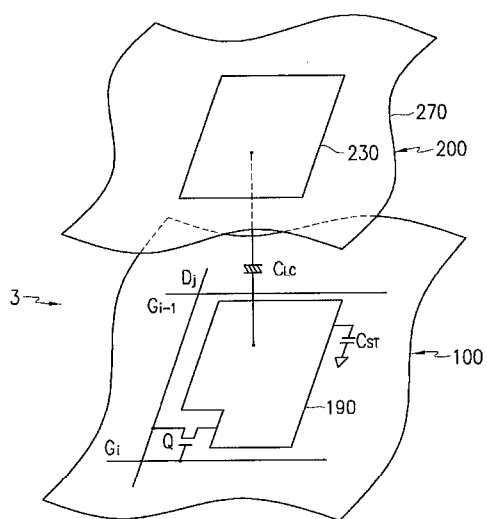
【図 1】



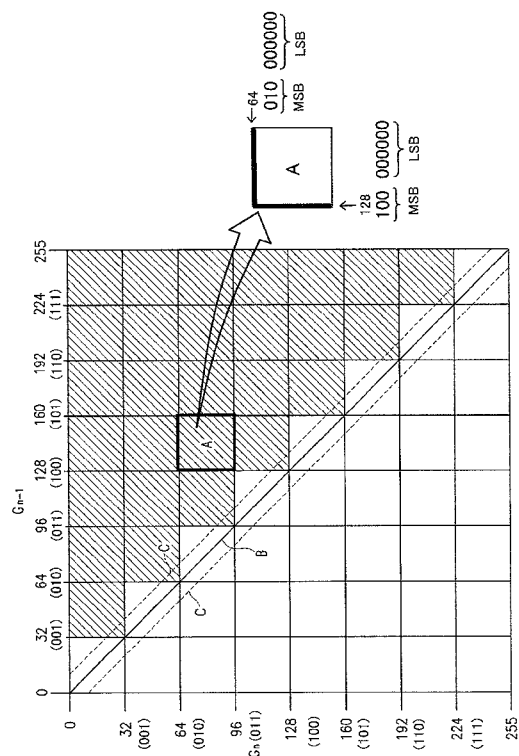
【図 2】



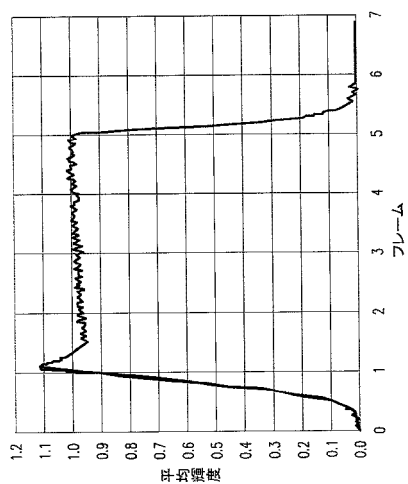
【図 3】



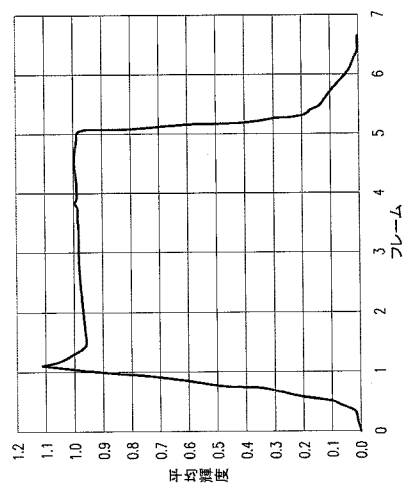
【図 4】



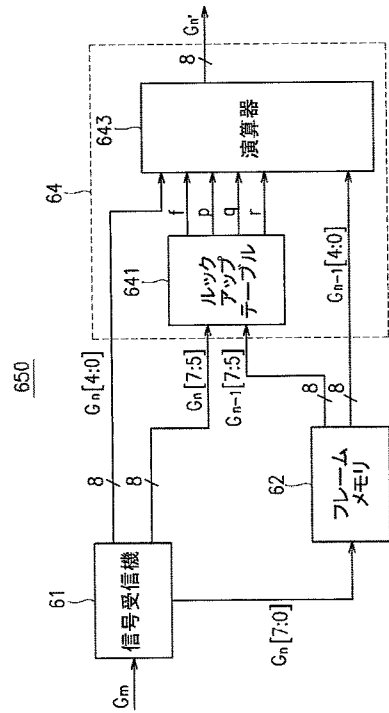
【図 5 a】



【図 5 b】



【図 6】



フロントページの続き

(51)Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G 3/20 6 3 1 B

F ターム(参考) 2H093 NA16 NA43 NA53 NC25 NC29 NC34 NC35 NC49 NC65 ND10
ND33 ND58 NE03 NE04 NF04 NH18
5C006 AA16 AC11 AC21 AF03 AF04 AF44 AF45 AF50 AF51 BA19
BB16 BC16 BF02 BF28 FA14
5C080 AA10 BB05 DD08 EE29 FF11 JJ01 JJ02 JJ03 JJ06

专利名称(译)	液晶表示装置及び映像信号补正方法		
公开(公告)号	JP2005055913A	公开(公告)日	2005-03-03
申请号	JP2004229693	申请日	2004-08-05
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	李昇祐 金明洙		
发明人	李 昇 祐 金 明 洙		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3648 G09G2320/0247 G09G2320/0252 G09G2320/0285 G09G2340/16		
FI分类号	G09G3/36 G02F1/133.505 G09G3/20.611.E G09G3/20.612.U G09G3/20.621.F G09G3/20.631.B		
F-TERM分类号	2H093/NA16 2H093/NA43 2H093/NA53 2H093/NC25 2H093/NC29 2H093/NC34 2H093/NC35 2H093/NC49 2H093/NC65 2H093/ND10 2H093/ND33 2H093/ND58 2H093/NE03 2H093/NE04 2H093/NF04 2H093/NH18 5C006/AA16 5C006/AC11 5C006/AC21 5C006/AF03 5C006/AF04 5C006/AF44 5C006/AF45 5C006/AF50 5C006/AF51 5C006/BA19 5C006/BB16 5C006/BC16 5C006/BF02 5C006/BF28 5C006/FA14 5C080/AA10 5C080/BB05 5C080/DD08 5C080/EE29 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ06 2H193/ZA04 2H193/ZD23 2H193/ZH40 2H193/ZP03 2H193/ZP04		
优先权	1020030054318 2003-08-06 KR		
其他公开文献	JP4719437B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够提高液晶分子的响应速度并减小查找表尺寸的视频信号校正方法。本发明的液晶显示装置根据包括多个像素的液晶显示面板组件，从信号源提供的当前视频信号和先前的视频信号来校正当前视频信号。如果紧接在前的视频信号大于当前视频信号，则视频信号校正单元将当前视频信号校正为等于或大于当前视频信号值的值，以及来自视频信号校正单元的校正后的视频信号 以及用于转换相应图像信号并将其提供给像素的数据驱动器。根据本发明，当视频信号从高灰度改变为低灰度时，由于相应亮度的改变而引起的下降时间变长，可以防止线帧闪烁现象，并且可以防止视频信号的高3位。由于变量是基于存储的，因此可以减小查找表的大小。[选择图]图6

