

【特許請求の範囲】

【請求項 1】

画面表示のリフレッシュレートに基づいて画像表示を制御する表示制御手段と、
表示画像の更新の有無を検出して画像更新検出情報を出力する画像更新検出手段と、
該画像更新検出情報に基づいて、該表示制御手段のリフレッシュレートを制御するレート
制御手段とを備え、
該画像更新検出手段によって表示画像の更新が検出されない場合には、該レート制御手段
は該画面表示のリフレッシュレートを低リフレッシュレートに設定する液晶表示制御装置
。

【請求項 2】

10

前記表示制御手段からアクセス可能とする表示メモリをさらに備え、
前記画像更新検出手段は、該表示制御手段への制御コマンド、および該表示メモリへの書
き込み情報の少なくとも何れかを検出することによって、前記表示画像の更新の有無を検
出する請求項 1 記載の液晶表示制御装置。

【請求項 3】

前記レート制御手段は、画素基本クロックを分周することによって、前記画面表示のリフ
レッシュレートを低く制御する請求項 1 記載の液晶表示制御装置。

【請求項 4】

前記画像更新検出手段によって表示画像の更新が検出されない場合に、次のフレームから
、前記レート制御手段は、前記表示制御手段に対するリフレッシュレートを低リフレッシュ
レートに設定する請求項 1 ~ 3 の何れかに記載の液晶表示制御装置。

20

【請求項 5】

前記画像更新検出手段によって表示画像の更新が検出されない場合に、所定のフレーム数
が表示された後、前記レート制御手段は、前記表示制御手段に対するリフレッシュレートを
低リフレッシュレートに設定する請求項 1 ~ 3 の何れかに記載の液晶表示制御装置。

【請求項 6】

前記画像更新検出手段によって表示画像の更新が検出された場合に、前記レート制御手段
は、前記表示制御手段に対するリフレッシュレートを高リフレッシュレートに設定する請
求項 1 ~ 5 の何れかに記載の液晶表示制御装置。

【請求項 7】

30

前記レート制御手段は、偶数フレーム単位で前記表示制御手段に対してリフレッシュレ
ートを切り替える請求項 1 ~ 6 の何れかに記載の液晶表示制御装置。

【請求項 8】

前記レート制御手段は、垂直表示周期の開始時点で前記表示制御手段に対してリフレッ
シュレートを切り替える請求項 1 ~ 7 の何れかに記載の液晶表示制御装置。

【請求項 9】

請求項 1 ~ 8 の何れかに記載の液晶表示制御装置と、
該液晶表示制御装置によって画像表示が制御される液晶表示パネルとを備えた液晶表示装
置。

【請求項 10】

40

前記液晶表示パネルの表示部に対して、隣接する各画素部に印加される表示電圧の極性を
反転するドット反転駆動法または、三原色の R G B の各画素部を千鳥配線とした擬似ド
ット反転駆動法により表示駆動する請求項 9 記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、例えば携帯電話装置や P D A などの情報機器、通信機器などのディスプレイ装
置に用いられる液晶表示制御装置およびこれを用いた液晶表示装置に関し、特に、バッテ
リー駆動のために低消費電力化が要求される液晶表示制御装置およびこれを用いた液晶表
示装置に関する。

50

【 0 0 0 2 】

【 従来 の 技術 】

従来から、携帯して使用される携帯電話装置や P D A などのディスプレイ装置において、その表示部として、T F T アクティブマトリックス型の液晶表示パネルが用いられている。この液晶表示パネルは、一対の電極基板の間に液晶層が挟持されて横方向および縦方向に複数の画素部がマトリックス状に配列されており、各画素に選択的に表示電圧を供給して駆動するための T F T が各画素毎に設けられている。この液晶表示パネルに、バッテリーから電源電圧を供給して、ソース信号駆動回路およびゲート信号駆動回路により各画素部を選択的に駆動して、各画素部の液晶分子の配向状態を変化させ、これによって各画素部毎の液晶層に入射される光の透過・散乱状態を変化させて画像を表示することができる 10

【 0 0 0 3 】

図 3 は、従来の T F T アクティブマトリックス型の液晶表示パネルの要部構成を示す回路図である。

【 0 0 0 4 】

図 3 において、この液晶表示パネル 1 0 0 は、表示部の周辺に配設されたソース信号線駆動回路 1 1 0 およびゲート信号線駆動回路 1 2 0 と、表示部としての画素アレイ部 1 3 0 と、コモン電圧発生回路 1 4 0 とを備えている。

【 0 0 0 5 】

ソース信号線駆動回路 1 1 0 は、サンプリング回路 1 1 1 と、メモリ 1 1 2 と、D A C (デジタルアナログコンバータ) 1 1 3 と、クロック部 1 1 4 とを備えており、外部から入力される画像データ (デジタルデータ) をサンプリング回路 1 1 1 によってサンプリングしてメモリ 1 1 2 に保持し、D A C 1 1 3 によって映像データ (アナログデータ) に変換した後、所定のクロックタイミングに同期してクロック部 1 1 4 から、後述する各ソース信号線 1 3 1 に映像データを順次出力する。 20

【 0 0 0 6 】

ゲート信号線駆動回路 1 2 0 は、水平周期信号に同期して各ゲート信号線 1 3 2 を順次選択して、T F T 1 3 3 のオン / オフを制御するようになっている。

【 0 0 0 7 】

画素アレイ部 1 3 0 には、複数のソース信号線 1 3 1 および複数のゲート信号線 1 3 2 が互いに交差するように設けられ、その交差部近傍位置毎にスイッチング素子である T F T 1 3 3 が配設されている。T F T 1 3 3 は、そのソースがソース信号線 1 3 1 に接続され、そのゲートがゲート信号線 1 3 2 に接続され、そのドレインが R G B の画素電極 1 3 4 に接続されている。複数の画素電極 1 3 4 がマトリックス状に配列されている。この画素電極 1 3 4 に対向する対向電極には C S (補助容量) 1 3 5 の一方の電極が接続されている。 30

【 0 0 0 8 】

コモン電圧発生回路 1 4 0 は、ゲート信号線 1 3 2 に平行に配設されたコモン電圧線を介して C S 1 3 5 の他方の電極に接続されており、コモン電圧線にコモン電圧を印加する。

【 0 0 0 9 】

上記構成により、ゲート信号線駆動回路 1 2 0 により選択されたゲート信号線 1 3 2 の T F T 1 3 3 を介して各ソース信号線 1 3 1 に出力された映像データは画素電極 1 3 4 に書き込まれ、各画素電極 1 3 4 から液晶層に表示電圧が印加される。 40

【 0 0 1 0 】

このようにして、各水平周期毎に 1 ライン目から順次各ゲート信号線 1 3 2 を選択していくことによって、液晶表示パネル 1 0 0 において 1 フィールド分のデータを表示することができ、垂直周期毎にこの動作を繰り返すことにより、静止画像または動画像を表示画面上に表示することができる。なお、画素電極 1 3 4 から液晶層に印加される電圧は、液晶に直流成分が加わらないように、ライン毎、フィールド毎に極性反転されている。

【 0 0 1 1 】

ところで、液晶表示パネル１００の消費電力を抑えるためには、二つの方法が考えられる。第１の方法は、液晶駆動電圧を低くする方法であり、第２の方法は、画面表示のリフレッシュレートを低くする方法である。

【００１２】

従来、第１の方法として、例えば特開平７－１２１１３７号公報（特許文献１）には、１フィールド分のメモリとコンパレータとを設けて、コンパレータによって現在の表示画像とメモリに記憶された前フィールドの表示画像とを比較し、その比較結果として、変化がない静止画であると比較判定された場合に、液晶表示パネルへの供給電源電圧を低くする方法が開示されている。

【００１３】

また、例えば特開平７－５８６０号公報（特許文献２）には、応答スピードが遅い強誘電体液晶表示パネルにおいて、液晶表示パネルの画像表示を制御する表示コントローラからの速いリフレッシュレート（６０Ｈｚ）を間引きした後、画像データを加工して表示品位を向上させる技術が開示されている。しかしながら、この従来技術は、低消費電力を意識してリフレッシュレートを制御するものではない。

【００１４】

【特許文献１】

特開平７－１２１１３７号公報（第３頁～第４頁、図１）

【００１５】

【特許文献２】

特開平７－５８６０号公報

【００１６】

【発明が解決しようとする課題】

上述したように、液晶表示パネルの消費電力を抑えるためには、液晶駆動電圧を低くする第１の方法と、画面表示のリフレッシュレートを低くする第２の方法とが考えられる。

【００１７】

第１の方法として、上述した特開平７－１２１１３７号公報に開示されている従来技術は、コンパレータによって現在の表示画像と前フィールドの表示画像とを比較して、変化がない静止画であると比較判定された場合に、液晶表示パネルへの供給電源電圧を低くすることによって表示部への消費電力を抑えている。しかしながら、基本的に、静止画状態で液晶表示パネルへの供給電源電圧を低くすると、表示特性が変わってしまうという問題がある。

【００１８】

また、携帯電話装置やＰＤＡなどのような小型携帯端末機器を考えると、１フィールド分のメモリおよびコンパレータの回路規模が大きくなり、その部分の消費電力は、小型携帯機器における消費電力として無視することができないものとなる。また、小型携帯機器の表示制御装置として組み込むことを考えた場合、１フィールド分のメモリおよびコンパレータの回路規模は大きく、小型携帯機器に適用することは容易ではない。

【００１９】

また、第２の方法において、単にリフレッシュレートを低くすると、フリッカが生じるおそれがある。

【００２０】

一般的に、アクティブマトリックス型の液晶表示パネルにおいて、リフレッシュ周波数は６０Ｈｚである。リフレッシュレートを低くする場合には、画素部の液晶印加電圧を１フィールド期間保持するために設けられている補助容量（Ｃｓ容量）をある程度（４０Ｈｚ）まで大きくすれば、フリッカを目立たなくすることができる。しかしながら、さらにリフレッシュレートを低くしたときに、従来用いられている１Ｈライン反転駆動では、１ライン毎の画素のコントラストが目立つようになり、同じ階調の表示を行ったとしても、ライン毎に異なる表示が行われるようになる。表示される画像にもよるが、例えば地図などのように、縦線、横線が表示される映像では、リフレッシュレートが３０Ｈｚ台になると

10

20

30

40

50

横線のフリッカが目立つようになる。

【 0 0 2 1 】

このフリッカを解消する駆動方法として、隣接するドット（画素）に印加される電圧の極性を反転するドット反転駆動法、または、R G Bの各画素を千鳥配線とした擬似ドット反転駆動法が知られている。これらの駆動方法によれば、低リフレッシュレートでもフリッカが目立たないようにすることができ、画質を向上させることができる。

【 0 0 2 2 】

しかしながら、このような駆動方法を用いて低リフレッシュレートでの表示を行う場合、消費電力を低くすることはできるものの、映像やリアルタイムでのゲーム画像など、動画像を満足に表示することはできない。したがって、リフレッシュレートを可変にして、動画像のときには高いリフレッシュレートで表示品位を向上させ、静止画像のときには低いリフレッシュレートで液晶表示パネルの消費電力を低減させる必要がある。

10

【 0 0 2 3 】

また、液晶表示パネルは、受像管を用いたC R Tとは異なり、液晶層に直流成分が加わらないように、ライン毎、フィールド毎に極性反転されているため、偶数フレーム単位でリフレッシュレートを制御することが必要となる。さらに、リフレッシュレートの切り替えは、フレームが始まる垂直方向1ライン目の表示前に瞬時に行う必要がある。

【 0 0 2 4 】

本発明は、このような事情を鑑みてなされたもので、小型化が可能で、画像状態（表示画像の更新の有無）に応じてリフレッシュレートを適時に制御して消費電力を低減することができる液晶表示制御装置およびこれを用いた液晶表示装置を提供することを目的とする。

20

【 0 0 2 5 】

【課題を解決するための手段】

本発明の液晶表示制御装置は、画面表示のリフレッシュレートに基づいて画像表示を制御する表示制御手段と、表示画像の更新の有無を検出して画像更新検出情報を入力する画像更新検出手段と、この画像更新検出情報に基づいて、表示制御手段のリフレッシュレートを制御するレート制御手段とを備え、画像更新検出手段によって表示画像の更新が検出されない場合には、レート制御手段は画面表示のリフレッシュレートを低リフレッシュレートに設定するものであり、そのことにより上記目的が達成される。

30

【 0 0 2 6 】

また、好ましくは、本発明の液晶表示制御装置は、表示制御手段からアクセス可能とする表示メモリをさらに備え、画像更新検出手段は、表示制御手段への制御コマンド、および表示メモリへの書き込み情報の少なくとも何れかを検出することによって、表示画像の更新の有無を検出する。

【 0 0 2 7 】

さらに、好ましくは、本発明の液晶表示制御装置におけるレート制御手段は、画素基本クロックを分周することによって、表示制御手段に対するリフレッシュレートを低く制御する。

【 0 0 2 8 】

さらに、好ましくは、本発明の液晶表示制御装置において、画像更新検出手段によって表示画像の更新が検出されない場合に、次のフレームから、レート制御手段は、表示制御手段に対するリフレッシュレートを低リフレッシュレートに設定する。

40

【 0 0 2 9 】

さらに、好ましくは、本発明の液晶表示制御装置において、画像更新検出手段によって表示画像の更新が検出されない場合に、所定のフレーム数が表示された後、レート制御手段は、表示制御手段に対するリフレッシュレートを低リフレッシュレートに設定する。

【 0 0 3 0 】

さらに、好ましくは、本発明の液晶表示制御装置において、画像更新検出手段によって表示画像の更新が検出された場合に、レート制御手段は、表示制御手段に対するリフレシ

50

ュレートを高リフレッシュレートに設定する。

【 0 0 3 1 】

さらに、好ましくは、本発明の液晶表示制御装置におけるレート制御手段は、偶数フレーム単位で表示制御手段に対してリフレッシュレートを切り替える。

【 0 0 3 2 】

さらに、好ましくは、本発明の液晶表示制御装置におけるレート制御手段は、垂直表示周期の開始時点で表示制御手段に対してリフレッシュレートを切り替える。

【 0 0 3 3 】

本発明の液晶表示装置は、請求項 1 ～ 8 の何れかに記載の液晶表示制御装置と、この液晶表示制御装置によって画像表示が制御される液晶表示パネルとを備えており、そのことにより上記目的が達成される。 10

【 0 0 3 4 】

また、好ましくは、本発明の液晶表示装置は、液晶表示パネルの表示部に対して、隣接する各画素部に印加される表示電圧の極性を反転するドット反転駆動法または、三原色の R G B の各画素部を千鳥配線とした擬似ドット反転駆動法により表示駆動する。

【 0 0 3 5 】

上記構成により、以下に、本発明の作用について説明する。

【 0 0 3 6 】

本発明においては、ドット反転駆動または擬似ドット反転駆動法によって低リフレッシュレートの表示駆動を可能とした例えば T F T アクティブマトリックス型の液晶表示パネル 20 に対して、画像表示を制御する液晶表示制御装置において、C P U などから表示制御手段への制御コマンド、または / および表示制御手段から表示メモリへの書き込みの有無を画像更新検出手段で検出することによって、表示画像の更新の有無を検出することができる。また、分周回路などで画素基本クロックを分周することによって、リフレッシュレートを $1 / 2$ 、 $1 / 3$ 、 $1 / 4$ 、・・・と低くすることができる。

【 0 0 3 7 】

表示画像の更新が検出されたときには（例えば動画）、通常の高リフレッシュレートに設定して、フレーム単位で表示画像を更新する。また、表示画像の更新が検出されないときには（例えば静止画）、予め設定されていたフレーム数を表示した後、予め設定されていた低リフレッシュレートに切り替える。 30

【 0 0 3 8 】

表示制御手段（表示コントローラ）において、液晶表示パネルのリフレッシュレートを、動画像表示中は通常通りに高リフレッシュレートとし、静止画像表示中は低リフレッシュレートとすることによって、液晶表示パネルへの供給電源電圧を低くする従来技術に比べて、液晶表示パネルおよび表示制御手段共に、ダイナミックに消費電力を削減することができる。

【 0 0 3 9 】

また、表示メモリへの書き込み信号と C P U からの I O アクセス信号とによって表示画像の更新を検出することができるので、1 フィールド分の表示メモリとコンパレータとを用いて動画像を検出する従来技術に比べて、回路構成を大幅に小規模化することができる。 40

【 0 0 4 0 】

液晶表示パネルにおいては、液晶層に直流成分が加わらないようにライン毎、フィールド毎に極性反転されているため、偶数フレーム単位でリフレッシュレートの制御を行うことが好ましい。また、偶数フレーム単位でのリフレッシュレートの切り替えを即時に行う必要があるため、フレームが始まる垂直方向 1 ライン目の表示前に瞬時にリフレッシュレートを切り替えることが好ましい。

【 0 0 4 1 】

【 発明の実施の形態 】

以下に、本発明の実施の形態について、図面に基づいて説明する。

【 0 0 4 2 】

図 1 は、本発明の一実施形態である液晶表示装置の構成を示すブロック図である。

【0043】

図 1 において、液晶表示装置 10 は、液晶表示パネル 11 と、液晶表示パネル 11 の画面表示を制御する液晶表示制御装置 12 と、表示制御装置 12 に映像データや制御コマンドを供給する CPU 13 とを備えている。

【0044】

液晶表示パネル 11 は、水平方向および垂直方向に複数の画素部がマトリックス状に配列された TFT アクティブマトリックス型の液晶表示パネルであり、本実施形態では、携帯電話装置の用途として解像度 176 × 220 ドット、または PDA 用途として 240 × 320 ドットの解像度としている。また、低リフレッシュレート時にフリッカが目立たないように、隣接するドット（画素）に印加される表示電圧の極性を反転させるドット反転駆動法、または、RGB の各画素を千鳥配線とした擬似ドット反転駆動法によって駆動されている。

10

【0045】

表示制御装置 12 は、表示制御手段としての表示コントローラ 121 と、表示メモリ 122 と、画像更新検出手段としての画像更新検出回路部 123 と、レート制御手段としての画素クロック分周回路部 124 およびフレームレート制御回路部 125 とを備えている。

【0046】

表示コントローラ 121 は、CPU 13 からの情報を液晶表示パネル 11 に表示制御する。表示コントローラ 121 は、CPU 13 による描画処理時および画面リフレッシュ時には、表示メモリ 122 からデータを読み出して液晶表示パネル 11 に表示させる。また、表示コントローラ 121 は、CPU 13 により、液晶表示パネル 11 に表示される映像データや表示に関する制御コマンドが供給される。

20

【0047】

表示メモリ 122 は、表示コントローラ 121 によりデータの読み出しまたは書き込みが行われ、動画像表示時には表示メモリ 122 に画像更新情報が書き込まれ、静止画像表示時には画像更新情報が無いために表示メモリ 122 への書き込みは行われない。なお、図 1 では、表示コントローラ 121 と表示メモリ 122 とをそれぞれの機能ブロックとして表しているが、表示解像度が小さい場合には、表示コントローラ 121 と表示メモリ 122 とを一つの集積回路（LSI）によって構成してもよい。

30

【0048】

画像更新検出回路部 123 は、液晶表示パネル 11 における表示画像の更新の有無を検出する。画像更新検出回路部 123 は、携帯電話装置や PDA など、小容量のバッテリーで駆動する場合には、最小限の回路構成で構成する必要がある。従来、画像の更新情報を得るために 1 フィールド分のメモリを設けて、前フィールドの表示画像のデータと現在の表示画像のデータとをコンパレータによって比較して、画像の更新を判別する技術があるが、この従来技術では回路規模が大きくなり、その部分の消費電力が大きくなる。そこで、本実施形態では、画像更新検出回路部 123 を、小規模な回路によって画像更新検出回路部 123 を構成するために、次に示す二つの手段を用いて画像更新を検出する。

【0049】

第 1 に、表示コントローラ 121 から表示メモリ 122 への書き込み信号を検出する。静止画像表示時には、CPU 13 から表示コントローラ 121 への画像更新情報がないため、表示コントローラ 121 から表示メモリ 122 へのデータ書き込みは行われない。したがって、1 フィールド単位で表示コントローラ 121 から表示メモリ 122 へのアクセスを検出することによって、表示画像の更新を検出することができる。

40

【0050】

第 2 に、CPU 13 から表示コントローラ 121 への制御コマンドを検出する。例えば、スクロール表示など、液晶表示パネル 11 における 1 ライン目の表示位置を各フレーム毎に更新するように、CPU 13 から表示コントローラ 121 への表示コマンドがあった場合などには、液晶表示パネル 11 の表示画像が更新される。したがって、デコード回路を

50

画像更新検出回路部 123 に設けることによって、1 フレーム毎に、CPU 13 から表示コントローラ 121 の内部レジスタへの書き込み信号を表示画像更新情報として検出することができる。

【0051】

以上のような方法により、画像更新検出回路部 123 を比較的小規模な回路で構成することができる。

【0052】

画素クロック分周回路部 124 は、リフレッシュレートを $1/2$ 、 $1/3$ 、 $1/4$ 、・・・に低くするために、基本画素クロックを分周する。例えば、 640×480 ドット、リフレッシュレート（フレームレート）60 Hz の表示は、VESA の表示タイミング規定では、約 25 MHz の基本画素クロックを必要とする。基本画素クロックを半分に分周することにより、表示コントローラ 12 内部の回路を変更せずに、容易にリフレッシュレートを半分にすることができる。このように、図 1 では、リフレッシュレートを $1/2$ 、 $1/3$ 、 $1/4$ と低くするために、画素クロックを $1/2$ 、 $1/3$ 、 $1/4$ に分周する回路を示しているが、PLL 発振回路にて任意のフレームレート数に設定することも可能である。

10

【0053】

フレームレート制御回路部 125 は、画像更新検出回路部 123 からの画像更新検出信号（画像更新検出情報）に基づいて、表示コントローラ 121 に出力する画素クロックを設定する。

20

【0054】

また、フレームレート制御回路部 125 は、画像更新検出回路部 123 によって画像更新情報が検出されなかった場合には、予め設定されているフレーム数の表示データを表示させるため、現在の高リフレッシュレートを維持する。その後、リフレッシュレートを低くするため、低くするフレーム周波数（レート $1/2$ 、 $1/3$ 、 $1/4$ のどれを選択するかは、予め設定されていてもよい。）に応じて分周された画素クロックを表示コントローラ 121 に出力する。また、画像更新検出回路部 123 によって画像更新が検出された場合には、フレームレート制御回路部 125 は、分周されていない基本画素クロックを表示コントローラ 121 に出力し、表示コントローラ 121 に対して通常の高いリフレッシュレートに設定する。

30

【0055】

なお、液晶表示パネル 11 においては、1 フレーム毎に極性が反転した表示電圧を液晶層に与える所謂、交流駆動方法が用いられている。これによって、信頼性を向上するために、フレームレートは、偶数フレーム単位で、垂直表示タイミングの開始時点で可変制御する必要がある。

【0056】

図 2 は、図 1 のフレームレート制御回路部 125 によるフレームレート制御手順を示すフローチャートである。

【0057】

まず、現在の表示フレーム期間中に、画像更新検出回路部 123 によって表示コントローラ 121 から表示メモリ 122 への書き込み信号が検出されると（ステップ S1；YES）、フレームレート制御部 125 は、画像更新検出回路部 123 からの画像更新検出信号に基づいて、現在のフレームの表示終了後（ステップ S3）、高リフレッシュレート（高フレームレート）に設定する（ステップ S3）。

40

【0058】

現在の表示フレーム期間中に、画像更新検出回路部 123 によって表示コントローラ 121 から表示メモリ 122 への書き込み信号が検出されない場合（ステップ S1；NO）で、CPU 13 から表示コントローラ 121 への制御コマンド（表示コントローラ 121 内へのレジスタ書き込み）が検出されると（ステップ S2；YES）、フレームレート制御回路部 125 は、画像更新検出回路部 123 からの画像更新検出信号に基づいて、現在の

50

フレームの表示終了後（ステップS3）、高リフレッシュレート（高フレームレート）に設定する（ステップS4）。

【0059】

現在の表示フレームが終了するまで、表示コントローラ121から表示メモリ122への書き込みまたはCPU13から表示コントローラ121への制御コマンド（表示コントローラ内へのレジスタ書き込み）がない場合（ステップS5；YES）には、静止画状態と判断することが可能である。この場合には、予め設定されたフレーム数が表示された後（ステップS6；YES）、フレームレート制御部125は、その次のフレームから低フレームレートに設定する（ステップS7）。

【0060】

以上のように、本実施形態によれば、画像更新検出回路部123は、中央演算処理装置のCPU13から表示コントローラ121への制御コマンド、または表示コントローラ121から表示メモリ122への書き込み情報を検出して、表示画像の更新の有無を検出する。表示画像の更新が検出されたときには（動画像と判断）、通常の高リフレッシュレートに設定して、フレーム単位で表示画像を更新する。また、表示画像の更新が検出されないときには（静止画像と判断）、予め設定されていたフレーム数にて表示した後に、予め設定されていた低リフレッシュレートに切り替える。画素基本クロックを1/2、1/3、1/4、・・・の何れかに分周する画素クロック分周回路部124によって、所望のフレームレートに対応した画素クロックをフレームレート制御回路部125から表示コントローラ121に供給することができる。これによって、従来のものに比べて小型化が可能で、画像状態（例えば動画像か静止画像か）に応じてリフレッシュレートを適時に制御して消費電力を低減することができる。

【0061】

【発明の効果】

以上のように、本発明によれば、動画像表示の際には液晶表示パネルに高リフレッシュレートで表示を行って高品位に動画像を表示し、静止画像表示の際には液晶表示パネルに低リフレッシュレートで表示を行ってバッテリー駆動のために低消費電力化を図ることができる。また、CPUなどから表示制御手段への制御コマンド、または表示制御手段から表示メモリへの書き込み情報を検出して表示画像の更新を検出することによって、回路構成を小規模化して、小型携帯端末機器に適した液晶表示制御装置およびこれを用いた液晶表示装置を実現することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態である液晶表示装置の要部構成例を示すブロック図である。

【図2】図1のフレームレート制御回路部によるフレームレートの制御手順を示すフローチャートである。

【図3】従来の液晶表示パネルの構成例を示す回路図である。

【符号の説明】

- 10 液晶表示制御装置
- 11 液晶表示パネル
- 12 液晶表示制御装置
- 121 表示コントローラ
- 122 表示メモリ
- 123 画像更新検出回路部
- 124 画像クロック分周回路部
- 125 フレームレート制御回路
- 13 CPU

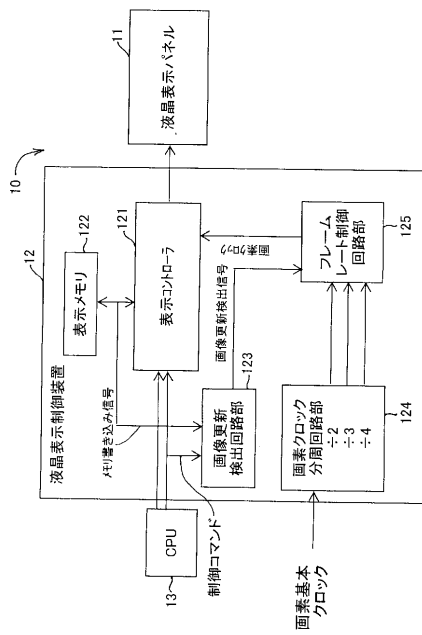
10

20

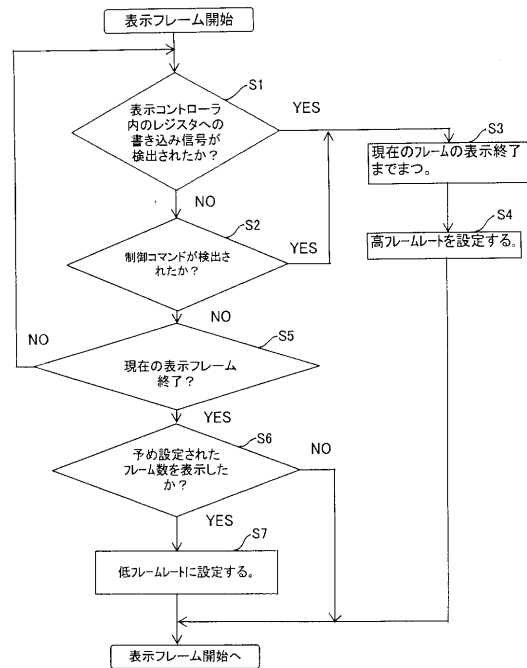
30

40

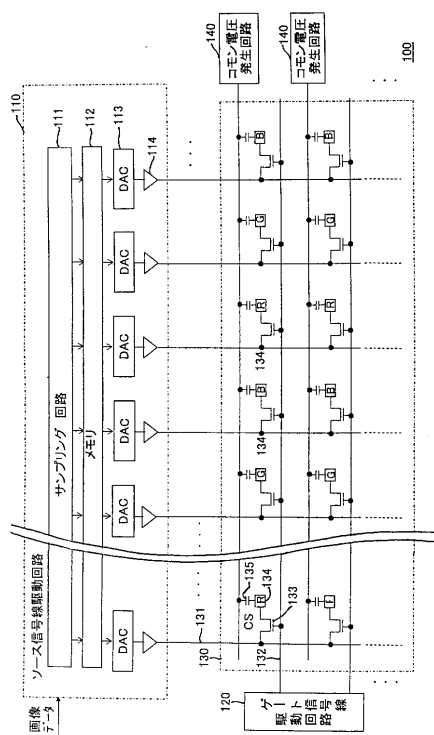
【 図 1 】



【 図 2 】



【 図 3 】



 フロントページの続き
(51) Int.Cl.⁷

F I

テーマコード(参考)

G 0 9 G	3/20	6 1 2 L
G 0 9 G	3/20	6 1 2 U
G 0 9 G	3/20	6 2 1 B
G 0 9 G	3/20	6 2 2 S
G 0 9 G	3/20	6 3 1 A
G 0 9 G	3/20	6 4 2 K
G 0 9 G	3/20	6 5 0 J

F ターム(参考) 5C006 AA02 AA16 AA22 AC11 AC27 AC28 AF03 AF05 AF44 AF45
 AF51 AF53 AF69 AF72 AF82 BB16 BB21 BC12 BF02 BF11
 BF14 BF23 FA04 FA16 FA23 FA38 FA43 FA48 FA56
 5C080 AA10 BB05 CC03 DD06 DD23 DD26 EE01 EE19 EE29 EE30
 FF03 FF11 GG02 GG13 JJ02 JJ03 JJ07 KK07

专利名称(译)	液晶显示控制装置和液晶显示装置		
公开(公告)号	JP2004151222A	公开(公告)日	2004-05-27
申请号	JP2002314429	申请日	2002-10-29
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	児島 督		
发明人	児島 督		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.A G09G3/20.612.B G09G3/20.612.K G09G3/20.612.L G09G3/20.612.U G09G3/20.621.B G09G3/20.622.S G09G3/20.631.A G09G3/20.642.K G09G3/20.650.J		
F-TERM分类号	2H093/NA16 2H093/NA31 2H093/NA33 2H093/NC11 2H093/NC13 2H093/ND10 2H093/ND39 2H093/NG20 5C006/AA02 5C006/AA16 5C006/AA22 5C006/AC11 5C006/AC27 5C006/AC28 5C006/AF03 5C006/AF05 5C006/AF44 5C006/AF45 5C006/AF51 5C006/AF53 5C006/AF69 5C006/AF72 5C006/AF82 5C006/BB16 5C006/BB21 5C006/BC12 5C006/BF02 5C006/BF11 5C006/BF14 5C006/BF23 5C006/FA04 5C006/FA16 5C006/FA23 5C006/FA38 5C006/FA43 5C006/FA48 5C006/FA56 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD06 5C080/DD23 5C080/DD26 5C080/EE01 5C080/EE19 5C080/EE29 5C080/EE30 5C080/FF03 5C080/FF11 5C080/GG02 5C080/GG13 5C080/JJ02 5C080/JJ03 5C080/JJ07 5C080/KK07 2H193/ZC15		
外部链接	Espacenet		

摘要(译)

解决的问题：通过根据图像状态及时缩小尺寸并控制刷新率来减少功耗。图像更新检测电路单元123通过检测从中央处理单元的CPU 13到显示控制器121的控制命令或从显示控制器121写入到显示存储器122的信息，来检测显示图像的更新。要做。当检测到显示图像的更新时，设置正常的高刷新率并且以帧为单位更新显示图像。此外，当未检测到显示图像的更新时，以预设的帧数进行显示，然后切换到预设的刷新率。划分像素基本时钟的像素时钟划分电路单元124将与期望帧率相对应的像素时钟从帧速率控制电路单元125提供给显示控制器121。[选型图]图1

