

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002 - 328390

(P2002 - 328390A)

(43)公開日 平成14年11月15日(2002.11.15)

(51)Int.Cl. ⁷	識別記号	F I	テ-マコ-ト* (参考)
G 0 2 F 1/1345		G 0 2 F 1/1345	2 H 0 9 2
	1/133 550		2 H 0 9 3
G 0 9 F 9/00	343	G 0 9 F 9/00	5 C 0 0 6
	348		5 C 0 8 0
G 0 9 G 3/20	621	G 0 9 G 3/20	5 G 4 3 5

審査請求 未請求 請求項の数 21 O L (全 28数) 最終頁に続く

(21)出願番号 特願2001 - 89105(P2001 - 89105)

(22)出願日 平成13年3月27日(2001.3.27)

(31)優先権主張番号 特願2001 - 47579(P2001 - 47579)

(32)優先日 平成13年2月23日(2001.2.23)

(33)優先権主張国 日本(JP)

(31)優先権主張番号 特願2001 - 56374(P2001 - 56374)

(32)優先日 平成13年3月1日(2001.3.1)

(33)優先権主張国 日本(JP)

(71)出願人 000001960

シチズン時計株式会社

東京都西東京市田無町六丁目1番12号

(72)発明者 神谷 潔

東京都西東京市田無町六丁目1番12号 シチ

ズン時計株式会社内

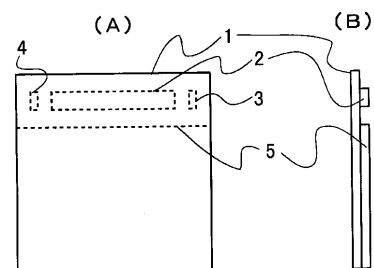
最終頁に続く

(54)【発明の名称】 液晶表示装置および走査電極駆動 I C

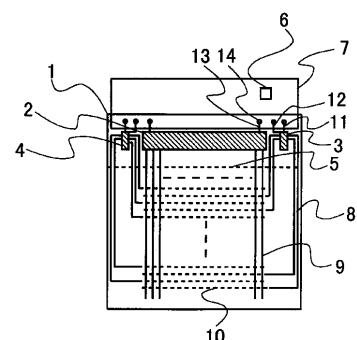
(57)【要約】

【課題】 携帯電話向けのワンチップ型電極駆動 I C が機能の高度化により高価になった。 I C を分割してコストダウンを図るとともに、画質劣化の防止、接続およびパネル配線の容易性確保が課題となる。

【解決手段】 液晶パネルの一方の基板上に、少なくとも 1 個走査電極駆動 I C 3 , 4 とその間に少なくとも 1 個の信号電極駆動 I C 2 を並べて実装する。走査電極駆動 I C の制御信号用配線 1 2 は信号電極駆動 I C 2 側に形成されている。



(C)



【特許請求の範囲】

【請求項 1】 液晶層を挟んで対向する一対の基板のうち、一方の基板は走査電極を、他方の基板は信号電極を有し、一対の基板のうちどちらか一方の基板に、前記走査電極と前記信号電極とを駆動するための複数の電極駆動 IC を実装する液晶表示装置において、前記複数の電極駆動 IC は少なくとも 1 個の走査電極駆動 IC と少なくとも 1 個の信号電極駆動 IC であり、前記走査電極駆動 IC と前記信号電極駆動 IC との間の位置には、配線が配置されていることを特徴とする液晶表示装置。

【請求項 2】 前記配線が、走査電極駆動 IC または信号電極駆動 IC へ制御信号を入力するための制御信号用配線であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】 前記配線が、走査電極駆動 IC または信号電極駆動 IC と、走査電極または信号電極とを接続するための接続用配線であることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 4】 前記複数の電極駆動 IC を実装する基板には、前記走査電極駆動 IC の電源用の接続端子と、前記信号電極駆動 IC へ制御信号を入力するための接続端子と、それら接続端子の間に位置する前記走査電極駆動 IC へ制御信号を入力するための接続端子とを備えていることを特徴とする請求項 1 から請求項 3 のいずれか 1 項に記載の液晶表示装置。

【請求項 5】 前記走査電極駆動 IC と接続された制御信号用配線が前記信号電極駆動 IC に接続していることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 6】 前記信号電極駆動 IC は前記走査電極駆動 IC の制御信号とその反転信号を出力し、前記制御信号とその反転信号とは前記制御信号用配線を介して出力することを特徴とする請求項 5 に記載の液晶表示装置。

【請求項 7】 前記走査電極駆動 IC は電源が揺動電源であり、かつ電圧が一定な電源系から揺動電源系に前記制御信号を電圧変換するレベルシフタを備え、前記信号電極駆動 IC から出力される前記制御信号とその反転信号が、該レベルシフタに入力することを特徴とする請求項 6 に記載の液晶表示装置。

【請求項 8】 前記走査電極駆動 IC は 2 個であり、2 個の走査電極駆動 IC の間に前記信号電極駆動 IC が備えてあることを特徴とする請求項 1 から請求項 7 のいずれか 1 項に記載の液晶表示装置。

【請求項 9】 液晶表示装置における走査電極を駆動するための走査電極駆動 IC であって、前記走査電極駆動 IC の対向する 2 辺側に、前記走査電極と接続するための走査電極駆動用出力端子を配置していることを特徴とする走査電極駆動 IC。

【請求項 10】 液晶表示装置における走査電極を駆動するための走査電極駆動 IC であって、前記走査電極駆動 IC の隣り合う 2 辺側に、前記走査電極と接続するた

めの走査電極駆動用出力端子を配置していることを特徴とする走査電極駆動 IC。

【請求項 11】 前記 2 辺側に備えた出力端子の配置は走査電極駆動 IC の対角線を対称軸として、概ね対称な位置にある請求項 10 に記載の走査電極駆動 IC。

【請求項 12】 前記走査電極駆動 IC が揺動電源により駆動され、休止電圧電源用の入力端子およびグランド用揺動電源用の入力端子を有することを特徴とする請求項 9 から請求項 11 のいずれか 1 項に記載の走査電極駆動 IC。

【請求項 13】 前記グランド揺動電源の入力端子と前記休止電圧電源の入力端子とは、前記走査電極駆動 IC の隣り合う 2 辺側に設けられていることを特徴とする請求項 12 に記載の走査電極駆動 IC。

【請求項 14】 前記グランド用揺動電源と前記休止電圧電源用との各入力端子の間隔が、前記走査電極駆動 IC を実装する液晶表示装置の基板上に設けられた、複数の接続端子の間隔に等しいことを特徴とする請求項 12 または請求項 13 に記載の走査電極駆動 IC。

【請求項 15】 前記走査電極駆動 IC が揺動電源により駆動され、前記走査電極駆動 IC の隣り合う 2 辺側に、前記走査電極と接続するための走査電極駆動用出力端子を配置し、前記休止電圧電源用の入力端子が、前記走査電極駆動用の出力端子が、偏在する 2 辺の直交する角と対角に位置する角の周辺にあることを特徴とする請求項 12 から請求項 14 のいずれか 1 項に記載の走査電極駆動 IC。

【請求項 16】 液晶表示装置における走査電極を駆動するための走査電極駆動 IC であって、前記走査電極駆動 IC は揺動電源により駆動され、前記走査電極駆動 IC には、上側揺動電源と、グランド用揺動電源と、ロジック用揺動電源と、休止電圧電源とにおけるそれぞれの信号を入力するための各入力端子と、走査電極駆動用の出力端子とを有し、前記上側揺動電源の入力端子と前記ロジック用揺動電源の入力端子との間に、前記グランド用揺動電源の入力端子と前記休止電圧電源の入力端子とを備えることを特徴とする走査電極駆動 IC。

【請求項 17】 液晶表示装置における走査電極を駆動するための走査電極駆動 IC であって、前記走査電極駆動 IC は揺動電源により駆動され、前記走査電極駆動 IC には、上側揺動電源と、グランド用揺動電源と、ロジック用揺動電源と、休止電圧電源とにおけるそれぞれの信号を入力するための各入力端子と、走査電極駆動用の出力端子とを有し、前記上側揺動電源の入力端子と前記ロジック用揺動電源の入力端子との間に、前記グランド用揺動電源の入力端子と前記休止電圧電源の入力端子とを備えることを特徴とする請求項 9 から請求項 15 のいずれか 1 項に記載の走査電極駆動 IC。

【請求項 18】 信号を入力するための各入力端子を前記走査電極駆動 IC の 1 辺側に備えていることを特徴と

する請求項 9 から請求項 17 のいずれか 1 項に記載の走査電極駆動 IC。

【請求項 19】 液晶層を挟んで対向する一对の基板のうち、一方の基板は走査電極を、他方の基板は信号電極を有し、一对の基板のうちどちらか一方の基板に前記走査電極と前記信号電極とを駆動するための複数の電極駆動 IC を実装する液晶表示装置であって、前記複数の電極駆動 IC は少なくとも 1 個の走査電極駆動 IC と少なくとも 1 個の信号電極駆動 IC であり、前記走査電極駆動 IC が請求項 9 から請求項 18 のいずれか 1 項に記載

の走査電極駆動 IC であることを特徴とする液晶表示装置。

【請求項 20】 前記走査電極駆動 IC は 2 個であり、2 個の走査電極駆動 IC の間に前記信号電極駆動 IC が備えてあることを特徴とする請求項 19 に記載の液晶表示装置。

【請求項 21】 前記 2 個の走査電極駆動 IC における各入力端子と各出力端子の位置はそれぞれ対称に配置されていることを特徴とする請求項 20 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置とその走査電極駆動 IC に関し、さらに詳しくは液晶表示装置の液晶パネル上に実装する走査電極駆動 IC と信号電極駆動 IC の配置と配線、および走査電極駆動 IC の端子配列に関する。

【0002】

【従来の技術】急速に普及してきている携帯電話器の表示体として、STN（スーパーツイステッドネマティック）液晶パネルが最も広く採用されている。この STN 液晶パネルは小型化と同時に表示画面の大型化が求められているので、携帯電話器の長手方向に対し左右対称で幅の狭い基板外形が好まれている。また価格に対する要求も厳しいため、電極駆動 IC を基板上に実装する方法（チップオンボードとも呼ばれる。またガラス基板の場合にはチップオンガラスと呼ばれ、以下 COG と称する。）がしばしば採用される。この COG を使い、一つの電極駆動 IC で STN 液晶パネルを表示する従来例 1 を図 11 に基づいて説明する。さらに片方のガラス上に複数の電極駆動 IC を実装することがある（例えば特開平 8 - 234237）ので、2 個の電極駆動 IC を片方のガラス上に実装した従来例 2 を図 12、13、8 に基づいて説明する。

【0003】〔従来例 1〕図 11 は STN 液晶パネルに 1 個の電極駆動 IC を COG 実装した従来例を示している。図 11 において、(A) は正面図、(B) は側面図、(C) は電極に関わる説明図である。(A) および (B) で示されるように、上ガラス 111 の背面に電極駆動 IC 112 と下ガラス 113 が貼りついている。な

お偏光板等の光学的な部材は省略した。上下のガラス 111、112 は、液晶パネルで使用する基板として材質がガラスの場合である。

【0004】図 11 (C) において、下ガラス 113 の液晶層側の面上には走査電極 117 が形成されている。上ガラス 111 の背面には信号電極 116、および電極駆動 IC 112 の走査電極駆動用の出力端子と走査電極 117 との接続用配線 115 が形成されている。ここで、下ガラスに形成されている電極は点線で、上ガラスに形成した電極または配線は実線で示している。

【0005】信号電極 116 と電極駆動 IC 112 における信号電極駆動用出力端子とは、上ガラス 111 上で直接接続している。電極駆動 IC 112 と外部回路とを接続するための接続端子 119 は上ガラス 111 の上辺に配列している。電極駆動 IC 112 と外部回路は、この接続端子 119 とフレキシブルプリント基板（以下 FPC と称する）114 上の配線（図示せず）を介して接続する。このとき接続端子 119 と FPC 114 配線は異方性導電シール（アニソトロピック・コンダクティブ・フィルム、以下 ACF と称する）で接続をとっている。上ガラス 111 上の接続用配線 115 と下ガラス 113 上の走査電極 117 は、液晶パネルのシール（図示せず）内で異方性導電粒により接続している。信号電極 116 と走査電極 117 の交差部が個々の画素であり、全画素領域が表示画面に相当する。この電極駆動 IC 112 は、信号電極駆動回路と走査電極駆動回路を内蔵しており、液晶表示パネルに 1 個実装するだけで画面表示が可能となる。そこでこの電極駆動 IC 112 はワンチップ型と呼ばれることがある。

【0006】この電極駆動 IC 112 は 6 値駆動法（インプルーブド・オルト・プレシュコ・テクニックとも呼ばれる、以下 IAPT と称する）を使用している。IAPT では表示桁数が 100 桁程度であると、走査電極駆動波形および信号電極駆動波形の最大振幅電圧は 15 V 程度になる。

【0007】〔従来例 2〕後述するようにワンチップ型電極駆動 IC は、表示内容の高度化にともない製造コストが高くなってきている。この対策として電極駆動 IC 112 を走査電極駆動 IC と信号電極駆動 IC とに分離することが考えられる。そこで 1 個の走査電極駆動 IC と 1 個の信号電極駆動 IC を使用した小型液晶パネルのシステムを図 12 に示す。図 12 において、(A) は正面図、(B) は側面図、(C) は電極に関わる説明図である。(A) および (B) で示されるように、上ガラス 121 の背面に信号電極駆動 IC 122 と走査電極駆動 IC 124 と、下ガラス 123 が貼りついている。なお偏光板等の光学的な部材は省略した。

【0008】図 12 (C) において、下ガラス 123 の液晶層側の面には走査電極 127 が形成されている。上ガラス 121 の背面には信号電極 126、および走査電

極駆動 IC 124 の出力端子と走査電極 127 とを接続するための、接続用配線 125 が形成されている。上ガラス 121 上において信号電極 126 と信号電極駆動 IC 122 の電極駆動用の出力端子は直に接続している。信号電極駆動 IC 122 および走査電極駆動 IC 124 と外部回路との接続端子 129 は、上ガラス 121 の上辺で配列している。信号電極駆動 IC 122 および走査電極駆動 IC 124 と外部回路は、接続端子 129 と FPC 128 上の配線（図示せず）を介して接続する。このとき接続端子 129 と FPC 128 上の配線は ACF で接続をとっている。下ガラス 123 上の走査電極 127 と上ガラス 121 上の接続用配線 125 は、液晶パネルのシール（図示せず）内の交差部 130 で異方性導電粒により接続している。信号電極 126 と走査電極 127 と画素と表示領域の関係は図 11 の従来例 1 と同様である。

【0009】ワンチップ型の電極駆動 IC を走査電極駆動 IC と信号電極駆動 IC に分離しただけでも、歩留まり向上などによりコストダウンなどの効果が得られるが、後述するように素子数の多い信号電極駆動 IC を低 20 耐圧素子だけで構成し、小型化すれば大きなコストダウンが可能となる。しかしこの信号電極駆動 IC は信号電極駆動用に低電圧波形しか出力できないので、IAPT 以外の駆動方法を採用する必要がある。IAPT 以外の駆動方法として、最も最初に提案された電圧平均化方であるオルト・プレシコ・テクニク（以下 APT と称する。）が知られている。APT は走査電極駆動 IC の耐圧を IAPT の 2 倍にすれば簡単に実現できる。また、もう一歩進んだ技術として、走査電極駆動 IC の耐 30 圧が APT と同等でしかも APT が可能な方法として揺動電源がある。

【0010】図 13 において本発明で使用した揺動電源を説明する。あわせて図 8 で揺動電源と APT の駆動波形を説明する。図 13 は揺動電源の波形図である。揺動電源 VCC、グランド用揺動電源 VSS は電圧関係も明示するため一組にして描いてある。また電源の名称を示す英文字（例えば POWER）を、便宜上その電源が出力する電圧に対しても使用することがある（以降も同様）。図 13 において、外部回路から入力してくる極性制御信号 DF は、液晶パネルの交流駆動の極性を制御する 40 信号であり、周期的に反転している。振幅はロジックレベルである。ここでロジックレベルとは、ハイレベルおよびローレベルがシステム電圧 POWER、グランド GND の電圧である。点線で示した電圧レベル GND、POWER、Vco1、Vh は、それぞれシステム電源、システムのグランド、信号電極駆動波形の上側、選択パルスの最高値に対応する直流電圧レベルである。上側の揺動電源 VDD は、方形波で極性制御信号 DF と反転関係にあり、最高値が電圧 Vh、最低値が電圧 Vco1 である。ロジック用の揺動電源 VCC は、揺動電源 V

DD と同形状の方形波であり、最高電圧が電圧 POWER にクランプされている。同様に揺動電源系のグランドに相当するグランド用揺動電源 VSS は、上側の揺動電源 VDD と同形状の方形波であり、最高電圧が電圧 GND の電圧にクランプされている。

【0011】図 8 は電極駆動波形と制御信号の波形図である。図 8 において、クロック信号 LOAD、スタート信号 FR、極性制御信号 DF は、揺動電源系にレベルシフトされる前の走査電極駆動 IC の制御信号である。これらはシステム電源系のロジック信号なのでハイレベルおよびローレベルはそれぞれ図 13 の電圧 POWER、GND である。信号電極駆動 IC 122 から出力される m 番目の信号電極駆動波形 COLm も 2 値波形であるが、上側が電圧 Vco1、下側がグランド電圧 GND である。ここで電圧 VM は電圧 Vco1 とグランド電圧 GND の中間電圧であり休止電圧と呼んでいる。上側揺動電源 VDD は、図 13 で示したように最高電圧が電圧 Vh、最低電圧が電圧 Vco1 で極性制御信号 DF と反転関係にある。ロジック用揺動電源 VCC とグランド用揺動電源 VSS は割愛した。1、2、3、4 番目の走査電極 ROW0、ROW1、ROW2、ROW3 の走査駆動波形は、それぞれの選択期間に選択パルスがあり、残りの期間は休止電圧 VM となっている。なお図中の英文字 OUT63L、OUT0R、OUT62L、OUT1R 等は本発明の実施の形態でも使用する。

【0012】走査電極駆動 IC を制御するためのクロック信号 LOAD、スタート信号 FR、極性制御信号 DF は、揺動電源 IC に内蔵されたレベルシフタで揺動電源系に電圧変換される。この電圧変換は以下のように 2 つのステップを踏む。先ず各信号 LOAD、FR、DF を、ハイレベルが電源 POWER の電圧、ローレベルがグランド用揺動電源 VSS になるようにレベルシフトする。次に、ハイレベルがロジック用揺動電源 VCC、ローレベルがグランド用揺動電源 VSS になるようレベルシフトする。この結果、システム電源系の制御信号 LOAD、FR、DF は、ハイレベルがロジック用揺動電源 VCC、ローレベルがグランド用揺動電源 VSS である揺動電源系にレベルシフトされる。走査電極駆動 IC 内ではロジック用の揺動電源 VCC とグランド用の揺動電源 VSS の電位差は小さい値で一定なので、走査電極駆動 IC の制御ロジック回路には低電圧回路が使用される。

【0013】液晶表示装置として、走査電極を一本ずつ選択していく線順次駆動を採用した場合には、m 番目の信号電極の表示データはクロック信号 LOAD の立ち下がりエッジと同期して切り替わる。このとき信号電極駆動波形 COLm の論理関係は表示データと極性制御信号 DF との、極性の排他論理和（エクスクルーシブノア）となっている。

【0014】図 12 で図示した走査電極駆動 IC 124

は、スタート信号 F R がハイレベルになったことを検出すると、クロック信号 L O A D の立ち下がりエッジに同期して一番目の走査電極 R O W 0 を選択する。このとき走査電極 R O W 0 に接続する走査電極駆動 I C 1 2 4 の出力端子は、揺動電源 V S S を出力する。ちなみに走査電極駆動 I C 1 2 4 の出力端子は、上側揺動電源 V D D、グランド用揺動電源 V S S、休止電圧 V M 用電源の三つから一つを選択するスイッチとして機能する。つまり各出力端子は、走査電極を選択する期間で極性制御信号 D F がハイレベルのときに揺動電源 V S S、走査電極を選択する期間で極性制御信号 D F がローレベルのときには揺動電源 V D D、走査電極を選択しない期間（以下、非選択期間と称する）で休止電圧 V M の電源を選択し出力する。この結果、2、3番目のクロック信号 L O A D の立ち下がりエッジに同期し、2、3番目の走査電極 R O W 1、R O W 2 の駆動波形に負極性の選択パルスが現れる。4番目のクロック信号 L O A D の立ち下がり時は、極性制御信号 D F が反転するので、4番目の走査電極 R O W 3 の駆動波形には正極性（波高値が V h）の選択パルスが現れる。

【0015】なお交流駆動を達成するための極性反転信号 D F はスタート信号 F R に対し、フレーム単位で位相がずれるように、反転周期を設定する必要がある。各画素の駆動波形は、その画素の走査電極駆動波形と信号電極駆動波形の差をとったものとなる。

【0016】

【発明が解決しようとする課題】最近の液晶表示装置における S T N 液晶パネルでは、画素数の増加やカラー表示、階調表示などにより電極駆動 I C に求められる機能が高度化してきた。製造工程の進歩により I C パターンルールの微細化が進んでいるとは言っても、表示 R A M や制御回路、演算回路などのロジック回路は、規模とともに面積も増大してきた。また表示情報の増大により液晶パネルの走査電極数が増えているため駆動電圧も高くなる傾向にある。このなかで I A P T を使用したワンチップ型の電極駆動 I C は、走査電極駆動波形および信号電極駆動波形がともに高電圧であるため、ロジック回路と同様に高電圧化に伴う電極駆動回路の面積増も著しい。またロジック回路用の製造工程と電極駆動回路用の製造工程は、微細化と高耐圧化という相反する方向に進んでいるため、両製造工程間の共通な部分が減ってきている。このため低電圧回路と高電圧回路が混在するワンチップ型の電極駆動 I C は非常に長い製造工程を必要とするようになった。極端な言い方をすれば、ほとんどロジック回路用の製造工程を通してから、再度高電圧回路用の製造工程を通す、というような状況になっている。言い換えると、高価な微細製造工程を必要としない高電圧回路が、ワンチップ型であるが故にこの工程を通らざるを得ない、という状況が生じている。以上のようにして長い製造工程が必要なワンチップ型の電極駆動 I C

は、大型化による歩留まり低下もあわせ、価格が著しく上昇してきた。この結果、ワンチップ型の電極駆動 I C を使用する液晶表示装置が高価になるという課題が現れてきた。

【0017】電極駆動 I C の価格上昇を避けるためには、従来例 2 で示したように信号電極駆動 I C と走査電極駆動 I C を分離し、低電圧で信号電極を駆動できる A P T を採用すればよい。さらに選択パルス振幅のほぼ半分の電圧で走査電極駆動 I C を駆動できる揺動電源方式を使えば、簡易な走査電極駆動 I C を用いて小型化が実現でき、コストがいっそう押さえられる。

【0018】しかし、一般に P 型のシリコン基板を使った集積回路では素子分離を行うため、使用する電源のなかで最低電圧のものを基板電位としている。揺動電源で動作する走査電極駆動 I C では、グランド用の揺動電源 V S S がシリコン基板電位となる。前述したようにシステム電源系から揺動電源系に制御信号を電圧変換する場合、最初の段階でまずハイレベルとローレベルとが、それぞれシステム電源 P O W E R とグランド用の揺動電源 V S S になるように電圧変換する。次の段階ではハイレベルとローレベルがそれぞれロジック用の揺動電源 V C C とグランド用の揺動電源 V S S になるように電圧変換する。ところがシリコン基板電位が変動する走査電極駆動 I C は、この最初の段階で制御信号の反転信号が作成できないという問題を抱えている。これは、一般的なレベルシフトが元信号と反転信号で動作する差動型の増幅器であるにもかかわらず、反転入力信号が得られないということの意味している。このため反転信号を反転入力用トランジスタのゲートに入力させる代わりに、元信号を反転入力用トランジスタのソースに接続し、従来の反転信号を入力させる方法と同等の制御を可能にするものが実用化している。

【0019】この場合、反転入力用トランジスタは、ソースが制御信号が接続しているためシステム電源 P O W E R からみると制御信号の出力インピーダンス、配線抵抗、走査電極駆動 I C 内の保護回路および配線の抵抗など多数の抵抗要素の影響を受けてしまい、性能が低下するという問題点を有している。さらにこのような不利な条件に加え、制御信号振幅が低電圧になる領域ではトランジスタ自身の抵抗成分も大きくなるので、特性劣化が著しくなる。以上、揺動電源で動作する走査電極駆動 I C に内蔵された制御信号の入力レベルシフトは電圧特性が悪いという課題がある。

【0020】また携帯電話用パネルではガラス外形の小型化と表示画面の大型化を両立させるため、電極駆動 I C の実装領域や配線領域を小さくすることが求められている。信号電極駆動 I C と走査電極駆動 I C を分離して並べて使う場合、ガラス外形が小型になってきているなかで、走査電極との配線を接続するための接続配線領域を確保する必要があり、走査電極駆動 I C の実装可能な

領域が限定されている。そこで走査電極駆動 IC を小型化しなければならないという課題が発生する。

【0021】前述の状況から走査電極駆動 IC は小型ガラスの端に近い所に実装しなくてはならない。たとえ前述のような狭い領域で実装が可能な小型の走査電極駆動 IC が入手できたとしても、外部回路との接続が困難になるという課題が予想される。

【0022】また前述のような状況では走査電極駆動 IC を実装した基板上の配線が細くなると予想される。この場合、基板上の配線に使用する ITO 等の薄膜物質のシート抵抗が大きいため電源の入力抵抗が増大し、走査電極駆動 IC の出力波形の変形による画質の劣化と、ノイズ混入による回路の誤動作とを招くという課題が予想される。

【0023】また従来例 2 に示したように、信号電極駆動 IC と走査電極駆動 IC を別チップにすると、携帯電話用液晶パネルに必要なガラス外形の対称性が崩れるので、より好ましくは電極駆動 IC の配置、および配線配置に対称性を持たせる必要性が生じる。

【0024】そこで本発明は、携帯電話等に使用する液晶表示装置において、電極駆動 IC の価格を下げることでコストダウンを図り、さらにはガラス外形の対称性維持し、走査電極駆動 IC を実装する狭い領域で有効な配線を可能とし、走査電極駆動 IC における制御信号入力用のレベルシフタの電圧特性をも改善することが可能な液晶表示装置を提供することを目的にしている。

【0025】さらに本発明は、上記の目的に加え、外部回路との接続が容易で、なおかつ電源用の配線抵抗が増加したとしても、画質劣化が目立たず回路の動作が安定した液晶表示装置を提供することを目的にしている。

【0026】また本発明は小型、低価格で、実装時においてガラス外形の対象性と効率的な配線と外部接続の容易性とが確保でき、さらに画質劣化と回路誤動作とを避けられる液晶表示装置に用いられる走査電極駆動 IC を提供することを目的にしている。さらに狭い実装領域に効率的に配置できる走査電極駆動 IC を提供することを目的にしている。

【0027】

【課題を解決するための手段】上記の目的を達成するため、本発明の液晶表示装置は以下の特徴を有する。液晶パネルの片方の同一基板上に、少なくとも 1 個の走査電極駆動 IC と少なくとも 1 個の信号電極駆動 IC を実装する。そして走査電極駆動 IC と信号電極駆動 IC との間に配線を配置する。

【0028】さらに、配線は上述の特徴に加え以下の特徴を有する。この配線とは、走査電極駆動 IC または信号電極駆動 IC へ制御信号を入力するための制御信号用配線であること、または走査電極駆動 IC または信号電極駆動 IC と、走査電極または信号電極とを接続するための接続用配線であることを特徴としている。

【0029】複数の電極駆動 IC を実装する基板には、走査電極駆動 IC の制御信号用の接続端子が、走査電極駆動 IC の電源用の接続端子と、信号電極駆動 IC における制御信号用の接続端子との間にある。また、走査電極駆動 IC の端子と信号電極駆動 IC の端子が制御信号用配線で接続している。

【0030】好ましくは走査電極駆動 IC を 2 個配置し、2 個の走査電極駆動 IC の間に信号電極駆動 IC を備えることを特徴としている。

【0031】また本発明は液晶表示装置における走査電極を駆動するための走査電極駆動 IC であって、走査電極駆動 IC の対向する 2 辺側に、走査電極と接続するための走査電極駆動用出力端子を配置していることを特徴としている。または隣り合う 2 辺側に、走査電極と接続するための走査電極駆動用出力端子を配置していることを特徴としている。また隣り合う 2 辺側に走査電極駆動用出力端子を配置する際には、走査電極駆動 IC の対角線を対称軸として、概ね対称な位置に配置するのが好ましい。

【0032】さらに本発明の走査電極駆動 IC は揺動電源により駆動され、休止電圧電源用の入力端子およびグランド用揺動電源用の入力端子を有し、さらに好ましくは、このグランド揺動電源の入力端子と休止電圧電源の入力端子とは、走査電極駆動 IC の隣り合う 2 辺側に設けられていることを特徴としている。または、休止電圧電源用の入力端子を、走査電極駆動用における出力端子が偏在する 2 辺の直交する角に対して対角となる角の周辺に配置してもよい。

【0033】さらに、グランド用揺動電源と休止電圧電源用との各入力端子の間隔が、走査電極駆動 IC を実装する液晶表示装置の基板上に設けられた複数の接続端子における間隔に等しいことを特徴としている。

【0034】また本発明の走査電極駆動 IC は、上側揺動電源と、グランド用揺動電源と、ロジック用揺動電源と、休止電圧電源とにおけるそれぞれの信号を入力するための各入力端子と、走査電極駆動用の出力端子とを有し、上側揺動電源の入力端子とロジック用揺動電源の入力端子との間に、グランド用揺動電源の入力端子と休止電圧電源の入力端子とを備えることを特徴としている。そして、これらの入力端子を走査電極駆動 IC の 1 辺側に備えていてもよい。

【0035】また、本発明の走査電極駆動 IC を 2 個用いる液晶表示装置の場合には、それぞれの各入力端子と各出力端子の位置をそれぞれ対称に配置されているものを使用することができる。

【0036】

【発明の実施の形態】〔第 1 の実施の形態〕図 1 は、本実施の形態において、液晶表示装置である STN 液晶パネルに COG 実装した電極駆動 IC と他の部材との位置関係を示した説明図である。図 1 において、(A) は正

面図、(B)は断面図、(C)は電極に関わる説明図である。(A)および(B)で示されるように、上ガラス1の背面には、2個の走査電極駆動IC3、4と信号電極駆動IC2と下ガラス5が貼りついている。ここで上ガラス1と下ガラス5は液晶層を挟んで対向しており、それぞれのガラス基板の対向面上に走査電極10と信号電極9が形成されている。上ガラスに形成した信号電極9は実線で、下ガラスに形成した走査電極10は点線で示した。

【0037】また2個の走査電極駆動IC3、4の間に1個の信号電極駆動IC2を配置している。ここで、信号電極駆動ICは1個用いたが、より簡略化した構成の信号電極駆動ICを複数個用いてもよい。

【0038】図1(C)において、上ガラス1の背面には、信号電極9のほかに、下ガラスに形成した走査電極10と、走査電極駆動IC3、4の電極駆動用の出力端子とを接続するための接続用配線8が形成されている。また走査電極駆動IC3、4の電源用配線11と制御信号を入力するための制御信号用配線12、信号電極駆動IC2と外部回路とを接続する配線13が形成されている。配線13には信号電極駆動ICへ制御信号を入力するための制御信号用配線をも含んでいる。

【0039】走査電極駆動IC3、4の電源用配線11と制御信号用配線12、および信号電極駆動ICの配線13は上端が外部回路との接続端子14になっている。ここで、走査電極駆動IC3、4の電源用配線11と制御信号用配線12、および信号電極駆動IC2の配線13は、実際には複数本であるが、図1(C)では説明のため一本で表している。走査電極駆動IC3、4の制御信号用配線12は信号電極駆動IC2側に引き出されている。つまり、走査電極駆動ICと信号電極駆動ICとの間に設置されている。

【0040】さらに走査電極駆動IC3、4の電源用配線11の接続端子14と、信号電極駆動ICにおける配線13用の接続端子14との間に、走査電極駆動IC3、4の制御信号用配線12の接続端子14が存在する。

【0041】なお走査電極駆動IC3、4および信号電極駆動IC2における入力端子および出力端子と、上ガラス1の各電極および配線とは、ACFで接続をとっている。左側の走査電極駆動IC4は表示画面の上から1、3、5番目の走査電極に接続している。右側の走査電極駆動IC3は表示画面の上から2、4、6番目の走査電極に接続している。これは、走査電極駆動IC3、4の電極駆動能力に差があった場合でもこの影響を目立たなくさせる配線方法である。

【0042】走査電極10は、液晶パネル上で異方性導電粒により上ガラス1の接続用配線8と接続している。FPC7上には揺動電源IC6を始め走査電極駆動IC3、4と信号電極駆動IC2が必要とする部品(図示せ

ず)が搭載されている。この液晶パネルは揺動電源法によるAPTを使用している。

【0043】図2は各部材の配置関係を描いた平面図である。上ガラス1は36mm×37mm、信号電極駆動ICは20mm×2mm、走査電極駆動ICは1mm×2mm、シール幅は1mm、表示領域は27mmである。

【0044】図3は走査電極駆動ICの端子配置図である。上辺に沿って左から、グランド用揺動電源VSS(VSSL)の入力端子、機能設定用端子M0、M1、M2、休止電圧VM電源の入力端子が配列している。左辺に沿って上から、ロジック用揺動電源VCC、クロック信号LOAD、スタート信号FR、極性制御信号DF、リセット信号RSTB、休止制御信号ROWEの各入力端子(図中の__Lは左側の端子であることを示している)、1から32番目までの走査電極駆動用の出力端子OUT0、OUT1、...、OUT30、OUT31が配列している。右辺に沿って上から、上側揺動電源VDD、クロック信号LOAD、スタート信号FR、極性制御信号DF、リセット信号RSTB、休止制御信号ROWEの各入力端子(図中の__Rは右側の端子であることを示している)、64から33番目までの走査電極駆動用の出力端子OUT63、OUT62、...、OUT33、OUT32が配列している。

【0045】図1に示したように、信号電極駆動ICの両隣に走査電極駆動ICをそれぞれ配置させた場合には、各入力端子および各出力端子の配置は左右対称な配置とすることが好ましい。当然ながら、基板に配置した各接続端子の位置においても、左右対称とすることが望ましい。

【0046】グランド用揺動電源VSSは、ノイズによる誤動作を避けるため、走査電極駆動IC内のグランド配線を液晶電極駆動(VSS)とロジック回路用(VSSL)に端子を分けている。機能設定端子M0、M1、M2は、出力端子の選択順と選択周期を設定する。選択順は、出力端子の選択方向がOUT0からOUT63に向かわせる(順方向モード)か、逆向きにする(逆方向モード)か、というものである。選択周期の設定では、選択パルスを出力する周期がフレーム信号とLOAD信号を基準に0、1、2、3、...と数えた場合、各周期ごと(通常モード)、偶数周期ごと(偶数モード)、奇数周期ごと(奇数モード)のいずれかを選ぶことになる。図1(C)で画面の上から走査電極を順番に選択する場合、左側の走査電極駆動IC4は逆方向モードかつ偶数モードで動作し、右側の走査電極駆動IC3は順方向モードかつ奇数モードで動作する。この機能は、上ガラス上の配線で機能設定端子M0、M1、M2をロジック用揺動電源VCCかグランド用揺動電源VSS(L)に接続して設定する。

【0047】左右の同名の制御端子(例えばクロック信

号LOADで、LOAD__LとLOAD__Rで示した端子)は走査電極駆動IC内で接続している。リセット信号RSTBは走査電極駆動IC内のアドレスカウンタをリセットし、全出力端子を非選択化する。休止制御信号ROWEは、ハイレベル時が表示モードで、ローレベル時が休止モード(選択時でも休止電圧VMを出力する)である。電気的には、ロジック用に3V耐圧ルール、高電圧用に15耐圧ルールが混在したものを使っている。このようにロジック回路には低電圧ルールを使用し、高電圧回路といっても比較的lowな耐圧であるので、パッドピッチ50μm、チップサイズ1mm×2mmが達成できた。

【0048】図4(A)は、図1の揺動電源IC6、図4(B)は信号電極駆動IC2の端子配置図である。図4(A)において、揺動電源IC6は、システム電源POWER、高電圧電源Vh、信号電極駆動の上側電圧Vc01の電源、システムグランドGNDの各入力端子、システム電源系(POWER-GND)から揺動電源系(VCC-VSS)に制御信号を変換するレベルシフタの入力端子A0、A1、A2、A3、A4、と出力端子B0、B1、B2、B3、B4、極性制御信号DFの入力端子と、揺動電源用の出力端子VDD、VCC、VSS、が配置されている。

【0049】ここでレベルシフタの入出力端子間で同じ符号のものは対をなしている(例えばA0とB0)。この5個のレベルシフタで上述の制御信号LOAD、FR、DF、RSTB、ROWEの電圧変換を行う。使用条件を広げるため揺動電源発生に使う極性制御信号DFの入力端子をレベルシフタの入力端子(A0等)とは別に設けた。揺動電源IC6は、各パッド上にはんだボールを付け、直接FPC上の配線と接続をとる方法(フリップチップ)で実装した。パッド間のピッチは200μmとしたのでチップサイズは、1mm×1.2mmとなった。

【0050】図4(B)の信号電極駆動IC2は、上側の長辺に電源やCPU、外部部品などとの接続に用いるI/O端子が配列しており、もう一方の辺には信号電極出力端子OUT0、...、OUT383が配列している。出力端子ピッチを50μmとしたので信号電極駆動IC2の長辺は20mm程度になった。またロジック回路は一般的な0.35μmルールを使用し、アナログ回路と信号電極駆動出力回路は5Vルール(0.5μmルール)使用した。128桁で8(3bits)階調表示を目指したので、表示メモリを128×3×384bitsとした。低電圧、小型素子だけで構成できたため短辺は約2mmとなった。

【0051】図5は右側の走査電極駆動IC3の周辺部を描いた拡大図である。図1、図2と同じ符号は対応する部材を示している。制御信号ROWE、RSTB、DF、FR、LOAD用の接続端子は、ロジック用揺動電

源VCC、グランド用揺動電源VSS、休止電圧VMの電源、上側揺動電源VDDの接続端子に対して信号電極駆動IC2側に存在する。各接続端子は0.4mmピッチで配列しており、グランド用揺動電源VSS、休止電圧VMの電源の接続抵抗が最小になるよう配慮されている。

【0052】各制御信号用配線12は、信号電極駆動IC2側から走査電極駆動IC3における左辺側にある各制御信号の入力端子と接続している。一点鎖線61は図2で示した表示領域24の右端を示している。この一点鎖線62の左側には信号電極とその配線(図示せず)が存在するので、接続用配線8は全て一点鎖線62の右側に配置した。接続用配線8は全ての出力端子から引き出されているが、図5では配線間が狭く、見にくくなるため、接続用配線8は間引いて図示している。

【0053】シール20の外側から上ガラス1の右端までの幅が狭かったので接続用配線8をシール20内の領域にも配置した。さらに同様の理由で接続領域22もシール20の右辺だけでなく上辺にも設けた。

【0054】上ガラス1の左側に実装した走査電極駆動IC4の接続端子配列は、左側から、ロジック用揺動電源VCC、グランド用揺動電源VSS、休止電圧VMの電源、上側揺動電源VDD、制御信号LOAD、FR、DF、RSTB、ROWEとなる。各制御信号用配線12は、信号電極駆動IC2側から走査電極駆動IC3の右辺側の制御信号用入力端子と接続する。なお接続用配線8、接続領域22等はガラスの中心軸に対して図5と対称な配置になる。

【0055】図6は、信号電極駆動IC2、走査電極駆動IC3、4を含むFPC7上の回路図である。図1と同じ符号は同じ部材を示しており、便宜上、配線を信号、電源を電圧と言い直している。携帯電話器の回路基板とこの回路とを接続する配線は、複数ビットのCPU信号と、2.5Vのシステム電源POWER、グランドGNDである。CPU信号は、クロック信号、チップイネーブル信号、データとコマンドを識別する信号、リセット信号、および表示データやコマンドをやりとりするためのデータ信号からなっており、信号電極駆動IC2の制御ブロック77と接続している。

【0056】信号電極駆動IC2の昇圧1ブロック74は、スイッチングレギュレータで高電圧Vhを得ている。昇圧1ブロック74は、トランジスタT1にクロックを出力する。このクロックでトランジスタT1がコイルL1の電流経路を遮断したときに高電圧が発生する。この高電圧をダイオードD1とコンデンサC1で整流し高電圧Vhを得る。高電圧Vhを抵抗R1、R2で分圧し昇圧1ブロック74にネガティブフィードバックをかけ、高電圧Vhを安定化させる。コンデンサC2はフィードバックの応答を調整し高電圧Vhのリプルを減らしている。高電圧Vhは揺動電源IC6に入力してい

る。

【0057】信号電極9を駆動するのには、電圧Vc01を3V程度にする必要がある。昇圧2ブロック75は、コンデンサC3、C4でシステム電源POWERの電圧を2倍にし5Vの電圧73を得る。この電圧73は液晶駆動用の電源ブロック76に入力する。電源ブロック76はシリーズレギュレータで休止電圧VM、電圧Vc01を出力する。コンデンサC5、C6はそれぞれ休止電圧VM、電圧Vc01を安定化させている。休止電圧VMは信号電極駆動IC2のカラム（信号電極）駆動ブロック79に入力（図示せず）するほか、走査電極駆動IC3、4にも入力している。電圧Vc01は信号電極駆動IC2のカラム駆動ブロック79に入力（図示せず）するほか、揺動電源IC6にも入力している。

【0058】信号電極駆動IC2の制御ブロック77はRAM78やカラム駆動ブロック79など、各ブロックに制御信号を送ったり、データをやりとりしたりするほかに、揺動電源IC6に5ビットの制御信号71を出力する。制御信号71は、クロック信号LOAD、スタート信号FR、極性制御信号DFに加え、リセット信号RSTB、休止制御信号ROWEである。その他、RAM78はカラム駆動ブロック79に表示データを出力する。信号電極駆動IC2には表示制御を行うための発振ブロック80や温度補償ブロック、コントラスト調整ブロック（図示せず）がある。

【0059】揺動電源IC6は、システム電源POWER、高電圧Vh、電圧Vc01、システムグランドGND、5ビットの信号71が入力し、上側揺動電源VDD、ロジック用揺動電源VCC、グランド用揺動電源VSS、5ビットの信号71を揺動電源系にレベルシフトした信号72を出力する。上側揺動電源VDDとグランド用揺動電源VSSはコンデンサC7を介して接続している。同様にロジック用揺動電源VCCとグランド用揺動電源VSSもコンデンサC8を介して接続している。5ビットの信号72、上側揺動電源VDD、グランド用揺動電源VSS、ロジック用揺動電源VCCは走査電極駆動IC3、4に入力している。

【0060】揺動電源IC6は、シリコン基板上に絶縁膜を形成し、その表面にトランジスタやダイオードを個別素子として形成させる構造（シリコン・オン・インシュレータと呼ばれる。以下SOIと称する。）をとっている。逆電圧により素子分離を行う通常のIC構造に対し、SOIは素子が完全に分離していることから揺動電源のように電源系が複雑なICに向いている。揺動電源ICは、極性反転信号DFをいったん高電圧VhとシステムグランドGNDの電圧範囲にレベルシフトし、引き続き高電圧Vhと電圧Vc01の電圧範囲にレベルシフトしている。これで図13の上側揺動電源VDDの波形が得られる。

【0061】次にこの上側揺動電源VDDの出力波形が

らコンデンサC7で直流成分を取り除き、最高電圧をシステムグランドGNDにクランプし、グランド用揺動電源VSSを得る。別の言い方をすれば、揺動電源IC6のVSS端子はクランプ用である。さらにグランド用揺動電源VSSの波形からコンデンサC8で直流成分を取り除き、最高電圧をシステム電源POWERの電圧にクランプし、ロジック用揺動電源VCCを得る。各揺動電源VDD、VSS、VCCを作成する回路に印加される電圧は、コンデンサC7、C8による直流成分除去により、高電圧VhとグランドGNDの差から得られる電圧を越えることはない。そこで走査電極駆動IC3、4と同程度の耐圧の素子を使用すればよい。例えば図1に示した128桁（分割）の液晶パネルにおいて、図13の直流電圧および休止電圧VMは、GND、VM、POWER、Vc01、Vhがそれぞれ、0V、1.5V程度、2.5V、3V程度、15V程度である。

【0062】図8により本実施の形態のタイミングを説明する。従来例2で説明した部分は省略する。本実施の形態では、左側の走査電極駆動IC4の走査電極駆動用出力端子OUT63L、OUT62L、OUT61L、...は、上から1、3、5、...番目の走査電極ROW0、ROW2、ROW4、...と接続し、右側の走査電極駆動IC3の走査電極駆動用出力端子OUT0R、OUT1R、OUT2R、...は上から2、4、6、...番目の走査電極ROW1、ROW3、ROW5、...と接続している。左側の走査電極駆動IC4は逆方向モードかつ偶数モードになっているので、スタート信号FRとクロック信号LOADに基づいて、0、2、4、...周期にそれぞれ走査電極駆動用出力端子OUT63L、OUT62L、OUT61L、...が選択パルスを出力する。同様に右側の走査電極駆動IC3は順向モードかつ奇数モードになっているので、1、3、5、...周期にそれぞれ走査電極駆動用出力端子OUT0R、OUT1R、OUT2R、...が選択パルスを出力する。

【0063】〔第2の実施の形態〕図7は本発明における別の実施の形態であり、液晶表示装置であるSTN液晶パネルにCOG実装した電極駆動ICと、他の部材との位置関係を示した説明図である。図1と同様に、（A）は正面図、（B）は断面図、（C）は電極に関わる説明図である。異なる構成は（A）および（B）で示されるように、上ガラス1の背面には、1個の走査電極駆動IC134と信号電極駆動IC132と下ガラス133が貼りついている。ここで走査電極10と信号電極9の形成は図1と同様である。図1とは、走査電極駆動ICを1個しか使用していない点で異なっているが、図1のSTN液晶パネルにおける右半分側の構成と同じとしている。

【0064】よって、走査電極駆動IC134の各入力端子の位置、および出力端子の位置は図1のSTN液晶パネルで用いたものとほぼ等しい。また基板に設置した

各接続端子の位置、制御信号用配線の配置位置および接続用配線の配置位置についても、図 5 とほぼ同様な構成とした。また、揺動電源による駆動に関しても、先の実施の形態と同様とした。さらに本実施の形態では、信号電極駆動 IC は 1 個用いたが、より簡略化した構成の信号電極駆動 IC を 2 個あるいは複数個用いてもよい。

【0065】このような構成の液晶表示装置とすることで、電極駆動 IC の実装領域や配線領域を小さくすることができ、走査電極との配線を接続するための接続配線領域を確保することが可能となった。

【0066】〔第 3 の実施の形態〕図 9 は他の実施の形態として、走査電極駆動 IC の制御信号入力端子に関するものであり、図 9 (A) は機能が異なった場合、図 9 (B) は機能と配置が異なった場合の端子配置図である。図 9 (A) において図 3 と同じ文字で示した端子は同等のものである。

【0067】図 9 (A) では、図 3 と同様に上辺に沿ってグランド用揺動電源 VSS (VSSL) の入力端子、機能設定用端子 M0、M1、M2、休止電圧 VM の電源入力端子が配列している。左辺に沿って上から、ロジック用揺動電源 VCC の入力端子、NC 端子、スタート信号 FR の入力端子、NC 端子、リセット信号 RSTB の入力端子、NC 端子、1 から 32 番目までの走査電極駆動用の出力端子 OUT0、OUT1、...、OUT30、OUT31 が配列している。右辺に沿って上から、上側の揺動電源 VDD の入力端子、クロック信号 LOAD の入力端子、NC 端子、極性制御信号 DF の入力端子、NC 端子、休止制御信号 ROWE の入力端子、64 から 33 番目までの走査電極駆動用の出力端子 OUT63、OUT62、...、OUT33、OUT32 が配列している。NC 端子は電気的な機能を持っておらず (NC はノーコネクションを意味している)、走査電極駆動 IC 内の素子とは接続していない。走査電極駆動 IC の下部 (走査電極駆動用出力端子が配列している部分) は図 3 と同様なので省略した。

【0068】この走査電極駆動 IC をパネルの右側に配置する場合、図 1 と同様に制御信号用配線を左辺側に引き出す必要がある。クロック信号 LOAD、極性制御信号 DF、休止制御信号 ROWE の制御信号用配線は、それぞれロジック用揺動電源 VCC の入力端子とスタート信号 FR の入力端子の間の NC 端子、スタート信号 FR の入力端子とリセット信号 RSTB の入力端子の間の NC 端子、リセット信号 RSTB の入力端子と、1 番目の走査電極駆動用の出力端子 OUT0 との間における NC 端子を通る。

【0069】この走査電極駆動 IC を図 1 に示したように、パネルの左側に配置し信号用配線を右辺側に引き出す場合、スタート信号 FR とリセット信号 RSTB の制御信号用配線は、それぞれクロック信号 LOAD の入力端子と極性制御信号 DF の入力端子の間の NC 端子、極性

制御信号 DF の入力端子と休止制御信号 ROWE の間の NC 端子を通る。図 3 で図示した走査電極駆動 IC 内で、左右の対応関係にある制御端子を接続し、左右配置に対応し、基板上的配線に関しては配置を簡略化としていたのに対し、本実施の形態の端子配置では、基板上的配線で左右配置に対応している所が違っている。

【0070】図 9 (B) において図 4 と同じ文字で示した端子は同等のものである。図 3 と同様に、上辺に沿ってグランド用揺動電源 VSS (VSSL) の入力端子、機能設定用端子 M0、M1、M2、休止電圧 VM の電源入力端子が配列している。左辺に沿って上から、ロジック用揺動電源 VCC の入力端子、スタート信号 FR の入力端子、リセット信号 RS の入力端子、1 から 32 番目までの走査電極駆動用の出力端子 OUT0、OUT1、...、OUT30、OUT31 が配列している。右辺に沿って上から、上側の揺動電源 VDD の入力端子、クロック信号 LOAD の入力端子、極性制御信号 DF の入力端子、休止制御信号 ROWE の入力端子、64 から 33 番目までの走査電極駆動用の出力端子 OUT63、OUT62、...、OUT33、OUT32 が配列している。

【0071】ロジック用揺動電源 VCC の入力端子とスタート信号 FR の入力端子の間、スタート信号 FR の入力端子とリセット信号 RSTB の入力端子の間、リセット信号 RSTB の入力端子と、1 番目の走査電極駆動用の出力端子 OUT0 との間、クロック信号 LOAD の入力端子と極性制御信号 DF の入力端子の間、極性制御信号 DF の入力端子と休止制御信号 ROWE の間、には 2 端子ピッチ分の隙間がある。走査電極駆動 IC の下部も図 3 と同様であるので省略した。

【0072】この走査電極駆動 IC をパネルの右側に配置し、制御信号用配線を左辺側に引き出す場合、クロック信号 LOAD、極性制御信号 DF、休止制御信号 ROWE の制御信号用配線は、それぞれロジック用揺動電源 VCC の入力端子とスタート信号 FR の入力端子の間の隙間、スタート信号 FR の入力端子とリセット信号 RS の入力端子の間の隙間、リセット信号 RSTB の入力端子と 1 番目の走査電極駆動用の出力端子 OUT0 との間の隙間を通る。この走査電極駆動 IC をパネルの左側に配置し信号用配線を右辺側に引き出す場合、スタート信号 FR とリセット信号 RSTB の制御信号用配線は、それぞれクロック信号 LOAD の入力端子と極性制御信号 DF の入力端子の間の隙間、極性制御信号 DF の入力端子と休止制御信号 ROWE の間の隙間を通る。

【0073】この走査電極駆動 IC を使用した場合には、隙間に端子がないため実装時に ACF 内の粒子による余計な圧力がかからないので、走査電極駆動 IC のこの部分に電気的素子を配置できるというメリットを持っている。

【0074】〔第 4 の実施の形態〕図 10 は、本発明における別の実施の形態を示している。走査電極駆動 IC

の制御信号が信号電極駆動ICに接続した場合の説明図である。図10(A)において、図1と同じ符号は同等の部材を示している。信号電極駆動IC102と右側の走査電極駆動IC103の間に配線101が存在する。同様に信号電極駆動IC10と左側の走査電極駆動IC104の間にも配線105が存在する。これらの配線101、105には、クロック信号LOAD、スタート信号FR、極性制御信号DF、リセット信号RSTB、休止制御信号ROWEからなる制御信号用配線に加え、システム電源POWER、システムグランドGNDが含ま

れている。
【0075】信号電極駆動IC102はこれらの信号と電源に対応する出力端子を左右に有している。FPC7には揺動電源IC106が実装されている。その他は図1(C)と同等である。走査電極駆動IC103、104は、システム電源系のロジック信号を揺動電源系のロジック信号に変換するレベルシフタを内蔵している。このため走査電極駆動IC103、104はシステム系の電源POWER、GNDが必要になる。また揺動電源IC106は揺動電源を作成するだけで制御信号のレベル

シフトは行わない。
【0076】図10(B)は右側の走査電極駆動IC103の周辺部を描いた拡大図である。外部回路と走査電極駆動IC103の接続端子は、ロジック用揺動電源VCC、グランド用揺動電源VSS、休止電圧VMの電源、上側揺動電源VDDだけである。各接続端子は0.4mmピッチで配列しており、グランド用揺動電源VSS、休止電圧VMの電源の接続抵抗が最小になるよう配慮されている。各制御信号とシステム電源POWER、システムグランドGNDが含まれる配線101は信

号電極駆動IC102側から、走査電極駆動IC3の左辺の各制御信号用入力端子および電源用入力端子と接続している。図5では制御信号用配線が5本であったが、本実施の形態4では電源が含まれるため、配線本数が2本増え7本になっている。レベルシフタで消費する電力が小さいので、システム電源POWER、システムグランドGNDは、信号電極駆動IC102とITO配線を經由して接続できる。
【0077】図1と図10に図示した2個の走査電極駆動ICとして、それぞれ同じものを信号電極駆動ICの

合である。このとき信号電極の左側に実装する走査電極駆動ICは右辺に制御信号入力端子や電源端子を持ち、右側に実装する走査電極駆動ICは左辺に制御信号入力端子や電源端子を持たせると、第1基板上の制御信号用配線において、第1の実施の形態と等価な構造が得られる。

【0078】〔第5の実施の形態〕図14は本発明における別の実施の形態を示している。走査電極駆動ICを1個使用し、走査電極駆動ICの制御信号が信号電極駆動ICに接続した場合の説明図である。図14において、図1と同じ符号は同等の部材を示している。信号電極駆動IC142と右側に設置した走査電極駆動IC144の間に配線149が存在する。この配線149には、図10と同様の制御信号用配線に加え、システム電源POWER、システムグランドGNDが含まれている。

【0079】信号電極駆動IC102はこれらの信号と電源に対応する出力端子を右側に有し、FPC148には揺動電源ICが実装されている。(図示せず。)その他は図10と同等である。よって、走査電極駆動IC144の周辺部を描いた拡大図は図10(B)とほぼ同じ構成となる。

【0080】走査電極駆動ICとしては、図7で使用した駆動ICを用いた。さらに本実施の形態では、信号電極駆動ICは1個用いたが、より簡略化した構成の信号電極駆動ICを2個あるいは複数個用いてもよい。

【0081】このような構成の液晶表示装置とすることで、電極駆動ICの実装領域や配線領域を小さくすることができ、走査電極との配線を接続するための接続配線領域を確保することが可能となった。

【0082】〔第6の実施の形態〕図15は本発明における別の実施の形態を示している。走査電極駆動ICを2個使用し、走査電極駆動ICの制御信号が信号電極駆動ICに接続した場合の説明図である。図15において、図1と同じ符号は同等の部材を示している。走査電極駆動IC3、4の間に1個の信号電極駆動IC2を配置している。

【0083】図15(C)において、上ガラス1の背面には、信号電極9のほか、走査電極10と走査電極駆動IC3、4の電極駆動用の出力端子を接続するための接続用配線8、走査電極駆動IC3、4の揺動電源入力用の配線11と制御信号用配線12、システム電源用配線15、休止電圧VMの配線17、信号電極駆動IC2と外部回路とを接続する配線13が形成されている。走査電極駆動IC3、4の揺動電源入力用配線11と制御信号入力配線12、および信号電極駆動ICの配線13はガラス端側が外部回路との接続端子14になっている。ここで、走査電極駆動IC3、4の揺動電源入力用配線11と制御信号入力配線12、および信号電極駆動IC2の配線13は、実際には複数本であるが図15

(C)では説明のため一本で表している。走査電極駆動IC3、4の制御信号用配線12とシステム電源用配線15、および休止電圧VMの配線17は、信号電極駆動IC2側に引き出され、信号電極駆動ICの対応する端子と接続している。

【0084】走査電極駆動IC3、4は、システム電源系から揺動電源系にロジック信号を変換するレベルシフタを5組内蔵している。このため、走査電源駆動ICには、揺動電源VDD、VCC、VSSとシステム系の電源POWER、GNDが入力している。レベルシフタは消費電力が少ないので、システム系の電源POWER、GNDが外部回路から信号電極駆動IC2とITO配線を経由して走査電極駆動IC3、4に入力しても問題はない。

【0085】各部材の配置関係は先に示した図2と同じである。ただし、走査電極駆動ICは1.5mm×1.5mmの大きさとなっている。

【0086】図16は本実施の形態で使用した走査電極駆動IC3、4の端子配置図である。上辺に沿って左から、休止電圧VMの電源、システム電源POWER、システムグランドGND、クロック信号LOAD、極性制御信号DF、休止制御信号ROWE、グランド用揺動電源VSS(VSSL)の各入力端子、機能設定用端子M0、M1、M2、ロジック用揺動電源VCCの入力端子が配列している。左辺に沿って上から、VMの電源、システム電源POWER、システムグランドGND、スタート信号FR、リセット信号RSTB、グランド用揺動電源VSS(VSSL)、ロジック用揺動電源VCCの各入力端子が配列している。下辺は左から、1から32番目までの走査電極駆動用出力端子OUT0、OUT1、...、OUT30、OUT31が配列している。右辺は上から、64から33番目までの走査電極駆動用の出力端子OUT63、OUT62、...、OUT33、OUT32が配列している。

【0087】それぞれの端子の機能は図3に対して説明した記載とほぼ同一である。また上辺と左辺で同名の端子は走査電極駆動IC内で接続している。図16に示した通、走査電極駆動用の出力端子および休止電圧VMの電源、システム電源POWER、システムグランドGND、揺動電源VDDの各入力端子は走査電極駆動ICの対角線を対称軸として、対称な位置に配置されている。また走査電極駆動用の出力端子における出力パッドピッチは40μmであり、一辺に32個の出力端子が配列しているので、チップサイズは1.5mm×1.5mmとなった。

【0088】図17(A)は図15における揺動電源IC6の、図17(B)は信号電極駆動IC2の端子配置図である。図17(A)において、揺動電源IC6は、システム電源POWER、高電圧電源Vh、信号電極駆動の上側電圧の電源Vc01、極性制御信号入力端子D

Fと、揺動電源出力端子VDD、VCC、VSS、が配置されている。揺動電源IC6は、各パッド上にはんだボールを付け、直接FPC上の配線と接続をとる方法(フリップチップ)で実装した。パッド間のピッチは300μmとしたのでチップサイズは、およそ1mm×1mmとなった。

【0089】図17(B)の信号電極駆動IC2の上辺では左から、休止電圧VMの出力端子、他の電源やCPU、外部部品などとの接続に用いるI/O端子群、休止電圧VMの出力端子という順番で配列している。下辺では信号電極駆動用の出力端子OUT0、...、OUT383が配列している。右辺と左辺では、上からシステム電源POWER、システムのグランドGND、クロック信号LOAD、スタート信号FR、極性制御信号DF、リセット信号RSTB、休止制御信号ROWEの各出力端子が配列している。出力端子ピッチを50μmとしたので信号電極駆動IC2の長辺は20mm程度になった。またロジック回路は一般的な0.35μmルールを使用し、アナログ回路と信号電極駆動用の出力ブロックは5Vルール(0.5μmルール)を使用した。128桁で8(3bits)階調表示を目指したので、表示メモリを128×3×384bitsとした。低電圧、小型素子だけで構成できたため短辺は約2mmとなった。

【0090】図18は図15における右側の走査電極駆動IC3の周辺部を描いた拡大図である。図1、図2と同じ符号は部材の対応を示している。制御信号用配線12は、端子の隙間に配線を通すことにより、上から順番に、クロック信号LOAD、スタート信号FR、極性信号DF、リセット信号RSTB、休止制御信号ROWEとなっている。この順序は図17(B)の信号電極駆動ICの右辺と対応するので、上ガラス1上のITO配線で接続がとれることになる。同様にシステム電源用配線15は、上がシステム電源POWER、下がシステムグランドGNDになっており、図17(B)の信号電極駆動IC2の右辺の対応する出力端子と上ガラス1上のITO配線で接続がとれる。休止電圧VMの電源入力端子には、FPC配線との接続端子部と太いITO配線17とが接続している。この電源の入力抵抗は画質に強く影響するので色々な電流経路を設けてある。上辺において、休止電圧VMの電源、上側揺動電源VDD、グランド用揺動電源VSS、ロジック用揺動電源VCCの各入力端子、およびFPC配線との接続端子のピッチは、ともに0.4mmである。なおグランド用揺動電源VSSと休止電圧VMの電源の接続抵抗を最小することが最も優先される。

【0091】図18において、一点鎖線61は表示領域24の右端を示している。この一点鎖線62の左側には信号電極とその配線(図示せず)が存在するので、接続用配線8は全て一点鎖線61の右側に描いた。シール20の外側から上ガラス1の右端までの幅が狭かったので

接続用配線8をシール20の領域にも配置した。さらに同様の理由で接続領域22はシール20の右辺だけでなく上辺にも設けた。接続用配線8は全ての出力端子から引き出されているが、図18では配線間が狭く、見にくくなるため、接続用配線8は間引いて図示している。

【0092】上ガラス1の左側の走査電極駆動IC4は、図18の走査電極駆動IC3に対し時計回りに90度回転し実装する。スタート信号FRとリセット信号RSTBの配線をそれぞれクロック信号LOADと極性制御信号DFの入力端子の隙間、極性制御信号DFと休止制御信号ROWEの入力端子の隙間を通すことで、制御信号用配線12は、上からクロック信号LOAD、スタート信号FR、極性制御信号DF、リセット信号RSTB、休止制御信号ROWEとなる。これも図17(B)の左辺の信号電極駆動ICにおける制御信号出力端子の配列と一致するので、上ガラス上のITO配線で接続可能となる。システム電源用配線15および休止電圧VMの電源17も同様である。また接続用配線8、接続領域22等は、ガラスの中心軸に対して対称になる。

【0093】図19は図15における信号電極駆動IC2、走査電極駆動IC3、4を含むFPC7上の回路図である。図15と同じ番号は同じ部材を示している。図19の各端子の機能は先に記した図6とほぼ同一である。ただし、システム電源POWER、システムグランドGNDは信号電極駆動IC2を経由して、上ガラス1上のシステム電源用配線15を介し、走査電極駆動IC3、4に入力している。また、休止電圧VMは信号電極駆動IC2のカラム(信号電極)駆動ブロック79に入力(図示せず)するほか、基板上の配線17を経由して走査電極駆動IC3、4に入力している。

【0094】信号電極駆動IC2の制御ブロック77はRAM78やカラム駆動ブロック79など、各ブロックに制御信号を送ったりデータをやりとりしたりするほか、揺動電源IC6に極性制御信号DF、走査電極駆動IC3、4に5ビットの制御信号12を出力する。制御信号12は、クロック信号LOAD、スタート信号FR、極性制御信号DFに加え、リセット信号RSTB、イネーブル信号ROWEである。その他、RAM78はカラム駆動ブロック79に表示データを出力する。信号電極駆動IC2には表示制御を行うための発振ブロック80や温度補償ブロック、コントラスト調整ブロック(図示せず)がある。

【0095】揺動電源IC6は、極性制御信号DFのほかにシステム電源POWER、高電圧Vh、電圧Vcol、システムグランドGNDが入力し、上側揺動電源VDD、ロジック用揺動電源VCC、グランド用揺動電源VSSを出力する。上側揺動電源VDD、グランド用揺動電源VSS、ロジック用揺動電源VCCは走査電極駆動IC3、4に入力している。

【0096】〔第7の実施の形態〕図20は、別の実施

の形態として、走査電極駆動ICの全ての端子配列が対角線に対して対称に配列しているものである。下辺には走査電極駆動用の出力端子OUT0、OUT2、...、OUT30、OUT31が配列している。右辺には走査電極駆動用の出力端子OUT32、OUT33、...、OUT62、OUT63が配列している。これら2辺が直交する角を含む対角線に対し出力端子配置は対称にないっている。

【0097】上辺では左から、休止電圧電源VM、システム電圧電源POWER、システムグランドGND、上側揺動電源VDD、クロック信号LOAD、スタート信号FR、極性制御信号DF、リセット信号RSTB、グランド用揺動電源VSS(VSSL)の各入力端子、機能設定端子MO、M1、M2、ロジック用揺動電源VCCの入力端子VCCが配列している。各端子の機能は先に示した図16と同様である。左辺では上から、休止電圧電源VM、システム電圧電源POWER、システムグランドGND、上側揺動電源VDD、クロック信号LOAD、スタート信号FR、極性制御信号DF、リセット信号RSTB、グランド用揺動電源VSS(VSSL)の各入力端子、機能設定端子MO、M1、M2、ロジック用揺動電源VCCの入力端子VCCが、上辺と同様な端子数で配列している。

【0098】上辺と左辺の同名の端子は走査電極駆動IC内の配線で接続している。また前述の対角線に対し対称な配列となっている。基板の左右の走査電極駆動ICに関わる実装基板上の配線パターンは、機能設定端子部を除き、基板の中心軸に対して対称にする。つまり基板上の左右の走査電極駆動ICは実装角度が90°異なっている。

【0099】〔第8の実施の形態〕図21は本発明における別の実施の形態を示す図であり、走査電極駆動ICの制御信号を外回路でレベルシフトするシステムの説明図である。図21(A)において、図15と同じ符号は同等の部材を示している。左右の走査電極駆動IC103、104の制御信号配線105は、それぞれ信号電極駆動IC102側に引き出されおり、上ガラス1の上端部にFPC7上の配線との接続端子14が存在する。制御信号は、信号電極駆動IC102から揺動電源IC106に出力され、揺動電源駆動IC106内でシステム電源系から揺動電源系に電圧変換される。制御信号は、先の実施の形態と同様にクロック信号LOAD、スタート信号FR、極性制御信号DF、リセット信号RSTB、休止制御信号ROWEからなる。

【0100】図21では、システム電源POWER、システムグランドGNDは、揺動電源IC106に入力し、走査電極103、104には入力しない。図21(B)は右側の走査電極駆動IC103の周辺部を描いた拡大図である。図16に図示した走査電極駆動IC3、4の端子配置に対し、走査電極駆動IC103、1

04はシステム電源POWERとシステムのグランドGNDの入力端子がないだけである。FPCとの接続端子は0.4mmピッチで並んでいる。制御信号用の接続端子は信号電極駆動IC側にある。

【0101】先の実施の形態では、左右の2個の走査電極駆動ICとして同じものを信号電極駆動ICの両側に配置していた。これらの走査電極駆動ICは実装基板上で信号電極駆動IC側にシステム電源用の配線や制御信号用配線を引き出すことができた。しかしながら、信号電極駆動ICの左右に配置する走査電極駆動ICは同一でなくてもよい。例えば信号電極駆動ICの左側に実装する走査電極駆動ICは右辺に制御信号入力端子を持ち、右側に実装する走査電極駆動ICは左辺に制御信号入力端子を持たせれば、走査電極駆動ICを2個使用した場合と等価な構造が得られる。また走査電極駆動ICの電極用出力端子の一部を上辺ないし左辺に持たせることも可能である。反対に、ロジック用揺動電源VCC、上側揺動電源VDD、制御信号を右辺ないし下辺に配置することも可能である。なおこの場合でも、実装時の接続抵抗を最小化させるため、休止電圧VMの電源、グランド用揺動電源VSSは上辺に配置させる必要がある。

【0102】〔第9の実施の形態〕図22は本発明における別の実施の形態であり、液晶表示装置であるSTN液晶パネルにCOG実装した電極駆動ICと、他の部材との位置関係を示した説明図である。図21と同様に、(A)は正面図を示し、図22(B)は断面図、図22(C)は電極に関わる説明図である。ここで走査電極137と信号電極136の形成は図21と同様である。図21とは、走査電極駆動ICを1個しか使用していない点で異なっているが、図21のSTN液晶パネルにおける右半分側の構成とほぼ同様である。

【0103】よって、走査電極駆動IC134の各入力端子の位置、および出力端子の位置は図21のSTN液晶パネルで用いたものとほぼ等しい。また基板に設置した各接続端子の位置、制御信号用配線の配置位置および接続用配線の配置位置についても、図20の走査電極駆動ICとほぼ同様な構成とした。また、揺動電源による駆動に関しても、先の実施の形態と同様とした。さらに本実施の形態では、信号電極駆動ICは1個用いたが、より簡略化した構成の信号電極駆動ICを2個あるいは複数個用いてもよい。

【0104】このような構成の液晶表示装置とすることで、電極駆動ICの実装領域や配線領域を小さくすることができ、走査電極との配線を接続するための接続配線領域を確保することが可能となった。

【0105】〔第10の実施の形態〕図23は本発明における別の実施の形態を示している。走査電極駆動ICを1個使用し、走査電極駆動ICの制御信号が信号電極駆動ICに接続した場合の説明図である。信号電極駆動IC142と右側に設置した走査電極駆動IC144の

間に配線149が存在する。この配線149には、図15に図示したものと同様の制御信号用配線に加え、システム電源POWER、システムグランドGNDが含まれている。

【0106】信号電極駆動IC142はこれらの信号と電源に対応する出力端子を右側に有し、FPC148には揺動電源ICが実装されている。(図示せず。)その他は図15と同等である。よって、走査電極駆動IC144の周辺部を描いた拡大図は図18とほぼ同じ構成となる。

【0107】走査電極駆動ICとしては、図15で使用した駆動ICとほぼ同等のものをを用いた。さらに本実施の形態では、信号電極駆動ICは1個用いたが、より簡略化した構成の信号電極駆動ICを2個あるいは複数個用いてもよい。

【0108】このような構成の液晶表示装置とすることで、電極駆動ICの実装領域や配線領域を小さくすることができ、走査電極との配線を接続するための接続配線領域を確保することが可能となった。

【0109】〔第11の実施の形態〕図15、図24、図25、図26により、本実施の形態を説明する。図15は先に記載したように、(A)が液晶パネルの正面図、(B)が側面図、(C)が電極配線の模式図であり、図24はブロック図、図25は走査電極駆動ICの入力用レベルシフタの回路図、図26はこのレベルシフタの波形図である。

【0110】図15(A)、(B)の各部材配置は先に記載したので省略する。図15(C)において上下のガラス1、5に形成された配線状況を説明する。先に図15を用いて説明したほかの実施の形態とは、各配線の機能が若干異なっている。ここで破線は繰り返しを示している。下ガラス5上には点線で示した走査電極10がITOで形成されている。上ガラス1の背面には、信号電極駆動IC2から走査電極駆動IC3、4に出力される制御信号用配線12、その反転信号用の配線15、システム電源用の配線17のほかに、信号電極9、走査電極駆動IC3、4とFPC7とを接続するための配線11、信号電極駆動IC2とFPC7とを接続するための配線13、走査電極10と走査電極駆動IC3、4の電極駆動端子とを接続するための接続配線8、がITOで形成されている。

【0111】信号電極駆動IC2は、左右の短辺上にシステム電源POWER、システムグランドGND、スタート信号FR、クロック信号LOAD、極性制御信号DF、リセット信号RSTB、表示制御信号ROWE、および各制御信号の反転信号FR_、LOAD_、DF_、RSTB_、ROWE_の出力端子が存在する。走査電極駆動IC3、4の信号電極駆動IC2側の辺には、これらの出力端子に対応する入力端子が存在する。走査電極駆動IC3、4の配線11は、揺動電源VD

D、VCC、VSSと休止電圧VMの入力端子である

【0112】図24にて、本実施の形態における信号および電源系についてさらに詳しく説明する。図24は走査電極駆動IC3、4の制御信号と電源に関わるブロック図であり、図15と同じ部材は同じ符号で示している。図中の一点鎖線B5は、外側がFPC7上の回路、内側が上ガラス1上の回路であることを示している。システム電源POWERとシステムグランドGNDは、高電圧発生回路B1、揺動電源発生回路B2、信号電極駆動ICA2に入力しており、さらに制御信号用配線17を介して走査電極駆動IC3、4に接続している。揺動電源VDD、VSS、VCCは、揺動電源発生回路B2から出力され、走査電極駆動IC3、4に入力している。電圧Vc01は信号電極駆動IC2から揺動電源発生回路B2に入力する。休止電圧VMは信号電極駆動IC2から走査電極駆動IC3、4に入力する。高電圧発生回路C2は揺動電源発生回路B2に高電圧Vhを出力する。

【0113】信号電極駆動IC2には、信号電極駆動回路のほかに表示用メモリ、グラフィックコントローラ、昇圧制御回路、直流電圧発生回路が存在している。信号電極駆動回路は、表示データと極性制御信号に基づいて電圧Vc01とシステムグランドGNDから信号電極駆動波形を作成する。表示用メモリには1画面分の表示データが格納されている。グラフィックコントローラはCPUと表示データや制御信号をやりとりし、信号電極駆動回路や表示メモリ、走査電極駆動ICの制御信号を発生する。これらの制御信号のなかで極性制御信号DFは揺動電源発生回路B2にも出力される。前述のスタート信号FR、クロック信号LOAD、極性制御信号DF、リセット信号RSTB、表示制御信号ROWEは、制御信号用配線12を介して走査電極駆動IC3、4に出力される。

【0114】同様に各制御信号の反転信号FR__、LOAD__、DF__、RSTB__、ROWE__は制御信号用配線15を介して走査電極駆動IC3、4に出力される。昇圧制御回路は、高電圧発生回路B1に昇圧クロックを出力し、高電圧発生回路B1から高電圧Vh情報のフィードバックを受ける（両方向矢印B3）。このフィードバック制御により高電圧Vhが安定する。なお揺動電源発生回路B2は揺動電源ICA6と数個のコンデンサで構成される。走査電極10と接続配線A8は接続領域B4で接続する。

【0115】図25において、走査電極駆動IC3、4の入力部のレベルシフタを説明する。レベルシフタは、トランジスタT1、T2、T3、T4、T5、T6からなる差動型の増幅段と、インバータI1、I2からなる波形整形段と、トランジスタT7、T8、T9、T10からなる差動型の降圧段からなっている。なおレベルシフタの動作説明に不要であったので入出力保護回路は省

略した。

【0116】走査電極駆動IC3、4のシリコン基板がP型なので全てのNチャンネルトランジスタT2、T3、T5、T6、T8、T10、（およびインバータI1、I2内のNチャンネルトランジスタ）のサブストレータはグランド用の揺動電源VSSである。Pチャンネルトランジスタは用途によってサブストレータを使い分けている。

【0117】増幅段において、制御信号INは、トランジスタT1、T3のゲートに接続している。この反転信号INBはトランジスタT4、T6のゲートに接続している。ここでトランジスタT4は、差動型のレベルシフタの反転入力用トランジスタに相当する。トランジスタT1、T4のソースとサブストレータはシステム電源POWERである。トランジスタT2、T5はアクティブ負荷となっており、それぞれのゲートとドレインをたすき掛けにしている。トランジスタT3、T6は電流制限用である。

【0118】波形整形段において、インバータI1、I2のPチャンネルトランジスタ側のサブストレータはシステム電源POWERである。増幅段の出力信号LevがインバータI1に入力し、この反転信号はトランジスタT10のゲートに接続している。インバータI2の出力である波形整形された信号は、トランジスタT8のゲートに接続している。降圧段においてPチャンネルトランジスタT7、T9のサブストレータはロジック用の揺動電源VCCである。トランジスタT8、T10は差動型の正置および反転入力となっている。トランジスタT7、T9はアクティブ負荷でそれぞれのゲートとドレインをたすき掛けにしている。

【0119】図26を参照しながら図25のレベルシフタの動作を説明する。制御信号INとその反転信号INBにより、トランジスタT1がオンであるときはトランジスタT4がオフとなり、トランジスタT1がオフであるときはトランジスタT4がオンとなる。制御信号INがローレベルであるとトランジスタT4がオフし増幅段の出力Levは揺動電源VSSとなる。信号INがハイレベルであるとトランジスタT4がオンし増幅段の出力Levはシステム電源POWERとなる（図26参照）。信号Levは、インバータI1、I2で反転信号の発生と波形整形がなされる。信号Levがローレベル（揺動電源VSS）であると、トランジスタT8がオフし、トランジスタT10がオンするので、レベルシフタの出力信号OUTは揺動電源VSSとなる。反対に信号Levがハイレベル（システム電源POWER）であると、トランジスタT8がオンし、トランジスタT10がオフするので、レベルシフタの出力信号OUTは揺動電源VCCとなる（図26参照）。

【0120】以上のようにしてレベルシフタは、システム電源系の制御信号INを揺動電源系の制御信号OUT

に変換している。走査電極駆動IC3、4内には、それぞれスタート信号FR、クロック信号LOAD、極性制御信号DF、リセット信号RSTB、表示制御信号ROWE用に5個のレベルシフタが内蔵されている。揺動電源VCCと揺動電源VSSの電位差は3V程度なので、走査電極駆動IC3、4の論理制御回路は低電圧素子でできている。

【0121】〔第12の実施の形態〕第11の実施の形態では、信号電極駆動IC2として、グラフィックコントローラや昇圧制御回路などを内在した高機能タイプのものをを用いた。この液晶表示装置の機能は液晶表示パネル上に実装された信号電極駆動IC2でほぼ決まるので、機能変更は液晶パネルの交換が必要となる。これに対し液晶パネル部を共通化し、インターフェースや階調数、表示色数などの仕様変更をグラフィックコントローラの交換だけで柔軟に対応できるシステムとして本実施の形態を図27で説明する。

【0122】図27において、図24と同じ符号は、同じ部材、回路、配線、信号を示している。図27は走査電極駆動IC3、4の制御信号と電源に関わるブロック図である。図24との基本的な違いは、グラフィックコントローラC1がFPC7上に配置され、信号電極駆動IC2の機能を信号電極駆動だけに限定していることである。このため高電圧発生回路C2と直流電源発生回路C3もFPC7上の回路である。システム電源POWERとシステムグランドGNDは、グラフィックコントローラC1、高電圧発生回路C2、直流電圧発生回路C3、揺動電源発生回路B2、信号電極駆動IC2に輸入しており、さらに配線12を介して走査電極駆動IC3、4に接続している。揺動電源VDD、VSS、VC30は、揺動電源発生回路B2から出力され、走査電極駆動IC3、4に輸入している。電圧Vc01は直流電圧発生回路C3から信号電極駆動IC2と揺動電源発生回路B2に輸入する。休止電圧VMは、直流電圧発生回路C3から信号電極駆動IC2と走査電極駆動IC3、4に輸入する。

【0123】グラフィックコントローラC1に内蔵された表示用メモリには1画面分の表示データが格納されている。グラフィックコントローラC1はCPUと表示データや制御信号をやりとりし、信号電極駆動IC2に表示データと制御信号からなる信号C8を出力する。この信号C8には走査電極駆動IC3、4用の制御信号も含まれている。またグラフィックコントローラC1は、揺動電源発生回路B2に極性制御信号DFを出力し、高電圧発生回路C2、直流電圧発生回路C3にも制御信号を出力する。

【0124】信号電極駆動IC2は、グラフィックコントローラC1が出力する制御信号のうち、走査電極駆動IC3、4用の制御信号とその反転信号をそれぞれ制御信号用配線12、15を介して走査電極駆動IC3、4

に出力する。左右の両短辺に制御信号と反転信号、システム電源の出力端子がある。また信号電極駆動IC2は、表示データと極性制御信号DFに基づいて電圧Vc01とシステムグランドGNDから信号電極駆動波形を作成する。

【0125】なお高電圧発生回路C2は高電圧Vhを揺動電源発生回路B2へ出力する。走査電極駆動IC3、4の制御信号は信号電極駆動ICと制御信号用配線12を介して走査電極駆動IC3、4に輸入し、さらに反転信号も信号電極駆動IC2で発生し、制御信号用配線15を介して走査電極駆動IC3、4に輸入しているため、FPCの配線や接続端子が減少できている。また制御信号とCOG配線とCOG接続であるため微細接続ができるため、信号電極駆動ICや走査電極駆動ICは大型化していない。

【0126】本実施の形態では、信号電極駆動IC2の左右の短辺にそれぞれ制御信号、反転信号の出力端子を設けた。しかし各信号が左右に取り出せればよいので、出力端子を一辺だけに設けてもよいし、各辺に分散させてもよい。また長辺に配置してもよい。走査電極駆動IC3、4に輸入するシステムグランドGNDは入力保護回路に使用するだけなので省略可能である。信号電極駆動IC2と走査電極駆動IC3、4間のシステム電源POWERの配線は配線抵抗を考慮する必要があるので太くしている。

【0127】

【発明の効果】前述のように機能の高度化により長い製造工程と大面積化で価格が著しく上昇したワンチップ型電極駆動ICを、走査電極駆動ICと信号電極駆動ICに分離しただけでも、走査電極駆動ICの製造工程短縮と、走査電極駆動ICと信号電極駆動ICの小型化が可能である。さらに信号電極駆動ICを低電圧プロセスだけで製造できるようにすれば、信号電極駆動ICの製造工程も大幅に短縮できる。さらに走査電極駆動ICを揺動電源で駆動すれば走査電極駆動ICを小型化できるのでいっそうコンパクトな実装が可能である。

【0128】また、2個の走査電極駆動ICで信号電極駆動ICを挟み、同一実装領域に並べて配置した場合には、走査電極に接続する配線と走査電極との接続領域の周辺では、配線の引き回しがワンチップ型の電極駆動ICを使用したときと似てくるので、携帯電話で必要とする左右対称なガラス外形が得やすい。

【0129】信号電極駆動ICからみて、走査電極駆動ICの外側には制御信号の発生源と走査電極駆動ICの各端子との接続をとる領域がほとんどない。一方、走査電極駆動ICと信号電極駆動ICの間には比較的広い領域が存在する。そこで走査電極駆動ICの制御信号入力端子と接続する制御信号用配線を走査電極駆動ICと信号電極駆動ICの間に配置し、この領域を利用することで有効な配線が可能となる。

【0130】また、走査電極駆動 IC の制御信号とその反転信号を、信号電極駆動 IC から出力し、基板上の配線を用いて走査電極に供給することを行えば、制御信号を反転させた信号があるため、走査電極駆動 IC におけるレベルシフトの入力トランジスタの完全なオン・オフ制御が可能となった。この制御に対しシリコン基板の電圧である揺動電源 VSS の影響がなく、また配線容量による遅延を無視すればゲート入力であるため電流負荷がないので、制御信号の抵抗成分の影響もなくなる。この結果、走査電極駆動 IC の入力段のレベルシフトの電圧特性が改善する、という効果が得られる。

【0131】また、走査電極駆動 IC の走査電極駆動用の出力端子を直交する 2 辺に配置することにより、走査電極への接続用配線を、走査電極駆動 IC の実装部とシールの間、および信号電極駆動 IC からみて走査電極駆動 IC の外側だけの領域に配置できた。さらに走査電極駆動 IC と信号電極駆動 IC の間に接続配線がないため、走査電極駆動 IC を信号電極駆動 IC 側に近づけられた。この走査電極駆動 IC と信号電極駆動 IC の間に接続配線がないことと、外部回路との接続側にも接続用配線がないことで、無用な接続配線の回り込みがない。また走査電極駆動 IC の外側領域を広くとれるということは、位置合わせマークを配置できたりすることなど様々なメリットが生ずる。

【0132】また横方向に長い表示画面を持つ液晶表示装置の場合など、2 個の走査電極駆動 IC の間に、複数の信号電極駆動 IC を複数配置しても、前述の三つの効果が得られる。また走査電極駆動 IC が 3 個以上の場合でも同様である。

【0133】以上のように本発明の液晶表示装置には、コストが低く、ガラス外形が対象であり、有効な配線を可能とする効果がある。

【0134】走査電極駆動 IC の制御信号入力端子と外部回路との接続端子を、走査電極駆動 IC と信号電極駆動 IC の間の広い領域に配置すれば、広い接続ピッチが確保でき外部回路との接続が容易になる。また、信号電極駆動 IC を挟むように走査電極駆動 IC を実装する場合、信号電極駆動 IC に比べ表示画面が横方向に長いので、信号電極駆動 IC と走査電極駆動 IC の間には比較的広い領域が存在する。走査電極駆動 IC の制御信号配線を信号電極駆動 IC 側に引き出し、この領域に外部回路との接続端子を設ければ、接続端子ピッチを広くとれるので接続が容易になる。また走査電極駆動 IC の制御信号配線を信号電極駆動 IC 側に引き出し、制御信号が信号電極駆動回路と接続できれば接続端子数が減り、さらに外部回路との接続が容易になる。以上のように、本発明の液晶表示装置には、先に記載した効果に加え、外部回路との接続が容易になるという効果がある。

【0135】さらに走査電極駆動 IC の太さが 1 mm 程度で、接続端子ピッチが 0.4 mm 程度の場合、上側揺

動電源 VDD とロジック用揺動電源 VCC の入力端子の間に、休止電圧 VM 電源とグラウンド用揺動電源の入力端子を接続端子ピッチと同じ間隔で配置できる。この結果、休止電圧 VM 電源用とグラウンド用揺動電源 VSS の入力端子は、外部回路の接続端子に近接し接続抵抗を低く押さえられる。また上側揺動電源 VDD とロジック用揺動電源 VCC の入力端子も接続端子の近くに配置できている。以上のように本発明の液晶表示装置には、先に記載した効果に加え、画質劣化が目立たず、回路動作が安定するという効果がある。

【0136】揺動電源用で駆動する走査電極駆動 IC を使用した場合、休止電源電圧の入力抵抗が増加すると画質が劣化し、グラウンド用電源の入力抵抗が増加すると回路が誤動作する。走査電極駆動 IC の休止電圧電源と下側揺動電源の入力端子が外部回路との接続端子側に来るようにし、走査電極駆動 IC の端子間距離と接続端子ピッチとを概ね等しくさせると、基板配線が最短化し、休止電圧電源とグラウンド用側揺動電源の入力抵抗が最小化する。以上のように本発明の液晶表示装置には、先に記載した効果に加え、画質劣化が目立たず、回路動作が安定するという効果がある。

【0137】また、揺動電源で駆動する走査電極駆動 IC は、選択パルス振幅の概ね半分の耐圧でよいので小型化で低価格になる。走査電極駆動用出力を 2 辺に配置しているので、実装に際して前述の理由で基板外形を対称化でき、配線効率もよい。よって、本発明の走査電極駆動 IC には、小型で低価格であり、実装時に基板外形の対称性と効率のよい配線を兼ね備えられるという効果がある。

【0138】本発明の走査電極駆動 IC は、選択パルス振幅の概ね半分の耐圧でよいので小型化・低価格化できる。また小型であるためガラス端付近の狭い領域に実装しても、駆動出力用配線の引き回しがワンチップ型の電極駆動 IC を使用したときと似させることが可能となり、携帯電話が必要とする左右対称なガラス外形が確保できる。制御信号が信号電極駆動 IC 側から入力できるので、前述の理由から基板上の配線が効率的になり、外部回路との接続も容易になる。前述のように休止電圧電源とグラウンド用揺動電源の入力抵抗は画質と誤動作に影響する。走査電極駆動 IC の実装時に、走査電極駆動 IC の休止電圧電源とグラウンド用揺動電源の入力端子の間隔が基板の接続ピッチと等しく、これらの入力端子が基板の接続端子側に存在すれば、低抵抗で外部回路と接続できる。以上に記載した本発明の走査電極駆動 IC は低価格で、効率的な配線と外部回路との容易な接続とが可能で、画質劣化と回路誤動作に余裕があるという効果がある。

【0139】さらに、走査電極駆動 IC の出力端子が配置されている 2 辺の直交する角と対角な位置周辺に休止電圧電源があると、走査電極駆動 IC を信号電極駆動 IC

Cのどちら側に配置しても、休止電圧電源の入力端子を信号電極駆動ICに最も近接できる。また信号電極駆動ICの休止電圧出力端子と走査電極の休止電圧電源入力端子を接続する基板上の配線を基板端側に広げる余裕もある。このようにして信号電極駆動ICの休止電圧出力端子と走査電極の休止電圧電源入力端子を接続する配線抵抗を低減できる。なおロジック用揺動電源の入力端子は接続端子側にあるので入力抵抗は低い。以上のように、本発明の走査電極駆動ICには、先に記載した発明の効果に加え、実装時の画質劣化と誤動作を防止すると

10 いう効果がある。
【0140】特に走査電極駆動ICの出力端子配置を対角線に対し対称的にすると、チップ外形が正方形となり、対称な実装基板には必ず同一チップが基板の左右に実装できる。そこで1種類の走査電極駆動ICで生産管理できる。また実装基板上の配線はほとんど中心対称になるので基板設計が容易となる。さらに左右の走査電極駆動ICの位置関係としても同一形状で配置角度が90°違うだけなので、位置合わせ用の治具が基板の左右で共通化できるため製造が容易になる。以上のように本

20 発明の走査電極駆動ICには、先に記載した効果に加え、生産管理、設計および製造の容易性を兼ね備えるという効果がある。
【0141】またグラウンド用揺動電源VSSと休止電圧VMの電源端子が存在する辺に直交した2辺に沿って、走査電極駆動用の端子が配列しさらに制御信号の入力端子も配列させた場合、走査電極駆動ICの短辺を1mm、長辺を2mm程度にできる。短辺はちょうど液晶パネルのシール幅とほぼ等しく、長辺は信号電極駆動ICの幅とほぼ等しい。以上のように本発明の液晶表示装置

30 の走査電極駆動ICには、先に記載した発明の効果に加え、シール近傍の狭い実装領域に走査電極駆動ICを効率よく配置できるという効果がある。
【0142】なお本発明は、揺動電源によるAPTで説明してきたが、走査電極駆動ICの駆動電圧に比べて信号電極駆動ICの駆動電圧が低いときに特に有効であるから、例えばSTN液晶パネルにおいて、一回の選択タイミングで複数の走査電極を選択する駆動方法（MLA：マルチライン・アドレッシング、MRA：マルチロー・アドレッシング、MLS：マルチライン・セレクシ

40

*【0143】同様に各画素にMIM素子（メタル・インシュレータ・メタル）などの非線形抵抗素子を取り付けた液晶パネルでも、非線形素子をオンさせるために走査電極に高電圧のパルスを加えている。この一方で、信号電極駆動電圧は3Vから6Vくらいである。この場合も本発明によれば電極駆動ICの価格を下げる事が可能となる。

【0144】また本発明はメモリや制御機能、各種電源を有する信号電極駆動ICで説明してきた。信号電極駆動機能だけを有する信号電極駆動ICと2個の走査電極駆動ICをパネルに並べて実装し、外部回路にメモリや表示制御機能を有するグラフィックコントローラや、各種の電源制御を行う電源ICなどを配置してもよい。この場合、信号電極駆動ICの価格は著しく低いものとなる。また、信号電極駆動ICが小型（短辺が縮まる）になるので、ガラスサイズがなおいっそう小型化するという効果も加わる。

【図面の簡単な説明】

【図1】（A）、（B）本発明の実施の形態における電極駆動ICの配置図と（C）液晶パネルの配線の説明図。

【図2】本発明の実施の形態における部材の配置関係を描いた平面図。

【図3】本発明の実施の形態における走査電極駆動ICの端子配置図。

【図4】（A）本発明の実施の形態における揺動電源ICと（B）信号電極駆動ICの端子配置図。

【図5】本発明の実施の形態における走査電極駆動IC周辺部の拡大図。

【図6】本発明の実施の形態における回路図。

【図7】（A）、（B）本発明の実施の形態における電極駆動ICの配置図と（C）液晶パネルの配線の説明図。

【図8】実施の形態と従来例の説明で兼用した電極駆動波形と制御信号の波形図。

【図9】本発明の実施の形態における走査電極駆動ICの端子配置図。

【図10】（A）本発明の実施の形態における配線の説明図と（B）走査電極駆動ICの拡大図。

【図11】（A）、（B）従来例における電極駆動ICの配置図と（C）液晶パネルの配線の説明図。

【図12】（A）、（B）従来例における電極駆動ICの配置図と（C）液晶パネルの配線の説明図。

【図13】揺動電源の波形図。

【図14】本発明の実施の形態における配線の説明図。

【図15】（A）、（B）本発明の実施の形態における電極駆動ICの配置図と（C）液晶パネルの配線の説明図。

【図16】本発明の実施の形態における走査電極駆動ICの端子配置図。

【図17】(A)本発明の実施の形態における揺動電源ICと(B)信号電極駆動ICの端子配置図。

【図18】本発明の実施の形態における右側の走査電極駆動IC周辺部の拡大図。

【図19】本発明の実施の形態における回路図。

【図20】本発明の実施の形態における走査電極駆動ICの端子配置図。

【図21】(A)本発明の実施の形態における液晶パネルの配線の説明図と(B)右側の走査電極駆動IC103周辺部の拡大図。

【図22】(A)、(B)本発明の実施の形態における電極駆動ICの配置図と(C)液晶パネルの配線の説明図。

【図23】本発明の実施の形態における電極駆動ICの配置図。

【図24】本発明の実施の形態における回路図。

【図25】本発明の実施の形態における回路図。

【図26】本発明の実施の形態における波形図。

【図27】本発明の実施の形態における回路図。

【符号の説明】

1、111、121	上ガラス(第1の基板)
2、102、122	信号電極駆動IC
3、4、103、104、124	走査電極駆動IC
5、113、123	下ガラス(第2の基板)
6、106	揺動電源IC
7、114、128	FPC
8、115、125	接続用配線

*9、116、126

10、117、127

11

12、101、105

14、119、129

15

線

17

線

10 20

22、118、130

24

112

極駆動IC

VDD 上側揺動電源

VSS グランド用揺動電源

VCC ロジック用揺動電源

POWER システム電源

Vcol 信号電極駆動波形の上側の電源

20 Vh 高電圧電源

VM 休止電圧の電源

GND システムグランド電源

DF 極性制御信号

LOAD クロック信号

FR スタート信号

RSTB リセット信号

ROWE 休止制御信号

OUT0~OUT63 走査電極駆動用の出力端子

信号電極

走査電極

揺動電源用配線

制御信号用配線

接続端子

システム電源用配

休止電圧VMの配

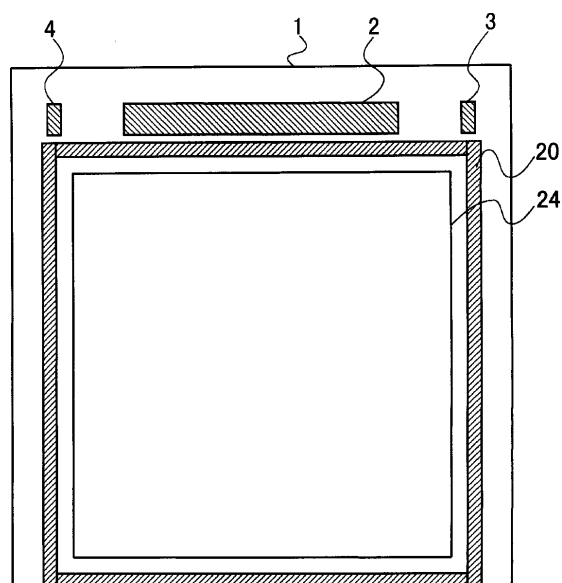
シール

接続領域

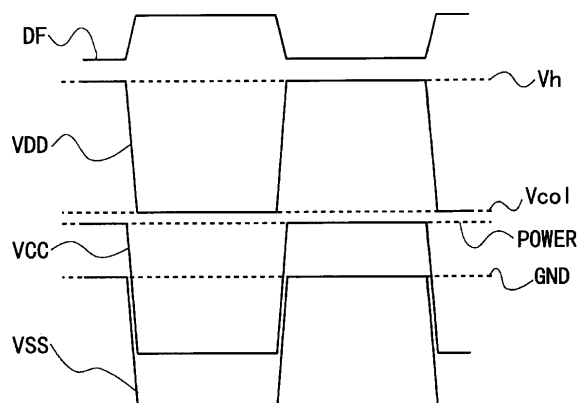
表示領域

ワンチップ型の電

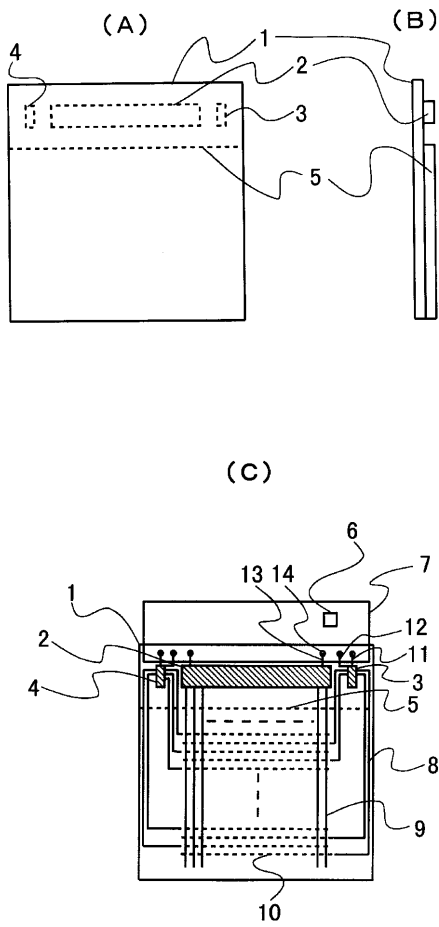
【図2】



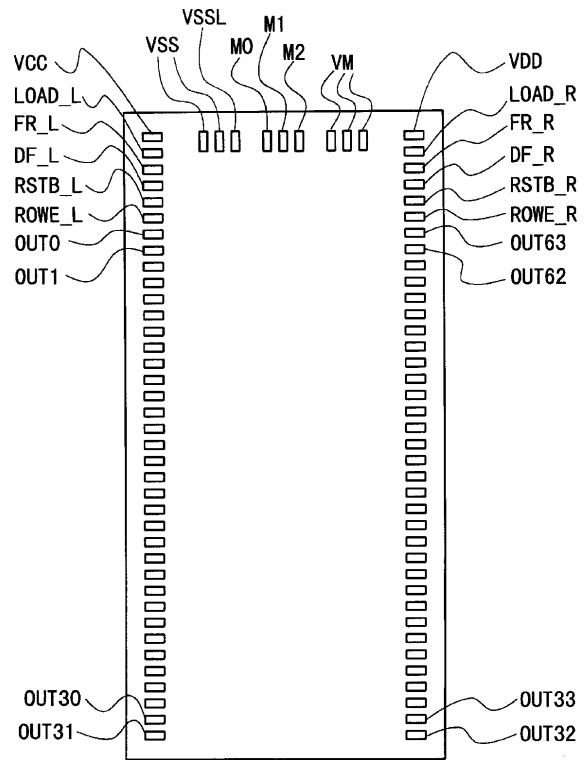
【図13】



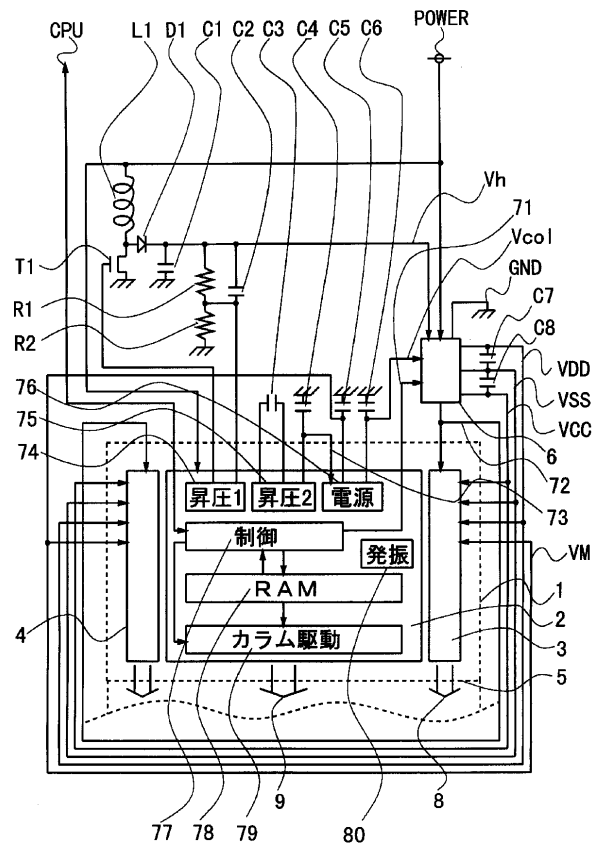
【図1】



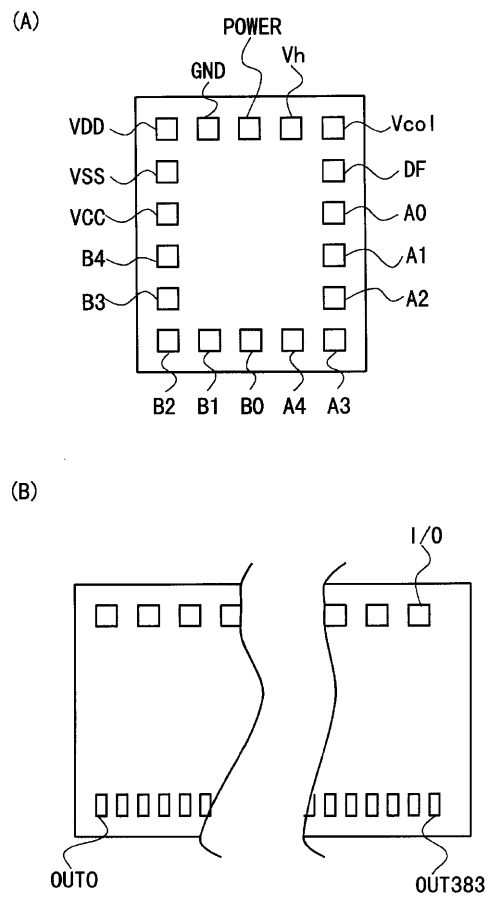
【図3】



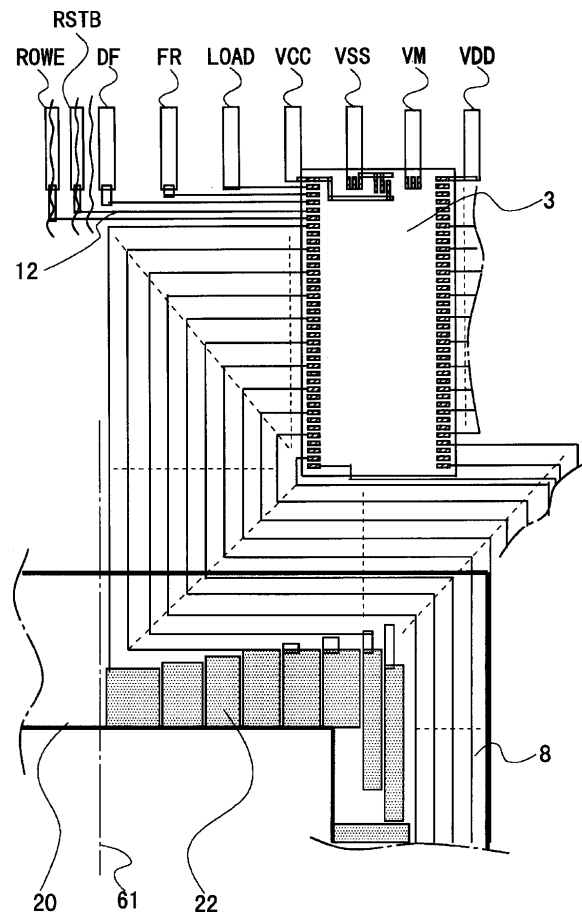
【図6】



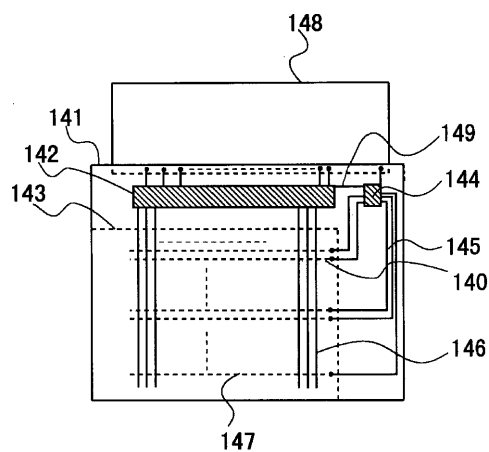
【図 4】



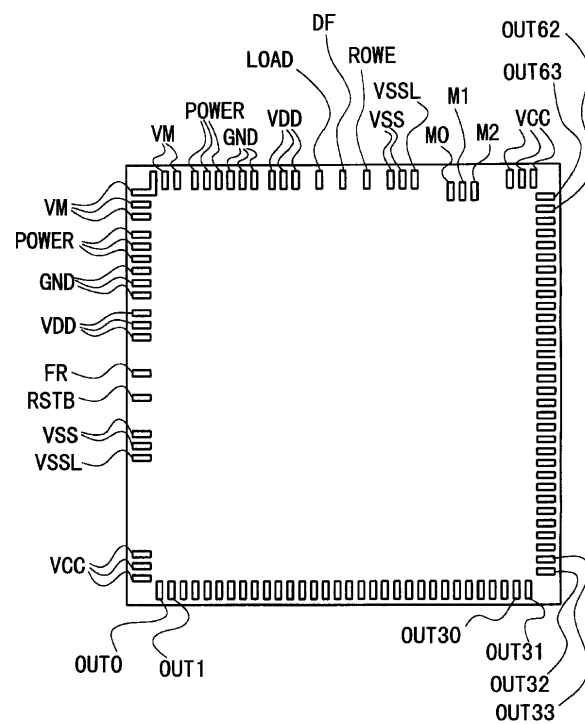
【図 5】



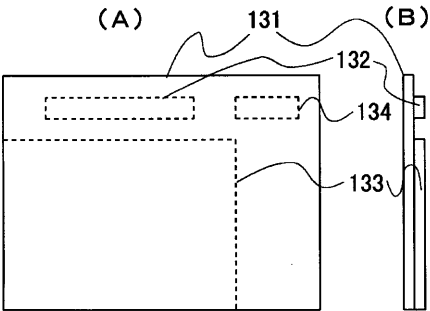
【図 14】



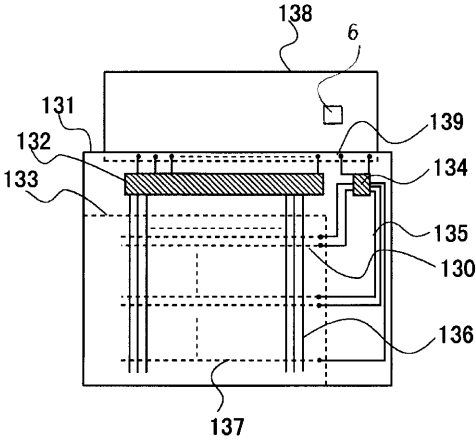
【図 16】



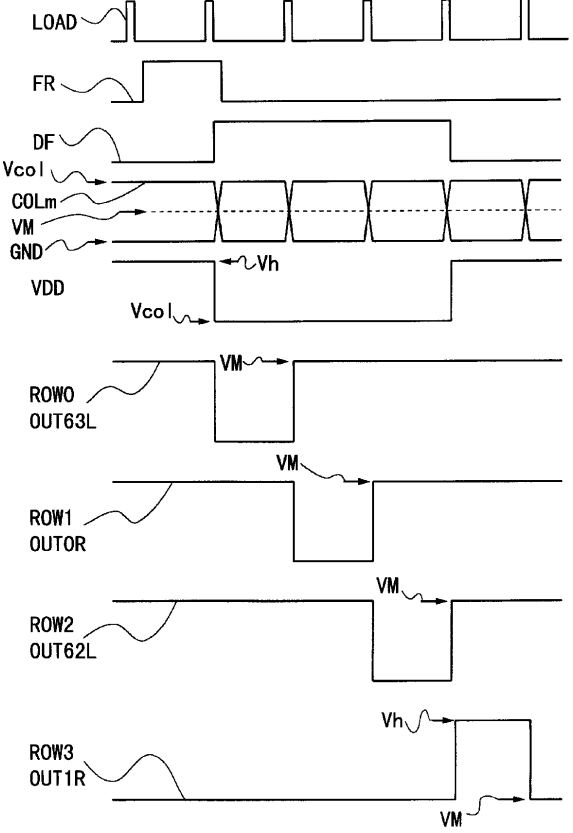
【図 7】



(C)

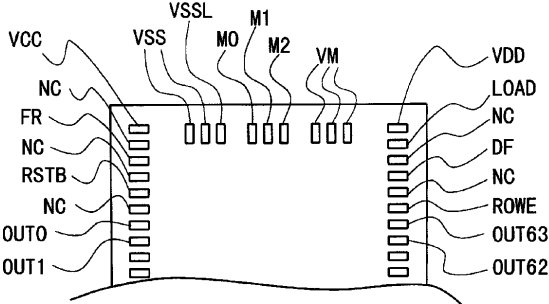


【図 8】

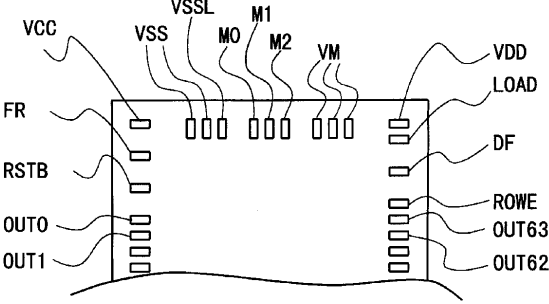


【図 9】

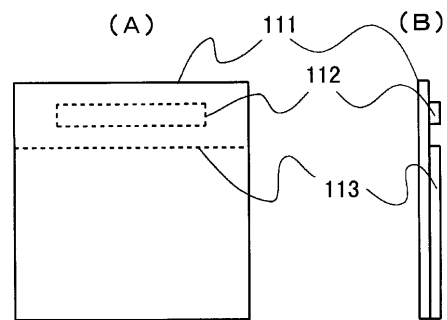
(A)



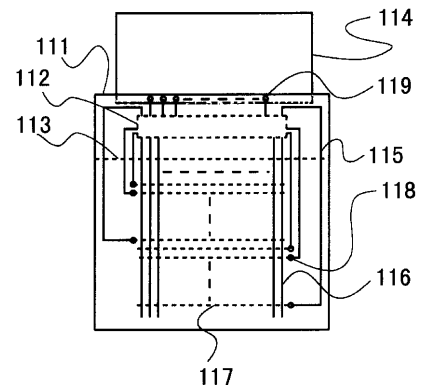
(B)



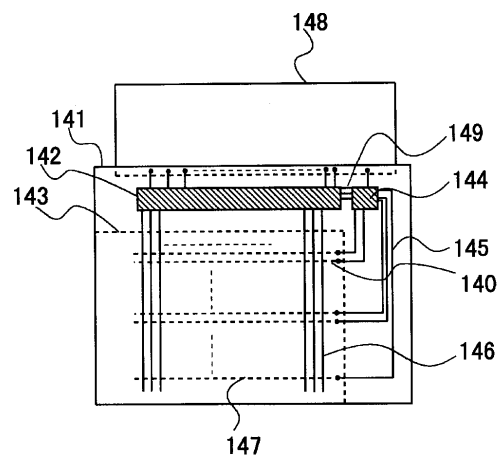
【図 1 1】



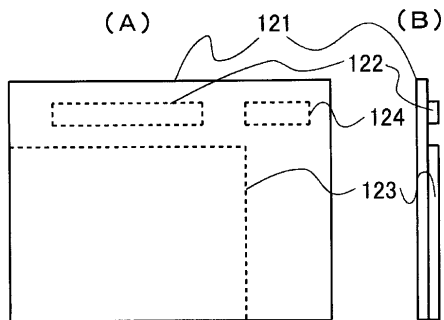
(C)



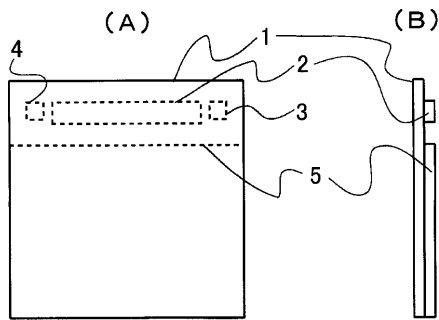
【圖 23】



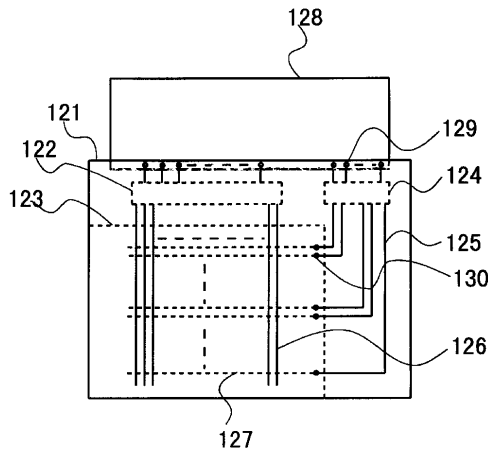
【図 12】



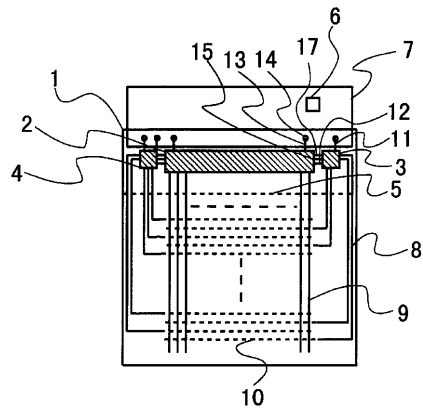
【図 15】



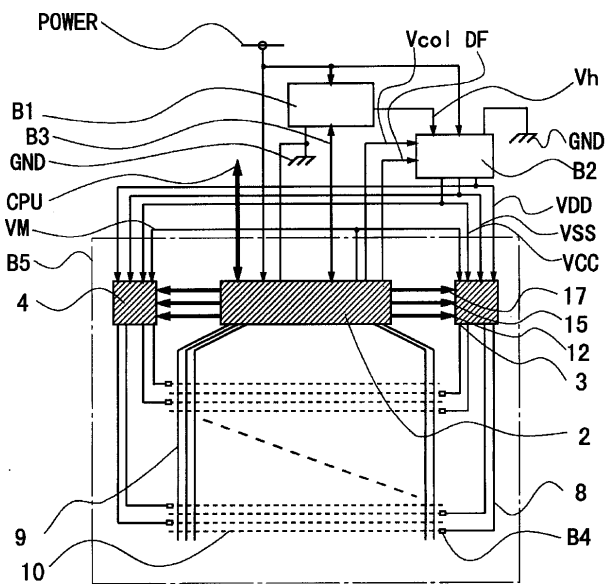
(C)



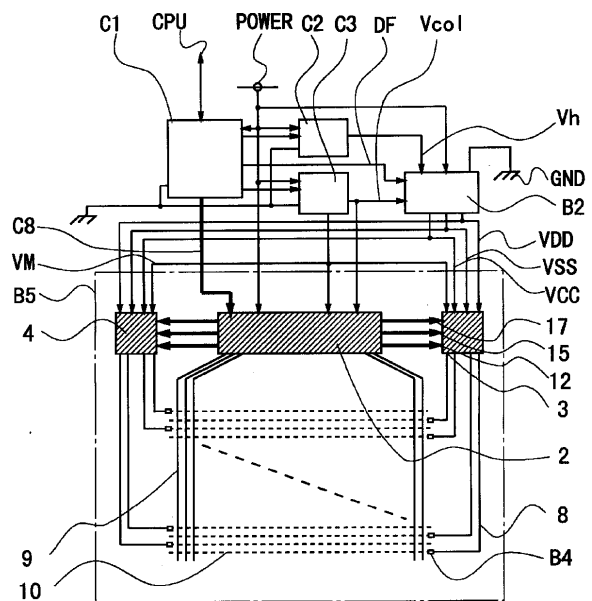
(C)



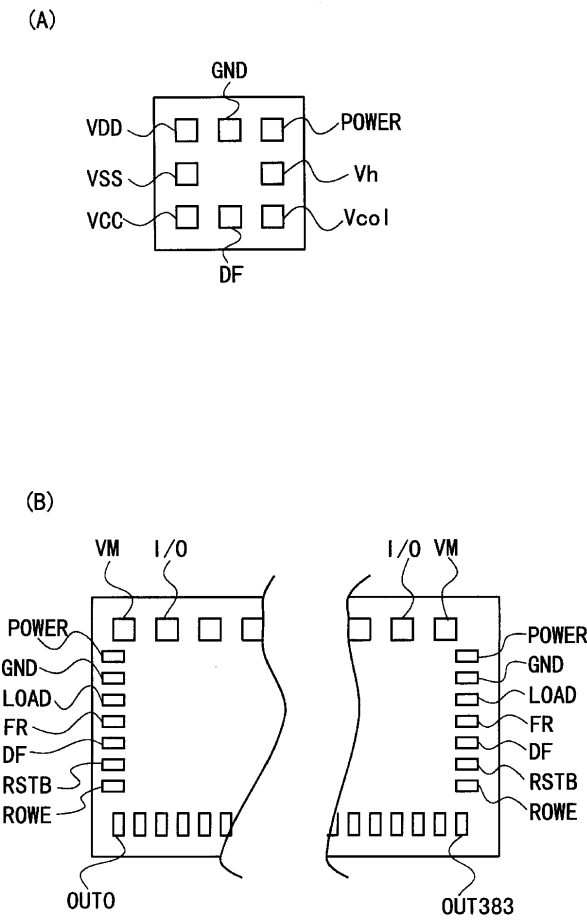
【図 24】



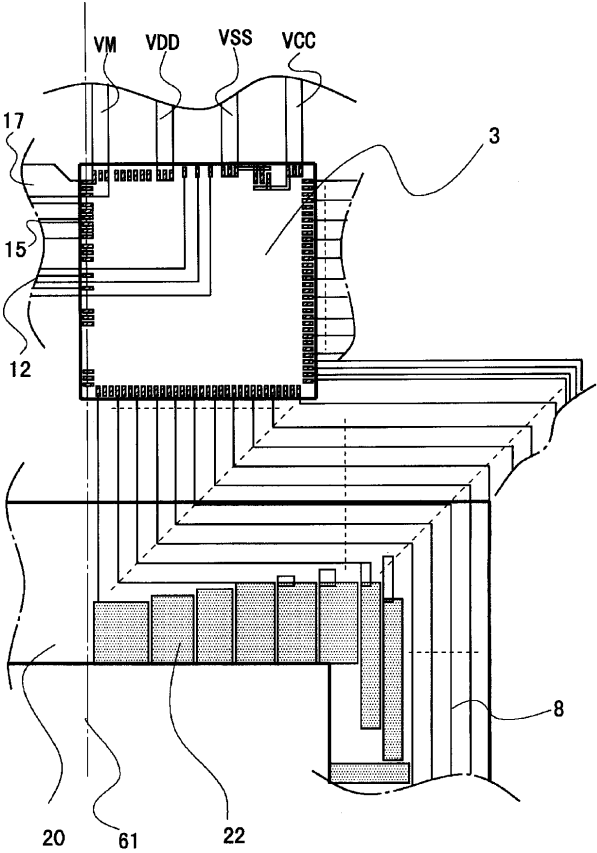
【図 27】



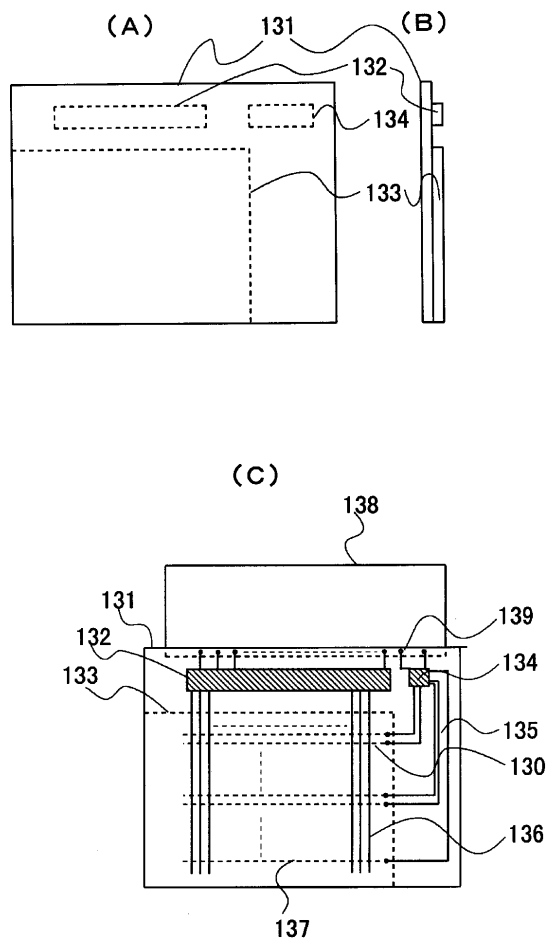
【図17】



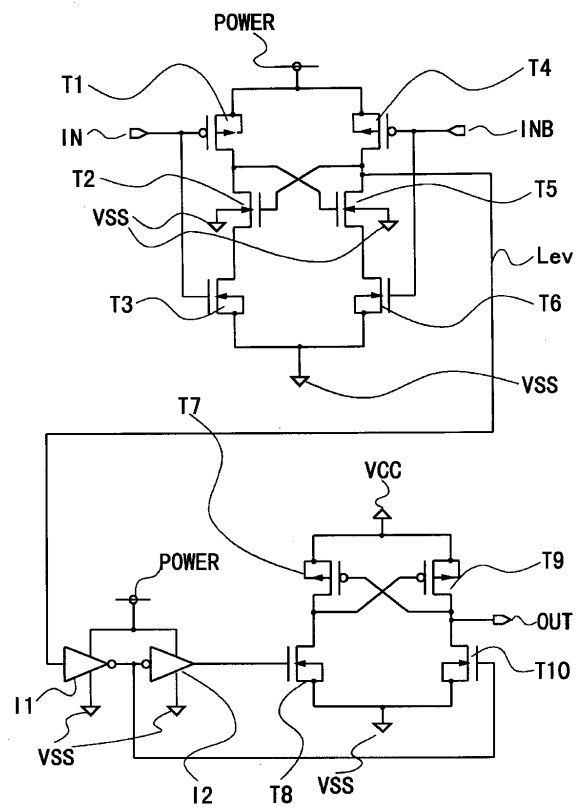
【図18】



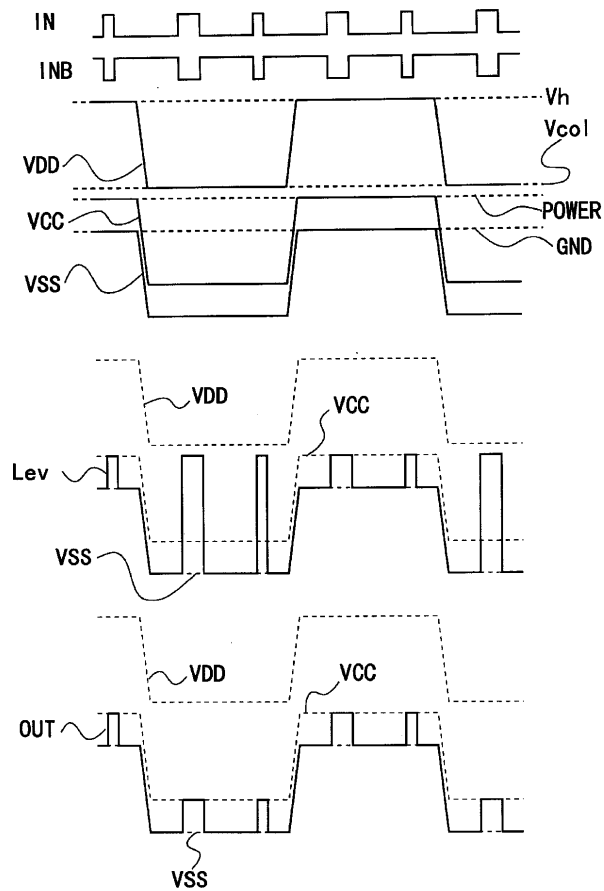
【図22】



【図25】



【図26】



フロントページの続き

(51) Int.Cl. ⁷	識別記号	F I	ターマコード [*] (参考)
G 0 9 G 3/20	6 2 2	G 0 9 G 3/20	6 2 2 G
	6 8 0		6 8 0 G
			6 8 0 S
3/36		3/36	

F ターム(参考) 2H092 GA12 GA24 GA48 GA50 GA59
 GA60 JB22 JB31
 2H093 NA33 NA34 NC01 NC03 NC11
 NC21 ND33 ND36 ND40 ND42
 ND54
 5C006 BB12 BC02 BC03 BC20 BF50
 FA41 FA47 FA51
 5C080 AA10 BB05 DD02 DD22 DD26
 EE01 EE17 JJ02 JJ04 JJ06
 KK07
 5G435 AA17 BB12 EE37 EE40 EE45

专利名称(译)	液晶显示装置和扫描电极驱动IC		
公开(公告)号	JP2002328390A	公开(公告)日	2002-11-15
申请号	JP2001089105	申请日	2001-03-27
[标]申请(专利权)人(译)	西铁城控股株式会社		
申请(专利权)人(译)	西铁城钟表有限公司		
[标]发明人	神谷 潔		
发明人	神谷 潔		
IPC分类号	G02F1/1345 G02F1/133 G09F9/00 G09G3/20 G09G3/36		
FI分类号	G02F1/1345 G02F1/133.550 G09F9/00.343.Z G09F9/00.348.C G09G3/20.621.M G09G3/20.622.G G09G3/20.680.G G09G3/20.680.S G09G3/36 G09F9/00.343 G09F9/00.348.Z		
F-TERM分类号	2H092/GA12 2H092/GA24 2H092/GA48 2H092/GA50 2H092/GA59 2H092/GA60 2H092/JB22 2H092/JB31 2H093/NA33 2H093/NA34 2H093/NC01 2H093/NC03 2H093/NC11 2H093/NC21 2H093/ND33 2H093/ND36 2H093/ND40 2H093/ND42 2H093/ND54 5C006/BB12 5C006/BC02 5C006/BC03 5C006/BC20 5C006/BF50 5C006/FA41 5C006/FA47 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD02 5C080/DD22 5C080/DD26 5C080/EE01 5C080/EE17 5C080/JJ02 5C080/JJ04 5C080/JJ06 5C080/KK07 5G435/AA17 5G435/BB12 5G435/EE37 5G435/EE40 5G435/EE45 2H193/ZC15 2H193/ZC20 2H193/ZF01 2H193/ZF03 2H193/ZF43		
优先权	2001047579 2001-02-23 JP 2001056374 2001-03-01 JP		
外部链接	Espacenet		

摘要(译)

要解决的问题：由于具有先进的功能，因此增加了用于手机的单芯片型电极驱动IC的成本。除了分割IC以降低成本之外，防止图像质量下降以及确保连接和面板布线的简便性也成为问题。解决方案：至少一个扫描电极驱动IC3和至少一个信号电极驱动IC2并排安装在液晶面板的一个基板上。扫描电极驱动IC的控制信号配线12形成在信号电极驱动IC 2侧。

