

(19)日本国特許庁（J P）

公開特許公報

(A) (11)特許出願公開番号

特開2002－268034

(P2002－268034A)

(43)公開日 平成14年9月18日(2002.9.18)

(51)Int.Cl ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 2 F 1/133	545	G 0 2 F 1/133	545 2 H 0 9 3
	520		520 5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	611 A 5 C 0 8 0
		611	E
	622	622	Q

審査請求 未請求 請求項の数 12 O L (全108数) 最終頁に続く

(21)出願番号 特願2001－68946(P2001－68946)

(22)出願日 平成13年3月12日(2001.3.12)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 高原 博司

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(72)発明者 柘植 仁志

大阪府門真市大字門真1006番地 松下電器産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 (外2名)

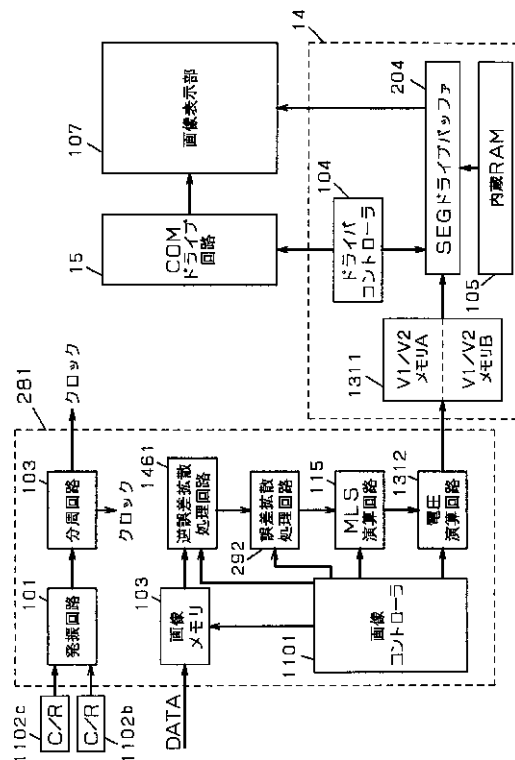
最終頁に続く

(54)【発明の名称】 液晶表示装置とその駆動方法および情報表示装置

(57)【要約】

【課題】 良好な画質の多階調表示を実現でき、かつ低消費電力の液晶表示装置を提供する。

【解決手段】 M L S演算回路115は、入力された画像データを各ビットで重み付け処理をし、印加電圧(V1、V2、VC、MV1、MV2)と印加時間を算出する。電圧演算回路1312は各ビットで算出された印加電圧と印加時間を演算し、V1(MV1)電圧とそのビット幅と符号ビットおよび1パルスのV2(MV2)電圧に変換する。変換されたデータはセグメントドライバ14のV1/V2メモリに転送する。セグメントドライバ14はV1/V2データをPMW変調してセグメント信号線に出力する。



【特許請求の範囲】

【請求項 1】 複数本の走査電極を同時選択し、かつパルス幅変調で画像を表示する液晶表示装置であって、略定倍の電圧を発生する定倍電圧発生回路と、パルス幅をカウントするカウンタ回路と、前記定倍電圧発生回路が発生する複数の電圧出力端に配置され、かつ 1 つの電圧を選択して前記液晶表示装置のセグメント信号線に印加するスイッチと、前記カウンタ回路と同期して、前記スイッチを制御するスイッチ制御回路とを具備し、前記スイッチ制御回路は、前記定倍電圧が発生する電圧のすべてが前記セグメント信号線に印加されないように制御する期間を発生させることを特徴とする液晶表示装置。

【請求項 2】 複数本の走査電極を同時に選択する液晶表示装置であって、前記入力されたデータは各ビットで重み付け処理されて 1 水平走査期間に印加される電圧実効値を算出する電圧演算回路と、前記電圧実効値を、共通電位に対して最も低い第 1 の電圧パルスの実行電圧のパルス幅と、2 番目に大きい第 2 の電圧パルスの実行電圧に変換する電圧変換回路と、前記前記第 1 の電圧パルス数と前記第 2 の電圧パルスと記憶するパルス数記憶回路とを具備することを特徴とする液晶表示装置。

【請求項 3】 請求項 1 または請求項 2 記載の液晶表示装置と、ダウンコンバータと、アップコンバータと、受話器と、フレームレートを変更する切替え回路と、スピーカとを具備することを特徴とする情報表示装置。

【請求項 4】 複数本の走査電極を同時に選択する液晶表示パネルの駆動方法であって、1 水平走査期間ごとに、セグメント信号線には信号データとダミーパルスが印加され、前記入力されたデータは各ビットで重み付け処理されて信号データの電圧値およびパルス幅に変換され、前記ダミーパルスの位置が 1 水平走査期間の範囲で移動できることを特徴とする液晶表示装置の駆動方法。

【請求項 5】 複数本の走査電極を同時に選択する液晶表示パネルの駆動方法であって、前記入力されたデータは各ビットで重み付け処理されて信号データの電圧値およびパルス幅に変換され、前記変換された信号データおよび前記ダミーパルスは、実効値電圧データに変換され、前記変換された実効値データは、加算または減算処理されて、1 水平走査期間に印加する水平走査実行電圧に変換され、前記水平走査実行電圧が、共通電位に対して最も低い第

1 の電圧パルスの実行電圧と、2 番目に大きい第 2 の電圧パルスの実行電圧に変換され、隣接した水平走査期間で前記水平走査実行電圧が連続となるように、前記第 1 の電圧パルスまたは前記第 2 の電圧パルスが選択されて、セグメント信号線に印加されることを特徴とする液晶表示装置の駆動方法。

【請求項 6】 複数本の走査電極を同時に選択する液晶表示パネルの駆動方法であって、前記入力されたデータは各ビットで重み付け処理されて信号データの電圧値およびパルス幅に変換され、前記変換された実効値データは、加算または減算処理されて、1 水平走査期間に印加する水平走査実行電圧に変換され、前記水平走査実行電圧が、共通電位に対して最も低い第 1 の電圧パルスの実行電圧のパルス幅と、1 パルス幅の 2 番目に大きい第 2 の電圧パルスの実行電圧に変換され、前記第 1 の電圧パルスまたは前記第 2 の電圧パルスがセグメント信号線に印加されることを特徴とする液晶表示装置の駆動方法。

【請求項 7】 複数本の走査電極を同時に選択する液晶表示パネルの駆動方法であって、前記入力されたデータは各ビットで重み付け処理されて信号データの電圧値およびパルス幅に変換され、前記変換された実効値データは、加算または減算処理されて、1 水平走査期間に印加する水平走査実行電圧に変換され、前記水平走査実行電圧が、共通電位に対して 1 パルス幅の最も低い第 1 の電圧パルスの実行電圧のパルス幅と、2 番目に大きい第 2 の電圧パルスの実行電圧に変換され、前記第 1 の電圧パルスおよび前記第 2 の電圧パルスがセグメント信号線に印加されることを特徴とする液晶表示装置の駆動方法。

【請求項 8】 複数本の走査電極を同時に選択する液晶表示パネルの駆動方法であって、前記入力されたデータは各ビットで重み付け処理されて信号データの電圧値およびパルス幅に変換され、前記変換された実効値データは、加算または減算処理されて、1 水平走査期間に印加する水平走査実行電圧に変換され、赤色の水平走査実効電圧と、緑色の水平走査実効電圧と、青色の水平走査実効電圧とのうち少なくとも 1 つの実効電圧にガンマ特性を補正する補正パルスが加算または減算されることを特徴とする液晶表示装置の駆動方法。

【請求項 9】 複数本の走査電極を同時に選択する液晶表示パネルの駆動方法であって、前記入力されたデータは各ビットで重み付け処理されて信号データの電圧値およびパルス幅に変換され、

前記変換された実効値データは、加算または減算処理されて、1 水平走査期間に印加する水平走査実行電圧に変換され、

前記水平走査実効電圧は、前記水平走査実行電圧が、共通電位に対して最も低い第 1 の電圧パルスの実行電圧のパルス幅とその極性の符号ビット、2 番目に大きい第 2 の電圧パルスの実行電圧のパルス幅とその極性の符号ビットに変換され、

前記第 1 の電圧パルスまたは前記第 2 の電圧パルスがセグメント信号線に印加されることを特徴とする液晶表示装置の駆動方法。

【請求項 10】 動画表示時と、静止画表示時とではフレームレートを変化させることを特徴とする請求項 1 または請求項 2 記載の液晶表示装置。

【請求項 11】 液晶表示装置の温度により、フレームレートを変化させることを特徴とする請求項 1 または請求項 2 記載の液晶表示装置の駆動方法。

【請求項 12】 ダミーパルスのパルス幅は、1 水平走査期間を 1.0 として、0.22 以下であり、液晶表示装置のオンオフ比が、1.0465 以上であることを特徴とする請求項 5 記載の液晶表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明の透過モードでも反射モードでも高画質を実現できる液晶表示装置を駆動方法および携帯電話などの情報装置などに関するものである。

【0002】

【従来の技術】液晶表示パネルは、薄型で低消費電力という利点から、携帯用機器等に多く採用されているため、ワードプロセッサやパーソナルコンピュータ、テレビ (TV) などの機器や、ビデオカメラのビューファインダ、モニターなどにも用いられている。近年ではバックライトを用いず、外光を光源として用いる反射型液晶表示パネルも採用されつつある。

【0003】現在、液晶表示パネルは、ノートパソコン、携帯情報ツールを中心にアミューズメント機器、高品位 AV 機器、ナビゲーションシステム、テレビなど幅広く利用されており、用途は今後も増大し続けると予測される。LCD 市場が成長すれば、基幹材料である液晶偏光板の需要がますます拡大されます。

【0004】

【発明が解決しようとする課題】しかし、外光を利用する反射型液晶表示パネルでは、外光が暗い場合には、極端に表示画像が暗くなるという欠点がある。一方、透過型液晶表示パネルの場合は、外光が明るい则表示画像が全く見えないという欠点があった。また、STN 液晶表示パネルなどは階調表示特性が悪いという欠点があった。また、携帯電話などの超低消費電力を要望される場合は、要望される電力に対して消費電力が大きいという

問題点があった。本発明はこれらの欠点などを解決するものである。

【0005】

【課題を解決するための手段】本発明の液晶表示パネルは、主として単純マトリックス型液晶表示パネルなどのマトリックス型表示装置に関するものであり、Y 方向に形成された第 1 の信号線と、X 方向に形成された第 2 の信号線と、前記第 1 の信号線と前記第 2 の信号線間に挟持された液晶層とを具備する。

【0006】また、主として多階調の表示はフレームレートコントロール (FRC) 技術によって実現するものである。その実現回路は、主として階調レジスタを 1 フィールドもしくは 1 フレーム信号、1 水平走査信号でシフト処理を行うものである。また、その出力は各セグメント信号線に形成された階調処理回路で処理される。これらの各セグメント信号線に供給される階調レジスタの出力は最上位ビットでおりかえし処理をされ、約半分の本数となっている。したがって、ドライバ IC のチップサイズの小型化を実現している。

【0007】なお、本発明は、主として単純マトリックス液晶表示装置において、複数のコモン信号線を同時に選択する駆動方式 (MLS: マルチラインセレクションもしくは MLA: マルチラインアドレッシング) 等について説明するが、これに限定するものではなく、APT や IAPT 駆動方式や、電圧揺動法についても適用できる。しかし、フレームコントロール (FRC) に限定するものではなく、パルス幅変調 (PWM) 方式や PHM (パルス高さ変調方式) にも適用できる。

【0008】その他、アクティブマトリックス型液晶表示パネルあるいは装置もしくは EL 表示装置あるいはパネルにも適用できる。たとえば、アクティブマトリックス液晶表示パネルにおいて、FRC (フレームレートコントロール) とアナログ階調表示方式により多階調を表示する場合などが例示される。当然のことながら、PLZT などの光変調層が固形の表示装置にも適用できる。なお、アクティブマトリックスとは、スイッチング素子として薄膜トランジスタ (TFT) の他、ダイオード方式 (TFD) でもよいことは言うまでもない。

【0009】

【発明の実施の形態】本明細書において各図面は理解を容易にまたは／および作図を容易にするため、省略または／および拡大縮小した箇所がある。たとえば、図 1 の液晶表示パネルでは基板 11、12 など十分厚く図示している。また、図 21 等では周辺回路などは省略している。また、本発明の表示装置などでは、位相補償のためなどの位相フィルムなどを省略しているが、適時付加することが望ましい。以上のことは以下の図面に対しても同様である。また、同一番号または、記号等を付した箇所は同一もしくは類似の形態もしくは材料あるいは機能もしくは動作を有する。

【0010】なお、各図面等で説明した内容は特に断りがなくとも、他の実施例等と組み合わせることができる。たとえば、図1の液晶表示パネルにバックライトなどの照明部を付加することができる。また、反射ミラーなどを付加し、反射に構成することもできる。その他、プリズム板などを付加する事もできる。図1などの液晶表示パネルあるいは表示装置を用いてビューファインダーを構成することもできる。また、液晶テレビに採用することもできる。本発明書の表示パネル等について各図面および明細書で説明した事項は、個別に説明することなく相互に組み合わせた実施形態の表示装置等を構成できる。

【0011】このように特に明細書中に例示されていなくとも、明細書、図面中で記載あるいは説明した事項、内容、仕様は、互いに組み合わせて請求項に記載することができる。すべての組み合わせについて明細書などで記述することは不可能であるからである。

【0012】以下、図1を参照しながら、本発明の液晶表示パネルについて説明をする。ガラスあるいは有機材料からなる基板11には、ストライプ状電極（図示せず）が形成されている。ガラス基板としては、サファイアガラス、ソーダガラス、石英ガラスが例示される。有機材料からなる基板としては板状あるいは適当な曲面を有するもの、フィルム状のいずれでもよく、エポキシ樹脂、ポリイミド樹脂、アクリル樹脂、ポリカーボネート樹脂から構成されたものが例示される。これらは加圧による一体成形で形成される。板厚としては0.2mm以上0.8mm以下で構成することが好ましい。

【0013】なお、基板11は少なくとも一方が光透過性を有すればよく、一方の基板がシリコンあるいはアルミニウム、銅、ステンレスなどの金属基板で構成されていても、着色されたプラスチック基板で構成されていてもよい。また、金属基板に樹脂フィルムがはり合わせた複合構成の基板でもよい。また、複数の樹脂フィルムあるいはガラスなどが多層にはり合わせた構成であってもよい。また、基板12に拡散材（剤）が添加（塗布、形成）すること、あるいは適正な微細な凹凸を形成することにより視角を狭くあるいは広くなるように改善したものでよい。また、画素に入射した光を反射する反射膜が、基板に直接形成されていてもよい。

【0014】反射膜を画素電極とすることに表示パネルは反射型となる。また、透過型の場合でも画素となるITOに微小な凹凸を形成することにより、液晶の配向特性などが部分ごとに変化し視野角などが改善されるという効果が発揮される。また、画素となるITOに金属膜などで微小な反射部あるいは凹凸部を形成することにより、反射方式でも画像を認識できるようになる。

【0015】透過光を反射する反射型画素は、画素電極561を、アルミニウム、クロム、銀などで構成して得られる。前記光シャッター手段の前記透過光を散乱する

散乱手段は、画素電極561（あるいはストライプ状電極）の表面に、凸部（もしくは凹凸部）562を設けることで得られる。凸部562により前記透過光は散乱される。

【0016】カラーフィルタは、染色フィルタとして顔料分散タイプの樹脂で設けられるのが一般的である。顔料が特定の波長帯域の光を吸収して、吸収されなかった波長帯域の光を透過する。

【0017】そして基板上の画素電極（ストライプ状電極も含む）561が形成される部分の凸部562の単位面積密度は、相対したカラーフィルタの特性に応じて調整されているので、画素電極の光の散乱性は、カラーフィルタの特性に応じて調整されることになる。

【0018】基板上に画素電極561を設ける工程では、まず、基板12上に感光性有機絶縁膜をスピナー塗布し突起物を作り、その突起物上にアルミニウムをスパッタリング法で成膜をし、また、さらに銀などを蒸着し、フォトリソグラフィ法によって画素電極（ストライプ状電極も含む）561を形成する。

【0019】また、画素電極561上に配向膜を設けている。このようにして得られた画素電極561の液晶層側の表面状態には凸部562ができる。そして、基板12上の画素電極561が形成される部分の凸部562の単位面積密度を、相対したカラーフィルタの特性に応じて調整して設ける。

【0020】透光性基板11、12など上に透光性の画素電極を設ける工程では、まず透光性基板11など上に顔料分散タイプの樹脂を用いて、フォトリソグラフィ法によってカラーフィルタを形成する。カラーフィルタは、帯状に配列する。次にカラーフィルタ上に透明平坦層（図示せず）を設けて、さらに透明平坦層上にインジウム・錫・オキシド（ITO）で透光性電極を設け、そしてさらに透光性画素電極561上に配向膜（図示せず）を設ける。

【0021】配向膜は、ポリイミド樹脂のN-メチルー2-ピロリジノンの5wt%溶液を印刷し、220℃で硬化した後、ラビングが互いに反平行になるように、レーヨン布を用いたラビング法による配向処理を行うことにより形成することが好ましい。

【0022】画素が反射型の場合は、スパッタリング法で約200nmのアルミニウムの金属薄膜を形成して画素電極62を形成する。画素電極561の液晶層側表面には凸部562が設けられることになる。なお、単純マトリックス型液晶表示パネルの場合は、画像電極561はストライプ状電極状とする。また、凸部61は凸状だけに限定するものではなく、凹状でもよい。また、凹と凸とを同時に形成してもよい。

【0023】凸部562の単位面積密度と散乱性の関係について説明する。レイリー散乱のため、同じ大きさの凸部562に対して光の波長が短いほど強く散乱され

る。従って、画素電極62上に突起を有する反射型液晶表示素子がある方向から観察する場合、光の波長が短いほど光強度が小さくなる。また光の散乱は、突起の数でも変化する。

【0024】反射率測定には分光測色計（ミノルタ社、CM508）を用いた。測定方法は、測定物に対して半球面状のあらゆる方向からの拡散光が照射され、一定方向（測定物表面に垂直な方向から8°傾いた方向）に反射された光を受光する方法である。正反射を含む場合（SCI）と正反射を含まない場合（SCE）の二つの測定モードで反射率Rを測定する。ここで、反射率Rは標準白色板に対する値である。反射特性の散乱性は次式で定義される反射率の比rとして評価した。

【0025】 $r = \text{反射率 (SCE)} / \text{反射率 (SCI)}$
比rが大きいほど散乱性が強いと評価できる。

【0026】突起の大きさは直径4μm程度にして隣接間距離の平均値を10μm、20μm、40μmにして、それぞれ突起の単位面積密度を10000から12000個/mm²、2800から3200個/mm²、600から800個/mm²として反射率測定を行った。すると、突起の単位面積密度が大きくなるほど散乱性が強くなることがわかった。従って、画素電極561上の突起の単位面積密度を変えることで、画素電極の液晶層側の表面状態を変えて散乱性を調整できることがわかる。

【0027】図56において、画素電極561各々の液晶層側の表面状態は、三種類に分けられる。つまり、赤のカラーフィルタに相対する画素電極の突起の単位面積密度を最も密にして、青のカラーフィルタに相対する画素電極の突起の単位面積密度を最も疎にする。緑のカラーフィルタに相対する画素電極の突起の単位面積密度を赤のカラーフィルタに相対する画素電極の突起の単位面積密度と青のカラーフィルタに相対する画素電極の突起を単位面積密度の間とした。

【0028】この結果、赤、緑、青である各三原色の光の散乱特性を同程度とすることができ、色再現性の良好なカラー表示を実現できた。また、反射率は15%、コントラストは10：1であった。

【0029】ストライプ状電極などの画素電極は、アルミニウム（Al）などの金属材料から構成される。また、ITOなどの透明性導電材料から構成される。もしくは、これらの透明性材料上に絶縁膜（図示せず）が形成され、この絶縁膜上に電極が形成される。このように構成することにより、Al膜の積層膜厚を制御することにより容易に任意の透過率あるいは反射率を有する半透過膜を得ることができる。通常、半透過膜の透過率は10%以上30%以下とすることが好ましい。また、反射膜に1つあるいは多数の穴を形成することにより全体として半透過膜を形成してもよい。なお、ITO上に形成する絶縁膜にピンホールの発生を防止するための2回以上

にわけてスパッタリングすることにより構成する。なお、反射膜あるいは半透過膜は誘電体膜を多層に積層して形成した干渉膜からなるものでもよい。

【0030】電極（ストライプ状電極、画素電極）を反射膜とする場合は、その表面には微細な凸部（図示せず）を形成することが好ましい。凸部の高さは0.5μm以上1.5μm以下である。凸部は絶縁膜を凹凸にすること、カラーフィルタにビーズ等の凸部形成材をまぜておいたものを使用すること、反射膜上へ直接に凸部を形成することなどにより作製することができる。

【0031】図57は画素電極561（ストライプ状電極を含む）に光透過窓をあけて、半透過仕様としたものである。各図面の斜線部が透過部571である。透過部571は実際に反射部（反射電極）572に穴をあけたものでもよいし、ITOなどの透明電極上に反射電極（反射膜）が形成されたものでもよい。

【0032】図57（a）は反射電極上に複数の短形の透過部571を形成した構成した例であり、図47

（b）は1つの透過部571を構成した例である。また、図57（c）は輪状に透過部571を構成した例であり、図57（d）は複数の短形状に透過部571を構成した例である。

【0033】基板11、12の放熱性を良くするため、基板11をサファイアガラスで形成してもよい。また、熱伝導性のよい薄膜あるいは厚膜を形成したりしてもよい。たとえば、ダイヤモンド薄膜を形成した基板を使用することが例示される。その他、アルミナなどのセラミック基板を使用したり、銅などからなる金属板を使用したり、絶縁膜に金属膜を蒸着あるいは塗布などのコーティングしたりしたものを用いてもよい。

【0034】基板はプラスチック基板を用いてもよいことは言うまでもない。プラスチック基板はわれにくく、また、軽量のため携帯電話の表示パネル用基板として最適である。このプラスチック基板について図32、図33を用いて説明をする。

【0035】本発明の液晶表示パネル用プラスチック基板は、図32に示すように、芯材となるベース基板321の一方の面に補助の基板322を、ベースの基板321の他方の面に補助の基板323を、接着剤を介して貼り合わせて積層基板としている。もちろん、これらの基板321等は板に限定するものではなく、厚さ0.3mm以下0.05mm以上のフィルムでもよい。

【0036】図33（a）に示すようにベース基板の基板321として、脂環式ポリオレフィン樹脂を用いることが好ましい。このような脂環式ポリオレフィン樹脂として日本合成ゴム社製ARTONの厚さ200μmの1枚板が例示される。また、図33（b）に示すように、ベース基板321の一方の面に、耐熱性、耐溶剤性または耐湿性機能を持つハードコート層、および耐湿性機能を持つガスバリア層が形成されたポリエステル樹

脂、ポリエチレン樹脂あるいはポリエーテルスルホン樹脂などからなる補助の基板（あるいはフィルムもしくは膜）322を配置する。

【0037】また、ベース基板321の他方の面に、前述と同様にハードコート層およびガスバリア層が形成されたポリエーテルスルホン樹脂などからなる補助基板（あるいはフィルムもしくは膜）323を配置する。補助基板322の光学的遅相軸と補助基板323の光学的遅相軸とのなす角度が90度となるように、接着剤もしくは粘着剤を介して貼り合わせて積層基板とする。

【0038】接着剤としてはUV（紫外線）硬化型でアクリル系の樹脂からなるものを用いることが好ましい。また、アクリル樹脂はフッ素基を有するものを用いることが好ましい。その他、エポキシ系の接着剤あるいは粘着剤を用いてもよい。接着剤あるいは粘着剤の屈折率は1.47以上1.54以下のものを用いることが好ましい。また、基板31の屈折率との屈折率差が0.03以下となるようにすることが好ましい。特に接着剤は拡散剤を添加し、光散乱層として機能させることが好ましい。

【0039】補助基板322および補助基板323をベース基板321に貼り合わせる際には、補助基板322の光学的遅相軸と補助基板323の光学的遅相軸とがなす角度を45度以上120度以下にすることが好ましい。さらに好ましくは80度以上100度以下することがよい。この範囲にすることにより、補助基板322および補助基板323であるポリエーテルスルホン樹脂などの位相差を積層基板内で完全に打ち消すことができる。したがって、液晶表示パネル用プラスチック基板は位相差の無い等方性基板として扱うことができるようになる。

【0040】この構成により、位相差を持ったフィルム基板またはフィルム積層基板に比べて、著しく汎用性が広がる。つまり、位相差フィルムとを組み合わせることにより直線偏光を楕円偏光に設計どおりに変換できるようになるからである。基板11などに位相差があるこの位相差により設計値との誤差が発生する。

【0041】ここで、ハードコート層としては、エポキシ系樹脂、ウレタン系樹脂またはアクリル系樹脂等を用いることができ、ストライプ状電極あるいは画素電極を透明導電膜の第1のアンダーコート層とを兼ねる。

【0042】また、ガスバリア層としては、SiO₂、SiOXなどの無機材料またはポリビニールアルコール、ポリイミドなどの有機材料等を用いることができる。粘着剤、接着剤などとしては、先に記述したアクリル系の他にエポキシ系接着剤、またはポリエステル系接着剤等を用いることができる。なお、接着層の厚みは100μm以下とする。ただし、基板など表面の凹凸を平滑化するために10μm以上とすることが好ましい。

【0043】また、補助基板322および補助基板32

3として、厚さ40μm以上のものを用いることが好ましい。また、補助基板322および補助基板323の厚さを120μm以下にすることにより、ポリエーテルスルホン樹脂のダイラインと呼ばれる溶融押し出し成形時のむらまたは位相差を低く抑えることができる。好ましくは、補助基板322の厚みを50μm以上80μm以下とする。

【0044】次に、この積層基板に、透明導電膜の補助アンダーコート層としてSiOXを形成し、図33

(c)に示すように、ITOからなる透明導電膜335をスパッタにて形成する。このようにして製造した液晶表示パネル用プラスチック基板の透明導電膜335は、その膜特性として、シート抵抗値25Ω/□、透過率80%を実現することができる。

【0045】この液晶表示パネル用プラスチック基板を用いれば、デューティ駆動としては1/200デューティ、液晶表示素子の画面サイズとしては6型程度までの液晶表示素子を作製することができるので、この液晶表示パネルは、携帯電話、ページャ、電子手帳またはノートパソコン等の商品に搭載することができる。もちろん、この基板にTFTなどのスイッチング素子、マトリックス状に配置された画素電極を形成すればアクティブマトリックスパネルを構成することができる。

【0046】ベース基板321の厚さが50μmから100μmの薄い場合には、液晶表示パネルの製造工程において、液晶表示パネル用プラスチック基板が熱処理によってカールしてしまう。また、ストライプ状電極などを構成するITOにクラックが発生し、それ以降の搬送が不可能となり、回路部品の接続においても良好な結果は得られない。ベース基板を1枚板で厚さ200μm以上500μm以下とした場合は、基板の変形がなく平滑性に優れ、搬送性が良好で、透明導電膜特性も安定しており、回路部品の接続も問題なく実施することができる。さらに、特に厚さは250μm以上450μm以下がよい。適度な柔軟性と平面性をもっているためと考えられる。

【0047】なお、基板11として前述のプラスチック基板などの有機材料を使用する場合は、液晶層に接する面にもバリア層として無機材料からなる薄膜を形成することが好ましい。この無機材料からなるバリア層は、AIRコートと同一材料で形成することが好ましい。

【0048】また、バリア膜をストライプ状電極上に形成する場合は、液晶層に印加される電圧のロスを極力低減させるために低誘電率材料を使用することが好ましい。たとえば、フッ素添加アモルファスカーボン膜（比誘電率2.0～2.5）が例示される。その他、JSR社が製造販売しているLKDシリーズ（LKD-T200シリーズ（比誘電率2.5～2.7）、LKD-T400シリーズ（比誘電率2.0～2.2））が例示される。LKDシリーズはMSQ（methy-silse

squioxane) をベースにしたスピン塗布形であり、比誘電率も2.0~2.7と低く好ましい。その他、ポリイミド、ウレタン、アクリル等の有機材料や、SiNx、SiO₂などの無機材料でもよい。これらのバリア膜材料は補助基板32、33に用いてもよいことは言うまでもない。

【0049】図32、図33で説明した基板を図1の基板11、12に用いることにより、割れない、軽量化できるという利点の他に、プレス加工できるという利点もでる。つまり、プレス加工あるいは切削加工により任意の形状の基板を作製できるのである。また、融解あるいは化学薬品処理により任意の形状、厚みに加工することができる。たとえば、円形に形成したり、球形(曲面など)にしたり、円錐状に加工したりすることが例示される。また、プレス加工により、基板の製造と同時に、一方の基板面に凹凸を形成し散乱面を同時に形成することができる。また、基板の一方あるいは両面に化学処理などを施すことにより散乱面を形成することが容易である。

【0050】その他、従来はガラス基板の周辺に封止樹脂を形成していたが、この封止樹脂の凸部を基板11、12の形成と同時に作製することもできる。凸部は液晶層膜厚と略同一にする。このように封止樹脂部を基板と同時に形成することにより製造時間を短縮できるので低コスト化が可能である。また、表示領域部にドット状に基板の製造と同時に凸部を形成する。この凸部は隣接画素間に形成するとよい。

【0051】従来は、液晶層を所定の膜厚に規定するため、樹脂あるいはガラスのビーズを表示領域に散布していた。このビーズの代わりに基板11、12に凸部を形成することは効果がある。つまり、基板11、12を樹脂で形成し、樹脂をプレス加工などして凸部を形成する。この凸部で液晶層の膜厚が規定されるからビーズの散布が不必要となる。なお、以上の実施例では、封止樹脂、ビーズとして機能する凸部を形成するとしたが、これに限定することはない。

【0052】例えば、従来の封止樹脂などの凸部を形成した箇所はそのままにして、液晶部(画素部)をプレス加工などにより掘り下げる(凹部)としてもよい。なお、凹凸を形成のは基板と同時に形成する他、平面な基板を最初に形成し、その後、再加熱によりプレスして凹凸を形成する方式も含まれる。

【0053】また、基板を直接着色することにより、モザイク状のカラーフィルタを形成してもよい。基板にインクジェット印刷などの技術を用いて染料、色素などを塗布し、浸透させる。浸透後、高温で乾燥させ、また、表面をUV樹脂などの樹脂、酸化シリコンあるいは酸化窒素などの無機材料で被覆すればよい。また、グラビア印刷技術、オフセット印刷技術、スピンナーで膜を塗布し、現像する半導体パターン形成技術などでカラーフィ

ルタを形成する。同様に技術を用いてカラーフィルタの他、黒色もしくは暗色あるいは変調する光の補色の関係にあるの着色によりブラックマトリックス(BM)を直接形成してもよい。また、基板面に画素に対応するように凹部を形成し、この凹部にカラーフィルタ、BMあるいはTFTを埋め込むように構成してもよい。特に表面をアクリル樹脂で被膜することが好ましい。この構成では画素電極面などが平坦化され、液晶分子の配向処理が良好になるという利点もある。

【0054】また、導電性ポリマーなどにより基板表面の樹脂を導電化し、画素電極あるいは対向電極を直接に構成してもよい。さらに大きくは基板に穴を開け、この穴にコンデンサなどの電子部品を挿入する構成も例示される。基板が薄く構成できる利点が発揮される。

【0055】また、基板の表面を切削することにより、自由に模様を形成したりしてもよい。また、液晶の封止口を基板11、12の樹脂を溶かすことにより封止してもよい。また、封止樹脂の代わりに基板の周辺部を溶かすことにより封止樹脂の代わりにしても、封止樹脂の補強として用いてもよい。つまり、封止樹脂を形成し、さらに外部からの水分の進入を阻止するため、基板の周辺部を溶かして封止する。

【0056】また、基板は樹脂であるから、穴あけ加工が容易である。したがって、穴をあけ、この穴に導電樹脂などを充填し、基板の表と裏とを導通させたりすることは有効である。基板が多層回路基板あるいは両面基板として利用できるからである。また、導電樹脂のかわりに導電ピンなどを挿入してもよい。極端には、コンデンサなどの電子部品の端子を差し込めるように構成してもよい。また、基板内に薄膜による回路配線、コンデンサ、コイルあるいは抵抗を形成してもよい。つまり、基板11、12自身を多層の配線基板としてもよい。多層化は薄い基板をはりあわせることのより構成する。はり合わせる基板(フィルム)の1枚以上を着色してもよい。

【0057】また、基板材料に染料、色素を加えて基板自身に着色を行ったり、フィルタを形成したりすることができる。また、製造番号を基板作製と同時に形成することもできる。また、表示領域以外の部分だけを着色したりすることにより、積載したICチップに光が照射されることのより誤動作することを防止できる。また、基板の表示領域の半分を異なる色に着色することもできる。これは、樹脂板加工技術(インジェクション加工、コンプレクション加工など)を応用すればよい。また、同様の加工技術を用いることのより表示領域の半分を異なる液晶層膜厚にすることもできる。また、表示部と回路部とを同時に形成することもできる。また、表示領域とドライバ積載領域との基板厚みを変化させることも容易である。

【0058】さらに、微細には、1画素の中央部と周辺

部との液晶の膜厚を変化することもできる。また、基板に直接に画素に対応するように、あるいは表示領域に対応するようにマイクロレンズを形成したり、回折格子を形成してもよい。また、画素サイズよりも十分微細は凹凸を形成し、視覚範囲を改善したり良好にしたりすることができる。任意形状の加工、微細加工技術などはオムロン（株）が開発したマイクロレンズ形成するスタンプ技術で実現できる。

【0059】基板11、12には、ストライプ状電極（図示せず）が形成されている。基板が空気と接する面には、反射防止膜（AIRコート）が形成される。基板11、12に偏光板などが張り付けられていない場合は基板11、12に直接に反射防止膜（AIRコート）が形成される。偏光板（偏光フィルム）など他の構成材料が張り付けられている場合は、その構成材料の表面などに反射防止膜（AIRコート）が形成される。また、偏光板の表面へのごみの付着を防止あるいは抑制するため、フッ素樹脂のコーティングを施したり、静電防止のために親水基を有する膜、導電性ポリマー膜、金属膜などの導電体膜を塗布あるいは蒸着してもよい。

【0060】なお、偏光板は直線偏光にするものに限定するものではなく、楕円偏光となるものであってもよい。また、複数の偏光板をはり合わせたり、偏光板と位相差板とを組み合わせたもの、もしくははり合わせたものを用いてもよい。

【0061】偏光フィルムを構成する主たる材料としてはTACフィルム（トリアセチルセルロースフィルム）が最適である。TACフィルムは、優れた光学特性、表面平滑性および加工適性を有するからである。TACフィルムはの製造については、溶液流延製膜技術で作製することが最適である。

【0062】AIRコートは誘電体単層膜もしくは多層膜で形成する構成が例示される。その他、1.35～1.45の低屈折率の樹脂を塗布してもよい。たとえば、フッ素系のアクリル樹脂などが例示される。特に屈折率が1.37以上1.42以下のものが特性は良好である。

【0063】また、AIRコートは3層の構成あるいは2層構成がある。なお、3層の場合は広い可視光の波長帯域での反射を防止するために用いられ、これをマルチコートと呼ぶ。2層の場合は特定の可視光の波長帯域での反射を防止するために用いられ、これをVコートと呼ぶ。マルチコートとVコートは液晶表示パネルの用途に応じて使い分ける。なお、2層以上の限定するものではなく、1層でもよい。

【0064】マルチコートの場合は酸化アルミニウム（ Al_2O_3 ）を光学的膜厚が $nd = \lambda/4$ 、ジルコニウム（ ZrO_2 ）を $nd = \lambda/2$ 、フッ化マグネシウム（ MgF_2 ）を $nd = \lambda/4$ 積層して形成する。通常、 λ として520nmもしくはその近傍の値として薄

膜は形成される。Vコートの場合は一酸化シリコン（ SiO ）を光学的膜厚 $nd = \lambda/4$ とフッ化マグネシウム（ MgF_2 ）を $nd = \lambda/4$ 、もしくは酸化イットリウム（ Y_2O_3 ）とフッ化マグネシウム（ MgF_2 ）を $nd = \lambda/4$ 積層して形成する。 SiO は青色側に吸収帯域があるため青色光を変調する場合は Y_2O_3 を用いた方がよい。また、物質の安定性からも Y_2O_3 の方が安定しているため好ましい。また、 SiO_2 薄膜を使用してもよい。もちろん、低屈折率の樹脂等を用いてAIRコートとしてもよい。たとえばフッ素等のアクリル樹脂が例示される。これらは紫外線硬化タイプを用いることが好ましい。

【0065】なお、液晶表示パネルに静電気がチャージされることを防止するため、フロントライトなどの導光板、表示パネル21などの表面に親水性の樹脂を塗布しておくことが好ましい。その他、表面反射を防止するため、基板の表面あるいはフロントライトの導光板にエンボス加工を行ってもよい。

【0066】ストライプ状電極は、一定の長さを有するものの総称であって、必ずしも矩形状に限定されるものではない。実際の本発明の液晶表示パネルは、ストライプ状電極は一般的に矩形の組み合わせである。したがって、ストライプ状とは、多少の円弧部があってもよいし、曲面あるいは異形部、変形部があってもよいことはいうまでもない。また、マトリックス状に配置される画素電極も短形であるから、ストライプ状電極である。

【0067】以上のように、本発明の表示パネルは説明を容易にするために単純マトリックス型液晶表示パネルあるいは表示装置を例示して説明する。しかし、材料、構成等はアクティブマトリックス型の液晶表示パネルや、有機（無機）EL表示パネル、PLZT表示パネル、蛍光表示パネルにも適用できるものである。

【0068】図1では、表示パネル21上にチップオンガラス（COG）技術によってセグメントドライバ（SEG-IC）14およびコモンドライバ（COM-IC）15を積載している。データの配線はクロム、アルミニウム、銀などの金属配線が用いられる。細い配線幅で低抵抗の配線が得られるからである。配線は画素の反射膜を構成する材料で、反射膜と同時に形成することが好ましい。工程が簡略できるからである。

【0069】本発明はCOG技術に限定するものではなく、チップオンフィルム（COF）技術に前述のドライバICを積載し、表示パネル21の信号線と接続した構成としてもよい。また、ドライバICは電源ICを別途作製し、3チップ構成としてもよい。

【0070】また、TCFテープを用いてもよい。TCFテープ向けフィルムは、ポリイミド・フィルムとCu箔を、接着剤を使わずに熱圧着することができる。接着剤を使わずにポリイミド・フィルムにCuを付けるTCPテープ向けフィルムにはこのほか、Cu箔の上に溶解したポリ

イミドを重ねてキャスト成型する方式と、ポリイミド・フィルム上にスパッタリングで形成した金属膜の上にCuをメッキや蒸着で付ける方式がある。これらのいずれでもよいが、接着剤を使わずにポリイミド・フィルムにCuを付けるTCPテープを用いる方法が最も好ましい。

【0071】ストライプ状電極の下層あるいは上層にはカラーフィルタが形成あるいは構成される。また、カラーフィルタの混色あるいは画素間からの光抜けによるコントラスト低下を防止するため、カラーフィルタ間には黒色の樹脂あるいはクロムからなるブラックマトリックス（以下、BMと呼ぶ）を形成することが好ましい。カラーフィルタは各画素に対応するように赤（R）、緑（G）、青（B）あるいはシアン（C）、マゼンダ（M）、イエロー（Y）の3原色に対応するように形成される。また、その平面的なレイアウトとしては、モザイク配列、デルタ配列、ストライプ配列がある。

【0072】なお、カラーフィルタはゼラチン、アクリルを染色した樹脂からなるカラーフィルタの他、誘電体多層膜により形成したカラーフィルタ、ホログラムによるカラーフィルタでもよい。また、コレステリック液晶層で構成された選択反射型のカラーフィルタでもよい。また、液晶層自身を直接着色することにより代用してもよい。たとえば、PD液晶であれば、樹脂に着色を実施する構成、液晶中に色素を分散させた構成が例示される。また、液晶層をゲストホストモードで使用したりすればよい。

【0073】また、カラーフィルタは3色に限定するものではなく、2色あるいは単色、もしくは4色以上であってもよい。たとえば、赤（R）、緑（G）、青（B）、シアン（C）、黄色（Y）、マゼンダ（M）の6色でもよい。また、カラーフィルタは透過方式に限定するものではなく、誘電体多層膜で形成し、反射タイプにしてもよい。また、単純な反射ミラーでもよい。

【0074】誘電体多層膜でカラーフィルタを作製する場合は、ストライプ状電極の下あるいは上に、光学的多層膜を形成してカラーフィルタとする。誘電体多層膜で作製したカラーフィルタは低屈折率の誘電体薄膜と高屈折率の誘電体薄膜とを多層に積層することにより一定範囲の分光特性を有するように作製したものである。

【0075】なお、図1は単純マトリックス型液晶表示パネルを例示しているがこれに限定するものではなく、アクティブマトリックス型液晶表示パネルにも適用することができる。たとえば、「ストライプ状電極の下あるいは上に誘電体多層膜からなるカラーフィルタが形成されている」を画素電極の下あるいは上、もしくは対向電極の上または下に誘電体多層膜からなるカラーフィルタ（誘電体多層膜カラーフィルタ）が形成されている」と置き換えればよいからである。

【0076】ブラックマトリックス（BM）は、主として電極（ストライプ状電極、画素電極）間の光ぬけを防

止するために用いる。BMは電極ストライプ状電極間に絶縁膜（図示せず）を形成し、その上にクロム（Cr）などの金属薄膜で形成してもよいし、アクリル樹脂にカーボンなどを添加した樹脂からなるもので構成してもよい。その他、六価クロムなどの黒色の金属、塗料、表面に微細な凹凸を形成した薄膜あるいは厚膜もしくは部材、酸化チタン、酸化アルミニウム、酸化マグネシウム、オパールガラスなどの光拡散物でもよい。また、暗色、黒色でなくとも光変調層24が変調する光に対して補色の関係のある染料、顔料などで着色されたものでもよい。また、ホログラムあるいは回折格子でもよい。

【0077】液晶層の膜厚制御としては、黒色のガラスビーズまたは黒色のガラスファイバー、もしくは、黒色の樹脂ビーズまたは黒色の樹脂ファイバーを用いる。特に、黒色のガラスビーズまたは黒色のガラスファイバーは、非常に光吸収性が高く、かつ、硬質のため液晶層に散布する個数が少なくてすむので好ましい。

【0078】ストライプ状電極などの画素電極は、銅、銀、アルミニウム（Al）などの金属材料から構成される。とくに反射型とする場合は、反射率の高さから銀を用いることが好ましい。特に金属の多層で形成することが好ましい。この際は、一番上の層は銀にする。密着性が向上するし、また、反射率を高くすることができる。また、透過型の場合は、ITOなどの透明性導電材料から構成される。半透過型の場合は金属膜の中央部などに開口部を形成する。また、アルミニウムなどの積層膜厚を制御することにより容易に任意の透過率あるいは反射率を有する半透過膜を得ることができる。

【0079】半透過型の場合は、半透過膜の透過率は10%以上30%以下とすることが好ましい。また、反射膜に1つあるいは多数の穴を形成することにより全体として半透過膜を形成してもよい。なお、ITO上に形成する絶縁膜にピンホールの発生を防止するための2回以上にわけてスパッタリングすることにより構成する。なお、反射膜あるいは半透過膜は誘電体膜を多層に積層して形成した誘電体干渉膜（誘電体多層膜）からなるものでもよい。一例として、誘電体干渉膜の上にITOなどからなる透明電極が形成された構成が例示される。

【0080】液晶層の液晶材料としては、TN液晶、STN液晶、強誘電液晶、反強誘電液晶、ゲストホスト液晶、OCBモード（Optically compensated Bend Mode）液晶、スメクティック液晶、コレステリック液晶、IPS（In Plane Switching）モード液晶、高分子分散液晶（以後、PD液晶と呼ぶ）が用いられる。なお、動画表示を重要としない場合は、光利用効率の観点からPD液晶を用いることが好ましい。また、静止画表示を主として表示する場合は、TN液晶あるいはSTN液晶が好ましい。

【0081】液晶層はTN型でも使用可能であるが、実

質的にはSTN型とされ、少なくとも、100本以上の走査電極を有し、液晶のねじれ角が $180^{\circ}\sim 360^{\circ}$ のものを用いることが有利である。特に $230^{\circ}\sim 280^{\circ}$ のものを用いることが好ましい。なお、使用する液晶組成物は、公知の種々の液晶材料を混合したものが使用できる。また、必要に応じてそれに類似構造の非液晶の材料、色素、カイラル剤、その他添加剤を添加して用いてもよい。

【0082】上記のように液晶を注入した液晶セルに、さらに偏光膜、位相差板、反射膜等を必要に応じて配置する。特に、本発明では1/100デューティ以上の時分割駆動による階調表示を行う場合に好適であり、液晶のねじれ角が $180^{\circ}\sim 360^{\circ}$ 程度とされるSTN型の液晶表示装置に好適である。さらに、その中でも、STN型液晶セルに位相差板や補償用の液晶セルとを積層した白黒表示のSTN型液晶表示装置またはそれをカラー化した多色表示を行う液晶表示装置にも好適である。

【0083】偏光板はヨウ素などをポリビニルアルコール（PVA）樹脂に添加した樹脂フィルムのもので例示される。一对の偏光分離手段の偏光板は入射光のうち特定の偏光軸方向と異なる方向の偏光成分を吸収することにより偏光分離を行うので、光の利用効率が比較的悪い。そこで、入射光のうち特定の偏光軸方向と異なる方向の偏光成分（reflective polarizer：リフレクティブ・ポライザー）を反射することにより偏光分離を行う反射偏光子を用いてもよい。このように構成すれば、反射偏光子により光の利用効率が高まって、偏光板を用いた上述の例よりもより明るい表示が可能となる。

【0084】また、このような偏光板や反射偏光子以外にも、本発明の偏光分離手段としては、例えばコレステリック液晶層と（1/4）λ板を組み合わせたもの、ブリュスターの角度を利用して反射偏光と透過偏光とに分離するもの、ホログラムを利用するもの、偏光ビームスプリッタ（PBS）等を用いることも可能である。

【0085】基板11、12と偏光板（図示せず）間には1枚あるいは複数の位相フィルム（位相板、位相回転手段、位相差板、位相差フィルム）が配置される。位相フィルムとしてはポリカーボネートを使用することが好ましい。位相フィルムは入射光を出射光に位相差を発生させ、効率よく光変調を行うのに寄与する。

【0086】その他、位相フィルムとして、ポリエステル樹脂、PVA樹脂、ポリサルホン樹脂、塩化ビニル樹脂、ゼオネックス樹脂、アクリル樹脂、ポリスチレン樹脂等の有機樹脂板あるいは有機樹脂フィルムなどを用いてもよい。その他、水晶などの結晶を用いてもよい。1つの位相板の位相差は一軸方向に50nm以上350nm以下とすることが好ましく、さらには80nm以上220nm以下とすることが好ましい。

【0087】また、位相フィルムの一部もしくは全体を着色したり、一部もしくは全体に拡散機能をもたせたりしてもよい。また、表面をエンボス加工したり、反射防止のために反射防止膜を形成したりしてもよい。また、画像表示に有効でない箇所もしくは支障のない箇所に、遮光膜もしくは光吸収膜を形成し、表示画像の黒レベルをひきしめたり、ハレーション防止によるコントラスト向上効果を発揮させたりすることが好ましい。また、位相フィルムの表面に凹凸を形成することによりかまぼこ状あるいはマトリックス状にマイクロレンズを形成してもよい。マイクロレンズは1つの画素電極あるいは3原色の画素にそれぞれ対応するように配置する。

【0088】また、位相フィルムの機能はカラーフィルタに持たせてもよい。たとえば、カラーフィルタの形成時に圧延し、もしくは光重合により一定の方向に位相差が生じるようにすることにより位相差を発生させることができる。その他、液晶層に面する側に樹脂を塗布しあるいは形成し、この樹脂を光重合させることにより位相差を持たせてもよい。このように構成すれば位相フィルムを基板外に構成あるいは配置する必要がなくなり液晶表示パネルの構成が簡易になり、低コスト化が望める。なお、以上の事項は偏光板に適用してもよいことはいうまでもない。なお、液晶表示装置21の裏面にはバックライトが配置される。また、前面にフロントライトを配置してもよい。もちろん、蛍光管、LED、有機または無機のEL等の光源、導光板等の照明を組み合わせてもよい。また、外光（太陽光など）を導光板で閉じ込め、照明光として用いても良い。また、表示パネルの表面に透明タッチスイッチを設ける等してもよい。

【0089】図1に図示するように表示パネル21の画像表示部107の周辺部にはCOMドライバ（COM-IC、走査ドライバ）15とSEGドライバ（SEG-IC、信号ドライバ）14が積載されている。COMドライバは選択電圧を出力する。一般的にCOMドライバとは単純マトリックス型液晶表示パネルの走査ドライバを意味し、アクティブマトリックス型液晶表示パネルではゲートドライバと呼ぶことが多い。

【0090】ただし、本明細書では、いずれか一方に限定するものではない。また、SEGドライバは映像信号を出力する。一般的にSEGドライバとは単純マトリックス型液晶表示パネルの信号ドライバを意味し、アクティブマトリックス型液晶表示パネルではソースドライバと呼ぶことが多い。ただし、本明細書では、いずれか一方に限定するものではない。

【0091】以上のように、本発明の表示パネルは説明を容易にするために単純マトリックス型液晶表示パネルあるいは表示装置を例示して説明する。しかし、材料、構成等はアクティブマトリックス型の液晶表示パネルや、有機（無機）EL表示パネル、PLZT表示パネル、蛍光表示パネルにも適用できるものである。

【0092】なお、SEGドライバ14は、消費電力を低減する観点からSEG-ICにメモリを内蔵させることが好ましい。もちろん、メモリをコントローラ内に形成する外付け方式でもよい。

【0093】STN方式で大容量表示をするためには従来から線順次マルチプレクス駆動が行われている。この方法は各行電極を一本ずつ順次選択するとともに、列電極を表示したいパターンと対応させて選択するもので、全行電極が選択されることによって一画面の表示を終える。

【0094】線順次駆動法では、表示容量が大きくなるにつれて、フレーム応答と呼ばれる問題が起こることが知られている。線順次駆動法では、選択時には比較的大きく、非選択時には比較的小さい電圧が画素に印加される。この電圧比は一般に行ライン数が大きくなるほど（高デューティ駆動となるほど）大きくなる。このため、電圧比が小さいときには電圧実効値に応答していた液晶が印加波形に応答するようになる。

【0095】すなわち、フレーム応答とは選択パルスでの振幅が大きいためオフ時の透過率が上昇し、選択パルスの周期が長い場合オン時の透過率が減少し結果としてコントラストの低下を引き起こす現象である。

【0096】フレーム応答の発生を抑制するためにフレーム周波数を高くし、これにより選択パルスの周期を短くする方法が知られているが、これには重大な欠点がある。つまり、フレーム周波数を増やすと、印加波形の周波数スペクトルが高くなるので、表示の不均一を引き起こし、消費電力が上昇する。また、選択パルス幅が狭くなりすぎるのを防ぐため、フレーム周波数の上限には制限がある。

【0097】周波数スペクトルを高くせずにこの問題を解決するために、本発明では複数の行電極（選択電極）を同時に選択する複数ライン同時選択法を用いる。この方法は複数の行電極を同時に選択し、かつ、列方向の表示パターンを独立に制御できる方法であり、選択幅を一定に保ったままフレーム周期を短くできる。すなわち、フレーム応答を抑制した高コントラスト表示ができる。

【0098】複数ライン同時選択法においては、列表示パターンを独立に制御するために、同時に印加される各行電極には一定の電圧パルス列が印加される。複数のラインを同時に選択する駆動法では、複数の行電極に同時に電圧パルスが印加されることになるため、列方向の表示パターンを同時にかつ独立に制御するために、行電極には各々極性の違うパルス電圧が印加される必要がある。この、同時に印加される電圧パルスの組を選択パルスベクトルということにする。行電極には極性を持つパルスが何回か印加され、トータルで各画素にはオン、オフに応じた実効電圧が印加される。

【0099】1アドレス期間内に同時に選択される各行電極に印加される選択パルス電圧群はL行K列の行列

（これを以後、選択行列（A）という）として表せる。各行電極に対応する選択パルス電圧系列は1アドレス期間内で互いに直交なベクトル群として表せるため、これらを列要素として含む行列は直交行列となる。つまり、行列内の各行ベクトルは互いに直交である。

【0100】このとき、行の数Lは同時選択数に対応し、各行はそれぞれのラインに対応する。たとえば、L本の同時選択ラインの中の第1ラインには、選択行列（A）の1行目の要素に対応する。そして、1列目の要素、2列目の要素の順に選択パルスが印加される。本明細書では選択行列（A）の表記において、1は正の選択パルスを、-1は負の選択パルスを意味することとする。列電極には、この行列の各列要素および列表示パターンに対応した電圧レベルが印加される。すなわち、列電極電圧系列はこの行電極電圧系列を決める行列と表示パターンによって決まる。

【0101】列電極に印加される電圧波形（図2参照）のシーケンスは以下のように決定される。図3はその概念を示した説明図である。4行4列のアダマール行列を選択行列として使用する場合を例にとって説明する。列電極iおよび列電極jにおける表示データが図3（a）に示したようになっているとする。列表示パターンは図3（b）に示すようにベクトル（d）として表される。ここで列要素が-1のときはオン表示を表し、1はオフ表示を表す。

【0102】行電極に行列の列の順に順次行電極電圧が印加されていくとすると、列電極電圧レベルは図3（b）に示すベクトルvのようになり、その波形は図3（c）のようになる。図3（c）において縦軸、横軸はそれぞれ任意単位である。

【0103】部分ライン選択の場合、液晶表示素子のフレーム応答を抑制するために、1表示サイクル内で選択パルスを分散して電圧印加されることが好ましい。具体的には、たとえば、1番目の同時選択される行電極群（これを以下、サブグループという）に対するベクトルvの第1番目の要素を印加した次には、2番目の同時選択される行電極群に対するベクトルvの第1番目の要素を印加し、以下同様のシーケンスをとる。

【0104】したがって、実際に列電極に印加される電圧パルスシーケンスは、電圧パルスを1表示サイクル内でどのように分散するか、また同時選択される行電極群に対してそれぞれどのような選択行列（A）が選ばれるかによって決定される。

【0105】本発明によれば、複数行同時選択法によって、画像表示装置を駆動する際に、周波数成分が大きくなりすぎることを防ぎ、特に、フレームレートコントロールによる階調表示を行った際に顕著なフリッカの発生を抑制できる。また、駆動信号の極性反転を適宜加えることにより、周波数成分を制御しやすくなるため好ましい。本発明では、繰り返し単位の整数倍の周期で反転を

行うことができる。また、本発明では繰り返し単位の周期が短いので、反転のタイミングの自由度が大きくなる。

【0106】基本的には、フィールドごとに正極性と負極性の交流信号を液晶層に印加する。なお、フィールドごとにこのように正極性あるいは負極性の電圧を印加するのは液晶に交流電圧を印加し劣化することを抑制するためである。ただし、単純マトリックス型液晶表示パネルではフィールドごとに反転した信号を印加するのではなく、複数走査線ごとに印加する信号極性を反転させる

nH反転駆動を採用する場合が多い。nは反転させる組ごとの本数を示す。たとえば、11H反転とは、走査線11本ごとにセグメントドライバからの信号極性を反転させることをいう。nH反転駆動ではフィールドという概念はない。

【0107】同時選択本数が4本のMLS駆動（以降、MLS4と呼ぶ）では、走査線数をNとしたとき、 $M = N/16$ （ただし、Mは小数点以下を切り捨てた整数とする）と、nH反転駆動のnとの関係は以下の関係を満足させることが好ましい。

【0108】 $M-1 \leq n \leq M+5$ (数1)

また、特に以下の関係にすることが好ましい。

【0109】 $M+1 \leq n \leq M+3$ (数2)

以上の関係を満足させることにより、フリッカが発生しにくくなる。とくにフレームレート（1秒間に画面を書き換える回数）が50以下の時にその効果が著しい。

【0110】MLS4駆動では、SEG側ドライバICは5つのレベルの電圧を出力する。今、この電圧を+V2、+V1、V0、-V1、-V2の5つのレベルとする。なお、このSEG側の電圧をSEG電圧と呼ぶ。また、これらの電圧は、基準電圧をDCDCコンバータなどで整数倍（通倍）することにより作成する。

【0111】STN液晶などの液晶では温度依存性特性（温特）があることが知られている。この温特によるコントラスト変化を調整するため、基準電圧発生回路などにサーミスタあるいはポジスタなどの非直線素子を付加し、温特による変化を前記サーミスタなどで調整することによりアナログ的に基準電圧を作成する。この基準電圧をDCDCコンバータなどで整数倍してSEG電圧を発生する。

【0112】本発明では、フリッカの発生を抑制するため、数々のシフト処理を行なっている。以下図面を参照しながら、本発明の駆動方法などについて説明をする。なお、説明を容易とするため $L=4$ （同時に選択するCOM信号線の数本数が4本、つまりMLS4駆動である）を例にあげて説明する。しかし、これに限定するものではなく、 $L=2$ でも4以上でもよい。

【0113】なお、本発明は一般に呼ぶMLS駆動とは異なっている。したがって、従来からあるMLS駆動ではない。図5でも説明するがMLS駆動ではない駆動を

実現しているからである。なお、駆動方式として従来からあるMLS駆動を実現してもよいことは言うまでもない。本明細書では、説明を容易にするため、図5(c)の駆動方法も、とりあえずMLS4として説明する。

【0114】MLS4では1フレームは4つのフィールドから構成される（図4参照）。走査は画面の上から下方向へ4回走査される。MLS4では、走査は4本のCOM信号線が同時に選択される。また、フレームレートコントロール（FRC）では複数のフレームで1つの階調が表現される。例えば、図4では6フレームで1つの階調が表示される。なお、1つの階調の表現でフレームの長さを分母にし、オンとするフレームの個数を分子として表現する。たとえば、図4では6フレームで1つのオンであるので $1/6$ と表現する。以下、シフト処理について、図面を用いながら詳細に説明する。

【0115】先にも記載したが、階調表示方式のひとつとして複数のフレームを用いて、フレームごとに列電圧を制御することにより階調表現を行うフレームレートコントロール方式（FRC）がある。以下、FRCについてまず説明しておく。

【0116】図73(a)は8階調のうちの1階調目を表現する場合の例であり、オンを1フレーム、オフを6フレーム表示することで表示可能である。しかし、この方法で多階調化するとフリッカが発生するという問題がある。そこで、画素ごとにオンとオフのタイミングをずらし、かつ空間的にもオン画素とオフ画素の比を階調数にあわせることによって、フリッカを押さえる方法がある。これを実現したものとして図73(b)のパターンがある。

【0117】この方法は例えばN階調のうちのM階調目を表現する場合、1行目には1列目から順にM列をオン、次の(N-M)列にオフを入れ、最終列までの割合でオンとオフを繰り返す。2行目においてはオンオフ画素を分散させるため1行目のデータのある値Lだけシフトさせて表示させる。以下1行ごとにLずつシフトして表示させる。このときのシフト量Lをラインシフトと定義する。これにより空間的にオンオフを分散配置することが可能である。

【0118】また、時間的にオンオフを分散させる。1フレーム目の1列目のデータ列に対し、2フレーム目の1列目のデータはラインシフトと同様にある値Fだけシフトして表示させる。この時のシフト量Fをフレームシフトと定義する。

【0119】3フレーム目以降も同様に前フレームの1列目のデータ列からFだけずらしたパターンを表示させる。各フレームの2列目以降は1フレーム目と同様ラインシフトさせて表示する。図73(b)はラインシフト $L(=1)$ 、フレームシフト $(=3)$ を用いて8階調中の1階調目を表現した例である。

【0120】なおここでは7行7列で説明しているが、

大きな画面ではこの7行7列を縦横に並べ敷き詰めればよい。すべてのフレームでオン画素の割合は等しく、ある画素例えば173の画素を見るとオフ・オフ・オン・オフ・オフ・オフ・オフとなっており、8階調中の1階調を表現している。

【0121】FRC (Frame Rate Control) により階調表現を行う場合において、表示階調数が増加するとオンの回数とオフの回数の比が小さくなる階調が発生するためフリッカが発生しやすくなる。フレームレートを増加させて、フリッカを低減させる方法があるが、消費電力10が増加する。

【0122】例えば256色表示では7フレームで階調をあらわすのに対し、4096色表示では15フレーム必要であり、単純にはフリッカレベルを同一にするためには、フレームレートを約2倍にしなければならない。一方で、携帯電話をはじめとする移動体端末では電源が限られており、消費電力を低減することが求められている。また、表示装置の狭額縁化、コスト削減の要求からもフリッカ対策の回路はシンプルである必要がある。

【0123】以上のように従来の単純マトリックス液晶20表示パネルの駆動方法は FRC (フレームレートコントロール) がある。また、APT、IAPT、電源揺動法が知られている。FRC 駆動方法で、1/6を表現すると、図5(a)のように表現される。また、MLS4では図5(b)のように表現される。図5(b)は従来から知られているMLS駆動である。

【0124】しかし、本発明は図5(c)のようにオン位置をフィールド間でシフトしている。したがって、4つのフィールドを加えた実効値はオン電圧の実効値とはならない。MLS4とは4つのフィールドを加算した実30効値がオン電圧あるいはオフ電圧となるものである(積和が所定実効値になるものである)。図5(c)では第1フレームから第4フレームでは1/4分しかオン電圧がない。つまり、1Fから1Fでは積和が異なり、実効値もオン電圧またはオフ電圧ではない。

【0125】しかし、図5(c)の本発明では1/6階調表現が1周期実行されると、オン電圧が1回とオフ電圧が5回実施され、図5(a)のAPTと同一の実効値が液晶層に印加される。したがって、全体(1/6階調全体)では所定の実効値が印加され、所望の階調表現を40実現することができる。

【0126】また、本発明は図6(a)に示すようにフレームごとにオン位置をシフトし、図6(b)のようにフィールドごとにシフトする。なお、本発明においてシフト方法は、左方向に正としているため、図6(a)のフレームシフト量は-2、図6(b)のフィールドシフト1は-2、フィールドシフト2は-4、フィールドシフト3は-6と表現される。

【0127】さらに、図7に示すようにラインシフト1~4の4つのラインシフトを実施できる。ラインシフト50

は1行前の状態位置を基準にして表現する。図7の場合は、ラインシフト1は-1、ラインシフト2は-1、ラインシフト3は-1、ラインシフト4は-2と表現される。図7のラインシフトを実施することによりフリッカは大幅に低減する。MLS4では4行ずつ演算処理をするが、本発明では1行ずつシフト処理を実施する。

【0128】赤(R)、緑(G)、青(B)も別個にシフト処理が実施される。これをRGBシフトと呼ぶ。このRGBシフトは、R位置を基準とする。したがって、図8ではGシフトは-1、Bシフトは-3と表現される。なお、図7で、ラインシフト1は0、ラインシフト2は0、ラインシフト3は0、ラインシフト4は-1とすれば、図9のフリッカ対策処置を行うことができる。低フレームレートでもフリッカの発生を抑制できるから、低消費電力化を実現できる。

【0129】フレームレートコントロール(FRC)とは、複数のフレームを用いて、フレームごとに列電圧を制御することにより階調表現を行う方式である。しかし、この方法で多階調化するとフリッカが発生するという問題がある。そこで、画素ごとにオンとオフのタイミングをずらし、かつ空間的にもオン画素とオフ画素の比を階調数にあわせることによって、フリッカを押さえる方法がある。

【0130】これを実現したものとして図59のパターンがある。この方法は例えばN階調のうちのM階調目を表現する場合、1行目には1列目から順にM列をオン、次の(N-M)列にオフを入れ、最終列までこの割合でオンとオフを繰り返す。2行目においてはオンオフ画素を分散させるため1行目のデータのある値Lだけシフトさせて表示させる。以下1行ごとにLずつシフトして表示させる。このときのシフト量Lをラインシフトと定義する。これにより空間的にオンオフを分散配置することが可能である。次に時間的にオンオフを分散させる。図59の実施例は4行を同時にまた同一量シフトさせ、4行ずつ1ドットシフトさせた例である。1フレーム目の1列目のデータ列に対し、2フレーム目の1列目のデータはラインシフトと同様に値Fだけシフトして表示させる。この時のシフト量Fをフレームシフトと定義する。3フレーム目以降も同様に前フレームの1列目のデータ列からFだけずらしたパターンを表示させる。各フレームの2列目以降は1フレーム目と同様ラインシフトさせて表示する。

【0131】図72に本発明の第1の形態における機能ブロック図を示す。本発明はFRCのデータを出力するための階調データシフト回路211の階調レジスタを水平同期信号(HD)または/および垂直同期信号(VD)ごとにシフトさせる階調制御部106、階調レジスタ出力を入力映像信号(DATA)により選択する階調選択回路202からなっている。

【0132】複数ライン選択法(Multi-Line-Selecti

on Method: 以下ML Sとする) においては、図71に示すように入力信号Sと、直交関数ROM113により生成された直交関数Hを、演算器717により $H \times S$ の行列演算を行う。

【0133】 $H \times S$ の演算結果でできた値により、セグメント信号線の出力を変化させ、コモン信号線とセグメント信号の間にかかる電圧によりオンオフ表示を行う。直交関数Hの列数はコモン信号線の数であり、コモン信号選択時には1もしくは-1の値を持ち、非選択時には0の値を持つ。

【0134】従ってN行同時選択の場合、直交関数は1行にN個の1もしくは-1を持つため、 $H \times S$ の演算には入力信号Sの行データは少なくともN個必要となる。そのため入力信号はコモン信号線の同時選択数N行分、同時刻に入力される。

【0135】図72の階調選択回路202の入力映像信号はN行同時入力され、N行すべて同じ階調ならば、同一階調レジスタ出力を選択する。N行同時に入力するのは、メインクロックを低くして消費電力を削減するためである。もちろん、1ドットずつシリアルで処理を行っ

てもよい。

【0136】図70は本発明による階調選択回路202の出力状態を示したものである。図70で白丸はオン状態の画素、斜線あるいは黒丸がオフ状態の画素である。また、横方向をカラムと呼び、縦方向をラインと呼ぶ。なお、以下の実施例はシフト処理の説明であるから、オンを黒丸、オフを白丸と置き換えてもよい。以上の事項は他の図面においても同様である。

【0137】図70では4ライン同時選択法を用い、8階調中の1階調目を画面全体に出したものである。4ラ

イン同時選択のため4行ずつ同じオンオフパターンになっており、入力時刻が異なる4行ごとの組ごとにパターンをシフトさせる。より広範囲に図示すれば図59のごとくなる。

【0138】この手法により4ラインごとのシフト量(ラインシフト)、フレームごとのシフト量(フレームシフト)を調整することで8階調表示においてフレームシフトを3もしくは5、ラインシフトを3もしくは5のいずれかに設定すれば、フレーム周波数120Hzでフリッカをなくすることができる。

【0139】セグメント出力5値のうち $\pm V_2$ が発生すると、画質が悪くなる傾向がある。例えば $\pm V_2$ 及び V_c のみで画像を表示させると50Hz蛍光灯との干渉によるフリッカを受けやすくなる。

【0140】本発明における階調表示方法では、直交関数を図69のようにとることにより、全画面が同じ階調であるときには、オンオフデータは4行ともオンもしくは4行ともオフとなる。したがって、任意のシフト量に対しても、直交関数の演算結果は2もしくは-2とな

【0141】一般に演算の結果は4、2、0、-2、-4の5通りがあり、4は電圧値 $V_2 (= 2 \times V_1)$ 、2は V_1 、0は V_c 、-2は $-V_1$ 、-4は $-V_2$ としてセグメント信号線に印加される。したがって、図70の実施例は、 $\pm V_2$ が発生せず、画質の低下が少ない表示が可能である。さらに $\pm V_2$ が発生しないような回路を付加する必要もなくなり、その分回路規模を小さくできるという特徴を持つ。

【0142】図68は本発明の他の実施例におけるFRCでの画像パターンを示す。図70と異なるのはラインシフトを少なくとも2種類もち、ラインシフトA3とラインシフトB4として、それぞれ異なる値をとれるようにした点である。4ライン同時選択の場合、4行ごとにシフトさせる値を個別に設定できるようにした点である。

【0143】上記のように構成された場合、3と4の値を異ならせることにより、図70でオン画素が斜めに規則的に並んでいたのが、一定量ランダムにすることができ。ランダムであればあるほどフレームレートを低減してもフリッカの発生は小さいなる。

【0144】図68の実施例でも、4ラインは同じオンオフデータをとる。したがって、 V_2 の発生もない(画面が中間調の白ラスタなど均一は表示状態の時)。ラインシフトがA、Bの2種類を持つため、2種類のラインシフトの値を保持するレジスタやA、Bいずれを実行するかの判別回路を付与するため若干の回路規模増大につながる。図70よりもフレームレートを低くすることができる。

【0145】図67に本発明の他の実施例における階調処理のブロック図を示す。図72と異なる点はN行組のうちの偶数行および奇数行のうち少なくとも一方のシフト量を保持するRAMを具備する点である。また、ラインシフトならびにフレームシフトのシフト量を保持するRAMからなるシフト量保持用RAM651を具備する点である。なお、RAM651を書きかえるためのマイコン652を持つことである。

【0146】これによりコントローラ106は水平同期信号および垂直同期信号によって、シフト量保持用RAM651の中からいずれかひとつのシフト量データをも

らい、このデータに基づいて階調データシフト回路211中のレジスタをシフトさせる。この構成により、N行の組の中でも偶数行と奇数行では異なるレジスタ出力をとることができる。

【0147】図66は本発明の他の実施例を示す。この例でも $N=4$ の4行同時選択法とし、8階調中の1階調目を表示させている。実施の形態1、2では4行ごとにシフトしていたが、この形態では、4行ごとにシフトさせるに加えて、4行のうち偶数行と奇数行でことなるオンオフデータを取っている。図5では奇数ラインに対し偶数ラインをシフトさせており、これを偶数ライン

シフト51とする。

【0148】8階調表示においてこの偶数ラインシフトを1から4のいずれかにし、フレームシフトを3もしくは5、ラインシフトを1、2、5、6のいずれかに設定すればフレーム周波数80Hzにおいてもフリッカは発生しないという効果が得られた。

【0149】また、4階調表示させた場合、偶数ラインシフトを2もしくは3、フレームシフトを1、ラインシフトを1から3のいずれかに設定すればよい。4階調表示は8階調表示のうちの4つをとったものであり、共通10に使っている階調が存在するが、階調数によって最適なシフト量が変わることがわかった。そこで、図65のように表示階調数によりシフト量保持用RAM651の値を変更できるようにし、表示階調数により、最適なシフトをさせるようにした。

【0150】また、フレーム周波数によって、最適なラインシフト、N行ごとの組の中でのシフト量が異なる事がわかった。たとえば、フレームレートが80Hzの場合と120Hzの場合で比較すると、最適なラインシフトなどはシフト量が2ないし、3異なる。そこで階調表20示数と同様に、フレーム周波数が70未満の場合、70以上110Hz未満の場合、120以上160Hz未満の場合、160Hz以上の場合によってマイコン652により、シフト量保持用RAMの値を変えられるように構成している。つまり、少なくとも2以上のフレーム周波数の範囲でシフト量などを変化させる。なお、シフト量は段階的に変化する他、連続的に変化させてもよい。

【0151】また、フレームシフト量は、液晶材料の応答速度によっても異ならせることが好ましい。液晶応答速度が150ms以上と、150ms以下の場合でマイコン652により、シフト量保持用RAMの値を変えられるように構成する。なお、応答速度とは常温で立ち上がり時間と立下り時間とを加えたものである。応答速度の測定方法は液晶分野で決められている。

【0152】この場合は、選択する液晶材料で一義的に決定されるから、マイコン652などのソフト制御する必要がない場合が多い。つまり、液晶材料により、一定のシフト量などに固定しておいてもよい。重要なのは液晶材料の応答速度により最適なシフト量があり、この最適なシフト量を選択することである。

【0153】ソフトで変化させる必要があるのは、温度依存性である。液晶材料は温度が高くなると粘性が低下し、応答時間は速くなる。一般的に変化した温度の2乗に比例するとも言われている。したがって、温度センサで液晶表示パネルの温度を測定し、測定した温度によりマイコン652などでシフト量を変化させる。シフト量は段階的あるいは連続的に変化させてもよい。

【0154】以上の温度依存性、フレームレートなどによりシフト量の変化をさせるという事項は、他のシフト方法、種類などにも適用される。たとえば、フィールド50

シフト、RGBシフトなどすべてのシフト方法である。

【0155】また、説明では4行を同時に選択するMLS4を例にあげて説明しているがこれに限定されるものではなく、8行を同時に選択するMLS8や、1行を仮想行として演算するMLS7や、2行を同時に選択するMLS2などの他のMLS方式であってもよいことは言うまでもない。これらの事項は、他の実施例にも適用されることは言うまでもない。

【0156】FRCにより階調表現を行う場合、数フレームでの画素の平均輝度の違いにより階調表現を行っている。液晶表示装置として用いた場合、液晶の応答速度によってフリッカの発生の程度が変化する。特に応答速度が50msから120msの範囲ではオンのフレームとオフのフレームがはっきりと変化する。そのため、他の階調との干渉による縦筋が出やすくなる。

【0157】特に他の階調との干渉は干渉が起きたセグメントライン上の画素すべてに影響を及ぼし、フリッカよりも画質の低下が著しくなる。そこで、図65の階調制御ブロックの外部に切り替えスイッチ653を設け、スイッチにより応答速度が50以上120ms未満の場合と、120以上300ms未満の場合と、300ms以下の場合で異なるシフト量を持つように、マイコン652でシフト量保持用RAM651の値を書きかえるような構成にする。

【0158】例えばラインシフトの場合、応答速度130から300msの液晶では、1ないしは2が好ましく、50から120msの液晶では3ないし4が好ましい。120から300msの液晶では2ないし3もしくは5が好ましい。これにより表示させるパネルの応答速度に応じて、干渉およびフリッカの少ない最適シフト量で表示させることが可能となる。

【0159】他に4行内において、オンオフをずらす方法としては、図63、62、61の方法が考えられる。図63では図66の例とは逆に奇数列の場合にシフト量保持用RAM651の値を書き換えて、奇数列をシフトさせる、奇数ラインシフトを入れる方法を記載している。図62では2、3行をシフトさせる2-3ラインシフトと記載している。図61では、3、4行をシフトさせる3-4ラインシフトの例を示している。

40 【0160】なお、図62では2、3列ではなく、1および4列をシフトさせてもよい（1-4ラインシフト）。図61では1および2列をシフトさせても（1-2ラインシフト）同様な効果が得られる。ラインシフト3、フレームシフト4の値によって、フリッカに効果的なシフトの方法が異なる。隣接画素同士が異なるオンオフデータを持つように組み合わせる必要がある。

【0161】これらの方法はいずれも4行のデータの中で、全面に同一階調を表示させた場合、オン対オフの割合が4対0、2対2もしくは0対4となるようなシフトの方法である。この組み合わせの場合、図69の直交関

数を用いた場合、ML S演算の結果±V1の電圧のみで走査される。従って、±V2の電位が発生させずに表示が可能であり、かつ低フレーム周波数表示が可能なFRC階調表示方法である。

【0162】更にフレーム内でランダム配置するには、N行ごとの組の数を検出する回路を設け、N行ごとの組の数によりシフト量保持用RAM651の値を書き換えることにより、N行ごとの組の中でシフトさせる行のシフト量を変化させる方法がある。

【0163】例えば図60に示すように4行ごとに偶数ラインシフトの量を変化させる方法がある。図60の例では奇数ブロックではシフト量3、偶数ブロックではシフト量5として、図66と比較してN行内でシフトさせたオンパターンが直線上からやや乱れるようになった。各ブロックで全くことなるシフト量をとることも可能であるが、シフト量を記憶させるレジスタの数が多くなり、回路規模が大きくなる。

【0164】実用上ではフリッカ低減の効果と回路規模の兼ね合いから、シフト量のパターンとしては2から4つ程度が望ましい。なお、図60では偶数ラインシフトについて説明を行ったが、奇数ラインシフトや1-2、3-4、1-4、2-3ラインシフトでも同様な効果が得られる。

【0165】以下、ML S駆動において、サブフィールドに階調データをシフトされるフィールドシフトについて説明する。フィールドシフトもシフト処理により低フレームレートにおいてもフリッカが発生しにくくする駆動方法に関するものである。なお、フィールドシフトはML S駆動の概念から外れる。したがって、ML S駆動ではないが説明を容易にするためML Sの1種として説明をする。

【0166】フィールドシフトは、複数(L本)の走査電極を同時選択する駆動法により、1フレームがL個のサブフレームから構成されている表示パネルを駆動する駆動法である。階調表示方式は、FRCであり、各階調レベルのオン・オフを表す階調パターンを記憶する階調レジスタと、前記階調レジスタの階調パターンをシフト演算処理する階調制御回路と、各信号線に設けられた階調選択回路とを具備する。階調制御回路により、階調レジスタの階調パターンを垂直同期信号に同期してフレーム毎にシフト演算処理し、かつ水平同期信号に同期してライン毎にシフト演算処理すると同時に、サブフレーム毎にもシフト演算処理して階調表示を行うものである。

【0167】ML S4では図5(b)で示すように第1から第4のサブフレーム(サブフィールド)で構成される。このようなML S駆動法における階調表示について説明する。階調表示方式のひとつとして、複数のフレームを用いてフレームごとにオン・オフを制御することにより階調表示を行うフレーム変調方式(FRC)がある。

【0168】図92に8階調表示の場合でのフレーム変調方式の例を示す。8階調の場合、図92に示すように7フレームのオン・オフを用いて、0/7から7/7までの8種類の階調パターンで階調を表示する。白丸がオン、黒丸がオフのフレームを表す。7フレームの階調パターンで階調表示を行うので、7FRCと呼んでいる。

【0169】ただし、0/7はすべてがオフであるから、基本的にはFRC処理は必要でない。また、7/7はすべてがオンであるから、基本的にはFRC処理は必要ではない。しかし、説明を容易にするために記載をしている。したがって、実際のハード構成を実現する際には不要である。以上の記載事項は他の実施例でも同様である。

【0170】ML S駆動法でフレーム変調方式による階調表示を実現するには、たとえば1/7階調表示の場合、フレームシフトに関しては、図74に示すように、第1サブフレームから第4サブフレームで、示す同じ階調パターンを用いて階調表示する。

【0171】フレーム変調方式(FRC)により階調表示を行う場合において、表示階調数が増加するとオンの回数とオフの回数の比が小さくなる階調が発生するためフリッカが発生しやすくなる。フレームレートを増加させて、フリッカを低減させる方法があるが、消費電力が増加する。例えば256色表示では7フレームで階調が表示できるのに対し、4096色表示では15フレーム必要であり、単純にはフリッカレベルを同一にするためには、フレームレートを約2倍にしなければならない。

【0172】一方で、携帯電話をはじめとする移動体端末では消費電力が限られており、消費電力を低減することが求められている。また、表示装置の狭額縁化、コスト削減の要求からもフリッカ対策の回路はシンプルである必要がある。

【0173】フィールドシフトは第1フィールドの位置を基準にしてシフト量を定める。図75の1/7階調の実施例では、第2フィールドのシフトは2であり、第3フィールドのシフト量は1であり、第4フィールドのシフト量は5である。したがって、図75のフィールドシフトのシフト量は(2, 1, 5)と表現できる。

【0174】図75はサブフィールドを4つ持つML S4の場合である。本発明はML S4に限定するものではなく、図76に示すように、2つのフィールド処理を実施するML S2にも適用できることは言うまでもない。なお、図76は第2フィールドのシフト量は2である。

【0175】図75は各フィールドでシフト量の間隔が一義的でない。他の色あるいは階調との干渉を防止するため、図77のようにシフト量に規則性を持たせることが好ましい。図77は、第2フィールドのシフトは2であり、第3フィールドのシフト量は4であり、第4フィールドのシフト量は6である。つまり、シフトの変化割合(間隔)は各フィールドで2である。図77のフィー

ルドシフトのシフト量は(2, 4, 6)と表現できる。

【0176】また、図77はフィールドシフトのシフト量の間隔が2という規則性で実施したものである。他の規則性として、図78に示す方法もフリッカ抑制に有効である。図78は偶数フィールドが奇数フィールドに対して所定のシフト量となるように実施したものである。

【0177】偶数フィールド(第2フィールドおよび第4フィールド)は奇数フィールド(第1フィールドおよび第3フィールド)に対し、シフト量は4となっている。もちろん、この関係が逆になってもよい。図78の実施例ではシフト量は(4, 0, 4)とあらわすことができる。

【0178】以上の実施例は階調表現の分子が1(たとえば、図78では1/7)の場合であったが、当然のことながら、図79のように分子が2以上であってもフィールドシフトを実施できる。図79のフィールドシフトは階調2/7で(2, 4, 6)と表現することができる。

【0179】図80は同時選択本数が8のMLS8の場合である。第2フィールドのシフト量は2であり、第3フィールドのシフト量は1であり、第4フィールドのシフト量は5であり、第5フィールドのシフト量は0であり、第6フィールドのシフト量は2であり、第7フィールドのシフト量は1であり、第8フィールドのシフト量は0である。したがって、シフト量は(2, 1, 5, 0, 2, 1, 0)と表現できる。

【0180】図81(a)は1/4階調のフィールドシフトである。シフト量は(1, 2, 3)である。図81(b)は1/12階調のフィールドシフトである。シフト量は(2, 4, 6)である。以上のように各階調ごとにフィールドシフトを定めることができる。しかし、他の階調との干渉や、若干の実効値ずれが発生するという問題から、表示する階調間で、シフト量を同一にすることが好ましい。たとえば、図81(a)の1/4階調のフィールドシフトにおいて、シフト量は(1, 2, 3)とした場合、図81(b)の1/12階調のフィールドシフトのシフト量も(1, 2, 3)とする。

【0181】図91は各階調のフィールドシフトを同一にした実施例である。16階調のFRCである(15FRC)。全階調表現は図58に示す。図58の階調のうち、No. 1の1/12、No. 3の1/6、No. 4の1/4を図示している。

【0182】図91(a)(a)(c)の階調シフトパターンはすべてシフト量が(5, 0, 5)である。

(c)のシフト5の表現は理解しにくいかもしれない。分母が4だからである。シフト量の数え方は、右方向に数え、右端まで数えると左端にもどる。そのため、図91(c)のパターンとなる。

【0183】シフト量は各階調で同一にしている。同一とは第2フィールドで1/12のシフトが5であれば、

全階調を5にする。第3フィールドで3であれば、全階調で3にするという意味である。

【0184】このように、走査線の同時選択数がL本の場合、サブフレーム毎の(L-1)個のシフト量を、各階調レベルで同じ値に設定すると、たとえサブフレーム間で階調パターンが変化しても、液晶に印加される実効値電圧がずれて表示むらが発生することなく、フリッカを抑制できることがわかった。

【0185】特に、図58においてシフト量は5にすることが最も好ましい。また、図91(a)で理解できるが、偶数フィールドのシフト位置に次のフィールドで奇数フィールドのシフトがくるようにすることが好ましい。したがって、偶数と奇数位置でフィールドに同期してオンデータ位置が追いついてくれている状態となる。

【0186】たとえば、図91(a)において、第1フレームでは偶数フィールドの6カラム位置にオンデータがある。図91(b)に示す次の第2フレームでは奇数フィールドが6カラム位置にオンデータがあり、偶数フィールドのオン位置は11カラム位置にオンデータがある。図91(c)の第3フレームでは偶数フィールドは(b)に比較して5カラムシフトし、左から3カラム位置にオンデータがある。図91(d)では、奇数フィールドは3カラム位置にオンデータがあり、偶数フィールドのオン位置は8カラム位置にオンデータがある。

【0187】評価の結果、フィールドシフトのシフト量は(5, 0, 5)または(5, 5, 5)または(5, 5, 0)のいずれかが最も、他の階調と干渉が発生せず、良好な画像表示を実現でき、また、フレームレートを低くしてもフリッカの発生がなかった。

【0188】図58の階調表示は、16階調(4096色)表示の液晶表示パネルを駆動する場合、各階調レベルのオン・オフを表す階調パターンを構成するフレーム数の最小公倍数が24である。各階調レベルのフレーム毎のシフト量を5に設定し、かつ各階調レベルで同値のサブフレーム毎の(L-1)個のシフト量を、5もしくは0に設定する。24の約数である2, 3, 4, 6, 8, 12フレームを用いて16階調を表示すると、15フレームの場合と比べて、フレーム数が少ないので、より低いフレーム周波数でもフリッカの発生を抑制できる。

【0189】各FRCで設定できるフレーム毎のシフト量は、2FRC:1(, 3, 5, ...)、3FRC:1, 2(, 4, 5, ...)、4FRC:1, 3(, 5, ...)、6FRC:1, 5、8FRC:1, 3, 5, 7、12FRC:1, 5, 7, 11であるので、フレーム毎のシフト量を各階調レベルで共通に設定できるのは1, 5のいずれかであるが、フレーム毎のシフト量が1では、階調流れが発生しやすい。同じ値に設定するならば5が最適である。かつ、各階調レベルで同値のサブ

フレーム毎のシフト量を、5かもしくは0に設定すると、16階調(4096色)表示でも各階調間の干渉が少なくなり、フレーム周波数を60Hzに下げても、フリッカを抑制できる。

【0190】このように、走査線の同時選択数がL本の場合、サブフレーム毎の(L-1)個のシフト量を、各階調レベルで同じ値に設定すると、たとえばサブフレーム間で階調パターンが変化しても、液晶に印加される実効値電圧がずれて表示むらが発生することなく、フリッカを抑制できることがわかった。

【0191】なお、RED、GREEN、BLUEの各階調レベルにおいて、階調パターンのフレーム毎のシフト量、ライン毎のシフト量で同値のサブフレーム毎の(L-1)個のシフト量を、可変とすることもフリッカの抑制効果が高い。たとえば、REDの階調パターンに対して、GREENは1シフト、BLUEは3シフトする。このように同じ階調レベルでも、RED、GREEN、BLUEの階調パターンをシフトすることにより、フリッカを抑制できる。

【0192】以上の事項は図59の階調表示だけではなく、図17の階調表示でも適用することができる。もちろん、他の階調表示でも適用できる。たとえば、16階調(4096色)表示の液晶表示パネルを駆動する場合、前記各階調レベルのオン・オフを表す階調パターンが15フレーム単位(0/15, 1/15, ..., 15/15)で構成されている場合である。

【0193】フレーム毎のシフト量を各階調レベルで1, 2, 4, 7, 8, 11, 13, 14のいずれか同じ値に設定し、かつ各階調レベルで同値のサブフレーム毎の(L-1)個のシフト量を、各階調レベルで同値のフレーム毎のシフト量と同じ値かもしくは0に設定をする。このようにシフト量を設定すると、16階調(4096色)表示でも各階調間の干渉が少なくなり、フレーム周波数を80Hzに下げても、フリッカを抑制できる。

【0194】図58は、16階調表示(4096色)の場合であり、最小公約数が24である。つまり、分母が12または8とその約数で構成されている。したがって、すべての階調が表現される1周期が24と短い。そのため、フィールドシフトを行っても階調間での干渉が小さいという特徴がある。

【0195】一般的に、4096色は256(512色)色表示も実現できる。16階調のうち、8階調を選択することにより実現できる。R、Gは8階調を選択し、Bは4階調を選択すれば256色となる。

【0196】8階調の選択は、図58のNo. 0の0/1、No. 1の1/12、No. 4の1/4、No. 5の1/3、No. 8の1/2、No. 10の2/3、No. 11の3/4、No. 14の11/12、No. 15の1/1を用いればよい。

【0197】以上のように選択し、8階調表示としてNo. 0からNo. 7を配置したものを図92に示す。この階調パターンを用いれば256(512)色を表現できる。この256色表示方式の特徴は、階調表示の最大の分母が12(最小公倍数が12)であるということである。したがって、図58の最小公倍数が24に比較して1/2となる(12/24)。図58のパターンから分母が12とその約数となるパターンを選択し、256色階調表示を実施すればフィールドシフトを実施したときのフリッカの発生を抑制できる。

【0198】24の約数である2, 3, 4, 6, 8, 12フレームを用いて16階調を表示すると、15フレームの場合と比べて、フレーム数が少ないので、より低いフレーム周波数でもフリッカの発生を抑制できる。また、12の公約数を用いて8階調を表示すれば、16階調時よりもさらにフリッカの発生を抑制できる。

【0199】256色(512色)のFRC表現として、図92に示す7FRCで実施する方式も考えられる。7FRCでは、全体の分母が最大7であるので、周期が短くフリッカの発生は図90の分母が12に対してさらに、フリッカの発生を抑制できる。

【0200】図58の階調パターンと、図92の階調パターン(7FRC)をICチップ内に形成しておき、16階調の時は図58の階調パターンを用い、8階調の時は、図92の階調パターンを用いる方式も考えられる。また、16階調表示用として15FRCの階調パターンを形成して用いてもよい。このように階調表示数に応じて最適な(多分、分母が最小となる)階調パターンを用いて階調表示を実施することにより、フリッカの発生は抑制され、フレーム周波数を低減できるようになる。したがって、低消費電力化を実現できる。なお、フレーム周波数の低減では、フレームレートを低くすること、回路動作に用いるメイン周波数の低減することのいずれの方策も含まれる。

【0201】階調パターンの切替えは、携帯電話に配置されたユーザーボタンを押すこと、タッチパネルを操作するなどによりユーザが直接にあるいは間接(音声入力など)に切替える方式がある。また、マイコンが入力された画像の色数を自動判別し切替える方式でもよい。以上の事項は他の実施例においても適用される。

【0202】以上に説明したフィールドシフトは図74の矢印に示すようにフィールド方向に処理を実施するものであった。他にフィールドシフトには図82の方法もある。以下、図82などに示すフィールドシフトについて説明をする。

【0203】図82は7FRCの実施例である。階調パターン1/7を図示している。データの処理は矢印に示すように処理をする。7FRCの場合は、4フィールド×4フレーム=28のオンオフデータ(図82)がある。このデータを順次処理をする。図82では、7フレ

ーム終了した時、1つのオンと6つのオフが表現される。

【0204】図82は図74と比較して多少理解しにくいかもしれない。理解を容易にするには直列に接続された28個のオンオフデータと考えればよい。この直列に接続された28個のオンまたはオフデータをフィールド数の4を区切りとして処理を行うと考えればよい。図28では点線で4個ずつの区切りを記載している。点線で区切られた範囲が1フレーム期間である。簡易的に1、2、3・・・7のフレームをしめす数字を記載している。

【0205】したがって、図82のフィールドシフトはフィールドの概念はあるがフレームの概念はない（あまり関係がない）。つまり、7FRCの処理が全部終了してオンが1回、オフが6回が画素に印加される。

【0206】図82のフィールドシフトは従来の第1フレームの4フィールドがすべてオンの時、オン電圧となる要素（白丸）がオフ電圧となる要素（黒丸）が等間隔になる。したがって、液晶のフレーム応答が等間隔となり、フリッカの発生を抑制しやすい。つまり、極力、白丸が黒丸とが等間隔となるようにすることが好ましい。

【0207】図83は7FRCにおいて2/7の場合である。1つ目の白丸後、3つの黒丸が配置され、次に白丸が配置される。また、2つの黒丸が配置され、次に白丸が配置される。以後このパターンが繰り返したパターンである。このパターンでは白丸と黒丸がほぼ等間隔で配置されているため、液晶のフレーム応答を低減することができる。もちろん、白丸を1列と4列に配置してもよい。また、白丸を1列に固定し、4列と5列の交互に配置してもよい。

【0208】なお、図83の実施例では等間隔に白丸を配置するとしたが、これに限定するものではなく、図85、図86に示すように白丸を非等間隔に配置してもよい。これは、他の階調の干渉により、非等間隔に配置したほうが干渉によるフリッカの発生が低減できる場合があるからである。

【0209】図82、図83の実施例はMLS駆動のように表現しているが、このフィールドシフトはMLS駆動ではない。フィールドという概念さえないからである。単に4つのカウンタとしてフィールドがあるにすぎない。重要なのは階調を表現するフレーム×フィールド数である。当然のことながら、1フレームで画素にオン電圧が印加されるとか、オフ電圧が印加されるとかの概念もない。フレーム×フィールドの全体でオン電圧が印加される、あるいはオフ電圧が印加されるという概念しかない。ここでは、説明を容易にするため、MLSとして説明しているに過ぎない。

【0210】図82などは7FRCの8階調の場合である。図82などの横方向にデータ出力を実施するフィールドシフトは、全階調データの分母を一致させる必要が

ある（もしくは好ましい）。干渉などを抑制できるからである。16階調の場合は15FRCとし、32階調の場合は31FRCとする。つまり、階調数-1のFRCとする。オンオフのデータ列は階調数-1で表現できるからである。

【0211】図86はMLS2の場合である。2フィールド×7FRCで全長が14個のデータとなる。区切りは2個ずつである。また、図87はコモン電極の同時選択数が8であるMLS8の場合である。8フィールド×7FRC=56個のデータ列からなる。区切りは8個である。いずれにせよ、図82のフィールドシフトはすべてのMLS駆動に対応することができる。

【0212】図88は15FRCの場合であり、図88(a)は1/15の階調を示し、図88(b)は3/15の階調と示す。図89は4/15の階調を示し、また、白丸を極力等間隔となるように配置している。この等間隔にすると最大の間隔と最小の間隔との差が2以下となるようにすることである。

【0213】図93はシフト処理とを組み合わせた実施例である。また、7FRCを例としている。図93

(a)は1/7階調、図93(b)は2/7階調、図93(c)は3/7階調をしめしている。また、図93(a1)(b1)(c1)は最初の一区切りの処理(Aで示す)を示している。なお、一区切りとはMLS4の場合は4フィールド×7フレーム=28である。同様に、図93(a2)(b2)(c2)は次の一区切りの処理(Bで示す)を示し、図93(a3)(b3)(c3)は第3番目の一区切りの処理(Cで示す)を示している。また、図93(a4)(b4)(c4)は最後の一区切りの処理(Dで示す)を示している。

【0214】なお、区切りは、A、B、C、Dの4つとしているがこれに限定されるものではなく、4つ以上でもよいし、2つまたは3つでもよい。また、区切りはA→B→C→D→A→B→C→と処理される。

【0215】図93の特徴はオンデータ位置を区切りに応じてシフトしている点である。また、シフト位置も図91で説明した方式を採用している。したがって、詳細は図91で説明したとおりであるので省略する。

【0216】図93のように区切りごとに、図91で示すシフトパターンを行うことによりオンデータ位置のランダム化をより実現できる。そのため、階調間での干渉が発生しにくく、フレームレートを低減することができる。

【0217】以上のシフト処理をすべて、あるいは1つ以上を組み合わせるフリッカ対策処理を行う。フリッカの発生を低フレームレートでも抑制するための、データシフト(図6から図10のシフト処理)は階調データシフト処理回路111で実施する。階調データ処理回路の動作は以降に詳細に説明をする。

【0218】図10は本発明の液晶表示装置の回路プロ

ック図である。本発明では少なくとも2つ以上の発振器101を具備している。発振器101とは、単独で発振するものの他、水晶等の他の回路を付加することにより、特定の周波数を出力するものをも含む。また、外付け抵抗により所定値に発振する構成も含まれる。逆に、外付けコンデンサをIC内部の抵抗によりCR発振する構成も含まれる。また、外部に配置した、マイコンなどのデバイスから供給される複数のクロックをも含む。この場合は2つの発振器201を具備するとはいいにくいかもしれない。しかし、本発明にいう複数の発振器とは、2つ以上のクロックを入力できるものであるという意味であるから、具体的に2つの発振器がなくとも本発明の範囲に含まれる。なお、発振器201は2つに限定するものではない。3つ以上でもよい。

【0219】図43は1つの外付けコンデンサC1と、2つの外付け抵抗R1、R2で複数の周波数を発振させるものである。なお、コンデンサ、抵抗はドライバICの半導体チップ内にパターンにより構成してもよいことは言うまでもない。図43に示すように半導体チップの端子S1からS4にコンデンサC1、抵抗R1、R2を取り付けることにより実現する。

【0220】具体的な半導体回路は図42に示す構成としている。3つのインバータ421と、アナログスイッチからなるスイッチSW1から構成される。スイッチSW1のオンオフにより端子OSC1からOSC4の出力周波数が変化する。

【0221】図10に示す切替え回路102は具体的にはアナログスイッチである。切替え回路102は周波数を選択するという意味からは図42で図示したSW1も含まれる。切替え回路102は複数の入力クロックに対し、1つのクロックを選択し出力する。なお、切替え回路102内のスイッチはリレーなどのメカニカルなものでもよい。また、温度により発振周波数が変化するものでもよい。その他、手動でリップスイッチを切替えたりしてもよい。なお、マイコンなどにより1つの入力クロックが複数の周波数に変化できる場合は切替え回路102は必要がない。このようにマイコンで変化する場合も切替え回路102の概念に含まれる。

【0222】本発明の表示装置などは少なくとも複数の発振器101を具備する。一例として発振器101aはクロック160kHzで発振をさせ、発振器101bはクロック100kHzで発振させる。ここで説明を容易にするためクロック100kHzはフレームレート100Hz（液晶表示パネルを1秒間に書きかえる回数が100回）を実現できるものとし、クロック160kHzはフレームレート160Hz（液晶表示パネルを1秒間に書きかえる回数が160回）を実現できるものとする。発振器101の出力は切替え回路102に入力される。切替え回路102はスイッチであり、発振器101aと101bのいずれかのクロックを選択し、分周回路1

03に伝達するものである。発振器101aと発振器101bの発振周波数は15%以上30以下の範囲で異ならせることが好ましい。

【0223】分周回路103は入力されたクロックを1/1、1/2、1/4、1/8に分周するものである。つまり、分周回路からの出力クロックは、発振器101aと101bのいずれかの一方をそのまま出力するか、あるいは分周したものである（図24参照）。したがって、8つの周波数から任意の1つを選択することができる。

【0224】発振器101を複数準備するのは、動画と静止画または／および4096色と256色を8色表示とに良好に対応するためである。一般的に動画時はフレームレートを高くし、静止画は低くする。4096色と多色表示になるとSTN液晶パネルでは階調間の干渉の影響が大きくなり、8色と表現色が少なくなると干渉は少なくなるので、フレームレートは低くてもよい。

【0225】フレームレートを高くすると当然のように表示装置の消費電力は増加する。したがって、消費電力の低減のためにも極力、フレームレートは低くして使用することが望ましい。フレームレートのタイプ値としては図23に示すようになる。したがって、1つの液晶表示装置でも、256色を表示する時と、動画を表示するときでは、フレームレートを切替えて使用することがよい。例えば、250ms応答の液晶パネルで、8色表示を行う場合は、フレームレートは30以上40Hz以下にし、消費電力を極力低下させて使用する。動画表示の場合は、100以上140Hz以下の範囲に増加させてスプリングが発生させないようにする。したがって、1つの液晶表示パネルで動画、静止画の両方を良好な画質で表示させることができる。なお、動画と静止画では図6から図9などで説明したシフト処理を変化させると良い。動画には動画に最適なシフト処理があり、静止画には静止画に最適なシフト処理がある。

【0226】以上のように表示色数、動画／静止画でフレームレートを変化させるには、1つの周波数を分周して使用したのでは、良好な画像表示を実現することはできない。しかし、図10に示すように少なくとも2つ以上の発振器101a、101bを具備すれば、分周回路と組み合わせることにより、図24に示すフレームレートを実現することができる。つまり、多くのクロックで回路を動作させ、消費電力が少なく、かつ最適フレームレートで液晶表示パネルを駆動することができる。

【0227】本発明では、フレームレートは、発振器101の発振周波数（クロック）の1000分の1がフレームレートとなるようにしている。そのため、クロックが160kHzであれば1/1でフレームレート160Hzとなる。図24のように160kHzと100kHzの2つのクロックを用いれば（2つの発振器を用いれば）、フレームレートを良好に変更することができる。

【0228】この動作の切換は、キースイッチなどの切換スイッチを別途設け、ユーザーがキースイッチ等を押すことによりフレームレートを切換えるという方法が例示される。また、セグメントIC14の内蔵メモリへマイコンが画像データを入力するとき、4096色(R、G、B色4bit)、256色(R、G色3bit、B色2bit)ではそれぞれメモリへのデータ格納状態が異なる(もしくは、マイコンの動作が異なる)。この異なる状態を判断してフレームレートを切換える。つまり、マイコンが4096色の画像データをセグメントIC14の内蔵メモリへ格納する動作を行うときは、4096色でデータを格納するというコマンドをドライブIC14に転送する。この転送されたコマンドにより、同時に分周回路103などは動作し、分周回路103から100k~120kHzのクロックが出力される。

【0229】同様に256色の時はマイコンからのコマンドにより、メモリへのデータ格納方法が256色とするように切替えられる。256色の時は、分周回路103からは80k~100kHzのクロックが出力される。動画の時は、携帯電話(本表示パネルが携帯電話の表示パネルとして用いられているとする)へ送られてくる画像のパケットデータに動画であるというフラグ(記述)を書き込んでおく。マイコンはこのフラグを検出して(デコードして)動画と判断し、分周回路103からの出力クロックを140k~160kHzに変更する。

【0230】また、8色表示の時は発振器101bの160kHzの発振周波数は分周回路により周波数を1/4にし、30~45kHzのクロックを出力する。したがって、この30~45kHzではフレームレートは30~45kHzとなる。このように周波数を低減すれば、ほぼ比例して消費電力は低減することができる。例えば、携帯電話の液晶表示パネルでは常時表示するメニュー画面では8色表示で十分である。したがって、8色表示で電力を低減できる効果は高い。本発明はコマンドで自由に回路全体の動作クロックを低減できるとともに、フレームレートを遅くすることができる。そのため、全体として超低消費電力のモジュールを構成できる。

【0231】コントローラ104は入力コマンドのデコード機能、外部とのI/F機能、メモリなどの制御機能を有する。メモリ205はセグメントドライバ内部に作製された内蔵メモリであり、1画面のSRAMメモリである。一例として、1ビットデータは8つのMOSトランジスタで形成されており、また、データバスは双方向バスである。

【0232】MLS4駆動では演算処理のため、4画素行分のデータを用いて演算する必要がある。そのため、データバスは4行分のデータを同時に出力できるように構成されている。なお、半導体プロセスは、アルミの3層構成プロセスを使用している。なお、データバスを簡

略化するため、1行分ずつ、画素データを4回連続して読み出しMLSの演算を行っても良い。もちろん、1行に限定するものではなく、1画素ずつシリアルに読み出し演算を行っても良い。また、MLS8では8行ずつデータが読み出される。

【0233】メモリからのデータは階調MLS制御回路106に送られ、MLSの演算が行なわれる。演算結果はセグメント(SEG)ドライバ回路14に送られる。なお、ここでは、SEGドライバ14と独立して図示しているが、実際には、SEGドライバ14は、階調MLS制御回路106、コントローラ104、メモリ105と一体として構成される。ここでは説明を容易にするため分離しただけである。もちろん、コントローラ104とメモリ105とを分離してセグメントドライバ14と別チップとしてもよい。

【0234】図110はセグメントドライバ14内に内蔵RAM105を持たせた構成である。内蔵RAMは8色表示(各色1ビット)、256色表示(RGは3ビット、Bは2ビット)の容量を有する。この8色または256色表示で、かつ静止画の時は、ドライバコントローラ104はこの内蔵RAM105の画像データを読み出す。したがって、超低消費電力化を実現できる。もちろん、内蔵RAM105は4096色以上の多色のRAMであってもよい。また、動画の時も内蔵RAM105の画像データを用いてもよい。

【0235】内蔵RAM105の画像データはMLS演算を行った後のデータ(電圧値あるいは電圧を示す番号の3ビット)をメモリしてもよい。もちろん、誤差拡散処理などを実施した後のデータでもよい。なお、図110などにおいて204をSEGドライブバッファと記載したが、単なるバッファだけでなく、データ変換回路、ラッチ回路、コマンドデコーダ、シフト回路、アドレス変換回路などMLS演算回路115、内蔵RAMからの入力を処理してセグメント信号線に電圧を出力するさまざまな機能あるいは回路が構成されたものである。この事項などは、本発明の他の実施例でも同様である。

【0236】コントローラ281に発振回路101などの発振部をもたせてもよい。発振回路101構成、機能などは図42などで説明したので詳細は省略する。また、図42の外付けコンデンサC、抵抗Rは図110ではCR1101として記載している。発振回路はCR1102a、1102bのいずれかの定数を選択することにより基本発振周波数を発生させる。発生した基本発振周波数(クロック)はコントローラ281の内部回路およびセグメントドライバ14などに供給される。したがって、セグメントドライバIC14とコントローラ281とは同期をとって、データ処理を実施することができる。したがって、コントローラ281の画像コントローラ1101とセグメントドライバIC14のドライバコントローラ104とが同期をとって画像データを処理す

ることができる。そのため、バッファメモリなどの容量を小さくできるから、チップサイズを縮小できる。

【0237】画像データDATAは画像メモリ1103にストアされる。画像コントローラ1101は画像メモリからのデータを読み出し、誤差拡散処理（ディザ処理なども含む）を行う。処理を行われた画像データはセグメントコントローラ14のMLS演算回路115に転送される。

【0238】なお、コントローラ281とセグメントドライバIC（セグメントドライバ回路）14とが同期を取ってデータ処理を実施でき、かつ、セグメントドライバは入力した画像データを順次処理できるのであれば、コントローラ281の画像メモリ1103は不要である。一時、データをストアする必要がないからである。もしくは、セグメントドライバIC14あるいはコントローラ281内に数行分のラインメモリを準備するだけでよい。

【0239】図111は内蔵RAM105の他に外付けRAM1111を用いた構成である。画像データは内蔵RAM105のみに、あるいは内蔵RAM105の他に外付けRAM1111の両方にストアされる。具体的には図111のセグメントドライバ14の内蔵RAM105は4096色表示用の1画面分のRAM容量を持たせている。外部RAM1111は各画素RGBにそれぞれ2ビット（ $2 \times 3 = 6$ ビット）の容量である。したがって、内蔵RAM105と外付けRAM1111の両方をあわせると6ビットとなる。つまり、各色64階調の26万色を表現できる。

【0240】一般的に、携帯電話などの情報表示装置では、表示色数よりも低消費電力化が優先される。表示色数を増加させる回路の動作周波数が高くなる、あるいは液晶に印加する電圧波形の変化が多くなるなど理由から、消費電力が増加する。したがって、あまり表示色数を多くすることはできない。

【0241】図26で説明した本発明の携帯電話では図示していないが、筐体の裏側にCCDカメラを備えている。CCDカメラで撮影した画像は即時に液晶表示パネルの表示画面107に表示できる。CCDカメラで撮影したデータは、表示画面107に表示することができる。CCDカメラの画像データは24ビット（1670万色）、18ビット（26万色）、16ビット（6.5万色）、12ビット（4096色）、8ビット（256色）をキー入力265で切替えることができる。

【0242】内蔵RAM105が12ビット以上の時は、誤差拡散処理を行って表示する。つまり、CCDカメラからの画像データが内蔵メモリの容量以上の時は、誤差拡散処理などを実施し、表示色数を内蔵メモリ105の容量以下となるように画像処理を行う。この誤差拡散などの画像処理の方法、構成など図29などで説明したので省略する。つまり、図29をそのまま適用するこ

と、あるいは応用することにより実現できる。

【0243】CCDカメラで撮影した人物などの画像は、階調数を多くして表示することが好ましい。また、自然画なども階調数を多くして表示することが好ましい。一方、低消費電力化のため、メニュー画面などは表示色数を低減した状態で画像を表示したい。

【0244】この課題を対処するため、通常は内蔵RAM105のみで画像を表示する。内蔵RAM105のみを使用するときは、チップ14内で処理が閉じているため（外部アクセスが不要であるため）、低消費電力化を実現できる。内蔵RAM105以上の階調数で表示する場合は、外付けRAM1111とあわせて使用する。たとえば、表示色数が各色6ビットで、内蔵RAMが各色4ビットの場合は、上位2ビットを外付けRAM1111に格納したデータを用いる。

【0245】したがって、画像データ各色が6ビットの時は上位2ビットを外付けRAM1111に格納し、下位4ビットに格納する。画像データ各色が8ビットの時は上位4ビットを外付けRAM1111に格納し、下位4ビットに格納する。もちろん、画像データが4ビットの時は、内蔵RAM105のみに格納する。読み出しは、6ビットの時は、外付けRAM1111と内蔵RAM105とを同期をとってデータを読み出し、画像データを6ビットデータにする。

【0246】以上のように構成することにより、通常使用する表示色数では内蔵RAM105のみを使用し、低消費電力化を図る。内蔵RAM105以上の階調数を表示する場合は、外付けRAM1111と併用して画像を表示する。したがって、すぐれた画質の多階調表示を実現することができる。また、外付けRAMの容量を増加させるだけで、階調表示色数を容易に増加させることができるので汎用性が増す。

【0247】なお、外付けRAM1111のデータをアドレスするため、セグメントドライバIC14にアドレスバスを設け、外付けRAM1111のデータをアドレスできるように構成しておく。なお、MLS4演算を行う際は、4行分のデータが必要なため、外付けRAM1111のデータも4行分を同時に読み出せるように構成しておくことが望ましい。

【0248】なお、図111の実施例では、内蔵RAM105からはみ出た上位ビットを外付けRAM1111に記憶させるとしたが、これに限定するものではなく、下位ビットを外付けRAM1111に記憶させてもよい。また、上位ビットと、下位ビットを分割して記憶させることの限定するものではない。たとえば、メニュー画面を内蔵RAM105に格納し、サブ画像、ユーザー画像などを外付けRAM1111に記憶させるように構成してもよい。

【0249】また、本発明の実施例において、発振回路101をコントローラ281またはセグメントドライバ

14内に構成するとしたがこれに限定するものではなく、マイコンなどでクロックを発生させ、このクロックを用いてセグメントドライバ14などを動作させてもよい。

【0250】また、本発明の携帯電話などの情報表示装置は、認証ルート・キーを具備している。このキーによりiモードサイトとの間でSSL(Secure socket layer)暗号化通信を行えるように構成している。認証ルート・キーは、インターネット端末がSSL暗号化通信を行う際に、認証局(CA, Certificate authority)との間で暗号化通信を行うための公開鍵である。認証ルート・キーを搭載することによって、携帯電話などは認証局を利用してSSL暗号化通信を行うiモード用サイトとの間で、SSL暗号化通信を行うことが可能になる。SSL暗号化通信ができるクレジット・カード情報をやり取りするような、セキュリティ保護が必須となる電子商取引を行うことができる。

【0251】多種多様な検討の結果、FRC方式のMLS4駆動に関して、液晶の応答時間R(msec)とフレームレートF(Hz)の関係は重要な関係がある。なお、液晶の応答時間R(msec)は温度20℃~25℃における液晶の立ち上がり時間と立下がり時間の和である。また、フレームレートF(Hz)とは一秒間に画面全体を書き換える回数Fである。また、表示パネルの走査線はL本(Lduty)とする。なお、FRC処理は図6から図9に説明したいずれかまたはすべてを実施する。しかし、8色表示ではシフト処理は必要がない。

【0252】8色表示の時は、RとFおよびLとの関係は以下の関係を満足させることが最適である。

【0253】 $150 \leq (L \cdot R) / F \leq 2500$ (数3)

さらに好ましくは、以下の関係を満足させることが好ましい。

【0254】 $250 \leq (L \cdot R) / F \leq 1500$ (数4)

また、256色表示の静止画の時は、RとFおよびLの関係は以下の関係を満足させることが好ましい。

【0255】 $80 \leq (L \cdot R) / F \leq 800$ (数5)

さらに好ましくは、以下の関係を満足させることが好ましい。

【0256】 $100 \leq (L \cdot R) / F \leq 600$ (数6)

4096色表示の静止画の時は、RとFおよびLの関係は以下の関係を満足させることが好ましい。

【0257】 $100 \leq (L \cdot R) / F \leq 700$ (数7)

さらに好ましくは、以下の関係を満足させることが好ましい。

【0258】

$120 \leq (L \cdot R) / F \leq 600$ (数8)

動画表示の時は、RとFおよびLの関係は以下の関係を満足させることが好ましい。

【0259】 $80 \leq (L \cdot R) / F \leq 500$ (数9)

さらに好ましくは、以下の関係を満足させることが好ましい。

【0260】 $100 \leq (L \cdot R) / F \leq 400$ (数10)

10 本発明の表示装置(携帯電話等)は、前述の数式の値を、設定コマンドあるいはユーザスイッチ等、マイコンによる自動切替えにより設定できるように構成されている。そのため、各表示色数、表示状態により最適なフレームレートで最適な画像表示を実現できる。

【0261】分周回路103の出力はCOMドライバ回路15、コントローラ104、メモリ105、階調MLS制御回路106などに与えられる。図107では、SEGドライバ回路14を別途設けているが、先にも記載したように、コントローラ104、内蔵メモリ105、階調MLS制御回路106とSEGドライバ回路は1チップ化することにより低消費電力化が実現されている。また、電源回路は別途IC化して積載される。もちろん、セグメントドライバ14に内蔵してもよい。メモリ105は1画面分以上の表示データを保持することができ、また、双方向入出力(データ書き出しと読み出しが同時にできる)することができる。また、コントローラはコマンドデコーダ、データのスワップ回路なども含まれる。

30 【0262】したがって、セグメントドライバはマイコンからのコマンドにより、データが256色か、4096色か、8色かを知ることができる。そこで、マイコンからのコマンドをデコードし、切替え回路102、分周回路103を制御すれば、オートマッチックに変更することができる。したがって、ユーザーは表示色を気にすることなく画像を最適な状態でみることができる。

【0263】特に表示色により、フレームレートを切替えたい場合は、携帯電話などの装置にユーザボタンと配置し、ボタンなどを用いて表示色などを切替えられるようにすればよい。

【0264】図26は情報端末装置の1例としての携帯電話の平面図である。筐体261にアンテナ263、テンキー262dなどが取り付けられている。261が表示色切換キーである。なお、携帯電話などの内部回路ブロックを図27に示す。回路は主としてアップコンバータ275とダウンコンバータ274のブロック、デプレクサ271のブロックLOバッファ276などのブロックから構成される。

50 【0265】キー261を1度押さえると表示色は8色モードに、つづいて同一キー261を押さえると表地色は256色モード、さらにキー261を押さえると表示

色は4096色モードとなる。キーは押さえるごとに表示色モードが変化するトグルスイッチである。なお、別途表示色に対する変更キーを設けてもよい。この場合、キー261は3つ（以上）となる。

【0266】キー261はプッシュスイッチの他、スライドスイッチなどの他のメカニカルなスイッチでもよく、また、音声認識などにより切換えるものでもよい。たとえば、4096色を受話器266に音声入力すること、高品位表示と受話器266に音声入力することにより液晶表示パネルの表示画面107に表示される表示色10
が変化するように構成する。これは現行の音声認識技術を採用することにより容易に実現することができる。たとえば、ユーザが受話器に「256色モード」あるいは「低表示色モード」と音声入力する。すると受信端末では音声解析を実施し、指令された表示モードに切換る。

【0267】また、表示色の切替えは電氣的に切換るスイッチでもよく、液晶表示パネル21の表示部107に表示させたメニューを触れることにより選択するタッチパネルでも良い。また、スイッチを押さえる回数で切換る、あるいはクリックボールのように回転あるいは方向20
により切換るように構成してもよい。

【0268】261は表示色切換キーとしたが、フレームレートを切換るキーなどとしてもよい。また、動画と静止画とを切換るキーなどとしてもよい。また、動画と静止画とフレームレートなどの複数の要件を同時に切換てもよい。また、押さえ続けると徐々に（連続的に）フレームレートが変化するように構成してもよい。この場合は発振器を構成するコンデンサC、抵抗Rのうち、抵抗Rを可変抵抗にしたり、電子ボリウムにしたりすることにより実現できる。また、コンデンサはトリマコンデ30
ンサとすることにより実現できる。また、半導体チップに複数のコンデンサを形成しておき、1つ以上のコンデンサを選択し、これらを回路的に並列に接続することにより実現してもよい。

【0269】また、切換時に基準電圧あるいはバイアス比などをマイコン制御などにより自動的に切換てもよいし、また、特定のメニュー表示を表示できるように制御してもよい。また、マウスなどを用いて切換たり、液晶表示装置21の表示画面をタッチパネルにし、かつメニューを表示して特定箇所を押さえることにより切換でき40
るように構成してもよい。

【0270】なお、表示色などによりフレームレートを切換るという技術的思想は携帯電話に限定されるものではなく、パームトップコンピュータや、ノートパソコン、デスクトップパソコン、携帯時計など表示画面を有する機器に広く適用することができる。また、液晶表示装置（液晶表示パネル）に限定されるものではなく、有機ELパネルや、TFTパネル、PLZTパネルや、CRTにも適用することができる。

【0271】フレームレートなどの情報を伝送されるフ50

ォーマットに記載するようにしておけば、この記載されたデータをデコードあるいは検出することにより、自動でフレームレートなどを変更できるようになる。特に、伝送されてくる画像が動画か静止画かを記載しておくことが好ましい。また、動画場合は、動画の1秒あたりのコマ数を記載しておくことが好ましい。また、伝送パケットに携帯電話の機種番号を記載しておいたりしておくことが好ましい。なお、本明細書では伝送パケットとして説明するがパケットである必要はない。つまり、送信あるいは発信するデータ中に図25、図34などで説明する情報が記載されたものであればいずれでもよい。

【0272】図25は携帯電話などに送られてくる伝送フォーマットである。伝送とは受信するデータと、送信するデータの双方を含む。つまり、携帯電話は受話器からの音声あるいは携帯電話に付属のCCDカメラで撮影した画像を他の携帯電話などに送信する場合もあるからである。したがって、図25、図34で説明する伝送フォーマットなどに関連する事項は送信、受信の双方に適用される。

【0273】一般的に携帯電話などではデータはデジタル化されてパケット形式で伝送される。図25(a)に示すように一例として、パケットには前後に11ビットあるいは7ビットのマーカを記載する。次に一例として16ビットのヘッダが記載される。ヘッダにはパケット番号などが記載する。データ領域には色数データを示す8ビットのデータとフレームレートを示す8ビットのデータが記載される。これらの例を図25(b)(c)に示す。また、表示色の色数には静止画と動画の区別を記載しておくことが好ましい。また、携帯電話の機種名、送受信する画像データの内容（人物などの自然画、メニュー画面）などを図25(a)のパケットに記載しておくことが望ましい。データを受け取った機種はデータをデコードし、自身（該当機種番号）のデータであるとき、記載された内容によって、表示色、フレームレートなど自動的に変更する。また、記載された内容を液晶表示装置21の表示領域107に表示するように構成してもよい。ユーザーは画面107の記載内容（表示色、推奨フレームレート）を見て、キーなどを操作し、最適な表示状態にマニュアルで変更する。

【0274】なお、一例として、図25(b)では数値の3はフレームレート60Hzと一例をあげて記載しているがこれに限定するものではなく、40-60Hzなどの一定範囲を示すものであってもよい。また、データ領域に携帯電話の機種などを記載しておいてもよい。機種により性能などが異なり、フレームレートを変化させる必要も発生するからである。また、画像が漫画であるとか、宣伝(CM)であるとかの情報を記載しておくことも好ましい。また、パケットに視聴料金などの情報を記載する。パケット長などの情報を記載しておいてもよ

い。ユーザーは視聴料金の確認して情報を受信するか否かを判断する。また、画像データが誤差拡散処理をされているか否かのデータも記載しておくことが好ましい。

【0275】フレームレートはパネルモジュールの消費電力と関係する。つまり、フレームレートを高くすればほぼ比例して消費電力は増大する。携帯電話などは待ち受け時間を長くするなどの観点から消費電力の低減を図る必要がある。一方、STNパネルなどでは表示色を多くする（階調数を多くする）ためにはFRCの分母（階調レジスタのビット数）を大きくする必要がある。しかし、消費電力の問題から消費電力を増大させることは困難である。

【0276】この問題を解決するため、本発明は誤差拡散処理により見かけ上の階調数を増大させる構成を採用している。誤差拡散処理とは面積階調などの技術により階調数を増加させる技術である。

【0277】たとえば、パネルが16階調の場合は、4096色（ $16 \times 16 \times 16$ ）を表示できる。RGBは各4ビット（計12ビット）である。パネルが4096色の性能しか有しない。したがって、65K色を表示するには、入力データ（R、B：5ビット、G：6ビットの計16ビット）の誤差拡散処理を行って、RGBの各4ビットに変換して液晶パネルに印加する。また、フルカラー（RGB：各8ビット）の場合は、RGBデータを各4ビットに変換して液晶表示パネルに出力する。なお、出力を4096色に限定するものではなく、出力が6.5万色でもよい。

【0278】ディザ法としてはその一例として図54に記載している方法がある。図54に示すように、元の画像を縦4ドット×横4ドットの粗いメッシュに分割し、分割した各ブロック毎に2値化作業を行う。ここに各ブロックは4×4個の画素組からなる正方形領域に対し、この矩形領域における各画素組の輝度を、図55に示すようにあらかじめ用意した4×4の「ディザ行列」なる表の対応箇所と比較して、表の対応する部分に書かれている数字が自分の輝度よりも小さければ白（輝度255）に大きければ黒（輝度0）に置き返る。これば2値の場合であるが多値に適用すればよい。なお、ディザ行列としては、Bayer型、ハーフトーン型、Screw型、Screw変形型、中間調強調型、Dot Concentrate型があり、これらのいずれでもよいが、液晶表示パネル用としては、中間調強調型が最適である。

【0279】本発明ではSEGドライバ14に1画面分の画像メモリ（内蔵メモリ）を具備している。したがって、表示画像が静止画の場合は、外部からのデータの入力は不要であり、内蔵メモリ105をアクセスするだけでよい。外部からのデータ入力では外部配線を駆動するための駆動電力が必要になるのに対して、内蔵メモリではチップ内部の配線容量は小さく、ほとんど無視できる

からである。したがって、内蔵メモリを有す構成では消費電力を低減できる。

【0280】なお、1画面分の内蔵メモリ105を具備する構成はSEGドライバ14だけではなく、TFT液晶表示パネルのソースドライバでもよい。つまり、本発明は単純マトリックス型液晶表示パネルだけではなく、アクティブマトリックス型液晶表示パネルにも適用することができる。また、EL表示パネルなど他の表示パネルあるいは装置にも適用できる。なお、SEGドライバ14のコントローラからCOMドライバ15にコマンドを転送し、COMドライバ15を制御するように構成されている。

【0281】さらに、本発明の液晶表示装置は、SEGドライバ14の他に誤差拡散処理コントローラ971を具備している。なお、ここでは、説明を容易にするため、SEGドライバ14は4096色表示用の1画面分の内蔵画像メモリ105を有し、図28に示す誤差拡散処理コントローラ281は、65K色の表示演算用として、RB：5ビット、G：6ビットで、画面の1/16から1/2のサイズのメモリを有しているとして説明する。

【0282】なお、誤差拡散処理コントローラ281にフルカラー（RGB：各8ビット）のメモリを有していれば誤差拡散処理によりフルカラー表示を実現できることはいうまでもない。

【0283】誤差拡散処理とは面積階調の概念を取り入れ、少ない階調表現で画面全体ではそれ以上の表示色とみえる処理方式一般を意味する。この技術はプリンタに画像を表示する際の技術として確立している。本発明が新規なのは、静止画データを保持するメモリを具備するチップあるいは回路（セグメントドライバなど）とは別個に、誤差拡散処理を行うチップあるいは回路を設ける点である。また、誤差拡散処理コントローラ281で誤差拡散処理された演算データは前記静止画メモリ105に転送し、このメモリ105でデータを保持させる点である。

【0284】なお、誤差拡散は画素の周辺部の階調、色を考慮して、面積階調の概念を導入して演算を行い、少ない階調数で多階調に見えるように処理する技術の一般を意味する。CRTなどの表示装置に導入されているもの他、カラープリンタの画像処理で用いられているものも誤差拡散技術である。その他、誤差拡散の概念にはディザ処理も含まれることはいうまでもない。また、誤差拡散とディザ処理とを組み合わせただけのもでもよいことはいうまでもない。本明細書では、入力された画像データなどを周辺の画素に分散することにより少ない階調数でそれ以上の多階調表示を実現する方法を誤差拡散と呼ぶことにする。つまり、本明細書で呼ぶ誤差拡散とは、一般的に呼ばれている誤差拡散処理よりは広義の内容を含む。

【0285】図28に示すようにセグメント（SEG）ドライバ14（TFTなどのアクティブマトリックス液晶表示パネルでは、ソースドライバが該当する）は2系統のI/Fを具備する。1つは12ビット入力であり、もう一方は16ビット入力である（なお、フルカラーの場合は24ビットとなる。また、2系統に限定するものではなく、12ビット、16ビット、24ビットなどの3系統としてもよい）。

【0286】したがって、4096色の場合はマイコンあるいはコンピュータから直接に画像データがSEGドライバ14に入力される。65K色の場合は誤差拡散処理コントローラ971を介してSEGドライバ14に12ビットデータが入力される。もちろん、12ビットデータが誤差拡散処理コントローラ971をスルーで通過させてSEGドライバ14に印加できるように構成してもよい。

【0287】通常、液晶表示パネル21に印加するセグメント信号の電圧振幅は±5（V）程度以上必要のため、一定の10（V）近くの耐圧が必要である。そのため、半導体プロセスルールを微細化しにくい。一例として、SEGドライバは0.35μmプロセスを使用の最大耐圧は8.5（V）耐圧である。

【0288】しかし、プロセスルールを微細化できないと内蔵メモリのセルサイズも大きくなる。そのため、チップのメモリサイズが大きくなりコストが高くなる。一例として、4096色で128×160ドットではメモリサイズだけで40mm²となる。メモリはチップ面積の1/2から2/3を占める。メモリサイズの問題からSEGドライバ14の内蔵メモリは制限を受け、表示色数を多くできない。これは、内蔵メモリの各画素のビットサイズを長くできないことを意味する。メモリサイズが大きくなり、チップサイズが大きくなるからである。

【0289】誤差拡散処理は1つの画素に対する画像データのサイズが大きく、また、大きい画像データを処理（誤差拡散処理）により短い画像データに変換するものである。したがって、すべての画素に対し演算に必要なメモリをチップ内に確保することはきわめて効率が悪い。

【0290】一方、誤差拡散処理コントローラ281は、図29に示すように演算メモリ283と誤差拡散処理を実施する演算回路291などから構成される。つまり、ロジック回路のみ（場合によってはDCDCなどの電源回路が作りこまれることもある）で構成される。したがって、コントローラ281を構成する回路はロジックゲートのみでよい。なぜならば、耐圧を必要とする出力段が不要であるからである。つまり、コントローラ281には高い耐圧は必要ではない。そのため、微細ルールの半導体プロセスを使用できる。

【0291】一例として3.3V耐圧の0.25μmプロセスを使用する。0.25μmプロセスと0.35μm

mプロセスとでは、スタンダードセルサイズが面積で2倍異なる。つまり、0.35μmで作製したメモリは0.25μmプロセスでは1/2の面積で作製できる。また、耐圧1.8Vの0.18μmルールを使用してもよい。

【0292】誤差拡散処理コントローラ281で演算した結果データはセグメントドライバ14に転送し、このデータがメモリ105に貯えられる。この際、入出力フォーマットは図35のものが使用される。以上のことから、誤差拡散コントローラ281は微細ルールが使用できるから小チップサイズ化が可能である。また、最低1行分の演算メモリ283でよいから誤差拡散処理コントローラ281のメモリサイズは極めて小さく小チップ化できる。

【0293】なお、コントローラ281に、フル画面の画像データを保持できるようにし、このデータを読み出して誤差拡散処理などによる減色処理を行ってもよい。減色処理を行ってデータをセグメントドライバ14の内蔵メモリに転送する。セグメントドライバは8色または256色など必要最小限の静止画メモリのみを作製しておく（図95参照）。また、コントローラ281内にDCDCコンバータからなる電圧回路201を作成しておくことがこのましい。また、コントローラ281で基準クロックを発生させ、この基準クロック281をセグメントドライバIC14などに印加し、セグメントドライバIC14をコントローラ281とが、同期を取るように構成しておくことが好ましい。

【0294】また、セグメントドライバ14のコマンドインターフェース回路に適合するようにコントローラ281にI/F回路951を作成する。また、セグメントドライバIC281のコマンドインターフェースはセグメントドライバ14のコマンドインターフェースと同一にしておく。このように構成することにより、セグメントドライバIC14に直接コマンドを入力して使用する場合も、コントローラ281にコマンドを入力し、コントローラがセグメントドライバIC14にコマンドを送出する場合もユーザー（一般的はマイコン）はあたかもコントローラ281を介さず、直接セグメントドライバIC14にコマンドあるいはデータを送出しているように取り扱うことができる。

【0295】また、ディザあるいは誤差拡散処理を実施するか否かは、ユーザが独自で切替えれるようにしておくことが望ましい。たとえば、携帯電話に設けられた押しボタンスイッチや、タッチパネルなどである。また、音声入力などで間接的に切替えれるように構成してもよい。その他、マイコンが判断して切替えてもよい。

【0296】画像データはディザあるいは誤差拡散処理されて転送されてくる場合がある。ディザ処理をした画像をさらにディザ処理をすると、ドットむらめだつようになる。ディザ処理をした画像を誤差拡散処理しても

画質劣化はほとんどない。したがって、コントローラ 281 の処理としては誤差拡散処理とすることが望ましい。

【0297】データの入出力も各色 8 階調表示の 256 (512) 色と 16 階調の 4096 色を 1 つの IC チップ 14 で実現しようとする画像データの入出力フォーマットをも考慮する必要がある。256 色の場合は、1 画素のデータは R が 3 ビット、G が 3 ビット、B が 2 ビットの計 8 ビットであるから 8 ビット (1 バイト) で入出力することができる。しかし、4096 色の場合は、R、G、B の各色が 4 ビットであるから計 12 ビットとなる。そのため、1.5 バイトという中途半端な状態となる。

【0298】本発明ではこれに対応するため、4096 色では図 35 (a) (b) で示す 2 つの入出力フォーマットを実現できるようにしている。2 つの入出力フォーマットのうち、1 つまたは両方を実現できる。もちろん、256 色のときは、1 バイト (8 ビット) の入出力を実現する。

【0299】一般的にデータの入出力は 8 ビットフォーマットか 16 ビットフォーマットのいずれかを選択できる。また、86 系か、68 系かを選択できる。図 35 は 16 ビット時の入出力のフォーマットである。

【0300】図 35 (a) は 16 ビット単位で入力する。その際、先頭の 4 ビットはブランクとする。このように入出力することにより、16 ビットのアドレスと画素データの関係が理解しやすい。しかし、ブランクがあるため、データの入出力の転送効率は低下する。

【0301】図 35 (b) は基本的には 8 ビット単位で入出力する。アドレス 00H は R、G、アドレス 01H は B、R とする。このように入出力することにより、アドレスと画素データの関係は複雑になるが、データの入出力の転送効率は格段に向上する。

【0302】本発明は MPU からの初期設定コマンドにより図 35 の (a) と (b) のいずれかのフォーマットを切換えることができる。

【0303】本発明の誤差拡散処理コントローラ 281 は、誤差拡散処理されて送られてきたデータは、そのまま誤差拡散処理コントローラ 281 をスルーさせてセグメントドライバ 14 の内蔵メモリ 105 に転送する機能を具備する。スルーさせるか否かは、図 25 のパケットのデータ内容をデコードして自動的に判定し、処理を行う。もしくは、MPU (マイクロコンピュータ)、CPU (パーソナルコンピュータ) からのコマンド処理により行う。

【0304】誤差拡散コントローラは、好ましくは、画面領域の 1/20 行分以上 1/4 行分以下の内蔵メモリを 2 つ以上具備することが好ましい。データ入出力のタイミング差の吸収と、誤差拡散処理を行う前後の行を考慮し最適な誤差拡散処理を実現するためである。また、

誤差拡散処理だけでなく、周辺の画素の画像データを考慮して重み付け処理を行うためである。また、ディザ処理と行うためである。

【0305】本明細書では説明を容易にするため、コントローラ 281 は誤差拡散処理を行う回路としたが、これに限定するものではない。つまり、入力されて 1 画素の画像データのサイズ (ビット数) を演算によりビット数を短くしてセグメントドライバ 14 などの内蔵メモリ 105 に転送するものである。また、内蔵メモリ 105 から画像データを読み出し、逆誤差拡散処理などを実施して出力するものである。誤差拡散処理以外にも画像データのビット数を短くする方式は数々ある。たとえば、先に記載した画像データの重み付け処理が例示され、ディザ処理が例示される。

【0306】また、誤差拡散処理は 1 行の画像データを次の行に誤差拡散して処理し、この処理を順次、次の行に実施するものであるから、基本的には保持するメモリサイズは 1 行分でよい。したがって、以下の実施例ではメモリサイズを複数行として説明するが、これは先のも説明したように誤差拡散処理以外にも適用するため、あるいは汎用性を増加させるため、入出力のタイミング制御に活用するためである。したがって、本発明はメモリサイズを複数行に限定されるものではない。

【0307】画像データの一例として、液晶表示パネルの画面サイズが横 128 ドット (RGB) で縦 160 ドットの場合は、8 行分以上 40 行分以下のサイズのメモリを形成する。メモリサイズは誤差拡散処理などの精度を良くする (汎用性を高くする) につれてサイズは大きくなる。特に表示色数が大きくなるにつれてサイズは大きくするべきである。

【0308】本発明では画像評価の検討の結果、以下の条件にすることが好ましいと結論に達した。つまり、表示パネルの RGB の総和にビット数を M (例えば、4096 色では RGB が各 4 ビットであるので、 $M=12$) とし、誤差拡散などを実施する入力データの RGB 総和のビット数を N (例えば、65K 色では、RB: 各 5 ビット、G が 6 ビットであるので、 $N=5+5+6=16$) とし、誤差拡散処理コントローラ 281 のメモリの行数を L とした時、以下の範囲にすることが好ましい。

【0309】
$$N/M \times 4 \leq L \leq N/M \times 32 \quad (\text{数 } 11)$$
さらに好ましくは、以下の条件を満足させることが好ましい。

【0310】
$$N/M \times 8 \leq L \leq N/M \times 16 \quad (\text{数 } 12)$$

図 30 に示すように、誤差拡散処理コントローラ 281 は、上式の演算メモリ 293 サイズのものを複数 (293a、293b) 具備させる。図 30 において、一方のメモリ 293a は演算処理を行うためのメモリであり、他方のメモリ 293b はデータを書き込むためのメモリ

である。

【0311】逆に画像データ出力（送信）の場合は、一方のメモリ293bは演算処理を行うためのメモリであり、他方のメモリ293aはデータを書き込むためのメモリである。

【0312】たとえば、メモリ293aはマイコン（MPU）などにより、スイッチSA1が閉じられて画像データが書き込まれる。一方、SB2は閉じられ、メモリ293bは演算回路291に転送され誤差拡散処理などが行われる。演算結果はセグメント（SEG）ドライバIC14などの内蔵メモリ105の転送される。転送されたデータは内蔵メモリ105に記憶される。

【0313】次のフェーズではスイッチSA2が閉じられメモリ293bに画像データが書き込まれ、また、スイッチSB1が閉じられメモリ293aのデータが演算処理が行われる。演算された画像データは、SEGドライバIC14などの内蔵メモリに転送される。つまり、メモリ293aと293bとは交互にデータの書き込みと演算処理が行われる。

【0314】なお、先のも記載したように一般的な順次処理による画像データの誤差拡散処理を行う場合は、メモリ293を切換える必要はなく、複数行分のメモリを具備する必要があることは言うまでもない。なお、複数行分のメモリ293を具備する場合は画面を分割して処理をすることもできるという利点がある。また、データを一度貯えて、画像データの転送を一度（複数行分）にできるという利点もある。

【0315】画像データの転送は画面を分割して行われる。たとえば、画面サイズが160行の場合で、メモリ293a、293bが16行の場合は10分割される。したがって、演算処理は16行分ずつ行う。そして、最初の16行分の演算処理が終わると内蔵メモリ105に転送され、次の16行分が演算処理行われる。演算された結果は、メモリ105に送られる。したがって、10回演算処理が終われば1画面の誤差拡散処理が終了する。このように転送が10回で済む為、演算結果を1行ずつ転送する場合に比較して効率がよい。また、低消費電力化が可能となる。

【0316】SEGドライバ14は、内蔵メモリ105の画像データを読み出し、液晶表示装置21の表示画面に画像を表示する。画像が静止画の場合は、誤差拡散コントローラ281は誤差拡散処理などが終了し、内蔵メモリ105にデータを転送すれば、誤差拡散コントローラ281は、それ以上動作する必要がない。そのため、自動的にDCDCコンバータ201へのクロックなどを停止し自己の電源回路を低下させスリープ状態となる。スリープ状態と動作状態の切替えは、マイコンからのコマンド制御で行ってもよい。

【0317】新規の画像データがある時は、マイコンはコントローラ281にコマンドを転送し、誤差拡散処理

コントローラ281などはDCDCコンバータにクロックを印加して自身の電源を立ち上げ、画像データ入力待ち状態となる。マイコンから画像データ終了のコマンドを受けるとスリープ状態となる。

【0318】以上のように誤差拡散処理コントローラ281はスリープ状態と動作状態とを切換えるので、静止画の場合は1画面分の演算処理をするだけであるので低消費電力化を実現できる。また、演算に要する小さなメモリ281を内蔵しているだけであるのでチップサイズの小さい。なお、演算結果は同期をとって順次内蔵メモリ105に転送する場合は、1行分以下の演算メモリ293で構成できることは言うまでもない。

【0319】なお、図30では、2つのメモリ293を使用するとしたが、これに限定するものではなく、図31に示すように3つ以上のメモリ293a、293b、293cを具備してもよい。このメモリ293を順次選択して使用する。

【0320】以上のように本発明は、マイコンなどの原画画像データ保持手段からの出力データを誤差拡散処理コントローラで減色処理し、原画画像データ保持部よりも少ない容量のセグメントドライバ14の画像メモリ部に画像データ情報を保持させる構成および方法である。元の原画像を保存するRAMよりも情報を少なく（減色）して、セグメントドライバのRAMに書き込む。

【0321】この時、単純に下位ビットを切り落とすだけでは、階調落ちによる輪郭線が発生する。この課題の解決するために誤差拡散処理コントローラ281の演算部291、いわゆるディザ法や誤差拡散法などによる減色処理（階調数低減処理、たとえば、8ビットを6ビットにする）を行う。これにより空間的に階調を分散させることで、階調落ちに伴う輪郭線を防止する。この処理は動画、静止画共に有効であるが、特に静止画時においては、コントローラ281は1画面分の処理をし、セグメントドライバ14の内蔵メモリに転送した後は停止する。以降はセグメントドライバ14のみが動作するので、低消費電力化の効果が大きい。

【0322】つまり、セグメントドライバに画像メモリ105aとドライバ部292を一体にし、1チップIC化することで静止画の時は演算処理が終了した内蔵メモリからのアクセスのみで画像を表示できるため低消費電力化の効果が顕著になる。

【0323】コントローラ281には演算部291に加えて、ルックアップテーブル方式のガンマ処理部もコントローラ281に形成してもよい。もちろん、ルックアップテーブル以外のガンマ変更手段でもよい。たとえば、デコーダ回路のようなロジックで1つの画像データをガンマ処理された画像データに変換する方法が例示される。

【0324】ルックアップテーブルは図40に示すように、外部から書き換えることができるように構成する。

つまり、メモリ 293 の位置領域に表示装置に対応するガンマカーブを示す（ガンマカーブにできる）データを、RS232Cバス、3線式バス、IICバスなどを用いて入力する。入力はコントローラが起動時にマイコン内のROMからデータを読み出し、このデータを伝送することにより行う。また、図25、図34などの伝送フォーマットにガンマデータを記載し、これをデコードなどし、このデータをメモリ293に書き込むように構成してもよい。

【0325】以上のようにガンマカーブデータを外部から書き換えられるように構成しておくことにより、コントローラのハードは同一であっても多種多様な表示装置に対応できるようになる。また、表示画像の内容（明るい海岸の自然化、人物、映画などの画像に内容。クラシック、ポピュラーなどの画質あるいは雰囲気）によって、適正なガンマ特性を実現できるようになる。また、伝送画像データと共に、伝送フォーマットに伝送画像データに最適なガンマデータを記載することにより、最も良好な画像表示を実現できる。

【0326】コントローラ281に8色表示用のRAM（RGB：各1ビット）を形成しておくことが好ましい。8色表示はメニュー画面などに多用され、また、携帯電話の待ち受け画面などに多く用いられる。したがって、8色表示を実施する機会（時間）は多い。そのため、8色表示の消費電力を低減することは、携帯電話のように低消費電力化が望まれる機器には必須技術である。

【0327】この8色表示時の低消費電力化のため、8色表示ではセグメントドライバ14に形成した内蔵RAMからデータを読み出して画像を表示する。したがって、コントローラ281から逐次データを伝送する必要がなく、低消費電力化を実現できる。

【0328】また、セグメントドライバはPWM駆動を実現すると共に、合わせて7FRCもしくは4FRCを実施できる機能を付加しておく。コントローラからは、逐次、各色4ビットのデータをセグメントドライバ14に伝送し、この4ビットをPWM駆動で液晶に印加する。4ビットでは液晶表示パネル21は4096色表示となる。また、4FRCをあわせて実施すると、データは2ビット増加する。つまり、各色4ビットのPWMデータを4FRCで4回実施することにより、各色6ビット表示（約26万色）を実現できる。

【0329】さらに、7FRCであれば、3ビット増加するから、15PWM（8+4+2+1）の4ビットを3ビット増加するから、約200万色を表示できる。したがって、PWMでは16階調しか表現できないが、4FRCまたは7FRCと組み合わせることにより、26万色表示、200万色表示を切替えて実現できる。

【0330】PWMの計算はコントローラ81内で実施する。MLS演算された結果は、最終的に5値の電圧値

となる。この電圧値を重み付け計算（V2は2、V1は1、Vcは0、MV1は-1、MV2は-2）で加算する。結果は絶対値V2の大きさとその符号（±）、絶対値V1の大きさをその符号（±）をなす。このデータをセグメントドライバ14に転送し、このデータを1H分ラッチして保持させる。セグメントドライバはこのラッチされたデータを読み出し、液晶表示パネルに印加する。

【0331】このように計算結果をセグメントドライバ14に転送することにより、微細ルールを使用できるコントローラ281で複雑な計算を実施できる。したがって、耐圧の必要で微細ルールで作製できないセグメントドライバ14にはロジック回路を形成する必要はほとんどない。そのため、低コスト化と低消費電力化を実現できる。

【0332】伝送されてくる画像データは受信する端末表示装置の表示パネルに適正なガンマ特性とはなっていない場合が多い。たとえば、CRTの2.2乗のガンマ特性であったりする。受信した端末（たとえば液晶表示パネルを具備する端末）で表示パネルに適正なガンマカーブに変換（補正）する。ガンマ変換により画像データのビット数は増加する。たとえば、8ビットのデータは10ビットとなる。つまり、適正なガンマ処理が実施され、ビット数が増加する。しかし、誤差拡散などの処理により適正な減色処理が実施されるからビット数が増加してもこのデータを一時保持するだけでよい。ディザあるいは誤差拡散処理によりビット数が適正に減少させることができるからである。したがって、良好な画像表示を実現できる。

【0333】無論、静止画時はガンマ処理部を停止させるので、電力が増加することはない。なお、受信端末でガンマ処理などを行うとしたが、受信端末で逆ガンマ処理を行って送信する構成にすることが好ましいことは言うまでもない。この逆ガンマ処理もルックアップテーブル方式などで容易に実現できる。

【0334】また、RGBで異なる階調数の処理を行ってもよい。基本的にGを多くとり、Bを少なくすることで、同じメモリ容量でも画質は改善する。たとえば、G：5bit、R：4bit、B：3bitとする。この方式は特にディザ法、誤差拡散法などの空間的に分散する方法に対して、人間の目に感度の高いGの階調数が多いため、画素の荒い表示パネルでもざらつき感を解消することができる。

【0335】また、コントローラ281にフレームレートコントロール（FRC）法を用いて、フリッカを抑制する回路処理部を具備させてもよい。FRC回路部は回路規模が大きい。コントローラは微細ルールで作製できるので回路規模が大ききとも十分コントローラと一体化できる。

【0336】なお、以上の実施例は液晶表示パネルを前

提に述べてきたが、有機あるいは無機EL等の発光ディスプレイ、蛍光表示装置、PLZT表示装置、デジタルマイクロミラーデバイス(DMD)を用いた表示装置などであっても、この静止画時の呼び出し電力削減効果は同等に発揮できることは言うまでもない。

【0337】図34は図25と同様に伝送パケットの内容を記載している。画像処理方法(誤差拡散処理、ディザ処理などの種別、重み付け関数の種類とそのデータ、ガンマの係数など)、機種番号などの情報を伝送されるフォーマットに記載するようにしておけばよい。また、10 画像データがCCDで撮影されたデータとか、JPEGデータか、またその解像度、MPEGデータか、BITMAPデータかなどの情報を記載しておく。この記載されたデータをデコードあるいは検出することにより、自動で受信した携帯電話などで最適な状態に変更できるようになる。

【0338】もちろん、図25で説明したように、伝送されてくる画像が動画か静止画かを記載しておくことが好ましい。また、動画の場合は、動画の1秒あたりのコマ数を記載しておくことが好ましい。また、受信端末で20 推奨する再生コマ数/秒などの情報も記載しておくことが好ましい。

【0339】以上の事項は、伝送パケットが送信の場合でも同様である。また、本明細書では伝送パケットとして説明するがパケットである必要はない。つまり、送信あるいは発信するデータ中に図25、図34などで説明する情報が記載されたものであればいずれでもよい。

【0340】図34は携帯電話などに送られてくるあるいは送信するデータの伝送フォーマットの一例である。伝送とは受信するデータと、送信するデータの双方を含30 む。つまり、携帯電話は受話器からの音声あるいは携帯電話に付属のCCDカメラで撮影した画像を他の携帯電話などに送信する場合もあるからである。

【0341】誤差拡散処理コントローラ281は、誤差処理されて送られてきたデータを、逆誤差拡散処理を行い、元データにもどしてから再度、誤差拡散処理を行う機能を付加することが好ましい。誤差拡散処理の有無は図34のパケットデータに載せておく。また、誤差拡散(ディザなどの方式も含む)の処理方法、形式など逆誤差拡散処理に必要なデータも載せておく。他の事項は図40 25と同様である。

【0342】逆誤差拡散処理を実施するのは、誤差拡散処理はその処理の過程において、ガンマカーブの補正も実現できるからである。データを受けた液晶表示装置などのガンマカーブと、送られてきたガンマカーブとが適応しない場合がある。また、送信親されてきたデータは誤差拡散などの処理がすでに実施された画像データである場合がある。

【0343】この事態に対応するために、逆誤差拡散処理を実施し、元データに変換してガンマカーブ補正の影50

響がないようにする。その後、受信した液晶表示装置で誤差拡散処理を行い、受信液晶表示パネルに最適なガンマカーブになり、かつ最適な誤差拡散処理となるように誤差拡散処理などを実施する。特に、データを受信する表示装置が、FRC処理を行っているSTN液晶表示装置などの場合、各階調間の輝度差がリニアでない。このようなSTN液晶表示装置には、各階調に応じたガンマ処理を行うことが望ましいのである。

【0344】一般的に図36に図示するように表示画面107の画像データは画面の左上(番号1から矢印方向へ)伝送されてくる。したがって、画像データは図34に記載するように順方向(DATA1、DATA2、DATA3・・・・・・)に伝送されてくる。誤差拡散処理も図37に示すように左から右へ誤差拡散処理が行われる。なお、誤差拡散処理の一例として、図37の画像データAは左の画像データに7/16、左下の画像データに3/16、下の画像データに5/16、右下の画像データに1/16ずつデータを振り分けている。

【0345】したがって、逆誤差拡散処理を行うためには、図38に示すように図36とは逆に画像処理を実施する必要がある。図38のようにN行目から矢印方向に画像処理をする(N、N-1、N-2・・・・・・1)。1画素データを中心にすれば図37と逆に、図39のように処理を行う必要がある。

【0346】しかし、画像データが図34(b)に伝送されてきたのでは図38のように逆順の処理を実施することができない。そのため、伝送フォーマットとしては図34(c)のようにデータを逆に伝送させる(DARAn、DATAn-1、・・・・・・)。この逆順データ伝送か否かの記載を図34(a)のパケットのフォーマットに記載しておく。受信装置ではこの記載を検出し、逆誤差拡散(ディザなども含む)を実施する。

【0347】なお、図38では逆にデータを伝送させるとしたが、コントローラ281などで一定の容量のメモリを具備するのであれば(図30、図31参照)、正方向でも逆誤差拡散処理などを実施できる。たとえば、図41の方法である。図41では表示画面をA、B、C、などの複数のブロックに分割処理をする。1つの分割ブロックが図30、図31などのそれぞれのメモリに入力(保持)される。保持されたデータ(たとえば図107のAブロック)は1、2、3、4とブロック内で逆方向に処理が実施される。もちろん図41では保持されるブロックのデータは4行分としているがこれに限定されるものではなく、2行、3行あるいは5行以上でもよい。特にディザ方法は図54のように4×4などのブロック処理を実施されているため図41の処理方法は都合がよい。また、ディザではブロック内で反対側の行から逆順に処理をすることも必要もないことが多い。

【0348】図10は本発明の回路ブロック図である。図10に示す階調MLS回路106はMLS演算とフレ

ームレートコントロール（FRC）により階調制御を行う回路である。メモリ105からのデータと階調制御回路によりFRC処理を実現する。

【0349】図12（a）は種関数の一例である。直交関数の種関数は多く存在する。4行のコモン信号線を同時に選択するMLS4では、 4×4 のマトリックスの種関数を用いる。直交関数は各行に-1が一個ずつ含まれるものを使用する（正負反対表現であれば1が一個ずつ含まれるという表現になる）。-1が2個含む行が存在する場合、1行のすべてが1である直交関数を使用するとフリッカの発生が大きくなる。このフリッカの発生が大きくなるのはセグメントICから多くV2（MV2）電圧が出力される割合が高くなるためと思われる。したがって、各行には-1が一個ずつ含まれる直交関数を採用することが好ましい（正負反対表現であれば1が一個ずつ含まれるという表現になる）。なお、-1とが1とかの正負の記号はロジック的にみれば逆でも成り立つ。したがって、以下の記述では正負を反対読みにしてもよいこと言うまでもない。説明を容易にするために正を中心して説明するだけである。

【0350】図12（b）に示すように直交関数が1のときはコモン電圧aVが該当させる。なお、Vは基準電圧であり、aはバイアス比である。直交関数1は論理のH（正）に置き返る。また、直交関数-1は論理L（負）に置き返る。

【0351】バイアス比aは表示パネルの行数から理想バイアス比が決定される。理論的には6.5とか小数点表示となる。しかし、回路では基準電圧を通信して電圧を作成するため、整数でないと実現できない。したがって、理想バイアス比6.5の場合は、バイアス比a=6または7とする必要がある。その際、バイアス比は理想バイアス比よりも大きな整数値を採用することが好ましい。バイアス比が大きくなるほど、セグメント信号の振幅値が小さくなり、フリッカの発生が抑制されるからである。つまり、バイアス比7を採用する。また、回路面からバイアス比は偶数であるほうが回路規模を小さくすることができる。したがって、バイアス比は7よりも8の法がよい。つまり、バイアス比aは理想バイアス比よりも大きい偶数値を採用する。なお、この際、採用したバイアス比でのオンオフ比は、1.067以上となるようにする。1.067は行数がVGAの $1/2$ の $n=240$ の場合のオンオフ比である。このオンオフ比以下であると画質の劣化が大きい。

【0352】後述するが、8階調表示の場合は、画像データDATA（2：0）に一致する階層データが1bit（オン又はオフ）選択され、4行分で図11に示すB〔3：0〕となる。この4行分の4bitからなるBデータは直交関数Hとそれぞれがビットごとに図12（c）で示す論理演算が実施される。

【0353】また、画像データは図13に示すようにオ

ン（ON）データ1は-V電圧を意味し、論理1が該当する。逆にオフ（OFF）データ0は、V電圧を意味し、論理0を該当させる。図12（c）はコモン側の出力であり、図12はセグメント側の出力に該当する。たとえば、セグメント側の-V電圧で、コモン側がaVの時、液晶層に高い電圧が印加される（選択されてオン電圧が印加される）。

【0354】図11は、図10の階調MLS回路106のブロック図である。階調データシフト回路111は少なくとも複数のレジスタからなる階調データを具備する。この階調データは図17等を示す。この階調データシフト回路111の出力値とDATA〔2：0〕の3ビットデータが比較されてオンオフが判断される。DATA〔2：0〕は4行同時選択のMLSでは、4行分が同時に読み出されるか、もしくは4行のうち1行ずつ順次読みだされる。4行分が集まり、階調選択回路の出力は4bitのB〔3：0〕となる。

【0355】なお、説明を容易にするために例をあげてMLS4としているが、本発明はこれに限定するものではなく、8行同時選択（MLS8）などでもよい。また、7行同時選択（MLS7）などでもよい。MLS4であるから、4行分が集まり、階調選択回路の出力は4ビットとなるとした。しかし、MLS8の場合は8行分集まり、階調選択回路の出力は8ビットとなる。したがって、本発明はMLS4のみに適用されるものではなく、その他の液晶表示パネルなどの駆動方法に適用してもよい。

【0356】図11に示すHSEL〔1：0〕信号は2bitの選択信号であり、2bitで、図14（a）の直交関数の各行を選択する。なお、直交関数はセグメントドライバ14にROM化されて保持されており、この直交関数を1Hごとにコモンドライバ15に転送する（もしくはコモンドライバ内に保持された直交関数を選択する）。好ましくは、直交関数はセグメントドライバ側のみに保持させておくことがよい。ハード規模が小さくなるからである。

【0357】一般的に図6（b）に示すように1フレームは4つのフィールドからなる。図14（a）の直交関数はフィールドごとに異ならせる。第1のフィールドは直交関数の1行目を選択してこれを用いてDATAとのMLS演算を行う。第2のフィールドでは直交関数の2行目を選択して同様にMLS演算を行う。第3のフィールドでは直交関数の3行目を選択してMLS演算を行い、第4のフィールドでは直交関数の4行目を選択してMLS演算を行う。なお、ここでは、MLS演算を行うと記載しているが、これは説明を容易にするためである、実際には、MLS演算ではなく単なるデコーダ回路で構成される。

【0358】行選択信号HSEL〔1：0〕により、直交関数の各行1H〔3：0〕が直交関係ROM113よ

り出力される。なお、各行の選択順は可変できるように構成しておくことが好ましい。画像の種類によっては選択する直交関数の行を入れ替えたほうがスライシングの低減など良好な結果が得られるからである。

【0359】各行のデータIH〔3：0〕は反転処理回路114に入力される。反転処理回路114はデータの反転処理を行う。反転処理はノーマリホワイト（NW）モードと、ノーマリブラック（NB）モードとの切換（NW/NB）と、交流化信号PMとがある。なお、PMとはnH反転駆動の信号極性切換信号である。

【0360】本発明ではNW/NBの切替は、セグメントとコモンドライバでの直交関数のうち一方のみの符号を反転させることにより実現する。交流化はセグメントとコモンドライバとの両方の直交関数の符号を同時に反転させることにより行う。このように直交関数の符号を反転させることにより交流化を実現することによりハード規模を小さくすることができる。画像データの符号を反転する方法に比較して、直交関数の $4 \times 4 = 16$ のデータを反転するだけで実現できるからである。

【0361】なお、実際には、直交関数はセグメントドライバIC14のみにROM化されており、コモンドライバIC15には逐次、セグメントドライバICから転送される。したがって、コモンドライバIC15内には直交関数はROM化されていない。このように逐次転送方式を採用することによってもハード規模を小さくすることができる。また、直交関数はドライバチップの外部から3線式バス、IICバス、RS232Cなどを用いてチップ内に伝送できるように構成しておいてもよい。また、4行以上の多数の直交関数行をセグメントチップ内にROM化しておき、その任意の行を選択できるよ
30うに構成してもよい。

【0362】セグメントドライバから直交関数を転送する構成では、NW/NBの切換は、セグメントドライバICからコモンドライバICには直交関数の符号を反転させたものを転送する。nH反転などの交流化駆動はセグメントドライバICの直交関数の符号を反転し、この反転した符号の直交関数をとコモンドライバICに転送する。もちろん、図12（a）で示す4行の符号を反転させた直交関数をROM化しておき、 $4 + 4 = 8$ 行の直交関数のいずれかを選択する、また、転送するという構
40成で実現してもよい。この場合は符号を反転して転送するというハードは必要なくなる。したがって、ドライバ動作が明確になる。

【0363】本発明では図14（b）に記載しているようにPM=0のとき液晶層に印加される電圧は負極性とし、PM=1のとき正極性としている。また、本発明では図14（c）に記載しているようにNW/NBは0のときNB（ノーマリブラックモード）とし、1のとき、NW（ノーマリホワイト）としている。したがって、NW/NB、PMの信号により直交関数H〔3：0〕の出
50

力は図14（d）のごとくなる。

【0364】MLS回路115はB〔3：0〕とH〔3：0〕とを演算する。演算は各ビットで実施する。つまりB〔0〕とH〔0〕、B〔1〕とH〔1〕、B〔2〕とH〔2〕、B〔3〕とH〔3〕で演算する。演算の論理は図12（c）である。結果はQ〔3：0〕となる。図12（c）の論理でも明らかであるが、QはEX-NOR論理となる。

【0365】加算回路116はQ〔3：0〕の“1”ビットの数をカウントする。カウントの結果はS〔2：0〕となる。この変換表を図15に記載している。しかし、現実のハードでは加算回路ではなく、デコーダ回路で実現している。加算回路116の出力S〔2：0〕の値に基づき、電圧選択回路117は該当のスイッチをオンし、この電圧をセグメント信号線に出力する。図16に示すMLS演算結果が図15のS〔2：0〕に該当する。つまり、Sの値にもとづいて電圧が選択されるのである。

【0366】以上の説明では説明を容易にするために、階調MLS制御回路106でMLS演算し、その結果を加算回路116で集計するというよう説明したが、現実の回路ではこのように処理をしていない。MLS回路と加算回路などとは一体と構成されている。具体的には1つのデコーダ回路を構成している。このようにデコーダ回路にすることにより回路規模を小さくすることができる。したがって、MLS演算は行っていないし、加算処理も行っていない。論理的にも単なる組み合わせ回路で構成している。また、ゲート回路の規模を極力小さくするため、画像データはあらかじめ、反転させて入力を行っている。

【0367】電圧値はMLS4の場合は、V2、V1、VC、MV1、MV2の5値である。この5値の関係はVCを中心として $|V1| = |MV1|$ 、 $|V2| = |MV2|$ 、 $V2 = 2 \times V1$ 、 $MV2 = 2 \times MV1$ である。

【0368】以上の処理を1水平走査期間（1H）とに行う。なお、1水平走査期間（1H）には4本のコモン信号線が同時に選択される。したがって、本発明は1Hに少なくとも4つのクロックを発生させている。つまり、メインクロックは1Hの4倍である。

【0369】本発明の表示装置の駆動回路（ドライバ）はより具体的には図20で示される。つまり、図11の点線で示される信号処理回路202は、図20に示す各セグメント信号線にそれぞれ構成される。

【0370】なお、本発明の回路ブロックでは説明を容易にするためにR、G、Bのうち1つの処理回路のみを図示している。つまり、カラー表示装置では約3倍の回路規模となる。本明細書の説明では白黒のディスプレイのように説明し、あえてR、G、B等の色処理には言及しない。しかし、これに限定するものではない。また、

2色表示の場合は白黒の場合の2倍であり、6色表示の場合は6倍である。

【0371】図20に示すようにセグメントIC14には階調データシフト回路111からの階調データ配線203はセグメントチップ14の横方向に配線されている。階調データシフト回路111はコントロール回路201により制御される。また、DCDCコンバータ(チャージポンプなど)からなる電源回路104から電力が供給される。信号処理回路202には階調データ配線203が階調ごとに順次接続されている。また、信号処理回路202の出力はバッファ回路204に印加され、さらにセグメント信号線206に出力される。また、V3(MV3)電圧などはコモンドライバ15によりコモン信号線205に印加される。

【0372】階調レジスタの1例としては図17に示す構成が例示される。この構成は、レジスタの最大が13である。階調番号0はたえず、オフであるからあえて階調レジスタを設ける必要はないが説明を容易にするために記載している。同様に、階調番号15はたえず、オンであるからあえて階調レジスタを設ける必要はないが説明を容易にするために記載している。

【0373】階調No. 0は0/1で示され、階調No. 1は1/13で示され、階調No. 2は1/7で示され、階調No. 3は1/5で示され、階調No. 4は1/4で示され、階調No. 5は1/3で示され、階調No. 6は2/5で示され、階調No. 7は6/13で示され、階調No. 8は7/13で示され、階調No. 9は3/5で示され、階調No. 10は2/3で示され、階調No. 11は3/4で示され、階調No. 12は4/5で示され、階調No. 13は6/7で示され、階調No. 14は12/13で示され、階調No. 15は1/1で示される。

【0374】図18は、図17に記載した階調データの隣接データ差を示している。階調差は理想値(1/15=0.667)に対して、20%の範囲内におさまっている。したがって、階調飛びはなく、良好な16階調を表示できる。また、階調の最大フレーム数は13であるので、15に比較して短いからフリッカを発生しにくい。

【0375】階調データ配線203は信号処理回路202に入力される。また、信号処理回路202には画像データDATA[3:0]が入力され、このデータに対応する階調データ配線202の出力が選択される。

【0376】図19に示すように階調No. 0の0/1の反転パターンは階調15の1/1であり、階調No. 1の1/13の反転パターンは階調14の12/13であり、階調No. 2の1/7の反転パターンは階調13の6/7であり、階調No. 3の1/5の反転パターンは階調12の4/5であり、階調No. 4の1/4の反転パターンは階調11の3/4であり、階調No. 5の

1/3の反転パターンは階調10の2/3であり、階調No. 6の2/5の反転パターンは階調9の3/5あり、階調No. 7の6/13の反転パターンは階調8の7/13である。つまり、各レジスタのビットはミラーの関係にある。つまり、階調No. 0からNo. 7のレジスタの反転が階調No. 15からNo. 8となる。したがって、階調No. 0からNo. 7の組か、階調No. 15からNo. 8の組みかの一方があれば、他方を復元することができる。本発明はこの点を利用し、階調No. 8~No. 15を省略している。

【0377】図20に示すようにセグメントIC14には階調データシフト回路111からは階調データ配線203がチップ14の横方向に配線されている。階調データ配線202は図19のデータの場合、階調No. 0は1本、階調No. 1は13本、階調No. 2は7本、階調No. 3は5本、階調No. 4は4本、階調No. 5は3本、階調No. 6は5本、階調No. 7は13本であるから、総計で51本(ただし、階調No. 0は省略可能)となる。これは一色の場合であるから、RGBの場合は3倍の153本となる。もし、レジスタをミラーの関係にするという構成を採用しなければ、2倍の300本以上となり、階調データ配線だけでチップの相当な面積を占めることになる。

【0378】フレームレートコントロール方式(FRC)で表示すると、階調数が増加するほど、階調を表示するデータ長(分母)つまり、フレーム数が長くなる。そのためフリッカが発生しやすくなる。そのため、フリッカの発生を抑制するためには、階調レジスタが短くなるように構成することが好ましい。

【0379】この目的を達成するために本発明では、図58に示すように、基本的に階調レジスタの長さが8と12およびその公約数で構成するようにしてもよい。前述の実施例では、最大の分母が13であったが、図58の実施例では最大の分母が12であり小さい。また、図58では最小公倍数も24と小さくし、全階調が表現される期間(すべての階調(16階調)が開始位置に戻る期間)を24と短くしている。

【0380】このように構成することにより、スプラインギングやフリッカの発生が極めて少なくなる。また、8階調表示の場合は分母が12、またはその公約数のものを採用する。本発明では8階調表示は16階調表示の階調データパターンの一部を選択して使用する。

【0381】8階調表示では、階調レジスタのNo. 0は0/1、No. 1は1/12、No. 2は1/4、No. 3は1/3、No. 4は1/2、No. 5は2/3、No. 6は3/4、No. 7は11/12、No. 8は1/1とする(うち、1つを省略する)。この場合は、すべての階調を1通り表現する周期が12となり、短い。したがって、本発明のフィールドシフトを実施しても解消によるフリッカの発生が小さい。この点も利点

である。

【0382】図58の16階調表示では、各階調の明るさ差もほぼ均等にしている。その割に最大の分母が12と小さいからフリッカの発生も少ない。これは単なる設計事項ではなく、画像表示させ、深い検討の後、発明されて事項である。なお、図58においてもNo. 0とNo. 15は説明を容易にするために図示したが、特になくとも回路を構成できることは言うまでもない。

【0383】図58では、階調レジスタのNo. 0は0/1、No. 1は1/12、No. 2は1/8、No. 3は1/6、No. 4は1/4、No. 5は1/3、No. 6は3/8、No. 7は5/12、No. 8は1/2、No. 9は7/12、No. 10は2/3、No. 11は3/4、No. 12は5/6、No. 13は7/8、No. 14は11/12、No. 15は1/1としている。特にNo. 8の1/2はオンオフが繰り返されるパターンであるのでフリッカの発生は全くないことが特長である。

【0384】また、階調の分母の最大長が12であるため、12の公約数は多く(4、3、2、6等)がほとんどの階調データ(No. 1、3、4、5、7、8、9、10、11、12、14)は12フレームで繰り返される。したがって、階調間の干渉が発生しにくい。また、動画でもスライシングは発生しにくい。階調レジスタのNo. 2、No. 6、No. 13等のデータ長も8であり、8も公約数が4、2であり、これは12の公約数と一致している。したがって、1/12と1/8を組み合わせた構成は干渉等が発生しにくい。

【0385】No. 8の1/2はフリッカが発生しないパターンであることから採用した意味と、No. 6のミラー構成がない階調データでも各階調間の“飛び”がないようにした意味がある。仮にNo. 6のミラー位置に階調パターンを配置すると、階調No. 7の5/12から階調No. 9(No. 8の1/2がないと次はNo. 9である)の7/12の間がはなれすぎる(“飛び”が発生する)。

【0386】ただし、図58でこの階調パターンにかならずしも限定するものではない。たとえばNo. 2に1/7がNo. 13に1/7が挿入(置き換えた構成)した構成、No. 6のミラー位置に5/8を配置し、No. 7の5/12あるいはNo. 9の7/12を削除した構成でもよい。その他、No. 3とNo. 4間に1/5等を配置してもよい。

【0387】図58の階調パターンでも階調表示性能は充分である。また、必要に応じて誤差拡散処理を行い、階調の飛びを補正し、ガンマ特性をリニアにすることもできる。また、誤差拡散の面積階調表示を取り入れることにより階調数を増大することもでき、好ましい。

【0388】階調データシフト回路111はコントロール回路201により制御され、DCDCコンバータ、チ

ャージポンプからなる電源回路104から電力が供給される。信号処理回路202には図21に示すように、階調データ配線203が階調ごとに順次接続されている。また、信号処理回路202の出力はバッファ回路204に印加される。バッファ回路204には各電圧(V2、V1など)が切り替わる際に流れる貫通電流の発生を防止するため、ハイインピーダンス回路が構成されている。

【0389】図148はハイインピーダンスの実現回路である。MLS4ではV2、V1、VC、MV1、MV2の5つの電圧値のうち1つの電圧値が選択されてセグメント信号線に印加される。たとえば、ある時刻にV2電圧がセグメント信号線に印加されている場合、次の回路クロックでMV2電圧が前記セグメント信号線に印加される。この際、V2電圧を出力するオペアンプ451aとMV2電圧を出力するオペアンプ451eが同時にセグメント信号線に電圧を出力すると大きな貫通電流が流れる。

【0390】この貫通電流の発生を防止するため、図148に示す本発明の液晶表示装置ではV2、V1、MV1、MV2の4つのオペアンプ451の出力単に低インピーダンスのアナログスイッチ1481を配置している。アナログスイッチは、電圧値の切替え時にすべてオフとなる。ある時刻にV2電圧がセグメント信号線に印加されている場合、アナログスイッチ1481aがオフとなり、次にアナログスイッチ1481eがオンとなる。したがって、アナログスイッチ1481aと1481eが同時にオンとなっているときはない。そのため、オペアンプ451aと451eの出力が同時に出力されることはなく、貫通電流は発生しない。

【0391】図149は図148のアナログスイッチ1481の制御タイミングチャートである。アナログスイッチ1481のオンオフを制御するゲート信号CNは、パルス幅変調の制御クロックに同期して出力される。CN信号がH(1)の時、アナログスイッチ1481のゲートは閉じ、アナログスイッチ1481はオフとなる。逆にCN信号がL(0)の時、アナログスイッチ1481のゲートは開き、アナログスイッチ1481はオンとなる。したがって、アナログスイッチ1481のオンオフを制御するゲート信号CNは、パルス幅変調の制御クロックに同期してH状態とされるから、電圧の切替わり時はすべてのアナログスイッチ1481はオフ状態となる。

【0392】このすべてのアナログスイッチ1481がオフ状態となる時間tは20nsec以上100nsec以下とする。20nsecより小さいと半導体チップの温特によりHパルスを出力するタイミングずれが発生しやすく、貫通電流が発生する可能性が高くなる。100nsecより大きいと液晶層に印加する電圧の実効値が小さくなり、信号パルス1072の波形、タイミングにより階調変化を引き起こす。

【0393】なお、図148ではアナログスイッチを使用するとしたが、これは切替え手段であればいずれでもよい。たとえば、トランジスタやホトリレーあるいはホトトランジスタでもスイッチ回路を構成できる。したがって、電圧あるいは電流のオンオフを制御できるものであればいずれでもよい。

【0394】この貫通電流の発生を防止するため、図148に示す本発明の液晶表示装置ではV2、V1、VC、MV1、MV2の5つの電圧値間で貫通電流の発生を防止するとした。同様のことは、コモンドライバ15でも発生する。コモンドライバ15でも、V3、VC、MV3電圧を切替えて使用するからである。コモンドライバ15でもセグメントドライバ14と同様にコモン信号線に印加する電圧の出力端にスイッチ1481を配置し、電圧の切替えの際、同時に複数の電圧がコモン信号線に出力しないようにすればよい。

【0395】信号処理回路202部をさらに詳細に記載すると図21のようになる。階調データ配線203は各階調の1本ずつ、それぞれセグメント信号線ごとに設けられた信号処理回路202に入力される。一方、画像データDATA[479:0]（なお、データは16階調の4ビットで1行の画素数は120画素としている。つまり、 $4 \times 120 = 480$ である）は1行ずつ読み出される。そして、4ビットずつ信号処理回路に供給される。この画像データの値に対応する階調データ配線203が選択され、選択されたデータ（1または0）と直交関数とが演算される。

【0396】図19に示すようにミラー反転の構成を採用しているため、データを復元するために図22の回路構成をとっている。画像データD[3:0]の下位3ビットでスイッチSの番号を選択する。下位3ビットであるから、0-7の値となる。したがって、スイッチS0-S7を選択することができる。選択されたデータはX-NORのa端子に印加される。一方、データの最上位ビットD3に前述のEX-NORのb端子に印加される。もし、D3が1であれば、a端子のデータは反転される。つまり、ミラーの関係のデータがc端子に出力されることになる。D3が0であれば、反転されない。このような構成を採用することにより、ミラー反転を実現できる。したがって、階調レジスタの約1/2を省略することができる。そのため、階調配線203の線数を大幅に減少させることができる。なお、階調レジスタのデータを倍速で転送すればさらに配線203数を1/2にすることができる。

【0397】なお、図22のEX-NORの出力cが図20の信号処理回路202の出力となり、これらの処理がMLS4のときは4回繰り返されることによりB

[3:0]となる。もちろん、MLS2ではB[1:0]となり、MLS8ではB[7:0]となることは言うまでもない。

【0398】図19の階調パターンでも階調表示性能は充分である。また、必要に応じて誤差拡散処理を行い、階調の飛びを補正し、ガンマ特性をリニアにすることもできる。また、誤差拡散の面積階調表示を取り入れることにより階調数を増大することもでき、好ましい。

【0399】なお、コモンドライバIC15から出力される電圧V3、MV3の振幅値を小さくすることは重要である。ドライバIC15の耐圧を低減でき、また、不要輻射の発生を小さくすることができるからである。コモンドライバIC15から出力される電圧を低くするため、セグメントドライバ14から出力される信号にダミーパルスを重畳させる。ダミーパルスは1Hの1/8以上1/16以下の幅であり、電圧振幅はV2またはMV2である。V2とするかMV2とするかは4つのコモンドライバICから出力される電圧に応じて決定する。4つの選択電圧のうち3つがV3の時は、ダミーパルスはMV2とする。4つの選択電圧のうち3つがMV3の時は、ダミーパルスはV2とする。より大きな実効値が印加できるようにするためである。

【0400】ダミーパルスは各信号線に、同一電圧値かつ同一パルス幅かつ同一タイミングで印加される。ダミーパルスの電圧値並びにパルス幅を調整することにより、液晶に印加される実効値電圧が変化する。また、ダミーパルスを印加するタイミングは、1水平走査期間の任意の位置である。

【0401】このように、ダミーパルスを各信号線に、同一電圧値かつ同一パルス幅かつ同一タイミングで印加すると、ダミーパルス印加時では、各信号線間に電位差が生じないので、各信号線間で形成される浮遊容量結合による干渉がなくなり、縦筋や表示むらの発生を緩和することができる。また、見かけ上、信号電圧も高周波化されるので、表示画質の向上が図られる。また、コモンドライバICから出力される電圧の振幅値も低くてすむため、コモンドライバICの耐圧を低くすることができる。

【0402】以上はMLS駆動のFRC方法により多階調表示を実施する方法であった。本発明はこれに限定するものではなく、以下に説明するPWM（パルス幅変調）方式で多階調表示を実現してもよい。図113はMLSのPWM駆動の説明図である。なお、図112はコモンドライバ15の出力波形である。コモンドライバ15はMLSのFRCでもPWMでも同一波形であり、また、動作も同一である。

【0403】図112でも理解できるように、MLS4では同時に4本のコモン信号線を選択する。電圧振幅はaV（aはバイアス比）である。この振幅はaVと-aVの2種類ある。なお、選択されない行はVc電圧が印加される。ロジック的には以前にも説明したように、aVはロジック1とし、-aVは0とする。

【0404】MLS4では同時に4本のコモン信号線が

選択されるが、選択される信号のうち3つは同一極性であり、1つがその逆極性である。4本の選択位置は1Hの同期信号により順次シフトされる。つまり、4本ずつ選択される。図113は図面の下側はセグメント信号線に印加される信号を示している。上側は図112で示したコモン信号線に印加する信号を拡大したものである。

【0405】なお、図112、113では後に説明するダミーパルスを図示している。ダミーパルスはコモン電圧の振幅V3(MV3)を低減させる方法である。ダミーパルス1071はセグメント信号に印加する。また、10
ダミーパルスを印加シテイル期間もコモン信号線を選択する必要がある。この期間は図112で示すように補助パルス1121である。つまり、コモン信号は、ダミーパルス(選択パルス)を印加するときは、コモンパルス1122+補助パルス1121の期間となる。ダミーパルスは1水平走査期間(1H)のうち、一定期間の間、MLSで最も絶対値が高い電圧(MLS4ではV3、MV3)を印加する方法である。

【0406】平易に述べれば、単純マトリックス型液晶パネルは、セグメント信号とコモン信号の絶対値でオン20
オフを表現する。したがって、ダミーパルスの印加によりセグメント信号の割合が大きくなれば、その分だけコモン信号の振幅を低減できるのである。

【0407】MLSでは、複数のコモン信号線を同時に選択する。ダミーパルスは、同時に選択したコモン信号線に印加する電圧のうち、多い電圧の極性の反対電圧をセグメント信号線に印加する。たとえば、MLS4で、4本のコモン信号線を選択し、この選択したコモン信号線に印加した電圧がV3、V3、V3、MV3であれば、この選択された1水平走査期間の所定時間にセグメ30
ント信号線にMV2電圧を印加する。逆に4本のコモン信号線を選択し、この選択したコモン信号線に印加した電圧がMV3、MV3、MV3、V3であれば、この選択された1水平走査期間の所定時間にセグメント信号線にV2電圧を印加する。つまり、コモン信号線に印加した電圧で多数決をとり、多いほうの電圧と逆の極性のV2またはMV2電圧を印加するのである。

【0408】また、図113は16階調を表示するための、PWM駆動である。本発明のPWM駆動は、データ領域は15クロック(15パルス)で表現する。16階30
調は4ビットであり、第4ビットは重み付け8、第3ビットは重み付け4、第2ビットは重み付け2、第1ビットは重み付け1で表現する。たとえば、データ15は、第4ビットが1、第3ビットが1、第2ビットが1、第1ビットが1であるから、 $8+4+2+1$ となる。また、データ9は、第4ビットが1、第3ビットが0、第2ビットが0、第1ビットが1であるから、 $8+0+0+1$ となる。また、データ10は、第4ビットが1、第3ビットが0、第2ビットが1、第1ビットが0であるから、 $8+0+2+0$ となる。

【0409】図113において、(セグメント)信号線1は走査線1が選択されたとき、1H期間に電圧V(V1電圧)が8パルス分(1072a)、次に電圧2V(V2電圧)が4パルス分(1072b)、次に電圧V(V1電圧)が2パルス分(1072c)、次に電圧-V(MV1電圧)が1パルス分(1072d)出力される。次に、(セグメント)信号線1は走査線5が選択されたとき、1H期間に電圧-2V(MV2電圧)が8パルス分、次に電圧2(V1電圧)が4パルス分、次に電圧-V(MV1電圧)が2パルス分、次に電圧2V(MV2電圧)が1パルス分出力される。なお、V1、V2などの電圧値はMLSの演算により求められる。

【0410】なお、偶数番目のセグメント信号線(信号線2、信号線4、……)と、奇数番目の信号線(信号線1、信号線3、……)とは、上位ビットを下位ビットの順序が逆になるように、セグメント信号線に印加している。つまり、奇数番目の信号線1には第4ビット→第3ビット→第2ビット→第1ビットの順で出力する。偶数番目の信号線2には第1ビット→第2ビット→第3ビット→第4ビットの順で出力する。また、第1ビットから第4ビットの印加順は、フレームごとに反対方向とする。

【0411】以上のように偶数番目のセグメント信号線(信号線2、信号線4、……)と、奇数番目の信号線(信号線1、信号線3、……)とは、上位ビットを下位ビットの順序が逆になるように、セグメント信号線に印加することにより、セグメント信号線に印加される周波数成分が画面全体として均一になる。そのため、動画像であっても画像みだれが発生しない。

【0412】直交関数(種関数h)の要素の取り出しは図114の回路で実現する。種関数の要素hの選択は4進カウンタ1141をカウントすることで実現する。また、PWMによる電圧の計算は図115の回路で実現する。第4ビット(パルス幅8)から第1ビット(パルス幅1)を加算器1151とラッチ回路1152で求める。

【0413】図116はPWMの実現する駆動回路のブロック図である。図110と同様に誤差拡散処理回路292を具備し、誤差拡散処理を行った結果をセグメントのMLS回路115に転送して演算する。なお、図116においてセグメントドライバ14に内蔵RAM105を具備させてもよい。

【0414】また、図116の構成などにおいて、垂直同期信号VDを用いて、フィールドあるいはフレームごとに誤差拡散処理あるいはディザ処理方法を変化させてもよい。たとえば、ディザ処理では、第1フレームでBayer型を用い、次の第2フレームではハーフトーン型を用いるなどである。このようにフレームごとにディザ処理を変化させ、切替えるようにすることによりドットむらが目立ちにくくなるという効果が発揮される。ま30

た、第1フレームと第2フレームで誤差拡散の処理係数を変化させてもよい。また、第1フレームで誤差拡散処理をし、第2フレームでディザ処理をし、さらに第3フレームで誤差拡散処理をするなど処理を組合わせてもよい。また、乱数発生回路を具備し、乱数の値でフレームごとに処理を実施する処理方法を選択してもよい。

【0415】ディザ処理では、ノーマリブラック(NB)モードでBayer型を用い、ノーマリホワイト(NW)モードでハーフトーン型を用いるなどしてもよい。つまり、モードに応じて処理方式を変化させるのである。同様に、NBモードの場合はディザ処理を実施し、NWモードの場合は誤差拡散処理を行ってもよい。また、NWモードの場合は、第1フレームと第2フレームで誤差拡散の処理係数を変化させ、NBモードの場合は全フレームが同一であってもよい。

【0416】以下、本発明のMLSのPWM駆動について説明するが、4種類(8、4、2、1)のパルス幅を用いるPWM(以後、15PWMと呼ぶ)は図示することが難しいので、3種類のパルス幅(4、2、1)を用いるPWM(以後、7PWMと呼ぶ)を中心に説明する。なお、7PWMでは8階調を表示できる。

【0417】図117は7PWM時のセグメント信号線に印加する駆動波形である。4パルス幅のパルス1072a、2パルス幅のパルス1072b、1パルス幅のパルス1072cで構成されている。

【0418】消費電力が大きく発生するのは、電圧値が変化する部分である。たとえば、図117ではa点(電圧V1からMV2に変化)とb点(電圧MV2からV1に変化)である。これは、図50においてa点ではオペアンプ451b、451eが動作し、b点ではオペアンプ451e、451bが動作することによる。この際に液晶層を充電するのに要する電力が発生するのである。

【0419】なお、本発明では図示していないが、オペアンプ451の出力端にアナログスイッチが形成されており、複数のオペアンプ451出力のうち、かならず、1つの電圧のみが1つのセグメント信号線に印加されるように構成されている。この制御は閉じたアナログスイッチがオープンになってから、他のアナログスイッチが閉じるように構成することで実現している。なお、すべてのアナログスイッチがとじている期間は20nsec以上100nsec以下をすることが好ましい。

【0420】以上のことから、低消費電力化を実現するためには、図117で示すa点、b点などの変化点を少なくすればよい。変化点が少なくれば消費電力が小さくなる。一例として液晶表示パネルモジュールの消費電力のうち、ロジック回路部は10%、アナログ回路部が30%、液晶層を駆動する電力が60%という結果もある。この液晶層を駆動する電力のほとんどが、液晶層へ印加する信号波形の変化に伴う充放電電力である。

【0421】図117の変化点を少なくするには、図1

18に示すようにパルス1072aと1072bとを連続させればよい。図118のように変化点はcの1つになる。したがって、図117に比較して変化点で消費する電力は半分になる。

【0422】これらの演算は容易である。MLS演算で電圧値V1、V2などが求められる(もしくは電圧に相当する番号の3ビット。なぜなら、MLS4ではセグメント電圧はV2、V1、VC、MV1、MV2の5値であるから3ビットで表現できる)。また、PWMは各ビットでMLS演算が実施され、この各ビットはそれぞれパルス長さが一定値に定まっているからである。たとえば、16階調の場合は第4ビットの長さ8であり、第1ビットは長さ1である。8階調の場合は第3ビットの長さ4であり、第1ビットは長さ1である。

【0423】つまり、求められた電圧値ごとにビットごとに重み付けされたパルス幅を加算していけばよい。したがって、結果は、電圧V2の長さはL1、電圧V1の長さはL2、電圧VCの長さはL3、電圧MV1の長さはL4、電圧MV2の長さはL5となる。この算出(加算)された長さをそれぞれに応じてセグメント信号線から出力すればよい。なお、演算は図131の電圧演算回路1312で行い、各パルスの長さは1311のV1/V2メモリに格納する。セグメントドライバIC14はこのV1/V2メモリのデータを読み出し、順次セグメント信号線に印加する。

【0424】図119は2水平走査期間(2H)分のPWM波形を示している。電圧の変化点はa、b、c、d、eの5箇所である。図120に示すように演算により変化点はa、b、cの3箇所となる。また、図120は、第1H期間のパルス1072bと第2H期間のパルス1072aとを連続にした点である。つまり、2H期間をあわせて演算をし、変化点を少なくする。この演算は容易である。2H期間を通じて演算処理を実施すればよいからである。

【0425】なお、セグメントドライバ14全体あるいは一部の機能、コントローラ281の全体あるいは一部の機能を低温ポリシリコン技術で表示部107と一体として形成してもよい。低温ポリシリコンのプロセス温度は600°C以下であり、アモーフスSi-TFT向けと同様の大型ガラス基板を使うことができる。600°C以下のプロセス温度における、安定的で高スループットの結晶化技術を確立できる。この低温プロセスの低温ポリシリコン技術を使ったTFTの移動度は約300cm²・V⁻¹・s⁻¹である。ロジック回路として約10MHzの動作が可能であり、携帯電話のマイコンクロック4MHzを十分に包含する。

【0426】低温ポリシリコン技術を使うことによって、ドライバに加えて映像コントローラも液晶パネルに内蔵できる。複数の映像信号をパネルに入力し、パネルの中でこれらの信号を制御し表示する。回路を外付けする場合に比べて、低消費電力、低コスト、狭額縁にでき

るようになる。

【0427】また、第1フレームでは奇数ライン(1)と偶数ライン(2)と連続し、次の第2フレームでは偶数ライン(2)と奇数ライン(2)を連続にしてもよい。液晶の立ち上がり遅れと立ち下がり遅れとが打ち消しあい、パルス幅による透過率変動が少なくなるからである。さらに、第3フレームでは偶数ラインと奇数ラインと連続し、次の第4フレームでは奇数ラインと偶数ラインを連続にしてもよい。

【0428】また、フレームごとに液晶の電圧極性を反転させる駆動の場合は、第1フレームでは奇数ラインと偶数ラインと連続し、次の第2フレームでは奇数ラインと偶数ラインを連続し、第3フレームでは偶数ラインと奇数ラインと連続し、次の第4フレームでは偶数ラインと奇数ラインを連続にしてもよい。

【0429】以上の実施例は他の実施例にも適用することが好ましい。たとえば、演算パルス1321の連続する方式、ダミーパルス1701を連続する方式にも適用することが好ましい。

【0430】図120では、第1H期間のパルス1072bと第2H期間のパルス1072aとを連続にした。しかし、他の方法もある。図121である。図121でも変化点はa、b、cの3点であるが、c点の変化はMV2からMV1(変化k)への変化である。図120のc点のV1からMV1への変化に対して1/2である。したがって、電圧の変化量が小さいため、図121の方が消費電力を少なくすることができる。

【0431】以上のように変化を小さくすることにより同一のPWM波形でも複数の演算結果が発生する。どれが最適であるかは、変化量を考慮して演算することにより求めることができる。

【0432】図122は15PWMの場合である。変化点はa、b、cの3点である。図123のように処理とすることにより、変化点はaの一箇所となる。したがって、変化点で消費する電力は1/3となる。

【0433】図124は7PWMに1つのダミーパルス1071と印加した例である。したがって、1Hの、クロックは8クロックとなり、2の乗数となる。したがって、回路構成が容易となる。同様に15PWMでは1パルスのダミーパルス方式を用いれば、全体は16クロックとなり2の乗数となる。したがって、回路構成が容易となる。つまり、PWM方式において、ダミーパルスを加えた時、1Hのクロックが2の乗数となるようにすることにより回路構成が容易になるという効果を発揮できる。

【0434】なお、以上の事項はPWM方式に限定されるものではなく、例えば、図127はFRC方式である(信号パルス1072幅が7クロック、ダミーパルス1071が1クロック)。1H走査期間は8クロックとなるように信号を作成している。したがって、1Hの、ク

ロックは8クロックとなり、2の乗数となる。回路構成が容易となる。同様に信号パルス1072の長さを15では1パルスのダミーパルス方式を用いれば、全体は16クロックとなり2の乗数となる。したがって、回路構成が容易となる。信号パルスの長さ+ダミーパルスの長さが2の乗数となるように構成することにより(1Hのクロックが2の乗数となるように)することにより回路構成が容易になるという効果を発揮できる。

【0435】図124において、1Hで変化点はa、b、c、d、e、f、gの7箇所である。図125に示すように演算処理を実施することにより、変化点はa、b、c、dの4箇所に減少する。したがって、消費電力を大幅に削減できる。

【0436】図126は他の演算結果を実施した実施例である。変化点はa、b、cの3箇所となっている。図126の特徴は第1H期間のダミーパルス1071aと第2H期間のダミーパルス1071bとを連続にした点である。つまり、奇数水平走査期間にはダミーパルスは1Hの最後にし、偶数水平走査期間は1Hの最初にする。このように奇数水平走査期間と偶数水平走査期間とでダミーパルスの位置を変化させることにより変化点を減少させることができる。

【0437】以上の実施例はPWMについて説明したが、これに限定するものではない。例えば、FRC方式においても有効である。たとえば、図127はFRC方式でダミーパルスを印加した実施例である。ダミーパルス1071は1クロック分である。図128のようにダミーパルスを連続にすることにより、変化点は少なくなり、低消費電力化を実現できる。図128の実現には演算は必要がない。単に、奇数水平走査期間にはダミーパルスは1Hの最後にし、偶数水平走査期間は1Hの最初にするだけで実現できる。このようにFRC方式でも奇数水平走査期間と偶数水平走査期間とでダミーパルスの位置を変化させることにより変化点を減少させることができる。

【0438】図129は15PWM方式に1ダミーパルスを印加した実施例である。1Hで変化点はa、b、c、dの4箇所である。図130に示すように演算処理を実施することにより、変化点はa、bの2箇所に減少する。したがって、消費電力を大幅に削減できる。また、V1とV2の正極性の電圧を1Hの前半部にまとめ、MV1、MV2の逆極性の電圧を1Hの後半部にまとめる。以上のように正極性の電圧を1Hの前半部にまとめ、負極性の電圧を後半部にまとめることにより変化点を少なくすることができる。

【0439】また、奇数水平走査期間に正極性の電圧を1Hの前半部にまとめ、負極性の電圧を後半部にまとめる。次の偶数水平走査期間には、負極性の電圧を1Hの前半部にまとめ、正極性の電圧を後半部にまとめる。次の奇数水平走査期間に正極性の電圧を1Hの前半部にま

とめ、負極性の電圧を後半部にまとめる。次の偶数水平走査期間には、負極性の電圧を1Hの前半部にまとめ、正極性の電圧を後半部にまとめる。という処理を実施すれば、信号波形の変化点を少なくすることができるから好ましい。

【0440】図131は以上説明した駆動方法の実現回路である。図110の回路と比較して重要なのはMLS演算回路115をコントローラ281に配置し、MLS演算回路115の出力の電圧値とその長さを加算などの演算する電圧演算回路1312を配置した点である。また、セグメントドライバ14にV1/V2メモリを配置した点である。

【0441】MLS演算回路115、電圧演算回路1312もセグメントドライバIC14内に配置してもよい。しかし、セグメントドライバ14内にはSEGドライババッファなど比較的高耐圧回路が必要である。そのため、高精細の半導体プロセスを使用することができない。コントローラ281はロジック回路とメモリのみで構成することができる。したがって、0.18 μ mルールあるいは0.25 μ mルールなどの高精細プロセスを使用することができる。

【0442】本発明はこの点を鑑み、MLS演算回路115などの複雑な演算を必要とする回路部をコントローラ281に構成したものである。また、5値の電圧値(V2、V1、VC、MV1、MV2)ごとのパルスの長さを格納するV1/V2メモリ1311をセグメントドライバ14に形成したのは、V1/V2メモリ1311のデータを読み出すだけで画像を表示することができるからである。したがって、静止画の時は外部とのデータのアクセスが必要なくなり消費電力化を実現できる。

【0443】V1/V2メモリ1311は1画面分の容量を持たせることが好ましい。メモリ構成は内蔵RAM105と同様に入出力が独立にできるように1データあたりMOSトランジスタ6個から構成される、双方向バス仕様にするのが望ましい。また、V1/V2メモリ1311はラインメモリ仕様でもよい。ラインメモリは1行分のメモリ容量を具備すればよい。この場合は、V1/V2メモリをAとBの2つ形成し、一方のメモリを書き込んでいるときは、他方のメモリを読み出しようとして用いる。他の事項などは他の実施例と同様であるので説明を省略する。

【0444】図130などの実施例ではパルスを連続させることにより波形の変化点を少なくすることができる。1Hに印加するパルスには正極性と負極性がある。この負極性と正極性とはコモン信号に対する極性方向に意味がある。例えば、コモン信号が正極性のとき、セグメント信号が負極性であれば、液晶層に絶対値の大きな電圧が印加される。コモン信号が負極性のとき、セグメント信号が負極性であれば、液晶層に小さな電圧しか印加されない。

【0445】図129に示すように1H期間には正極性と負極性の電圧が存在する。しかし、この1H期間内ではコモン信号の極性に变化ない。例えば、図129において、コモン信号が正極性のとき、信号パルス1072aでは液晶層には電圧があまり印加されない。信号パルス1072bにより大きな電圧が液晶層に印加される。同様に信号パルス1072cでは液晶層には電圧があまり印加されず、信号パルス1072dにより大きな電圧が液晶層に印加される。

【0446】以上のことから、信号パルスを演算し、1つにまとめてセグメント信号線に印加しても、結果的に液晶層に印加される電圧は図129の場合と同様となる。この1つにまとめるという演算を電圧演算回路1312で実施すればよい。演算結果は正極性または負極性の符合を、V2(MV2)のパルス幅、V1(MV1)のパルス幅となる。このデータをV1/V2メモリに格納する。なお、MLS4では電圧の重み付けを、V2電圧は2、V1電圧は1、VC電圧は0、MV1電圧は-1、MV2電圧は-2とする。

【0447】例えば、図132(a)の波形では、高さV1の信号パルス1072aがパルス幅4であるから、 $1 \times 4 = 4$ となる。高さMV1の信号パルス1072bがパルス幅2であるから、 $-1 \times 2 = -2$ となる。高さV1の信号パルス1072cがパルス幅1であるから、 $1 \times 1 = 1$ となる。これらを加算すると、 $4 - 2 + 1 = 3$ となる。したがって、演算結果は、極性が正、V1(MV1)の幅3となる。この結果を、演算パルス1321として図132(b)のように印加する。

【0448】以上のように演算を実施し、演算結果をセグメント信号線に印加するように構成することにより、信号の変化点を少なくすることができ、低消費電力化を実現できる。

【0449】図133(a)の波形では、高さV2の信号パルス1072aがパルス幅4であるから、 $2 \times 4 = 8$ となる。高さMV1の信号パルス1072bがパルス幅2であるから、 $-1 \times 2 = -2$ となる。高さV2の信号パルス1072cがパルス幅1であるから、 $2 \times 1 = 2$ となる。これらを加算すると、 $8 - 2 + 2 = 8$ となる。しかし、1Hの幅は7である。したがって、演算結果の8は7以上であるので、V1(MV1)だけでは表現することができない。そのため、V2(MV2)をパルス幅1を使用する。演算結果は、極性が正、V2(MV2)の幅1、V1(MV1)の幅7となる。この結果を、演算パルス1321a、1321bとして図133(b)のように印加する。

【0450】いずれにせよ、演算結果は、正または負の符号の1ビット、V2(もしくはMV2)の幅3ビット、V1(もしくはMV1)の幅3ビットで表現することができる。したがって、メモリするデータ量は非常に少なくすむ。

【0451】図134は2H期間の波形を図示している。図132では、第1H期間において、高さV1の信号パルス1072aがパルス幅4であるから、 $1 \times 4 = 4$ となる。高さMV2の信号パルス1072bがパルス幅2であるから、 $-2 \times 2 = -4$ となる。高さV1の信号パルス1072cがパルス幅1であるから、 $1 \times 1 = 2$ となる。これらを加算すると、 $4 - 4 + 1 = 1$ となる。同様に、第2H期間において、高さV2の信号パルス1072aがパルス幅4であるから、 $2 \times 4 = 8$ となる。高さMV1の信号パルス1072bがパルス幅2であるから、 $-1 \times 2 = -2$ なる。高さMV1の信号パルス1072cがパルス幅1であるから、 $-1 \times 1 = -1$ となる。これらを加算すると、 $8 - 2 - 1 = -5$ となる。この結果を、演算パルス1321a、1321bとして図135のように印加する。

【0452】図135で注目すべき点は、図130で説明したのと同様に、また、奇数水平走査期間の演算パルス1Hの後半部にまとめ、次の偶数水平走査期間には、演算パルスを1Hの前半部にまとめることにより、信号波形を連続となるようにしている点である。同様に、次に、奇数水平走査期間の演算パルス1Hの後半部にまとめ、次の偶数水平走査期間には、演算パルスを1Hの前半部にまとめることにより、信号波形を連続となるようにする。以上の処理を実施することにより、信号波形の変化点を少なくすることができ、低消費電力化を実現できる。また、図136に図示したように、第2H期間の演算パルスを1321aと、1321bに分割し、前後の1H期間の演算パルスと連続となるように駆動してもよい。

【0453】図137も図134と同様に、2H期間の波形を図示している。図137の第1H期間では、高さV1の信号パルス1072aがパルス幅4であるから、 $1 \times 4 = 4$ となる。高さMV2の信号パルス1072bがパルス幅2であるから、 $-2 \times 2 = -4$ となる。高さV2の信号パルス1072cがパルス幅1であるから、 $2 \times 1 = 2$ となる。これらを加算すると、 $4 - 4 + 2 = 2$ となる。

【0454】同様に、第2H期間において、高さV1の信号パルス1072aがパルス幅4であるから、 $1 \times 4 = 4$ となる。高さMV1の信号パルス1072bがパルス幅2であるから、 $-1 \times 2 = -2$ なる。これらを加算すると、 $4 - 2 = 2$ となる。したがって、演算結果は第1H期間も第2H期間も2となる。

【0455】この結果を、演算パルス1321a、1321bとして図138のように印加する。図138では、V1電圧を2パルスとして印加することもできる（演算パルス1321aがV1電圧でパルス幅2、演算パルス1321bがV1電圧でパルス幅2の場合、図139参照）。また、演算パルス1321aがV2電圧でパルス幅1、演算パルス1321bがV1電圧でパルス

幅2とすることもできる。また、演算パルス1321aがV1電圧でパルス幅2、演算パルス1321bがV2電圧でパルス幅1とすることもできる。しかし、図138に示すように演算パルス1321aと演算パルス1321bとの電圧とを同一にすることにより電圧変化点を少なくすることができる。したがって、隣接した水平走査期間で演算パルスの高さが同一になるように、演算パルス1321幅および長さを決定するとよい。

【0456】しかし、演算パルスの幅および長さは、以下の手順で優先度をつけて演算パルスの幅および長さを決定する必要がある。まず、演算パルス1321の高さは極力小さくなるようにする。MLS4では、セグメント信号線に印加する電圧はV2、V1、VC、MV1、MV2の5値である。VCを中心として信号の大きさが決定される。したがって、MLS4では最も低い電圧はV1とMV1である。同様にMLS2では、V1、VC、MV1の3値である。したがって、MLS2では最も低い電圧はV1とMV1である。MLS8では、V3（この場合はコモン電圧のV3ではない）、V2、V1、VC、MV1、MV2、MV3（この場合はコモン電圧のV3ではない）の7値である。MLS4では最も低い電圧はV1とMV1である。つまり、MLS駆動において、最も低い電圧はV1（MV1）であり、この電圧を優先的に演算パルスの高さとする。

【0457】V1（MV1）を優先度高く選択するのは、V1（MV1）の信号では、他の階調を同時に表示した場合、干渉が発生しにくくなるからである。また、V2（MV2）とV1（MV1）の関係は、理想的には $2 \times V1 = V2$ である。しかし、現実的にはこの関係がない。また、MLS演算の結果はほとんど、V1（MV1）であり、V2（MV2）となることは少ない。V2（MV2）の発生は $1/4$ 以下である。したがって、極力V2（MV2）を発生しないようにすることが望ましい。

【0458】以上のことから、図138のように演算パルス1321を発生させるよりは、図139のようにV1（MV1）の演算パルス1321を発生させるようにすることが望ましい。また、図138では、第1H期間で電圧波形は、VCからV2に変化する。また、第2H期間で電圧波形は、V2からVCに変化する。図139では、第1H期間で電圧波形は、VCからV1に変化する。また、第2H期間で電圧波形は、V1からVCに変化する。したがって、図139に比較して図138では電圧波形の変化量が $1/2$ である。この条件からも図138の演算パルスの印加方法の方が優れている。

【0459】次に考慮すべき事項は、隣接した水平走査期間で演算パルス1321が連続するようにすることである。連続しないとパルスの変化点が発生し、電力を消費するからである。この条件から言えば、図138および図139は両方とも変化点がないため、好ましい。つ

まり、図119のように第1水平走査期間と第2水平走査期間との接続部で変化することは好ましくない。極力、図139のように変化がないようする。実現できない場合は、図125のようにMV2からMV1の変化で済むように演算パルス1321を印加すべきである。

【0460】また、nH反転駆動を考慮すべきである。nH反転は11Hとか13Hなどの素数倍の水平走査期間ごとに液晶層に印加する信号の極性を反転させる駆動方法である。考慮すべきであるというのは、図138のように演算パルス1321aと1321bとは同一パルス高さにしても、第1H期間と第2H期間との間の箇所で印加する信号極性が反転したのではだめだからである。つまり、信号極性が反転すると、演算パルス1321aがV2であっても、演算パルス1321bはMV2となってしまうからである。nH反転の箇所に位置する場合も、図139のように演算パルスがV1またはMV1であれば、変化量はV1からMV1であるので少なくなるから好ましい。

【0461】以上のように演算パルスは、nH反転を考慮しつつ、隣接した水平走査期間で連続となるようにし、また、V1(MV1)となるようにすることが好ましい。以上の事項はすべてのMLS駆動に点いて共通の事項である。

【0462】図140は1つのダミーパルスを加えて、1Hが4クロックで表現した場合である。演算パルスはダミーパルスを含めて演算する。ダミーパルスもセグメント信号線に実効値を印加するという点では同一であるからである。

【0463】図140において、2つのH期間の波形は同一である。高さMV1の信号パルス1072aがパルス幅2であるから、 $-1 \times 2 = -2$ となる。高さV1の信号パルス1072bがパルス幅1であるから、 $2 \times 1 = 2$ となる。高さMV2のダミーパルス1071がパルス幅1であるから、 $-2 \times 1 = -2$ となる。これらを加算すると、 $-2 + 1 - 2 = -3$ となる。したがって、第1H期間と第2H期間の演算パルス1321aと1321bは同一となり、連続状態となる。

【0464】以前にも記載したが、図141の演算パルス1321aにおいて、MV2を1パルス、MV1を2パルス幅の組み合わせとすることもできる。しかし、V2(MV2)を発生させないという条件、隣接した水平走査期間で演算パルスを連続させるという条件から図141の印加状態が最適である。

【0465】図142も同様にダミーパルスを印加したPWM駆動波形である。図142の第1H期間において、高さV1の信号パルス1072aがパルス幅4であるから、 $1 \times 4 = 4$ となる。高さMV2の信号パルス1072bがパルス幅2であるから、 $-2 \times 2 = -4$ となる。同様に高さV1の信号パルス1072cがパルス幅1であるから、 $1 \times 1 = 1$ となる。また、高さMV2のダミ

ーパルス1071がパルス幅1であるから、 $-2 \times 1 = -2$ となる。これらを加算すると、 $4 - 4 + 1 - 2 = -1$ となる。したがって、演算パルス1321aは図143に示すようにパルス幅1で高さMV1となる。

【0466】また、図142の第2H期間において、高さMV1の信号パルス1072aがパルス幅4であるから、 $-1 \times 4 = -4$ となる。高さV1の信号パルス1072bがパルス幅2であるから、 $1 \times 2 = 2$ となる。同様に高さMV1の信号パルス1072cがパルス幅1であるから、 $1 \times 1 = 1$ となる。また、高さMV2のダミーパルス1071がパルス幅1であるから、 $-2 \times 1 = -2$ となる。これらを加算すると、 $-4 + 2 - 1 - 2 = -5$ となる。したがって、演算パルス1321bは図143に示すようにパルス幅1で高さMV1となる。

【0467】したがって、第1H期間と第2H期間の演算パルス1321aと1321bは高さが同一となり、連続状態にすることができる。

【0468】図144は以上説明した駆動方法の実現回路である。重要なのはMLS演算回路115をコントローラ281に配置し、MLS演算回路115の出力の電圧値とその長さを加算などの演算する電圧演算回路1312を配置した点である。また、セグメントドライバ14にV1/V2メモリを配置し、内蔵RAM105を配置している。なお、誤差拡散処理回路(ディザ処理回路も含む)292、MLS演算回路115、電圧演算回路1312もセグメントドライバIC14内に配置してもよい。

【0469】なお、誤差拡散処理回路292は画像メモリなどからの画像データをスルーで通過させる機能を備えさせる。送信されてくる画像データはすでに誤差拡散処理が実施されている場合があるからである。この場合は、誤差拡散処理を実施する必要がないからである。特にディザ処理された画像を誤差拡散処理回路292でディザ処理をさらに実施すると、画像が網目模様になってしまう。

【0470】また、V1/V2メモリは、前述したように、符号ビットと、V1(MV1)の長さ、V2(MV2)の長さをメモリする。その他の機能として、隣接した水平走査期間に演算パルス1321を連続状態とするために、V2(MV2)データを先に送出するか、V1(MV1)データを先に送出するかを記載した反転ビットを記憶させておくといよい。また、V2/V1メモリ1311は、コモンデータのV3(MV3)データを記憶できるように構成したり、画像データそのものを記憶できるように構成してもよい。

【0471】図145は画像メモリからの画像データ(外部から入力された画像データでもよい)をガンマ変換するガンマルックアップテーブル1451を具備している。ガンマルックアップテーブル1451は画像表示部107のガンマ特性に適合するようにガンマ変換を実

施する。ガンマルックアップテーブル1451はデフォルトではリニアの特性(ガンマ変換なし)とされている。このガンマテーブルは外部(マイコン)からのデータにより書き換えられ、画像表示部107に特性に適合するように制御される。

【0472】ガンマルックアップテーブル1451の入力はRGB各8ビットである。この8ビットデータはガンマルックアップテーブル1451で10ビットのデータに変換される。変換により階調数が増加することになる。このビット数が増加すると画像データ処理回路のハード規模が大きくなる。しかし、本発明では、ガンマルックアップテーブル1451の次段に誤差拡散処理回路292でデータのビット数を低減する。したがって、ガンマルックアップテーブル1451でデータビット数が増加しても、誤差拡散処理回路292でビット数がすぐに低減されるから、それ以降の回路規模が増加するということはない。ガンマルックアップテーブルで最適なガンマカーブに変換されるため、色再現性も増加し、良好な画像表示を実現できる。

【0473】図146は図145の構成に加えて、セグメントドライバIC14内に内蔵RAM105をもたせたものである。また、コントローラIC281に逆誤差拡散処理回路1461を配置している。逆誤差拡散処理回路1461は、誤差拡散処理あるいはディザ処理されて送られてきたデータを、逆誤差拡散処理または逆ディザ処理を行う。つまり、逆誤差拡散処理または逆ディザ処理を実施してガンマ処理などを施していない元データにまず、変換する。そして、誤差拡散処理回路292で再度、誤差拡散処理を行う。誤差拡散処理の有無は図34のパケットデータに載せておく。また、誤差拡散(ディザなどの方式も含む)の処理方法、形式など逆誤差拡散処理に必要なデータも載せておく。他の事項は図25と同様である。

【0474】逆誤差拡散処理を実施するのは、誤差拡散処理などはその処理の過程において、ガンマカーブの補正も実施しているからである。データを受けた液晶表示装置などのガンマカーブと、送られてきたガンマカーブとが適応しない場合がある。また、送信親されてきたデータは誤差拡散などの処理がすでに実施された画像データである場合がある。

【0475】この事態に対応するために、逆誤差拡散処理を実施し、元データに変換してガンマカーブ補正の影響がないようにする。その後、受信した液晶表示装置で誤差拡散処理を行い、受信液晶表示パネルに最適なガンマカーブになり、かつ最適な誤差拡散処理となるように誤差拡散処理などを実施する。特に、データを受信する表示装置が、FRC処理を行っているSTN液晶表示装置などの場合、各階調間の輝度差がリニアでない。このようなSTN液晶表示装置には、各階調に応じたガンマ処理を行うことが望ましいのである。

【0476】以上の実施例でダミーパルス1071の実効値と信号パルス1072の実効値とを加算あるいは減算し水平走査期間での電圧実効値(水平走査実効値)を求めるとした。しかし、図150に示すようにダミーパルス1071はそのまま、実効値計算せずにセグメント信号線に印加するほうが画像良好になる場合がある。

【0477】ダミーパルス1071は電圧値が大きい(MV2またはV2)。また、電圧の極性方向がコモン信号パルスに対して逆極性と方向が一致している。そのため、液晶層に印加する電圧実効値に寄与する割合が大きい。また、波高値が高いため、高周波成分が大きい。そして、ダミーパルス1071は画面全体に均一に印加する。

【0478】STN液晶表示パネルは、セグメント信号線に印加する信号の周波数成分によりクロストーク量が変化する。しかし、ダミーパルスを印加すると画面全体の周波数成分が均一になる、また、ダミーパルスの実効値電圧が比較的大きいという理由から、クロストークが発生しにくくなる。したがって、ダミーパルスの印加により表示画像が変化しても、クロストークなどは表示画像による変化することは少ない。結果的に均一になり高画質化できる。

【0479】また、図151に図示するように、ダミーパルスの位置を変化できるように構成することは効果がある。一般的にSTN液晶表示パネルでは、フレームレートが低くなると、低周波成分の差異による低周波フリッカ(10Hz以下の比較的ゆっくりとした輝度変化)が発生しやすくなる。

【0480】ダミーパルス1071を印加すると低周波フリッカを抑制できる。ダミーパルス1071を印加することによりフレームレートが40Hz以下でも低周波フリッカの発生を防止することができる。これば、ダミーパルス1071が液晶層全体に均一に印加され、また、ダミーパルスの印加により液晶層全体に高周波成分が印加されるためと推定される。

【0481】さらに低フレームレート(30Hz以下)での低周波フリッカの発生を防止するためには、図151に図示するように、ダミーパルスの印加位置を変化させればよい。ダミーパルス1071の最適印加位置は液晶材料などにより異なるので、画像を見ながら検討する必要がある。実験ではダミーパルス1071は1水平走査期間の中央部に印加する場合に良好な結果が得られた。その範囲は、1水平走査期間を1とし、中央部を0.5とした時、0.25以上0.75以下の範囲が最も良好な結果が得られた。

【0482】さらにフレームレート25Hz以下の超低フレームレートでは、画像の種類(8色の文字表示、自然画、人物など)に応じて、ダミーパルス1071の位置をAまたはB方向に手動で移動し、最もフリッカが低減する位置に調整すればよい。この調整はユーザーがボ

タン２５６を押さえることにより実現できる。また、フリッカの発生状態をホトセンサなどで検出し、マイコンなどで制御して自動的に調整してもよい。

【０４８３】なお、図１５２に示すように隣接した水平走査期間（第１Ｈ期間と第２Ｈ期間）でダミーパルス１０７１を連続的にすることにより波形の変化割合を抑制することができる。したがって、低電力化が可能である。また、第２Ｈ期間のダミーパルス１０７１ｂと演算パルス１３２１ｂとを連続にし、極力信号の変化を少なくすることにより消費電力を低減することができる。

【０４８４】なお、ダミーパルス１０７１と信号パルス１０７２と補正パルスなどを正極性と負極性に分けて連続にし、この連続したパルスにおいて、電圧値を変更してもよい。たとえば、正極性の場合、Ｖ１電圧をＶ２電圧に実効値が一致するように変更してもよい。また、逆にＶ２電圧をＶ１電圧に変更してもよい。負極性の場合も同様に実行地が一致するようにＭＶ１電圧をＭＶ２電圧に変更したり、ＭＶ２電圧をＭＶ１電圧に変更してもよい。

【０４８５】以上の実施例は、ダミーパルス１０７１の振幅は、セグメント信号の最大電圧（ＭＬＳ４では、Ｖ２またはＭＶ２）としたが、これに限定するものではない。たとえば、図１５２のようにＭＬＳ４駆動においてダミーパルス１０７１の振幅とＶ１またはＭＶ１電圧としてもよい。一般的にＶ２またはＭＶ２電圧を印加するとフリッカを発生しやすくなる傾向がある。図１５３のようにＶ１またはＭＶ１のようにセグメント信号の最大振幅でない電圧（Ｖ１、ＭＶ１など）をせんとくし、パルス幅を長くすることのよってもダミーパルス１０７１の印加効果は図１５２の場合と同様である。図１５３は

ＭＶ１電圧を印加しているため、フリッカの発生が減少し、より低フレームレート駆動が可能になる。

【０４８６】ＳＴＮ液晶表示パネルを含む液晶表示パネルは赤（Ｒ）、緑（Ｇ）、青（Ｂ）で電気光学特性（ガンマ特性）が異なる。特にＳＴＮ液晶表示パネルではフィルム補償により、楕円偏光を直線偏光としているため、フィルムの位相補償がＲ、Ｇ、Ｂで完全に一致していないと、ＲＧＢでガンマ特性カーブがずれる。

【０４８７】このガンマ特性カーブを一致させるのは至難の業である。本発明では図１５４に示すように、セグメント信号に補正パルス１５４１を印加している。補正パルス１５４１はセグメント信号線に印加する実効値を変化させる。したがって、補正パルスにより電気－光学特性（ガンマ特性）を調整することができる。

【０４８８】この補正パルスは、Ｒ、Ｇ、Ｂの信号のうち少なくとも１つに印加し、この補正パルスの印加により、印加した信号のガンマ特性を変化させる。また、補正パルス１５４１の印加時間およびパルス幅を調整することにより補正量が変化する。したがって、補正量の調整によりＲＧＢのガンマ特性を良好に一致させることが

できる。

【０４８９】なお、この補正パルス１５４１と信号パルス１０７２などを１水平走査期間の実効値を計算する際、含めて計算してもよい。この場合は補正パルス１５４１もあわせて実効値の演算パルス１３２１となるから、図１５４のように明確に補正パルス１５４１を印加するということはない。また、補正パルス１５４１でガンマ特性を補正するとしたが、コントラストも調整できることは明らかである。したがって、補正パルス１５４１を印加するという技術的思想は、コントラスト、ガンマカーブ、立ち上がり電圧などを調整するものである。

【０４９０】図１５４でダミーパルス１７０１の振幅はＶ２またはＭＶ２とし、図１５３でダミーパルス１７０１の振幅はＶ１またはＭＶ１であるとした。また、ダミーパルス１７０１のパルス幅は１パルス幅または２パルス幅とした。しかし、これに限定するものではなく、特にパルス幅はオンオフ比と考慮して決定すればよい。また、ダミーパルス１７０１の振幅は図１５５に図示するようにＭＶ２からＶ２の範囲のいずれの電圧でもよい。これらの電圧はダミーパルス用の電圧をＶ１、ＭＶ２などと別個に発生させることのより容易に実現できる。また、パルス幅も１、２、３パルスと整数幅に現されるものではない。１．５パルス幅などとしてもよい。

【０４９１】図１５４では補正パルス１５４１でガンマカーブなどを補正するとしたがこれに限定するものではない。図１５５でも容易に理解できるようにダミーパルス１７０２の振幅あるいはパルス幅を変化させることができる。したがって、ダミーパルス１７０１などの他のパルスなどによりガンマカーブなどを調整してもよい。

【０４９２】以上に説明した実施例はダミーパルス１７０１あるいは補正パルス１５４１などの液晶層に印加する信号波形は矩形であるとして説明した。しかし、これに限定するものではない。たとえば、図１５６に示すようにダミーパルス１７０１を三角波形状としてもよい。そのた、指数関数形状でも、複数の異なる形状の矩形が組み合わさった形状であってもよい。

【０４９３】なお、図１５６のように変形したダミーパルス１７０１などとする場合であっても、波形を連続状にすることにより（図１５６のダミーパルス１７０１ａと１７０１ｂは線対称）、低消費電力化を図ることが好ましい。

【０４９４】図１４３の実施例での明らかなように、１水平走査期間に印加される電圧の実効値は、電圧の振幅値（Ｖ１、Ｖ２など）とパルス幅で表現できる。また、振幅値Ｖ１とＭＶ１、Ｖ２とＭＶ２は極性が異なるだけで同一である。したがって、Ｖ１とＭＶ１、Ｖ２とＭＶ２の区別は１ビットの極性ビットで表現できる。また、パルス幅は１５PWMの場合は０－１５であるから、４ビットで表現できる。

【0495】以上のことから、15 PWMの場合、1水平走査期間に印加する演算パルス1321は図157に示すように表現できる。V1符号を示す1ビット(MV1かV1かを示す)、印加するV1(MV1)パルス幅の4ビット、V2符号を示す1ビット(MV2かV2かを示す)、印加するV2(MV2)パルス幅の4ビットである。これらのデータを各画素にメモリすれば目的とする画像を表示できる。

【0496】MLS4では1フレームは4フィールドである。したがって、図158に示すように図157のデータを4フィールドメモリすればよい。なお、図158は単色表示の場合である。RGBのカラー表示を実現するためには図158のデータが3倍必要なことはいうまでもない。

【0497】図158は16階調表示(2の4乗(4ビット))の場合である。2の6乗の64階調表示を実現するのは容易である。図158のV1およびV2パルス幅ビットの4ビットを、図159に示すように6ビットに変更するだけで実現できる。

【0498】以上の実施例では、1水平走査期間に印加する演算パルス1321は、V1符号を示す1ビット(MV1かV1かを示す)、印加するV1(MV1)パルス幅の4ビット、V2符号を示す1ビット(MV2かV2かを示す)、印加するV2(MV2)パルス幅の4ビットで表現できるとして説明した。以下に説明する方法では、表現するビット数を削減できる。

【0499】図160は7 PWM駆動での信号波形の一例である。図160の第1 H期間において、高さV1の信号パルス1072aがパルス幅4であるから、 $1 \times 4 = 4$ となる。高さMV2の信号パルス1072bがパルス幅2であるから、 $-1 \times 2 = -2$ となる。同様に高さV1の信号パルス1072cがパルス幅1であるから、 $1 \times 1 = 1$ となる。したがって、1水平走査期間に印加する電圧の実効値は $4 - 2 + 1 = 3$ となる。

【0500】また、図160の第2 H期間において、高さMV2の信号パルス1072aがパルス幅4であるから、 $-2 \times 4 = -8$ となる。高さV1の信号パルス1072bがパルス幅2であるから、 $1 \times 2 = 2$ となる。同様に高さMV1の信号パルス1072cがパルス幅1であるから、 $1 \times -1 = -1$ となる。したがって、1水平走査期間に印加する電圧の実効値は $-8 + 2 - 1 = -7$ となる。

【0501】図161は図160の演算結果である演算パルス1321の波形である。第1 H期間の演算パルス1321aはV1電圧を1パルスとし、第2 H期間はMV2電圧を3パルスとMV1パルスを1パルスとしている。

【0502】図162は演算パルス1321の表現である。図161ではV1(MV1)は1パルス以内としている。つまり、V1(MV1)のパルスは0または1と

する。図161は第1 H期間と第2 H期間ともV1(MV1)パルスは存在するので1である。他の実効値はV2で表現する。

【0503】したがって、図161において、第1 H期間のV2符号ビットは1(正)、V2パルス幅ビットは0、V1ビットは存在するで1である。第2 H期間のV2符号ビットは0(負)、V2パルス幅ビットは3、V1ビットは存在するで1である。

【0504】図157の表現では、1水平走査期間に印加する演算パルス1321は、V1符号を示す1ビット(MV1かV1かを示す)、印加するV1(MV1)パルス幅の4ビット、V2符号を示す1ビット(MV2かV2かを示す)、印加するV2(MV2)パルス幅の4ビットであるから、 $1 + 4 + 1 + 4 = 10$ ビット必要であった。図162(b)の表現では、1水平走査期間に印加する演算パルス1321は、V2符号を示す1ビット(MV2かV2かを示す)、印加するV2(MV2)パルス幅の4ビット、V1の存在を示す1ビットあるから、 $1 + 4 + 1 = 6$ ビットで十分である。なお、図162(a)は7 PWMの場合であり、図162(b)は15 PWM、図162(c)は63 PWMでの表現である。

【0505】以上の実施例はV2(MV2)を中心とした表現であった。他の実施例としてV1(MV1)を中心としても表現できる。以下、その実施例と説明する。

【0506】図163は7 PWM駆動での信号波形の一例である。図163の第1 H期間において、高さV1の信号パルス1072aがパルス幅4であるから、 $1 \times 4 = 4$ となる。高さMV1の信号パルス1072bがパルス幅2であるから、 $-1 \times 2 = -2$ となる。同様に高さV1の信号パルス1072cがパルス幅1であるから、 $1 \times 1 = 1$ となる。したがって、1水平走査期間に印加する電圧の実効値は $4 - 2 + 1 = 3$ となる。

【0507】また、図163の第2 H期間において、高さV2の信号パルス1072aがパルス幅4であるから、 $2 \times 4 = 8$ となる。高さMV1の信号パルス1072bがパルス幅2であるから、 $-1 \times 2 = -2$ となる。同様に高さV1の信号パルス1072cがパルス幅1であるから、 $1 \times 1 = 1$ となる。したがって、1水平走査期間に印加する電圧の実効値は $8 - 2 + 1 = 7$ となる。

【0508】図164は図163の演算結果である演算パルス1321の波形である。第1 H期間の演算パルス1321aはV2電圧を1パルスとし、またV1パルスを1パルスとしている。第2 H期間はMV2電圧を1パルスとMV1パルスを5パルスとしている。したがって、図164において、第1 H期間の実効値は3であり、第2 H期間の実効値は7であるから、実効値は図163と一致する。

【0509】図165は演算パルス1321の表現である。図165ではV2(MV2)は1パルス以内として

いる。つまり、V2 (MV2) のパルスは0または1とする。図164は第1H期間と第2H期間ともV2 (MV2) パルスは存在するので1である。他の実効値はV1 (MV1) で表現する。

【0510】したがって、図164において、第1H期間のV1符号ビットは1 (正)、V1パルス幅ビットは1、V2ビットは存在するで1である。第2H期間のV1符号ビットは1 (正)、V1パルス幅ビットは5、V2ビットは存在するで1である。

【0511】図157の表現では、1水平走査期間に印加する演算パルス1321は、V1符号を示す1ビット (MV1かV1かを示す)、印加するV1 (MV1) パルス幅の4ビット、V2符号を示す1ビット (MV2かV2かを示す)、印加するV2 (MV2) パルス幅の4ビットであるから、 $1+4+1+4=10$ ビット必要であった。図165 (b) の表現では、1水平走査期間に印加する演算パルス1321は、V1符号を示す1ビット (MV1かV1かを示す)、印加するV1 (MV1) パルス幅の4ビット、V2の存在を示す1ビットあるから、 $1+4+1=6$ ビットで十分である。なお、図165 (a) は7PWMの場合であり、図165 (b) は15PWM、図165 (c) は63PWMでの表現である。

【0512】なお、図164の場合も図166または図167に示すように演算パルス波形などが連続となるようにすることが好ましい。波形を連続にすることにより消費電力を削減することができるからである。

【0513】以上の実施例はMLSのPWM駆動により階調表示を実現する方法および回路について説明した。しかし、PWMとFRCとを組み合わせることもできる。図147はMLS駆動におけるPWM+FRC駆動を実現する駆動回路のブロック図である。

【0514】図147において、階調データシフト回路111内には、4FRCおよび7FRCで階調を表現するシフトデータが配置されている。好ましくは、7FRC以上 (例えば、本明細書で説明した15FRCなど、あるいは、12FRCと8FRCの組み合わせ、13FRC) のシフトデータを配置してもよい。

【0515】階調選択回路112は階調データシフト回路111が出力するデータを選択して多階調表示を実現する。もちろん、3FRCの他、4FRC、5FRCなどの他のFRC表現できるシフトデータを配置してもよい。

【0516】1フレームは15PWMで16階調を表現する。たとえば、図122のPWM波形が該当する。4FRCとの組み合わせの場合、このPWM波形を4フレーム期間印加し、更に4階調分表現する。当然のことながら、PWM波形は各フレームで異なる。従って、15PWMと4フレームで約64階調を表示する。

【0517】なお、約64階調と表現したのは、15P

WMと4FRCの組み合わせではPWMは $15 \times 4 = 60$ 階調しか表現できないためである。しかし、ここでは説明を容易にするため、4FRCで2ビット、15FRCで4ビットの計6ビットである64階調を表現できるとして説明する。したがって、15PWMと7FRCの組み合わせでは、15PWMで4ビット、7FRCで4ビットの8ビットの表現が可能 (約1670万色) である。

【0518】図147で示すFRC+PWMの組み合わせによる回路では、階調選択回路112などで、容易に複数のFRC処理と、PWM処理とを組み合わせることができるため、多階調表示を容易に実現できる。

【0519】なお、図147の説明において、15PWMとしたがこれに限定するものではなく、7PWM、63PWMと組み合わせてもよい。また、15PWMに限定するものではなく、図124で説明したダミーパルスを印加してもよい。

【0520】電圧値はMLS4の場合は、V2、V1、VC、MV1、MV2の5値である。この5値の関係はVCを中心として $|V1| = |MV1|$ 、 $|V2| = |MV2|$ 、 $V2 = 2 \times V1$ 、 $MV2 = 2 \times MV1$ である。以下、本発明の電源回路について図44などを用いて説明する。

【0521】図44は本発明の表示装置などの電源回路である。図20などでは201などが該当する。ただし、V3、MV3はセグメントドライバIC14内で発生するものではなく、V2電圧をコモンドライバIC15に印加する。この印加されたV2電圧などから、コモンドライバIC15内でV3電圧など発生させることが好ましい。V3 (MV3) 電圧などはセグメントドライバ14の耐圧以上であるからである。もし、セグメントドライバIC14で発生させるように構成するとセグメントドライバICの耐圧もコモンドライバICの耐圧プロセスで作製する必要がある。するとチップサイズが非常に大きくなる。

【0522】この電源回路の入力電源電圧は、VCC (第1入力電位)、VSS (第2入力電位) のみであり単一電源入力となっている。また水平走査期間 (1H) 毎に発生するパルスから成るラッチパルスLPが入力される。なお、ラッチパルスはその周波数を+10%、-10%の範囲で変更できるように構成されている。また、周波数を2倍、1/2倍に変更できるように構成されている。これは、ラッチパルスが1Hであると表示パネル21の表示画面に4行ごとの横筋が発生することがあるからである。

【0523】クロック形成回路は、基本的にはクロック信号 (LP信号) に基づき、チャージポンプ回路に必要であり、またタイミングの異なるいくつかのクロック信号を形成するものである。VCC及びVSSを電源としている。

【0524】一次回路回路441はVCCと、VSS電圧を基準として1次電圧を発生し、この1次電圧は次の電子ボリウム442に入力される。電子ボリウム442は少なくとも32ステップで電圧を変化させる機能を具備する。好ましくは64以上のステップで変化できるように構成することがよい。この電子ボリウム442の電圧が基準電圧VCとなる。

【0525】電子ボリウム回路はより具体的には図46の回路構成である。電子ボリウム回路はTAP1、TAP2間の電圧を抵抗分圧し、VC発生回路に入力する電圧VC0を発生するように構成されている。VEV-TAP1間、TAP1-TAP2間、TAP2-TAP3間に外付け抵抗R1、R2、R3を接続し、TAP1-TAP2間の内蔵抵抗に電圧を与え、それをスイッチで抵抗分割した電圧VC0を得る。スイッチSWはCMOSTランジスタで構成する。

【0526】正方向2倍昇圧回路443は、電子ボリウム442の電圧VCを基準にVSSを正方向へ2倍昇圧した電圧V2をチャージポンプ動作により発生する。同様に、3次昇圧回路444はV2電圧とVC電圧を基準に正方向へ3、4、5倍昇圧した電圧V3をチャージポンプ動作により発生する。3、4、5倍の切換はコマンドにより変更できる。

【0527】負方向2倍昇圧回路445は、VCとV3を基準に負方向へ2倍昇圧した電圧であるMV3をチャージポンプ動作により発生する。1/2降圧回路446はV2-VC間を2等分した電圧であるV1、VC-(MV2)間を2等分した電圧であるMV1をチャージポンプ動作により発生する。もしくは抵抗あるいはトランジスタ分圧により発生させる。

【0528】中央電位VCにはVCをそのまま用いる。また、VSSに対応するMV2はそのまま用いる。以上で液晶表示装置を駆動する電圧を発生できる。この電源回路では、出力される電圧V3とMV3、V2とMV2、V1とMV1は、VCに対して対称となる。なお、1/2回路446の部分は図45に示すような回路構成を採用する。つまり、V2、V1、MV1、MV2などの電圧出力は一定の電流出力を必要とするためオペアンプ451を介して出力する。なお、VCは中心電圧であるので、オペアンプ451は必要がない場合がある。また、V3、MV3電圧は、コモンの走査側に用いるものであるから、出力電流もわずかであるためオペアンプ451を介する必要はない。もちろん、オペアンプ451を構成してもよいことは言うまでもない。

【0529】1/2回路445部分はより詳細には図45のように構成される。電子ボリウム回路で発生したVC0をオペアンプで増幅しVC電圧を発生させる。オペアンプは電流吐き出し用メインオープンアンプPVCと引き込み用サブオープンアンプPVCSからなっており、吐き出しと引き込みは貫通を起こさないように引き込み用の

差動入力トランジスタを左右非対称にしてオフセットを持たせている。非対称の比率は0.5%以上5%以下とする。中でも1%以上3%以下にすることが好ましい。

【0530】増幅はVC=2VC0となるように抵抗と接続している。なお、VSS-VC間の抵抗値R1とVC-V2間の抵抗値R2とは等しくする。理想的にはR1=R2とすることが好ましいが、少なくとも比率のずれが2%以下とする必要がある。

【0531】V1、MV1のオペアンプも吐き出し用と引き込み用のオペアンプから構成されている。V1は吐き出し、MV1は引き込みをメインアンプとしている。吐き出しと引き込みは貫通を起こさないように入力電圧を変化させている。メインとサブの入力電圧差は2/200×V2としている。この入力電圧差は、先と同様に1/200×V2以上10/200×V2以下とし、さらに好ましくは1/200×V2以上6/200×V2以下となるようにする。

【0532】なお、図44、図45はより具体的ではあるが、以降の説明の内容を理解するには複雑となるため、簡略的に図47のように構成されているとして説明する。

【0533】図47では1/2分圧手段445は、抵抗472として図示しているが、これに限定するものではない。たとえば複数のMOSTランジスタの分圧により電圧V1、MV1などを発生してもよいし、チャージポンプ回路により発生してもよい。また、図51に示すように(MOS)トランジスタと抵抗、ボリウムなどにより発生させてもよい。また、図52に示すように多数のラダー抵抗を配置し、任意の位置をアナログスイッチASWで選択することにより分圧比を変更する構成、多数のMOSTランジスタを制御し、任意の位置に配置されたスイッチで選択して分圧比を変更する構成でもよい。

【0534】図44でもわかるように、液晶の駆動に必要な電圧は電子ボリウム442の出力を基準にし、この電圧を通倍することにより必要な電圧を発生している。しかし、コモンドライバICで使用する最も高い電圧V3、MV3の発生には問題がある。コモンドライバIC15の耐圧を超えてしまうという問題である。もちろんセグメントドライバIC14で使用するV2、MV2電圧も問題となる。しかし、ここでは、説明を容易にするため、コモンドライバICに使用する電圧V3、MV3を例にあげて説明する。したがって、セグメントドライバICのV2、MV2はこのV3、MV3に準じて対応すればよいので説明を省略する。

【0535】コモンドライバIC15の耐圧はV3-(MV3)で決定される。たとえば、コモンドライバIC15の耐圧が18(V)であれば、V3=9(V)、MV3=-9(V)までである。しかし、コンラスト調整、温度補償などで電子ボリウムを調整する際、この耐圧を越えてしまう。特にSTN液晶は、低温

になるほど所定の透過率を得るための電圧が高くなるため、低温時にこの耐圧を超える場合がある。耐圧を超えるとコモンドライバICを破壊する。

【0536】従来のドライバICは電子ポリウム442の最大ステップ値をマイコンで制限する以外に方策はなかった。しかし、単にステップ値で制限すると、問題となるのは低温時の場合のみであるにも関わらず、大きなマージンを必要とする。マージンを大きくするとドライバ作製の半導体プロセスとして高い耐圧のものを採用する必要がある。高い耐圧のものはプロセスルールが大きい、チップサイズが大きくなってしまふ。

【0537】この課題に対応するため、基準電圧発生回路からの出力電圧を最大電圧発生回路（図示せず）と電子ポリウム442に印加する。最大電圧発生回路はチャージポンプ回路から構成され、コモンドライバIC15のMAX耐圧電圧（実際にはMAX電圧より所定値小さい電圧）を作製する。この電圧はサーミスタ、あるいはフィードバック回路などにより温度補償がされており、周囲温度の影響を受けない。

【0538】一方、電子ポリウム442はコマンドによりステップを変化させ、出力電圧を変化させる。この変化した電圧を図44で説明したように、3次昇圧回路444、負方向2倍昇圧回路445でV3、MV3を作成する。

【0539】今、最大電圧発生回路の出力電圧をVmとし、昇圧回路444の出力電圧をVbとする。このVmとVbがコンパレータで比較される。コンパレータ内部に形成されたコンデンサ回路などにより一定のヒステリシスと遅延を有している。したがって、VbがVmを越えるとHレベル電圧を出力し、越えない場合はLレベル電圧を出力する。また、一度越えるとVm電圧よりも所定電圧低くならないとLレベル電圧とならない。これは、頻繁にH、Lレベルに切り替わると表示装置の動作が不安定となるからである。

【0540】電子ポリウム制御回路は入力Hレベル電圧を受け取ると、電子ポリウムのステップ値が大きくなるように制御する。したがって、ユーザーがコントラスト調整、明るさ調整のために電子ポリウムを操作しても電子ポリウムの最終出力電圧Vbは大きくならない。そのため、コモンドライバICは耐圧を越えることはない。

【0541】また、温度センサ（図示せず）を別途設け、この温度センサの出力で電子ポリウム442のステップ値が変化しないように制御してもよい。重要なのは、耐圧を意味する所定電圧を別途形成し、液晶表示パネルの駆動電圧（V3）などと比較し、比較の結果により電子ポリウムなどの基準電圧変更手段を制御することである。

【0542】通常、V3（MV3）電圧はコモンドライバIC15内の形成されてDCDCコンバータからなる

電源回路で作成する。したがって、図44に示す3次昇圧回路444、負方向2倍昇圧回路446回路はコモンドライバIC15内に作成されている。また、V3、V2、V1、VC、MV1、MV2、MV3のすべてをコモンドライバIC15で作成して、V2、V1、（VC）、MV1、MV2電圧をセグメントドライバIC14に印加してもよい。

【0543】前述のコモン電圧V3（MV3）の耐圧問題を回避するため、図94に示すようにV3（MV3）電圧をドロップさせた電圧V3'（VM3'）を作成して、コモンドライバIC15に印加してもよい。

【0544】図94はV3（MV3）電圧とV2（MV2）電圧間に複数の分圧抵抗472を配置し、電子ポリウムのスイッチSWを切替えて、V3（MV3）よりもドロップした電圧V3'（MV3'）を作成するものである。複数のスイッチのうち2個が同時にオンとなる。SW1aとSW1bは連動して同時に動作する。SW1aとSW1bは連動して同時に動作する。SW2aとSW2bは連動して同時に動作する。SW3aとSW3bは連動して同時に動作する。SW3aとSW4bは連動して同時に動作する。したがって、V3とMV3のドロップの割合は等しくする。

【0545】なお、V3（MV3）の電圧を変化させることは、バイアス比aを変化させることになる。V3などをドロップさせることは、バイアス比aを低くすることになる。バイアス比が低くなると、相対的にセグメント信号の振幅がコモン信号の振幅に比較して大きくなる。また、セグメント信号の寄与率が高くなる。そのため、フリッカが発生しやすくなる、あるいはコントラストの低下を引き起こす。

【0546】この課題に対応するため、図94に電圧のドロップは1%以上3%以下の刻みで、最大のドロップはV3電圧に対して、15%以内のすることが好ましい。

【0547】電子ポリウムの出力はオペアンプ451で低インピーダンス化する。なお、V3（MV3）の電力が小さい時はオペアンプ451を省略することができる。オペアンプ451の電源は、V3とV2、MV3とMV2とする。このような、電源仕様にすることにより、オペアンプで使用する電源による電力消費を低減することができる。もちろん、オペアンプ451の電源として、V3とV1、MV3MV1としてもよいが、図44でもわかるようにV1（MV1）電圧はV2電圧で作成したものであるから、V1（MV1）電圧を使用することはロスが大きくなる。また、V3（MV3）からV1（MV1）に電流が流れ、消費電力も大きくなる。

【0548】以上のように図94の回路構成を採用することにより、V3（MV3）電圧をマイコンなどで外部からドロップさせることができる。したがって、コモンドライバIC15の耐圧の課題は解決される。また、V

3 (VM3) を調整することにより、低フレームレート (40Hz以下) で、発生する低周波のうねりを抑制することができる。この低周波のうねりとは、10Hz以下で画像の強弱が発生し、この強弱が画面の上下方向に移動する現象である。

【0549】低周波のうねりが発生する場合は、V3 (MV3) 電圧をわずかに低下させることにより抑制される。したがって、8色表示などで、低フレームレートで表示を行う場合は、マイコンなどからのコマンドにより、図94の電子ボリウムのスイッチSWを切替えて対 10 応する。

【0550】なお、低周波のうねりを抑制するには、V2とV1 (MV2とMV1) の比率を変化させることによって対処することができる。このV2とV1の比率を変化させる方法、回路構成は図50などで説明する。

【0551】また、図94はオペアンプ451と1個構成であるが、これに限定するものではなく、図45に示すように451aと451bのようにメインとサブの2個構成でもよい。図45の2個構成を採用することにより、電圧変動を抑制するなど良好な結果が得られる。 20

【0552】なお、以上の説明はコモンドライバICに関しての説明であるが、セグメントドライバICについても同様である。コモンドライバIC15のV3をセグメントドライバIC14のV2電圧と読み返れば説明した回路構成あるいは方法を適用できる。

【0553】コモン電圧の振幅V3 (MV3) を低減させる方法として、セグメント信号にダミーパルスを印加するという方法がある。ダミーパルスは1水平走査期間 (1H) のうち、一定期間の間、MLSで最も絶対値が高い電圧 (MLS4ではV3、MV3) を印加する方法 30 である。

【0554】平易に述べれば、単純マトリックス型液晶パネルは、セグメント信号とコモン信号の絶対値でオンオフを表現する。したがって、ダミーパルスの印加によりセグメント信号の割合が大きくなれば、その分だけコモン信号の振幅を低減できるのである。

【0555】MLSでは、複数のコモン信号線を同時に選択する。ダミーパルスは、同時に選択したコモン信号線に印加する電圧のうち、多い電圧の極性の反対電圧をセグメント信号線に印加する。たとえば、MLS4で、 40 4本のコモン信号線を選択し、この選択したコモン信号線に印加した電圧がV3、V3、V3、MV3であれば、この選択された1水平走査期間の所定時間にセグメント信号線にMV2電圧を印加する。逆に4本のコモン信号線を選択し、この選択したコモン信号線に印加した電圧がMV3、MV3、MV3、V3であれば、この選択された1水平走査期間の所定時間にセグメント信号線にV2電圧を印加する。つまり、コモン信号線に印加した電圧で多数決をとり、多いほうの電圧と逆の極性のV2またはMV2電圧を印加するのである。 50

【0556】図107はセグメント信号線に印加する信号波形を示している。図107では1水平走査期間を8分割しており、FRC駆動で画像表示を行っている。8分割のうち、7つの時間はFRCによる信号パルス1072である。1の時間はダミーパルス1071である。つまり、図107の実施例では、1水平走査期間の1/8の時間の間、ダミーパルスが印加されている。なお、図107の状態では、コモン信号線には、3つのV3電圧と1つのMV3電圧が印加されていることになる。

【0557】ダミーパルス1071の印加により、コモン電圧 (V3、MV3) の振幅を低下させることができる。しかし、ダミーパルスはバイアス比を低下させることになるから、オンオフ比を低下させる。このオンオフ比はコントラストと考えてよい。値が大きいほど白黒の差をはっきりと表示でき、コントラストも高くなる。単純マトリックス型液晶表示パネルはコモン信号線 (走査線) の本数が多くなるほどオンオフ比は悪くなる。たとえば、走査線が480本のVGAパネルでは中央で分割する (2分割) ため、 $n=240$ 本である。このVGAパネルでは、オンオフ比はで1.06458である。同様に走査線が600本 ($n=300$) ではオンオフ比は1.0556である。また、走査線が768本 ($n=384$) のXGAパネルでは、オンオフ比は1.04654である。これらの値は液晶材料などに依存せず、 n にのみ関係する。

【0558】図108は横軸にダミーパルス比率を記載している。ダミーパルス比率とは、1水平走査期間 (1H) に占めるダミーパルスの幅 (比率) である。例えば、図107では1Hの1/8である。また、図108は縦軸にオンオフ比を記載している。

【0559】図109も同様に横軸にダミーパルス比率を記載している。縦軸は変化割合を記載している。この変化割合とは、ダミーパルスを印加しない時 (図107では1水平走査期間 (1H) のすべての期間に信号パルス1072が占める場合) のV3 (MV3) 電圧を1とし、ダミーパルスの印加により、どの程度の割合でV3 (MV3) 電圧が低下するかを示したものである。

【0560】単純マトリックス型表示パネルで画像表示として、許容できる表示はXGAであろう。実際に商品化されている、あるいは商品化されたことがあるからである。XGAの時は、オンオフ比は1.0465である。この値を図108で横方向に見ると、曲線との交点はダミーパルス比率0.22 (1Hの22%) となる。ダミーパルスを印加する効果はコモン電圧 (V3、MV3) を低下させることにある。したがって、1~2%の低下では技術的に効果があったとはいえない。5%は低下させる必要がある。図109で縦軸の5%低下 (0.95) の位置から横方向に見ると曲線との交点はダミーパルス比率0.060 (1Hの6%) となる。

【0561】以上のことから、ダミーパルス比率は、

0.06以上0.22以下の範囲とすることが好ましい(図109の斜線部で示す)。この範囲では変化割合も0.95以上0.83となり大きく十分な低電圧化を実現できる。また、オンオフ比のXGAの1.0465以上となり、コントラストも実用上十分である。

【0562】以前にも記述したように、理想的にはV1とMV1の絶対値は等しく、V2とMV2の絶対値は等しくする。また、 $V2 = V1 \times 2$ とし、 $MV2 = MV1 \times 2$ の関係となるようにする。しかし、このように設定

するとクロストークが発生しやすくなる。【0563】これを対策するための、画像が(表示パネルが)NBモードの時は、 $V1 \times 2$ に対し、V2の値は0%以上5%以下小さくするとよい。さらに好ましくは0.5%以上3%以下小さくするとよい($V1 \times 2 > V2$)。

【0564】逆に、画像が(表示パネルが)NWモードの時は、 $V1 \times 2$ に対し、V2の値は0%以上5%以下大きくするとよい。さらに好ましくは0.5%以上3%以下大きくするとよい($V1 \times 2 < V2$)。

【0565】この範囲にすることにより表示画像にクロストークが発生しにくくなり良好な画像表示を実現できる。この理由は、NBモードの時はV2を小さめにする

と画像が暗くなる方向なので多少理想値からずれてもクロストークの発生が目立ちにくいことと関係していると思われる。【0566】この理由あるいは可変範囲と検討するために、NBモードの反射型STN液晶表示パネルに図48に示すように黒ウインドウを表示させた。画面の中央部Cは0%輝度(黒)の部分であり、その周囲(A、Bの部分)は50%輝度の反射(もしくは透過)部分である。本来、A、Bの部分は同一の50%輝度となるはず

であるが、実際は中央部Cの影響をうけ、Bの部分はAの部分よりも透過率が低下する(液晶モードなどによっては透過率が上がる場合もある)。この透過率の変化割合をグラフ化したものが図49である。【0567】図49の縦軸は透過比率を示しており、0%とはAの部分とBの部分との透過率(反射率)が同一の場合を示している。したがって、Bの部分の暗くなるとその割合は-で示される。また、横軸はV2電圧とV1電圧の比率($V2/V1$)である。ただし、 $V2 = -MV2$ 、 $V1 = -MV1$ である。理想的(理論的)には $V2/V1$ は2である。

【0568】この状態でV2に対するV1の比率を変化させ、グラフにプロットすると、ノーマリブラック(NB)モードの表示では $V2/V1$ が1.975のときに最も透過率が変化しないようにみえる。パーセントで表現すれば約1.5%である。しないようにみえるとは、ウインドウの大きさなどによっても異なるからである。また、実際にはウインドウ画面だけで評価を行ったのではなく、多くの自然画を表示してそのクロストークの状

態を総合して判断したためである。したがって、図49のグラフは説明のための概念図とも理解すべきであるかも知れない。したがって、グラフ49の透過比率はいちがいに計測器で測定した透過率のみを意味するものではない。

【0569】いずれにしても、NBモードの時は、 $V2/V1$ が2よりも小さいときにクロストークなどのお引きは発生せず(見えにくく)、良好な画像表示を実現できた。また、その割合は-5%程度であり、-5%から0%の中央部もしくは-3%と0%との中央部に理想状態が存在する。つまり、NBモードの時は、 $V1 \times 2$ に対し、V2の値は0%以上5%以下小さくするとよい。さらに好ましくは0.5%以上3%以下小さくするとよい($V1 \times 2 > V2$)。図87のグラフでもわかるように透過比率が-3%程度から急激に透過比率のカーブがきつくなる傾向がある。実際の画像でも透過比率が3%をこえると自然画で縦筋が多く発生し、画像を著しく劣化させる傾向があった。透過比率の3%とは、 $100/3 = 33$ となり、分解能が30を越える。現在のテレビでも32階調を表示できれば充分だといわれている。したがって、3%程度の差以下であれば判別が困難と推定される。この理由から透過比率が-3%となる範囲に $V2/V1$ 比率を納めることが適正である。

【0570】逆に、画像が(表示パネルが)ノーマリホワイト(NW)モードの時は、図49に示すようにNBモードとは全く逆の関係が得られた。したがって、NWモードの時は、 $V1 \times 2$ に対し、V2の値は0%以上5%以下大きくするとよい。さらに好ましくは0.5%以上3%以下大きくするとよい($V1 \times 2 < V2$)。この範囲にすることにより表示画像にクロストークが発生しにくくなり良好な関係が得られる。

【0571】課題なのはこの $V2/V1$ の割合が、液晶モード、液晶材料、周囲温度あるいは表示画像により異なる点である。表示画像について述べれば、8色表示の時は、比較的 $V2/V1$ の比率が2よりもずれていてもクロストークなどの影響は受けにくい。しかし、4096色の自然画の場合は受け易い。したがって、周囲温度、表示色数などによって、 $V2/V1$ の比率を変更することが好ましい。

【0572】本発明は $V2/V1$ の比率を外部からのコマンド制御により8段階で変更できるように構成している。図50はその回路構成図である。電圧制御部501により、分圧回路503の分圧比を変更し、 $V2/V1$ の比率を変化させる。電圧制御部502の一例として図50(b)に図示したボリウムの構成がある。制御の対象は抵抗に限定するものではなく、電流値であったり、電圧値であったりする。ここでは理解を容易にするため制御対象を抵抗値として説明をする。また、 $V2/V1 = 2$ に対して、最小は略0.5%あるいは略1%のきざみで変更できるように構成することが好ましい。また、

ICチップとしては4段階以上16段階以下の変更できるように構成しておくことが好ましい。

【0573】分圧回路部503は図50(b)で示すように所定のステップで切換えられるポリウムである。つまりタップを切換えることによりV2またはV1の電圧を変化させ、結果としてV2/V1の比率を変化させる。タップ位置は外部からのコマンドにより変更できる。より具体的には、図52に示すように分圧抵抗Rの所定箇所

にアナログスイッチ(ASW)を配置し、3ビットのコマンド(D0、D1、D2)により任意のアナログスイッチ(ASW)をオンオフできるように構成しておけばよい。

【0574】(D2、D1、D0)が0の時、デコーダ521は端子G0を選択し、アナログスイッチASW0をオンさせる。(D2、D1、D0)が1の時、デコーダ521は端子G1を選択し、アナログスイッチASW1をオンさせる。(D2、D1、D0)が2の時、デコーダ521は端子G2を選択し、アナログスイッチASW2をオンさせる。以下同様である。

【0575】また、本発明は分圧比V2/V1をコマンドで切換えるとしたが、これに限定するものではない。たとえば、液晶表示パネルはモジュール作製時からNBまたはNWのいずれか一方を選択して作製する。つまり、1つのパネルをNWモードで用いたり、NBモードで用いたりすることはない(もしくは少ない)。したがって、NBモードの液晶表示パネルであれば、V2/V1の比率は0.5%~3%低く設定しておけばよい。つまり、V2/V1の比率は2よりも小さく設定されているようにすればよい。V2/V1の値を固定するのであれば、電圧制御回路501は必要でなく、分圧回路503

も図50(b)のような構成を採用する必要もない。

【0576】V2/V1を固定する場合は図84の抵抗値R1とR2を固定して形成すればよい。また、図51でMOSトランジスタの大きさあるいはトランジスタのチャンネル幅W、チャンネル長Lを所定値に設計すればよい。

【0577】また、図53に示すようにマスクパターンで変更する方式もある。図53において、532は直列に接続されたラダー抵抗(抵抗配線)である。ラダー抵抗532の接続点にコンタクト部(接続点)531が形成されている。一方、ラダー抵抗532に平行して金属配線533が配置されている。この金属配線533のコンタクト部531とラダー抵抗532のコンタクト部531とを接続線534で接続することにより、V2とV1の比率を変化できる。つまり、金属配線533にV1電圧が出力される。

【0578】図53の構成ではマスクにより接続線534を形成し、V2とV1の比率を固定する。また、接続箇所を切換えることによりチップ形成時にV2/V1の比率を変化できる。したがって、NWモードの時はコンタ

クト部531aと531bとを接続し、NBモードの時はコンタクトホール531cと531dとを接続するという変更が可能である。そのため、ドライバチップは1つのマスク変更のみでNWモード用とNBモード用を製造することができる。

【0579】図50で図示するようにMPUなどからのコマンドをデコードし、電圧制御部501を制御する外部切換手段502を設ければ、V2/V1の比率制御がいたって簡単である。また、NW/NB切換手段を設ければ、NWモードとNBモードでの切換も容易である。

【0580】その他の問題として、液晶は温度により粘度は変化し、また応答性が変化する点である。そのため、液晶表示パネルの温度によってもV2/V1の適正比率は異なる。検討の結果、温度が高いほど、V2/V1の比率は理想値の2に近づくほうがよい。この問題に対応するためには、別途、温度センサを配置し、温度センサの出力結果を考慮して分圧比(V2/V2)を制御すればよい。

【0581】なお、分圧回路503などは、メカニカル的な構成の他、アナログスイッチを用いた電氣的な構成のすべてを含む。その他、メカニカルリレーや、光の照射により抵抗値が変化することにより分圧比を変化させる構成、電圧印加により変化させる構成などでもよい。目的は何らかの手段でV2/V1の比率を変化させることだからである。また、以上の実施例はMLS4の場合であるが、他のMLS駆動、たとえばMLS6、MLS8などであっても、V2/V1などの関係が発生するから、本発明の内容を適用することができることは言うまでもない。

【0582】コモンドライバICからは選択電圧であるV3あるいは逆極性のMV3電圧が出力される。このV3(MV3)電圧を調整することにより、画面の明るさ調整を行っても良い。V3の可変範囲は±10%の範囲とし、さらに好ましくは±5%とすることが良い。また、V3のみの調整は容易であり、調整回路も簡略化できる。

【0583】なお、451はオペアンプであるとしたがこれに限定するものではなく、トランジスタのエミッタホロワ回路でもよいし、また、出力電流が小さい場合は特にオペアンプは必要でないことは言うまでもない。

【0584】以上、説明した本発明の駆動回路、駆動IC(ドライバ)仕様あるいは構成もしくは駆動方法、および/または基板11、12の構成(図32、33など)などを採用し、表示パネルを構成すれば低消費電力または、高画質または小型軽量の表示装置を構成することができる。また、本発明の表示パネルを用いて図26などで説明した携帯電話などの情報表示装置を構成すれば、低消費電力、高画質などの効果を発揮する装置を構成することができる。以上の事項は以下に説明する実施例においても同様である。

【0585】なお、情報表示装置とは表示パネルを具備するすべての装置である。したがって、携帯電話に限定されるものではなく、据え置き装置なども技術的範囲である。以上の事項は以下に説明する実施例においても同様である。

【0586】図96は情報表示装置の斜視図である。ただし、説明を容易にするため簡略化あるいは変更して図示している。一般的に携帯電話などに用いる液晶表示パネルは図97に示すように縦長の画面（AはBよりも小さい）である。表示画面107の上下の一边にセグメントドライバIC14が配置され、左右の一边にコモンドドライバIC15が配置される。携帯電話は低消費電力化が望まれるため、ドライバIC14、15の設計は低消費電力仕様である。したがって、これらのドライバICを使用して情報表示装置などを構成すれば、低消費電力などの特性を発揮できる。

【0587】図96の情報表示装置は、図97に示す表示装置を2台を横向きにして2個用いた構成である。ただし、表示部107は107a、107bと分割するのではなく、2枚の基板11と12から構成されている。図96で表示部107の中央部で線を図示しているのは、説明を容易にするためである。表示部107を構成する基板はプラスチックで形成する。このプラスチック基板を用いた表示パネルの構成あるいは特徴は以前に説明しているので説明を省略する。しかし、中央部で2分割し、基板11と12の組みを複数用いて構成してもよい。

【0588】図26において、265は操作ボタンなどであり、切替え機能等に関する事項は図26、図25などで説明を行っている。また、図96は図27などの回路構成を具備し、通信機能、メモ機能、インターネット機能、辞書機能などを具備する。その他、誤差拡散などの処理などについても以前に説明しているので説明を省略する。以上のように本明細書で記載した事項はすべて相互に適用することができる。

【0589】図96の情報表示装置は、セグメントドライバ14aとコモンドドライバ15aを動作させて表示部107aに画像を表示し、セグメントドライバ14bとコモンドドライバ15bを動作させて表示部107bに画像を表示する。したがって、し、2つの画面を別個に駆動することができる。また、図98に示すように画面Aと画面Bとを一体として1つの画面として表示することもできる。なお、図98において画素数は横320ドット×3（RGB）、縦120ドットである。また、文字は基本的に横書きである。1文字の基本サイズは16ドット（RGB）×縦16ドットである。また、コマンド設定による4倍角表示（32ドット（RGB）×32ドット）機能、MLS4駆動を中止し、4本のコモン信号線に同一の電圧（V3またはMV3）を印加する16倍表示モードを機能として具備している。

【0590】図100に示すようにセグメントドライバIC14a、14bおよびコモンドドライバIC15a、15bに共通の電圧発生回路201を具備している。セグメントドライバIC14には電圧発生回路201で発生させた電圧V1（MV1）、V2（MV2）およびV3を印加する。また、コモンドドライバIC15にはV3（MV3）を印加する。以上のように電圧発生回路201で発生し、2つのセグメントドライバ14a、14bに共通の電圧とを印加し、また、2つのコモンドドライバ15a、15bに共通の電圧とを印加するのは、印加する電圧値を等しくすることにより画面の輝度差が発生しないようにするためである。

【0591】なお、電圧発生回路201を別途設けるとしたが、これに限定するものではなく、コモンドドライバIC15aでV3（MV3）電圧を発生させ、この電圧をコモンドドライバIC15bに印加する構成としてもよい。また、セグメントドライバIC14aでV2（MV2）、V1（MV1）電圧を発生させ、この電圧をセグメントドライバIC14bに印加する構成としてもよい。また、コモンドドライバIC15aでV3（MV3）、V2（MV2）、V1（MV1）電圧を発生させ、この電圧をコモンドドライバIC15b、セグメントドライバIC14a、セグメントドライバIC14bに印加する構成としてもよい。つまり、各セグメントドライバICまたはコモンドドライバICにスレーブあるいはマスターの切替え機能を設け、マスターのICで電圧を発生させるように構成する。

【0592】図100に記載するように画面A107aと画面B107bに分割して画像を表示する場合は、マイコン（図示せず）などに蓄積された画像データを処理して分割する必要がある。図98において、画面Aの部分の画像データと画面Bの部分の画像データとをメモリに格納したアドレスにより分割する。画像Aの部分のデータはセグメントドライバ14aに転送し、画像Bの部分のデータはセグメントドライバ14bに転送する。

【0593】画像データはセグメントドライバIC14のチップセレクト端子のH、Lのロジック信号により振り分ける。画像Aのデータと画像Bのデータは図100でも記載するように、90度表示位置を変換した状態にする必要がある。画像データの読み出し時に、この90度変換もアドレス演算することにより行う。

【0594】以上のようにマイコンなどを用いて、アドレス演算することにより、セグメントドライバ14aと14bのデータに分割し、画像を表示することが容易に実現できる。また、セグメントドライバなどは通常の1画面の携帯電話などに用いる液晶表示パネルなどを採用することができるので、低コストで低消費電力の情報表示装置を構成できる。また、図96の構成は、画面の一方、つまり上辺に2つのコモンドドライバIC15を配置する構成としているため、結果的に画角を狭くすること

ができる。したがって、コンパクトな情報表示装置を構成できる。

【0595】図101はコモンドライバ15bの位置を図96に対して変更したものである。構成は図96と統一であるので説明を省略する。図101の構成では図102でもわかるように、画面Aと画面Bの走査方向が異なる。つまり、コモンドライバIC15aと15bとは走査方向が逆である（コモンドライバ15aは1から160端子方向、コモンドライバ15bは160から1端子方向）。また、セグメントIC14aと14bとも走査方向が逆である（セグメントドライバ14aは1から120端子方向、セグメントドライバ14bは120から1端子方向）。したがって、画面Aと画面Bとはアドレス演算を全く逆にすればよい。以上のように構成すれば画面Aと画面Bとを独自の画像表示することができる。

【0596】なお、セグメントドライバ14bの端子をスワップし（左右逆転させ）、コモンドライバ15bの走査方向を逆走査とすれば、メモリのアドレス演算を画面Aと画面Bとで同一にすることができる。したがって、演算回路をされに簡略することができる。また、アドレスの演算回路をコントローラ281に持たせても良い。コントローラ281に持たせることにより、全体として回路構成は簡略化できる。

【0597】単純マトリックス型液晶表示パネルは走査線数が増加するほど、オンオフ比は悪くなり、また、必要なコモンドライバICの電圧が高くなる。この課題に対処するためには、走査線数を低減すればよい。図99は走査線数を低減させて図96の情報表示装置を構成した場合の実施例である。画面Aの縦の長さAは横の長さBよりも短くする。

【0598】表示画面107の上下の一辺にセグメントドライバIC14が配置され、左右にコモンドライバIC15が配置される。したがって、走査線数は図96に比較して低減できる。そのため、コモンドライバ15の電圧を低減できる。また、画面の左右で画像を分割するだけであるから、図98の横方向のメモリデータを中央部で分割するだけですむ。したがって、アドレス演算は簡単となる。しかし、図100などの構成では、まず、画像Aのデータを読み出しつつ、セグメントドライバ14aとコモンドライバ15aを動作させ画像Aを表示部107aに表示し、次に、画像Bのデータを読み出しつつ、セグメントドライバ14bとコモンドライバ15bを動作させ画像Bを表示部107bに表示すればよい。したがって、セグメントドライバ14aとコモンドライバ15aの組みで動作させ、セグメントドライバ14bとコモンドライバ15bの組みで動作させればよいからドライバ制御は容易である。

【0599】図99の構成では、1行ごとにセグメントドライバ14aと14bを交互に動作させる必要があ

り、また、コモンドライバ15aと15bも交互に動作させる必要がある。したがって、制御は複雑となる。ただし、マイコンなどによるアドレス演算は図103に示すように画像反転回路1031で画像データを90度反転させればよい。したがって、マイコンなどによる制御は容易となる。

【0600】なお、図99において、コモンドライバICは15aと15bの2個を使用するとしたが、これに限定するものではない。また、画面は107aと107bの2分割にするとしたがこれに限定するものではなく、図104のように1画面の構成でもよい。

【0601】図106は画面107a、107b、107c、107dの4画面を具備する構成である。もちろん画面107aと107bと1画面とし、画面107cと107dを1画面としてもよい（つまり、2画面）。

【0602】図106の特徴は、画面107aと107c、画面107bと107dを隣接して配置したことにある。このように隣接して配置できるのは、セグメントドライバIC14a、14bを表示画面107の上辺に配置したこと、セグメントドライバIC14c、14dを表示画面107の手前に配置したことにある。また、このように配置できたのは、ドライバICがコモンドライバICとセグメントドライバICの2チップ構成にした点にある。

【0603】同様な2チップ構成でもIAPT用のドライバICのように、コモン信号線走査回路とセグメント信号線回路とを同一チップに作りこみ、画面を上下の2分割し、画面の上辺と下辺のそれぞれにIAPT用のドライバを配置する構成では実現できない。

【0604】図106の構成では筐体262aと262bとを同一仕様のものを用いることができる。また、筐体262aと262bとを折りたためばコンパクトに収納することができる。

【0605】なお、図96、図106などの構成において、画面の一部または画面の全部をタッチパネル仕様としてもよい。タッチパネルを構成した画面にメニューを表示し、このメニューにしたがって、ユーザーが選択できるようにする。このようにタッチパネルと組み合わせることにより汎用性を増加させることができる。

【0606】また、図106などにおいて、表示部107a、107bをプラスチック基板で作製し、表示部107c、107dをガラス基板で作製してもよい。押圧が印加される表示領域にプラスチック基板を使用することにより、液晶表示パネルが破損することを防止できる。また、表示部107a、107bを反射型の液晶表示パネルとし、表示部107c、107dを半透過型あるいは透過型の液晶表示パネルとしてもよい。屋外あるいは室内で主として画像をみる（屋外では反射型の液晶表示パネルを使用し、屋内では透過型の液晶表示パネルを使用するなど）液晶表示パネルを選択することによ

り、周囲環境に左右されず良好な画像表示を実現できる。

【0607】また、周囲環境に応じて、白黒の2値表示としたり、階調表示数を変化させたり、RGBの画像を順番に表示するフィールドシーケンシャル表示としたり、白黒反転表示としたり、色温度を変化させたりしてもよい。

【0608】以上の実施例は本発明の他の実施例での適用することができることは言うまでもない。また、画面の複数画面を有するなどという着想は液晶表示パネルに限定されるものではなく、有機ELパネル、PLZTなどの他の表示パネルにも適用することができることは言うまでもない。

【0609】コモンドライバ15とセグメントドライバ14の2チップで構成する場合において、複数のコモンドライバ15と複数のセグメントドライバ14で情報表示装置などを構成してもよい。図105はその実施例である。画面は107aと107bに分割されている。画面107aはコモンドライバ15aとセグメントドライバ14aで駆動される。また、画面107bはコモンドライバ15bとセグメントドライバ14bで駆動される。

【0610】以上のように構成することにより、コモンドライバIC14の使用電圧を低減することができる。なお、図105はMLS駆動方式であることが望ましいが、これに限定するものではなく、PWM駆動方式であってもよい。つまり、X、Yの2つのドライバを用いる構成であればいずれでもよい。他の構成は以前に説明した構成などと同様であるため説明を省略する。

【0611】本発明の表示装置は透過型でも反射型あるいは半透過型でも用いることができる。反射型等の場合は周囲が暗い時には、照明手段が必要である。照明手段としてはLED、有機EL、蛍光管などの自己発光素子を用いる。特に白色LEDは直流電流（電圧）で点灯し、また、コンパクトのため用いることが望ましい。

【0612】導光板とはバックライト方式でもフロントライト方式のいずれでもよい。また材質はアクリル、ポリカーボネートなどいずれの透明樹脂材料でもよい。また、ガラス板など無機材料でもよい。

【0613】発光素子としての白色LED (light emitting diode) は日亜化学(株)がGaN系青色LEDのチップ表面にYAG(イットリウム・アルミニウム・ガーネット)系の蛍光体を塗布したものを販売している。その他、住友電気工業(株)が、ZnSe材料を使って製造した青色LEDの素子内に黄色に発光する層を設けた白色LEDを開発している。

【0614】特に、本発明に使用する白色LEDは、GaN系LED素子を用いることが望ましい。このLED素子は発光層のInの含有量を調整することにより、短波長光を発光させ、透明封止樹脂内に含有させた蛍光体

を励起することにより蛍光体からの蛍光により白色を得ることができるからである。蛍光体には、赤色・緑色・青色発光の3種類を使用することが好ましい。白色LEDは、LED素子からの出力は短波長光のため、発光色は、蛍光体の発光出力比のみで決定される。蛍光体はいずれも温度特性にすぐれており、発光色は蛍光体の混合比でほぼ決定されるため、生産性が高く、かつ温度特性にすぐれている特長がある。また、蛍光体は、黄色と赤色の2種類でもよい。青色のLEDに黄色の蛍光体だけでは、赤色の波長が少なく色バランスが取れないためである。

【0615】なお、発光素子として白色LEDに限定するものではなく、たとえばフィールドシーケンシャルに画像を表示する場合は、R、G、B発光のLEDを1つまたは複数のLEDを用いればよい。また、R、G、BのLEDを密集あるいは並列に配置し、この3つのLEDを表示パネルの表示と同期させてフィールドシーケンシャルに点灯させる構成でもよい。この場合は、LEDの光出射側に光拡散板を配置することが好ましい。光拡散板を配置することにより色ムラの発生がなくなる。

【0616】なお、1水平走査期間に印加される実効値を計算し(演算パルス1321)、液晶層に印加するという方法は、単純マトリックス型液晶パネルに限定されるものではない。たとえば、画素にスイッチング素子(TFT、TFDなど)を用いるアクティブマトリックス型液晶表示装置にも有効である。アクティブマトリックス型液晶表示パネルでは、画素に電圧を保持できるため、特に印加される実効値を演算するPWM駆動などによる演算パルス1321を用いる方式は有効である。同様に有機ELでも有効であることは言うまでも無い。また、PWM駆動とFRCの組み合わせで画像を表示する方式も有効である。

【0617】なお、図144などにおいて、セグメントドライバ14内に内蔵RAM105を具備させるとした。同時にコントローラ281にRAMを内蔵させてもよい。具体的には、内蔵RAM105はRGB各4ビットのRAMであり、PWMで4096色を表示する。コントローラ281の画像メモリ1103はRGB各6ビットまたは8ビットのRAMを具備する。4096色表示の時は、内蔵RAM105で4096色表示を実現し、26万色(RGB各6ビット)または1670万色(RGB各8ビット)の場合は、4096色を多重に組み合わせ(FRC)で階調を表示し、26万色(4FRC)または1670万色(16FRC)を実現する。

【0618】なお、本発明は2つ以上の発振回路101と、前記発振回路の出力を分周する分周回路103を具備するとした。その他に、別途、発振周波数調整回路を具備する。この発振周波数調整回路は、発振周波数を所定範囲で調整するものである。一般的に発振回路は半導体チップ内の抵抗と外付けコンデンサ1102で発振を

行う。しかし、チップ内の半導体で作成する抵抗はばらつきが大きい。通常 $\pm 20\%$ ばらつく。

【0619】発振周波数調整回路は内蔵抵抗の所定位置からタップで分岐し、抵抗長を変化させることにより発振周波数を可変する。したがって、発振周波数調整回路は、発振周波数を複数周波数（発振回路101のように）に変化させるものではなく、半導体の製造バラツキによる発振周波数を調整し、所定値とするものである。本発明の発振周波数調整回路では発振周波数は $\pm 20\%$ から -20% まで5%きざみで調整できるように構成し 10

【0620】また、本発明では、基板11、12をプラスチックで作製するとした。基板をプラスチックで作製することにより、スぺーさと基板と一体成型できるためスぺーサ形成工程が不要になり、大幅な低コスト化や歩留まり向上が可能である。スぺーサの形状を台形にすることなどによって前面への光の放射量を増やすことができるため、輝度を上げることができる。軽量化できる。耐衝撃性を高められる。プラスチックにすることによって曲がるディスプレイになる。製造における省エネ化が 20

【0621】なお、本発明ではセグメントドライバIC14、15などは、シリコンチップで作製したように記載したがこれに限定するものではなく、高温ポリシリコン技術、低温ポリシリコン技術、半導体プロセス技術などの技術を用いて、表示領域107の作製プロセスを用いて作製してもよい。また、ドライバなどはCOF、TAB、COP、COG技術を用いてストライプ状電極と接続すればよい。

【0622】本発明の表示装置の光変調層は液晶だけに 30 限定するものではなく、厚み約100ミクロンの9/65/35PLZTあるいは6/65/35PLZTでもよい。また、光変調層24に蛍光体を添加したもの、液晶中にポリマーボール、金属ボールなどを添加したものなどでもよい。また、微細ボールを白黒に色分けしたものでもよい。

【0623】また、ストライプ状電極などの透明電極はITOとして説明したが、これに限定するものではなく、例えばSnO₂、インジウム、酸化インジウムなどの透明電極でもよい。また、金などの金属薄膜を薄く蒸 40 着したものを採用することもできる。また、有機導電膜、超微粒子分散インキあるいはTORAYが商品化している透明導電性コーティング剤「シントロン」などを用いてもよい。

【0624】本発明の実施例では画素電極ごとにTFT、MIM、薄膜ダイオード(TFD)などのスイッチング素子を配置したアクティブマトリックス型として説明してきた。このアクティブマトリックス型もしくはドットマトリックス型とは液晶表示パネルの他、微小ミラーも角度の変化により画像を表示するTI社が開発して 50

いるDMD(DLP)も含まれる。

【0625】また、TFTなどのスイッチング素子は1画素に1個に限定するものではなく、複数個接続してもよい。また、TFTはLDD(ロードーピングドレイン)構造を採用することが好ましい。

【0626】なお、FRC制御方法、フレームレートの切替えなどに関する事項はSTNの2値液晶をベースに述べてきたが、TFTの多値階調の液晶にも適用できる。一般的にTFT液晶は多値出力の信号線ドライバ(SEGドライバ14に相当)であるが、64階調や256階調のドライバは電力、回路構成の面で携帯型液晶に適しているとは言えず、より少ない8階調や16階調のドライバとフレームレートコントロールで多階調を表示する方法が採られる。この場合でもフレームレートを色数つまり、階調数に応じて可変とすれば高画質、低電力を切替えるという自由度が得られるのはSTNと同様である。

【0627】本発明の各実施例の技術的思想は、液晶表示パネル他、EL表示パネル、LED表示パネル、FED(フィールドエミッションディスプレイ)表示パネル、PDPにも適用することができる。また、アクティブマトリックス型に限定するものではなく、単純マトリックス型でもよい。単純マトリックス型でもその交点が画素(電極)がありドットマトリックス型表示パネルと見なすことができる。もちろん、単純マトリックスパネルの反射型も本発明の技術的範ちゅうである。その他、8セグメントなどの単純な記号、キャラクタ、シンボルなどを表示する表示パネルにも適用することができることはいうまでもない。これらセグメント電極も画素電極の1つである。

【0628】プラズマアドレス型表示パネルにも本発明の技術的思想は適用できることはいうまでもない。その他、具体的に画素がない光書き込み型表示パネル、熱書き込み型表示パネル、レーザ書き込み型表示パネルにも本発明の技術的思想は適用できる。また、これらを用いた投射型表示装置も構成できであろう。

【0629】また、表示パネルのモード(モードと方式などを区別せずに記載)は、PDモードの他、STNモード、ECBモード、DAPモード、TNモード、(反)強誘電液晶モード、DSM(動的散乱モード)、垂直配向モード、ゲストホストモード、ホメオトロピックモード、スメクチックモード、コレステリックモードなどにも適用することができる。

【0630】本発明の表示パネル/表示装置は、PD液晶表示パネル/PD液晶表示装置に限定するものではなく、TN液晶、STN液晶、コレステリック液晶、DAP液晶、ECB液晶モード、IPS方式、強誘電液晶、反強誘電、OCBなどの他の液晶でもよい。その他、PLZT、エレクトロクロミズム、エレクトロルミネッセンス、LEDディスプレイ、ELディスプレイ、プラズ

マディスプレイ（PDP）、プラズマアドレッシングの
ような方式でも良い。

【0631】本発明の実施例で説明した技術的思想はビ
デオカメラ、液晶プロジェクター、立体テレビ、プロジ
ェクションテレビ、ビューファインダ、携帯電話のモニ
ター、PHS、携帯情報端末およびそのモニター、デジ
タルカメラおよびそのモニター、電子写真システム、ヘ
ッドマウントディスプレイ、直視モニターディスプレ
イ、ノートパーソナルコンピュータ、ビデオカメラ、電
子スチルカメラ、現金自動引き出し機のモニター、公衆 10
電話、テレビ電話、パーソナルコンピュータ、液晶腕時
計およびその表示装置、家庭電器機器の液晶表示モニタ
ー、ポケットゲーム機器およびそのモニター、表示パネ
ル用バックライトなどにも適用あるいは応用展開できる
ことは言うまでもない。

【0632】

【発明の効果】本発明の表示パネル、表示装置等は、高
画質、低消費電力、低コスト化、高輝度化等のそれぞれの
構成に応じて特徴ある効果を発揮する。

【0633】なお、本発明を用いれば、低消費電力の情 20
報表示装置などを構成できるので、電力を消費しない。
また、小型軽量化できるので、資源を消費しない。した
がって、地球環境、宇宙環境に優しいこととなる。

【図面の簡単な説明】

【図1】本発明の液晶表示装置の平面図および断面図

【図2】本発明の液晶表示装置の駆動方法の説明図

【図3】本発明の液晶表示装置の駆動方法の説明図

【図4】本発明の液晶表示装置の駆動方法の説明図

【図5】本発明の液晶表示装置の駆動方法の説明図 30

【図6】本発明の液晶表示装置の駆動方法の説明図

【図7】本発明の液晶表示装置の駆動方法の説明図

【図8】本発明の液晶表示装置の駆動方法の説明図

【図9】本発明の液晶表示装置の駆動方法の説明図

【図10】本発明の液晶表示装置の説明図

【図11】本発明の液晶表示装置の説明図

【図12】本発明の液晶表示装置の説明図

【図13】本発明の液晶表示装置の説明図

【図14】本発明の液晶表示装置の説明図

【図15】本発明の液晶表示装置の説明図 40

【図16】本発明の液晶表示装置の説明図

【図17】本発明の液晶表示装置の説明図

【図18】本発明の液晶表示装置の説明図

【図19】本発明の液晶表示装置の説明図

【図20】本発明の液晶表示装置の説明図

【図21】本発明の液晶表示装置の説明図

【図22】本発明の液晶表示装置の説明図

【図23】本発明の液晶表示装置の説明図

【図24】本発明の液晶表示装置の説明図

【図25】本発明のデータ伝送方法の説明図 50

【図26】本発明の情報端末装置の説明図

【図27】本発明の情報端末装置の説明図

【図28】本発明の液晶表示装置の説明図

【図29】本発明の液晶表示装置の説明図

【図30】本発明の液晶表示装置の説明図

【図31】本発明の液晶表示装置の説明図

【図32】本発明の液晶表示装置の説明図

【図33】本発明の液晶表示装置の説明図

【図34】本発明のデータ伝送方法の説明図

【図35】本発明の液晶表示装置の説明図

【図36】本発明の液晶表示装置の駆動方法の説明図

【図37】本発明の液晶表示装置の駆動方法の説明図

【図38】本発明の液晶表示装置の駆動方法の説明図

【図39】本発明の液晶表示装置の駆動方法の説明図

【図40】本発明の液晶表示装置の駆動方法の説明図

【図41】本発明の液晶表示装置の駆動方法の説明図

【図42】本発明の液晶表示装置の説明図

【図43】本発明の液晶表示装置の説明図

【図44】本発明の液晶表示装置の説明図

【図45】本発明の液晶表示装置の説明図

【図46】本発明の液晶表示装置の説明図

【図47】本発明の液晶表示装置の説明図

【図48】本発明の液晶表示装置の説明図

【図49】本発明の液晶表示装置の説明図

【図50】本発明の液晶表示装置の説明図

【図51】本発明の液晶表示装置の説明図

【図52】本発明の液晶表示装置の説明図

【図53】本発明の液晶表示装置の説明図

【図54】本発明の液晶表示装置の駆動方法の説明図

【図55】本発明の液晶表示装置の駆動方法の説明図

【図56】本発明の液晶表示装置の駆動方法の説明図

【図57】本発明の液晶表示装置の駆動方法の説明図

【図58】本発明の液晶表示装置の駆動方法の説明図

【図59】本発明の液晶表示装置の駆動方法の説明図

【図60】本発明の液晶表示装置の駆動方法の説明図

【図61】本発明の液晶表示装置の駆動方法の説明図

【図62】本発明の液晶表示装置の駆動方法の説明図

【図63】本発明の液晶表示装置の駆動方法の説明図

50

【図 1 2 7】 本発明の液晶表示装置の駆動方法の説明図
【図 1 2 8】 本発明の液晶表示装置の駆動方法の説明図
【図 1 2 9】 本発明の液晶表示装置の駆動方法の説明図
【図 1 3 0】 本発明の液晶表示装置の駆動方法の説明図
【図 1 3 1】 本発明の液晶表示装置の説明図
【図 1 3 2】 本発明の液晶表示装置の駆動方法の説明図
【図 1 3 3】 本発明の液晶表示装置の駆動方法の説明図
【図 1 3 4】 本発明の液晶表示装置の駆動方法の説明図
【図 1 3 5】 本発明の液晶表示装置の駆動方法の説明図
【図 1 3 6】 本発明の液晶表示装置の駆動方法の説明図
【図 1 3 7】 本発明の液晶表示装置の駆動方法の説明図
【図 1 3 8】 本発明の液晶表示装置の駆動方法の説明図
【図 1 3 9】 本発明の液晶表示装置の駆動方法の説明図
【図 1 4 0】 本発明の液晶表示装置の駆動方法の説明図
【図 1 4 1】 本発明の液晶表示装置の駆動方法の説明図
【図 1 4 2】 本発明の液晶表示装置の駆動方法の説明図
【図 1 4 3】 本発明の液晶表示装置の駆動方法の説明図
【図 1 4 4】 本発明の液晶表示装置の説明図
【図 1 4 5】 本発明の液晶表示装置の説明図
【図 1 4 6】 本発明の液晶表示装置の説明図
【図 1 4 7】 本発明の液晶表示装置の説明図
【図 1 4 8】 本発明の液晶表示装置の説明図
【図 1 4 9】 本発明の液晶表示装置の説明図
【図 1 5 0】 本発明の液晶表示装置の駆動方法の説明図
【図 1 5 1】 本発明の液晶表示装置の駆動方法の説明図
【図 1 5 2】 本発明の液晶表示装置の駆動方法の説明図
【図 1 5 3】 本発明の液晶表示装置の駆動方法の説明図
【図 1 5 4】 本発明の液晶表示装置の駆動方法の説明図
【図 1 5 5】 本発明の液晶表示装置の駆動方法の説明図
【図 1 5 6】 本発明の液晶表示装置の駆動方法の説明図
【図 1 5 7】 本発明の液晶表示装置の駆動方法の説明図
【図 1 5 8】 本発明の液晶表示装置の駆動方法の説明図
【図 1 5 9】 本発明の液晶表示装置の駆動方法の説明図
【図 1 6 0】 本発明の液晶表示装置の駆動方法の説明図
【図 1 6 1】 本発明の液晶表示装置の駆動方法の説明図
【図 1 6 2】 本発明の液晶表示装置の駆動方法の説明図
【図 1 6 3】 本発明の液晶表示装置の駆動方法の説明図
【図 1 6 4】 本発明の液晶表示装置の駆動方法の説明図
【図 1 6 5】 本発明の液晶表示装置の駆動方法の説明図
【図 1 6 6】 本発明の液晶表示装置の駆動方法の説明図
【図 1 6 7】 本発明の液晶表示装置の駆動方法の説明図
【符号の説明】
1 1、1 2 基板
1 4 セグメントドライバ（SEG I C、SEG駆動回路）
1 5 コモンドライバ（COM I C、COM駆動回路）
2 1 液晶表示パネル（光変調手段、画像表示装置）
1 0 1 発振器
1 0 2 切替え回路
1 0 3 分周回路

- 104 コントローラ
- 105 内蔵メモリ
- 106 階調MLS制御回路
- 107 表示領域（画素形成部）
- 111 階調データシフト回路
- 112 階調選択回路
- 113 直交関数ROM
- 114 反転処理回路
- 115 MLS回路
- 116 加算回路
- 117 電圧選択回路
- 201 電源
- 202 信号処理回路
- 203 階調データ線
- 204 バッファ
- 205 コモン（COM）信号線（ゲート信号線）
- 206 セグメント（SEG）信号線（ソース信号線）
- 261 アンテナ
- 262 筐体
- 263 スピーカ
- 264 受声器
- 265 キー
- 266 表示色切替えキー
- 271 デプレクサ
- 273 LNA
- 274 ダウンコンバータ
- 275 アップコンバータ
- 276 LOバッファ
- 277 PAプリドライバ
- 278 PA
- 281 誤差拡散（ディザ）コントローラ
- 291 演算回路
- 292 処理回路
- 293 演算メモリ
- 321 ベース基板
- 322 補助基板
- 323 補助基板
- 421 インバータ

【図13】

データ	電圧	論理
1(ON)	-V	1
0(OFF)	V	0

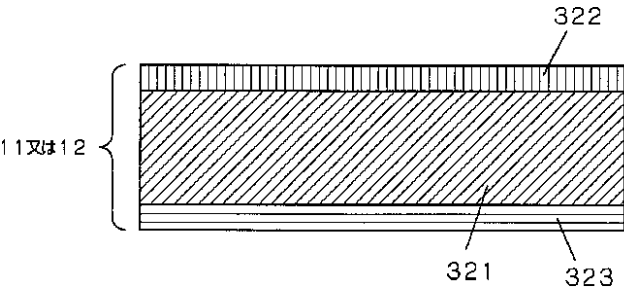
【図16】

MLS 演算結果	選択電圧
4	V2
3	V1
2	Vc
1	MV1
0	MV2

*

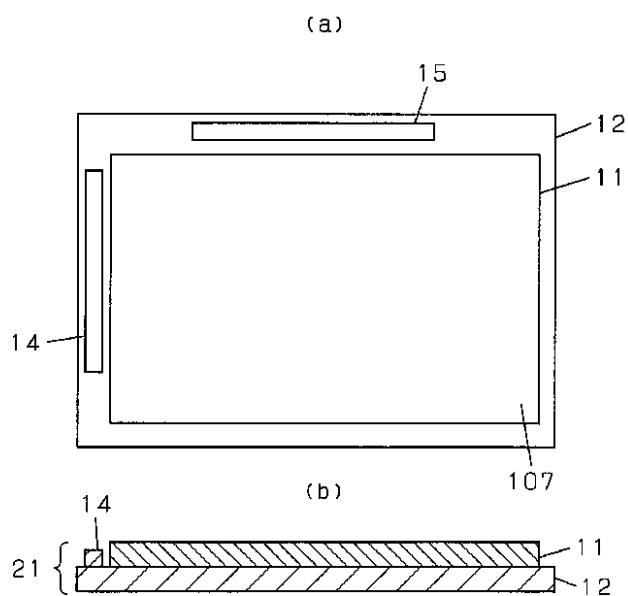
- *441 1次昇圧回路
- 442 電子ポリウム回路
- 443 2次昇圧回路
- 444 3次昇圧回路
- 445 1/2回路
- 446 負方向2倍回路
- 451 オペアンプ
- 472 分圧抵抗
- 501 電圧制御部
- 10 502 外部切手段
- 503 分圧手段
- 521 デコーダ
- 531 コンタクト部
- 532 抵抗配線
- 533 金属配線
- 534 接続線
- 561 画素
- 562 凸部（凹凸部）
- 571 光透過部
- 20 572 反射部
- 711 演算部
- 1031 画像反転回路
- 1071 ダミーパルス
- 1072 信号パルス
- 1101 外づけコンデンサ、抵抗
- 1102 画像コントローラ
- 1103 画像メモリ
- 1111 外付けRAM
- 1121 補助パルス
- 30 1122 コモンパルス（走査パルス）
- 1141 4進カウンタ
- 1151 加算器
- 1152 ラッチ回路
- 1321 演算パルス
- 1451 ルックアップテーブル
- 1461 逆誤差拡散処理回路
- 1481 スイッチ

【図32】

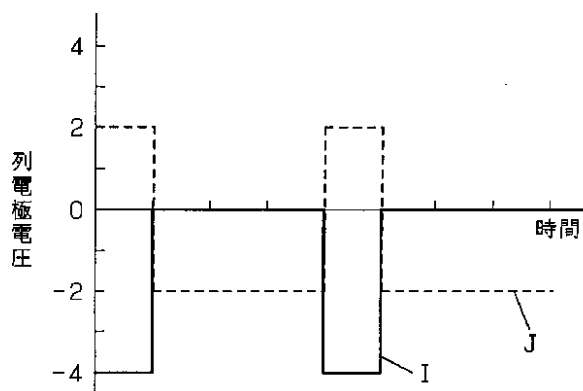


【図1】

- 11, 12 基板
 14 セグメントドライバ(SEGIC)
 15 コモンドライバ (COMIC)
 21 表示パネル



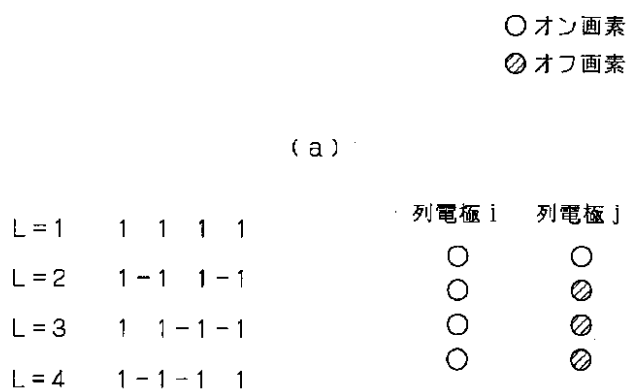
【図2】



【図5】

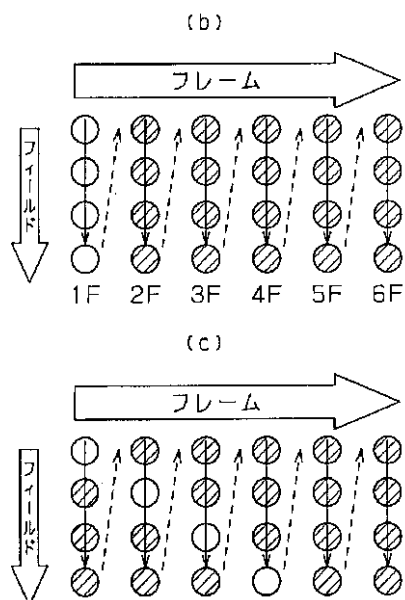
- オン
 ⊗ オフ

【図3】

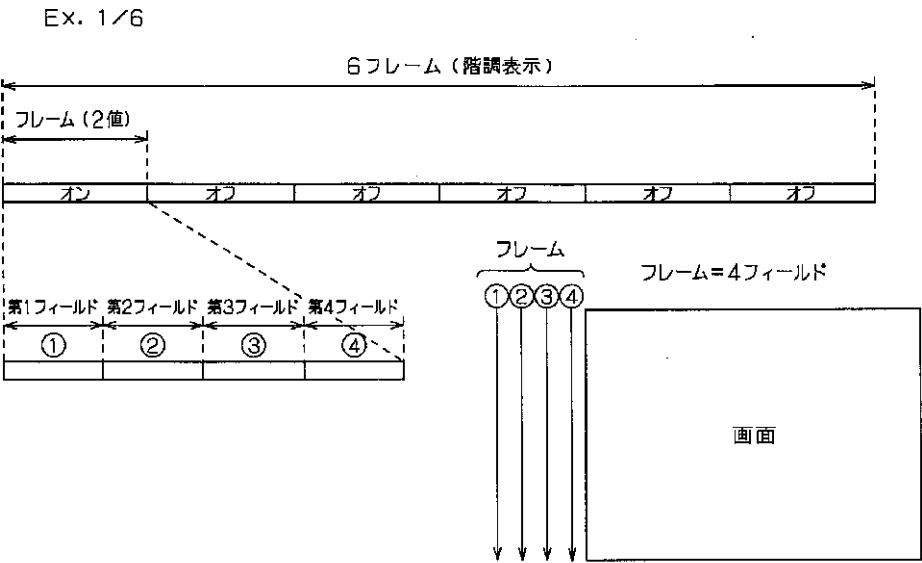


(b)

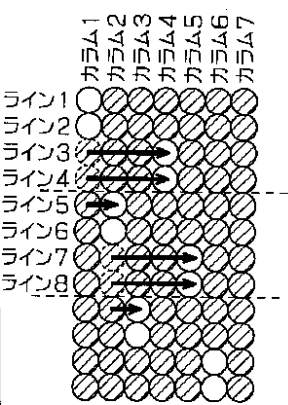
- 列電極 i
- (d) (-1 -1 -1 -1)
 (v) (-4 0 0 0)
- 列電極 j
- (d) (-1 1 1 1)
 (v) (2 -2 -2 -2)



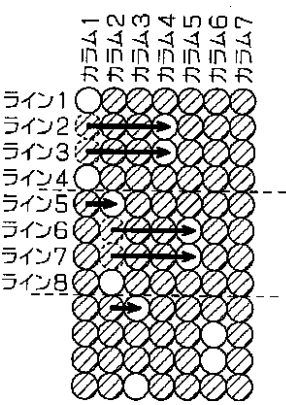
【図4】



【図61】

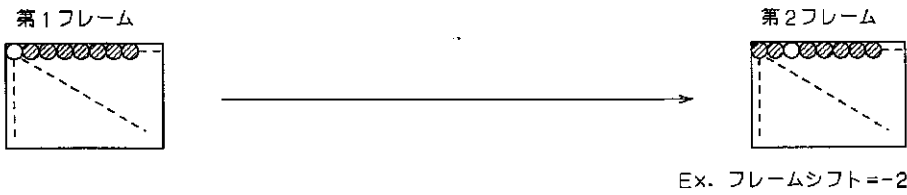


【図62】

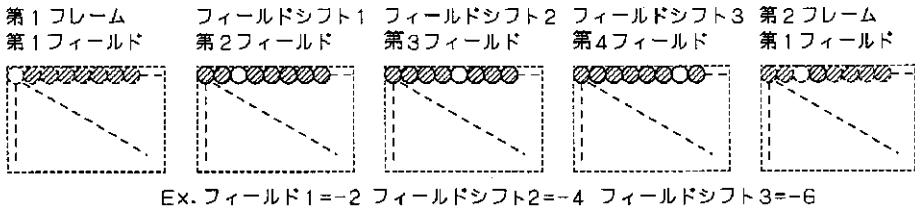


【図6】

(a) フレームシフト



(b) フィールドシフト



【図23】

表示色	液晶応答時間 (msec)	
	70	250
8	45 (Hz)	35 (Hz)
256	120 (Hz)	80 (Hz)
4096	140 (Hz)	100 (Hz)
動画 (8色以外)	160 (Hz)	120 (Hz)

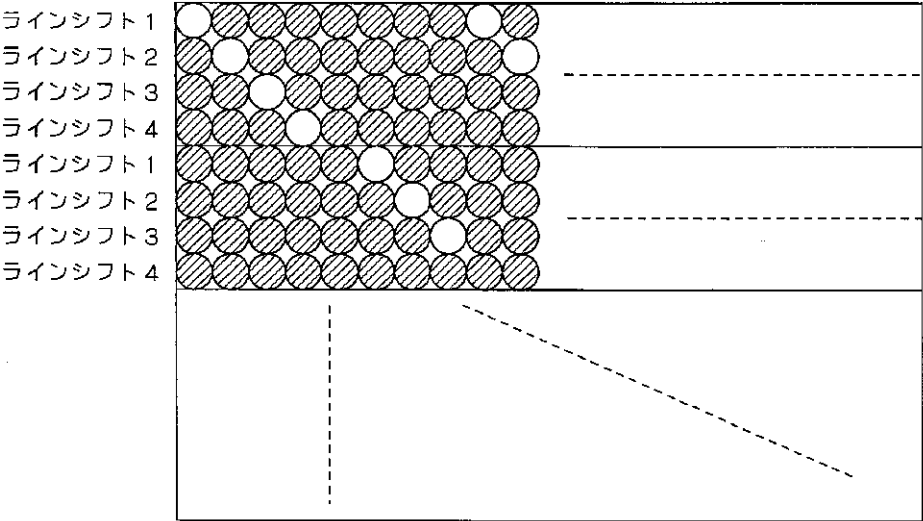
【図24】

発振周波数とフレームレート				
分周 発振	1/1	1/2	1/4	1/8
160KHz	160KHz	80KHz	40KHz	20KHz
100KHz	100KHz	50KHz	25KHz	12.5KHz

【図7】

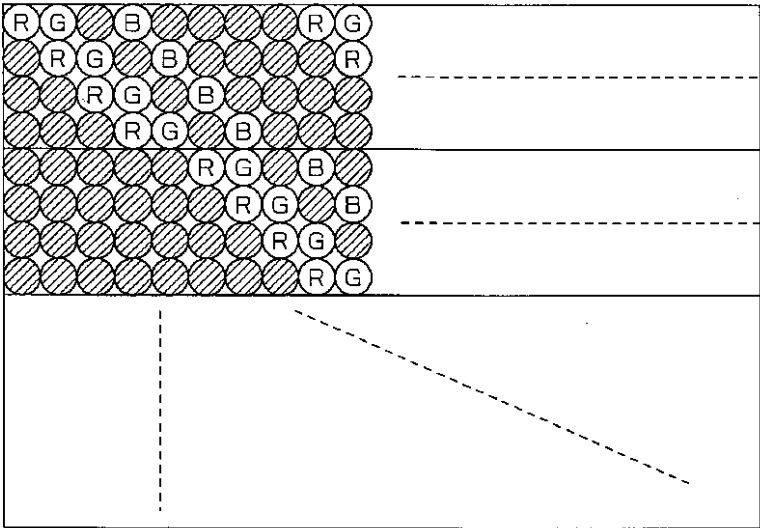
ラインシフト

Ex. ラインシフト1=-1, ラインシフト2=-1, ラインシフト3=-1, ラインシフト4=-2



【図8】

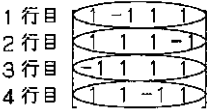
Ex. Gシフト=-1 Bシフト=-3



【図12】

(a)

種関数



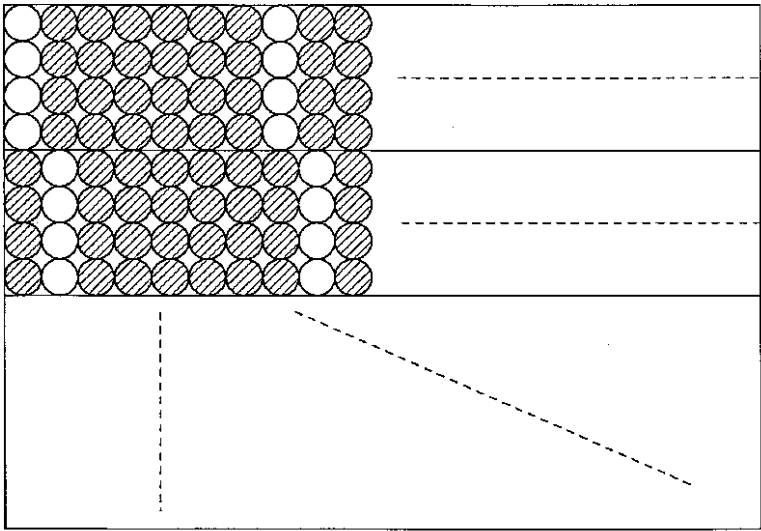
(b)

直交関数	電圧値	論理
1	aV	H
-1	-aV	L

(c)

B	H	Q
0	0	1
0	1	0
1	0	0
1	1	1

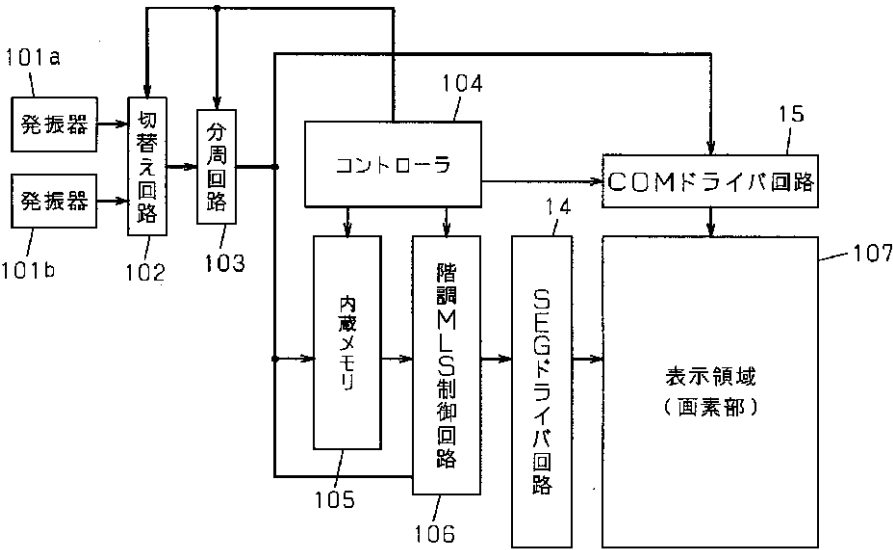
【図9】



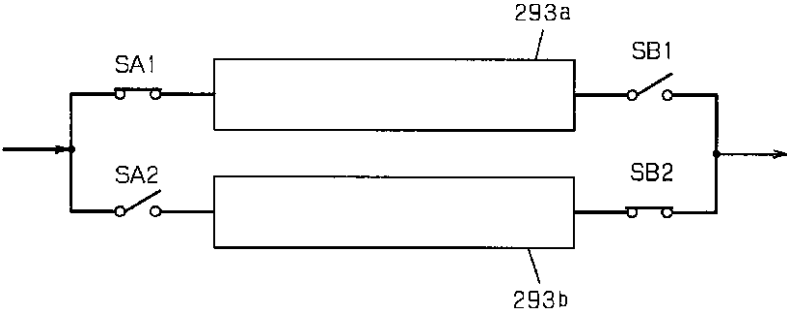
【図15】

Q3	Q2	Q1	Q0	S[2:0]
0	0	0	0	0
0	0	0	1	1
0	0	1	0	1
0	0	1	1	2
0	1	0	0	1
0	1	0	1	2
0	1	1	0	2
0	1	1	1	3
1	0	0	0	1
1	0	0	1	2
1	0	1	0	2
1	0	1	1	3
1	1	0	0	2
1	1	0	1	3
1	1	1	0	3
1	1	1	1	4

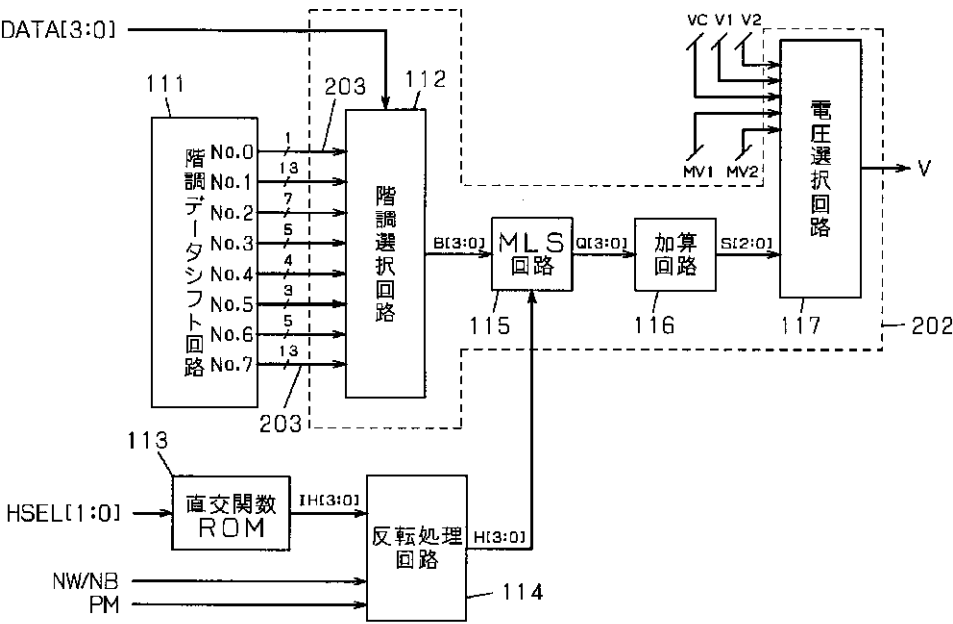
【図10】



【図30】



【図11】



【図14】

(a)

HSEL [1:0]	選択行
0	1 行目
1	2 行目
2	3 行目
3	4 行目

(b)

PM	極性
0	負極性
1	正極性

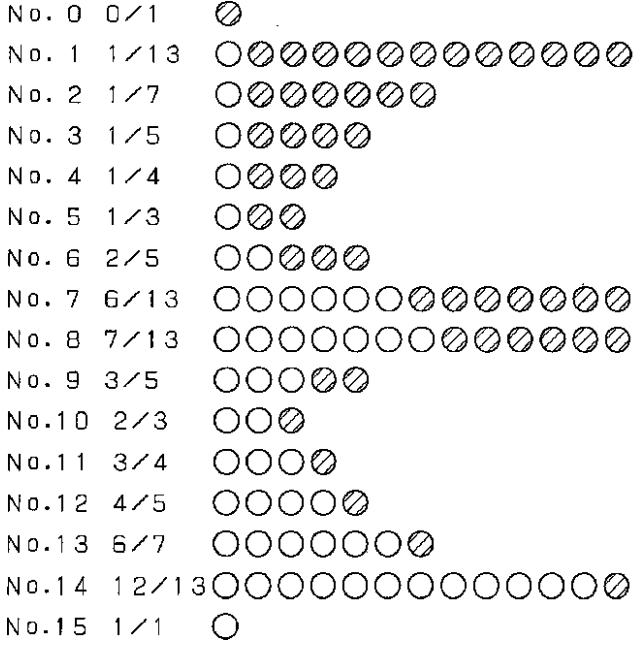
(c)

NW/NB	表示
0	NB
1	NW

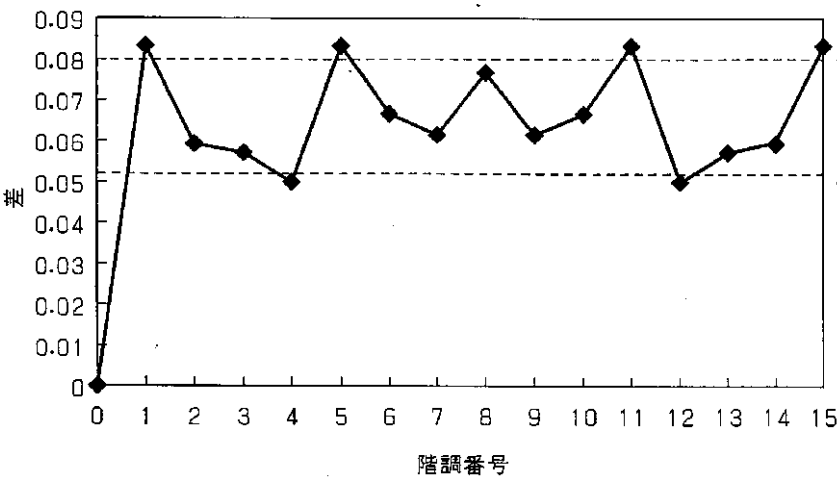
(d)

NW/NB	PM	H [3:0]
0	0	IH [3:0]
0	1	IH [3:0]
1	0	IH [3:0]
1	1	$\overline{\text{IH}} [3:0]$

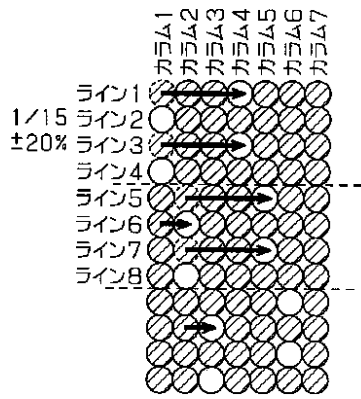
【図17】



【図18】



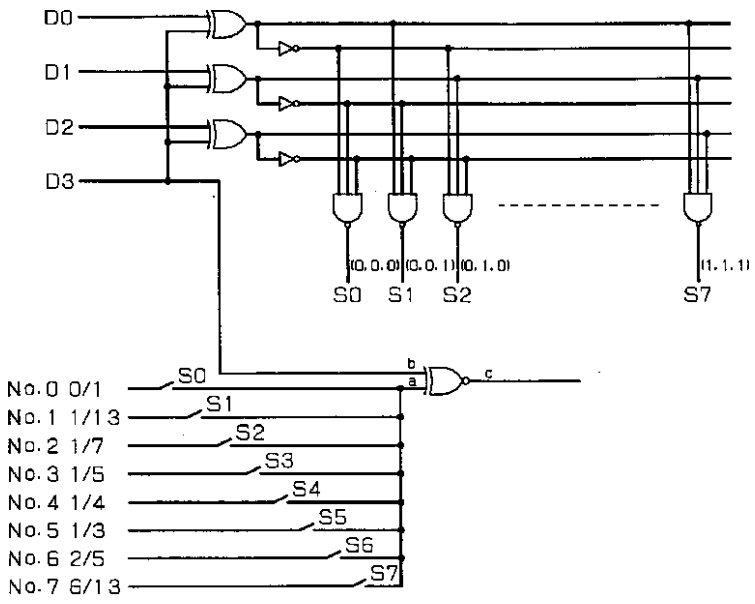
【図63】



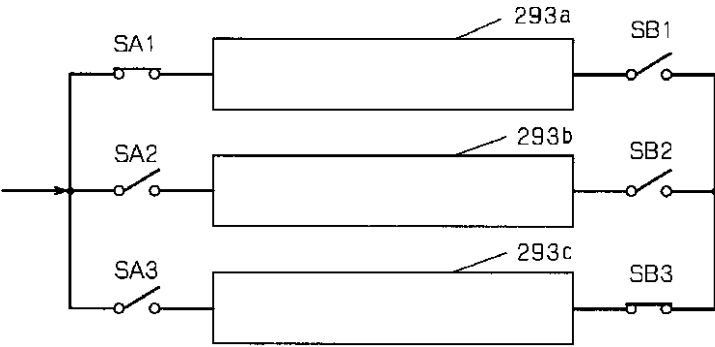
【図19】

階調番号	FRC形式	階調番号	FRC形式
0	0/1	15	1/1
1	1/13	14	12/13
2	1/7	13	6/7
3	1/5	12	4/5
4	1/4	11	3/4
5	1/3	10	2/3
6	2/5	9	3/5
7	6/13	8	7/13

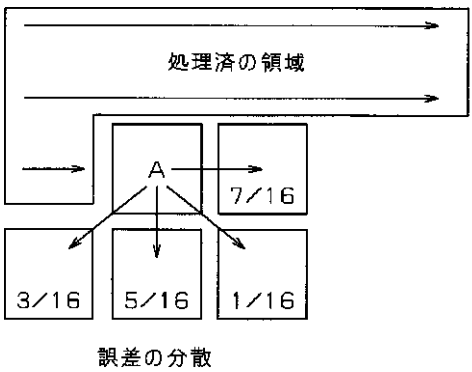
【図22】



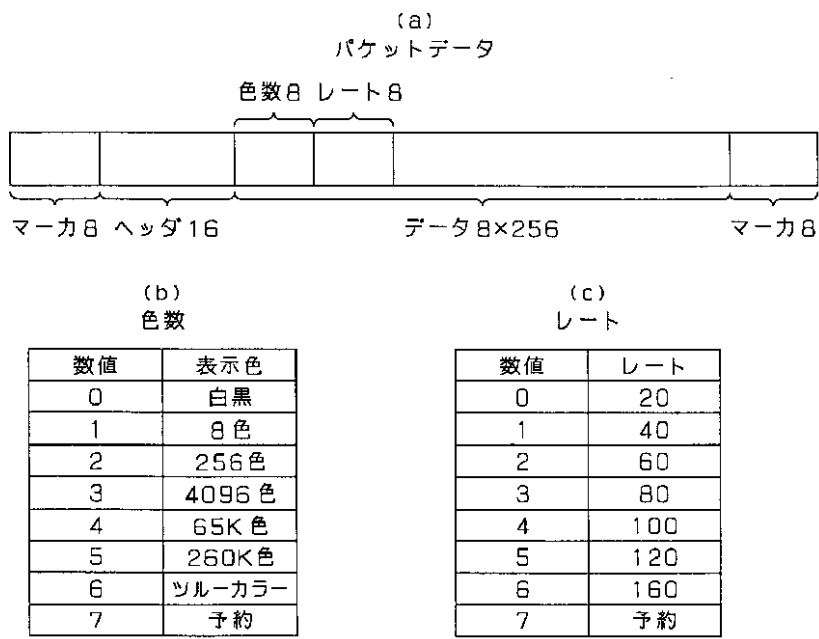
【図31】



【図37】

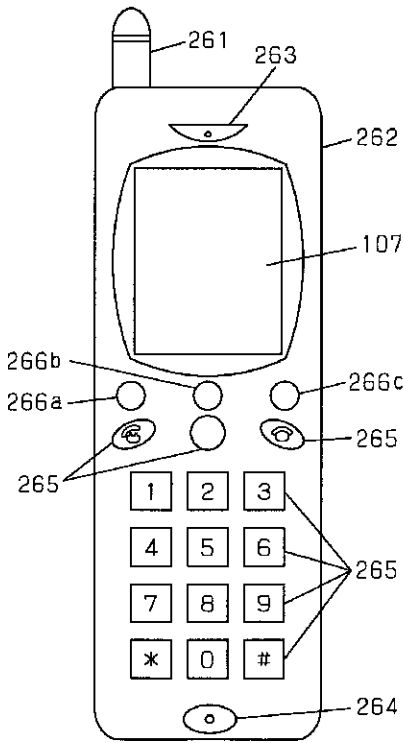


【図25】



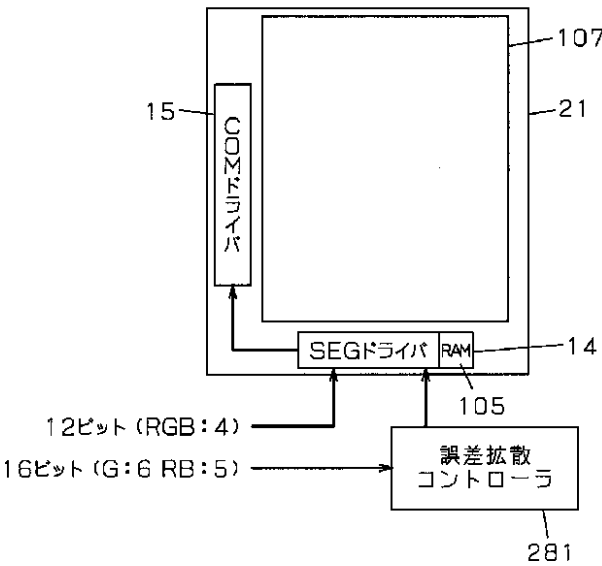
【図26】

- 261 アンテナ
- 262 筐体
- 263 スピーカ
- 264 受声器
- 265 キー
- 266 表示色切替えキー



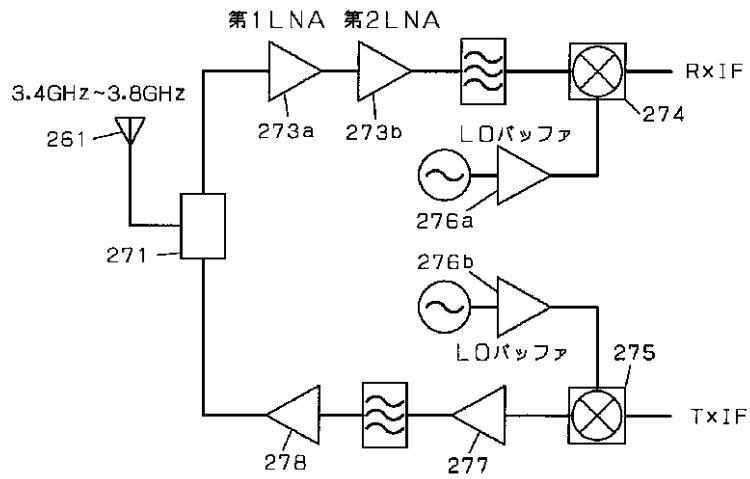
【図28】

- 281 誤差拡散（ディザ）コントローラ



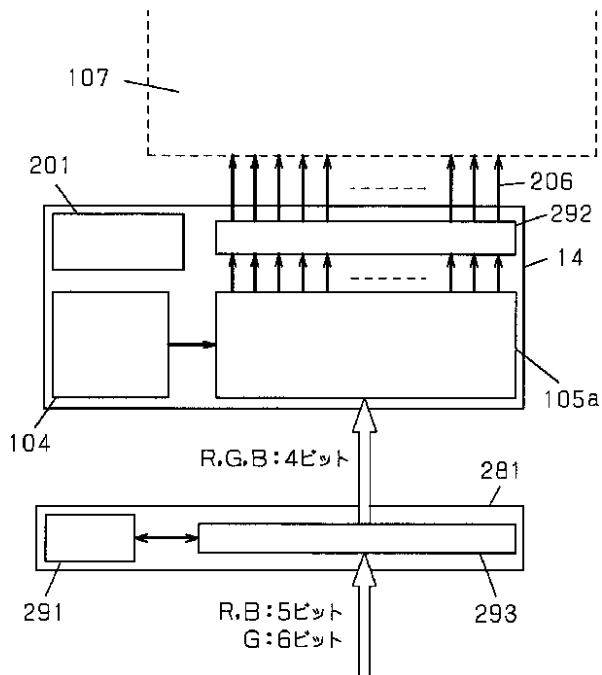
【図 27】

271	デプレクサ	275	アップコンバータ
273	LNA	277	PAブリッドライバ
274	ダウンコンバータ	278	PA

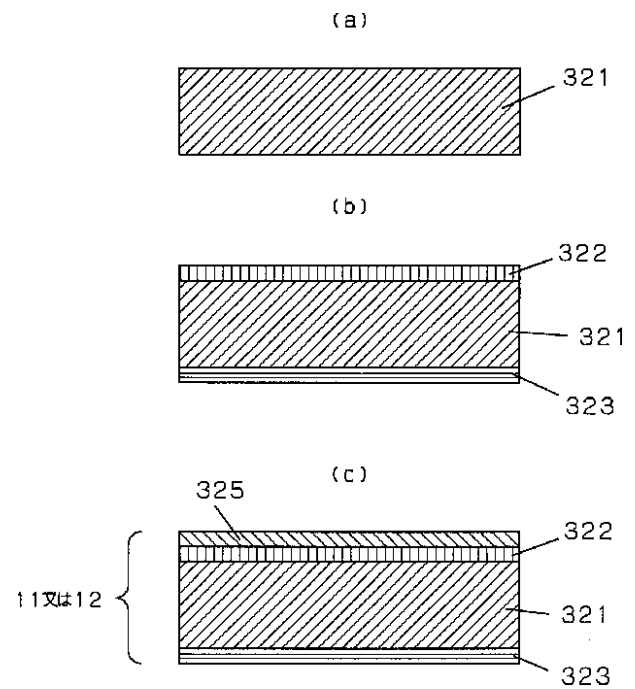


【図 29】

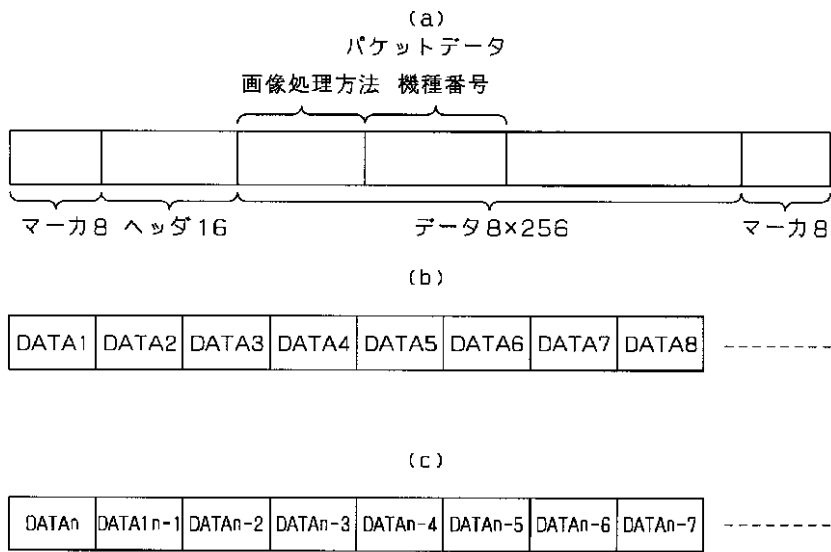
291 演算回路
292 処理回路
293 演算メモリ



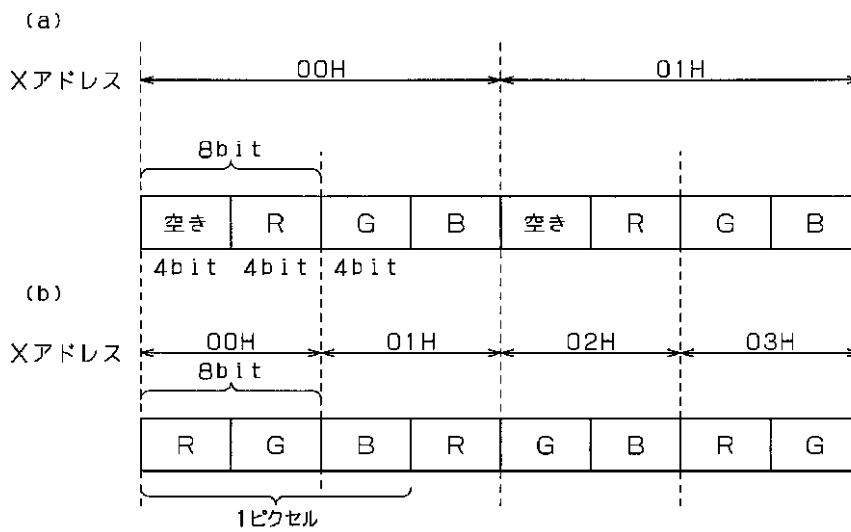
【図 3 3】



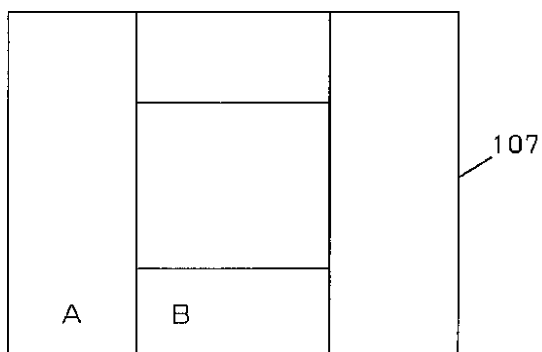
【図34】



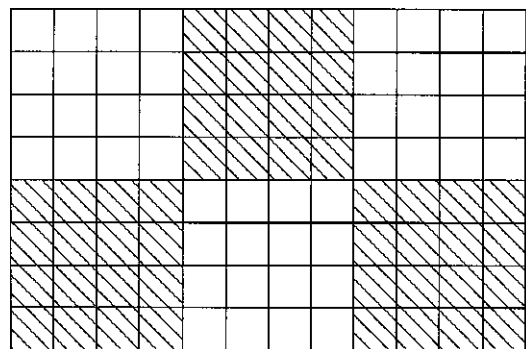
【図35】



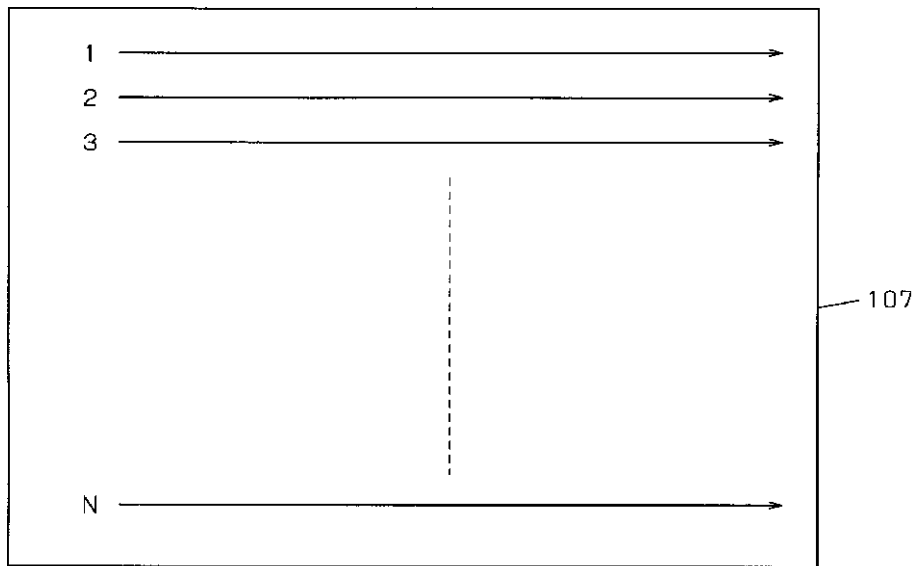
【図48】



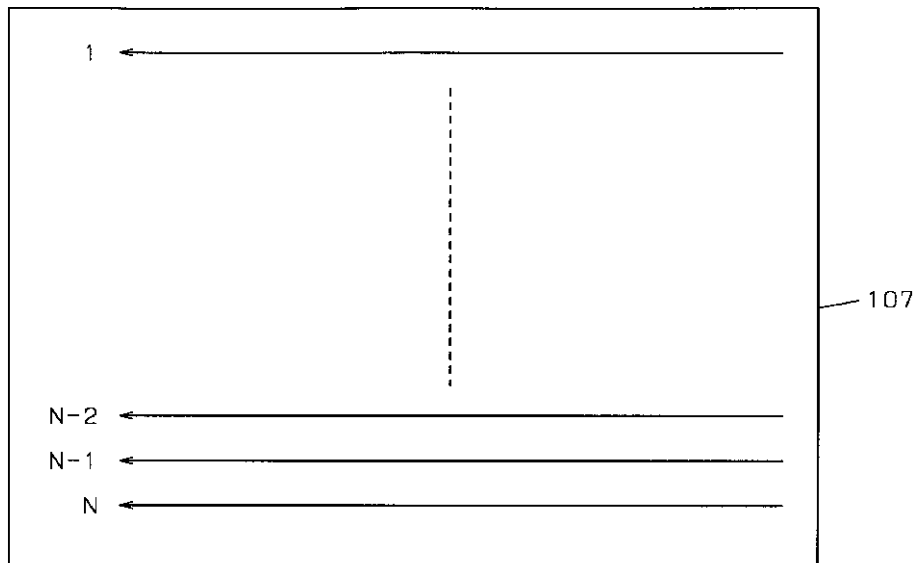
【図54】



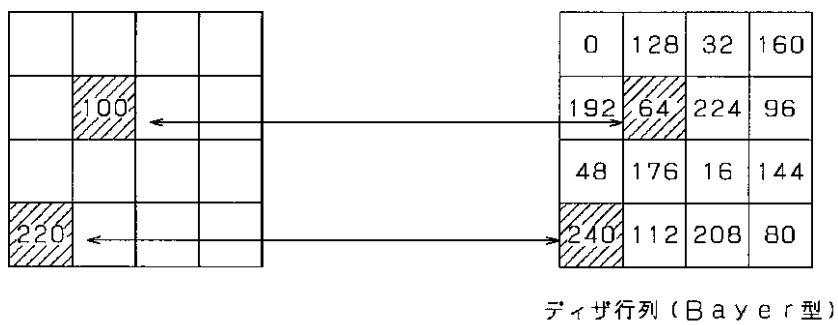
【図36】



【図38】



【図55】



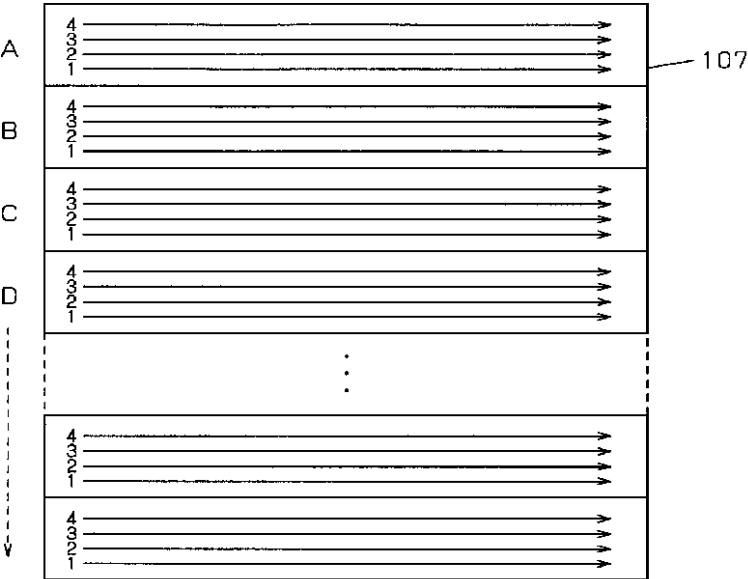
【図40】

←→

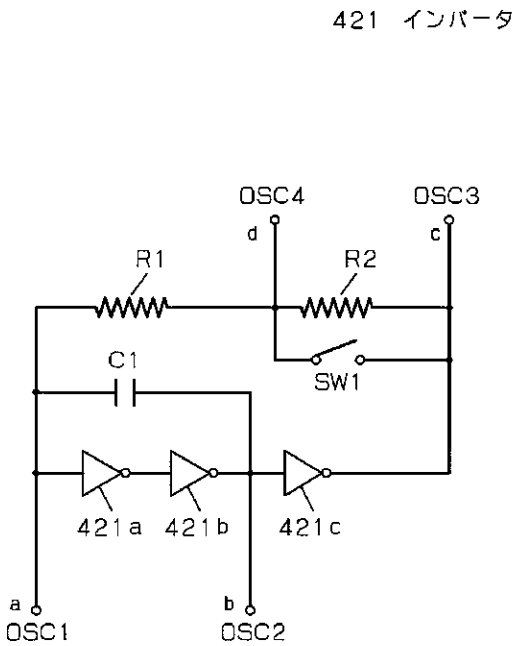
階調 番号	FRC 形式	階調 番号	FRC 形式
0	0/1	15	1/1
1	1/12	14	11/12
2	1/8	13	7/8
3	1/6	12	5/6
4	1/4	11	3/4
5	1/3	10	2/3
6	3/8		
7	5/12	9	7/12
8	1/2		

293

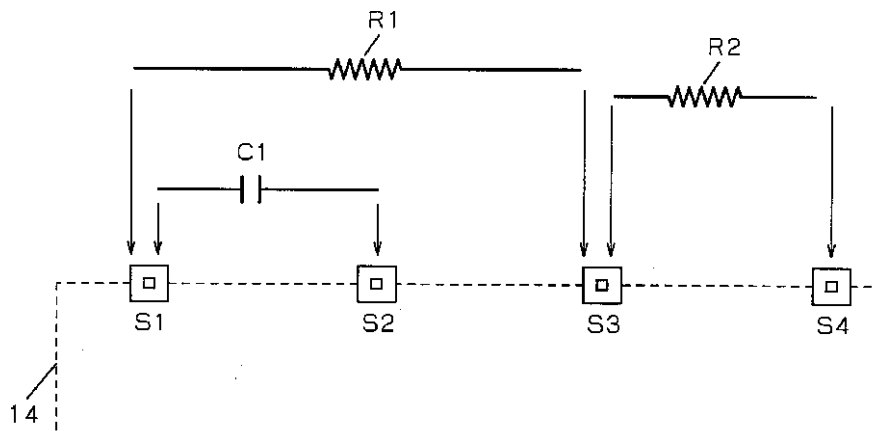
【図41】



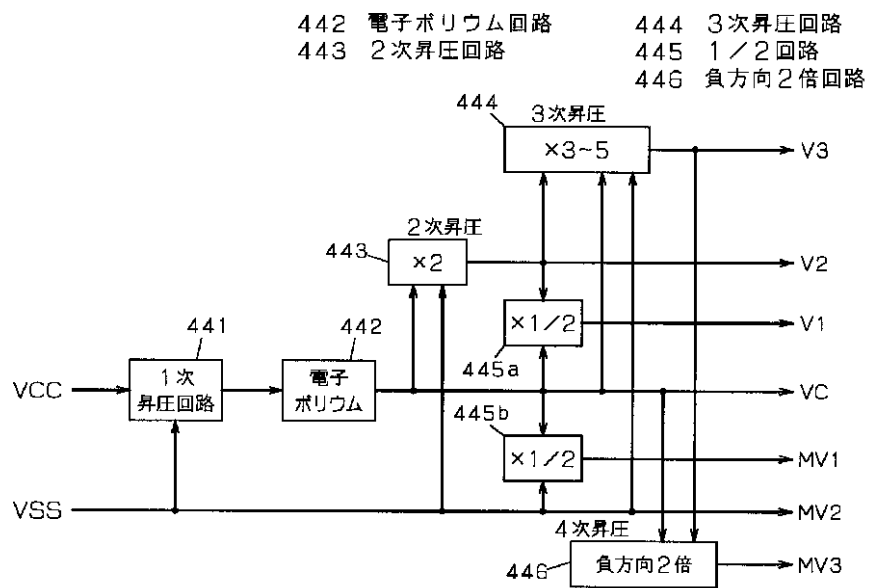
【図42】



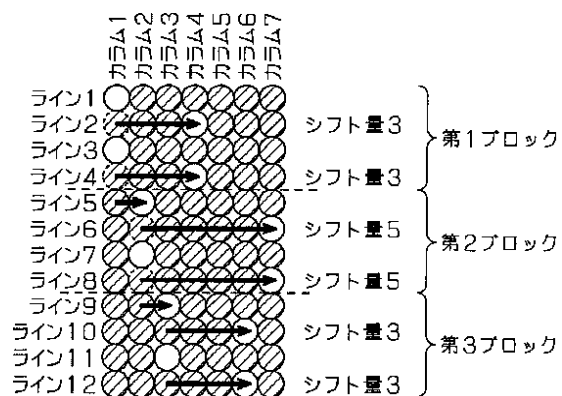
【図43】



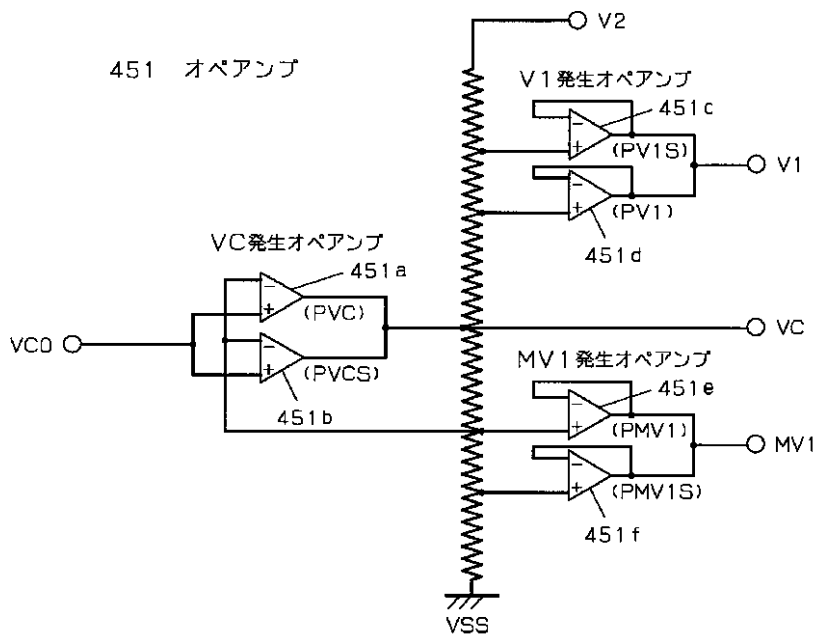
【図44】



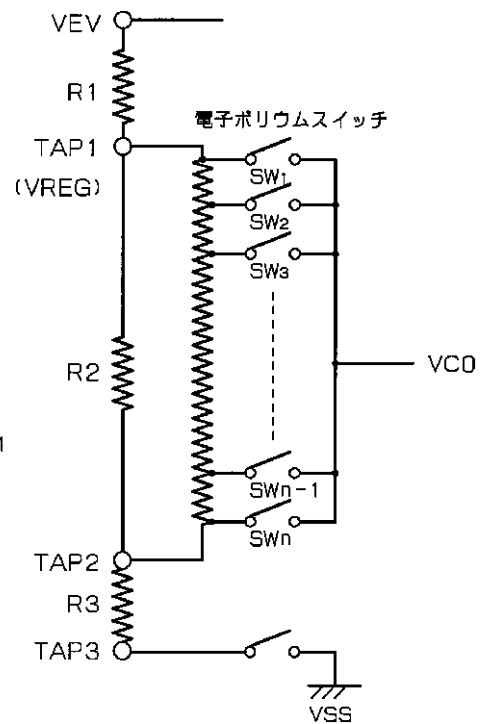
【図60】



【図45】

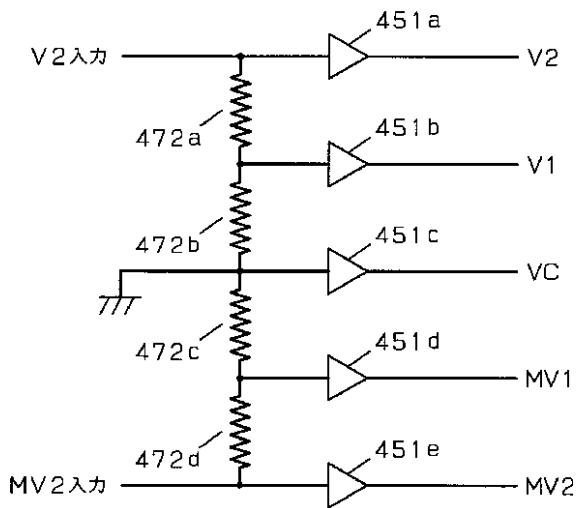


【図46】

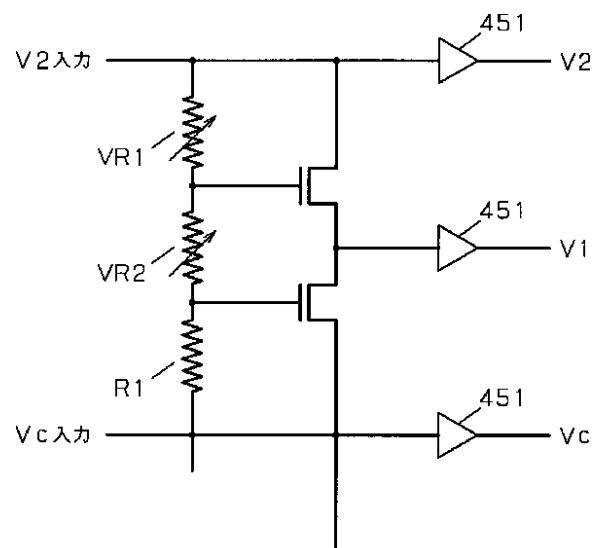


【図47】

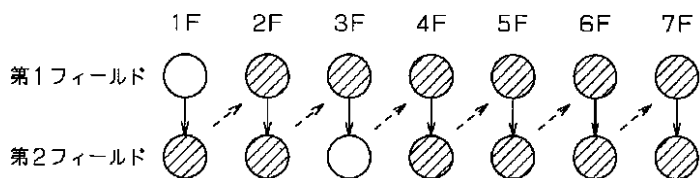
472 分圧抵抗



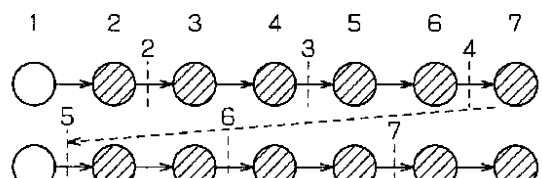
【図51】



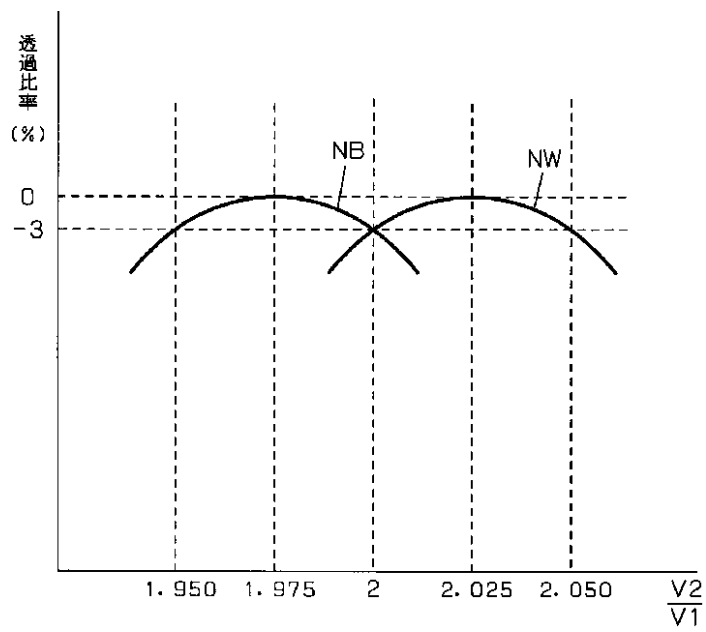
【図76】



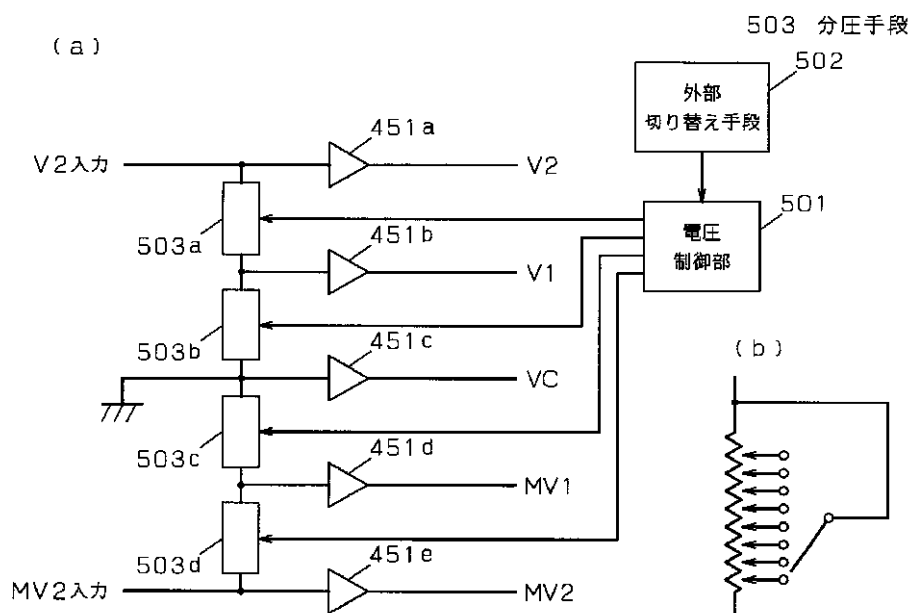
【図86】



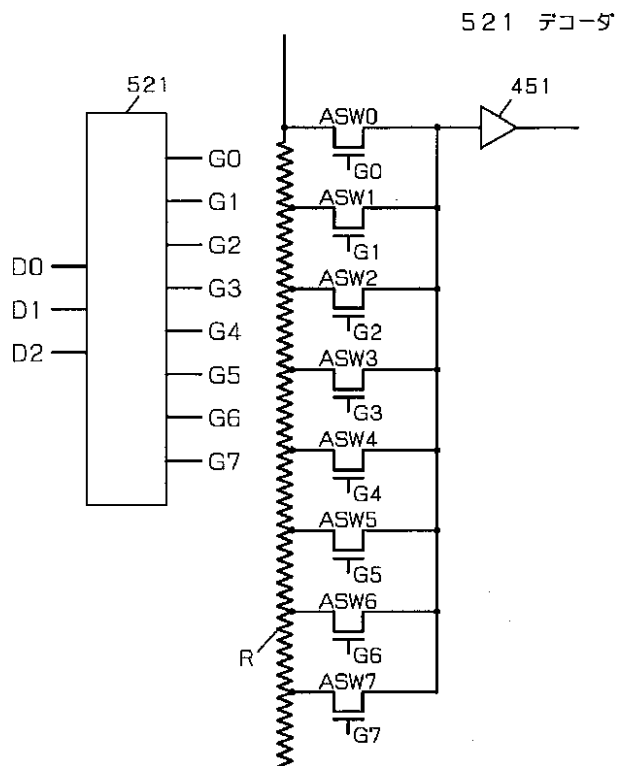
【図49】



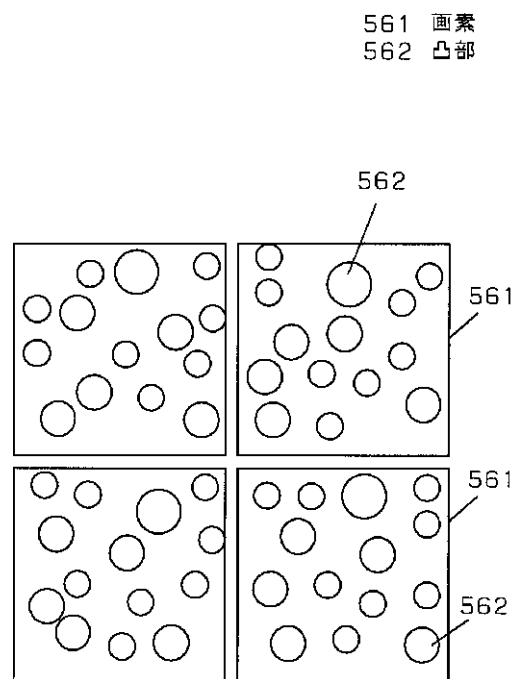
【図50】



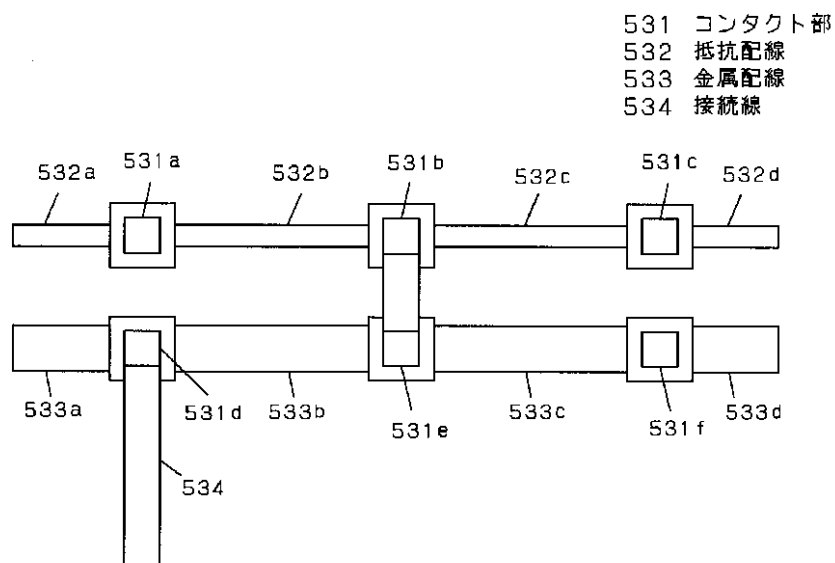
【図52】



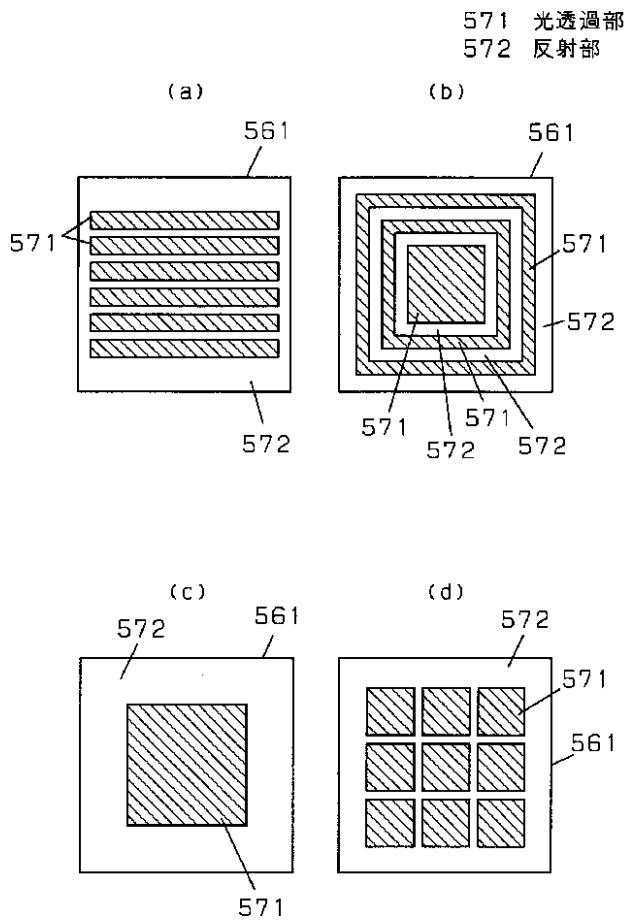
【図56】



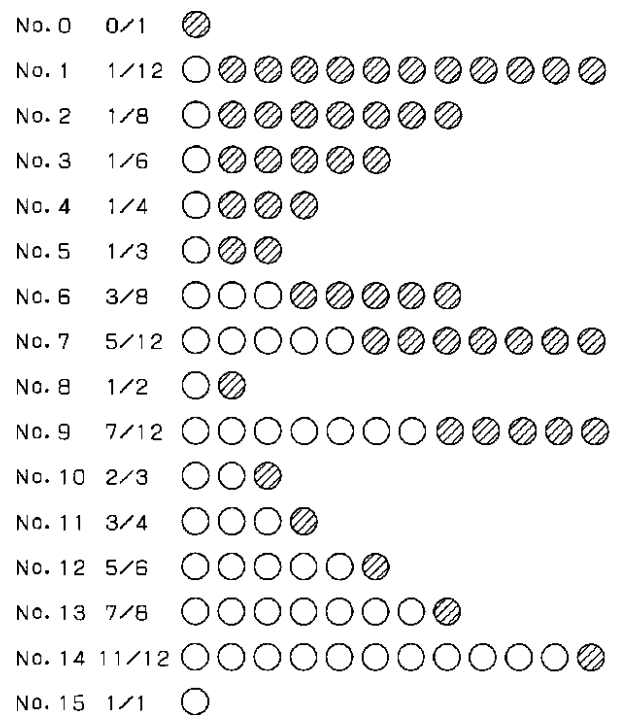
【図53】



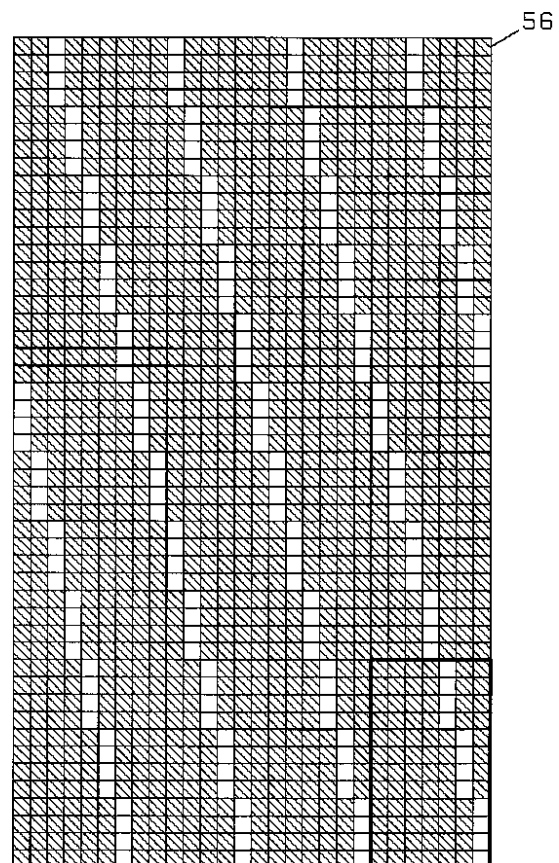
【図57】



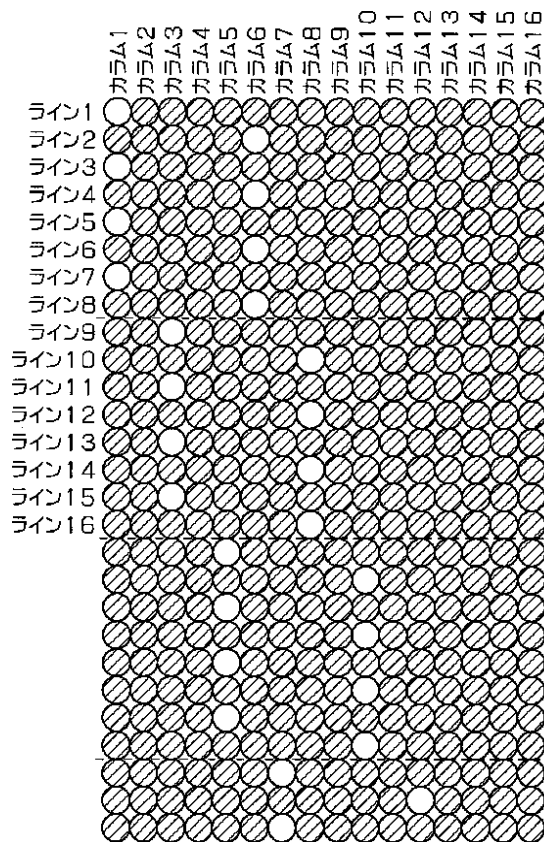
【図58】



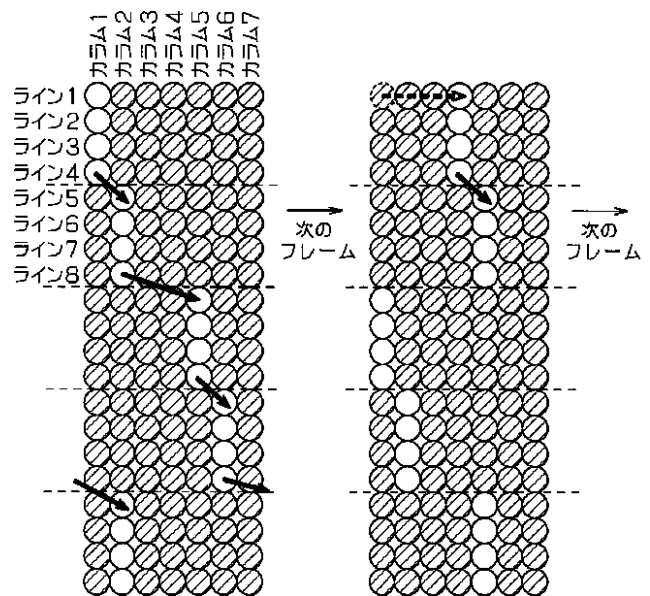
【図59】



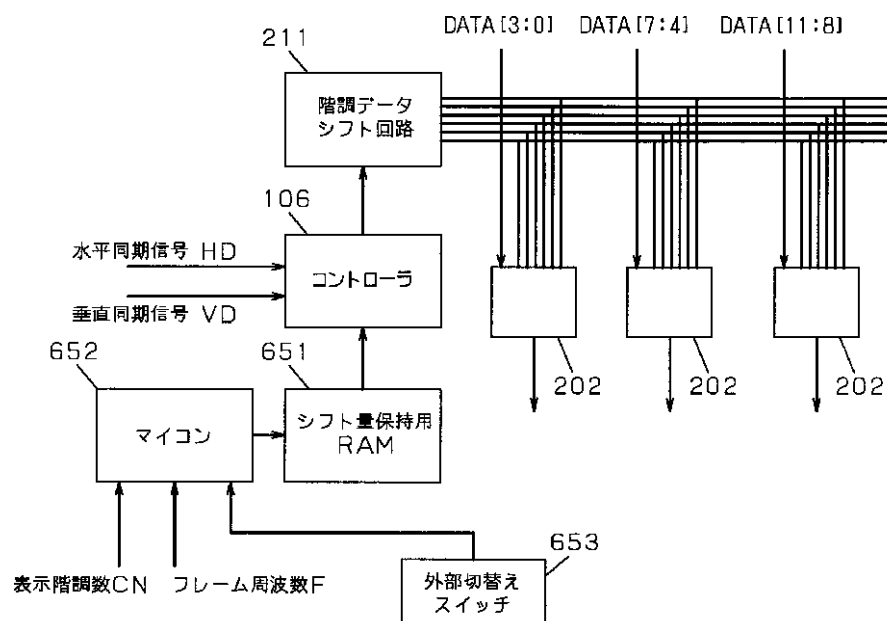
【図64】



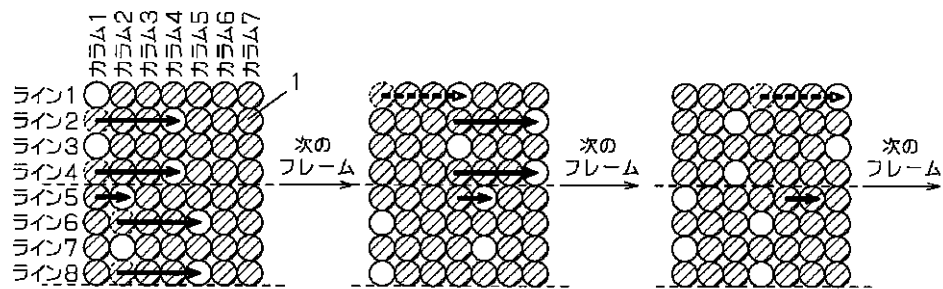
【図68】



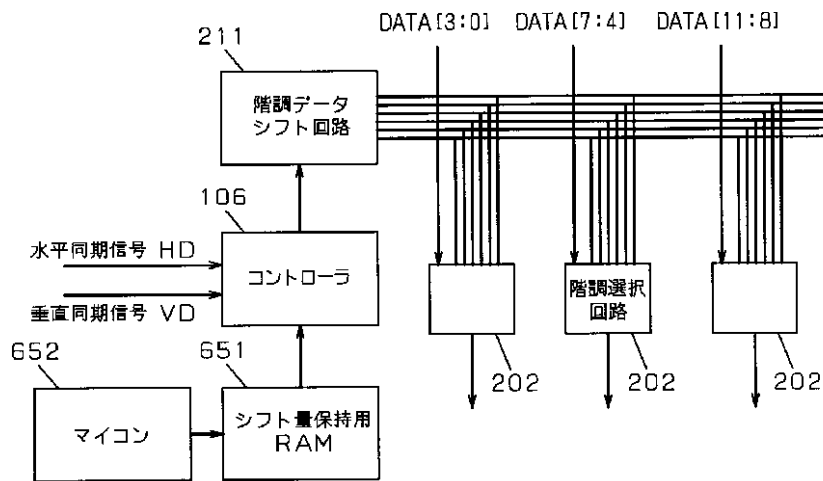
【図65】



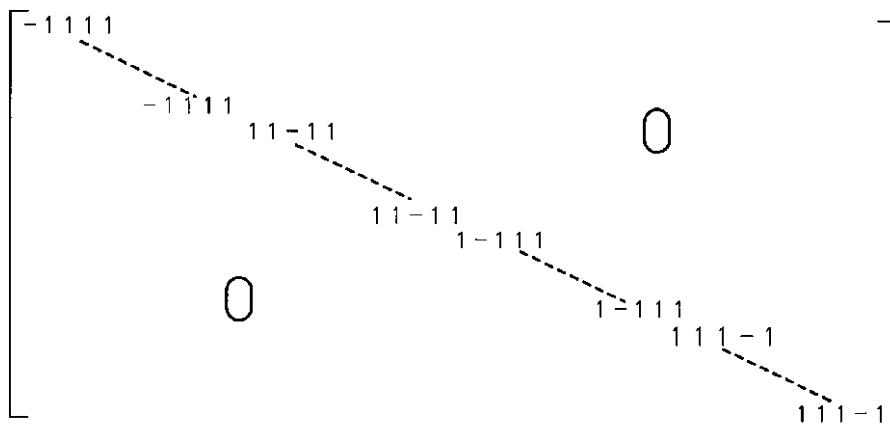
【図66】



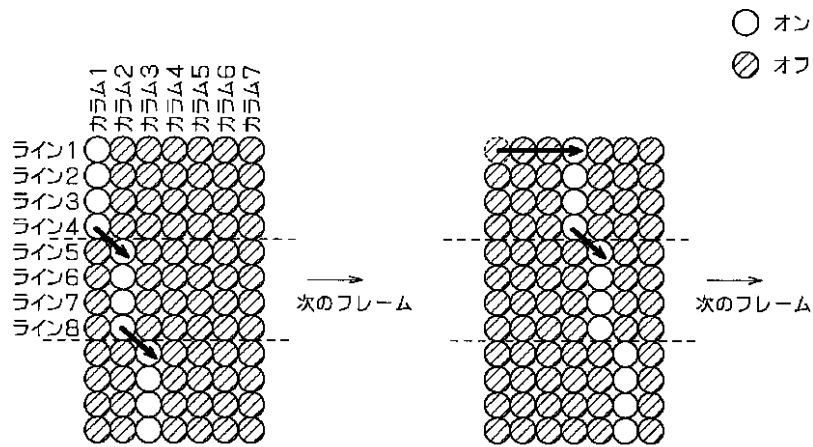
【図67】



【図69】

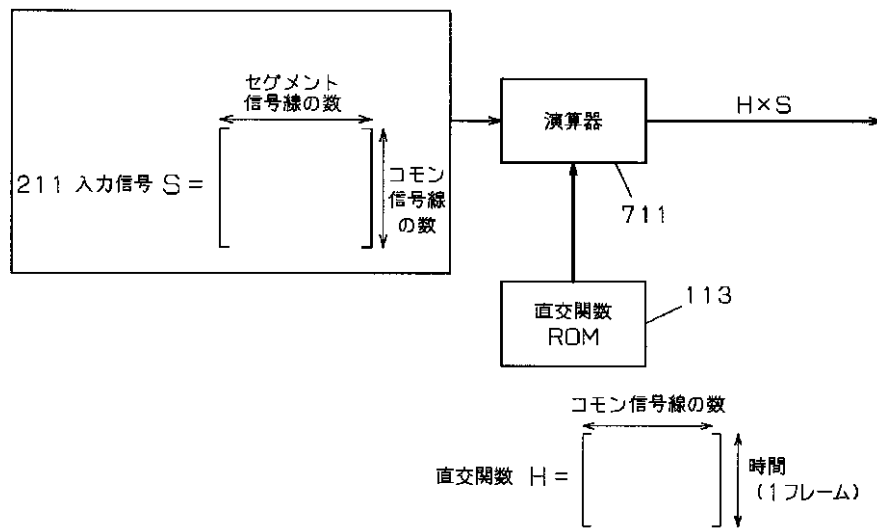


【図70】

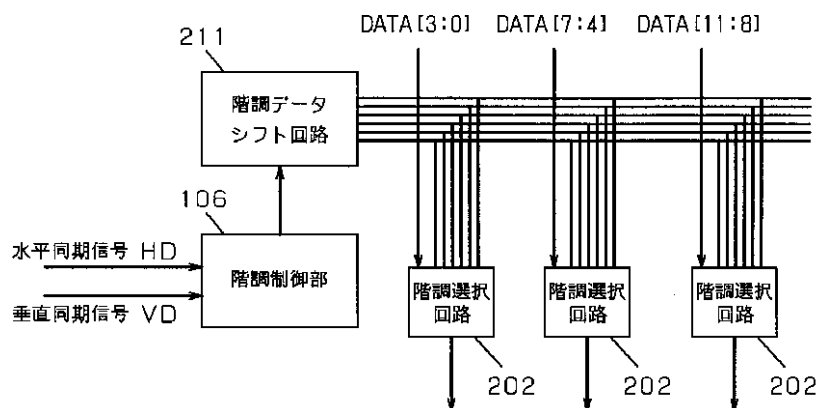


【図71】

711 演算部

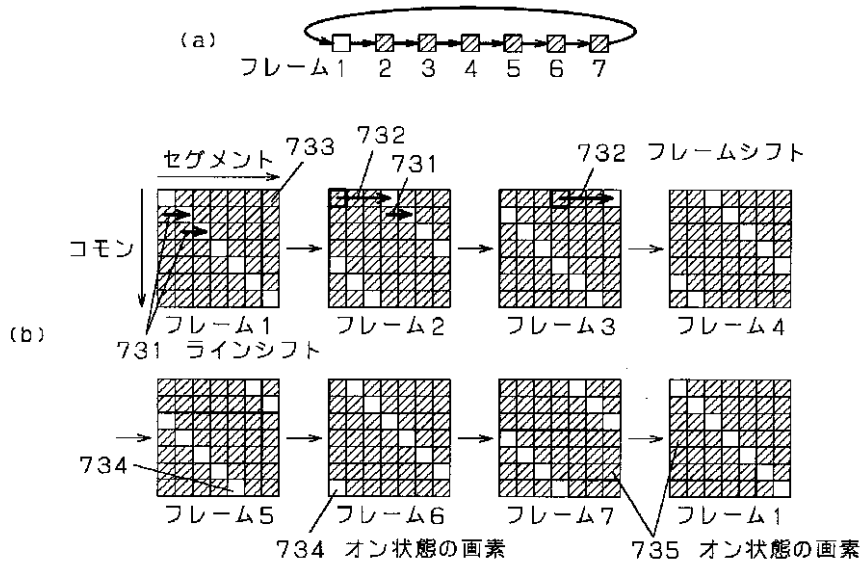


【図72】



【図73】

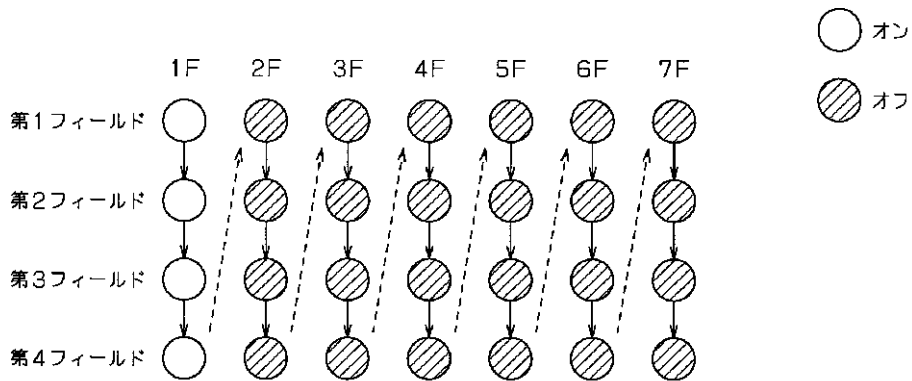
8階調時の1階調目表示の場合



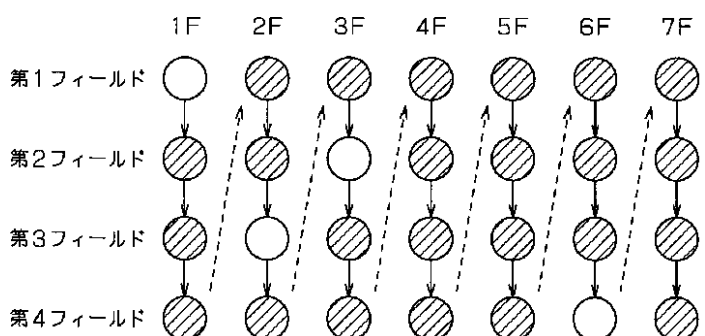
【図92】

No. 0	0/1	●
No. 1	1/7	○ ● ● ● ● ● ●
No. 2	2/7	○ ○ ● ● ● ● ●
No. 3	3/7	○ ○ ○ ● ● ● ●
No. 4	4/7	○ ○ ○ ○ ● ● ●
No. 5	5/7	○ ○ ○ ○ ○ ● ●
No. 6	6/7	○ ○ ○ ○ ○ ○ ●
No. 7	1/1	○

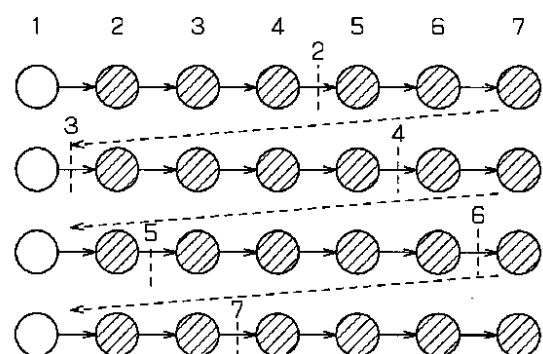
【図74】



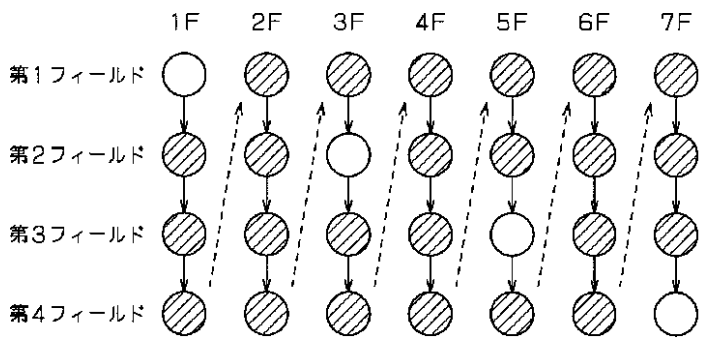
【図75】



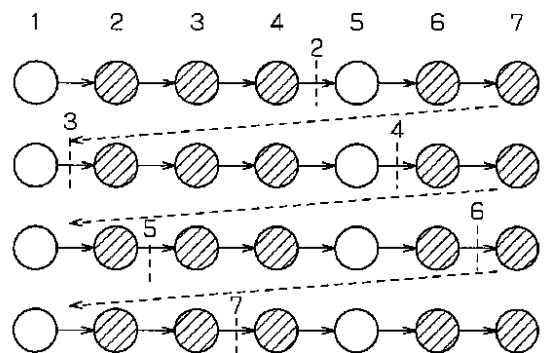
【図82】



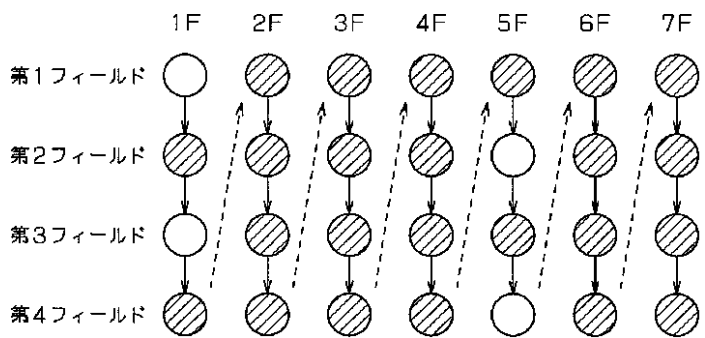
【図77】



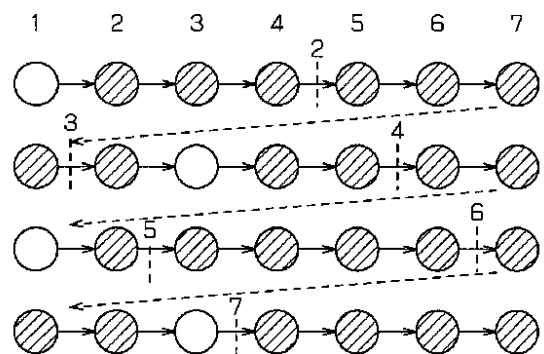
【図83】



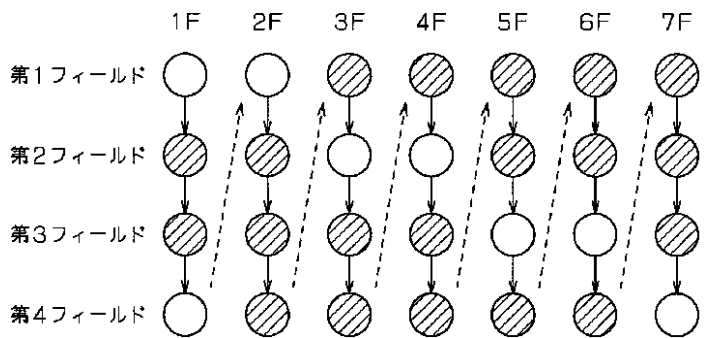
【図78】



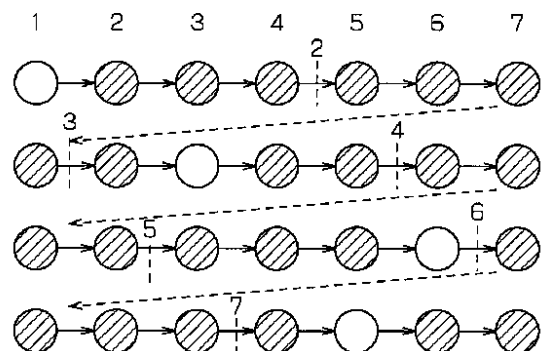
【図84】



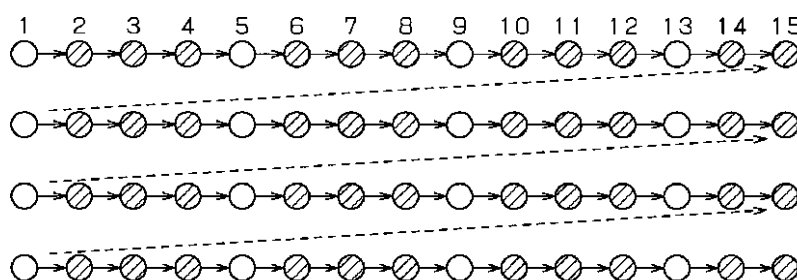
【図79】



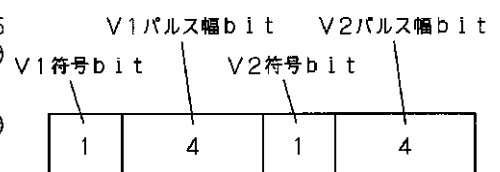
【図85】



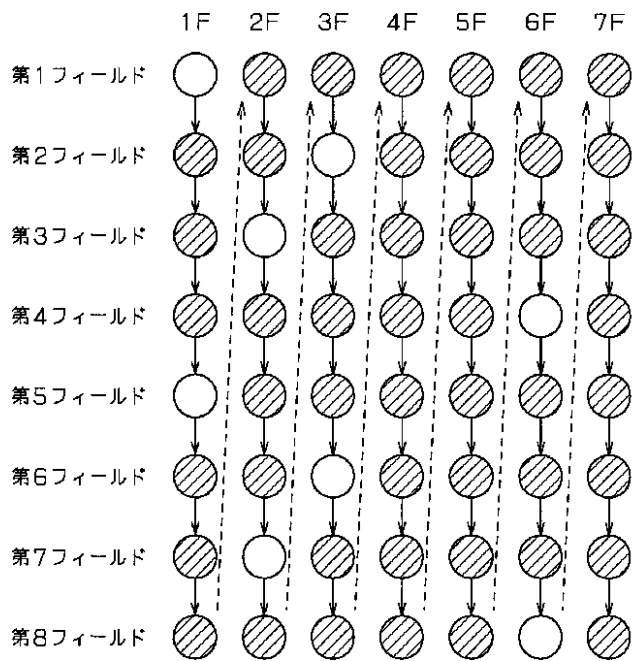
【図89】



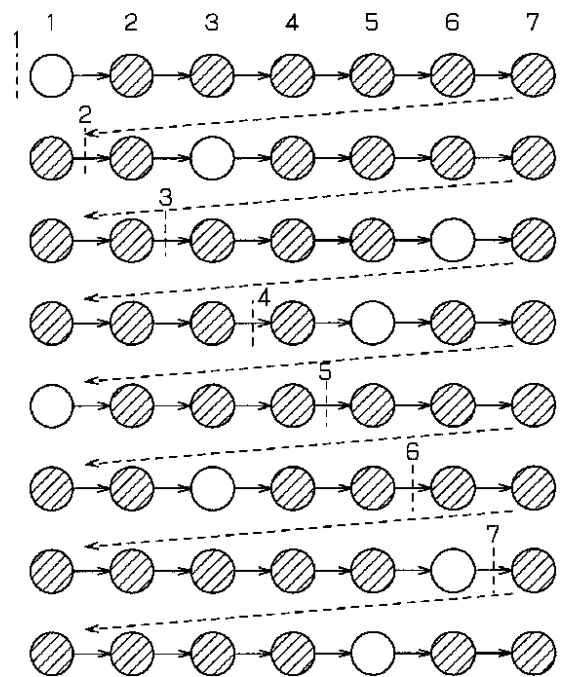
【図157】



【図80】

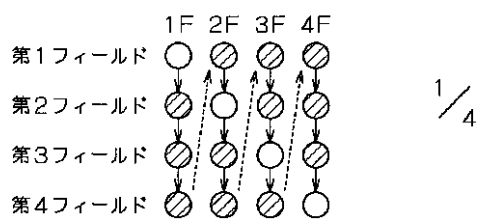


【図87】

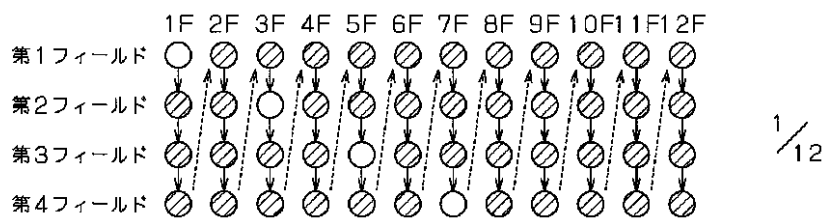


【図81】

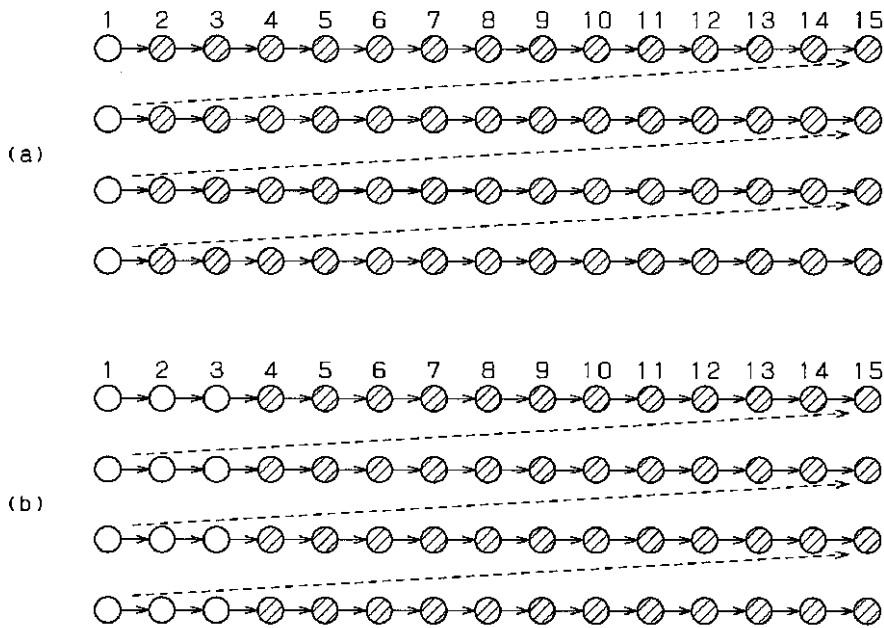
(a)



(b)



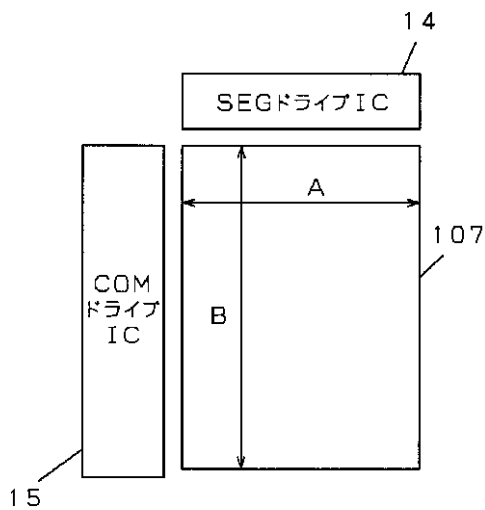
【図88】



【図90】

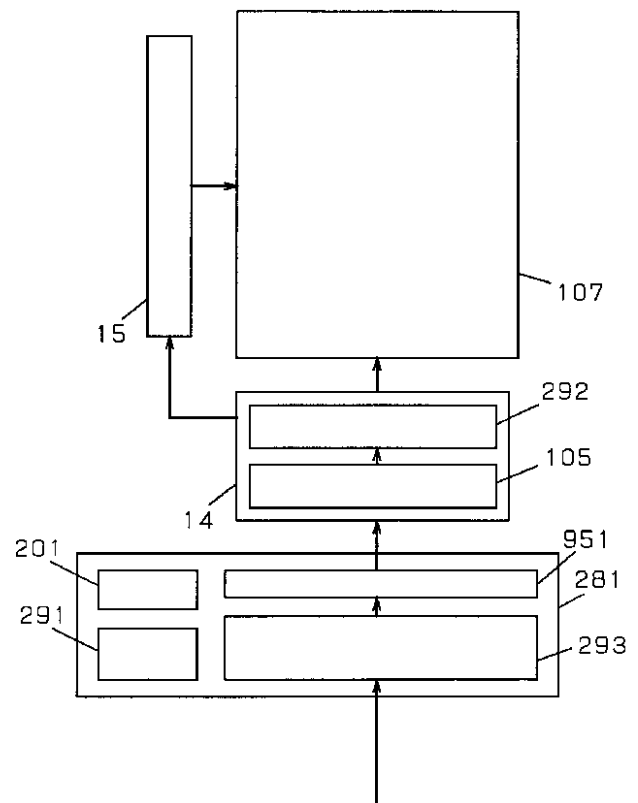
No. 0	0/1	●
No. 1	1/12	○ ● ● ● ● ● ● ● ● ● ● ● ●
No. 2	1/4	○ ● ● ●
No. 3	1/3	○ ● ●
No. 4	1/2	○ ●
No. 5	2/3	○ ○ ●
No. 6	3/4	○ ○ ○ ●
No. 7	11/12	○ ○ ○ ○ ○ ○ ○ ○ ○ ○ ○ ●
No. 8	1/1	○

【図97】

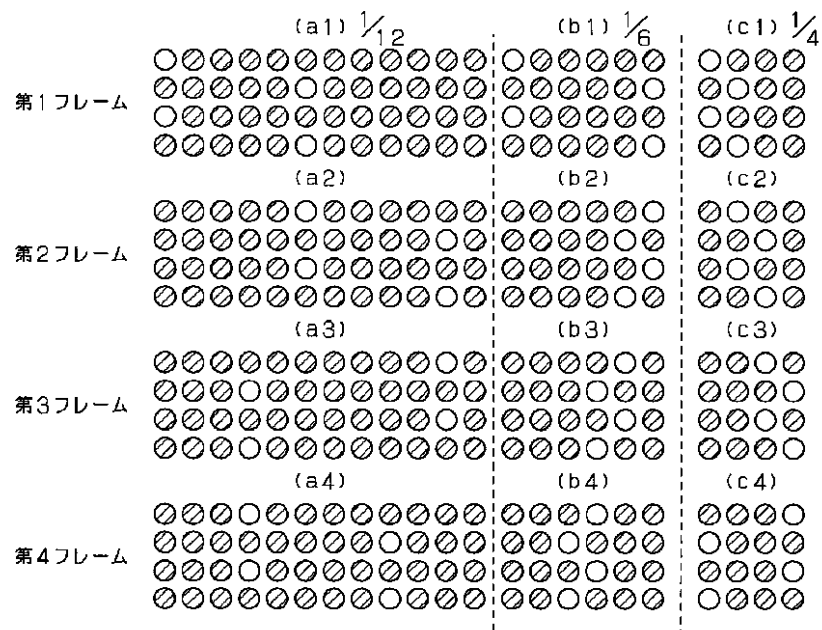


【図95】

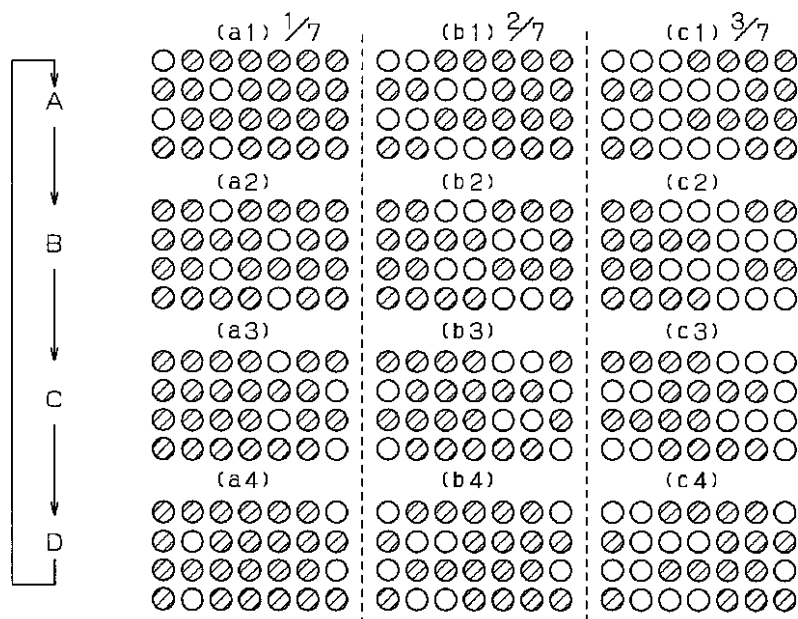
951 I/F回路



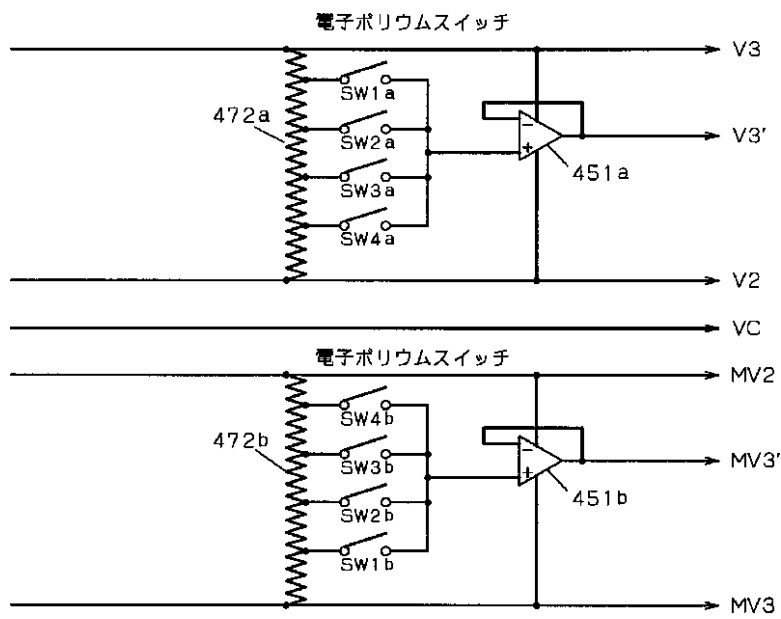
【図91】



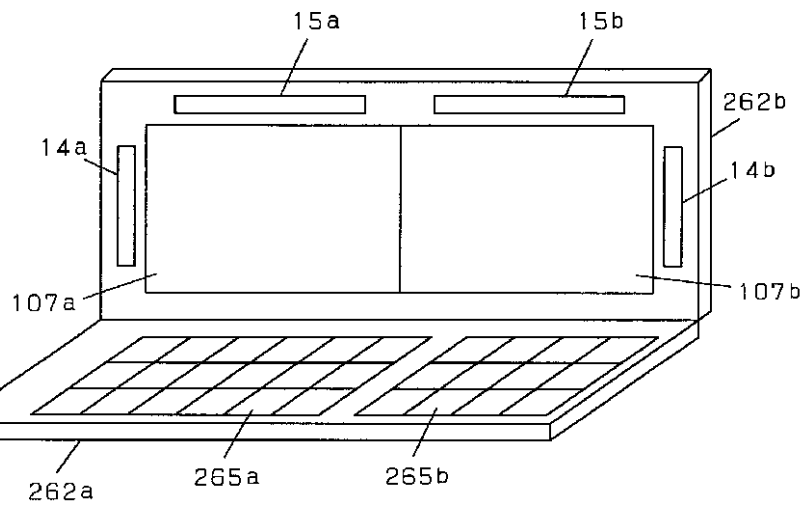
【図93】



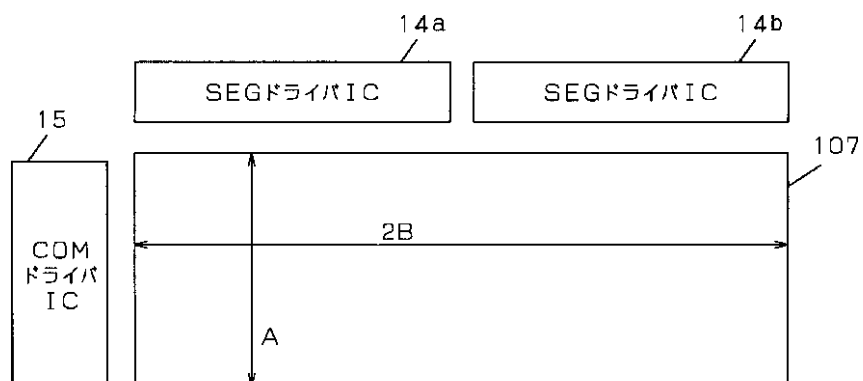
【図94】



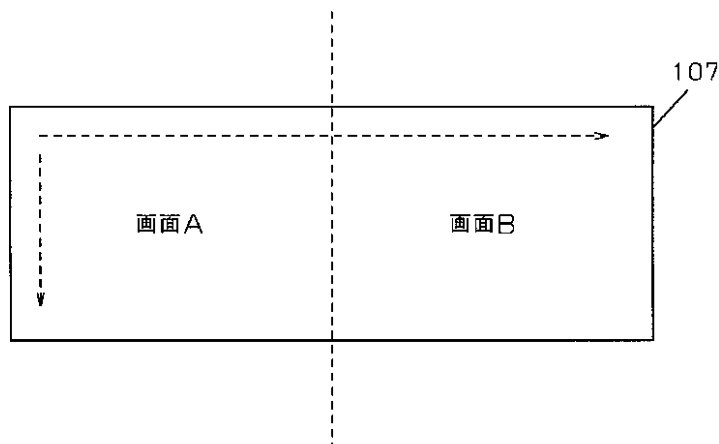
【図96】



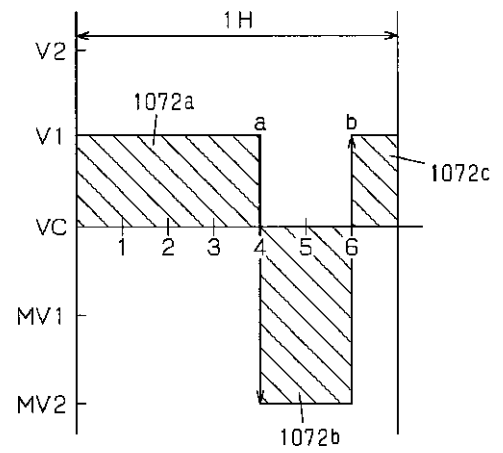
【図104】



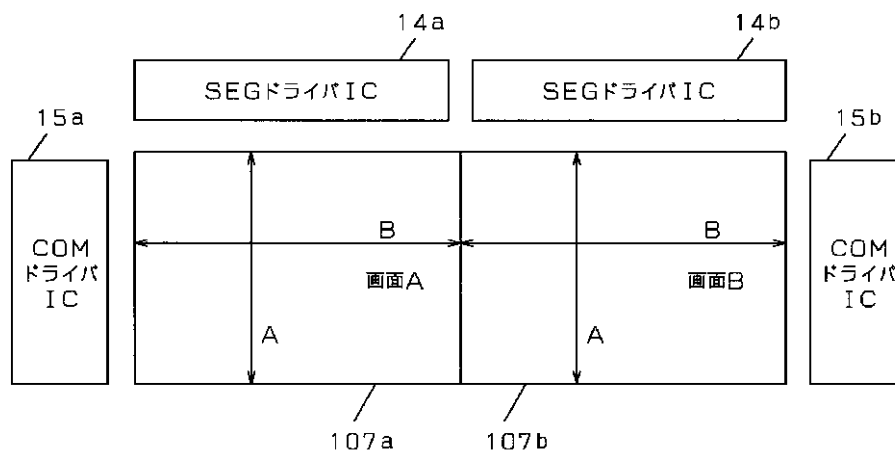
【図98】



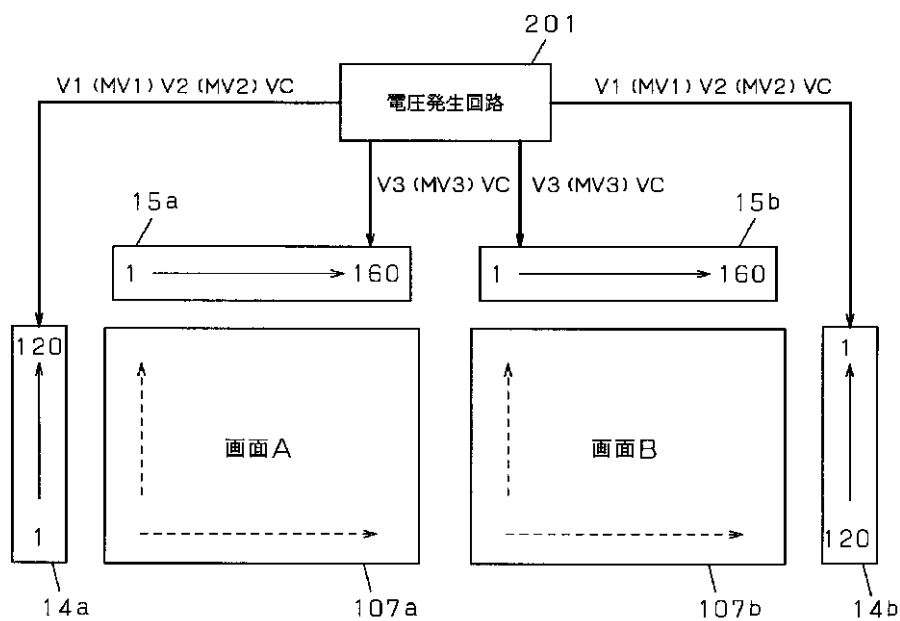
【図117】



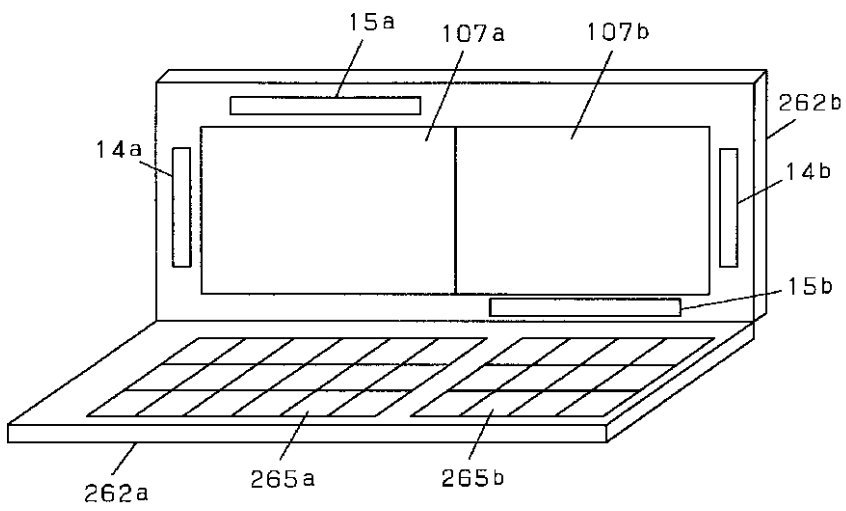
【図99】



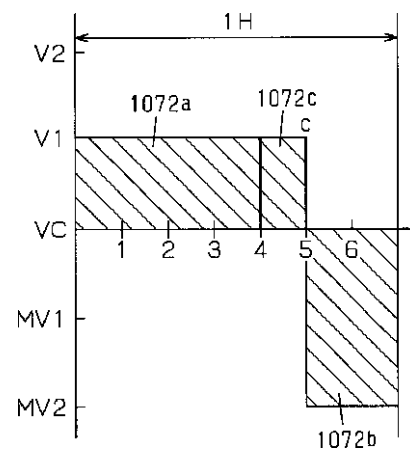
【図100】



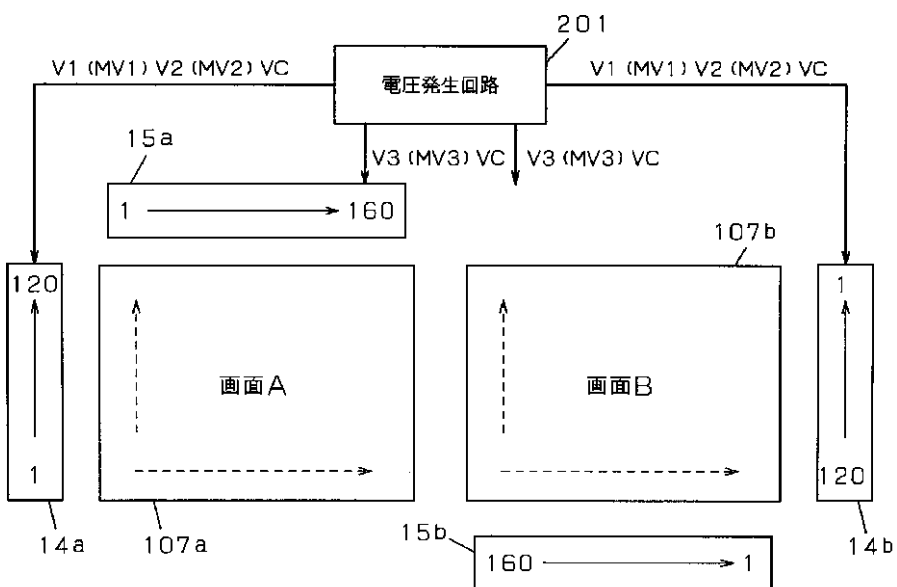
【図101】



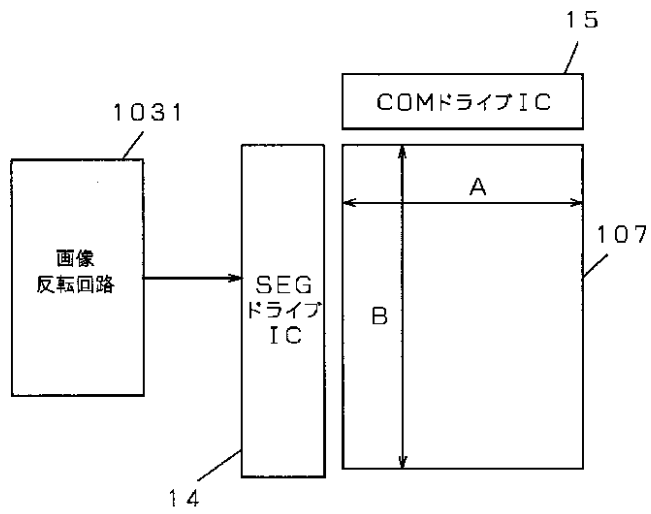
【図118】



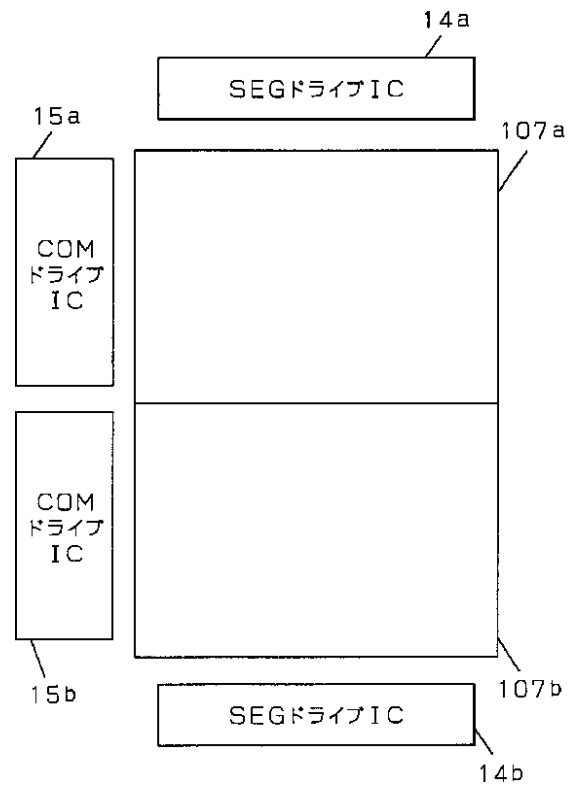
【図102】



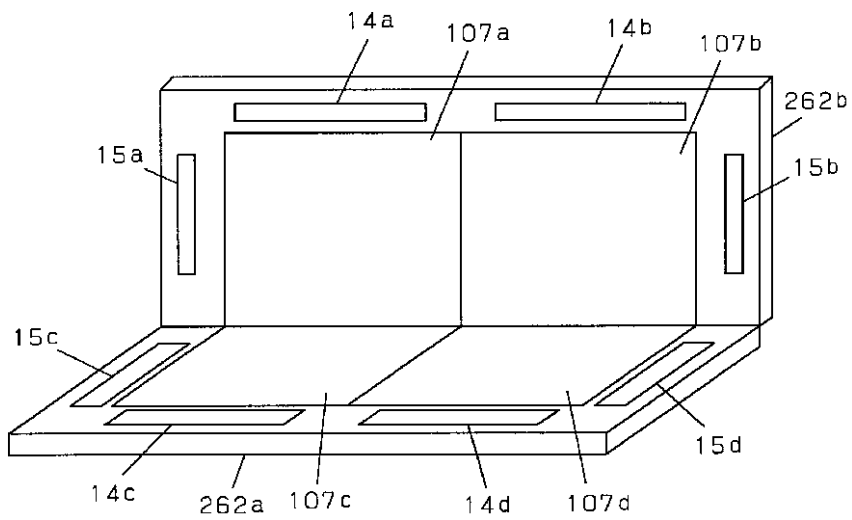
【図103】



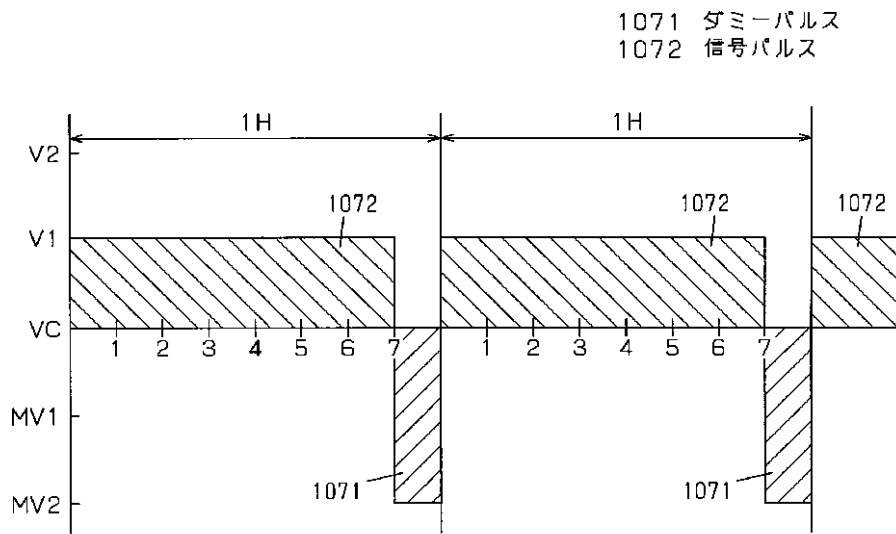
【図105】



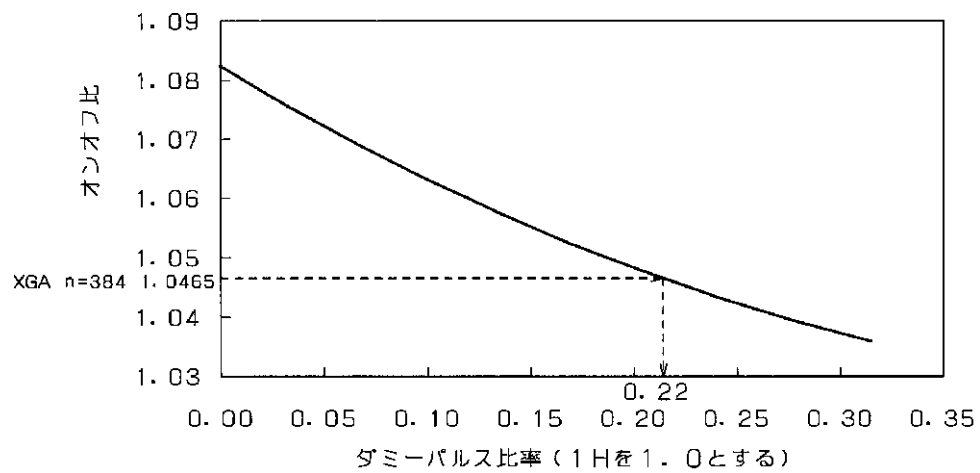
【図106】



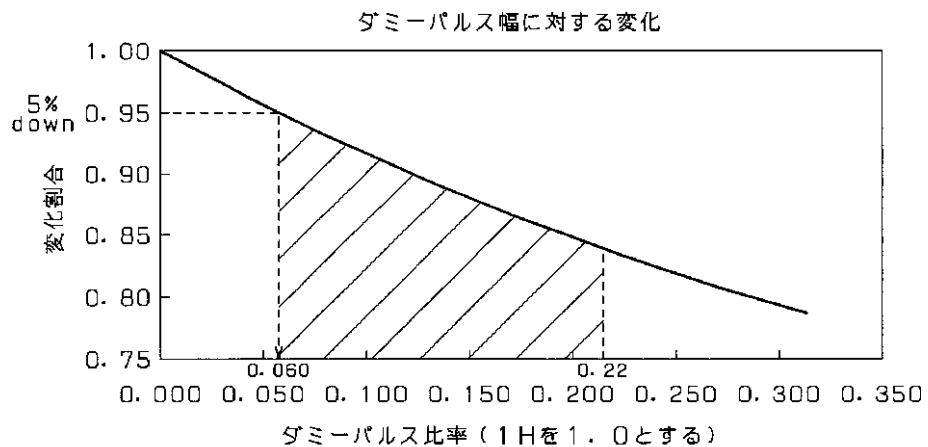
【図107】



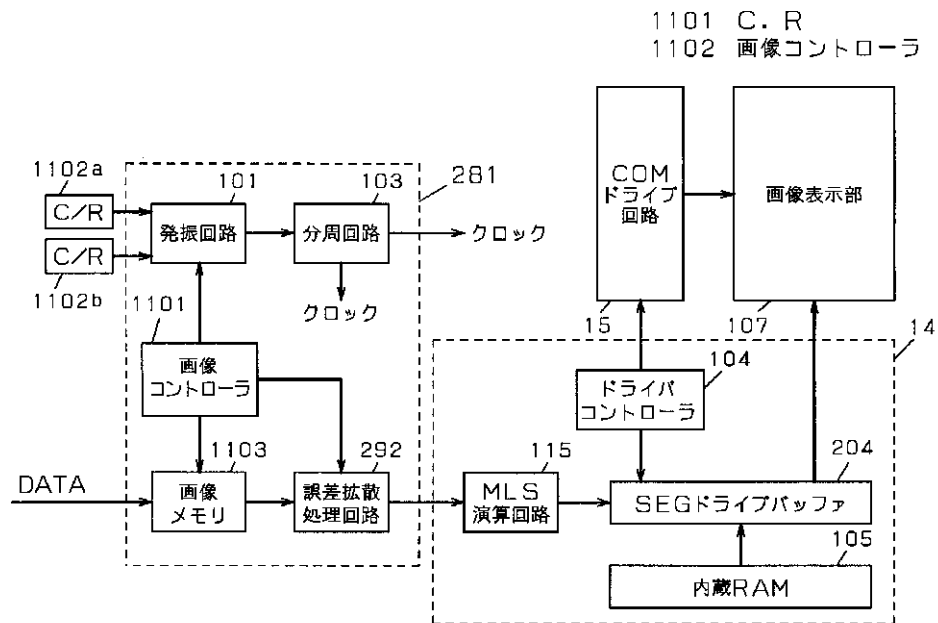
【図108】



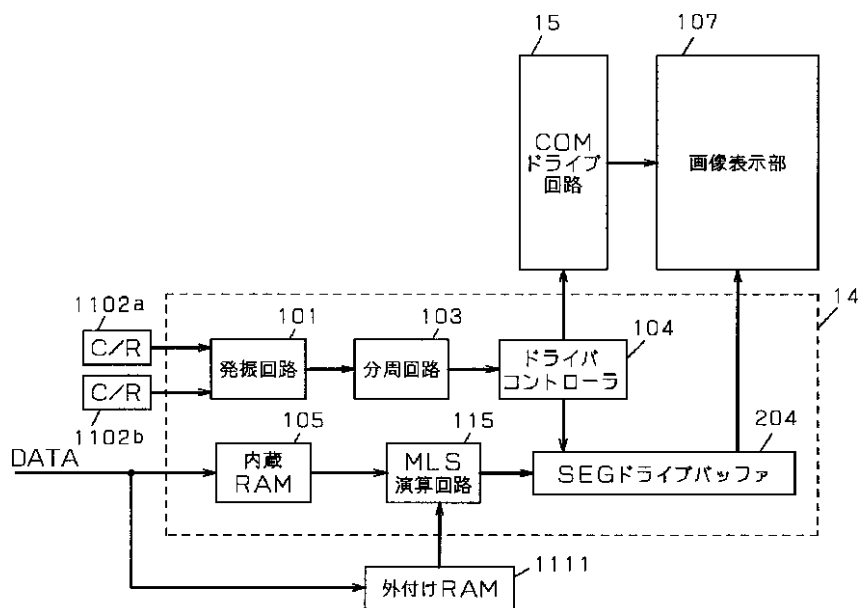
【図109】



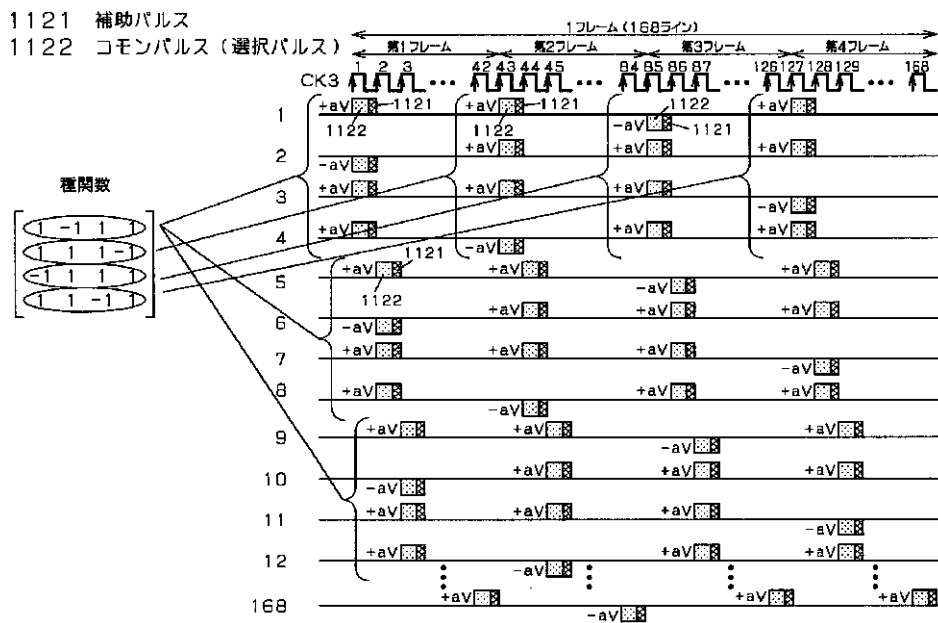
【図110】



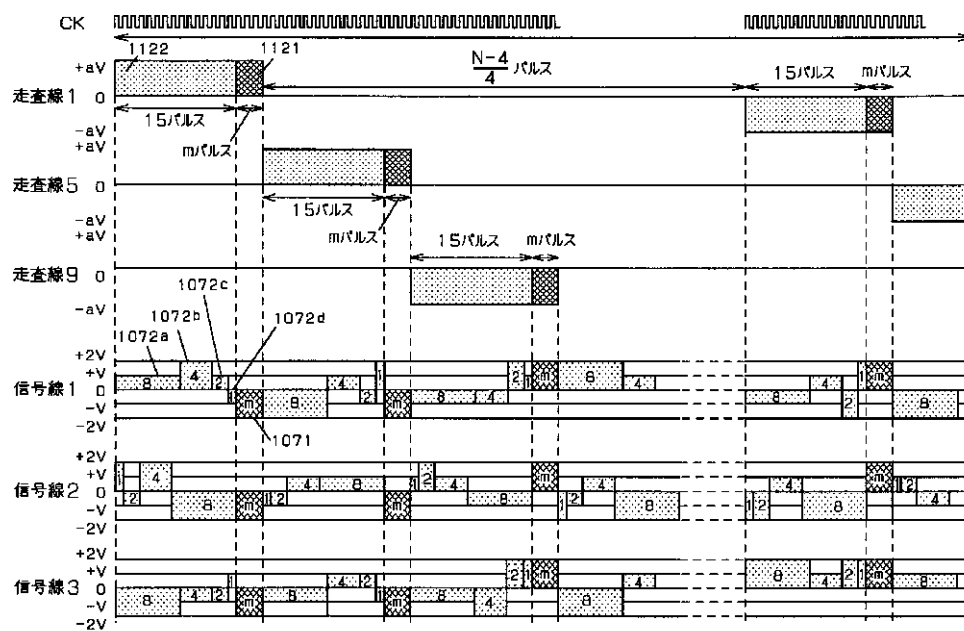
【図111】



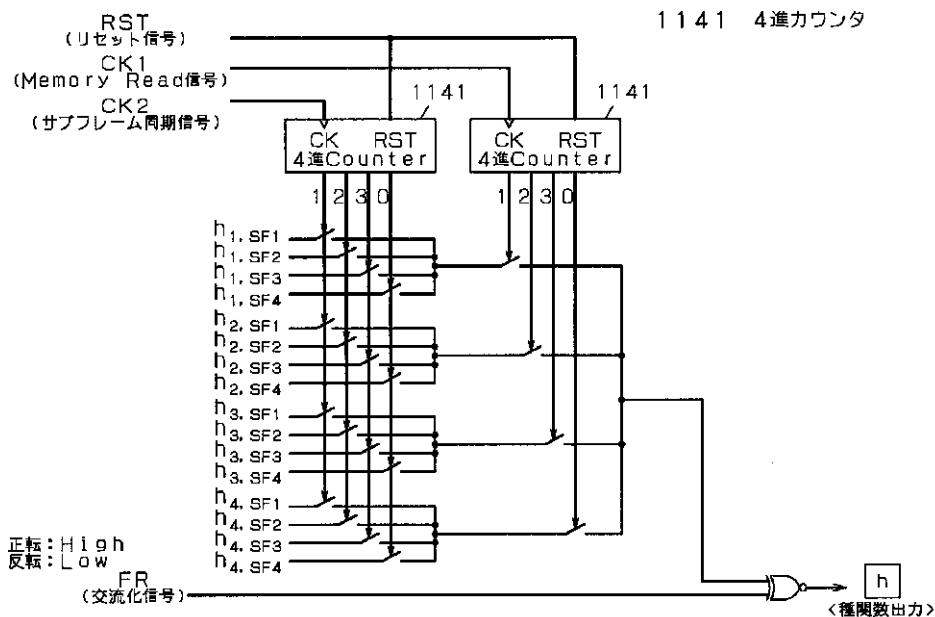
【図112】



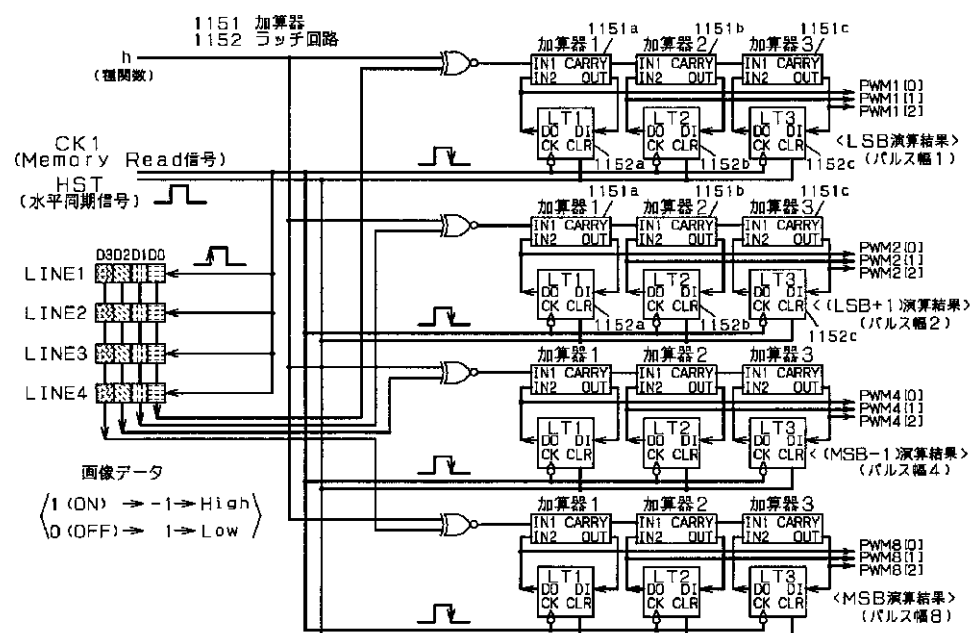
【図113】



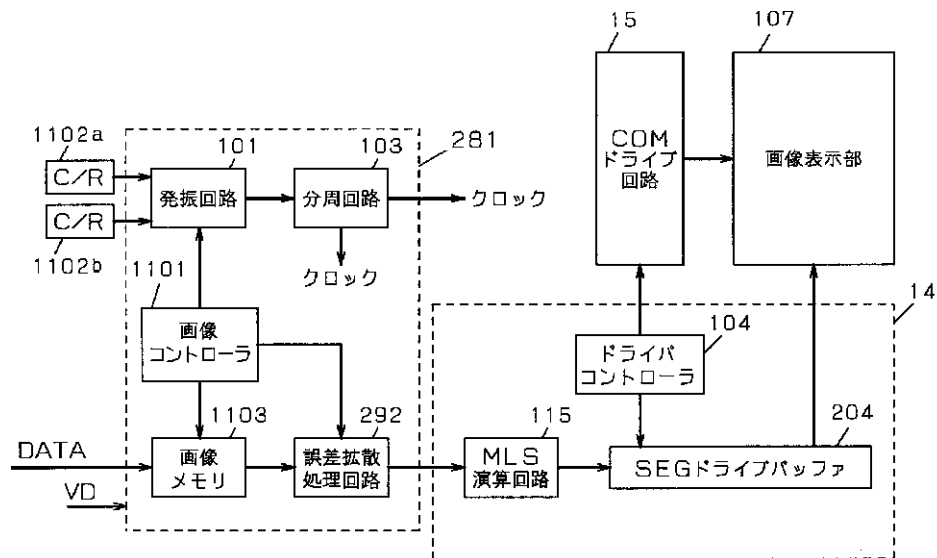
1 1 4 1 4進カウンタ



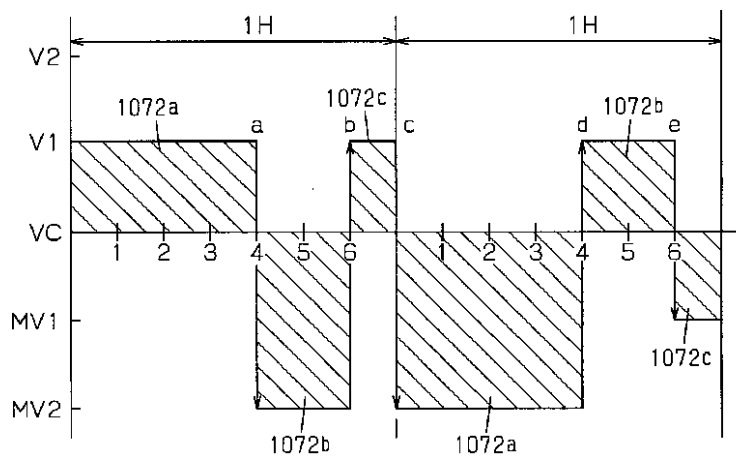
1151 加算器



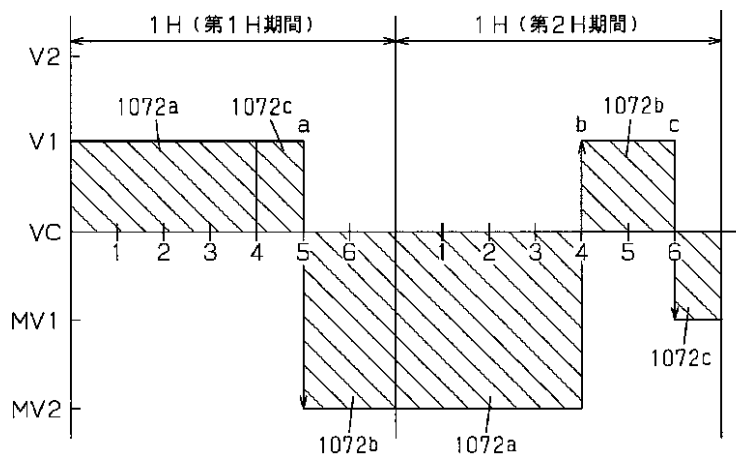
【図116】



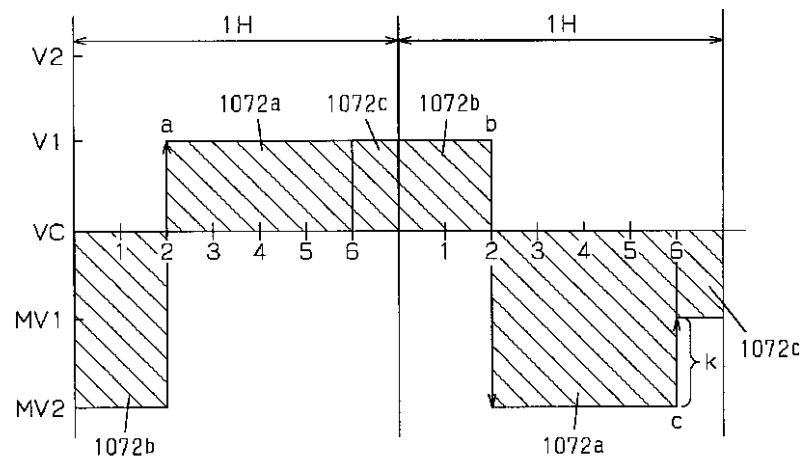
【図119】



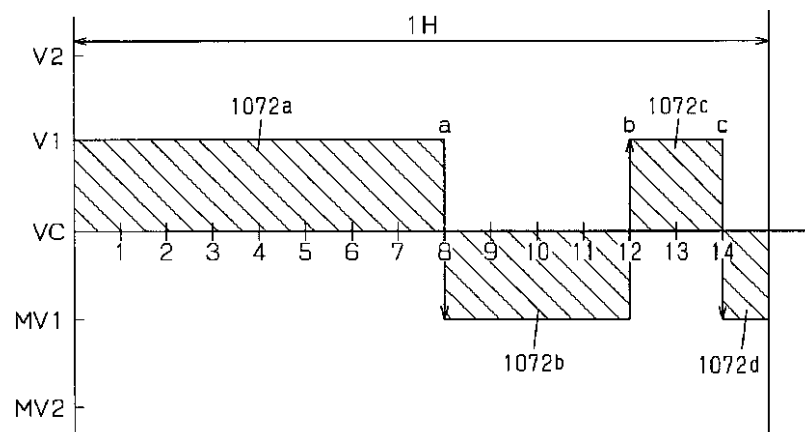
【図120】



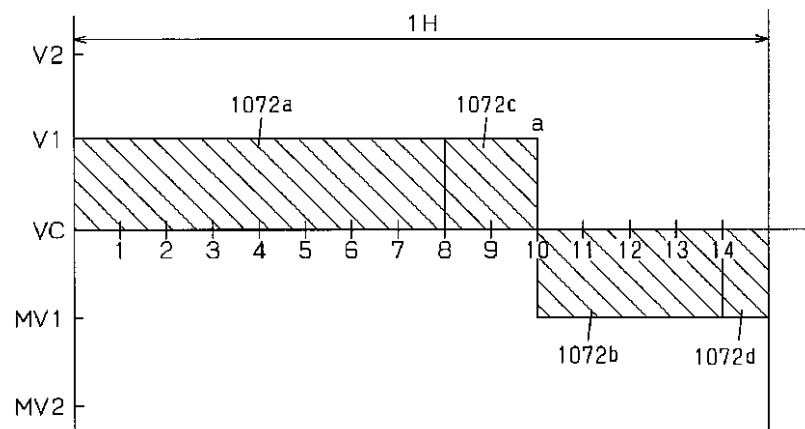
【図121】



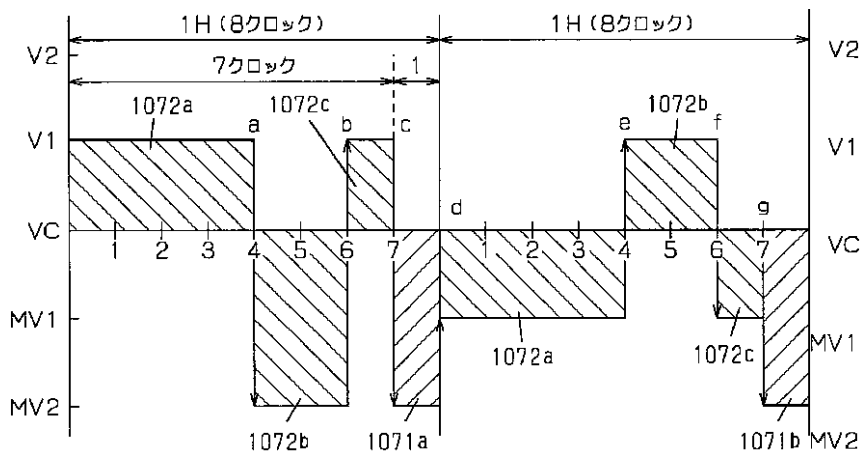
【図122】



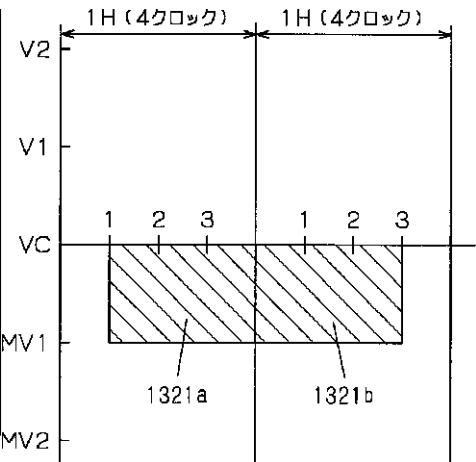
【図123】



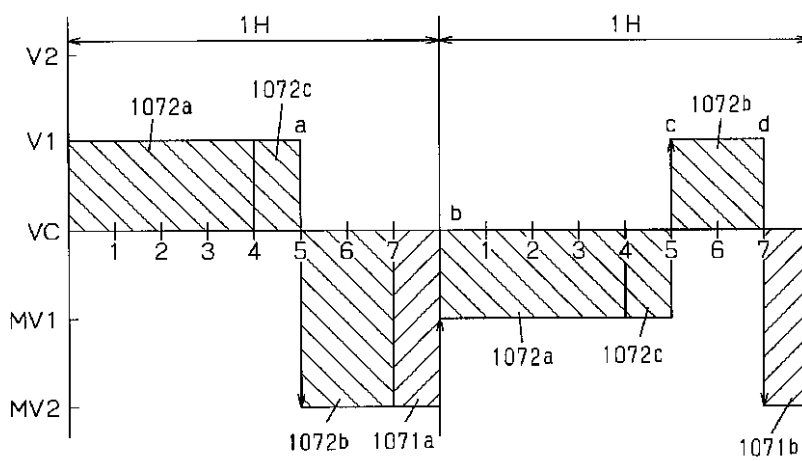
【図124】



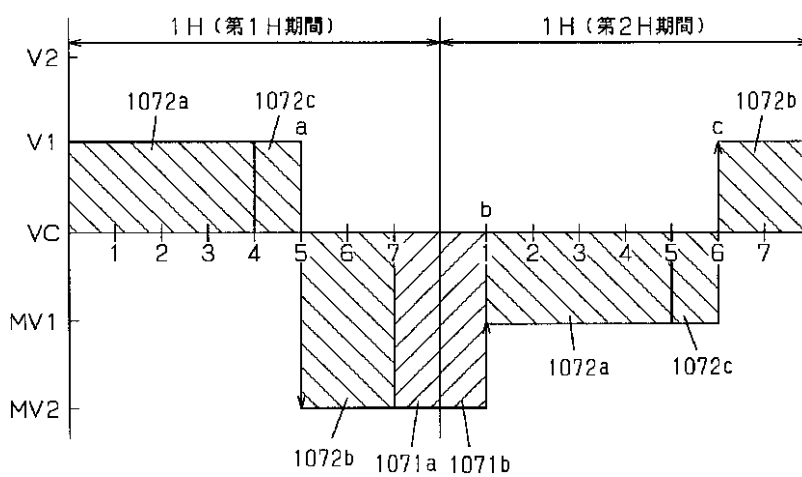
【図141】



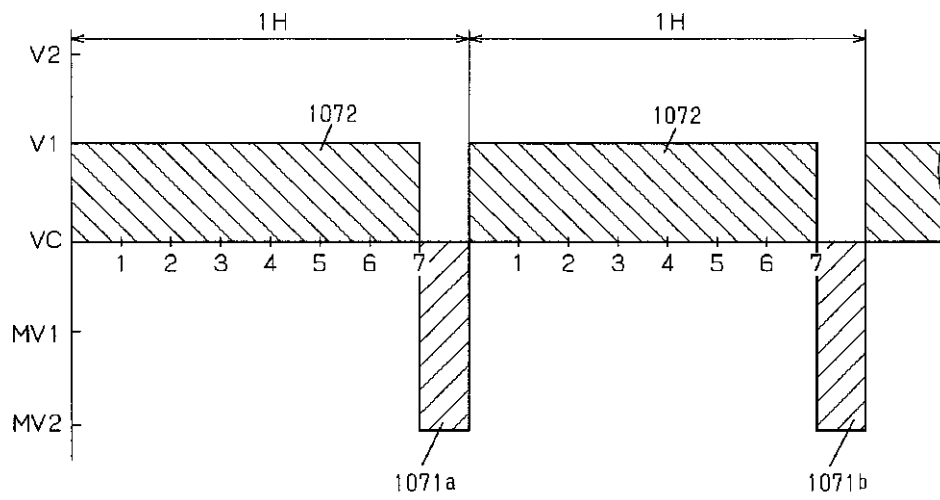
【図125】



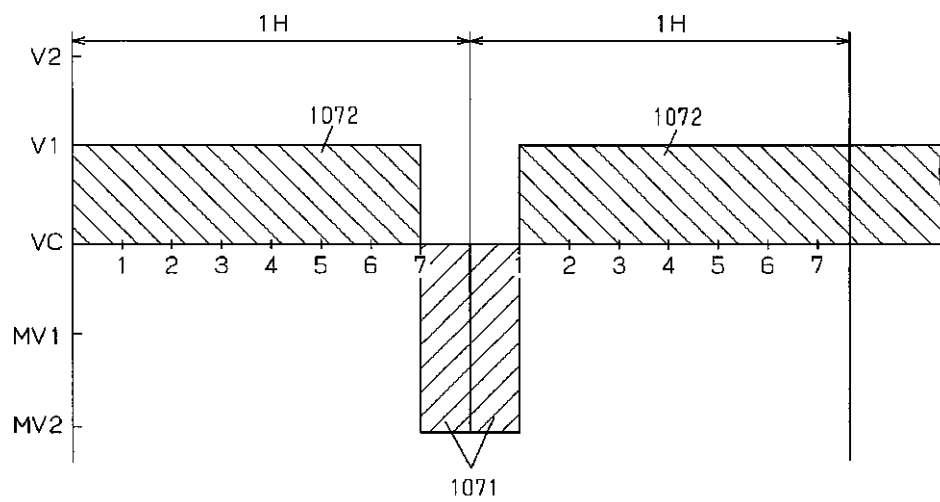
【図126】



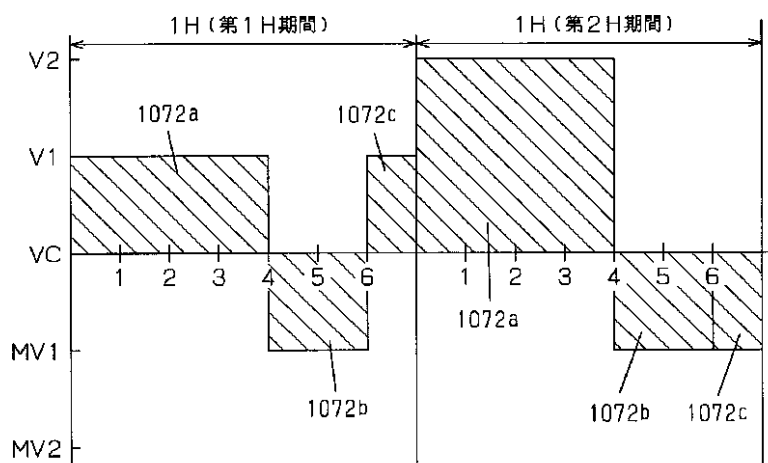
【図127】



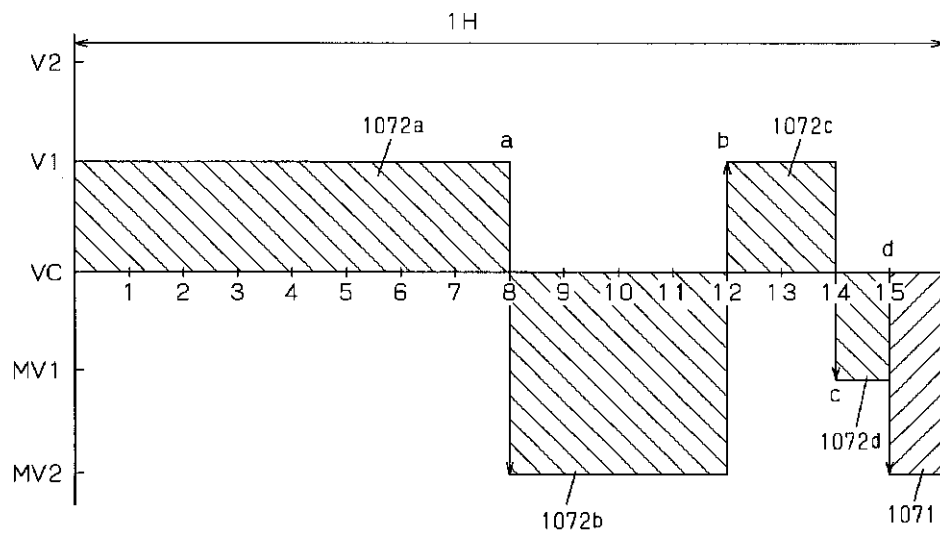
【図128】



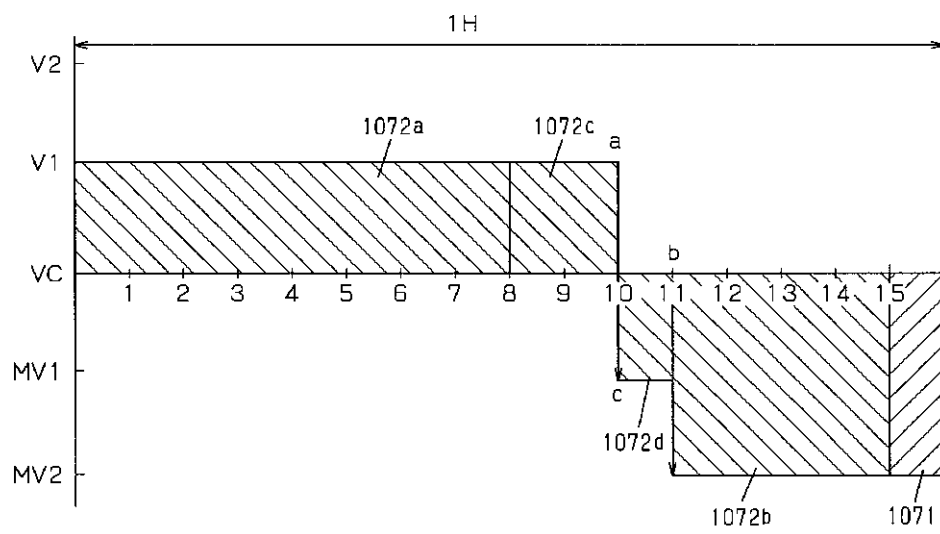
【図134】



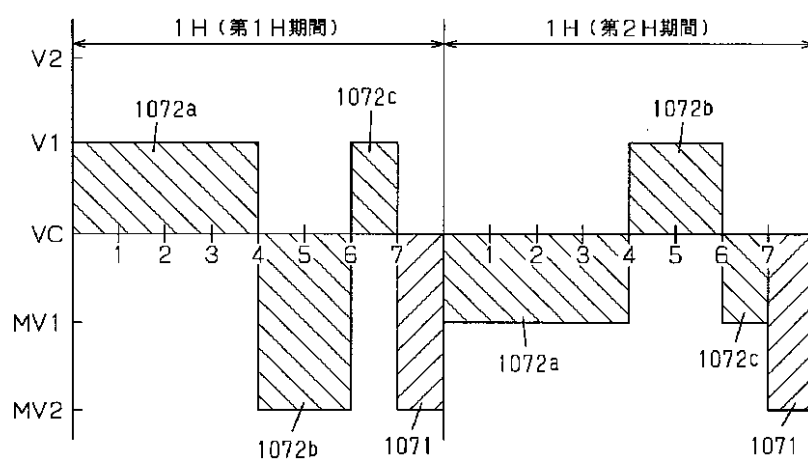
【図129】



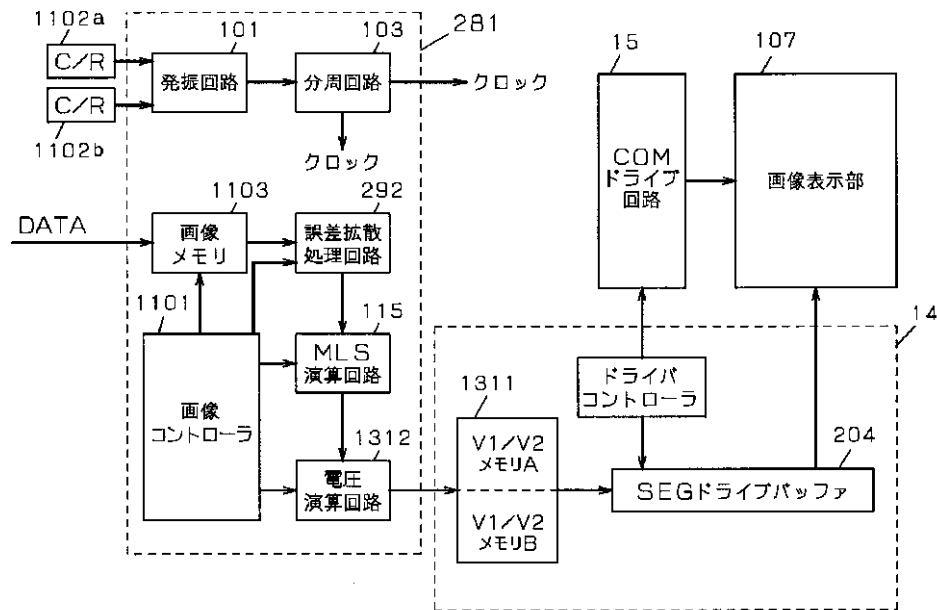
【図130】



【図142】

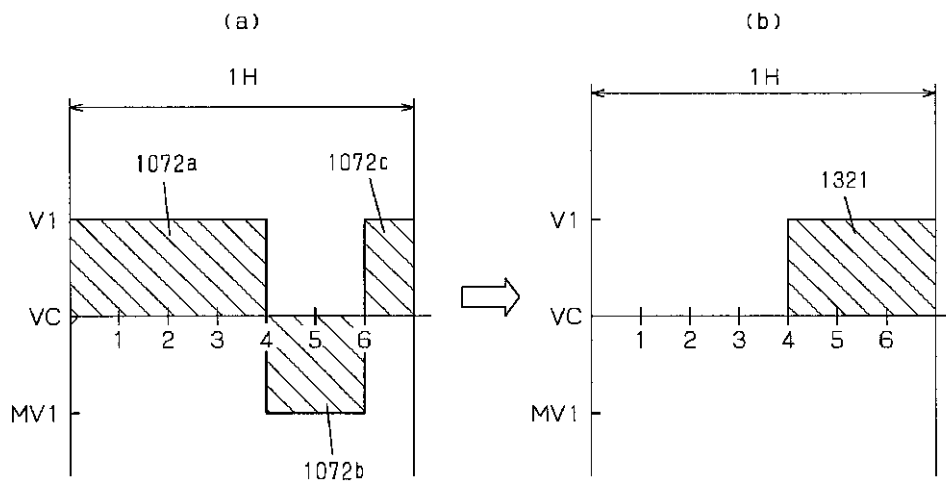


【図131】



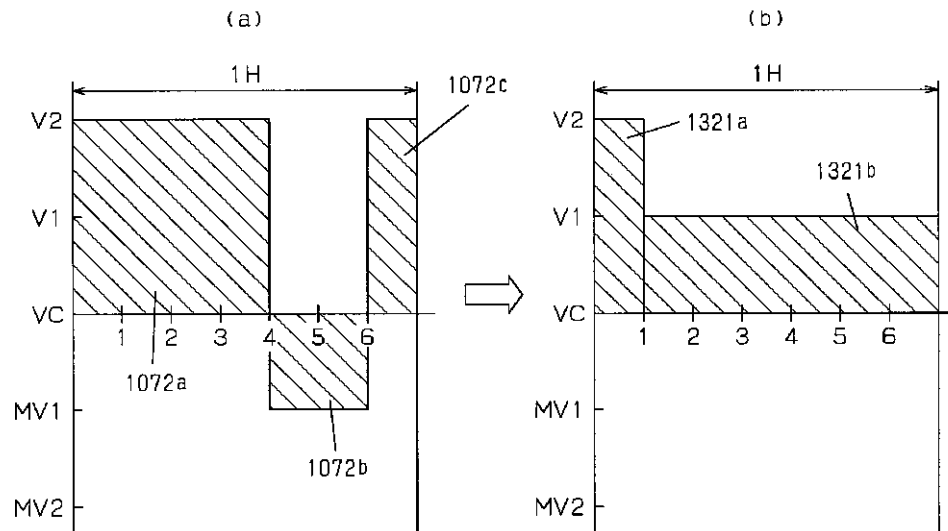
【図132】

1321 演算パルス (V1)

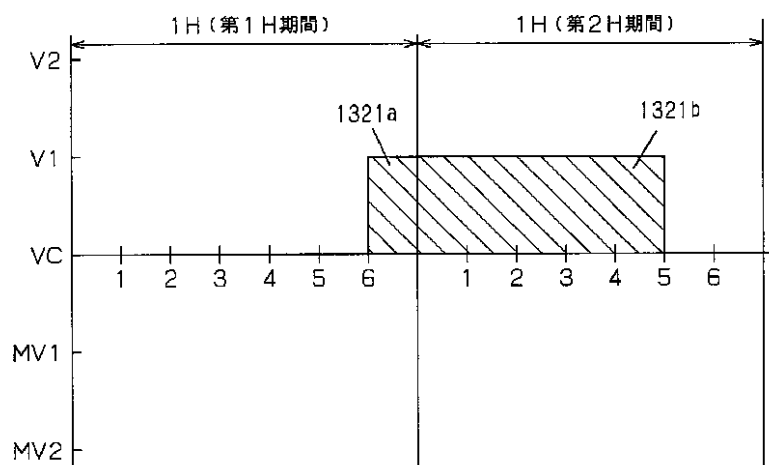


【図133】

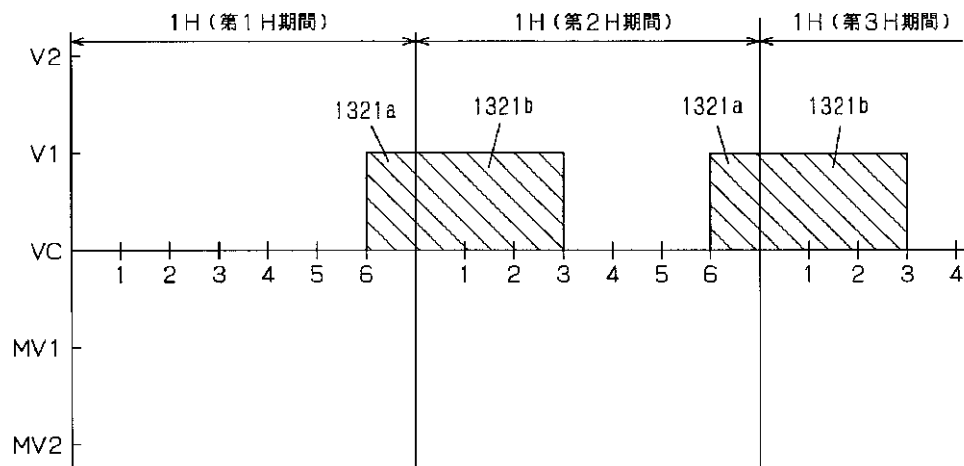
1321a 演算パルス(V2)
1321b 演算パルス(V1)



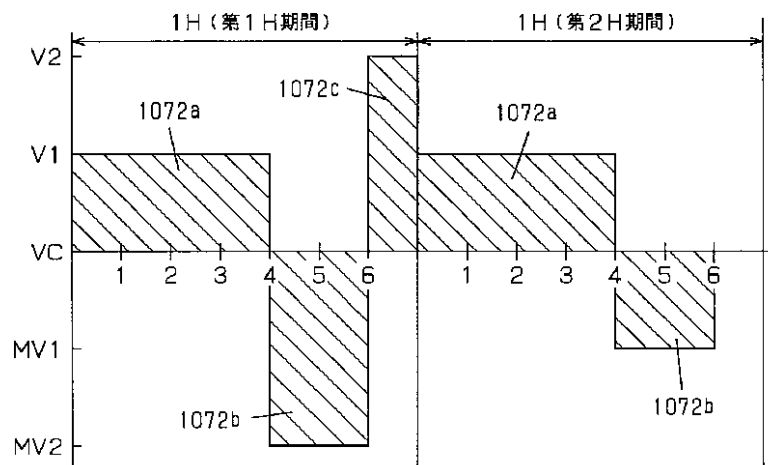
【図135】



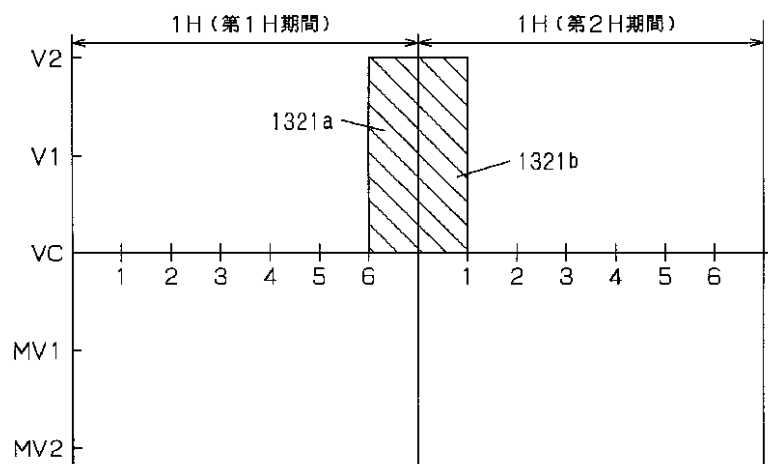
【図136】



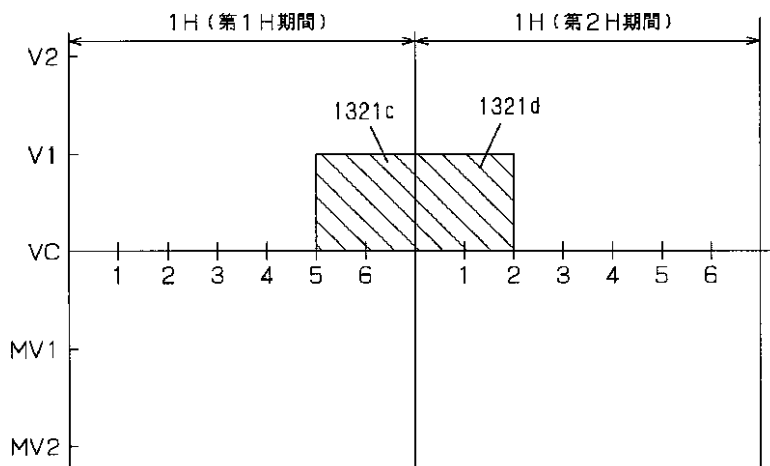
【図137】



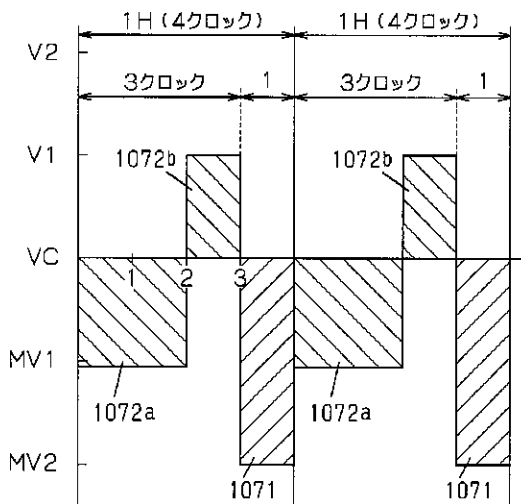
【図138】



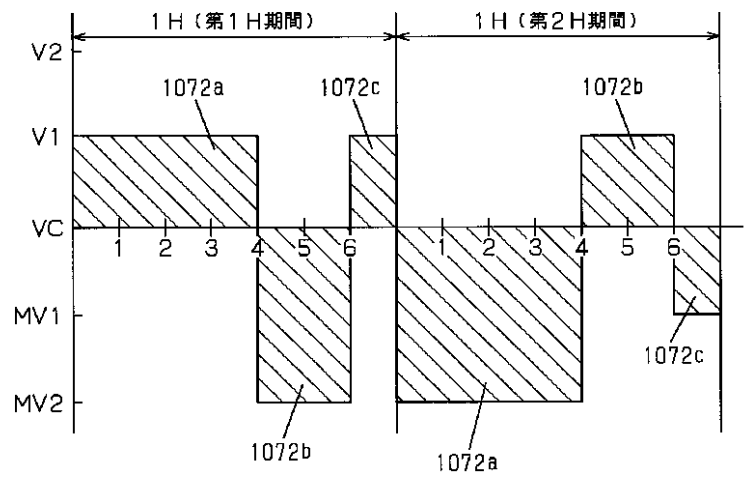
【図139】



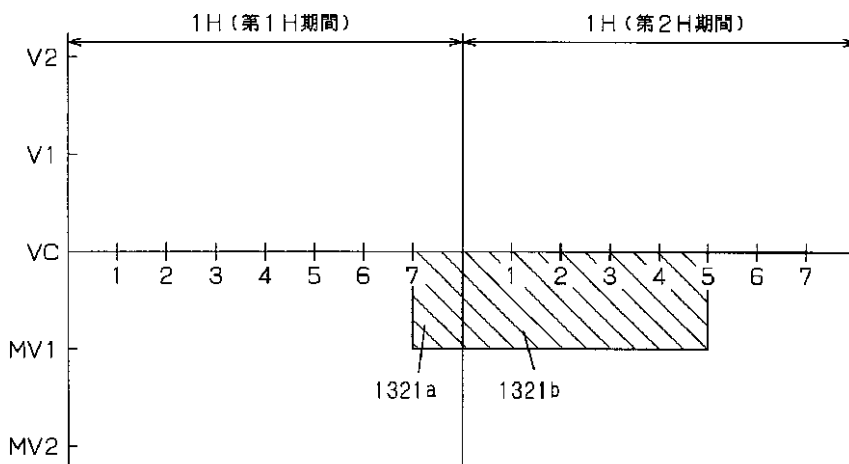
【図140】



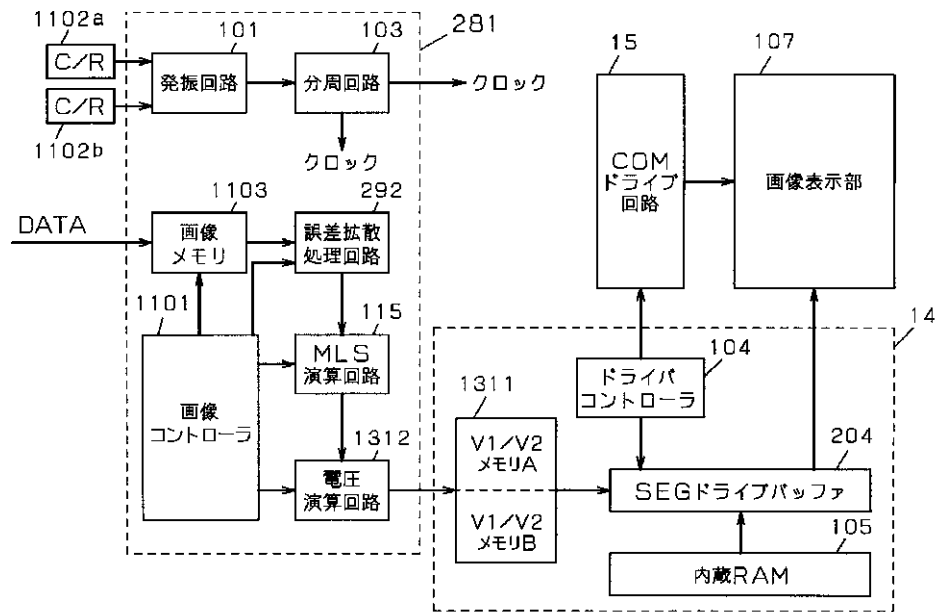
【図160】



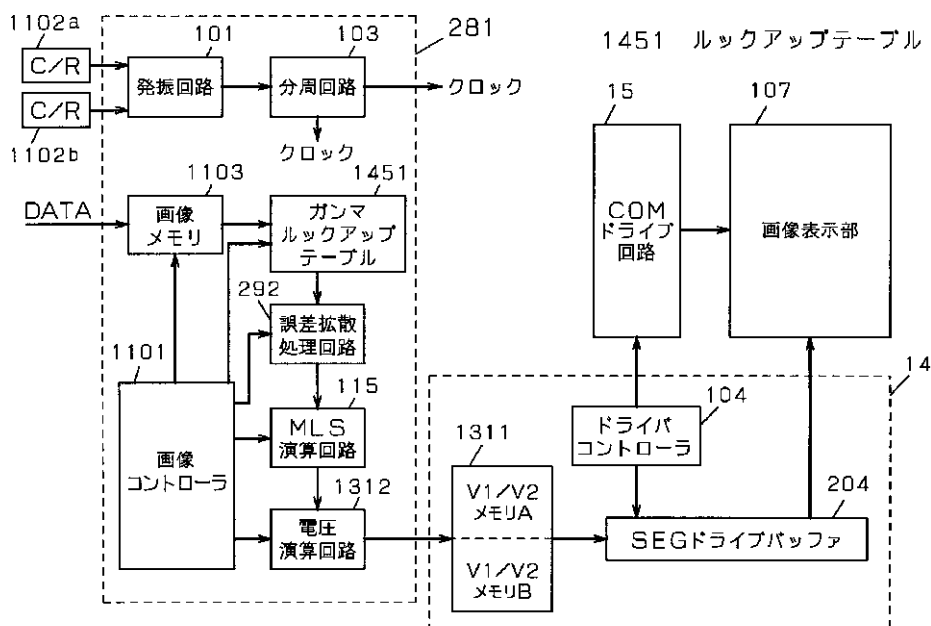
【図143】



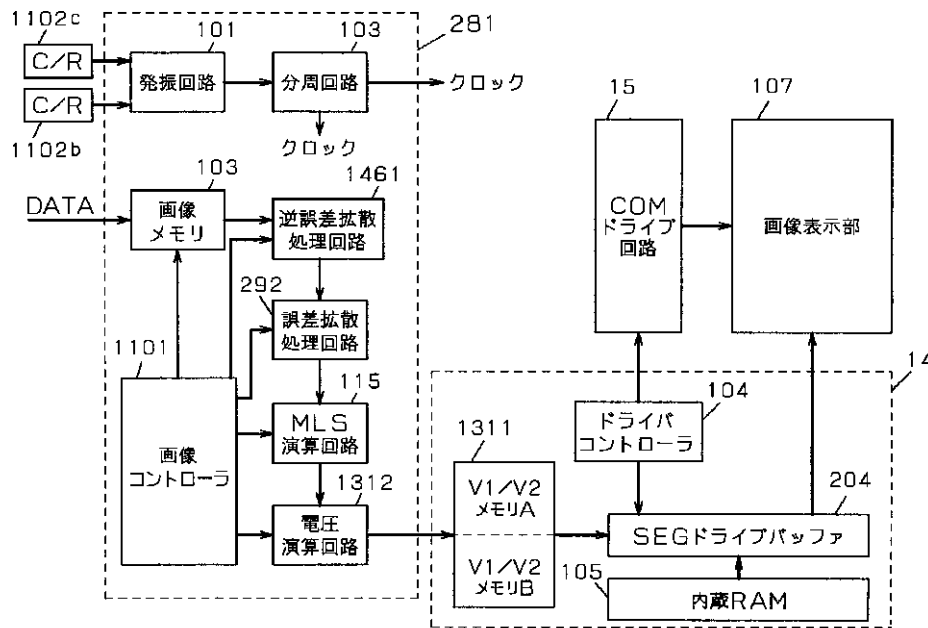
【図144】



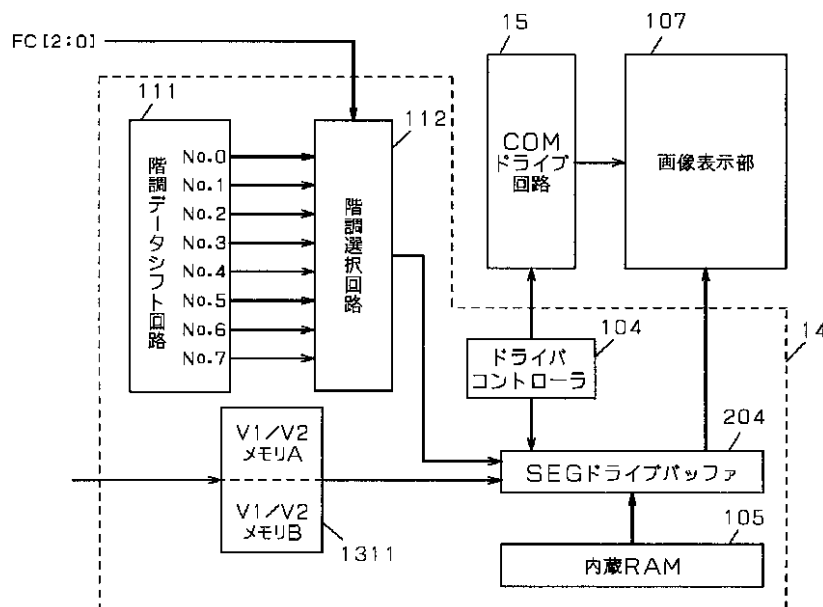
【図145】



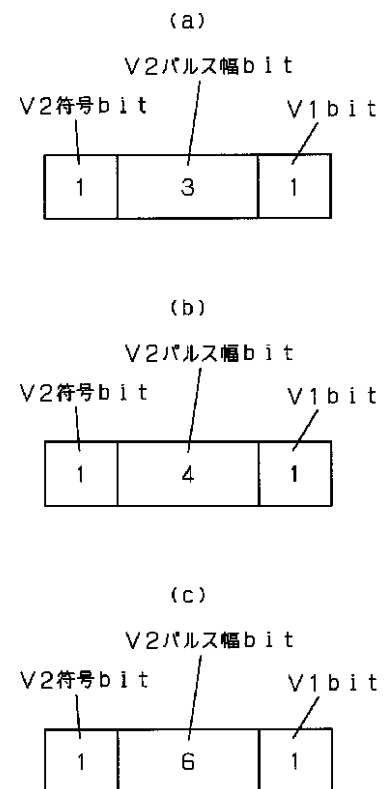
【図146】



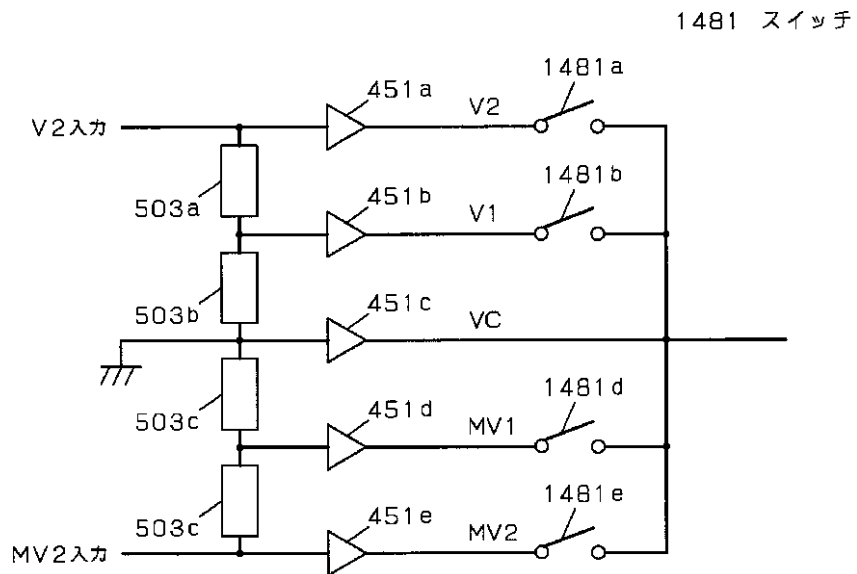
【図147】



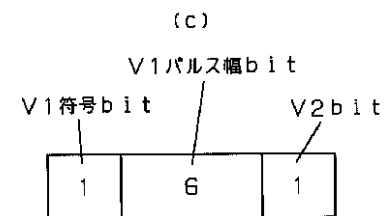
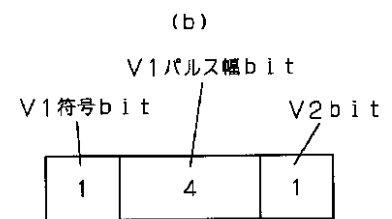
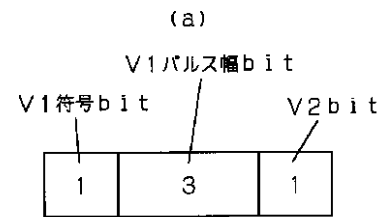
【図162】



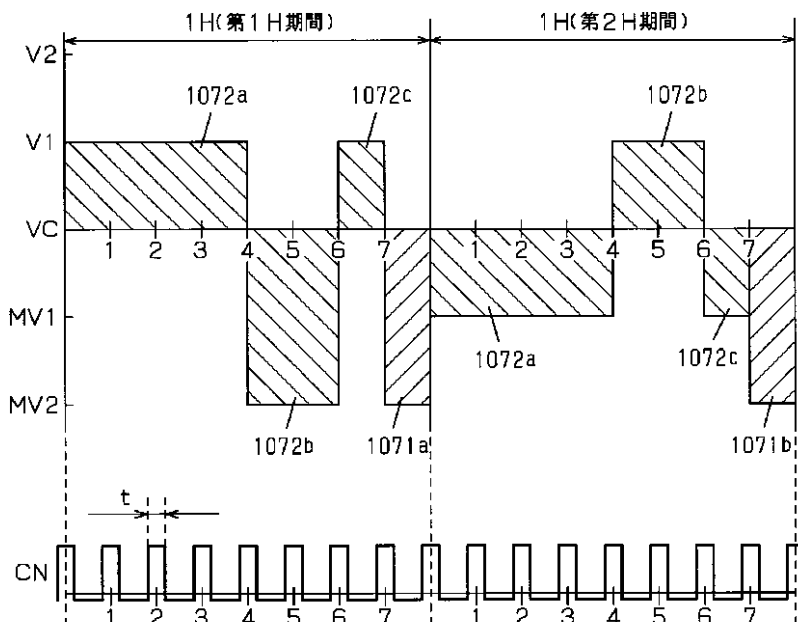
【図148】



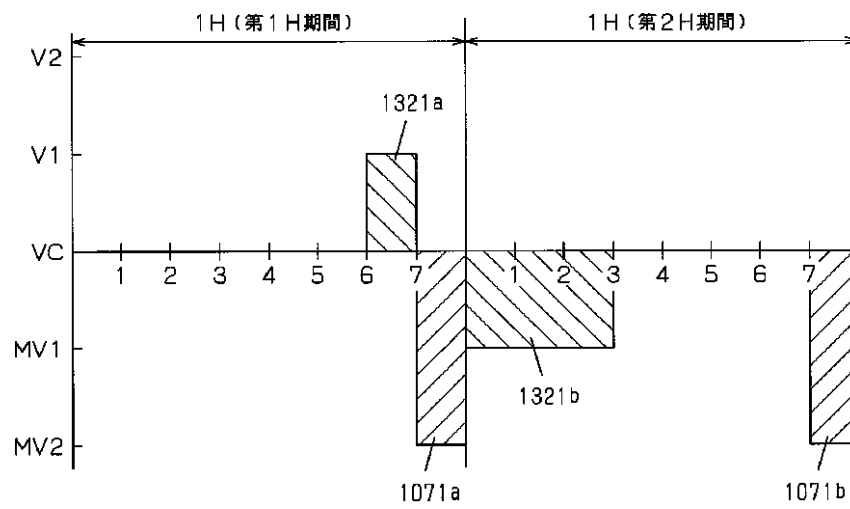
【図165】



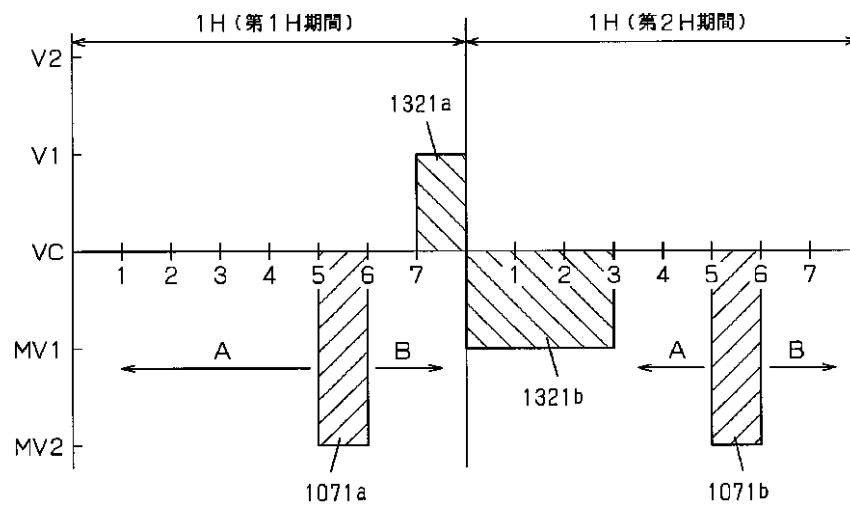
【図149】



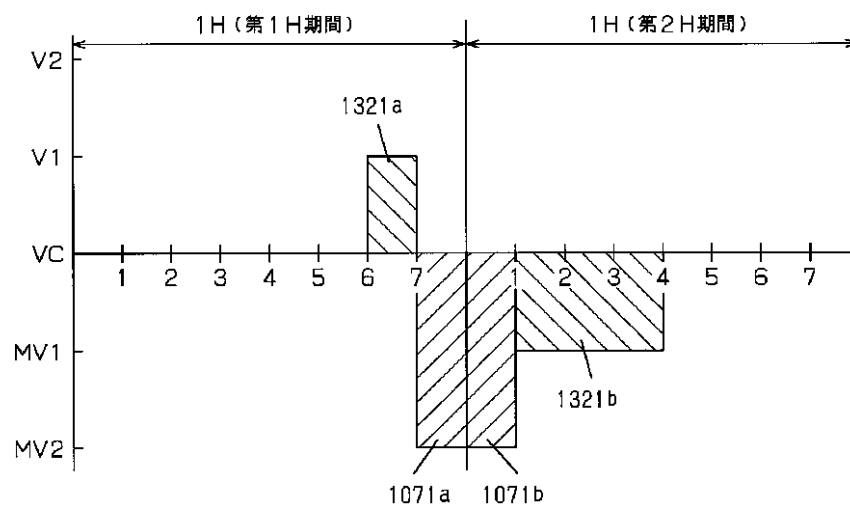
【図150】



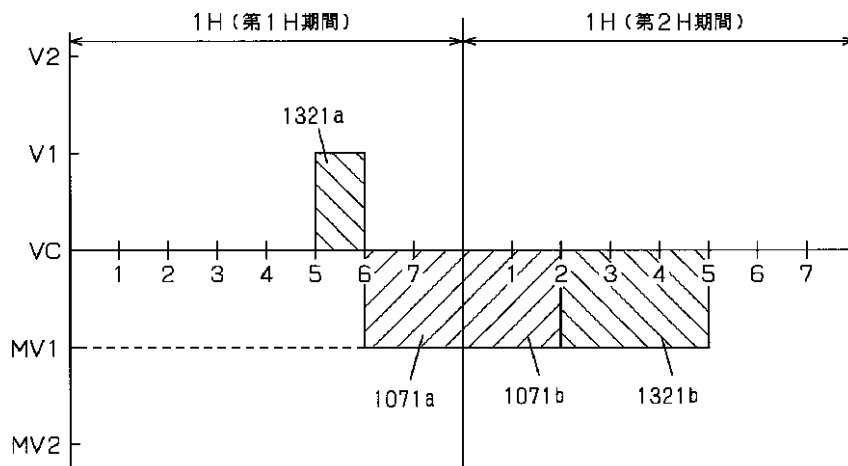
【図151】



【図152】

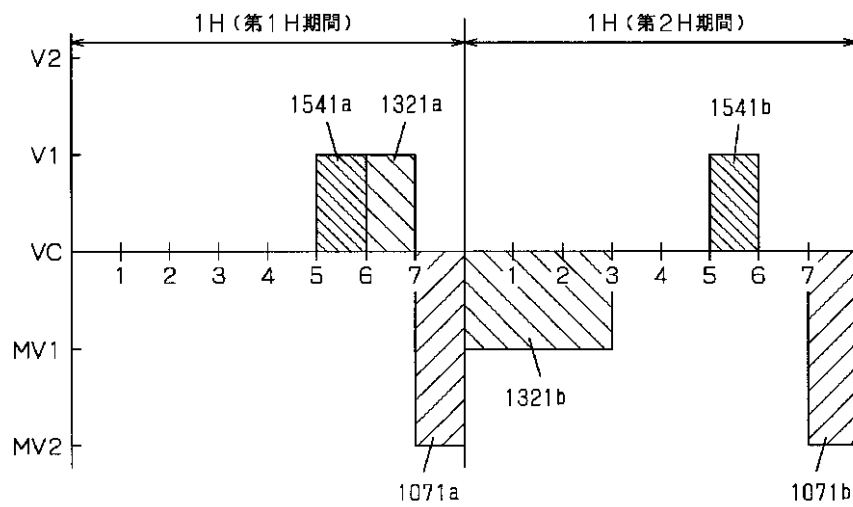


【図153】

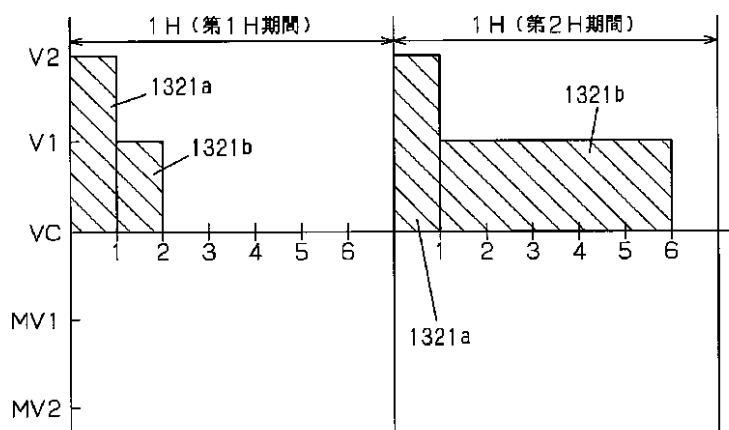


【図154】

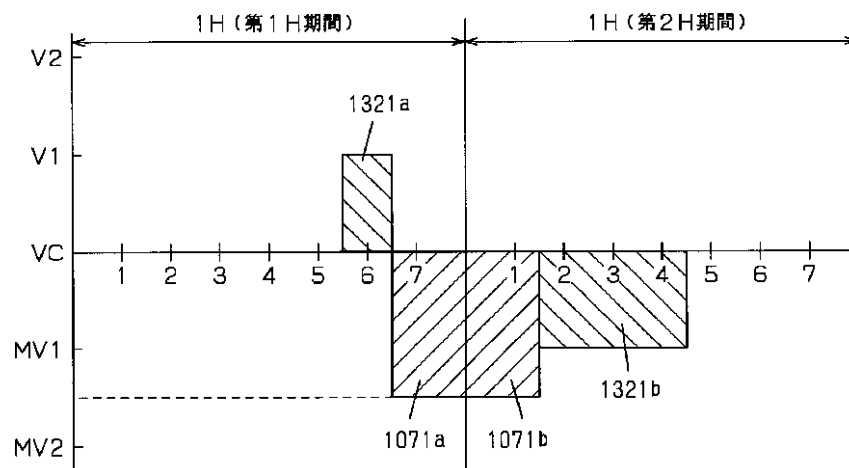
1541 補正パルス



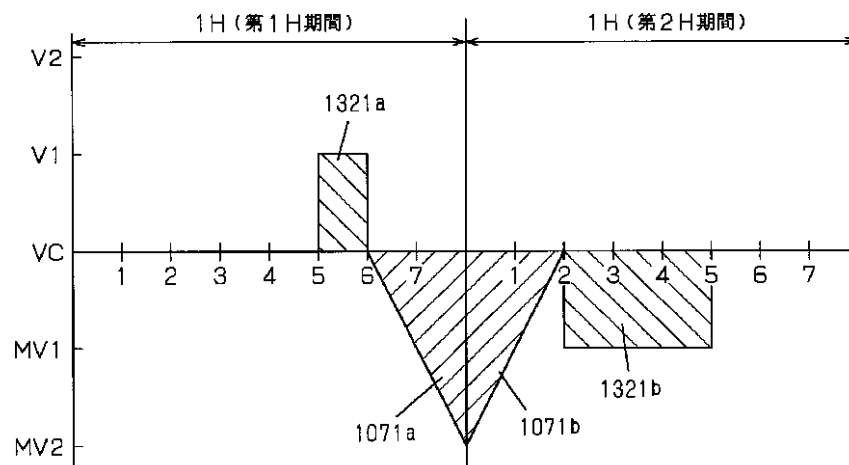
【図164】



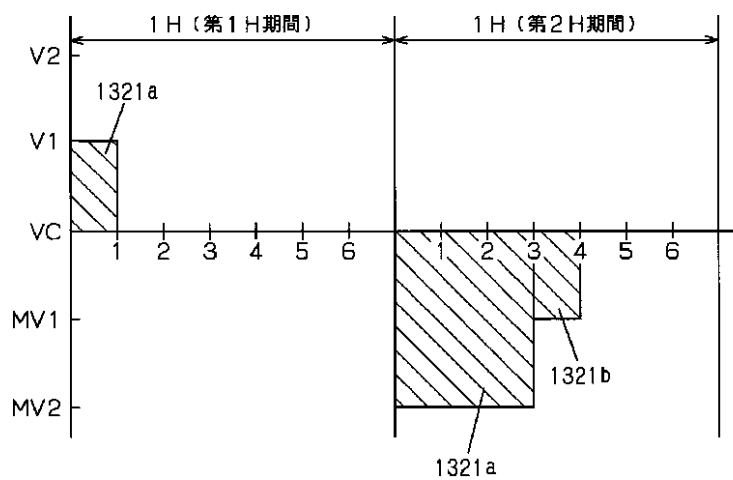
【図155】



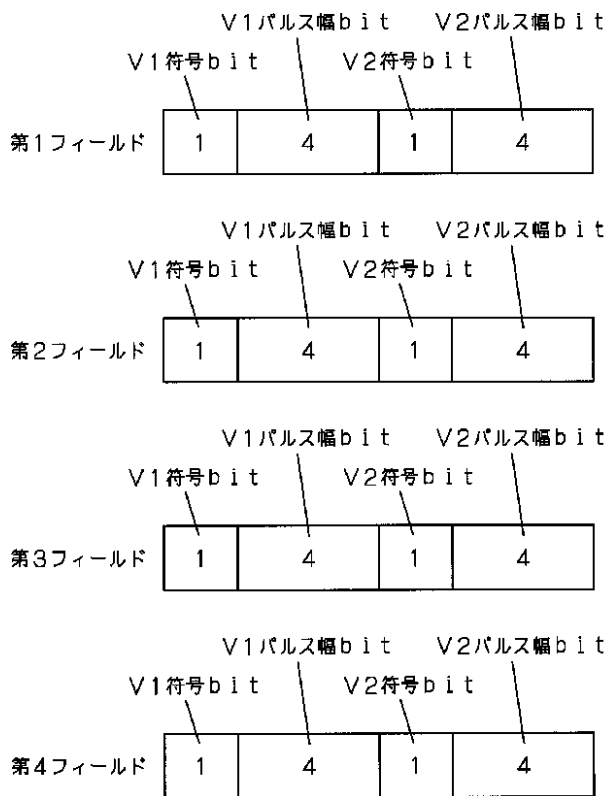
【図156】



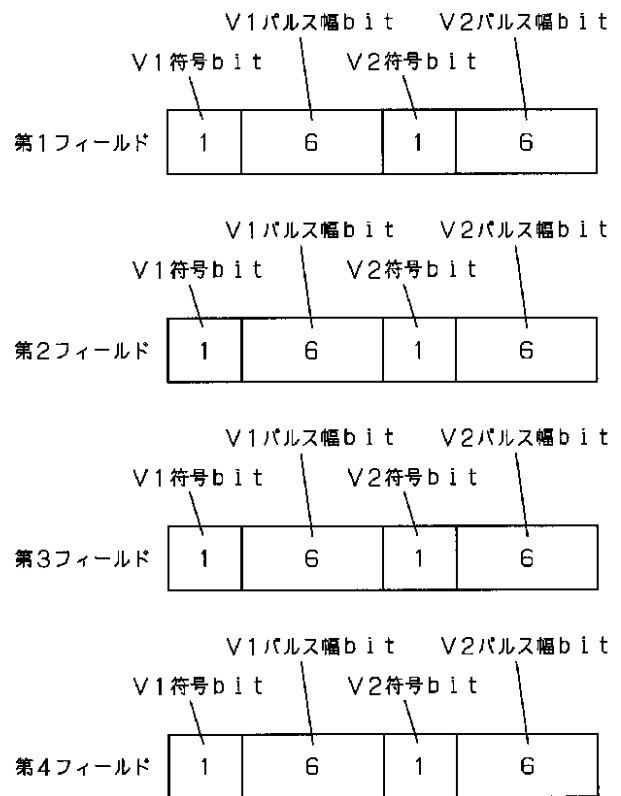
【図161】



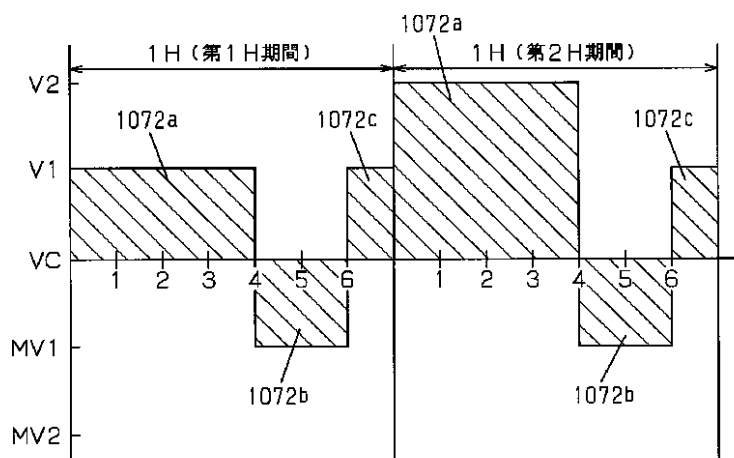
【図158】



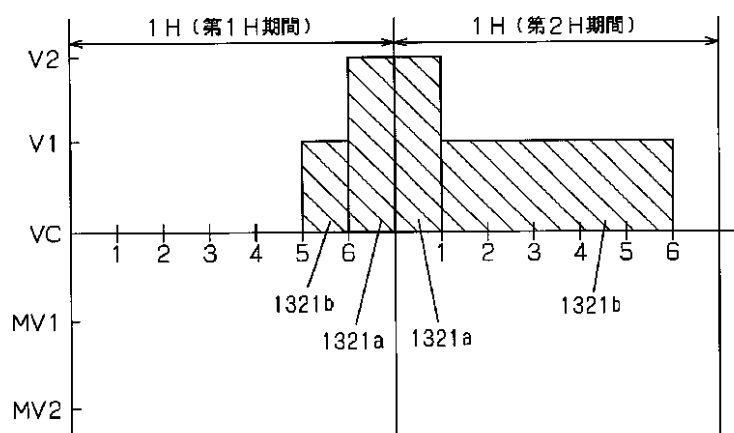
【図159】



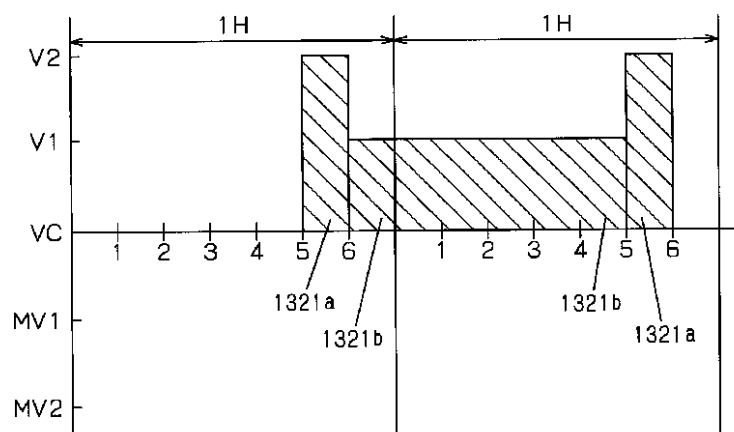
【図163】



【図166】



【図167】



フロントページの続き

(51)Int.Cl.⁷

G09G 3/20

識別記号

641

F I

G09G 3/20

テーマコード^{*} (参考)

641E

641A

641K

3/36

3/36

(72)発明者 山野 敦浩

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

F ターム(参考) 2H093 NA16 NA41 NC01 NC27 NC34
NC47 ND06 ND08 ND39 ND42
ND54 NE01 NF05 NF06 NF13
NF17 NF20
5C006 AA01 AA02 AA14 AA15 AA22
AC13 AC28 AF44 AF59 AF72
BB12 BB16 BC03 BC12 BC20
BF02 BF08 BF22 BF23 BF25
BF26 BF27 BF28 BF43 BF46
EC01 FA23 FA47 FA56
5C080 AA10 BB05 CC03 DD06 DD26
EE29 EE30 FF09 JJ02 JJ04
JJ06

专利名称(译)	液晶显示装置，其驱动方法和信息显示装置		
公开(公告)号	JP2002268034A	公开(公告)日	2002-09-18
申请号	JP2001068946	申请日	2001-03-12
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	高原博司 柘植仁志 山野敦浩		
发明人	高原 博司 柘植 仁志 山野 敦浩		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G02F1/133.545 G02F1/133.520 G09G3/20.611.A G09G3/20.611.E G09G3/20.622.Q G09G3/20.641.E G09G3/20.641.A G09G3/20.641.K G09G3/36		
F-TERM分类号	2H093/NA16 2H093/NA41 2H093/NC01 2H093/NC27 2H093/NC34 2H093/NC47 2H093/ND06 2H093/ND08 2H093/ND39 2H093/ND42 2H093/ND54 2H093/NE01 2H093/NF05 2H093/NF06 2H093/NF13 2H093/NF17 2H093/NF20 5C006/AA01 5C006/AA02 5C006/AA14 5C006/AA15 5C006/AA22 5C006/AC13 5C006/AC28 5C006/AF44 5C006/AF59 5C006/AF72 5C006/BB12 5C006/BB16 5C006/BC03 5C006/BC12 5C006/BC20 5C006/BF02 5C006/BF08 5C006/BF22 5C006/BF23 5C006/BF25 5C006/BF26 5C006/BF27 5C006/BF28 5C006/BF43 5C006/BF46 5C006/EC01 5C006/FA23 5C006/FA47 5C006/FA56 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD06 5C080/DD26 5C080/EE29 5C080/EE30 5C080/FF09 5C080/JJ02 5C080/JJ04 5C080/JJ06 2H193/ZA04 2H193/ZA21 2H193/ZB46 2H193/ZF01 2H193/ZP01 2H193/ZQ06 2H193/ZQ07 2H193/ZQ09 2H193/ZQ26		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种液晶显示装置，该液晶显示装置能够以良好的图像质量并且消耗低功率来实现多灰度级显示。 解决方案：MLS运算电路115对每个位的输入图像数据进行加权，以计算施加的电压（V1，V2，VC，MV1，MV2）和施加时间。电压计算电路1312计算针对每个位计算的施加电压和施加时间，并将其转换为V1（MV1）电压，其位宽，符号位和一个V2（MV2）电压脉冲。转换后的数据被传送到段驱动器14的V1/V2存储器。段驱动器14对W1/V2数据进行PMW调制，并输出到段信号线。

