

(19)日本国特許庁（J P）

(12) **公開特許公報** (A)

(11)特許出願公開番号

特開2002－202759

(P2002－202759A)

(43)公開日 平成14年7月19日(2002.7.19)

(51)Int.Cl ⁷	識別記号	F I	テマコード [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 2
G 0 2 F 1/133	550	G 0 2 F 1/133	2 H 0 9 3
	1/1345		5 C 0 0 6
	1/1368		5 C 0 8 0
G 0 9 G 3/20	621	G 0 9 G 3/20	621 M
審査請求 未請求 請求項の数 12 O L (全 15数) 最終頁に続く			

(21)出願番号 特願2000－398892(P2000－398892)

(22)出願日 平成12年12月27日(2000.12.27)

(71)出願人 000005223
富士通株式会社
神奈川県川崎市中原区上小田中4丁目1番1号
(72)発明者 榎本 弘美
神奈川県川崎市中原区上小田中4丁目1番1号
富士通株式会社内
(72)発明者 張 宏勇
神奈川県川崎市中原区上小田中4丁目1番1号
富士通株式会社内
(74)代理人 100070150
弁理士 伊東 忠彦

最終頁に続く

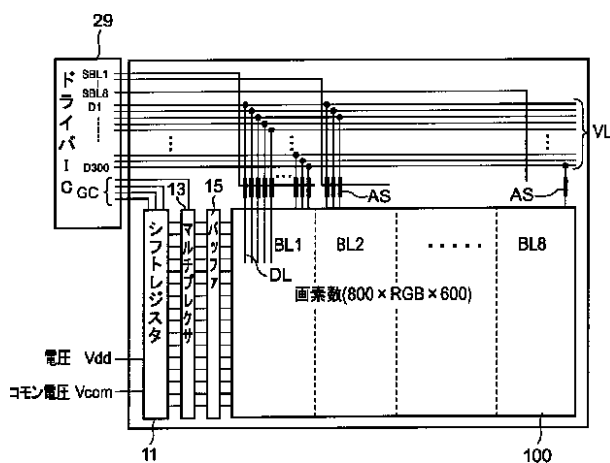
(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 良好な表示画像を得ることのできる液晶表示装置を提供する。

【解決手段】 データ信号線DLを介して供給された表示信号D1～D300に応じて表示部100に画像を表示する液晶表示装置であって、データ信号線DLを同時に駆動する少なくとも二つのバッファを含むドライバIC29を備えたことを特徴とする液晶表示装置を提供する。

本発明の実施の形態1に係る液晶表示装置の構成を示す図



【特許請求の範囲】

【請求項 1】 データ信号線を介して供給された画像表示データに応じて表示部に画像を表示する液晶表示装置であって、

前記データ信号線を同時に駆動する少なくとも二つの駆動手段を備えたことを特徴とする液晶表示装置。

【請求項 2】 前記少なくとも二つの駆動手段は、共通の前記データ信号線に接続されると共に、前記共通のデータ信号線に対して同じ側に配設される請求項 1 に記載の液晶表示装置。

【請求項 3】 前記表示部の種類に応じて、前記データ信号線を駆動する前記駆動手段の数を切り替える駆動能力切り替え手段をさらに備えた請求項 1 に記載の液晶表示装置。

【請求項 4】 前記表示部が形成された基板上に設けられ、前記データ信号線に複数の前記駆動手段を接続する配線部をさらに備えた請求項 1 に記載の液晶表示装置。

【請求項 5】 複数のデータ信号線を介して供給された画像表示データに応じて表示部に画像を表示する液晶表示装置であって、

同時出力する複数の同じ画像表示データを共通の前記データ信号線へ供給することにより、前記データ信号線を駆動する駆動手段を備えたことを特徴とする液晶表示装置。

【請求項 6】 前記駆動手段は、前記データ信号線毎に対応する前記画像表示データを供給する請求項 5 に記載の液晶表示装置。

【請求項 7】 供給される第一の制御信号に応じて表示部へ画像表示データを供給する周辺回路と、前記周辺回路へ前記第一の制御信号及び前記画像表示データを供給する駆動手段とを含む液晶表示装置であって、前記駆動手段に内蔵され、供給された第二の制御信号をレベル変換することにより前記第一の制御信号を生成するレベル変換手段を備えたことを特徴とする液晶表示装置。

【請求項 8】 前記表示部と前記周辺回路は、同じ基板上に一体的に形成された請求項 7 に記載の液晶表示装置。

【請求項 9】 前記駆動手段に内蔵され、前記駆動手段の外部から供給された信号に応じて前記表示部を分割制御する前記第二の制御信号を生成する分割制御信号生成手段をさらに備えた請求項 7 に記載の液晶表示装置。

【請求項 10】 前記駆動手段に内蔵され、前記分割制御信号生成手段により生成された前記第二の制御信号を選択的に前記レベル変換手段へ供給する選択手段をさらに備えた請求項 9 に記載の液晶表示装置。

【請求項 11】 前記レベル変換手段は、前記駆動手段に供給される電圧に応じて前記第一の制御信号を生成する請求項 7 に記載の液晶表示装置。

【請求項 12】 前記レベル変換手段は、前記液晶表示

装置の外部から供給される電圧に応じて前記第一の制御信号を生成する請求項 7 に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、液晶表示装置に関するものである。

【0002】

【従来の技術】 TFT (Thin Film Transistor) 液晶パネルに代表されるアクティブマトリクス方式液晶表示装置は、一般家庭用テレビやOA機器の表示装置として普及が期待されている。これは、アクティブマトリクス方式液晶表示装置によればCRTに比べ薄型化及び軽量化を容易に実現することができ、CRTに劣らない品質を有する画像表示を得ることができるためである。

【0003】そして、この薄型化及び軽量化が容易であるという点を生かしてノート型パソコン等の携帯型情報機器だけでなく、様々なマルチメディア情報機器への対応が求められており、薄型で軽量、省スペース額縁で高精細、そして大画面を実現するブロック順次方式による液晶表示装置の開発等が進められている。

【0004】ここで、フラットパネルディスプレイの中でも品質の高い画像表示が得られるアクティブマトリクス方式液晶表示装置のパネル構造を述べる。これは、図 1 に示されるように、マトリクス状に設けられた画素電極 110 及び該画素電極 110 に対応して設けられたスイッチング素子 (TFT 等) 112 とを有する TFT 基板と、共通電極が一面に形成されている共通基板との間に液晶が封入された構造を持っている。

【0005】そして、TFT 基板にはデータ信号線 DL や走査線 (走査電極) 114 がマトリクス状に交差しており、その交点すべてに TFT がスイッチング素子 112 として接続されている。このとき、走査線 114 で選択された行の TFT がオンして、データ信号線 DL に印加された映像信号電圧が各画素電極 110 に書き込まれ、次回にその行が選択されるまで電荷を保持することによって情報が保持される。

【0006】ここで、保持された情報に対応して液晶分子の傾きがきまるので、光の透過量を制御することができ、階調表示などが可能となる。さらに、カラー表示を行う場合には、RGB のカラーフィルタを用いることにより光の混合が実行される。

【0007】図 2 は、従来における液晶表示装置の構成を示す概略図である。ここで、図 2 (a) に示される液晶表示装置においては、表示部 100 の周辺に走査線ドライバ 1 と表示用データが供給される上側データ信号線・ドライバ 3 及び下側データ信号線・ドライバ 5 が配設される。また、図 2 (b) に示される液晶表示装置においては、表示部 100 の片側のみにデータ信号線・ドライバ 7 が配設される。

【0008】このように、従来における大半の液晶パネ

ルには、パネルの周辺部にデータ信号線、走査線用のそれぞれのドライバICがTAB圧着、COG (Chip On Glass) 実装の形式で配置され、該回路により各バスラインの駆動が行われ画像表示が実現される。

【0009】また、最近では多結晶シリコン材料を用いて、ガラス基板（液晶パネルのTFT基板）上に直接駆動回路を作成するポリシリコンLCD方式の液晶表示装置の開発が進められている。このポリシリコンLCD方式の液晶表示装置は、ガラス基板上に駆動回路を作りこんでしまうので、表示画面の周辺におけるいわゆる額縁スペース等を削減するのに有効である。また、TFT基板作成工程の中で回路も作成するので、後から別途ICを組み込むといった工数も削減されるといったメリットがある。以上のような内容により、現在ますますポリシリコンLCDの大画面化及び高精細化が進められているため、ポリシリコンLCDは今後の液晶表示市場に大きく浸透していくものと思われる。

【0010】ここで、上記のようなポリシリコンLCD方式の液晶パネルの駆動回路においては、表示部を構成する各ブロックへ順次データ信号線を介して表示データを送り（ブロック順次方式）、パネルを分割的に駆動するといった方式の採用が検討されている。

【0011】図3は、ブロック順次方式を採用した従来の液晶表示装置の構成を示す図である。図3に示されるように、ブロック順次方式を採用した従来の液晶表示装置は、表示部100と、ドライバIC9と、シフトレジスタ11と、マルチプレクサ13と、バッファ15と、ビデオ線VL及びアナログスイッチASを備える。そして、図3に示された例においては、表示部100の画素数が（800×RGB×600）とされると共にブロックBL1～BL8に分割され、ドライバIC9には8本のブロック選択信号SBL1～SBL8と表示信号D1～D300及びゲート制御信号GCが入力される。

【0012】また、アナログスイッチASはブロック選択信号に応じてオンされ、表示信号がビデオ線VL及びデータ信号線DLを介して対応するブロックへ供給される。

【0013】ここで、上記のような構成を有するブロック順次方式を採用した液晶表示装置の利点としては、まずガラス基板上に作成される回路は、アナログスイッチASが並設されたセクタ部程度なので、液晶パネルを構成する回路の簡略化を図ることができ、液晶パネルの歩留まり向上を実現できる。

【0014】さらに、従来の汎用データドライバを使用することができるため、低コストによりポリシリコンLCDを作成することが可能となる。また、分割ブロック数の増加や汎用データドライバの多出力ICの採用などにより、さらに大画面で高精細なポリシリコンLCDの実現に向けた開発が進められている。

【0015】しかしながら、上記のような開発を進める

にあたっては、汎用ドライバを使用する際において、ドライバの駆動能力の向上が必要不可欠な課題となる。すなわち、従来のドライバでは、ブロック毎に対応するデータバスやビデオ線のチャージアップ時間が分割駆動のタイミングに合わないため、データの切り替わりを円滑に行うことができず、データによっては不具合な表示になってしまうという問題があった。

【0016】一方、アモルファスシリコンプロセスにより形成される液晶パネルには、マトリクス状に配置されて表示部を形成する画素セルやスイッチング素子、データ信号線、走査線のみが設けられる。ここで、画素セルは画素電極110とそれに対向する共通電極、及びこれらの電極の間に設けられる液晶層から構成される。

【0017】そして、このパネルを表示駆動するデータドライバは、パソコン等からアナログまたは数ビットのデジタル階調信号を入力し、デジタル階調信号の場合は64階調または256階調のアナログ階調電圧に変換して液晶パネルに供給することによって多階調の表示を行う。

【0018】ここで、ポリシリコンを用いて形成される液晶パネル（以下単に「パネル」ともいう。）では、表示部と共に駆動回路またはその一部を表示部の周辺回路としてパネルガラス上に同時に形成することができる。そして、走査線側では上記駆動回路として走査線ドライバを構成することが可能であり、データ信号線側では駆動回路の一部をパネルガラス上に形成し、パネル外部の制御回路で作成された制御信号によりデータ信号線側周辺回路を制御して、ブロック順次駆動が可能となる。

【0019】しかしながら、ポリシリコンを用いて形成されるパネル上に設けられた周辺回路の場合、該周辺回路に含まれるトランジスタの特性から、該周辺回路を動作させる電圧は3.3VのようなICロジックレベルではなく、高電圧例えば10V以上が要求される。従って、パネル外部で用いられる制御信号のロジックレベルとパネル上に形成された周辺回路の動作電圧の間でレベル変換が必要となるという問題があった。

【0020】

【発明が解決しようとする課題】本発明は、上述の問題を解消するためになされたもので、良好な表示画像を得ることのできる液晶表示装置を提供することを目的とする。

【0021】

【課題を解決するための手段】上記の目的は、データ信号線を介して供給された画像表示データに応じて表示部に画像を表示する液晶表示装置であって、データ信号線を同時に駆動する少なくとも二つの駆動手段を備えたことを特徴とする液晶表示装置を提供することにより達成される。このような手段によれば、データ信号線の駆動能力を高めることができる。

【0022】ここで、上記少なくとも二つの駆動手段

は、共通のデータ信号線に接続されると共に、該共通のデータ信号線に対して同じ側に配設されたものとすることができる。

【0023】また、表示部の種類に応じて、データ信号線を駆動する駆動手段の数を切り替える駆動能力切り替え手段をさらに備えることとすれば、データ信号線の駆動能力を容易に最適化することができる。

【0024】また、本発明の目的は、複数のデータ信号線を介して供給された画像表示データに応じて表示部に画像を表示する液晶表示装置であって、同時出力する複数の同じ画像表示データを共通のデータ信号線へ供給することにより、データ信号線を駆動する駆動手段を備えたことを特徴とする液晶表示装置を提供することにより達成される。このような手段によれば、データ信号線の駆動能力を高めることができる。

【0025】ここで、上記駆動手段は、データ信号線毎に対応する画像表示データを供給するものとすることができる。

【0026】また、本発明の目的は、供給される第一の制御信号に応じて表示部へ画像表示データを供給する周辺回路と、周辺回路へ第一の制御信号及び画像表示データを供給する駆動手段とを含む液晶表示装置であって、駆動手段に内蔵され、供給された第二の制御信号をレベル変換することにより第一の制御信号を生成するレベル変換手段を備えたことを特徴とする液晶表示装置を提供することにより達成される。このような手段によれば、周辺回路の動作に適したレベルを有する第一の制御信号を、簡易な構成により生成することができる。

【0027】なお、特に表示部と周辺回路が同じ基板上に一体的に形成された場合には、該基板の特性に応じたレベル変換が必要とされる。

【0028】また、駆動手段に内蔵され、駆動手段の外部から供給された信号に応じて表示部を分割制御する第二の制御信号を生成する分割制御信号生成手段をさらに備えることとすれば、表示部を分割的に駆動することができる。

【0029】ここで、駆動手段に内蔵され、分割制御信号生成手段により生成された第二の制御信号を選択的にレベル変換手段へ供給する選択手段をさらに備えることとすれば、表示部の解像度に応じた分割数に設定することが可能になる。

【0030】なお、上記においてレベル変換手段は、駆動手段に供給される電圧に応じて第一の制御信号を生成するものとするれば、レベル変換手段のための電源が不用となり、液晶表示装置の外部から供給される電圧に応じて第一の制御信号を生成するものとするれば、外部から供給する電圧のレベルを変更することによって第一の制御信号のレベルを容易に調整することができる。

【0031】

【発明の実施の形態】以下において、本発明の実施の形

態を図面を参照して詳しく説明する。なお、図中同一符号は同一又は相当部分を示す。

【0032】本発明の実施の形態に係る液晶表示装置は、液晶パネルの駆動回路に含まれた出力部において、複数の出力バッファにより一つの出力ラインを駆動することとしたもので、データドライバから出力されたデータ信号のビデオ線やデータ信号線における切り替わりを円滑にするものである。

【0033】そして、上記のように駆動能力を高めることにより、ビデオ線やデータ信号線のチャージアップ時間を短縮化し、表示データのブロック毎における切り替わり時においても問題無くチャージアップが行われるようになるため、ブロック順次方式のポリシリコンLCDに適した駆動回路を作成することができ、良好な表示を得ることができる。

【0034】すなわち、本発明の実施の形態に係る液晶表示装置は、汎用データドライバを用いて画像表示を行うことが可能なポリシリコンLCDの駆動回路に関するもので、特にブロック順次方式の駆動に有効である。なお、「ブロック順次方式」とは、上記のようにデータドライバから出力されたデータを液晶パネルの分割数に対応させて、それぞれのブロックのデータ信号線に随時データを供給・保持していくものである。

【0035】ここで、該分割数に応じた各ブロックへのデータのチャージアップ時間は、1水平期間／分割数とされるため、従来の汎用データドライバにおいては上記のような短時間でのデータチャージアップは不可能とされていた。

【0036】従って、本発明の実施の形態に係る液晶表示装置では、上記のように汎用データドライバの複数の出力ラインを一つのビデオ線、あるいはデータ信号線に接続することによって、複数のバッファを用いてデータを出力するものである。

【0037】あるいは、使用するドライバに含まれる出力回路に予め複数の出力バッファ回路を具備し、液晶パネルの種類に合わせて該出力バッファ回路の切り替えを行うことによって、該液晶パネルに最適な駆動能力でチャージアップを行うことができる駆動回路を備えるものとされる。

【0038】そして、このように複数の出力バッファを用いることにより、データチャージアップ時間は、一つのバッファによりデータを出力する際よりも大幅に短縮化することができる。さらに、短時間のデータチャージアップを実現することにより、液晶パネルにおけるブロック毎の書き込みを十分に行うことができ、液晶画像表示の質を良好なものとすることができ、また、大画面で高精細な液晶パネルにおいても、良好な液晶画像表示を得ることができる。

【0039】以下において、本発明の実施の形態に係る液晶表示装置を具体的に説明する。

【実施の形態1】図4は、本発明の実施の形態1に係る液晶表示装置の構成を示す図である。図4に示されるように、実施の形態1に係る液晶表示装置は、図3に示された液晶表示装置と同様な構成を有するが、ドライバIC29の構成が異なるものである。

【0040】ここで、ドライバIC29の出力回路部には、図5に示されるように各表示信号D1～D300を駆動するために、それぞれ複数の出力バッファBFが備えられる。そして、例えば二つの出力バッファBF毎に、ビデオ線VLを介して共通のデータ信号線DLに接続されると共に、共通のデータ信号線DLに対して同じ側に配設される。

【0041】このとき、使用するバッファの数は増加するが、等分割することにより分けられた表示部100の各部分を順次駆動することによってデータを保持していくブロック順次方式を採用しているため、使用するドライバICの数は少なく済むことになる。

【0042】次に、本実施の形態1に係る液晶表示装置の動作を、図6に示されたタイミングチャートを参照しつつ説明する。まず、表示信号D1～D300がドライバIC29からビデオ線VLへ出力されるタイミングは、図6(a)に示されたラッチ信号(ラッチパルス)LPにより制御され、図6(b)及び図6(c)に示されるように、表示部100のブロックBL1からブロックBL8へ供給される表示信号が順次ビデオ線VLへ出力される。従って、図6(b)及び図6(c)に示されたTAB出力の波形は、ビデオ線VLを伝送する信号の波形と同じものとなる。

【0043】そして、このビデオ線VLから各ブロック毎に含まれたデータ信号線へのデータの書き込みは、図6(d)から図6(g)までに示されるように、ブロック選択信号SBL1～SBL8が順次ハイレベルに活性化されることにより実行される。すなわち、ブロック選択信号SBL1～SBL8がハイレベルに活性化されると、選択されたブロックBL1～BL8に対応するアナログスイッチASがオンされることによって、該ブロックに含まれたデータ信号線群へ順次表示信号が保持されることになる。

【0044】ここでさらに、ドライバIC29からシフトレジスタ11やマルチプレクサ13へ供給されるゲート制御信号GCに応じて、1水平ライン(行)毎にTFTがオンして、表示部100の各画素セルへデータが書き込まれ画像が表示される。

【0045】また、図6(b)及び図6(c)に示されるように、表示部100のいわゆるちらつきを防止するため、各ブロックに供給されるTAB出力においては奇数番目と偶数番目のドット(画素セル)における表示信号の極性が常に反転したものとされ、同時に各ブロックに供給されるTAB出力は画素セルの焼き付きを防止するため、印加電圧が交流制御される。

【0046】ここで、図7に示されるように、例えばブロックBL1の画素セルに黒を書き込みブロックBL2の画素セルに白を書き込む場合には、奇数番目の画素セルについては、表示信号を時刻t1において黒レベルの電圧 V_{bh} とすると共に、時刻t2において印加電圧を白レベルの電圧 V_{wh} とする。このとき、時刻t1において白レベルの電圧 V_{wh} から黒レベルの電圧 V_{bh} へ遷移させるために時間tを要し、時刻t2において黒レベルの電圧 V_{bh} から白レベルの電圧 V_{wh} まで遷移させるために時間tを要すると共に、時刻t3においても電圧 V_{wh} から電圧 V_{bh} まで遷移させるために時間tを要することとなる。

【0047】同様に、偶数番目の画素セルについては、表示信号を時刻t1において黒レベルの電圧 V_{bl} とすると共に、時刻t2において印加電圧を白レベルの電圧 V_{wl} とする。このとき、時刻t1において白レベルの電圧 V_{wl} から黒レベルの電圧 V_{bl} へ遷移させるために時間tを要し、時刻t2において黒レベルの電圧 V_{bl} から白レベルの電圧 V_{wl} まで遷移させるために時間tを要することとなる。

【0048】上記において、本発明の実施の形態1に係る液晶表示装置によれば、各表示信号D1～D300を複数の出力バッファにより駆動するため、データチャージアップ時間を短縮化して上記時間tを(1水平期間/分割数)より確実に短いものとするができる。これより、表示部100におけるブロック毎の書き込みを高速かつ十分に行うことができ、液晶画像表示の質を良好なものとするができる。従って、大画面で高精細な液晶パネルにおいても、良好な液晶画像表示を得ることができる。

【実施の形態2】図8は、本発明の実施の形態2に係る液晶表示装置の構成を示す図である。図8に示されるように、本実施の形態2に係る液晶表示装置は、シフトレジスタ部20とデータ入力部21、データレジスタ部22、ラッチ部23、デコーダ部24、基準電源作成部25、セレクト部26、及び出力部27からなるデータドライバ部19と、走査線ドライバ部28及び表示部100とを備える。

【0049】ここで、データ入力部21及びシフトレジスタ部20にはデータ信号が供給され、シフトレジスタ部20にはさらにデータクロック信号CLK等の制御信号が供給される。また、データレジスタ部22はデータ入力部21及びシフトレジスタ部20に接続され、ラッチ部23はデータレジスタ部22へ接続される。また、デコーダ部24はラッチ部23に接続され、セレクト部26はデコーダ部24及び基準電源作成部25に接続される。そして、出力部27はセレクト部26に接続され、表示部100は出力部27と走査線ドライバ部28とに接続される。

【0050】上記のような構成を有する本発明の実施の

形態 2 に係る液晶表示装置においては、出力部 27 の中に、表示部 100 に敷設された各データ信号線 DL に複数、例えば二つずつ接続される出力バッファ BF を含む。そして、各出力バッファ BF は、出力部 27 に供給されるスイッチ制御信号 SW に応じてデータ信号線 DL に接続される。

【0051】すなわち、本実施の形態 2 に係る液晶表示装置においてはスイッチ制御信号 SW に応じて、図 9

(i) に示されるようにデータ信号線 DL1~DL3 をそれぞれ一つの出力バッファ BF により駆動したり、図 9 (ii) に示されるように、各データ信号線 DL1~DL3 をそれぞれ二つの出力バッファ BF により駆動することができる。さらには、図 9 (iii) に示されるように、各データ信号線 DL1~DL2 をそれぞれ四つの出力バッファ BF により駆動することもできる。ここで、上記スイッチ制御信号 SW は各出力バッファ BF を活性または不活性化させる信号とされる。

【0052】従って、上記スイッチ制御信号 SW により、各データ信号線 DL を駆動する出力バッファ BF の個数が必要とされる駆動能力に応じて切り替えられる。なお、必要とされる出力バッファ BF の個数は例えば表示部 100 の種類（表示部 100 の解像度やサイズ等による）に応じて変化する。

【0053】そして、図 10 に示されるように、各データ信号線 DL が一つの出力バッファ BF により駆動される場合にはデータ信号線 DL の電位 V_{DL} の時間変動は実線 L1 により示され、各データ信号線 DL が二つの出力バッファ BF により駆動される場合にはデータ信号線 DL の電位 V_{DL} の時間変動は破線 L2 により示され、各データ信号線 DL が三つの出力バッファ BF により駆動される場合にはデータ信号線 DL の電位 V_{DL} の時間変動は一点鎖線 L3 により示される。なお、図 10 に示されるように、データ信号線 DL の電位 V_{DL} は、目標電位 V_{id} に収束するよう指数関数的に増加することになる。

【0054】従って、各データ信号線 DL を多くの出力バッファ BF により駆動するほど駆動能力が増加して電位 V_{DL} が目標電位 V_{id} まで到達する時間が短くなるため、表示部 100 の種類に応じて駆動能力を最適化することができる。また、上記のように本実施の形態 2 に係る液晶表示装置によれば、各データ信号線 DL を一つの出力バッファ BF により駆動することもできるため、該出力バッファ BF を含むドライバ IC を汎用ドライバとして使用することもできる。

【0055】なお、本実施の形態 2 に係る液晶表示装置においては、図 8 に示されるようにデータドライバ部 19 を表示部 100 が形成される基板とは別の基板に形成するほか、データドライバ部 19 に含まれた少なくとも一つの部分を、表示部 100 が形成される基板と同じ基板上に形成してもよい。

〔実施の形態 3〕図 11 は、本発明の実施の形態 3 に係るドライバ IC の構成を示す図である。図 11 に示されるように、本実施の形態 3 に係るドライバ IC 32 は、TAB 基板 31 に接続されるものであり、データ入力部 33 とデータ並べ替え回路 34、データ保持回路 35 及び出力部 36 を含む。なお、図 11 に示されるように、TAB 基板 31 には制御基板 30 が接続される。

【0056】ここで、データ入力部 33 は TAB 基板 31 に接続され、データ並べ替え回路 34 はデータ入力部 33 に接続される。また、データ保持回路 35 はデータ並べ替え回路 34 に接続され、出力部 36 はデータ保持回路 35 に接続される。

【0057】そして、図 11 に示されるように、出力部 36 は各データ信号線 DL に対して二つずつ並列接続された複数の出力バッファ BF を含む。すなわち、図 11 に示されたドライバ IC 32 はデータ並べ替えの機能を有すると共に、各データ信号線 DL を複数の出力バッファ BF で駆動するため、データ信号線 DL の駆動能力を高めることができる。

【0058】なお、図 8 に示された上記実施の形態 2 に係る出力部 27 と同様に、出力部 36 に含まれた個々の出力バッファ BF のオン・オフを切り替え可能とすれば、データ信号線 DL に対して一対一、あるいは液晶パネルに応じた数の出力バッファ BF によりデータ信号線 DL を駆動することができるため、汎用性を高めることができる。

【0059】また、上記において、図 11 に示されたデータ並べ替え回路 34 を制御基板 30 に設け、出力部 36 を液晶パネルが形成されるガラス基板上に設けることにより、ドライバ IC 32 の代わりに汎用ドライバを用いることができる。

〔実施の形態 4〕図 12 は、本発明の実施の形態 4 に係る液晶表示装置の構成を示す図である。図 12 に示されるように、本発明の実施の形態 4 に係る液晶表示装置は、表示部 101 と、走査線ドライバ 1 と、三つのドライバ IC DRV1~DRV3 と、配線部 37 とを備える。そして、表示部 101 はデータ信号線 DL1~DL6 を含む。

【0060】ここで、本実施の形態 4 に係る液晶表示装置では、配線部 37 は表示部 101 に対して一方の側に設けられ、三つのドライバ IC DRV1~DRV3 が共に配線部 37 に接続される。そして、本実施の形態 4 に係る液晶表示装置においては、各データ信号線 DL1~DL6 が配線部 37 において、それぞれ三つの汎用ドライバに接続される。

【0061】上記のような構成によれば、各データ信号線 DL1~DL6 を三つのドライバ（ドライバに含まれた出力バッファ）により同時に駆動することができるため、データ信号線 DL1~DL6 の駆動能力を高め、データチャージアップを十分に行うことができる。

【0062】なお、上記配線部37は、表示部100が形成されたガラス基板に設けられる他、該ガラス基板に付設されるドライバTABプリント板に設けられても良い。

〔実施の形態5〕図13は、本発明の実施の形態5に係る液晶表示装置の構成を示す図である。図13に示されるように、本実施の形態5に係る液晶表示装置は、ドライバIC39と、ビデオ線VLと、アナログスイッチ(A-Sw)部43と、表示部101とを備え、ドライバIC39は出力部41を含む。なお、ここでは一例として出力部41の出力数が300で、ビデオ線VLが100本敷設される場合が示される。

【0063】ここで、並設された複数のビデオ線VLのそれぞれには、複数の出力バッファが接続されるため駆動能力が増大され、例えば図13に示されるように各ビデオ線VLに3つの出力バッファが接続される場合には、駆動能力が3倍になる。従って、各ビデオ線VLに接続する出力バッファの数を多くすればするほど、駆動能力を高めることができる。

【0064】そして、より具体的には、ビデオ線VL1に対しては出力バッファBF1、BF101、BF201が接続され、このビデオ線VL1に供給されたデータ信号はデータ信号線DL1に出力される。

【0065】なお、図13に示されたアナログスイッチ部43において切り替え可能なものとするれば、表示部101を分割駆動することもできる。

【0066】また、上記ビデオ線VLは表示部101が形成されるガラス基板上、あるいは該ガラス基板に付設されるTAB基板上に形成される。

【0067】以上より、本発明の実施の形態5に係る液晶表示装置によれば、各ビデオ線VLを複数の出力バッファにより駆動し、かかるビデオ線VLを介してデータ信号線DL、DL1に表示信号を供給することができるため、データ信号線DL、DL1の駆動能力を高めることができる。

〔実施の形態6〕図14は、本発明の実施の形態6に係る液晶表示装置の構成を示す図である。図14に示されるように、本実施の形態6に係る液晶表示装置は、RGB各色に対応する信号を二組同時入力する2ポート入力のドライバIC45を備えるものである。なお、この液晶表示装置では、上記2つのポートに同じデータが供給される。

【0068】ここで、図14に示されるように、ガラス基板或いはドライバTAB基板上で、各出力ラインOLは同じ色信号を伝送する複数のビデオ線VLに接続され、ポリシリコンLCDのビデオ線VL及びデータ信号線DLが駆動される。ただし、この場合には、入力されたデータ信号の組み合わせも考慮して、2ポート入力タイプの汎用ドライバが用いられる。

【0069】そして、RGBについて同色の表示信号

(例えば表示信号D1、D4)を共通の出力ラインOLにより伝送し、例えば2ポートにおいて同じデータを入力すれば、アナログスイッチASを介したデータ信号線DL毎の駆動能力を高めることができる。すなわち、ドライバIC45は、データ信号線DL毎に対応する表示信号を供給するものとすることができる。

【0070】また、本実施の形態6に係る液晶表示装置は図13に示された液晶表示装置と異なり、上記のようにデータ信号線DLに接続された出力線OLがビデオ線VLと複数の箇所において接続されるため、さらに冗長性を兼ねた効果も期待することができる。なお、本実施の形態6は、2ポート入力に限らずマルチポート入力ドライバにも同様に適用することができる。

【0071】以上のように、本発明の実施の形態1から6によれば、一つのビデオ線VLやデータ信号線DLを複数の出力バッファにより駆動するため、駆動能力を向上させてデータチャージアップ時間を短縮化することができる。

【0072】すなわち、従来においては、ブロック順次方式によるデータチャージアップのために最低必要な時間は1水平期間/分割数、あるいはそれより長い時間であったが、本発明の実施の形態に係る液晶表示装置によれば、実際のデータチャージアップ時間を1水平期間/分割数より短い時間とすることができる。

【0073】従って、駆動能力が不足してデータが期待値に達しないといった問題を回避し、良好な液晶画像表示を得ることができる。なお、上記実施の形態は汎用ドライバを用いて実現することができるため、大画面化及び高精細化が進む液晶表示装置において品質の良好な液晶画像表示を得ることができ、コストの低減を図ることもできる。

〔実施の形態7〕周辺回路一体型パネルの場合、パネルのデータ信号線側入力部にアナログスイッチを含む周辺回路を形成し、該周辺回路を制御することでデータ信号線群を数ブロックに分割することができる。そして、該ブロック毎の表示部に表示電圧を印加するブロック順次駆動が可能である。なお、この駆動を実現する駆動回路としては、汎用の液晶表示ドライバICが使用できる。

【0074】ところで、データ信号線側に設けられる分割回路、及び走査線側に設けられるシフトレジスタ回路等へは制御信号を供給する必要がある。ここで、該制御信号は、一般の集積回路において標準とされる低電圧のロジックレベルではなく高電圧であることが要求される。したがって、本実施の形態7に係る液晶表示装置においては、このような制御信号を生成するためにレベルシフト回路を使用し、さらに該レベルシフト回路をデータドライバIC内に内蔵する。

【0075】なお、デジタルデータドライバは、例えば入力側が3V程度のロジックレベル、出力側階調電圧は10V以上の高電圧レベルとされるため、上記のような

レベルシフト回路を内蔵してもデジタルデータドライバの耐圧の面で問題は生じない。

【0076】また、上記レベルシフト回路は、入力側のトランジスタが低電圧電源により、出力側のトランジスタが高電圧電源により動作する回路であれば種類を問わない。

【0077】一方、従来のアモルファスシリコンによる液晶パネル103においては、図15に示されるように、表示部101を駆動するデータ信号線側に設けられたデータドライバIC（DD）がドライバ部のみにより構成される。すなわち、上記従来の液晶表示装置では、駆動回路が並列に配列され、該駆動回路群からは64階調または256階調のアナログ電圧が出力される。なお、図15に示されるように、走査線側には走査線を駆動する走査線ドライバIC（GD）が並設される。

【0078】これに対して、本実施の形態7に係る液晶表示装置は、図16に示されるように、マトリクス状に配置された画素セルを含む表示部101の他にデータ側周辺回路51とゲート側周辺回路53を含む周辺回路一体型の液晶パネル102と、ドライバ部47と共にレベルシフト回路49を内蔵し該液晶パネル102を駆動するデータドライバIC46を備える。

【0079】また、表示部101の周辺回路用の制御信号は、データ信号線側ではブロック分割用信号、また走査線側では液晶パネル102上に形成された走査線ドライバ用のゲートクロック信号やシフトイン信号等が必要であるが、これらの信号は液晶パネル102の外部に設けられた外部制御回路55において生成される。

【0080】そして、この外部制御回路55で生成された制御信号は低電圧ロジックレベルを有するため、表示部101の周辺回路を直接制御することができない。従って、上記のようにデータ側周辺回路51とゲート側周辺回路53とを制御し得る高電圧の信号に該信号をレベル変換する必要があるため、データドライバIC46の中にレベルシフト回路49を内蔵させる。

【0081】ここで、汎用データドライバの電源電圧は10V以上であるため、レベルシフト回路49の電源電圧を上記汎用データドライバの電源電圧と同じものとすれば、図17に示されるように、入力電圧の入力レベルV_{IH}、V_{IL}を出力レベルV_{OH}、V_{OL}に変換することができ、電圧の高い制御信号を生成することができる。

【0082】従って、本実施の形態7に係る液晶表示装置においては、外部制御回路55において該制御信号のレベル変換を実行する従来の装置に比して、液晶表示装置全体の回路規模及び製造コストを低減することができる。

〔実施の形態8〕一般に、上記のような周辺回路一体型液晶パネルを含む液晶表示装置では、その周辺回路としてデータ信号線側の駆動入力部にアナログスイッチを含

む。そして、このデータ信号線数分の回路を数ブロックに分割し、該ブロック毎に順次駆動する。このとき、上記ブロック毎の駆動を実現するためには、アナログスイッチ群を制御する信号が必要となる。

【0083】ここで、該制御信号は、分割したブロック数にもよるが、例えば数十本にもなり得るため、この制御信号を発生する手段として、データドライバICにシフトレジスタ回路を内蔵する。すなわち、図18に示されるように、データドライバIC57は、クロック信号CLKとシフトイン入力信号SIが供給されるシフトレジスタ部59と、シフトレジスタ部59に接続され選択信号SS1～SS16を出力するレベルシフト部61とを含む。

【0084】このような構成を有するデータドライバIC57によれば、入力端子の数を低減することができるため、実装における歩留まりを向上させることができる。

【0085】また、シフトレジスタ部59はシフトイン入力信号SIなどロジックレベルを有する信号により動作するが、シフトレジスタ部59から出力される信号はレベルシフト部61を介して高電圧レンジに変換され、選択信号SS1～SS16が生成される。

【0086】そして、例えば図19（a）から図19（c）に示されるように、時刻T1から時刻T2の間において選択信号SS1がハイレベルに活性化され、時刻T2から時刻T3の間において選択信号SS2がハイレベルに活性化されるように、順次所定期間活性化される該選択信号SS1～SS16をアナログスイッチ群に供給することによって、アナログスイッチ群をブロックごとに駆動し、ブロック順次駆動を実現することができる。

【0087】図20は、本発明の実施の形態8に係る液晶表示装置の他の構成例を示す図である。図20に示されるように、本実施の形態8に係る液晶表示装置は、さらに段数設定／リセット回路65と、段数設定／リセット回路65に接続されたリセット選択回路67とを備えるものとしてすることができる。

【0088】このような構成を有する液晶表示装置では、液晶パネルのブロック分割数を選択できる。すなわち、例えば段数設定／リセット回路65に2ビットの信号設定0及び設定1を入力すれば、該信号のロジックレベルの組み合わせにより、予め定めた4種類のブロック分割数を選択することができる。

【0089】より具体的には、リセット選択回路67は段数設定／リセット回路65から供給された信号に応じて、シフトレジスタ部63にリセット信号RSを供給する。

【0090】以上より、図20に示される回路を含む液晶表示装置によれば、液晶パネルの表示部の解像度に最適なブロック分割数を設定することが可能となり、液晶

パネルの解像度やサイズに応じた画像表示も容易に実現することができる。

【実施の形態 9】上記実施の形態 7 及び実施の形態 8 に係るレベルシフト部においては、図 21 に示されるレベルシフト回路 69 を用いることもできる。

【0091】すなわち、図 21 に示されるように、レベルシフト回路 69 を構成するトランジスタの電源として、階調電圧生成部 71 から出力される階調電圧出力レンジの最大電圧及び最小電圧が使用され、レベルシフト回路 69 の出力レベル V_{OH} 、 V_{OL} がドライバ部 47 の階調電圧レンジとされる。

【0092】以上より、本実施の形態 9 に係るレベルシフト回路 69 によれば、階調電圧生成部 71 により生成された電圧を電源として利用することにより、別途電源を設ける必要性が回避されるため、液晶表示装置全体の回路規模を低減することができる。

【実施の形態 10】上記実施の形態 7 及び実施の形態 8 に係るレベルシフト部においては、図 22 に示されるレベルシフト回路 73 を用いることもできる。

【0093】すなわち、図 22 に示されるように、レベルシフト回路 73 にレベルシフト用の電源電圧を入力する入力端子を設け、該入力端子に液晶表示装置の外部から外部電源電圧 V_{HH} 、 V_{LL} を供給することにより、レベルシフト回路 69 の出力レベル V_{OH} 、 V_{OL} が上記外部電源電圧 V_{HH} 、 V_{LL} とされる。

【0094】従って、本実施の形態 10 に係るレベルシフト回路 73 によれば、液晶パネルの周辺回路が動作可能な範囲において液晶表示装置の外部から供給する電圧を低電圧として最適化することにより、液晶表示装置の消費電力を低減することができる。

【発明の効果】上述の如く、本発明に係る液晶表示装置によれば、データ信号線の駆動能力を高めることができるため、良好な表示画像を得ることができる。

【0095】ここで、表示部の種類に応じて、データ信号線を駆動する駆動手段の数を切り替えることとすれば、データ信号線の駆動能力を容易に最適化することができるため、汎用性を高めることができる。

【0096】また、本発明に係る液晶表示装置によれば、周辺回路の動作に適したレベルを有する制御信号を簡易な構成により生成することができるため、回路規模及び製造コストを低減することができる。

【0097】また、表示部を複数のブロックに分割して駆動するパネルにおいて、駆動手段にブロック選択のための制御信号を作成する手段と、ブロック分割数を選択する手段とを備えることとすれば、表示部の解像度やサイズに応じた画像表示を容易に実現することができる。

【0098】なお、レベル変換手段は、駆動手段に供給される電圧に応じて制御信号を生成するものとすれば、レベル変換手段のための電源が不用となるため、回路規模を抑制することができる。

【0099】また、レベル変換手段は、液晶表示装置の外部から供給される電圧に応じて制御信号を生成するものとすれば、外部から供給する電圧のレベルを変更することによって制御信号のレベルを容易に調整することができるため、制御信号のレベルを容易に最適化し消費電力を低減することができる。

【図面の簡単な説明】

【図 1】従来のアクティブマトリクス方式液晶表示装置のパネル構造を示す平面図である。

【図 2】従来における液晶表示装置の構成を示す概略図である。

【図 3】ブロック順次方式を採用した従来の液晶表示装置の構成を示す図である。

【図 4】本発明の実施の形態 1 に係る液晶表示装置の構成を示す図である。

【図 5】図 4 に示されたドライバ IC の構成を示す概略図である。

【図 6】図 4 に示された液晶表示装置の動作を示すタイミングチャートである。

【図 7】図 6 に示された TAB 出力の波形を示す拡大図である。

【図 8】本発明の実施の形態 2 に係る液晶表示装置の構成を示す図である。

【図 9】本発明の実施の形態 2 に係るデータドライバに含まれた出力バッファの構成を説明する図である。

【図 10】本発明の実施の形態 2 に係る出力バッファの動作を説明するグラフである。

【図 11】本発明の実施の形態 3 に係るドライバ IC の構成を示す図である。

【図 12】本発明の実施の形態 4 に係る液晶表示装置の構成を示す図である。

【図 13】本発明の実施の形態 5 に係る液晶表示装置の構成を示す図である。

【図 14】本発明の実施の形態 6 に係る液晶表示装置の構成を示す図である。

【図 15】従来のアモルファスシリコンによる液晶パネルを含む液晶表示装置の構成を示す図である。

【図 16】本発明の実施の形態 7 に係る液晶表示装置の構成を示す図である。

【図 17】図 16 に示されたレベルシフト回路の動作を説明する図である。

【図 18】本発明の実施の形態 8 に係るデータドライバ IC の構成を示す図である。

【図 19】図 18 に示されたデータドライバ IC の動作を示すタイミングチャートである。

【図 20】本発明の実施の形態 8 に係る液晶表示装置の他の構成例を示す図である。

【図 21】本発明の実施の形態 9 に係るレベルシフト回路の構成を説明する図である。

【図 22】本発明の実施の形態 10 に係るレベルシフト

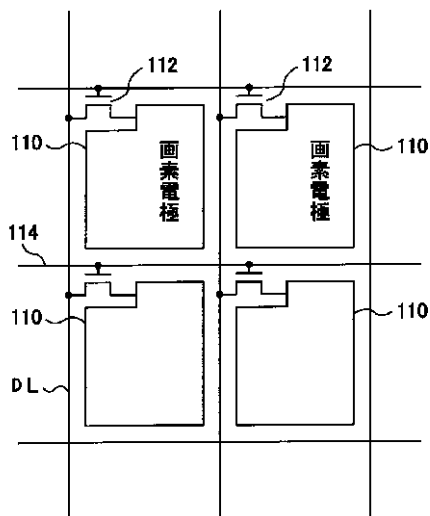
回路の構成を説明する図である。

【符号の説明】

- 1 走査線ドライバ
- 3 上側データ信号線・ドライバ
- 5 下側データ信号線・ドライバ
- 7 データ信号線・ドライバ
- 9, 29, 32, 39, 45, DRV1～DRV3 ドライバIC
- 11 シフトレジスタ
- 13 マルチプレクサ
- 15 バッファ
- 19 データドライバ部
- 20, 59, 63 シフトレジスタ部
- 21 データ入力部
- 22 データレジスタ部
- 23 ラッチ部
- 24 デコーダ部
- 25 基準電源作成部
- 26 セレクタ部
- 27, 36, 41 出力部
- 28 走査線ドライバ部
- 30 制御基板
- 31 TAB基板
- 33 データ入力部
- 34 データ並び替え回路

【図1】

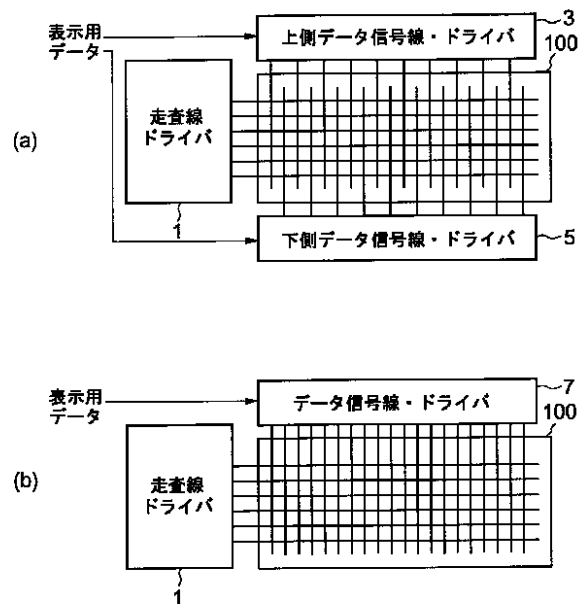
従来のアクティブマトリクス方式液晶表示装置の
パネル構造を示す平面図



- *35 データ保持回路
- 37 配線部
- 43 アナログスイッチ (A-Sw) 部
- 46, 57 データドライバIC
- 47 ドライバ部
- 49 レベルシフト回路
- 51 データ側周辺回路
- 53 ゲート側周辺回路
- 55 外部制御回路
- 10 61 レベルシフト部
- 65 段数設定/リセット回路
- 67 リセット選択回路
- 69, 73 レベルシフト回路
- 71 階調電圧生成部
- 100, 101 表示部
- 102, 103 液晶パネル
- 110 画素電極
- 112 スイッチング素子
- 114 走査線
- 20 BF, BF1～BF300 出力バッファ
- AS アナログスイッチ
- VL, VL1 ビデオ線
- DL, DL1～DL6 データ信号線
- OL 出力線
- * Cd データ信号線容量

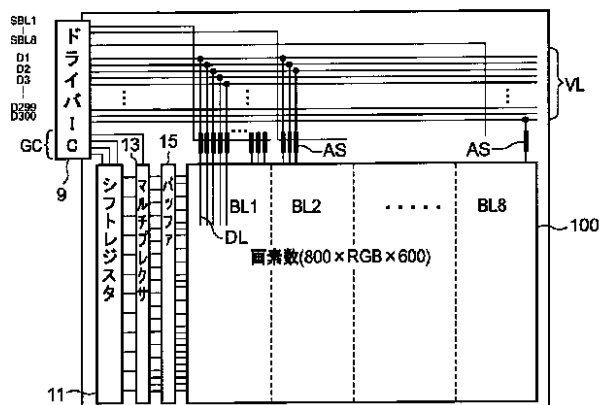
【図2】

従来における液晶表示装置の構成を示す概略図



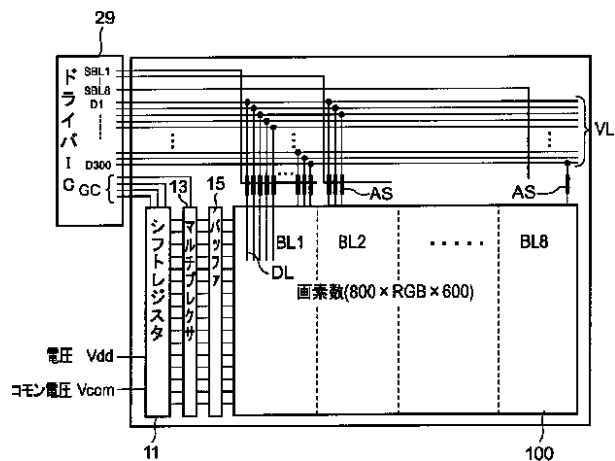
【図3】

ブロック順次方式を採用した従来の液晶表示装置の構成を示す図



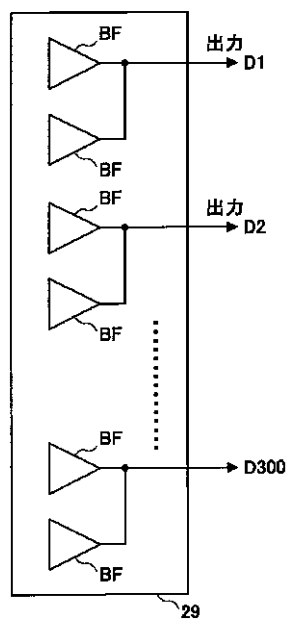
【図4】

本発明の実施の形態1に係る液晶表示装置の構成を示す図



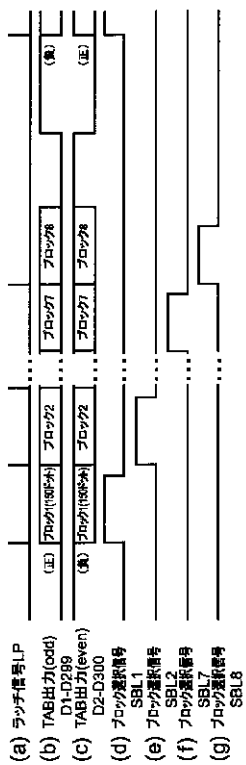
【図5】

図4に示されたドライバICの構成を示す概略図



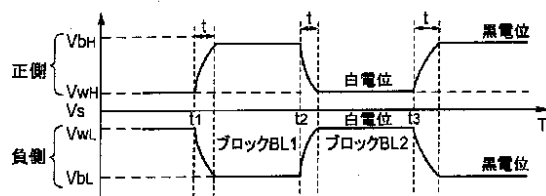
【図6】

図4に示された液晶表示装置の動作を示すタイミングチャート



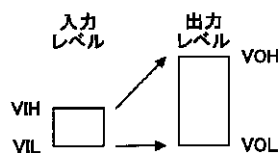
【図7】

図6に示されたTAB出力の波形を示す拡大図



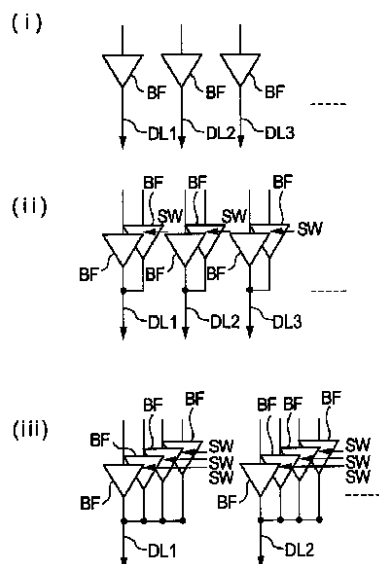
【図17】

図16に示されたレベルシフト回路の動作を説明する図



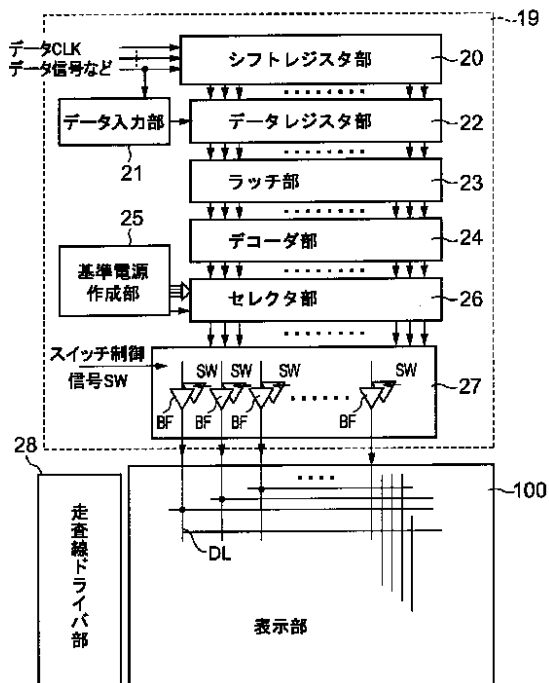
【図9】

本発明の実施の形態2に係るデータドライバに含まれた出力バッファの構成を説明する図



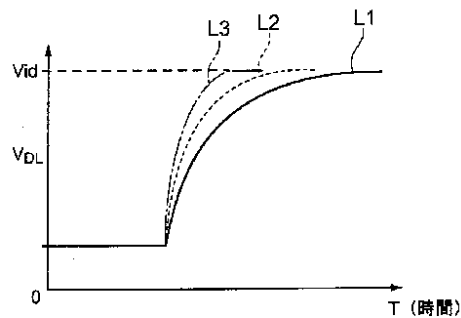
【図8】

本発明の実施の形態2に係る液晶表示装置の構成を示す図



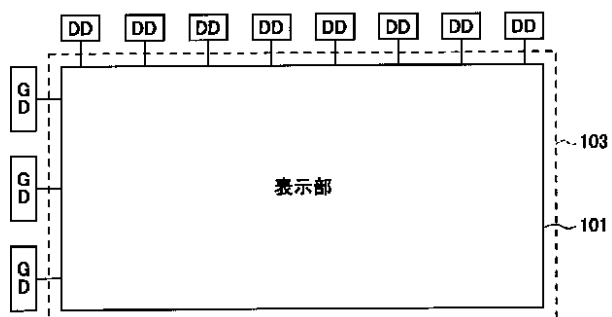
【図10】

本発明の実施の形態2に係る出力バッファの動作を説明するグラフ



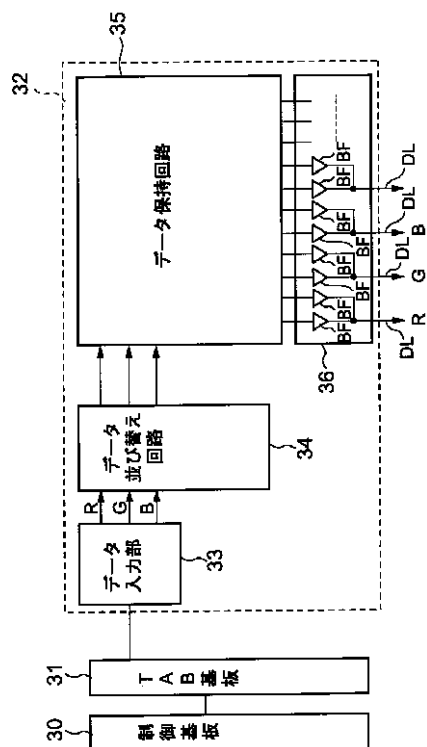
【図15】

従来のアモルファスシリコンによる液晶パネルを含む液晶表示装置の構成を示す図



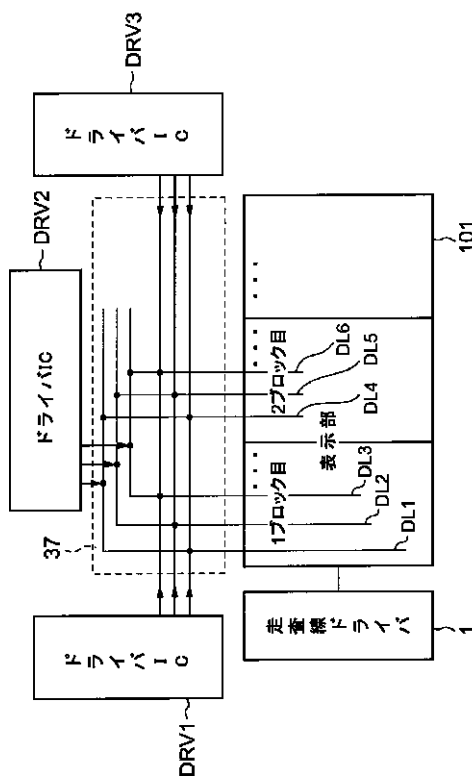
【図11】

本発明の実施の形態3に係るドライバICの構成を示す図



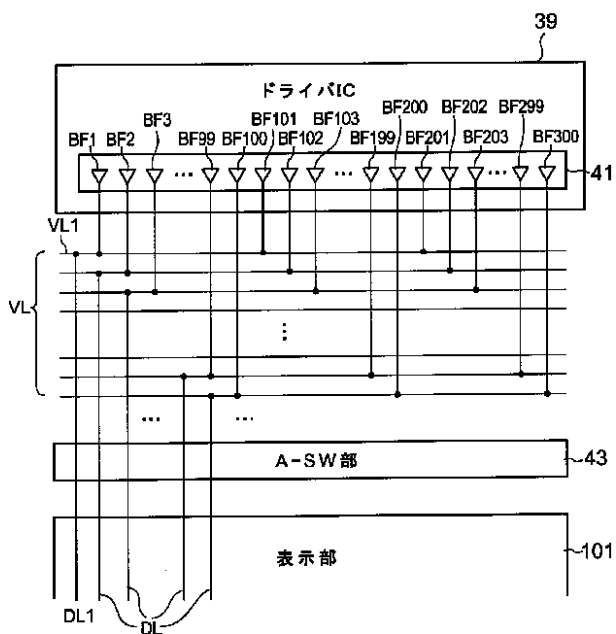
【図12】

本発明の実施の形態4に係る液晶表示装置の構成を示す図



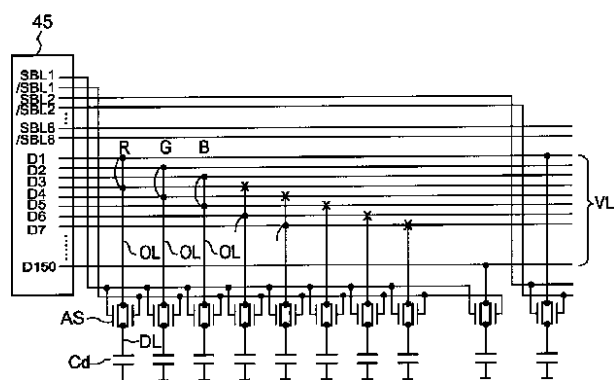
【図13】

本発明の実施の形態5に係る液晶表示装置の構成を示す図



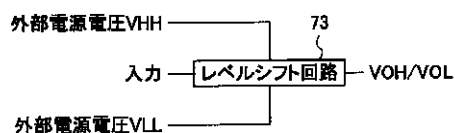
【図14】

本発明の実施の形態6に係る液晶表示装置の構成を示す図



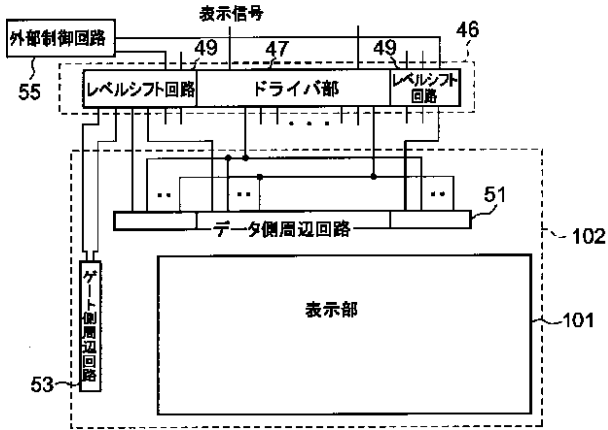
【図22】

本発明の実施の形態10に係るレベルシフト回路の構成を説明する図



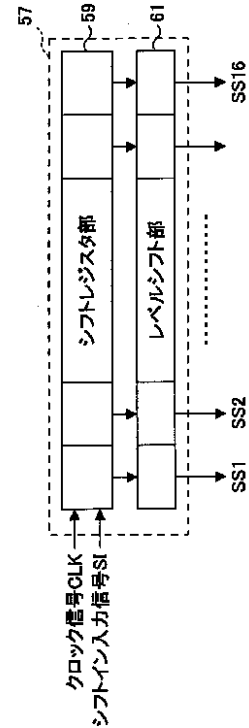
【図16】

本発明の実施の形態7に係る液晶表示装置の構成を示す図



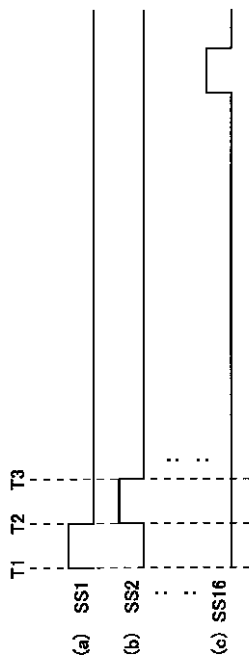
【図18】

本発明の実施の形態8に係るデータドライバICの構成を示す図



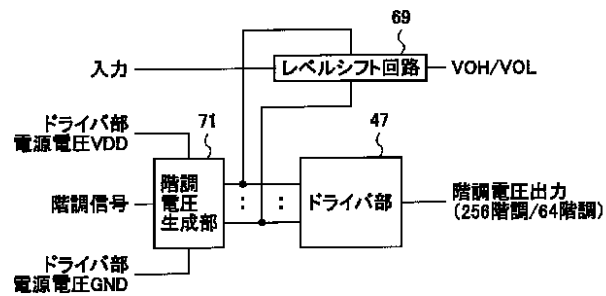
【図19】

図18に示されたデータドライバICの動作を示すタイミングチャート



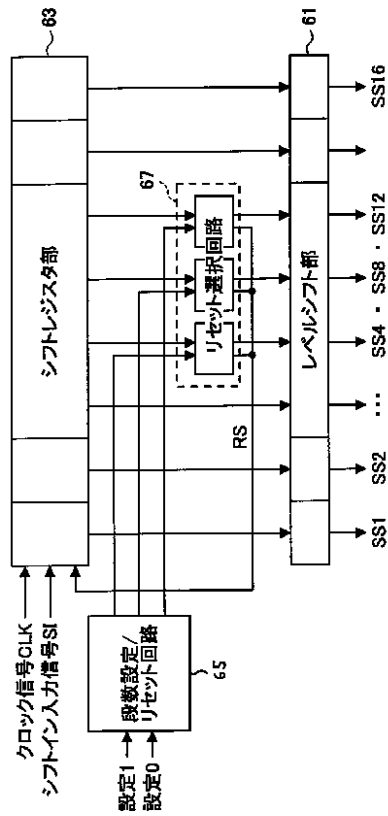
【図21】

本発明の実施の形態9に係るレベルシフト回路の構成を説明する図



【図20】

本発明の実施の形態8に係る液晶表示装置の他の構成例を示す図



フロントページの続き

(51)Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
G 0 9 G 3/20	6 2 1	G 0 9 G 3/20	6 2 1 L
	6 2 3		6 2 3 B
	6 8 0		6 8 0 G

(72)発明者 三輪 裕一 神奈川県川崎市中原区上小田中4丁目1番 1号 富士通株式会社内	Fターム(参考)	2H092	GA50	GA51	GA59	JA24	JB22
			JB31	KA04	KA05	NA26	
		2H093	NA16	NA51	NA61	NC03	NC05
			NC16	NC22	ND06	ND17	ND39
			ND54	ND60			
		5C006	AA16	AF22	BB14	BB16	BC06
			BC12	BC20	BF03	BF04	BF24
			BF25	BF26	BF46	EB05	FA41
			FA52				
		5C080	AA10	BB05	DD07	DD25	DD27
			EE29	FF11	JJ02	JJ04	JJ05

专利名称(译)	液晶表示装置		
公开(公告)号	JP2002202759A	公开(公告)日	2002-07-19
申请号	JP2000398892	申请日	2000-12-27
[标]申请(专利权)人(译)	富士通株式会社		
申请(专利权)人(译)	富士通株式会社		
[标]发明人	榎本弘美 張宏勇 三輪裕一		
发明人	榎本 弘美 張 宏勇 三輪 裕一		
IPC分类号	G02F1/1345 G02F1/133 G02F1/1368 G09G3/20 G09G3/36		
CPC分类号	G09G3/3685 G09G3/3688 G09G2310/027 G09G2310/0297		
FI分类号	G09G3/36 G02F1/133.550 G02F1/1345 G02F1/1368 G09G3/20.621.M G09G3/20.621.L G09G3/20.623.B G09G3/20.680.G		
F-TERM分类号	2H092/GA50 2H092/GA51 2H092/GA59 2H092/JA24 2H092/JB22 2H092/JB31 2H092/KA04 2H092/KA05 2H092/NA26 2H093/NA16 2H093/NA51 2H093/NA61 2H093/NC03 2H093/NC05 2H093/NC16 2H093/NC22 2H093/ND06 2H093/ND17 2H093/ND39 2H093/ND54 2H093/ND60 5C006/AA16 5C006/AF22 5C006/BB14 5C006/BB16 5C006/BC06 5C006/BC12 5C006/BC20 5C006/BF03 5C006/BF04 5C006/BF24 5C006/BF25 5C006/BF26 5C006/BF46 5C006/EB05 5C006/FA41 5C006/FA52 5C080/AA10 5C080/BB05 5C080/DD07 5C080/DD25 5C080/DD27 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ04 5C080/JJ05 2H193/ZA04 2H193/ZD21 2H193/ZF03 2H193/ZF37		
代理人(译)	伊藤忠彦		
外部链接	Espacenet		

摘要(译)

提供一种能够获得良好的显示图像的液晶显示装置。液晶显示装置根据经由数据信号线DL提供的显示信号D1至D300在显示单元100上显示图像，并包括至少两个同时驱动数据信号线DL的缓冲器。液晶显示装置包括具有驱动器IC的驱动器IC 29。

