

(19)日本国特許庁(J P)

(12) 公開特許公報(A) (11)特許出願公開番号

特開2001 - 281701

(P2001 - 281701A)

(43)公開日 平成13年10月10日(2001.10.10)

(51)Int.Cl ⁷	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/1368			G 0 2 F 1/1343	
	1/1343		G 0 9 F 9/30	330 Z
G 0 9 F 9/30		330	H 0 1 L 21/308	F
H 0 1 L 21/308			G 0 2 F 1/136	500
	21/3205		H 0 1 L 21/88	R
審査請求 未請求 請求項の数 18 O L (全 16数)				

(21)出願番号 特願2000 - 380526(P2000 - 380526)

(22)出願日 平成12年12月14日(2000.12.14)

(31)優先権主張番号 特願2000 - 16680(P2000 - 16680)

(32)優先日 平成12年1月26日(2000.1.26)

(33)優先権主張国 日本(JP)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 田中 尚幸

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72)発明者 高山 昌也

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74)代理人 100077931

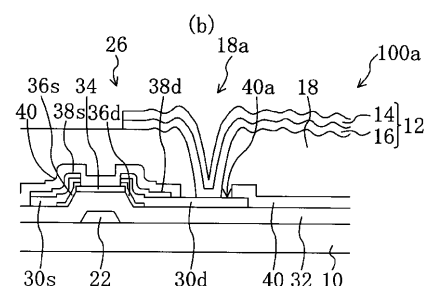
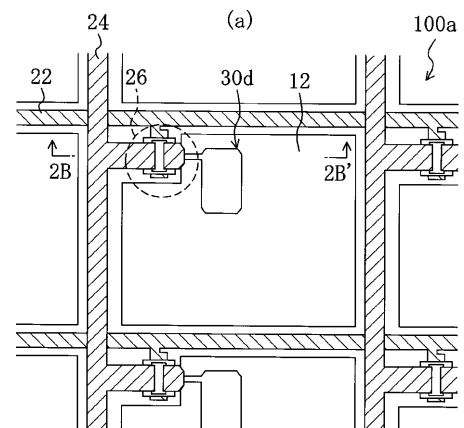
弁理士 前田 弘 (外2名)

(54)【発明の名称】 液晶表示装置、配線基板およびこれらの製造方法

(57)【要約】

【課題】Mo層上に形成されたAl層のピンホールに起因する、Al層の欠落の発生が抑制・防止された液晶表示装置、配線基板およびこれらの製造方法を提供する。

【解決手段】反射電極12は、Moを含む第1金属層16と、第1金属層16上に形成され、Alを含む第2金属層14とを有し、第1金属層16の表面のMoの最大粒径は60nm以下であり、Alを含む第2金属層14中にピンホールが発生することが抑制されている。



【特許請求の範囲】

【請求項1】 一对の基板と、前記一对の基板の間に設けられた液晶層と、前記液晶層を介して互に対向する複数の電極対とを有し、前記複数の電極対のそれぞれの一方の電極は反射電極であって、反射モードで表示を行う液晶表示装置であって、
前記反射電極は、Moを含む第1金属層と、前記第1金属層上に形成され、Alを含む第2金属層とを有し、前記第1金属層は、表面の結晶粒の最大粒径が60nm以下である結晶層、またはアモルファス層である液晶表示装置。

【請求項2】 前記第1金属層は、Moから形成されている請求項1に記載の液晶表示装置。

【請求項3】 前記反射電極の一部は、ITOから形成された透明導電層上に形成されている請求項1または2に記載の液晶表示装置。

【請求項4】 一对の基板と、前記一对の基板の間に設けられた液晶層と、前記液晶層を介して互に対向する複数の電極対とを有し、前記複数の電極対のそれぞれの一方の電極は反射電極であって、反射モードで表示を行う液晶表示装置の製造方法であって、前記反射電極を形成する工程は、
Moを含み、且つ、表面の結晶粒の最大粒径が60nm以下である結晶層、またはアモルファス層である第1金属層を基板上に堆積する工程と、
前記第1金属層上に、Alを含む第2金属層を堆積する工程と、
前記第1および第2金属層をパターニングする工程と、
を包含する液晶表示装置の製造方法。

【請求項5】 前記第1金属層は、Moから形成される請求項4に記載の液晶表示装置の製造方法。

【請求項6】 前記第1金属層を形成する工程は、アモルファス層を形成する工程であって、窒素ガスを含む雰囲気中で実行される請求項4または5に記載の液晶表示装置の製造方法。

【請求項7】 前記第1金属層形成工程の前に、前記基板上にITOからなる透明導電層を形成する工程をさらに包含し、
前記第1金属層の少なくとも一部は、前記透明導電層上に形成される請求項4から6のいずれかに記載の液晶表示装置の製造方法。

【請求項8】 前記第2金属層に形成されたピンホールの密度が、 $20\text{個}/10000\mu\text{m}^2$ 以下である、請求項4から7のいずれかに記載の液晶表示装置の製造方法。

【請求項9】 前記パターニング工程は、
前記第1および第2金属層上にレジスト層を形成する工程と、
前記レジスト層を露光する工程と、
前記露光されたレジスト層をアルカリ系現像液を用いて

現像することによって、所定のパターンを有するレジストパターンを形成する工程と、
前記レジストパターンをマスクとして、前記第1および第2金属層をパターニングする工程と、
前記レジストパターンをアルカリ系剥離液を用いて除去する工程と、
を包含する、請求項4から8のいずれかに記載の液晶表示装置の製造方法。

【請求項10】 前記パターニング工程は、前記第1および第2金属層の少なくとも一方をエッチングする工程を包含する請求項4から9のいずれかに記載の液晶表示装置の製造方法。

【請求項11】 前記パターニング工程は、前記第1および第2金属層を共通のエッチング液を用いてウエットエッチングする工程である請求項4から10のいずれかに記載の液晶表示装置の製造方法。

【請求項12】 一对の基板と、前記一对の基板の間に設けられた液晶層と、前記一对の基板のうちの少なくとも一方の基板に設けられたITOからなる透明導電層とを有する液晶表示装置の製造方法であって、
前記少なくとも一方の基板上にITO層を堆積し、前記ITO層をパターニングする工程を含む、透明導電層を形成する工程と、
Moを含み、且つ、表面の結晶粒の最大粒径が60nm以下である結晶層、またはアモルファス層である第1金属層を前記ITO層上または前記透明導電層上に堆積する工程と、
前記第1金属層上に、Alを含む第2金属層を堆積する工程と、
前記第1および第2金属層をパターニングする工程と、
を包含する液晶表示装置の製造方法。

【請求項13】 前記透明導電層が、表示領域内の配線に接続された端子電極の最上層に形成される請求項12に記載の液晶表示装置の製造方法。

【請求項14】 前記液晶表示装置がTF-Tアクティブマトリクス型液晶表示装置であって、信号線、ソース電極およびドレイン電極のうち少なくとも1つは前記透明導電層、前記第1金属層および前記第2金属層が順次積層された構造を有する請求項12に記載の液晶表示装置の製造方法。

【請求項15】 前記ITO層上にレジストパターンを形成し、前記レジストパターンをマスクとして前記ITO層をウエットエッチングによってパターニングする工程と、
前記第1および第2金属層上にさらなるレジストパターンを形成し、前記さらなるレジストパターンをマスクとして前記第1および第2金属層をウエットエッチングによってパターニングする工程とが別途実行される請求項12に記載の液晶表示装置の製造方法。

【請求項16】 ITOからなる透明導電層を含む多層

構造の配線または電極を基板上に有する配線基板であって、

前記配線または電極は、前記透明導電層上に形成されたMoを含む第1金属層と、前記第1金属層上に形成され、Alを含む第2金属層とを有し、前記第1金属層は、表面の結晶粒の最大粒径が60nm以下である結晶層、またはアモルファス層である配線基板。

【請求項17】ITOからなる透明導電層を含む多層構造の配線または電極を基板上に有する配線基板の製造方法であって、

前記基板上にITO層を堆積し、前記ITO層をパターニングする工程を含む、透明導電層を形成する工程と、Moを含み、且つ、表面の結晶粒の最大粒径が60nm以下である結晶層、またはアモルファス層である第1金属層を前記ITO層上または前記透明導電層上に堆積する工程と、

前記第1金属層上に、Alを含む第2金属層を堆積する工程と、

前記第1および第2金属層をパターニングする工程と、を包含する配線基板の製造方法。

【請求項18】前記ITO層上にレジストパターンを形成し、前記レジストパターンをマスクとして前記ITO層をウエットエッチングによってパターニングする工程と、

前記第1および第2金属層上にさらなるレジストパターンを形成し、前記さらなるレジストパターンをマスクとして前記第1および第2金属層をウエットエッチングによってパターニングする工程とが別途実行される請求項17に記載の配線基板の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置、配線基板およびこれらの製造方法に関し、特に、周囲光を利用して反射モードで表示を行うことが可能な液晶表示装置およびその製造方法に関する。

【0002】

【従来の技術】近年、ワードプロセッサ、ラップトップ型パーソナルコンピュータ、ポケットテレビなどへの液晶表示装置の応用が急速に進展している。特に、液晶表示装置の中でも周囲光を反射させて表示を行うことが可能な反射型液晶表示装置は、バックライトが不要であるので、消費電力が低く、薄型であり、軽量化が可能であるため注目されている。また、最近、反射モードおよび透過モードの両方で表示が可能な両用型液晶表示装置も開発されている。

【0003】周囲光を反射するために、従来は、液晶表示装置の基板(TFT基板または観察者とは反対側に設けられた基板)の外側に反射板または反射層を設置していた。液晶表示装置の大容量化に伴い絵素サイズが小さくなると、このような構造では、カラーフィルタ(画素

部)と反射板(反射層)との距離の差に起因する視差によって表示品位が低下するという問題が生じる。

【0004】この問題を解決するために、反射層を基板の液晶層側に設け、さらに、この反射層自体を、液晶層に電圧を印加するための電極(たとえば、TFT型液晶表示装置における絵素電極)として利用する構成が広く用いられるようになった。この反射層を形成する材料としては、高い反射率、優れたパターニング性、低い電気抵抗を有することから、Al(およびAl合金)が使用されることが多い。

【0005】一方、ITO層とAl層とが互いに接触した状態でこれらがアルカリ溶液に曝されると、ITOとAlとの間で電食が発生し、ITO層およびAl層の一部が欠落するという問題が発生することが知られている。なお、以下の記載において、特にことわらない限り、ITO層というときは、パターニング前のITO層のみならず、パターニング後のITO層をも意味する。

【0006】特開平3-246524号公報は、従来ITO層を用いて形成されていた表示電極または配線の電気抵抗を低下させるために採用されている、Al層/ITO層の2層構造において、ITO層とAl層との間に、MoまたはMo合金(Mo-Ti等)からなる保護層を設けることによって、Al層にピンホールが存在しても、Al層上に形成されたレジスト層をアルカリ現像する工程においてITO層が欠落する問題を解決できることを開示している。

【0007】

【発明が解決しようとする課題】しかしながら、上記特開平3-246524号公報に記載されている方法を採用して、ITO層とAl層との間にMo層(Mo合金層を含む)を形成することによってITOとAlとの電食を防止しても、Al層にピンホールが存在すると、アルカリ系の現像液や剥離液、あるいはエッチャントにAl層が曝されると、ピンホールを中心にAl層が腐食され、部分的に欠落することを本願発明者は見出した。なお、上記公報に開示されている方法は、ITOとAlとの電食を防止するために、Al層とITO層とが直接接触することを防止する中間層として、Al層のエッチング工程と同一の工程でエッチングされ得るMo層(またはMo合金層)を形成するものであり、Al層に形成されるピンホールそのものの形成を抑制・防止するものではない。

【0008】反射電極の一部としてAl層を用いる構成において、Al層の一部が欠落すると、反射電極(反射層)の面積が減少することになり、周囲光を反射する機能が低下するという問題が発生する。具体的には、Al層を反射層として用いる液晶表示装置の製造方法において、例えば、Al層をパターニングするためのマスクとして用いるレジストパターンを形成するために、レジスト層をアルカリ系現像液を用いて現像する工程や、Al

層をパターニングした後にレジストパターンをアルカリ系剥離液を用いて剥離する工程において、ピンホールを有するA1層がアルカリ系の現像液や剥離液に曝されると、そのピンホールを中心にA1層の一部(典型的には、直径が2~5 μm の円)が欠落する。なお、A1層の部分的な欠落の発生(ピンホールの成長)は、現像工程よりも剥離工程において顕著である。これは、剥離液がレジスト層を分解する能力は現像液よりも高いこと、および剥離液に曝されるA1層の表面積が現像液に曝されるA1層の表面積よりも広いことに起因する。

【0009】また、A1層をパターニングする工程においては、A1層の一部が欠落する現象によって、パターニングされたA1層の周辺がガタガタ(切手の縁のように)になる。A1層のパターニングは種々の材料(アルカリ性または酸性溶液など)および方法を用いて実行することができる。なお、エッチング法を採用した場合、A1層の部分的な欠落は、A1層/Mo層の積層構造を同一エッチャントを用いてエッチングできるという利点を有するウエットエッチング法においてドライエッチング法よりも顕著である。

【0010】A1層が端子電極の最上層のITO層上に一時的に堆積された後、前記A1層を除去する場合、ITOとA1との電食によってITO層が部分的に欠落して、不具合が生じることがある。例えば、端子領域に形成される走査線端子電極などの端子電極の最上層がITO層であって、反射層を形成するためのA1層がこのITO層上に一時的に堆積された場合、A1層をエッチャントにて除去したとき、ITO層が電食によって欠落して、端子電極の信頼性が損なわれるおそれがある。

【0011】A1層の部分的な欠落は、A1層を反射層として用いた液晶表示装置のみならず、配線または電極などにA1層/ITO層の2層構造を用いた液晶表示装置または他の装置、例えば有機ELを用いた表示装置および太陽電池などについても不具合を生じさせる。例えば、TFTアクティブマトリクス型液晶表示装置において、信号線をA1層/ITO層の2層構造とした場合、A1層の欠落の程度が大きいと、A1層の幅が狭くなり過ぎたり、A1層の断線が発生し、A1層がITO層の電気伝導度(conductance)を十分補うことができない状態となる。信号線の電気伝導度が低下すると、信号遅延などにより正常な表示が行えない場合がある。本明細書において、信号線などの配線が電氣的に完全に断断された状態のみならず、正常な表示が行えない程度にまで配線の電気伝導度が低下した状態を「断線」と言うことがある。

【0012】本発明は、上記課題を解決するためになされたものであり、その主な目的は、Mo層上に形成されたA1層のピンホールに起因する、A1層の欠落の発生が抑制・防止された液晶表示装置、配線基板およびこれらの製造方法を提供することである。

【0013】

【課題を解決するための手段】本発明の液晶表示装置は、一対の基板と、前記一対の基板の間に設けられた液晶層と、前記液晶層を介して互いに対向する複数の電極対とを有し、前記複数の電極対のそれぞれの一方の電極は反射電極であって、反射モードで表示を行う液晶表示装置であって、前記反射電極は、Moを含む第1金属層(以下、Mo層ともいう。)と、前記第1金属層上に形成され、A1を含む第2金属層(以下、A1層ともいう。)とを有し、前記第1金属層は、表面の結晶粒の最大粒径が60nm以下である結晶層、またはアモルファス(非晶質)層であり、そのことによって、上記目的が達成される。

【0014】前記第1金属層は、Moから形成されることが好ましい。

【0015】前記反射電極の一部は、ITOから形成された透明導電層上に形成されている構成としてもよい。

【0016】本発明の液晶表示装置の製造方法は、一対の基板と、前記一対の基板の間に設けられた液晶層と、前記液晶層を介して互いに対向する複数の電極対とを有し、前記複数の電極対のそれぞれの一方の電極は反射電極であって、反射モードで表示を行う液晶表示装置の製造方法であって、前記反射電極を形成する工程は、Moを含み、且つ、表面の結晶粒の最大粒径が60nm以下である結晶層、またはアモルファス層である第1金属層を基板の上に堆積する工程と、前記第1金属層上に、A1を含む第2金属層を堆積する工程と、前記第1および第2金属層をパターニングする工程とを包含し、そのことによって上記目的が達成される。

【0017】本発明の液晶表示装置の製造方法において、前記第1金属層は、Moから形成されることが好ましい。

【0018】前記第1金属層を形成する工程は、アモルファス層を形成する工程であって、窒素ガスを含む雰囲気中で実行され得る。

【0019】前記第1金属層形成工程の前に、前記基板上にITOからなる透明導電層を形成する工程をさらに包含し、前記第1金属層の少なくとも一部は、前記透明導電層上に形成されてもよい。

【0020】前記第2金属層に形成されたピンホールの密度が、20個/10000 μm^2 以下であることが好ましい。

【0021】前記パターニング工程は、前記第1および第2金属層上にレジスト層を形成する工程と、前記レジスト層を露光する工程と、前記露光されたレジスト層をアルカリ系現像液を用いて現像することによって、所定のパターンを有するレジストパターンを形成する工程と、前記レジストパターンをマスクとして、前記第1および第2金属層をパターニングする工程と、前記レジストパターンをアルカリ系剥離液を用いて除去する工程と

を包含してもよい。

【0022】前記パターニング工程は、前記第1および第2金属層の少なくとも一方をエッチングする工程を包含してもよい。

【0023】前記パターニング工程は、前記第1および第2金属層を共通のエッチング液を用いてウエットエッチングする工程であることが好ましい。

【0024】本発明のさらなる液晶表示装置の製造方法は、一对の基板と、前記一对の基板の間に設けられた液晶層と、前記一对の基板のうちの少なくとも一方の基板上に設けられたITOからなる透明導電層とを有する液晶表示装置の製造方法であって、前記少なくとも一方の基板上にITO層を堆積し、前記ITO層をパターニングする工程を含む、透明導電層を形成する工程と、Moを含み、且つ、表面の結晶粒の最大粒径が60nm以下である結晶層、またはアモルファス層である第1金属層を前記ITO層上または前記透明導電層上に堆積する工程と、前記第1金属層上に、Alを含む第2金属層を堆積する工程と、前記第1および第2金属層をパターニングする工程と、を包含する。

【0025】本発明のさらなる液晶表示装置の製造方法において、前記透明導電層が、表示領域内の配線に接続された端子電極の最上層に形成されても良い。

【0026】本発明のさらなる液晶表示装置の製造方法において、前記液晶表示装置がTFTアクティブマトリクス型液晶表示装置であって、信号線、ソース電極およびドレイン電極のうち少なくとも1つは前記透明導電層、前記第1金属層および前記第2金属層が順次積層された構造を有しても良い。

【0027】本発明のさらなる液晶表示装置の製造方法において、前記ITO層上にレジストパターンを形成し、前記レジストパターンをマスクとして前記ITO層をウエットエッチングによってパターニングする工程と、前記第1および第2金属層上にさらなるレジストパターンを形成し、前記さらなるレジストパターンをマスクとして前記第1および第2金属層をウエットエッチングによってパターニングする工程とが別途実行されることが好ましい。

【0028】本発明の配線基板は、ITOからなる透明導電層を含む多層構造の配線または電極を基板上に有する配線基板であって、前記配線または電極は、前記透明導電層上に形成されたMoを含む第1金属層と、前記第1金属層上に形成され、Alを含む第2金属層とを有し、前記第1金属層は、表面の結晶粒の最大粒径が60nm以下である結晶層、またはアモルファス層である。

【0029】本発明の配線基板の製造方法は、ITOからなる透明導電層を含む多層構造の配線または電極を基板上に有する配線基板の製造方法であって、前記基板上にITO層を堆積し、前記ITO層をパターニングする工程を含む、透明導電層を形成する工程と、Moを含

み、且つ、表面の結晶粒の最大粒径が60nm以下である結晶層、またはアモルファス層である第1金属層を前記ITO層上または前記透明導電層上に堆積する工程と、前記第1金属層上に、Alを含む第2金属層を堆積する工程と、前記第1および第2金属層をパターニングする工程と、を包含する。

【0030】本発明の配線基板の製造方法において、前記ITO層上にレジストパターンを形成し、前記レジストパターンをマスクとして前記ITO層をウエットエッチングによってパターニングする工程と、前記第1および第2金属層上にさらなるレジストパターンを形成し、前記さらなるレジストパターンをマスクとして前記第1および第2金属層をウエットエッチングによってパターニングする工程とが別途実行されることが好ましい。

【0031】

【発明の実施の形態】本発明は、本願発明者が、Mo層の表面構造（形態）とその上に堆積されたAl層中に形成されるピンホールの数密度（単に「密度」とも言う。）との関係を詳細に検討した結果得られた下記の知見に基づいてなされた。

【0032】Mo層をスパッタリング法を用いて堆積すると、一般にMoの柱状結晶（典型的には多結晶）が成長する。Mo層上に堆積されたAl層のピンホールは、柱状結晶からなる結晶Mo層の表面の粒界部に多く形成される。また、このMo層の表面における結晶粒の大きさを60nm以下にすることによって、Al層に発生するピンホールの密度を20個/10000 μm^2 以下にできる。さらに、Mo層の表面における結晶粒の大きさを30nm以下にすることによって、ピンホールの発生を実質的に防止できる。Al層におけるピンホールの発生密度はAl層の厚さにも依存する。良好な反射特性を実現するためには、Al層の厚さは50nm以上あることが好ましく、上記の関係は、少なくとも50nmの厚さを有するAl層において成立する。

【0033】なお、「結晶層」とは、結晶粒を含む層の総称であり、複数の結晶粒からなる多結晶層だけでなく、複数の結晶粒（島）がアモルファス相（海）中に分散された層（海島構造）をも包含する。また、「粒界」は、多結晶層における結晶粒間の界面だけでなく、アモルファス相（海）と結晶粒（島）との界面をも指す。また、「Mo層の表面における結晶粒の大きさ」とは、特にことわらない限り、Mo層の表面形態観察で得られる2次元平面内における結晶粒（典型的には柱状結晶）の長手方向の長さを指す。表面形態観察は、例えば、光学顕微鏡や電子顕微鏡を用いて実行される。この「Mo層の表面における結晶粒の大きさ」を単に、「表面粒径」あるいは「粒径」と呼ぶこともある。

【0034】Mo層の粒径の制御は、Mo層の成膜条件（典型的にはスパッタリングの条件：ガス圧、投入電力、膜厚など）を調整することによってなされ得る。例

えば、スパッタリング時の投入電力を高くすることによって、Mo層の粒径を小さくすることができる。なお、この場合、粒径が約4nm未満のMo層が堆積されるように投入電力を高くすると、膜厚の制御が困難になったり、Mo層にスプラッシュが発生することがある。Mo層にスプラッシュが発生すると、Mo層が保護層として十分に機能しなくなる。粒径が4nmから60nmの範囲にあるMo層は、スパッタリング法を用いて、スプラッシュの発生が無く、且つ、設計どおりの膜厚に堆積できるという利点を有している。

【0035】また、上述した表面粒径の小さな結晶Mo層を形成する代わりに、アモルファスMo層を形成してもよい。アモルファスMo層の表面には粒界が存在しないので、その上に堆積されるAl層にピンホールは実質的に形成されない。アモルファスMo層は、例えば、窒素ガスを含む雰囲気中でMo層を堆積することによって形成することができる。この方法で得られたアモルファスMo層は、厳密には窒素元素を少量含む。

【0036】なお、アモルファスMo層の窒素含有率が高くなるとMo層の電気抵抗が低下するので、製造する液晶表示装置の構造や性能に合わせて、Mo層の窒素含有率を適宜変更すればよい。また、窒素含有率が低い場合には、Moの柱状結晶が成長するが、他の成膜条件とともに成膜雰囲気中の窒素ガス濃度を調節することによって、粒径を60nm以下とすることができる。

【0037】Mo層の厚さは、保護層として十分に機能するためには、約40nm以上あることが好ましい。Mo層を積層構造としてもよく、粒径が60nmより大きな結晶粒を含む結晶層上に、粒径が60nm以下の結晶Mo層やアモルファスMo層を形成してもよく、勿論、粒径が60nm以下の結晶Mo層とアモルファスMo層との積層構造を形成してもよい。

【0038】本発明の液晶表示装置の製造工程において、Mo層上に形成されるAl層中に存在するピンホールの密度は低い(または実質的に存在しない)ので、Al層をウェットエッチング法を用いてパターンニングする工程や、Al層のパターンニングに用いたエッチング用マスクをアルカリ系剥離液を用いて除去する工程において、Al層の一部がピンホールを中心に欠落することが抑制・防止される。さらに、Mo層の下にITO層を有する構成においては、エッチャントまたはアルカリ系の現像液や剥離液によるITOとAlとの電食をMo層が防止するので、Al層およびITO層の一部が欠落することが防止される。

【0039】以下に、図面を参照しながら、反射型液晶表示装置および透過型液晶表示装置を例に本発明による実施形態を説明する。なお、本発明による液晶表示装置におけるMo層とMo層上に形成されたAl層とを含む電極および配線以外の構成には、公知の液晶表示装置の構成を広く採用することができるので、以下の説明で

は、それらの構成や製造方法の詳細は省略する。また、同じ参照符号が付された構成要素は、実質的に同じ材料から構成される構成要素であることを示す。

【0040】(実施形態1)本発明による実施形態1の液晶表示装置100の模式的な構造を図1(a)および(b)に示す。図1(a)は液晶表示装置100の模式的な断面図であり、図1(b)は模式的な平面図である。液晶表示装置100は、TFTを用いたアクティブマトリクス型の反射型液晶表示装置である。

10 【0041】液晶表示装置100は、反射電極基板100aと、対向基板100bと、反射電極基板100aと対向基板100bとの間に設けられた液晶層60とを有している。液晶層60は、シール部62によって、両基板100aおよび100bの間に封入されている。

【0042】反射電極基板100aは、例えばガラスからなる基板10上に反射電極12を有している。反射電極12は、Al層(Alを含む金属層)14とその直下に形成されたMo層(Moを含む金属層)16とを有する。この反射電極12の構成をAl層/Mo層の2層構造と呼ぶこともある。図1に示された反射電極12は、後述するように、マトリクス状に配置され、それぞれがTFT(不図示)に接続された複数の絵素電極を模式的に示したものである。この反射電極12は、周囲光を適度な角度分布で拡散反射(「散乱」ということもある)するように、その表面の断面が波状(凹凸)になるように形成されている。ここでは、表面が波状の樹脂層18を形成し、樹脂層18の表面上に、Mo層16およびAl層14を順次形成することによって、波状の表面を有する反射電極12を形成している。反射電極12が有するMo層16の表面のMoの最大粒径は60nm以下であり、その上に形成されているAl層14は設計どおりの面積と膜厚を有し、設計どおりの反射特性を有している。この反射電極12の構成およびその形成方法については、後に詳述する。

【0043】対向基板100bは、例えばガラスからなる透明基板50上(液晶層60側)に、ITO(インジウム錫酸化物)などから形成された透明な対向電極52を有している。対向電極52は、複数の反射電極(絵素電極)12に対向する単一の共通電極である。対向電極52および反射電極12の表面にはそれぞれ配向膜(不図示)が設けられており、液晶層60の液晶分子(不図示)は90°ツイスト配向している。また、TNモードで表示を行うために、対向基板100bの観察者側(液晶層60とは反対側)には、4分の1波長(λ/4)板72および偏光板74が設けられている。また、必要に応じて、カラーフィルタ層(不図示)が形成される。

【0044】液晶表示装置100は、対向電極52とそれぞれの反射電極12との間に印加される電圧によって液晶層60の液晶分子の配向状態が変化し、この配向状態の変化に対応して、反射光の強度が変調され表示が行

われる。対向電極52とそれぞれの反射電極12とが対向する領域が絵素領域(表示の最小単位である絵素に対応する領域)を規定する。なお、ブラックマトリクスを形成した場合には、ブラックマトリクスの開口部が絵素領域を規定する。

【0045】液晶表示装置100において、複数の絵素領域を含み、表示を行う領域を表示領域10Aと称し、表示領域10Aの周辺部に位置し、TFTに電圧を供給するための走査線や信号線(いずれも不図示)の端子電極が形成される領域を端子領域10Tと称する。なお、後述するように、本発明によるA1層/Mo層の2層構造を有する反射電極12およびその形成方法は、この端子電極の形成においても、効果を奏する。端子電極の最上層は酸化による接触抵抗の上昇を防止するためにITO層で形成される。液晶表示装置100の製造プロセスにおいて、このITO層上にA1層が一時的に形成され、そのA1層をパターニングする必要があると、A1との電食によってこのITO層の一部が欠落することがある。後述するように、本発明によるA1層/Mo層の2層構造を有する反射電極12を用いることによつて、端子電極のITO層の欠落の問題を防止することができる。

【0046】図2(a)および(b)を参照しながら、反射電極12の構造およびその形成方法を詳細に説明する。図2(a)は、液晶表示装置100の反射電極基板100aの一絵素領域の平面図であり、図2(b)は図2(a)中の2B-2B'線に沿った断面図である。

【0047】反射電極基板100aは、図2(a)に示したように、基板10上に、互いに平行な複数の走査線(ゲートバスライン)22と、走査線22に交差し、互いに平行な複数の信号線(ソースバスライン)24と、走査線22と信号線24とがそれぞれ交差する付近に設けられた複数のTFT26を有し、それぞれのTFT26に反射電極12が接続されている。

【0048】図2(b)に示したように、基板10上に、走査線およびゲート電極(一般にこれらは一体に形成されるので同一の参照符号で示す。)22が形成されている。走査線およびゲート電極22を覆うゲート絶縁層32が形成されており、ゲート絶縁層32上に、半導体層34、ソースコンタクト層36sおよびドレインコンタクト層36d、ソース電極38sおよびドレイン電極38dが形成され、TFT26が構成されている。このTFT26を覆うように、ほぼ全面にパッシベーション層40が形成されている。さらに、パッシベーション層40を覆うように、波状の表面を有する樹脂層18が形成されており、樹脂層18上に反射電極12が形成されている。

【0049】なお、ソースコンタクト層36sとソース電極38sとの間およびドレインコンタクト層36dとドレイン電極38dとの間に、それぞれITOから形成

された電極30sおよび30dが形成されている。ドレイン側の電極(接続電極とも言う。)30dは、樹脂層18に設けられたコンタクトホール18aおよびパッシベーション層40に設けられたコンタクトホール40a内で、反射電極12と互いに電気的に接続されている。

【0050】反射電極12以外の構成要素は、公知の材料を用いて公知の方法で形成することができる。例えば、走査線およびゲート電極22、信号線24、ソース電極38sおよびドレイン電極38dは、Taを用いて形成されるが、これに限られず、所望の配線抵抗が得られる材料(金属、ドーパされた半導体、これらの積層体)であればよいし、Mo層16と良好なオーミック性接触が取れる材料であるならば、コンタクトホール40a内にドレイン電極38dを露出させてもよい。また、例えば、ゲート絶縁層32は酸化シリコンで、半導体層34はa-Siで、ソースコンタクト層36sおよびドレインコンタクト層36dは n^+ -Siで、パッシベーション層40は窒化シリコン(SiN_x)などを用いて形成することができる。製造方法としては、成膜工程、フォトリソグラフィ工程、エッチング工程、およびレジスト剥離工程を繰り返す方法を例示することができる。あるいは、連続成膜、一括エッチング等の製造方法を用いることもできる。

【0051】以下の製造工程を図3(a)~(c)を参照しながら説明する。

【0052】図3(a)に示したように、上述のようにしてTFT等が形成された基板10の表面を覆うように、樹脂層18を形成する。TFT26およびパッシベーション層40が形成された基板10上に、例えば、ポジ型感光性樹脂(例えば、東京応化工業(株)製:商品名OFPR-800)を所望の膜厚(例えば $1.5\mu m$)が得られるように塗布する。

【0053】次に、この基板10を約100で約30秒間プリベークした後、図4(b)に示したフォトマスク80bを介して、 $400mJ$ で露光(高照度露光)し、その後、図4(a)に示したフォトマスク80aを介して $180mJ$ で露光(低照度露光)し、合計2回露光する。なお、この2回の露光工程の順序は逆でもよい。

【0054】図4(a)および(b)に示したフォトマスク80aおよび80bは、それぞれ、遮光部82aおよび82bと、透光部84aおよび84bとを有している。図4(a)および(b)は、いずれも一絵素に相当する部分を模式的に示している。図4(a)のフォトマスク80aの遮光部82aは反射電極の全体の面積の約20%~40%の範囲にあることが好ましく、隣接する遮光部82aの中心の間隔は、約 $5\mu m$ ~約 $50\mu m$ の範囲内にあることが好ましく、約 $10\mu m$ ~約 $20\mu m$ の範囲内にあることがさらに好ましい。各遮光部82aの中心位置は、面内にランダムに配置されている。遮光

部82aの形状は、図示した円形に限られず、多角形でもよい。図4(b)のフォトマスク80bが有する透光部84bはコンタクトホール18aおよび40aを形成するためのものである。また、フォトマスク80bは、反射電極基板100a上の端子電極部(走査線端子電極部および信号線端子電極部)に対応する位置にも透光部(不図示)を有している。

【0055】次に、露光されたポジ型感光性樹脂を現像液(例えば、東京応化工業(株)製のTMA(テトラメチルアンモニウムハイドロオキシド))を用いて現像することによって、フォトマスク80bの透光部に対応するコンタクトホール形成部および端子電極に対応する高照度露光部の感光性樹脂が除去され、フォトマスク80aの透光部84aに対応する低照度露光部の感光性樹脂は初期膜厚の約40%が残存し、フォトマスク80aの遮光部82aに対応する未露光部分の感光性樹脂は初期膜厚の約80%が残存する。

【0056】その後、90℃にて1分仮焼きした後、約200℃で約60分の熱硬化処理を行うことによって、熱だれ現象によって感光性樹脂層の断面形状が変形し、滑らかな凹凸形状の表面が形成される。

【0057】このようにして、図3(b)に示したように、波状の表面を有する樹脂層18と、反射電極12を接続電極30dに電氣的に接続するためのコンタクトホール18aとを形成した。なお、この後の反射電極12を形成する前に、O₂プラズマによるディスカム処理(スカムを除去する処理)を行ってもよい。また、樹脂層18に波状の表面を形成するためのフォトマスク80*

〔表1〕

	雰囲気圧力	投入電力	膜厚	表面粒径
具体例 1	0.5 Pa	15 KW	50 nm	30 nm以下

【0060】このよ~~うな具体例で得られたそれぞれの~~Mo層0.4K~~W~~0個/5100nm~~0.0μm²のもの~~ピンホールが形成されて16上にスパッタリング法を用いてAl層14を堆積した。Al層14の堆積条件は、~~1いずれも同じで、~~雰囲気5KW~~0.0625Pa~~のようにして形成されたMo層16およびAl層14をパターニングすることによって、図2(b)に示した所定の形状の反射電極12を形成した。Mo層16およびAl層14のパターニングは、以下のようにして行った。

【0061】具体例1のMo層16上に形成されたAl層14にはピンホールが観察されず、具体例2のMo層16上に形成されたAl層14のピンホールの数密度は、5~10個/10000μm²であった。一方、比較例1のMo層上に形成されたAl層には、200~3

*aを介した露光工程における露光量を180mJとしたが、液晶表示装置のパネルサイズにより要求される散乱特性(拡散反射光の角度分布)が異なるので、露光量は適宜変更され得る。反射電極基板100aを製造する方法として、上記の例の他に、例えば、特開平6-75238号公報に開示されている方法を採用することができる。

【0058】次に、図3(c)に示したように、上述のようにして得られた基板上に、Mo層16とAl層14との2層構造を有する反射電極12を形成する。ここでは、本実施形態1の具体例として、Mo層16の表面粒径が30nm以下(具体例1)と、表面粒径が60nm以下(具体例2)の結晶層を形成した例を示し、さらに、比較のために、表面粒径が90nm以下(比較例1)のMo層を形成した。Mo層16の成膜は、全て同一のスパッタリング装置を用いて実行した。それぞれのMo層16の堆積条件および、得られたMo層16の表面を光学顕微鏡または電子顕微鏡を用いて観察した結果得られた最大粒径を下記の表1に示す。表面観察で得られるMo層16の表面の形態を模式的に図5に示す。図5に示したように、Moの柱状結晶は楕円状に観察される。この楕円の長軸LAの長さを粒径とし、それぞれのMo層16の表面における最大粒径を求めた。なお、最大粒径は、基板の中心部とその周辺部とにおいて、それぞれ2.3μm×1.7μmの範囲内で表面観察を行って求めた。

【0059】

【0062】このようにして形成されたMo層16およびAl層14をパターニングすることによって、図2(b)に示した所定の形状の反射電極12を形成した。Mo層16およびAl層14のパターニングは、以下のようにして行った。

【0063】まず、通常の写真リソグラフィプロセスで、所定の形状にパターニングされたレジスト層を形成する。このレジスト層をマスクとし、酢酸、磷酸および硝酸を水に混合した混酸をエッチャントとして用いて、レジスト層から露出されたMo層16およびAl層14を一括で除去した。

【0064】その後、マスクとして用いたレジスト層をアルカリ系剥離液(例えば、東京応化工業(株)製の剥離液106(商品名))を用いて除去した。

【0065】具体例1、2および比較例1のそれぞれに

ついて、形成された反射電極12を光学顕微鏡または電子顕微鏡を用いて観察した結果および反射率を測定した結果を、合わせて下記の表2に示す。なお、反射率は、
〔表2〕

	表面粒径	反射電極の欠け	反射率の低下
具体例 1	30nm以下	なし	なし

【0067】Mo層具体例にピンホールが生成されな形欠け、エッジの層30Tは、走査線端子電極22Tの表面がった具体例1では、反射電極12(A1層14)に欠け10空気が発生せず、反射率比較例も無かった。0.6%以下に具体例1の欠けが観察され、反射率の低下は認められなかった。これに対し、比較例1では、A1層中のピンホールを中心に直径が2~5μmの円形の欠けが観察されるとともに、反射率が8~13%低下した。これらの反射電極基板100aを用いて、図1に示した反射型液晶表示装置100を作製し、表示特性を評価した結果、比較例1の液晶表示装置は、具体例1および具体例2の液晶表示装置100に比べ、10%程度反射率が低かった。

【0068】上述の結果から、Mo層16の表面のMo粒径とA1層14中のピンホール発生数との相関が確認され、Mo層の表面粒径が60nm以下であれば、実用上の問題が無く、表面粒径が30nm以下であれば、ピンホールの発生が無く、良好な反射特性を有する反射電極を形成できることが分かった。

【0069】また、図2(b)に示したように、反射電極12の一部をITO層から形成された接続電極30d上に直接形成する構造において、本発明によるA1層14/Mo層16の2層構造を採用すると、上述した反射電極12のパターニングやレジスト剥離工程において、接続電極30dのITO層が電食によって欠落することを防止することができる。

【0070】さらに、本発明によるA1層/Mo層の2層構造を採用すると、以下に説明するように、反射電極基板100aの端子電極の最上層として形成されるITO層がA1との電食によって欠落することを防止できる利点もある。

【0071】反射電極基板100aの表示領域(図1中の10A)内の配線(走査線)に接続され、端子領域(図1中の10T)内に形成される走査線端子電極22Tの断面構造を図6に模式的に示す。図示しないが、表示領域内の信号線に接続される信号線端子電極も同様の構造を有している。図6に示した走査線端子電極22Tは、基板10上に走査線およびゲート電極22と一体に形成される。この走査線端子電極22Tを覆うように形成されたゲート絶縁層32には、開口部32aが形成されており、開口部32a内で走査線端子電極22Tに電気的に接続されるようにITO層30Tが形成されてい

堆積したまま(パターニング前)のA1層14の反射率に対する低下率で評価した。
【0066】

【0067】Mo層具体例にピンホールが生成されな形欠け、エッジの層30Tは、走査線端子電極22Tの表面がった具体例1では、反射電極12(A1層14)に欠け10空気が発生せず、反射率比較例も無かった。0.6%以下に具体例1の欠けが観察され、反射率の低下は認められなかった。これに対し、比較例1では、A1層中のピンホールを中心に直径が2~5μmの円形の欠けが観察されるとともに、反射率が8~13%低下した。これらの反射電極基板100aを用いて、図1に示した反射型液晶表示装置100を作製し、表示特性を評価した結果、比較例1の液晶表示装置は、具体例1および具体例2の液晶表示装置100に比べ、10%程度反射率が低かった。

【0072】反射電極基板100aの製造プロセスにおいては、このITO層30T上にも一時的に反射電極12を形成するための層(Mo層16およびA1層14)が形成される。従って、従来のように、A1層14を直接ITO層30T上に形成すると、A1層14を除去する工程で、A1とITOとの電食によってITO層30Tの一部が欠落する問題が発生する。しかしながら、本発明によるA1層/Mo層の2層構造を採用すると、ITO層30Tが電食によって欠落することを防止できる。

【0073】図7(a)~(c)を参照しながら、走査線端子電極22Tの形成工程を説明する。図7(a)、(b)および(c)は、それぞれ、図3(a)、(b)および(c)に示した各工程における走査線端子電極部の断面構造を示している。

【0074】図7(a)に示したように、ITO層30Tを最上層に有する走査線端子電極部を覆うように、樹脂層18を形成するためのポジ型感光性樹脂が塗布される(図3(a)参照)。

【0075】このポジ型感光性樹脂を露光・現像することによって、図7(b)に示したように、ITO層30Tを最上層とする走査線端子電極部が露出される(図3(b)参照)。すなわち、ポジ型感光性樹脂を露光する工程で用いられるフォトマスク80bは、走査線端子電極部に対応する位置に透光部を有している。

【0076】次に、図7(c)に示したように、ITO層30Tが露出された基板10の全体を覆うように、反射電極12を形成するためのMo層16とA1層14とが一時的に堆積される。その後、図3(c)を参照しながら上述したように、レジストを用いたフォトリソグラフィプロセスで、Mo層16とA1層14とからなる2層構造を有する反射電極12が所定の形状にパターニングされる時、走査線端子電極部を覆うMo層16およびA1層14が一括で除去される。

【0077】本発明によると、ITO層30T上にはMo層16を介してA1層14が形成されているので、反射電極12を形成するためのパターニング工程(Mo層16およびA1層14のエッチング工程)において、I

TO層30TにAl層14が直接に接触することがないので、ITOとAlとの電食によるITO層30Tの部分的な欠落の発生を防止することができる。

【0078】上述したように、本発明の実施形態によると、反射電極12の形成工程において、ピンホールによるAl層の部分的な欠落が防止され、且つ、反射電極12がITO層上に形成される場合には、ITOとAlとの電食によるITO層およびAl層の部分的な欠落が防止される。さらに、端子電極の最上層にITO層を有する構成を採用した場合は、端子電極のITO層上に一時的に形成されるAl層を除去する工程において、ITOとAlとの電食によってITO層が部分的に欠落することが防止できる。従って、設計どおりの反射特性を有する反射電極を形成できるとともに、信頼性の高い端子電極を形成することができる。

【0079】本実施形態においては、端子電極の最上層にITO層を有する構成を例示したが、本発明はこの例に限られず、表示領域内に形成される配線や電極の最上層にITO層を有する構成においても、同様に作用効果を奏する。

【0080】また、本実施形態では、Mo層16として純Mo層を、Al層14として純Al層を用いたが、これらに限られず、それぞれ他の金属が少量添加されても本発明の効果を得ることができる。添加される金属の種類および量は、電気特性（比抵抗など）やパターンニング等を考慮して適宜設定され得る。また、本実施形態では、ポジ型レジストを用いて樹脂層18を形成したが、ネガ型レジストを用いることもできる。また、別途レジストを用いてコンタクトホール形成や波状の表面を形成する必要が生じるが、非感光性の絶縁材料を用いて樹脂層を形成してもよい。これらのことは、下記の実施形態2についても同様である。

【0081】また、Mo層16の結晶粒の成長の仕方は、下地層の材料に依存する。下地層の材料によっては、Mo結晶粒が明確な柱状結晶とならない場合もあるが、Mo層16の表面の結晶粒の最大粒径が60nm以下であれば本発明の効果を得ることができる。

【0082】（実施形態2）本実施形態では、Mo層16をスパッタリング法で成膜する工程を窒素ガスを含有する雰囲気下で行うことによって、アモルファスMoからなるMo層16を形成する。アモルファスMoからなるMo層16を形成すること以外は、実施形態1と同じなので、その詳細な説明はここでは省略する。

【0083】アモルファスMoからなるMo層16は、例えば、投入電力を10KW、雰囲気圧力を0.5Paとし、膜厚が50nmのMo層を堆積する工程を、流量20sccmで窒素(N₂)ガスを流しながら実行することによって、形成することができる。アモルファスMoからなるMo層16の表面を光学顕微鏡または電子顕微鏡で観察すると、実施形態1の具体例1のMo層16

の表面（粒径30nm以下）よりも小さな構造しか観察されなかった。これは、アモルファス相は、数原子単位で結合手が繋がった構造を有し、結晶粒を実質的に含まないからである。

【0084】得られたMo層16上に、実施形態1と同様にして、Al層14を成膜し、Al層14/Mo層16をパターンニングした後、レジスト剥離を行った。得られたAl層14にはピンホールは観察されず、反射率の低下も認められなかった。このようにして得られた反射電極12を有する液晶表示装置100は、実施形態1の具体例1と同様に、優れた表示特性を示した。また、上記の窒素雰囲気下で堆積されたMo層16は、窒素元素を僅かに含むが、電気抵抗の低下による表示特性の低下も見られなかった。なお、本実施形態2のMo層16は、窒素ガス流量を20sccmとして成膜したが、窒素ガス流量はこれに限られず、所望する抵抗以下のMo層16が形成される範囲内で適宜調整され得る。

【0085】上述の実施形態1および2中で用いた成膜条件は、本願発明者が使用したスパッタリング装置を用いた場合の条件であり、使用するスパッタリング装置の仕様（例えば、チャンパー容積等）等により変わり得るものであり、上記の数値に限定されるものではない。

【0086】（実施形態3）本発明による実施形態3の液晶表示装置として、TFTを用いたアクティブマトリクス型の透過型液晶表示装置について説明する。本実施形態によるTFT基板200aの模式的な断面図を図8に示す。TFT基板200aにおいて、信号線、ソース電極およびドレイン電極は、ITO層から形成された透明導電層、Mo層16およびAl層14が順次積層された構造をそれぞれ有する。

【0087】なお、本実施形態および実施形態4において、デバイスの一構成要素としてパターンニングされた後のITO層を特に透明導電層と言う。ITO層をパターンニングしてソース電極およびドレイン電極を形成したときのソース電極側の透明導電層を30sと表記し、ドレイン電極側の透明導電層を30dと表記する。透明導電層30dのうちMo層16およびAl層14に覆われていない部分は、絵素電極として機能する。ソース電極側の透明導電層30s、Mo層16およびAl層14は、図8の紙面に対して垂直方向に延びて信号線（ソースバスライン）を形成する。

【0088】図8に示すTFT126の形成工程のうち、半導体層34の形成工程までは実施形態1と同様であり、実施形態1と同様の成膜工程、フォトリソグラフィ工程、エッチング工程、およびレジスト剥離工程を繰り返すことによって、基板10上に走査線、ゲート電極22、ゲート絶縁層32、半導体層34、ソースコンタクト層36s、ドレインコンタクト層36dをそれぞれ形成することができる。

【0089】半導体層34が形成された基板10上に、

スパッタリング装置などによって、ITO層を100nm厚程度堆積する。本実施形態の具体例3、4および比較例2として、実施形態1と同様の成膜条件下、表面粒径が30nm以下(具体例3)、60nm以下(具体例4)および90nm以下(比較例2)をそれぞれ有するMo層16をスパッタリング法にて成膜した。次に、スパッタリング法などによって、Mo層16上にAl層14を成膜する。本実施形態の具体例3、4および比較例2では、実施形態1と同様の条件下、スパッタリング法によって、100nm厚程度のAl層14を成膜した。

【0090】以下、TFT126のソース電極側の透明導電層30s、Mo層16およびAl層14のパターニングについて、図9を参照しながら説明する。図9(a)~(g)は、TFT126のソース電極側の透明導電層30s、Mo層16およびAl層14のパターニング工程を説明するための模式的な断面図である。なお、ソース電極側の透明導電層30sがパターニングされる前のITO層を130と表記する。また、図9以降において、図8に記載された基板10、ゲート電極22および半導体層34の記載を省略する。

【0091】ITO層130、Mo層16およびAl層14が順次積層された基板(図9(a)参照)上にレジストを塗布し、フォトリソグラフィ工程によって、Mo層16およびAl層14をパターニングするためのレジストパターン(以下、Al層/Mo層パターニング用レジストパターンともいう。)150を形成する(図9(b)参照)。Al層/Mo層パターニング用レジストパターン150をマスクとし、酢酸、磷酸および硝酸を水に混合した混酸をエッチャントとして用いて、レジストパターン150から露出されたMo層16およびAl層14を一括で除去する(図9(c)参照)。その後、アルカリ系剥離液を用いてレジストパターン150を除去する(図9(d)参照)。

【0092】次に、得られた基板のほぼ全面にレジストを塗布し、フォトリソグラフィ工程によって、ITO層130をパターニングするためのレジストパターン(以下、ITO層パターニング用レジストパターンともいう。)151を形成する。このITO層パターニング用レジストパターン151は、既にパターニングされたMo層16およびAl層14のエッジ部が露出しないように、Mo層16およびAl層14を覆う(図9(e)参照)。ITO層パターニング用レジストパターン151をマスクとし、塩化第二鉄および塩酸の混合液をエッチャントとして用いて、レジストパターン151から露出*

〔表3〕

	表面粒径	信号線断線発生パネル数	輝点数
具体例3	30nm以下	2	0.03
具体例4	60nm以下	3	0.04
比較例2	90nm以下	24	1.5

【0098】比較例2の液晶表示装置に関して、断線原因の調査を行なったところ、19パネルに関してはAl

*されたITO層130を除去する(図9(f)参照)。その後、アルカリ系剥離液を用いてレジストパターン151を除去して、透明導電層30s、Mo層16およびAl層14が順次積層された構造を有するソース電極を形成する(図9(g)参照)。

【0093】なお、図示しないが、ソース電極の形成とともに、ソース電極側の透明導電層30s、Mo層16およびAl層14が順次積層された構造を有する信号線(ソースバスライン)が形成され、ドレイン電極側の透明導電層30d、Mo層16およびAl層14が順次積層された構造を有するドレイン電極が形成される。さらに、ドレイン電極側の透明導電層30dのうちMo層16およびAl層14が除去された部分が絵素電極となる。

【0094】本実施形態においては、Mo層16を介してAl層14が透明導電層30d上に設けられているので、透明導電層30d上のAl層14を除去して絵素電極を形成するとき、エッチャントまたはアルカリ系の現像液や剥離液によるITOとAlとの電食が防止され、透明導電層30dの部分的な欠落の発生を防止することができる。

【0095】本実施形態のパターニング工程では、ITO層パターニング用レジストパターン151がMo層16およびAl層14のエッジ部が露出しないように、Mo層16およびAl層14を覆っているため、ITO層130をエッチングする際にMo層16およびAl層14がエッチャントに接触しない。したがって、Mo層16およびAl層14のエッジ部は、レジストパターン151のエッジ部から線幅が細くなる方向に過度にエッチングされない。

【0096】以上のパターニング工程の後、基板上にパッシベーション層40を堆積し、フォトリソグラフィ工程によるパターニングを行なって、図8に示されたTFT基板200aが形成される。本実施形態の具体例3、4および比較例2により得られた3種のTFT基板を用いて、公知の方法にて透過型のTN型液晶表示装置(各100パネル)をそれぞれ作製した。各具体例および比較例の液晶表示装置について、信号線断線が発生したパネル数を計数した。また、各具体例および比較例の液晶表示装置について、全パネルの輝点数を総計し、輝点数を100で除して1パネル当たりの輝点数(個/パネル)を算出した。これらの結果を表3に示す。

【0097】

層のピンホールの拡大が原因であった。比較例2の信号線はMo層の表面粒径が90nm以下であり、Mo層上に形成されたAl層中のピンホールの数密度が高いため、エッチャントやアルカリ系剥離液などによるAl層中のピンホールの拡大に起因して生じるAl層およびMo層の欠落の程度が大きく、断線が生じ易いと考えられる。

【0099】これに対して、具体例3および4では、Mo層16の表面粒径が30nm以下(具体例3)または60nm以下(具体例4)であり、Mo層16上に形成されたAl層14中のピンホールの数密度が低いので、Al層14中のピンホールの拡大に起因するAl層14およびMo層16の欠落の程度が小さく、断線が生じ難いと考えられる。本実施形態では、アルカリ系剥離液によるレジストパターン150および151の除去を2回行なっているため、Al層14がアルカリ系剥離液に接触する時間が長くなり、Al層中のピンホールの拡大が生じ易い条件下でパターンングが行われている。それにもかかわらず、本実施形態によれば、断線が生じ難く、歩留りが向上するという効果が得られる。

【0100】本実施形態の具体例においては、Mo層16の表面粒径が30nm以下(具体例3)または60nm以下(具体例4)について説明したが、Mo層16としてアモルファスMoからなるMo層を用いても良く、また実施形態1において説明した積層構造のMo層を用いても良い。アモルファスMoからなるMo層や積層構造のMo層を用いても、上記と同様の効果を奏する。本実施形態においては、Mo層16およびAl層14を除去した後、アルカリ系剥離液を用いてAl層/Mo層パターンング用レジストパターン150を除去しているが(図9(d)参照)、レジストパターン150を除去しない状態で、ITO層パターンング用レジストパターン151の形成、ITO層130のエッチングを順次行なった後、両レジストパターン150および151を一括して除去することも可能である。

【0101】(実施形態4)本実施形態の液晶表示装置は、実施形態3のものと同じであるが、透明導電層30sおよび30d、Mo層16ならびにAl層14のパターンング工程が実施形態3と異なり、ITO層130をパターンングした後の透明導電層30sおよび30d上に、Al層/Mo層の2層を堆積し、Al層/Mo層のパターンングを行なう。以下、図10を参照しながら、本実施形態によるパターンング工程を説明するが、ITO層130を堆積する工程までは実施形態3と同じであるから、ITO層130を堆積する工程までについては説明を省略する。

【0102】図10(a)~(f)は、TFT126のソース電極側の透明導電層30s、Mo層16およびAl層14のパターンング工程の他の例を説明するための模式的な断面図である。まず、基板のほぼ全面にレジス

トを塗布し、フォトリソグラフィ工程によって、ITO層パターンング用レジストパターン151を形成する(図10(b)参照)。レジストパターン151をマスクとし、塩化第二鉄および塩酸の混合液をエッチャントとして用いて、レジストパターン151から露出されたITO層130を除去する。その後、アルカリ系剥離液を用いてレジストパターン151を除去する(図10(c)参照)。

【0103】次に、Mo層16およびAl層14を順次スパッタリング法にて成膜する(図10(d)参照)。基板の上にレジストを塗布し、フォトリソグラフィ工程によって、Al層/Mo層パターンング用レジストパターン150を形成する(図10(e)参照)。レジストパターン150をマスクとし、酢酸、磷酸および硝酸を水に混合した混酸をエッチャントとして用いて、レジストパターン150から露出されたMo層16およびAl層14を一括で除去する。このとき、透明導電層30sを構成するITOは上記混酸に対して溶解され難いので、透明導電層30sの線幅の狭小または断線が生じる可能性は低い。Al層14およびMo層16をパターンングした後、アルカリ系剥離液を用いてレジストパターン150を除去する。

【0104】実施形態3と同様に、本実施形態の具体例により得られたTFT基板を用いて、透過型のTN型液晶表示装置を作製した。作製された液晶表示装置について、実施形態3と同様に、信号線断線が発生したパネル数、1パネル当たりの輝点数を求めたところ、実施形態3と同様の結果となった。

【0105】本実施形態においても、実施形態3と同様に、Mo層16の表面粒径が60nm以下であり、Mo層16上に形成されたAl層14中のピンホールの数密度が低いので、Al層14中のピンホールの拡大によるAl層14およびMo層16の欠落の程度が小さく、断線が生じ難いと考えられる。本実施形態では、アルカリ系剥離液によるレジストパターン150および151の除去を2回行なっているため、Al層14がアルカリ系剥離液に接触する時間が長くなり、Al層中のピンホールの拡大が生じ易い条件下でパターンングが行われている。それにもかかわらず、本実施形態によれば、断線が生じ難く、歩留りが向上するという効果が得られる。

【0106】実施形態3および4においては、ITO層130とAl層14/Mo層16とを、それぞれ別のフォトリソグラフィ工程およびエッチング工程によってパターンングしているが、ITO層130とAl層14/Mo層16とを別途パターンングすることは本発明の液晶表示装置の製造方法において必要不可欠な事項ではない。例えば、実施形態3において、Al層/Mo層パターンング用レジストパターン150を形成した後、酢酸、磷酸および硝酸を水に混合した混酸によるエッチングを行ない、レジストパターン150を剥離することな

く、塩化第二鉄および塩酸の混合液によるエッチングを行なってもよい。

【0107】しかしながら、塩化第二鉄および塩酸の混合液に浸したとき、AlおよびMoはITOよりも速い（特にMoは非常に速い）スピードで溶解するので、Al層14/Mo層16のサイドエッチングがITO層130よりも激しくなり、図11に示すように、Al層14/Mo層16のエッジ部が著しく後退するおそれがある。したがって、Al層/Mo層の狭小化によって、ソース・ドレインの間隔、バスラインなどの線幅を制御することが困難となる。

【0108】実施形態3および4によれば、ITO層パターンニング用レジストパターン151によってAl層14/Mo層16が覆われているか、あるいはITO層130をエッチングした後にAl層14/Mo層16が形成されるので、Al層14/Mo層16が塩化第二鉄および塩酸の混合液に接触しない。したがって、実施形態3および4によれば、ソース・ドレインの間隔、バスラインなどの線幅を制御することが容易となる。

【0109】上記の実施形態1および2では、反射型液晶表示装置を例に本発明による実施形態を説明したが、本発明はこれに限られず、透過反射両用型の液晶表示装置（特開平11-101992号公報参照）のように絵素電極の一部が反射電極（反射層）である場合にも適用できる。また、本発明の液晶表示装置は、例示したTFTを用いたアクティブマトリクス型液晶表示装置に限られず、MIM素子を用いたアクティブマトリクス型液晶表示装置や単純マトリクス型液晶表示装置に適用してもよい。さらに、表示モードも例示するTNモードに限られず、反射光を利用した表示が可能な公知の表示モード（例えば、ゲスト・ホストモードのような光吸収モード、高分子分散型液晶表示装置のような光散乱モード、STNモードのようなECBモード、強誘電性液晶モードなど）を広く利用することができる。

【0110】上記の実施形態3および4では、信号線、ソース電極およびドレイン電極のいずれもが、ITO層から形成された透明導電層、Mo層およびAl層が順次積層された構造を有する場合について説明したが、本発明においては信号線、ソース電極およびドレイン電極のうち少なくとも1つがAl層/Mo層/透明導電層の3層構造を有していれば良い。また、実施形態3および4では、絵素電極がゲート絶縁層上に形成された透過型液晶表示装置について説明したが、本発明はこれに限られず、TFTを覆う透明な有機絶縁層がゲート絶縁層上に設けられ、この有機絶縁層上に絵素電極が形成された高開口率構造の透過型液晶表示装置に適用することもできる。

【0111】本発明の配線・電極基板は、液晶表示装置以外の表示装置、例えば有機ELを用いた表示装置などに適用することができ、さらに、太陽電池などにも適用

*することができる。有機ELを用いた表示装置および太陽電池において、光の制御および利用に関わる電極として、ITOから形成された透明導電層が用いられ、さらに透明導電層の電気伝導度を補うために、AlまたはAl合金の層が透明導電層上の一部の領域に堆積される。本発明の配線・電極基板によれば、基板上に設けられた多層構造の配線または電極におけるAl層の幅が狭くなり過ぎたり、Al層の断線が発生するのを抑制・防止することができる。したがって、本発明の配線・電極基板を有機ELを用いた表示装置や太陽電池などに用いることによって、配線または電極の電気伝導度が低下することを抑制・防止し、不良品の発生を抑えることができる。

【0112】

【発明の効果】本発明によると、Mo層上に形成されたAl層にピンホールが発生するのが抑制・防止されるので、Al層中のピンホールに起因するAl層の欠落の発生が抑制・防止される。したがって、反射層として機能するAl層が、製造プロセスにおいて欠落することを抑制・防止することができるので、設計どおりの反射特性を有する液晶表示装置を製造することができる。

【0113】また、Al層/Mo層/透明導電層の3層構造を有する配線もしくは電極の電気伝導度の低下または断線の発生を抑制・防止することができるので、不良品の発生を抑え、歩留りが向上するという効果を奏する。

【0114】さらに、ITO層上に一時的に形成されたAl層を除去する場合においても、本発明によるAl層/Mo層の2層構造を適用することによって、ITOとAlとの電食に起因するITO層の欠落を防止することができる。したがって、端子電極の最上層のITO層上に一時的に堆積されたAl層を剥離する際に生じ得るITO層の欠落の発生が抑制・防止され、信頼性の高い端子電極を形成することができる。

【図面の簡単な説明】

【図1】本発明による実施形態1の液晶表示装置100を模式的に示す図であり、(a)は断面図、(b)は平面図である。

【図2】実施形態1の液晶表示装置100の反射電極基板100aを模式的に示す図であり、(a)は平面図、(b)は断面図である。

【図3】(a)~(c)は、実施形態1の液晶表示装置100の反射電極基板100aの製造プロセスを模式的に示す断面図である。

【図4】(a)および(b)は、実施形態1の液晶表示装置100の製造に用いられるフォトリソマスクの例を示す模式図である。

【図5】実施形態1で形成されるMo層16の顕微鏡観察結果を模式的に示す図である。

【図6】実施形態1の液晶表示装置100の走査線端子

電極22Tの模式的な断面図である。

【図7】(a)~(c)は、実施形態1の液晶表示装置100の走査線端子電極22Tの製造プロセスを模式的に示す断面図である。

【図8】実施形態3によるTFT基板200aを模式的に示す断面図である。

【図9】(a)~(g)は、実施形態3によるTFT126のソース電極側の透明導電層30s、Mo層16およびAl層14のパターニング工程を説明するための模式的な断面図である。

【図10】(a)~(f)は、実施形態4によるTFT126のソース電極側の透明導電層30s、Mo層16およびAl層14のパターニング工程の他の例を説明するための模式的な断面図である。

【図11】他の実施形態によるTFT126のソース電極側の透明導電層30s、Mo層16およびAl層14のエッチング後の状態を示す模式的な断面図である。

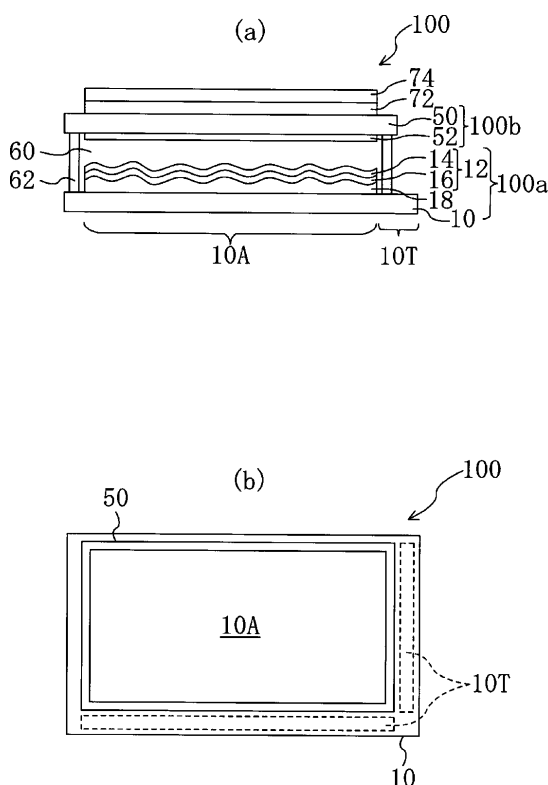
【符号の説明】

- 10、50 基板(ガラス基板)
- 10A 表示領域
- 10T 端子領域
- 12 反射電極
- 14 Al層
- 16 Mo層
- 18 樹脂層

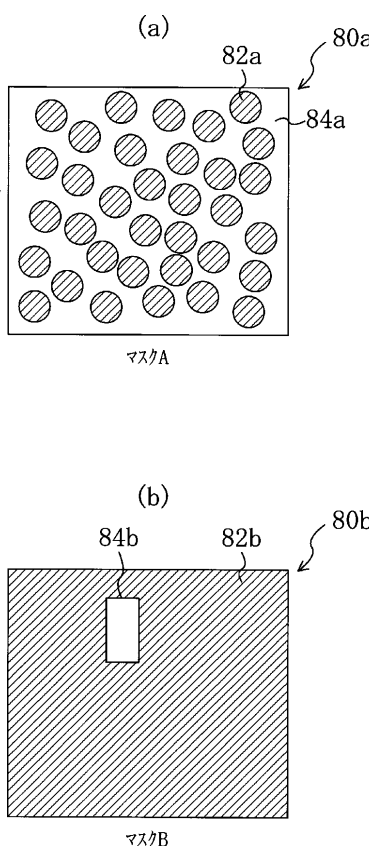
- *18a、40a コンタクトホール
- 22 走査線(ゲートバスライン)、ゲート電極
- 22T 走査線端子電極
- 24 信号線(ソースバスライン)
- 26、126 TFT
- 30s、30d、30T 電極(ITO層)
- 32 ゲート絶縁層
- 32a 開口部
- 34 半導体層
- 10 36s、36d コンタクト層
- 38s、38d 電極(Ta層)
- 40 パッシベーション層
- 52 対向電極(透明電極)
- 60 液晶層
- 62 シール部
- 72 /4板
- 74 偏光板
- 80a、80b フォトマスク
- 82a、82b 遮光部
- 20 84a、84b 透光部
- 100 液晶表示装置
- 100a 反射電極基板
- 130 ITO層
- 200a TFT基板

*

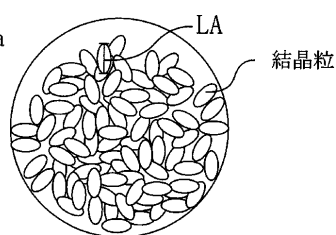
【図1】



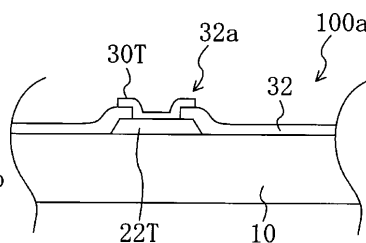
【図4】



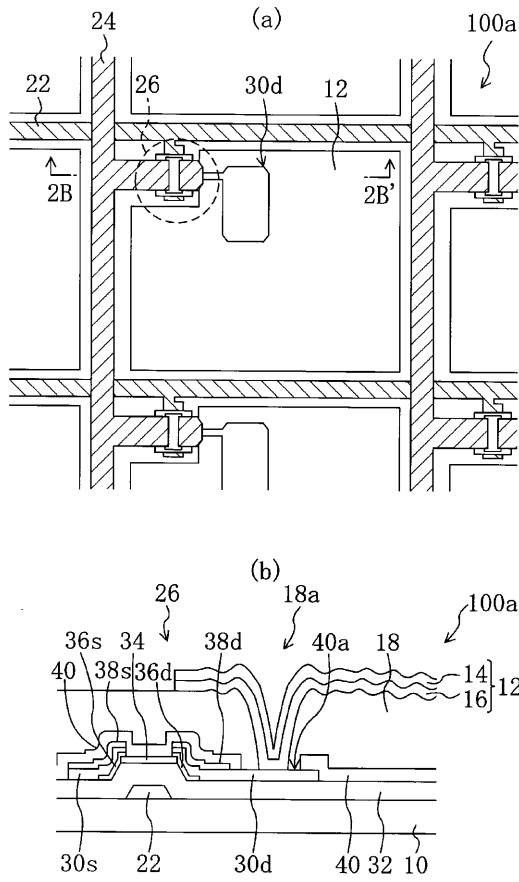
【図5】



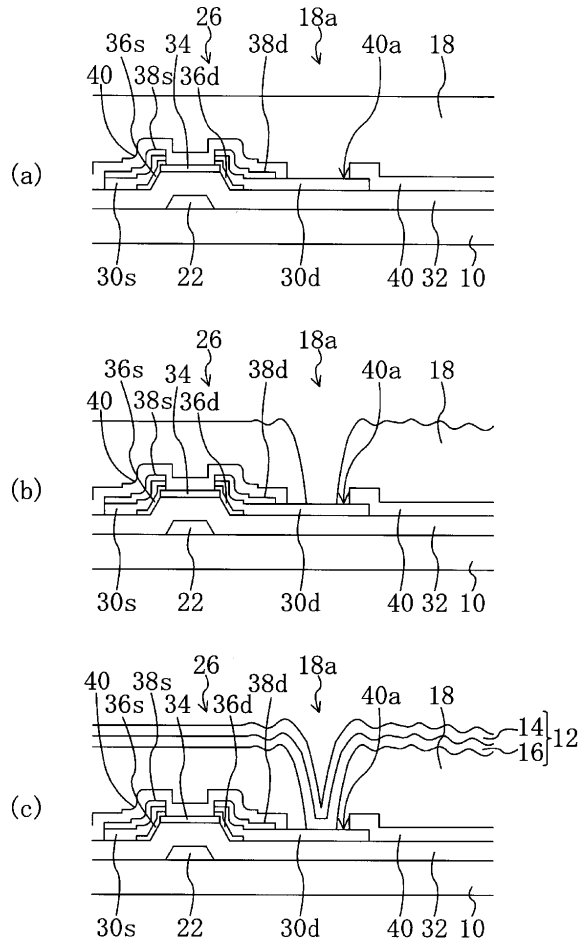
【図6】



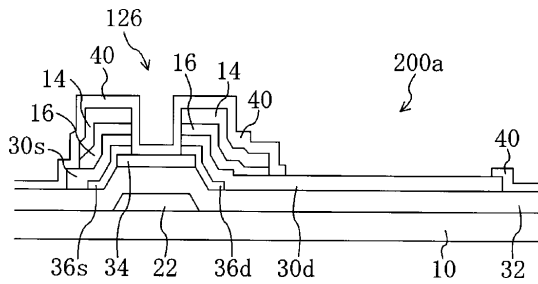
【図2】



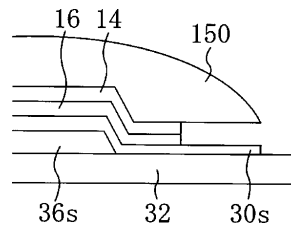
【図3】



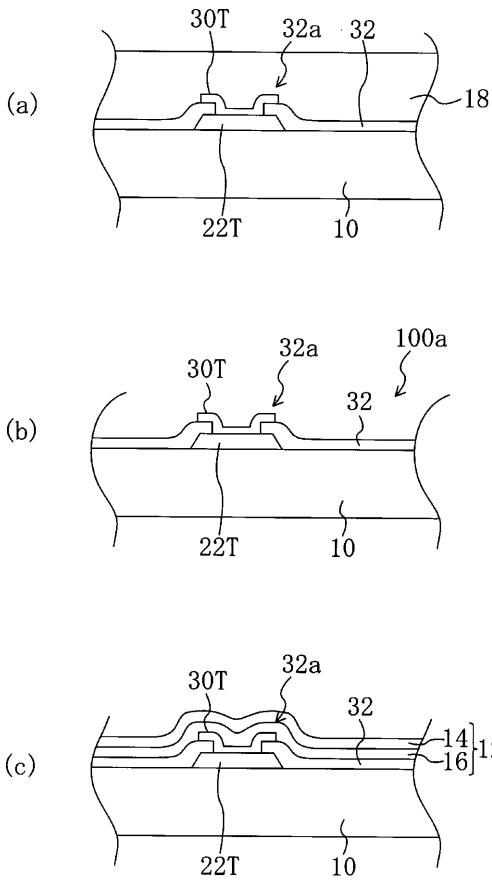
【図8】



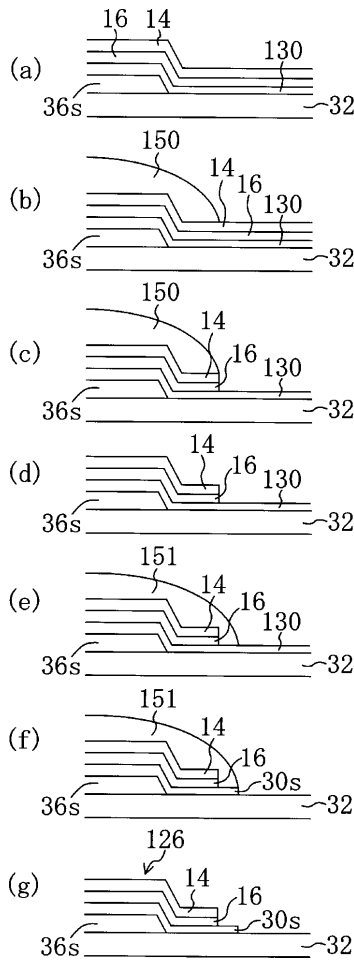
【図11】



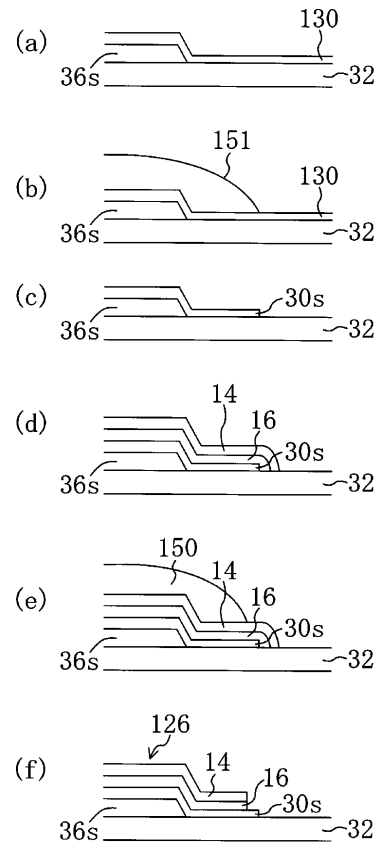
【図7】



【図9】



【図10】



专利名称(译)	液晶显示装置，布线板及其制造方法		
公开(公告)号	JP2001281701A	公开(公告)日	2001-10-10
申请号	JP2000380526	申请日	2000-12-14
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
[标]发明人	田中尚幸 高山昌也		
发明人	田中 尚幸 高山 昌也		
IPC分类号	G02F1/1343 G02F1/13 G02F1/1335 G02F1/136 G02F1/1368 G09F9/30 H01L21/308 H01L21/3205 H01L23/52		
CPC分类号	G02F1/133553 G02F1/13452 G02F2201/123		
FI分类号	G02F1/1343 G09F9/30.330.Z H01L21/308.F G02F1/136.500 H01L21/88.R B82Y10/00 B82Y40/00 B82Y99/00 G02F1/1368 G09F9/30.330		
F-TERM分类号	2H092/GA17 2H092/HA05 2H092/JA24 2H092/JA44 2H092/JB07 2H092/JB52 2H092/JB57 2H092/KA05 2H092/KA12 2H092/KA18 2H092/KB24 2H092/MA05 2H092/MA15 2H092/MA18 2H092/MA37 2H092/NA15 2H092/PA08 2H092/PA09 2H092/QA07 2H092/QA10 2H092/QA13 2H192/AA24 2H192/BA42 2H192/BC31 2H192/BC72 2H192/BC82 2H192/CB05 2H192/CC32 2H192/CC72 2H192/CC75 2H192/FA64 2H192/GA41 2H192/HA13 2H192/HA33 2H192/HA64 2H192/JA06 5C094/AA03 5C094/AA31 5C094/AA32 5C094/AA42 5C094/AA43 5C094/AA48 5C094/AA53 5C094/AA55 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/DB01 5C094/DB02 5C094/DB04 5C094/EA04 5C094/EA05 5C094/EA06 5C094/EB04 5C094/ED11 5C094/FA01 5C094/FA02 5C094/FB02 5C094/FB12 5C094/GB10 5C094/JA08 5C094/JA20 5F033/GG04 5F033/HH08 5F033/HH20 5F033/JJ01 5F033/JJ08 5F033/JJ20 5F033/KK38 5F033/LL08 5F033/MM05 5F033/PP15 5F033/QQ08 5F033/QQ10 5F033/QQ19 5F033/QQ27 5F033/VV15 5F033/WW00 5F033/WW01 5F033/XX00 5F043/AA24 5F043/AA26 5F043/BB16 5F043/BB18 5F043/CC16 5F043/GG02		
优先权	2000016680 2000-01-26 JP		
其他公开文献	JP3670577B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，布线板及其制造方法，其中抑制/防止了由于形成在Mo层上的Al层的针孔引起的Al层的碎裂的产生。解决方案：反射电极12具有包含Mo的第一金属层16和形成在第一金属层16上并包含Al的第二金属层14，并形成在第一金属层16的表面上Mo的最大粒径为60nm或更小，并且抑制了含Al的第二金属层14中针孔的出现。

