

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2001 - 272655

(P2001 - 272655A)

(43)公開日 平成13年10月5日(2001.10.5)

(51) Int. Cl. ⁷	識別記号	F I	テ-マ-ト [*] (参考)
G 0 2 F 1/133	550	G 0 2 F 1/133	550 2 H 0 9 3
	575		575 5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	611 A 5 C 0 8 0
	623		623 C
3/36		3/36	
審査請求 未請求 請求項の数 8 O L (全 8 数)			

(21)出願番号 特願2000 - 90707(P2000 - 90707)

(22)出願日 平成12年3月27日(2000.3.27)

(71)出願人 000156950

関西日本電気株式会社

滋賀県大津市晴嵐2丁目9番1号

(72)発明者 土井 延恭

滋賀県大津市晴嵐2丁目9番1号 関西日本電

気株式会社内

F タ-ム (参考) 2H093 NA33 NA59 NC15 ND03 ND39

5C006 AA16 AC21 AC26 AF83 BB16

BC13 BF25 FA47

5C080 AA10 BB05 DD26 EE29 FF11

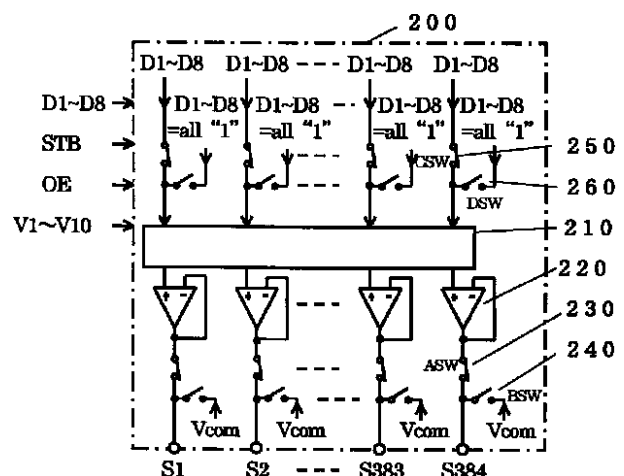
JJ02 JJ04

(54)【発明の名称】 液晶表示装置の駆動方法および駆動装置

(57)【要約】

【課題】 液晶パネルが大型化して負荷が大きくなっても液晶パネルを低消費電流で駆動できるドライバICを提供する。

【解決手段】 出力端子S1～S384をコモン電圧Vcomに接続後からD/Aコンバータ210が次の切替わる極性で次の階調電圧VPx, VNxを選択するまでの期間、一旦、D/Aコンバータ210への入力を、液晶パネルを所望の階調表示するために水平ドライバICの外部からシリアルに供給されて内部の図示しない回路でパラレルに変換された8ビットのデジタルデータ信号から、8ビットの固定のデジタルデータ信号D1～D8 = a11“1”に切替えることにより、その期間、演算増幅器220への入力として、階調電圧VPxから階調電圧VN256に、または、階調電圧VNxから階調電圧VP256にしているの、演算増幅器220に含まれる差動増幅段に流れるその期間の電流を減らせ、消費電流を低減することができる。



【特許請求の範囲】

【請求項 1】駆動すべき液晶パネルのデータ線の駆動電圧として、 n ビットのデジタルデータ信号に基づいて、コモン電圧に対して正極性および負極性の 2 の n 乗階調の階調電圧のうちの 1 つの階調電圧を D / A コンバータで選択し、立ち上がり波形と立ち下がり波形の両方を出力するボルテージホロワ接続の演算増幅器で駆動能力を上げて出力端子から出力し、この出力の極性が所定期間ごとに切替わる際、前記出力端子を一旦、コモン電圧に接続する液晶表示装置の駆動方法であって、

前記出力端子をコモン電圧に接続後から前記 D / A コンバータが次の切替わる極性で次の階調電圧を選択するまでの期間、前記演算増幅器の入力を演算増幅器に流れる電流が最小となる次の切替わる極性での階調電圧としたことを特徴とする液晶表示装置の駆動方法。

【請求項 2】前記演算増幅器に流れる電流が最小となる階調電圧が、コモン電圧に対して最大の電位差となる階調電圧であることを特徴とする請求項 1 記載の液晶表示装置の駆動方法。

【請求項 3】前記演算増幅器に流れる電流が最小となる階調電圧が、前記 D / A コンバータから出力されることを特徴とする請求項 2 記載の液晶表示装置の駆動方法。

【請求項 4】前記出力端子をコモン電圧に接続後から前記 D / A コンバータが次の階調電圧を選択するまでの期間、前記 D / A コンバータに入力されるデジタルデータ信号の n ビットが全て同一レベルであることを特徴とする請求項 3 記載の液晶表示装置の駆動方法。

【請求項 5】 n ビットのデジタルデータ信号に基づいて、コモン電圧に対して正極性および負極性の 2 の n 乗階調の階調電圧のうちの 1 つの階調電圧を選択する D / A コンバータと、この選択された階調電圧を駆動能力を上げて出力する立ち上がり波形と立ち下がり波形の両方を出力するボルテージホロワ接続の演算増幅器と、この演算増幅器の出力を駆動すべき液晶パネルのデータ線に出力する出力端子とを具備し、この出力端子からの出力の極性が所定期間ごとに切替わる際、前記出力端子を一旦、コモン電圧に接続する液晶表示装置の駆動装置であって、前記出力端子をコモン電圧に接続後から前記 D / A コンバータが次の切替わる極性で次の階調電圧を選択するまでの期間、前記演算増幅器の入力を演算増幅器に流れる電流が最小となる次の切替わる極性での階調電圧としたことを特徴とする液晶表示装置の駆動装置。

【請求項 6】前記演算増幅器に流れる電流が最小となる階調電圧が、コモン電圧に対して最大の電位差となる階調電圧であることを特徴とする請求項 5 記載の液晶表示装置の駆動装置。

【請求項 7】前記演算増幅器に流れる電流が最小となる階調電圧が、前記 D / A コンバータから出力されることを特徴とする請求項 6 記載の液晶表示装置の駆動装置。

【請求項 8】前記出力端子をコモン電圧に接続後から前記 D / A コンバータが次の階調電圧を選択するまでの期間、前記 D / A コンバータに入力されるデジタルデータ信号の n ビットが全て同一レベルであることを特徴とする請求項 7 記載の液晶表示装置の駆動装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス方式の液晶表示装置の駆動方法および駆動装置に関し、特に液晶表示装置を低消費電力で駆動するのに好適な駆動方法および駆動装置に関する。

【0002】

【従来の技術】アクティブマトリクス方式の液晶表示装置は、液晶パネルとして、画素を構成する画素電極およびスイッチング素子、例えば TFT（薄膜トランジスタ）がマトリクス状に形成されたりア側のガラス基板と、コモン電極およびカラーフィルタが形成されたフロント側のガラス基板とが液晶を介して互いに対向配置され、TFT と画素電極に、水平方向に延在し垂直方向に並設される走査線と、垂直方向に延在し水平方向に並設されるデータ線が接続されて構成されている。液晶パネルには走査線に垂直ドライバ IC が、および、データ線に水平ドライバ IC が接続され、垂直ドライバ IC から各走査線に線順次に走査信号が供給されることにより、走査信号が供給された走査線に接続されている各 TFT がオンし、水平ドライバ IC から各データ線に同時に供給された駆動電圧がこのオンした TFT を介して対応する画素電極に供給され、コモン電極に供給される電圧（以下、コモン電圧 V_{com} という）とで液晶を駆動する。

【0003】各画素電極に供給される駆動電圧は、液晶固有の特性からコモン電圧に対して正電圧と負電圧を交互に供給しなければならず、例えば、256 階調表示の場合、正電圧として正極性階調電圧 $V_{P1} \sim V_{P256}$ （ $V_{com} < V_{P1} < V_{P256}$ ）のうちのひとつの階調電圧 V_{Px} と負電圧として負極性階調電圧 $V_{N1} \sim V_{N256}$ （ $V_{com} > V_{N1} > V_{N256}$ ）のうちのひとつの階調電圧 V_{Nx} とが交互に供給される。この正電圧と負電圧を交互に供給する駆動方式としては、1 画面（フレーム）ごとに切り換えるフレーム反転駆動や、1 走査線（1 水平ライン）ごとに切り換えるライン反転駆動や、1 画素電極単位で切り換えるドット反転駆動等の交流駆動方式が提案されており、ライン反転駆動やドット反転駆動の場合では、1 水平ラインを走査するごとに、フレーム反転駆動の場合では、1 フレームを走査するごとに、液晶パネルの駆動電圧として、データ線に正電圧と負電圧を交互に供給するため、駆動電圧の波形は負電圧から正電圧の立ち上がり波形と正電圧から負電圧の立ち下がり波形となる。この立ち上がり波形および立ち下がり波形は、液晶パネルが大型化して各データ線の負荷

が大きくなるに従い、図 6 に立ち上がり波形の例を示し、立ち下がり波形の例は図示しないが、緩やかな傾きとなり、所望の駆動電圧になるための立ち上がりおよび立ち下がり時間が長くなり、消費電流の増加や液晶パネルへの書き込みが正常に行なわれないという不具合が起こる虞がある。この問題を解決するために、データ線に正電圧と負電圧を交互に供給するとき、一旦、データ線をコモン電圧の電位にしてから正電圧と負電圧の供給を切り換える提案が、例えば、特開平 11-30975 号公報、特開平 11-272237 号公報等で開示されて 10 いる。

【0004】以下に、上記提案の一実施例を図 3 および図 4 を参照して説明する。図 3 において、100 は、水平ドライバ IC で、液晶パネルのデータ線 384 本分をドット反転駆動し、256 階調表示する能力を有するものとして説明する。水平ドライバ IC 100 は、各データ線に駆動電圧を出力する 384 個の出力端子 S1 ~ S384 と、各データ線に対応して階調電圧 VPx, VNx を交互に供給する D/A コンバータ 110 と、D/A コンバータ 110 からの階調電圧 VPx, VNx を駆動 20 能力を上げて各データ線に駆動電圧として交互に出力する 384 個の立ち上がりおよび立ち下がり用の両方を兼ねた 1 アンプ方式のボルテージフォロア接続の演算増幅器 120 と、各演算増幅器 120 の出力をデータ線から切り離しコモン電圧 Vcom に接続させる 384 個の A スイッチ 130 および B スイッチ 140 とを有している。D/A コンバータ 110 から各演算増幅器 120 には、水平ドライバ IC の外部からシリアルに供給され、内部の図示しない回路から各データ線に対応して平行に 30 供給される 8 ビットのデジタルデータ信号 D1 ~ D8 に基づいて、外部から供給される γ 補正電源電圧 V1 ~ V10 により生成される 256 階調の階調電圧 VP1 ~ VP256, VN1 ~ VN256 のうちのひとつの階調電圧 VPx, VNx が、1 水平ラインごとに 2n-1 (奇数) 番目 (n=1~192) のデータ線と 2n (偶数) 番目のデータ線とで階調電圧 VPx と階調電圧 VNx とを交互に選択されて供給される。スイッチ 130 および 140 は、例えば、MOS トランジスタからなるトランスファゲートで構成されている。

【0005】上記構成の水平ドライバ IC 100 の動作 40 を図 4 を併用して説明する。水平ドライバ IC 100 には外部から、8 ビットのデジタルデータ信号 D1 ~ D8、ゲートイネーブル信号 OE、ラッチ信号 STB、 γ 補正電源電圧 V1 ~ V10 が供給される。図示しない垂直ドライバ IC に、図 4 (b) に示すように、ゲートイネーブル信号 OE が供給されると、この垂直ドライバ IC からゲートイネーブル信号 OE の立ち下がり立ち上 50 がりに同期して、図 4 (a) に示すように、ある走査線に走査信号 Gm のパルスが供給され、次の走査線にブランキング期間の後に走査信号 Gm+1 のパルスが供給され

る。

【0006】ゲートイネーブル信号 OE が “H” レベルから “L” レベル (ある走査信号 Gm が “H” レベル) になると、走査信号 Gm が “H” レベルの期間 (ゲートイネーブル信号 OE が “L” レベルの期間) において、図 4 (b) に示すように、ラッチ信号 STB が “H” レベルになると、ラッチ信号 STB の立ち上がりエッジで、内部の図示しない回路で平行に変換された 8 ビットのデジタルデータ信号が各データ線に対応して D/A コンバータ 110 に供給され、D/A コンバータ 110 から、2n-1 番目のデータ線に対応する演算増幅器 120 に 256 階調の階調電圧 VP1 ~ VP256 のうちのひとつの階調電圧 VPx が選択されて供給され、この演算増幅器 120 から、図 4 (d) に示すように、出力 A2n-1 として出力されるとともに、2n 番目のデータ線に対応する演算増幅器 120 に 256 階調の階調電圧 VN1 ~ VN256 のうちのひとつの階調電圧 VNx が選択されて供給され、この演算増幅器 120 から、図示しないが、出力 A2n として出力される。ラッチ 5 信号 STB が “L” レベルになると、ラッチ信号 STB の立ち下がりエッジで、図 4 (c) に示すように、A スイッチ 130 がオン状態、および B スイッチ 140 がオフ状態になり、図 4 (e) に示すように、出力端子 S2n-1 に選択された階調電圧 VPx が出力され、図示しないが、出力端子 S2n に選択された階調電圧 VNx が出力される。

【0007】ゲートイネーブル信号 OE が “H” レベル (走査信号 Gm が “L” レベル) になると、ゲートイネーブル信号 OE の立ち上がりエッジで、図 4 (c) に示すように、A スイッチ 130 がオフ状態、および B スイッチ 140 がオン状態になり、図 4 (e) に示すように、出力端子 S2n-1 にコモン電圧 Vcom が出力され、図示しないが、出力端子 S2n にもコモン電圧 Vcom が出力される。

【0008】次にゲートイネーブル信号 OE が “L” レベル (次の走査信号 Gm+1 が “H” レベル) になると、走査信号 Gm+1 が “H” レベルの期間 (ゲートイネーブル信号 OE が “L” レベルの期間) において、図 4 (b) に示すように、ラッチ信号 STB が “H” レベルになると、ラッチ信号 STB の立ち上がりエッジで、内部の図示しない回路で平行に変換された 8 ビットのデジタルデータ信号が各データ線に対応して D/A コンバータ 110 に供給され、D/A コンバータ 110 から、2n-1 番目のデータ線に対応する演算増幅器 120 に 256 階調の階調電圧 VN1 ~ VN256 のうちのひとつの階調電圧 VNx が選択されて供給され、この演算増幅器 120 から、図 4 (d) に示すように、出力 A2n-1 として出力されるとともに、2n 番目のデータ線に対応する演算増幅器 120 に 256 階調の階調電圧 VP 1 ~ VP 256 のうちのひとつの階調電圧 VPx が選択

されて供給され、この演算増幅器 120 から、図示しないが、出力 A2n として出力される。ラッチ信号 STB が “L” レベルになると、ラッチ信号 STB の立ち下がりエッジで、図 4 (c) に示すように、A スイッチ 130 がオン状態、および B スイッチ 140 がオフ状態になり、図 4 (e) に示すように、出力端子 S2n-1 に選択された階調電圧 VNx が出力され、図示しないが、出力端子 S2n に選択された階調電圧 VPx が出力される。

【0009】ゲートイネーブル信号 OE が “H” レベル (走査信号 Gm+1 が “L” レベル) になると、ゲートイネーブル信号 OE の立ち上がりエッジで、図 4 (c) に示すように、A スイッチ 130 がオフ状態、および B スイッチ 140 がオン状態になり、図 4 (e) に示すように、出力端子 S2n-1 にコモン電圧 Vcom が出力され、図示しないが、出力端子 S2n にもコモン電圧 Vcom が出力される。以上のように、各データ線への駆動電圧としての階調電圧 VPx, VNx の切替えを直にやるのではなく、一旦、コモン電圧の電位にしてから切替えているので、図 4 (f) に示すように、切替え時の消費電流を低減することができる。

【0010】

【発明が解決しようとする課題】ところで、出力端子がコモン電圧 Vcom の電位である期間 (出力端子から階調電圧 VPx, VNx を出力していない期間) においても、図 4 (d) に示すように、演算増幅器 120 は、選択された階調電圧 VPx, VNx を出力し続けており、このときも、演算増幅器は電流を消費している。液晶パネルが大型化してデータ線の本数が増加するに従い、これに対応して演算増幅器の数も増加し、この消費電流も無視できなくなってくる。従って、本発明は上記の問題点を解決するためになされたもので、演算増幅器に含まれる差動増幅段に流れる電流が、階調電圧値により一定ではないことに目をつけ、上記の期間、この差動増幅段に流れる電流値が少なくてすむ階調電圧値を入力するようにして、消費電流を減少させた液晶表示装置の駆動方法および駆動装置を提供することを目的とする。

【0011】

【課題を解決するための手段】(1) 本発明に係わる液晶表示装置の駆動方法は、駆動すべき液晶パネルのデータ線の駆動電圧として、n ビットのデジタルデータ信号に基づいて、コモン電圧に対して正極性および負極性の 2 の n 乗階調の階調電圧のうちの 1 つの階調電圧を D/A コンバータで選択し、立ち上がり波形と立ち下がり波形の両方を出力するボルテージホロワ接続の演算増幅器で駆動能力を上げて出力端子から出力し、この出力の極性が所定期間ごとに切替わる際、前記出力端子を一旦、コモン電圧に接続する液晶表示装置の駆動方法であって、前記出力端子をコモン電圧に接続後から前記 D/A コンバータが次の切替わる極性で次の階調電圧を選択するまでの期間、前記演算増幅器の入力を演算増幅器に流

れる電流が最小となる次の切替わる極性での階調電圧としたことを特徴とする。

(2) 本発明に係わる液晶表示装置の駆動方法は上記(1)項において、前記演算増幅器に流れる電流が最小となる階調電圧が、コモン電圧に対して最大の電位差となる階調電圧であることを特徴とする。

(3) 本発明に係わる液晶表示装置の駆動方法は上記(2)項において、前記演算増幅器に流れる電流が最小となる階調電圧が、前記 D/A コンバータから出力されることを特徴とする。

(4) 本発明に係わる液晶表示装置の駆動方法は上記(3)項において、前記出力端子をコモン電圧に接続後から前記 D/A コンバータが次の階調電圧を選択するまでの期間、前記 D/A コンバータに入力されるデジタルデータ信号の n ビットが全て同一レベルであることを特徴とする。

(5) 本発明に係わる液晶表示装置の駆動装置は、n ビットのデジタルデータ信号に基づいて、コモン電圧に対して正極性および負極性の 2 の n 乗階調の階調電圧のうちの 1 つの階調電圧を選択する D/A コンバータと、この選択された階調電圧を駆動能力を上げて出力する立ち上がり波形と立ち下がり波形の両方を出力するボルテージホロワ接続の演算増幅器と、この演算増幅器の出力を駆動すべき液晶パネルのデータ線に出力する出力端子とを具備し、この出力端子からの出力の極性が所定期間ごとに切替わる際、前記出力端子を一旦、コモン電圧に接続する液晶表示装置の駆動装置であって、前記出力端子をコモン電圧に接続後から前記 D/A コンバータが次の切替わる極性で次の階調電圧を選択するまでの期間、前記演算増幅器の入力を演算増幅器に流れる電流が最小となる次の切替わる極性での階調電圧としたことを特徴とする。

(6) 本発明に係わる液晶表示装置の駆動装置は上記(5)項において、前記演算増幅器に流れる電流が最小となる階調電圧が、コモン電圧に対して最大の電位差となる階調電圧であることを特徴とする。

(7) 本発明に係わる液晶表示装置の駆動装置は上記(6)項において、前記演算増幅器に流れる電流が最小となる階調電圧が、前記 D/A コンバータから出力されることを特徴とする。

(8) 本発明に係わる液晶表示装置の駆動装置は上記(7)項において、前記出力端子をコモン電圧に接続後から前記 D/A コンバータが次の階調電圧を選択するまでの期間、前記 D/A コンバータに入力されるデジタルデータ信号の n ビットが全て同一レベルであることを特徴とする。

【0012】

【発明の実施の形態】以下に、本発明に基づき、一実施例を図 1 および図 2 を参照して説明する。図 1 において、200 は、水平ドライバ IC で、液晶パネルのデー

タ線 384 本分をドット反転駆動し、256 階調表示する能力を有するものとして説明する。水平ドライバ IC 200 は、各データ線に駆動電圧を出力する 384 個の出力端子 S1 ~ S384 と、各データ線に対応して階調電圧 VPx, VNx を交互に供給する D/A コンバータ 210 と、D/A コンバータ 210 から階調電圧 VPx, VNx を駆動能力を上げて各データ線に駆動電圧として交互に出力する 384 個の立ち上がりおよび立ち下がり用の両方を兼ねた 1 アンプ方式のボルテージフォロア接続の演算増幅器 220 と、各演算増幅器 220 の出力をデータ線から切り離しコモン電圧 Vcom に接続させる 384 個の A スイッチ 230 および B スイッチ 240 と、D/A コンバータ 210 の入力を、液晶パネルを所望の階調表示するために水平ドライバ IC の外部からシリアルに供給されて内部の図示しない回路から各データ線に対応して平行に供給される 8 ビットのデジタルデータ信号 D1 ~ D8 と、固定の 8 ビットのデータ信号 D1 ~ D8 = a11 "1" とで切替える 384 個の C スイッチ 250 および D スイッチ 260 とを有している。D/A コンバータ 210 から各演算増幅器 220 には、C スイッチ 250 がオン制御および D スイッチ 260 がオフ制御のとき、水平ドライバ IC の内部の図示しない回路から各データ線に対応して平行に供給される 8 ビットのデジタルデータ信号 D1 ~ D8 に基づいて、外部から供給される γ 補正電源電圧 V1 ~ V10 により生成される 256 階調の階調電圧 VP1 ~ VP256, VN1 ~ VN256 のうちのひとつの階調電圧 VPx, VNx が、1 水平ラインごとに 2n - 1 番目のデータ線と 2n 番目のデータ線とで、階調電圧 VPx と階調電圧 VNx とを交互に選択され、および、C スイッチ 250 がオフ制御および D スイッチ 260 がオン制御のとき、水平ドライバ IC の内部の図示しない回路から平行に供給される 8 ビットの固定のデジタルデータ信号 D1 ~ D8 = a11 "1" に基づいて、階調電圧 VP256, VN256 が、1 水平ラインごとに 2n - 1 番目のデータ線と 2n 番目のデータ線とで、階調電圧 VP256 と階調電圧 VN256 とを交互に選択されて供給される。演算増幅器 220 は、階調電圧 VPx, VNx を交互に出力するために、立ち上がりおよび立ち下がり用の両方を兼ねた 1 アンプ方式であり、内部に、立ち上がり用の差動増幅段と立ち下がり用の差動増幅段を含み、定常状態では、階調電圧 VP256 が入力されているとき立ち下がり用の差動増幅段に流れる電流が最小となり、階調電圧 VN256 が入力されているとき立ち上がり用の差動増幅段に流れる電流が最小となるため、図 5 に示すように、演算増幅器 220 全体では、正極性階調電圧としては VP256 が、および負極性階調電圧としては VN256 が入力されているとき、演算増幅器 220 に流れる電流は最小となる。スイッチ 230, 240, 250 および 260 は、例えば、MOS トランジスタからなる

トランスファゲートで構成されている。

【0013】上記構成の水平ドライバ IC 200 の動作を図 2 を併用して説明する。水平ドライバ IC 200 には外部から、8 ビットのデジタルデータ信号 D1 ~ D8、ゲートイネーブル信号 OE、ラッチ信号 STB、 γ 補正電源電圧 V1 ~ V10 が供給される。図示しない垂直ドライバ IC に、図 2 (b) に示すように、ゲートイネーブル信号 OE が供給されると、垂直ドライバ IC からゲートイネーブル信号 OE の立ち下がりおよび立ち上がりに同期して、図 2 (a) に示すように、ある走査線に走査信号 Gm のパルスが供給され、次の走査線にブランキング期間の後に走査信号 Gm+1 のパルスが供給される。

【0014】ゲートイネーブル信号 OE が "H" レベルから "L" レベル (ある走査信号 Gm が "H" レベル) になると、走査信号 Gm が "H" レベルの期間 (ゲートイネーブル信号 OE が "L" レベルの期間) において、図 2 (b) に示すように、ラッチ信号 STB が "H" レベルになると、ラッチ信号 STB の立ち上がりエッジで、図 2 (c) に示すように、C スイッチ 250 がオン状態、および D スイッチ 260 がオフ状態になり、液晶パネルを所望の階調表示するために水平ドライバ IC の外部からシリアルに供給されて内部の図示しない回路で平行に変換された 8 ビットのデジタルデータ信号が各データ線に対応して D/A コンバータ 210 に供給され、D/A コンバータ 210 から、2n - 1 番目のデータ線に対応する演算増幅器 220 に 256 階調の階調電圧 VP1 ~ VP256 のうちのひとつの階調電圧 VPx が選択されて供給され、この演算増幅器 220 から、図 2 (d) に示すように、出力 A2n-1 として出力されるとともに、2n 番目のデータ線に対応する演算増幅器 220 に 256 階調の階調電圧 VN1 ~ VN256 のうちのひとつの階調電圧 VNx が選択されて供給され、この演算増幅器 220 から、図示しないが、出力 A2n として出力される。ラッチ信号 STB が "L" レベルになると、ラッチ信号 STB の立ち下がりエッジで、図 2 (c) に示すように、A スイッチ 230 がオン状態、および B スイッチ 240 がオフ状態になり、図 2 (e) に示すように、出力端子 S2n-1 に選択された階調電圧 VPx が出力され、図示しないが、出力端子 S2n に選択された階調電圧 VNx が出力される

【0015】ゲートイネーブル信号 OE が "H" レベル (走査信号 Gm が "L" レベル) になると、ゲートイネーブル信号 OE の立ち上がりエッジで、図 2 (c) に示すように、A スイッチ 230 と C スイッチ 250 とがオフ状態、および B スイッチ 240 と D スイッチ 260 とがオン状態となり、D/A コンバータ 210 に 8 ビットの固定のデジタルデータ信号 D1 ~ D8 = a11 "1" が供給されると、図 2 (d) に示すように、演算増幅器 220 の出力 A2n-1 として階調電圧 VN256 が出力され、図 2 (e) に示すように、出力端子 S2n-1 に

コモン電圧 V_{com} が出力され、図示しないが、演算増幅器 220 の出力 A_{2n-1} として階調電圧 V_{P256} が出力され、出力端子 S_{2n} にコモン電圧 V_{com} が出力される。

【0016】次にゲートイネーブル信号 OE が “L” レベル（次の走査信号 G_{m+1} が “H” レベル）になると、走査信号 G_{m+1} が “H” レベルの期間（ゲートイネーブル信号 OE が “L” レベルの期間）において、図 2 (b) に示すように、ラッチ信号 STB が “H” レベルになると、ラッチ信号 STB の立ち上がりエッジで、図 2 (c) に示すように、C スイッチ 250 がオン状態、および D スイッチ 260 がオフ状態になり、液晶パネルを所望の階調表示するために水平ドライバ IC の外部からシリアルに供給されて内部の図示しない回路でパラレルに変換された 8 ビットのデジタルデータ信号が各データ線に対応して D/A コンバータ 210 に供給され、D/A コンバータ 210 から、 $2n-1$ 番目のデータ線に対応する演算増幅器 220 に 256 階調の階調電圧 $V_{N1} \sim V_{N256}$ のうちのひとつの階調電圧 V_{Nx} が選択されて供給され、この演算増幅器 220 から、図 2 (d) に示すように、出力 A_{2n-1} として出力されるとともに、 $2n$ 番目のデータ線に対応する演算増幅器 220 に 256 階調の階調電圧 $V_{P1} \sim V_{P256}$ のうちのひとつの階調電圧 V_{Px} が選択されて供給され、この演算増幅器 220 から、図示しないが、出力 A_{2n} として出力される。ラッチ信号 STB が “L” レベルになると、ラッチ信号 STB の立ち下がりエッジで、図 2 (c) に示すように、A スイッチ 230 がオン状態、および B スイッチ 240 がオフ状態になり、図 2 (e) に示すように、出力端子 S_{2n-1} に選択された階調電圧 V_{Nx} が出力され、図示しないが、出力端子 S_{2n} に選択された階調電圧 V_{Px} が出力される

【0017】ゲートイネーブル信号 OE が “H” レベル（走査信号 G_m が “L” レベル）になると、ゲートイネーブル信号 OE の立ち上がりエッジで、図 2 (c) に示すように、A スイッチ 230 と C スイッチ 250 とがオフ状態、および B スイッチ 240 と D スイッチ 260 とがオン状態となり、D/A コンバータ 210 に 8 ビットの固定のデジタルデータ信号 $D_1 \sim D_8 = a1111111$ が供給されると、図 2 (d) に示すように、演算増幅器 220 の出力 A_{2n-1} として階調電圧 V_{P256} が出力され、図 2 (e) に示すように、出力端子 S_{2n-1} にコモン電圧 V_{com} が出力され、図示しないが、演算増幅器 220 の出力 A_{2n-1} として階調電圧 V_{N256} が出力され、出力端子 S_{2n} にコモン電圧 V_{com} が出力される。

【0018】以上で説明したように、出力端子 $S_1 \sim S_{384}$ をコモン電圧 V_{com} に接続後から D/A コンバータ 210 が次の切替わる極性で次の階調電圧 V_{Px} 、 V_{Nx} を選択するまでの期間、一旦、D/A コンバータ 210 への入力を、液晶パネルを所望の階調表示するために水平ドライバ IC の外部からシリアルに供給されて内

*部の図示しない回路でパラレルに変換された 8 ビットのデジタルデータ信号から、8 ビットの固定のデジタルデータ信号 $D_1 \sim D_8 = a1111111$ に切替えることにより、その期間、演算増幅器 220 への入力として、階調電圧 V_{Px} から階調電圧 V_{N256} に、または、階調電圧 V_{Nx} から階調電圧 V_{P256} にしているの、図 5 に示すように、演算増幅器 220 は内部回路に流れる電流値が最小となり、図 2 (f) に示すように、出力端子 $S_1 \sim S_{384}$ をコモン電圧 V_{com} に接続後から D/A コンバータ 210 が次の切替わる極性で次の階調電圧 V_{Px} 、 V_{Nx} を選択するまでの期間の演算増幅器 220 の消費電流を低減することができる。上記実施例では、演算増幅器 220 の入力の階調電圧 V_{P256} 、 V_{N256} への切替えは、D/A コンバータ入力を 8 ビットの固定のデジタルデータ信号 $D_1 \sim D_8 = a1111111$ に切替えることにより行う構成としており、出力段の高電圧ではなく、論理処理段の低電圧を用いて切替えでき、このために大きなレイアウト面積を必要としない。尚、演算増幅器 220 の入力の階調電圧 V_{P256} 、 V_{N256} への切替えを演算増幅器 220 の入力の直前に行うことも可能である。但し、この場合は、出力段の高電圧での切替えが必要である。また、上記実施例では、ドット反転駆動で説明したが、フレーム反転駆動や、ライン反転駆動にも適用可能である。

【0019】

【発明の効果】本発明に係わる液晶表示装置の駆動方法および駆動装置によれば、出力端子をコモン電圧に接続後から D/A コンバータが次の切替わる極性で次の階調電圧を選択するまでの期間、演算増幅器の入力を演算増幅器に流れる電流が最小となる次の切替わる極性での階調電圧とすることにより、演算増幅器の消費電流を低減でき、低消費電流の駆動で液晶パネルの大型化に対応できる。また、演算増幅器に流れる電流が最小となる階調電圧は、コモン電圧に対して最大の電位差となる階調電圧であり、この階調電圧を D/A コンバータから出力することにより、出力段の高電圧ではなく、論理処理段の低電圧を用いて切替えでき、このために大きなレイアウト面積を必要とせず、素子面積が大きくしないで済む。また、この階調電圧を出力するために D/A コンバータに入力されるデジタルデータ信号の n ビットは、全て同一レベル、例えば、8 ビットの固定のデジタルデータ信号 $D_1 \sim D_8 = a1111111$ とすることにより、この信号を水平ドライバ IC の内部回路で簡単に生成できる。

【図面の簡単な説明】

【図 1】 本発明の一実施例である水平ドライバ IC の要部回路図。

【図 2】 図 1 の水平ドライバ IC の動作を説明するためのタイムチャート。

【図 3】 従来の水平ドライバ IC の要部回路図。

【図 4】 図 3 の水平ドライバ IC の動作を説明するた

めのタイムチャート。

【図5】 図1および図3に使用される演算増幅器の出力ハイインピーダンス状態での電流値と、供給される階調電圧値との関係を示す特性図。

【図6】 液晶パネルの負荷の大小による駆動電圧の立ち上がり波形を示す図。

【符号の説明】

*200 水平ドライバIC

210 D/Aコンバータ

220 演算増幅器

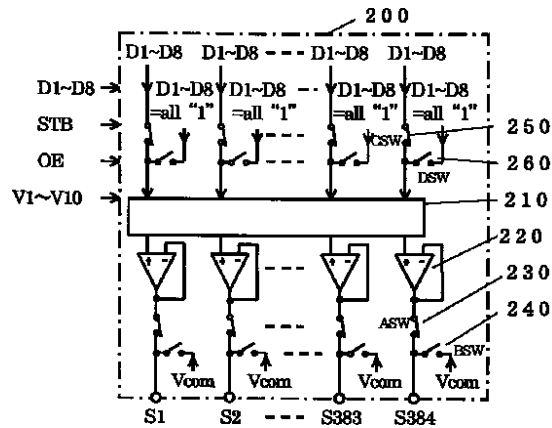
230 Aスイッチ

240 Bスイッチ

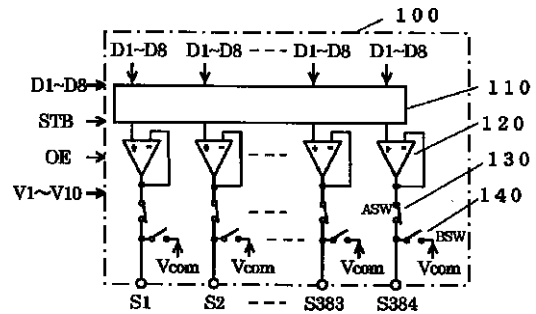
250 Cスイッチ

260 Dスイッチ

【図1】

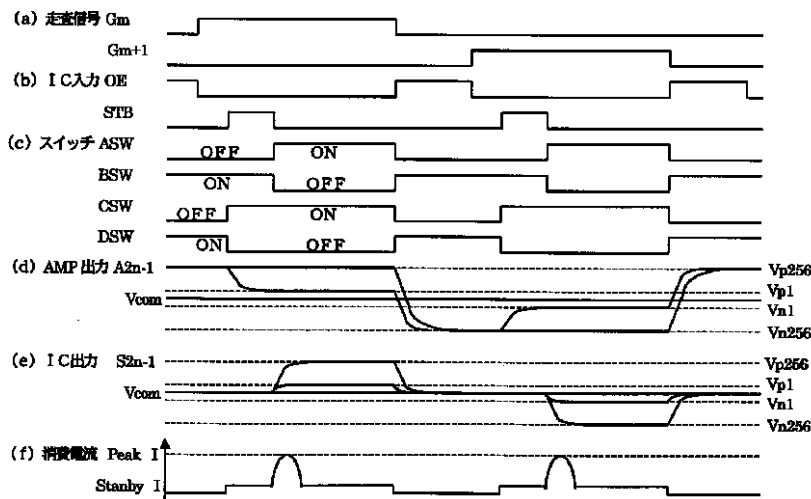


【図3】

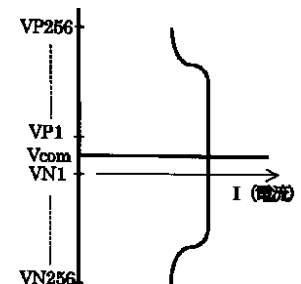
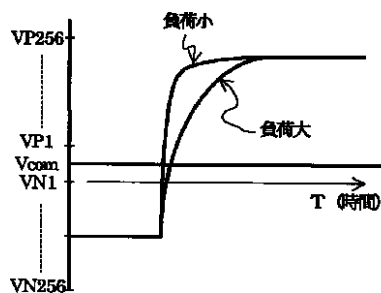


【図5】

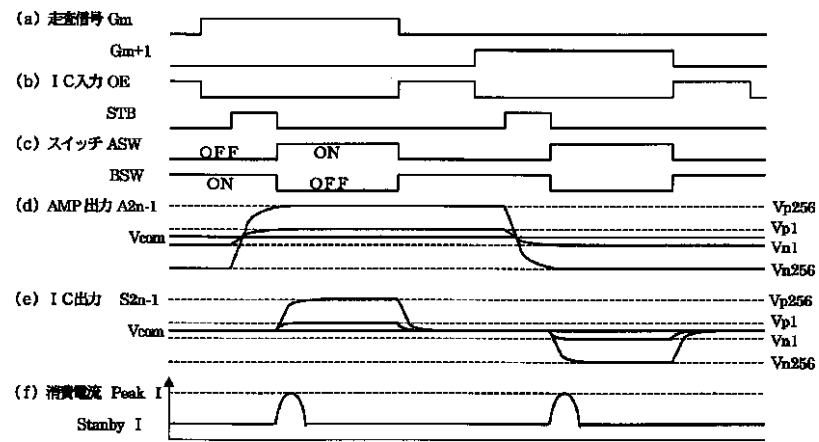
【図2】



【図6】



【図4】



专利名称(译)	用于驱动液晶显示装置的方法和设备		
公开(公告)号	JP2001272655A	公开(公告)日	2001-10-05
申请号	JP2000090707	申请日	2000-03-27
申请(专利权)人(译)	Kansainippondenki有限公司		
[标]发明人	土井延恭		
发明人	土井 延恭		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G02F1/133.550 G02F1/133.575 G09G3/20.611.A G09G3/20.623.C G09G3/36		
F-TERM分类号	2H093/NA33 2H093/NA59 2H093/NC15 2H093/ND03 2H093/ND39 5C006/AA16 5C006/AC21 5C006/AC26 5C006/AF83 5C006/BB16 5C006/BC13 5C006/BF25 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ04 2H093/NA32 2H093/NA53 2H093/NC12 2H093/NC34 2H193/ZA04 2H193/ZC02 2H193/ZC15 2H193/ZD23 2H193/ZD30 2H193/ZF34 2H193/ZF36		
其他公开文献	JP2001272655A5		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种即使在液晶面板变大且负载变大时也能够以低电流消耗来驱动液晶面板的驱动器IC。 解决方案：在输出端子S1至S384连接到公共电压Vcom之后，直到D / A转换器210选择极性接下来要切换的下一个灰度电压VPx，VNx为止，才临时提供D / A转换器。 210的输入是从水平驱动器IC的外部串行提供的8位数字数据信号，以便在液晶面板上显示期望的灰度并且由内部电路（未示出）转换为并行。 通过在该时间段内将固定数字数据信号D1至D8切换为全“1”，作为运算放大器220的输入，灰度电压VPx变为灰度电压VN256，或者灰度电压VNx变为灰度电压。 由于将其设置为VP256，因此可以减小在该时段期间流过运算放大器220中包括的差分放大级的电流，并且可以减小电流消耗。

