

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4058882号
(P4058882)

(45) 発行日 平成20年3月12日(2008.3.12)

(24) 登録日 平成19年12月28日(2007.12.28)

(51) Int.Cl.

F I

G O 2 F 1/1343 (2006.01)

G O 2 F 1/1343

G O 2 F 1/1368 (2006.01)

G O 2 F 1/1368

G O 9 F 9/30 (2006.01)

G O 9 F 9/30 3 3 8

請求項の数 2 (全 17 頁)

(21) 出願番号 特願2000-122687 (P2000-122687)
 (22) 出願日 平成12年4月24日(2000.4.24)
 (65) 公開番号 特開2001-305565 (P2001-305565A)
 (43) 公開日 平成13年10月31日(2001.10.31)
 審査請求日 平成18年1月16日(2006.1.16)

前置審査

(73) 特許権者 000005821
 松下電器産業株式会社
 大阪府門真市大字門真1006番地
 (74) 代理人 100097445
 弁理士 岩橋 文雄
 (74) 代理人 100109667
 弁理士 内藤 浩樹
 (74) 代理人 100109151
 弁理士 永野 大介
 (72) 発明者 熊川 克彦
 大阪府門真市大字門真1006番地 松下
 電器産業株式会社内
 (72) 発明者 木村 雅典
 大阪府門真市大字門真1006番地 松下
 電器産業株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

基板と、他方の基板と、前記基板と前記他方の基板との間に挟持された液晶層とを備え、
 前記基板が、走査電極と、映像信号電極と、前記走査電極と前記映像信号電極との交点に
 設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と、前記画
 素電極との間の電圧差により液晶を動作させる対向電極と、前記対向電極に導通する対向
 電極のバスバーとを有する横電界型の液晶表示装置であって、
 前記バスバーの上に、前記画素電極の一部がオーバーラップして蓄積容量が形成され、前
 記バスバーは、前記走査電極の給電側と終端側とで共通の形状を有する共通部分と、終端
 側において給電側より細い部分とを有し、
 前記終端側において給電側より細い部分の形状が変化することにより、前記蓄積容量の値
 が前記走査電極の給電側から終端側に向けて小さくなっており、
 平面視において、前記共通部分は前記画素電極の外側に延在し、前記終端側において給電
 側より細い部分は前記画素電極の内側に収まっている液晶表示装置。

【請求項 2】

基板と、他方の基板と、前記基板と前記他方の基板との間に挟持された液晶層とを備え、
 前記基板が、走査電極と、映像信号電極と、前記走査電極と前記映像信号電極との交点
 に設けられたスイッチング素子と、前記スイッチング素子に接続された画素電極と、前記
 画素電極との間の電圧差により液晶を動作させる対向電極と、前記対向電極に導通する対
 向電極のバスバーとを有する横電界型の液晶表示装置であって、

前記走査電極上に前記画素電極の一部がオーバーラップして蓄積容量が形成され、
前記走査電極は、前記走査電極の給電側と終端側とで共通の形状を有する共通部分と、
終端側において給電側より細い部分とを有し、
前記終端側において給電側より細い部分の形状が変化することにより、前記蓄積容量の
値が前記走査電極の給電側から終端側に向けて小さくなっており、
平面視において、前記共通部分は前記画素電極の外側に延在し、前記終端側において給
電側より細い部分は前記画素電極の内側に収まっている液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は薄膜トランジスタなどのスイッチング素子を用いたアクティブマトリクス型の液晶表示装置に関するものである。

【0002】

【従来の技術】

液晶表示装置は、薄型軽量のフラットディスプレイとして、各種電子機器の表示装置に広く用いられている。なかでも、薄膜トランジスタなどのスイッチング素子を用いたアクティブマトリクス型の液晶表示装置はその優れた画像特性により、パーソナルコンピュータ用のモニターディスプレイや、液晶テレビなどへの応用がさかんである。

【0003】

これらの用途に対する液晶表示装置の大型化や高解像度化の進展に伴って、表示むらが問題となっている。これは、走査線のCR時定数により生ずる走査電圧波形の歪に起因するものである。即ち、走査配線の給電端では走査電圧パルスにはほとんどなまりがないが、給電端から離れるにしたがい、走査電圧パルスの波形がなまる。この結果、走査パルスの立下り時に各画素に印加されるフィードスルー電圧に差が生じ、この差が液晶印加電圧のDC成分として残るため、フリッカとして見えるものである。また、このDC電圧成分は表示の焼付き現象やシミなどの課題も発生させている。

【0004】

このフィードスルー電圧を画面内で均一化し、上記の課題を解決する技術が特開平10-39328号公報に開示されている。図15と図16は、その構成を示すものである。図11は液晶表示装置の平面図であり、201は液晶パネル、202は走査側の駆動回路、203は映像信号側の駆動回路である。図16(a)～(c)は、図15のA、B、Cの各部における画素部の拡大図である。層間絶縁膜の下に設けた補助容量線220と画素電極215との間の重なり部の面積を、B部に比べて、A部で大きく、C部で小さくなるようにしている。この結果、走査配線の給電端から離れるにしたがって、上記の重なり部で形成される蓄積容量が小さくなり、走査電圧波形のなまりに伴うフィードスルー電圧の差をなくすることができるとしている。また、補助容量線220を透明電極で形成することにより、A部、B部、C部で光が透過する面積を等しくできるとしている。

【0005】

【発明が解決しようとする課題】

しかしながら、上記のような構成を横電界型（IPS型：イン・プレーンスイッチング型）など、画素エリアの一部に画素電極で覆われていない領域のある液晶表示装置に適用した場合、蓄積容量部の面積変化が液晶層にかかる電界を乱してしまい、表示特性が損なわれたり、画素ごとに表示特性が異なるという課題が生じていた。

【0006】

【課題を解決するための手段】

上記問題点を解決するために、本発明のアクティブマトリクス型液晶表示装置は、蓄積容量を構成する複数の電極の外縁が画素によらず同一形状であり、この外縁の同一部分は画素によらず同一の電極で構成された構造を持つものである。

【0007】

これにより、開口率や液晶表示エリア近傍の電界を画素によらず一定にできるので、表示

10

20

30

40

50

乱れや画素ごとの表示特性差のない、均一な表示を得ることができる。

【 0 0 0 8 】

本発明のアクティブマトリクス型液晶表示装置は、蓄積容量が画素電極と共通電極の間に誘電体を挟んで構成されており、この蓄積容量は画素電極が共通電極の内側に入り込んだ構造を持ち、画素電極の形状を異ならせることにより蓄積容量値を異ならせた画素を有するものである。

【 0 0 0 9 】

これにより、上記と同じく均一な表示を得ることができる。また、走査電極・共通電極の時定数を共に低くできるので大画表示や高精細表示が容易であり、構造がシンプルなため設計や加工プロセスが容易であるという特長を持つ。

10

【 0 0 1 0 】

本発明のアクティブマトリクス型液晶表示装置は、蓄積容量が画素電極と共通電極の間に誘電体を挟んで構成されており、この蓄積容量は共通電極が画素電極の内側に入り込んだ構造を持ち、共通電極の形状を異ならせることにより蓄積容量値を異ならせた画素を有するものである。

【 0 0 1 1 】

これにより、上記と同じく均一な表示を得ることができる。このほか、走査電極の時定数を低くできるので大画表示や高精細表示が容易である点、蓄積容量を大きくしやすいため駆動波形のノイズに強い点、電極の段切れが生じにくいため歩留りが向上する点、電界遮蔽効果によりさらに高い均一度を得られる点にも特徴がある。

20

【 0 0 1 2 】

本発明のアクティブマトリクス型液晶表示装置は、蓄積容量が画素電極と共通電極の間に誘電体を挟んで構成され、この蓄積容量は画素電極を共通電極の外側に延在させた第1の部分と、画素電極を共通電極の内側に入り込ませた第2の部分からなっており、第1の部分は画素によらず同一の平面構造を持ち、第2の部分の画素電極の形状を異ならせることにより蓄積容量値を異ならせた画素を有するものである。

【 0 0 1 3 】

これにより、上記と同じく均一な表示を得ることができる。このほか、走査電極・共通電極の時定数を共に低くできるので大画表示や高精細表示が容易である点、蓄積容量を大きくしやすいため駆動波形のノイズに強い点、電極の段切れが生じにくいため歩留りが向上する点にも利点がある。

30

【 0 0 1 4 】

本発明のアクティブマトリクス型液晶表示装置は、蓄積容量が画素電極と共通電極の間に誘電体を挟んで構成され、この蓄積容量は共通電極を画素電極の外側に延在させた第1の部分と、共通電極を画素電極の内側に入り込ませた第2の部分からなっており、第1の部分は画素によらず同一の平面構造を持ち、第2の部分の共通電極の形状を異ならせることにより蓄積容量値を異ならせた画素を有するものである。

【 0 0 1 5 】

これにより、上記と同じく均一な表示を得ることができる。このほか、走査電極の時定数を低くできるので大画表示や高精細表示が容易であるという特徴がある。

40

【 0 0 1 6 】

本発明のアクティブマトリクス型液晶表示装置は、蓄積容量が画素電極と走査電極の間に誘電体を挟んで構成されており、この蓄積容量は画素電極が走査電極の内側に入り込んだ構造を持ち、画素電極の形状を異ならせることにより蓄積容量値を異ならせた画素を有するものである。

【 0 0 1 7 】

これにより、上記と同じく均一な表示を得ることができる。また、共通電極幅を狭くすることにより開口率が向上でき、構造がシンプルなため設計や加工プロセスが容易であるという特長を持つ。

【 0 0 1 8 】

50

本発明のアクティブマトリクス型液晶表示装置は、蓄積容量が画素電極と走査電極の間に誘電体を挟んで構成されており、この蓄積容量は走査電極が画素電極の内側に入り込んだ構造を持ち、走査電極の形状を異ならせることにより蓄積容量値を異ならせた画素を有するものである。

【0019】

これにより、上記と同じく均一な表示を得ることができる。このほか、共通電極幅を狭くできるので開口率が高くなる点、蓄積容量を大きくしやすいため駆動波形のノイズに強い点、電極の段切れが生じにくいため歩留りが向上する点にも利点がある。

【0020】

本発明のアクティブマトリクス型液晶表示装置は、蓄積容量が画素電極と走査電極の間に誘電体を挟んで構成され、この蓄積容量は画素電極を走査電極の外側に延在させた第1の部分と、画素電極を走査電極の内側に入り込ませた第2の部分からなっており、第1の部分は画素によらず同一の平面構造を持ち、第2の部分の画素電極の形状を異ならせることにより蓄積容量値を異ならせた画素を有するものである。

10

【0021】

これにより、上記と同じく均一な表示を得ることができる。このほか、共通電極幅を狭くできるので開口率が高くなる点、蓄積容量を大きくしやすいため駆動波形のノイズに強い点、電極の段切れが生じにくいため歩留りが向上する点にも利点がある。

【0022】

本発明のアクティブマトリクス型液晶表示装置は、蓄積容量が画素電極と走査電極の間に誘電体を挟んで構成され、この蓄積容量は走査電極を画素電極の外側に延在させた第1の部分と、走査電極を画素電極の内側に入り込ませた第2の部分からなっており、第1の部分は画素によらず同一の平面構造を持ち、第2の部分の走査電極の形状を異ならせることにより蓄積容量値を異ならせた画素を有するものである。

20

【0023】

これにより、上記と同じく均一な表示を得ることができる。また、共通電極幅を狭くすることにより開口率を高められる。

【0024】

本発明のアクティブマトリクス型液晶表示装置は、蓄積容量が画素電極と共通電極の間に誘電体を挟んで構成され、画素電極の形状および共通電極の形状を異ならせることにより蓄積容量値を異ならせた画素を有しており、画素電極の形状が異なる部分では共通電極が画素電極の外部にまで延在され、共通電極の形状が異なる部分では画素電極が共通電極の外部にまで延在されたものである。

30

【0025】

これにより、上記と同じく均一な表示を得ることができる。また、走査電極の時定数を低くできるので大画表示や高精細表示が容易である点と、2つの電極のパターンを変えることで容量変化させているので、プロセス変動に強く歩留りが高いという点に特長がある。

【0026】

本発明のアクティブマトリクス型液晶表示装置は、蓄積容量が画素電極と走査電極の間に誘電体を挟んで構成され、画素電極の形状および走査電極の形状を異ならせることにより蓄積容量値を異ならせた画素を有しており、画素電極の形状が異なる部分では走査電極が画素電極の外部にまで延在され、共通電極の形状が異なる部分では走査電極が共通電極の外部にまで延在されたものである。

40

【0027】

これにより、上記と同じく均一な表示を得ることができる。また、共通電極幅を狭くすることにより開口率を高められる点と、2つの電極のパターンを変えることで容量変化させているので、プロセス変動に強く歩留りが高いという点に特長がある。

【0028】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照しながら説明する。

50

【 0 0 2 9 】

(実施の形態 1)

図 1 は本発明の第 1 の実施形態における液晶表示装置の構成を示す平面図、図 2 は A - A' 線における断面図である。

【 0 0 3 0 】

図 1 において、1 は走査電極、2 は映像信号電極であり、その交点にはスイッチング素子としての薄膜トランジスタ (TFT) 3 が形成されている。4 は TFT のチャネルを形成するための半導体層であり、ゲート電極は走査電極 1 に、ソース電極は映像信号配線 2 に、ドレイン電極は画素電極 5 に、それぞれ接続されている。画素電極 5 と対向電極 6 は櫛型形状をしており、この間にある液晶が両電極間の電界により動作して表示を行う。

10

【 0 0 3 1 】

図 2 の断面図を用いて説明すると、画素電極 5 と対向電極 6 の間の電圧差により、矢印に示す電気力線が生じる。図には液晶層 11 の内部を通過するものが示されている。電極の上部を除く部分では、電気力線は基板に平行な成分が主となっており、この基板に水平な電界が液晶を動作させている。13 は 2 つの電極のセパレーションに用いられる層間絶縁膜、12 は薄膜トランジスタを保護するためのパッシベーション膜、14 と 15 は液晶層を挟持するための基板である。このような液晶表示装置では、実際に液晶が動作する領域のすべてに画素電極が存在するわけではないので、電極エッジ部の形状や位置の微妙な違いにより電界が異なりやすく、これが表示むらとなって見える。

【 0 0 3 2 】

20

図 1 に示すように、対向電極 6 は対向電極のバスバー 7 により相互の導通が取られている。このバスバー上に画素電極の一部がオーバーラップされ、対向電極を形成する第 1 の導電層と画素電極を形成する第 2 の導電層の間に層間絶縁膜を挟みこんで、蓄積容量 8 が形成されている。即ち、バスバー 7 は蓄積容量 8 に対する共通電極として機能している。

【 0 0 3 3 】

オーバーラップ部の面積は、画素電極の形状を画素ごとに変えることにより、給電端から終端に向かって徐々に小さくされている。一例としては、終端側では図 1 の右側に示すように画素電極を H 型にしておき、給電端では図 1 の左側に示すように両サイドを突き出した形状にし、この突き出し量を徐々に変化させればよい。この結果、蓄積容量の値も給電端から終端に向かって徐々に小さくなる。

30

【 0 0 3 4 】

本実施形態においてはオーバーラップ部において、画素ごとに形状が変化している方の電極 (画素電極) が、他方の電極 (共通電極バスバー) の内側になるようにパターン設計されている。このため、蓄積容量を構成する複数の電極の外縁が画素によらず同一形状であり、開口率が画素によらず一定である。また、この外縁は画素によらず同一の電極で構成されているので、蓄積容量周辺の電界も画素によらず一定である。従って、表示むらのない均一な表示を行うことができる。

【 0 0 3 5 】

以下、これについて説明する。

【 0 0 3 6 】

40

まず、図 3 を用いて比較例を説明する。図の構成では、画素ごとに形状を変化させた画素電極 5 が、共通電極のバスバー 7 の外側にはみ出している。このため、図のように画素により開口率が異なってしまう。

【 0 0 3 7 】

画素電極を透明電極で形成したり、開口面積の差を生じさせる部分を遮光膜で覆ったりすれば、開口率を一定とすることはできるが、以下に示す電界の課題が残る。即ち、蓄積容量近傍部のうち図に斜線で示す部分 31 には、給電端では画素電極が、終端側では対向電極のバスバーが蓄積容量 8 の側 (図では上または下) から接している。両者の電位は異なっているため、給電側と終端側では斜線部 31 の電界に差が生じる。このため液晶の配向が異なって表示輝度に差が生じ、表示むらとなって見える。遮光膜を用いてこの差を隠そ

50

うとすると、電界による液晶配向の違いが電極端から数ミクロンの範囲に及ぶこと、及び、遮光膜形成時のパターンニングや2つの基板の貼合わせ時の寸法マージンが数ミクロン必要なことの2つの理由により、開口率が大きく低下してしまう。

【0038】

一方、本発明による図1の構成をとれば、蓄積容量近傍部9に蓄積容量8の側（図では上または下）から接している電極は、給電側も終端側も対向電極のバスバー7である。このため蓄積容量8の面積を画素ごとに変えながら、表示に関わる部分（画素電極5と対向電極6の間隙部）の電界は等しく保たれている。また、遮光膜を形成しなくても開口率は等しくなっている。さらに、コントラスト向上のために遮光膜を形成する場合にも、図3の構成に比べて幅の狭い遮光膜で済むので、開口率が大幅に低下することがない。

10

【0039】

本実施形態の構成は以下に述べる他の実施形態に比べて、走査電極上に蓄積容量がないので走査電極の時定数が低い点と、共通電極にくびれ部を形成する必要がないので共通電極の抵抗が上昇せず共通電極の時定数増がない点で大型化や高精細化に適している。また、構造がシンプルであるため設計や加工プロセスが容易であるという利点もある。

【0040】

（実施の形態2）

図4に本発明の第2の実施形態の液晶表示装置の構成を示す。図では説明のため画素電極5のハッチングを省略しているが、この電極は映像信号配線2と同じ電極層で形成されている。

20

【0041】

第1の実施形態では蓄積容量8を形成する画素電極の面積を画素ごとに変化させたが、本実施形態では共通電極として機能している対向電極のバスバー共通電極7の太さを画素ごとに変えて、蓄積容量値を給電側から終端側に向けて小さくしている。

【0042】

本実施形態の構成をとれば、蓄積容量近傍部41に蓄積容量8の側（図では上または下）から接している電極は、給電側も終端側も画素電極5である。このため第1の実施形態で説明したのと同様の効果を得ることができる。即ち、蓄積容量8の面積を画素ごとに変えながら、表示に関わる部分（画素電極5と対向電極6の間隙部）の電界は等しく保たれている。さらに、遮光膜を形成しなくても開口率は等しくなっている。また、コントラスト向上のために遮光膜を形成する場合であっても、比較例として説明した図3の構成に比べて幅の狭いもので済むので、開口率が大幅に低下することがない。

30

【0043】

本実施形態のこのほかの特徴を以下に説明する。

【0044】

第1には、走査電極上に蓄積容量がないので走査電極の時定数が低い点と、共通電極にくびれ部を形成する必要がないので共通電極の抵抗が上昇せず共通電極の時定数増がない点で大型化や高精細化に適している。

【0045】

第2の利点は、歩留り向上効果である。蓄積容量を形成するためには、画素電極5が共通電極のバスバー7に乗り上げる必要がある。図1の構成では、この段差部分に櫛型電極が乗り上げているため、この段差で断線が生じるいわゆる段切れ現象のため画素欠陥が発生する場合がある。本実施形態の構成では、画素電極は蓄積容量部の幅いっぱいを使って段差部に乗り上げている。このため、段切れが発生しにくくなり、歩留りが向上する。

40

【0046】

第3には、蓄積容量部では液晶層に近い側にある画素電極が、下層にあるバスバーを完全におおっており、バスバーの電界が液晶層に漏れるのを完全に遮蔽している。従って、蓄積容量値を変化させるためにバスバー形状を異ならせても漏れ電界の発生がなく、第1の実施形態に比べて、さらに均一な表示を行うことができる。

【0047】

50

(実施の形態 3)

図 5 に本発明の第 3 の実施形態の液晶表示装置の構成を示す。第 1 の実施形態との違いは、蓄積容量 8 を形成する画素電極のうち給電側と終端側での共通部分はバスバー 7 の外側にはみ出させ、給電側に追加した部分 5 3 はバスバー 7 の外側にはみ出さないようにしている点にある。なお、上記の実施形態と同じく、バスバー 7 は蓄積容量の共通電極として機能している。

【0048】

本実施形態によれば、蓄積容量の共通部分に対応する画素容量近傍部 5 2 に蓄積容量の側（図では上または下）から接している電極は給電側も終端側も画素電極 5 であり、蓄積容量の変化部分に対応する画素容量近傍部 5 1 に蓄積容量の側から接している電極は給電側も終端側も対向電極のバスバー 7 である。

10

【0049】

従って本実施形態の構成でも、蓄積容量 8 の面積を画素ごとに変えながら、表示に関わる部分（画素電極 5 と対向電極 6 の間隙部）の電界は等しく保たれている。さらに、遮光膜を形成しなくても開口率は等しくなっている。また、コントラスト向上のために遮光膜を形成する場合であっても、上記に比較例として説明した図 3 の構成に比べて幅の狭いもので済むので、開口率が大幅に低下することがない。

【0050】

本実施形態の液晶表示装置では、蓄積容量の共通部分を構成する画素電極をバスバー 7 の外側にはみ出した構成をとっているため、第 1 の実施形態のものに比べて、蓄積容量を大きくすることができる。このため、画素電位の安定度が高まり、駆動電圧波形のノイズによる画像の乱れに強い液晶表示装置を得ることができる。

20

【0051】

また、走査電極上に蓄積容量がないので走査電極の時定数が低い点で大型化や高精細化に適している。さらに、第 2 の実施形態の説明と同様に、段切れが発生しにくくなり製品歩留りが向上するという利点もある。

【0052】

(実施の形態 4)

図 6 に本発明の第 4 の実施形態の液晶表示装置の構成を示す。図では説明のため画素電極 5 のハッチングを省略しているが、この電極は映像信号配線 2 と同じ電極層で形成されている。

30

【0053】

本実施形態の特徴は、蓄積容量 8 を形成するバスバー 7 のうち給電側と終端側での共通部分は画素電極 5 の外側にはみ出させ、終端側で細くした部分 6 3 は画素電極 5 の外側にはみ出さないようにしている点にある。なお、上記の実施形態と同じく、バスバー 7 は蓄積容量の共通電極として機能している。

【0054】

本実施形態によれば、蓄積容量の共通部分に対応する画素容量近傍部 6 2 に蓄積容量の側（図では上または下）から接している電極は給電側も終端側も対向電極のバスバー 7 であり、蓄積容量の変化部分に対応する画素容量近傍部 6 1 に蓄積容量の側から接している電極は給電側も終端側も画素電極 5 である。

40

【0055】

従って本実施形態の構成でも、蓄積容量 8 の面積を画素ごとに変えながら、表示に関わる部分（画素電極 5 と対向電極 6 の間隙部）の電界は等しく保たれている。さらに、遮光膜を形成しなくても開口率は等しくなっている。また、コントラスト向上のために遮光膜を形成する場合であっても、上記に比較例として説明した図 3 の構成に比べて幅の狭いもので済むので、開口率が大幅に低下することがない。

【0056】

また、走査電極上に蓄積容量がないので走査電極の時定数が低い点で大型化や高精細化に適している。

50

【 0 0 5 7 】

(実施の形態 5)

図 7 に本発明の第 5 の実施形態の液晶表示装置の構成を示す。

【 0 0 5 8 】

本実施形態は、蓄積容量 8 の形成箇所として上記の実施形態の対向電極のバスバー 7 に代えて走査電極 1 を用い、これと画素電極 5 の間に層間絶縁膜を挟みこんで蓄積容量 8 を形成したものである。

【 0 0 5 9 】

蓄積容量形成部では画素電極 5 が走査電極 1 の内側に入りこんでおり、画素電極の形状を画素ごとに変えることにより、オーバーラップする面積が給電端から終端に向かって徐々に小さくされている。この結果、蓄積容量の値も給電端から終端に向かって徐々に小さくなる。

10

【 0 0 6 0 】

本実施形態においても第 1 の実施形態と同様、オーバーラップ部において、画素ごとに形状が変化している方の電極（画素電極）が、他方の電極（走査電極）の内側になるようにパターン設計されている。このため、画素電極に突出し部分 7 1 を設けても、蓄積容量周辺の電界、および画素開口率を画素によらず一定とすることができ、表示むらのない均一な表示を行うことができる。

【 0 0 6 1 】

即ち、本実施形態の構成をとれば、蓄積容量近傍部 7 2 に蓄積容量 8 の側（図では上または下）から接している電極は、給電側も終端側も走査電極 1 である。このため蓄積容量 8 の面積を画素ごとに変えながら、表示に関わる部分（画素電極 5 と対向電極 6 の間隙部）の電界は等しく保たれている。さらに、遮光膜を形成しなくても開口率は等しくなっている。また、コントラスト向上のために遮光膜を形成する場合であっても、比較例として説明した図 3 の構成に比べて幅の狭いもので済むので、開口率が大幅に低下することがない。

20

【 0 0 6 2 】

本実施形態の液晶表示装置は蓄積容量を走査電極上に形成しているので、第 1 から第 4 の実施形態のものに比べて対向電極のバスバーの幅を狭くすることができ、開口率が高くなるという利点を有する。また、構造がシンプルであるため設計や加工プロセスが容易であるという利点もある。

30

【 0 0 6 3 】

(実施の形態 6)

図 8 に本発明の第 6 の実施形態の液晶表示装置の構成を示す。図では説明のためハッチングを省略しているが、画素電極 5 は映像信号配線 2 と同じ電極層で形成されている。

【 0 0 6 4 】

第 5 の実施形態では蓄積容量 8 を形成する画素電極の面積を画素ごとに変化させたが、本実施形態では走査電極 1 の太さを画素ごとに変えて、蓄積容量値を給電側から終端側に向けて小さくしている。

【 0 0 6 5 】

本実施形態においても第 5 の実施形態と同様、オーバーラップ部において、画素ごとに形状が変化している方の電極（画素電極）が、他方の電極（走査電極）の内側になるようにパターン設計されている。このため、走査電極にへこみ部分を設けても、蓄積容量周辺の電界、および画素開口率を画素によらず一定とすることができ、表示むらのない均一な表示を行うことができる。

40

【 0 0 6 6 】

本実施形態の構成をとれば、蓄積容量近傍部 8 1 に蓄積容量 8 の側（図では上または下）から接している電極は給電側も終端側も走査電極 1、蓄積容量近傍部 8 2 に接している電極は給電側も終端側も画素電極 5 である。

【 0 0 6 7 】

50

このため上記の各実施形態と同様、蓄積容量 8 の面積を画素ごとに変えながら、表示に関わる部分（画素電極 5 と対向電極 6 の間隙部）の電界は等しく保たれている。さらに、遮光膜を形成しなくても開口率は等しくなっている。また、コントラスト向上のために遮光膜を形成する場合であっても、比較例として説明した図 3 の構成に比べて幅の狭いもので済むので、開口率が大幅に低下することがない。

【 0 0 6 8 】

本実施形態の液晶表示装置は蓄積容量を走査電極上に形成しているので、対向電極のバスバーの幅を狭くすることができ、開口率が高くなるという利点を有する。

【 0 0 6 9 】

また、蓄積容量形成部を左右に広げて図 9 の構造をとれば、蓄積容量を大きくすることができ、画素電位の安定度を高めて駆動電圧波形のノイズによる画像の乱れに強い液晶表示装置を得ることができる。

【 0 0 7 0 】

（実施の形態 7）

図 10 に本発明の第 7 の実施形態の液晶表示装置の構成を示す。第 5 の実施形態との違いは、蓄積容量 8 を形成する画素電極のうち給電側と終端側での共通部分は走査電極 5 の外側にはみ出させ、給電側に追加した部分 9 3 は走査電極 5 の外側にはみ出さないようにしている点にある。

【 0 0 7 1 】

本実施形態によれば、蓄積容量の共通部分に対応する画素容量近傍部 9 2 に蓄積容量の側（図では上または下）から接している電極は給電側も終端側も画素電極 5 であり、蓄積容量の変化部分に対応する画素容量近傍部 9 1 に蓄積容量の側から接している電極は給電側も終端側も走査電極 1 である。

【 0 0 7 2 】

従って本実施形態の構成でも、蓄積容量 8 の面積を画素ごとに変えながら、表示に関わる部分（画素電極 5 と対向電極 6 の間隙部）の電界は等しく保たれている。さらに、遮光膜を形成しなくても開口率は等しくなっている。また、コントラスト向上のために遮光膜を形成する場合であっても、上記に比較例として説明した図 3 の構成に比べて幅の狭いもので済むので、開口率が大幅に低下することがない。

【 0 0 7 3 】

本実施形態の液晶表示装置では、蓄積容量の共通部分を構成する画素電極を走査電極 1 の外側にはみ出した構成をとっているため、第 5 の実施形態のものに比べて、蓄積容量を大きくすることができる。このため、画素電位の安定度が高まり、駆動電圧波形のノイズによる画像の乱れに強い液晶表示装置を得ることができる。

【 0 0 7 4 】

また、蓄積容量を走査電極上に形成しているので対向電極のバスバーの幅を狭くすることができ、開口率が高くなるという利点を有する。さらに、第 2 の実施形態などで説明したのと同様に、段切れが発生しにくくなり製品歩留りが向上するという利点もある。

【 0 0 7 5 】

（実施の形態 8）

図 11 に本発明の第 8 の実施形態の液晶表示装置の構成を示す。図では説明のため画素電極 5 のハッチングを省略しているが、この電極は映像信号配線 2 と同じ電極層で形成されている。

【 0 0 7 6 】

本実施形態の特徴は、蓄積容量 8 を形成する走査電極 1 のうち給電側と終端側での共通部分は画素電極 5 の外側にはみ出させ、終端側で細くした部分 1 1 3 とそれに対応する部分は走査電極 1 が画素電極 5 の内側になるようにし、この部分の走査電極幅を変えることにより蓄積容量値を異ならせている点にある。

【 0 0 7 7 】

本実施形態によれば、蓄積容量の共通部分に対応する画素容量近傍部 1 1 2 に蓄積容量の

10

20

30

40

50

側（図では上または下）から接している電極は給電側も終端側も画素 5 であり、蓄積容量の変化部分に対応する画素容量近傍部 1 1 1 に蓄積容量の側から接している電極は給電側も終端側も走査電極 1 である。

【0078】

従って本実施形態の構成でも、蓄積容量 8 の面積を画素ごとに変えながら、表示に関わる部分（画素電極 5 と対向電極 6 の間隙部）の電界は等しく保たれている。さらに、遮光膜を形成しなくても開口率は等しくなっている。また、コントラスト向上のために遮光膜を形成する場合であっても、上記に比較例として説明した図 3 の構成に比べて幅の狭いもので済むので、開口率が大幅に低下することがない。

【0079】

また、蓄積容量を走査電極上に形成しているので対向電極のバスバーの幅を狭くすることができ、開口率が高くなるという利点を有する。

【0080】

（実施の形態 9）

図 1 2 に本発明の第 8 の実施形態の液晶表示装置の構成を示す。図では説明のため画素電極 5 のハッチングを省略しているが、この電極は映像信号配線 2 と同じ電極層で形成されている。

【0081】

本実施形態の特徴は、蓄積容量 8 を画素電極 5 と共通電極として機能する対向電極のバスバー 7 の間に形成し、画素電極 5 の形状および共通電極 7 の形状の双方を異ならせることにより蓄積容量値を画素により異なったものとした点にある。右図において、画素電極が細くされた部分 1 2 3 とそれに対応する左図の部分では共通電極 7 が画素電極 5 の外部にまで延在されており、共通電極 7 が細くされた部分 1 2 4 とそれに対応する左図の部分では画素電極 5 が共通電極 7 の外部にまで延在されている。

【0082】

本実施形態によれば、画素容量近傍部 1 2 1 に蓄積容量の側（図では上または下）から接している電極は給電側も終端側も画素 5 であり、画素容量近傍部 1 2 2 に蓄積容量の側から接している電極は給電側も終端側も共通電極（対向電極のバスバー）7 である。

【0083】

従って本実施形態の構成でも、蓄積容量 8 の面積を画素ごとに変えながら、表示に関わる部分（画素電極 5 と対向電極 6 の間隙部）の電界は等しく保たれている。さらに、遮光膜を形成しなくても開口率は等しくなっている。また、コントラスト向上のために遮光膜を形成する場合であっても、上記に比較例として説明した図 3 の構成に比べて幅の狭いもので済むので、開口率が大幅に低下することがない。

【0084】

本実施形態は 2 つの電極パターンを変えることで蓄積容量値を変化させている。一般に、液晶表示装置の製造においては、フォトリソグラフィによる電極パターンニングが行われるが、このパターンニングには製造のロットや、画面内の位置による寸法むらが生じることが多い。1 つの電極パターンの違いにより蓄積容量の差をつける場合にはこのパターンむらが直接性能のむらにつながるが、本実施形態の方法では蓄積容量の変化を 2 つのパターン変化の組合せで行っているため、パターン加工の寸法むらが表示むらに結びつきにくく、不良品が生じにくいので、歩留りが向上する。

【0085】

なお、本実施形態の考えは、蓄積容量を画素電極と走査電極の間に形成した構成にも有効である。この場合は、図 1 2 の構成に代えて、図 1 3 の構成を用いれば良い。右図において、画素電極が細くされた部分 1 3 4 とそれに対応する左図の部分では走査電極 1 が画素電極 5 の外部にまで延在されており、走査電極 7 が細くされた部分 1 3 3 とそれに対応する左図の部分では画素電極 5 が共通電極 7 の外部にまで延在されている。

【0086】

上記の各実施形態のアレイ構成を持つ液晶パネルに映像信号と走査信号の駆動回路を実装

10

20

30

40

50

し、液晶表示装置を構成したところ、従来のものに比べて均一性の良好な表示を行うことができた。図 1 4 はその構成を示すものであり、(a) は走査信号駆動回路をパネルの片側に形成した片側給電構成、(b) は走査信号駆動回路をパネルの両側に形成した両側給電構成である。2 0 型以上の大型液晶表示装置や走査線が 1 0 0 0 本以上の高解像度の液晶表示装置では、図 1 4 (b) の両側給電構成が走査電極の時定数低減の意味で有効である。

【 0 0 8 7 】

これらの液晶表示装置は、蓄積容量を画素位置によって変化させているので、給電端での蓄積容量値が通常より大きくなり、給電側で充電不足が生じることがある。この場合には、走査線を 1 ラインずつ駆動する通常の駆動方式ではなく、2 本の走査線を同時に選択し、予備充電を行う駆動方式と組合せるのが良好な結果を与えた。

10

【 0 0 8 8 】

特に、2 0 型以上の大型液晶表示装置や走査線が 1 0 0 0 本以上の高解像度の液晶表示装置を (a) の片側給電構成で動作させる場合には、蓄積容量の変化を大きくとる必要があるので、2 本の走査線を同時に選択する駆動方式を用いるのが望ましい。

【 0 0 8 9 】

上記の説明では、蓄積容量は走査電極の給電端から終端に向けて徐々に小さくされているものとした。しかしながら、本発明の効果は、蓄積容量の異なる画素を有する液晶表示装置であれば、別の構成のものでも十分に発揮される。例えば、映像信号の歪を補償するために蓄積容量を映像信号の給電端から終端に向けて徐々に小さくした構成に、本発明を適用することもできるし、駆動回路の特性差や外部配線抵抗の差を補償するために蓄積容量を変化させる場合にも本発明を用いることができる。

20

【 0 0 9 0 】

また、液晶の表示モードも I P S 方式に限るものではなく、画素領域の一部に画素電極に覆われていない領域があるものであればよい。

【 0 0 9 1 】

【発明の効果】

以上説明したように本発明による液晶表示装置によれば、蓄積容量の面積を画素ごとに変えながら、開口率は一定であり、表示部分の電界は等しく保たれる。このため、表示特性が損なわれたり、不均一になることがない。また、コントラスト向上等のために遮光膜を形成する場合にも、従来構成に比べて幅の狭い遮光膜で済むので、開口率が大幅に低下することがない。

30

【図面の簡単な説明】

【図 1】本発明の第 1 の実施形態に係る液晶表示装置の画素構成を示す平面図

【図 2】本発明の第 1 の実施形態に係る液晶表示装置の画素断面を示す断面図

【図 3】比較説明に用いた液晶表示装置の画素構成を示す平面図

【図 4】本発明の第 2 の実施形態に係る液晶表示装置の画素構成を示す平面図

【図 5】本発明の第 3 の実施形態に係る液晶表示装置の画素構成を示す平面図

【図 6】本発明の第 4 の実施形態に係る液晶表示装置の画素構成を示す平面図

【図 7】本発明の第 5 の実施形態に係る液晶表示装置の画素構成を示す平面図

40

【図 8】本発明の第 6 の実施形態に係る液晶表示装置の画素構成を示す平面図

【図 9】本発明の第 6 の実施形態に係る液晶表示装置の画素構成を示す平面図

【図 1 0】本発明の第 7 の実施形態に係る液晶表示装置の画素構成を示す平面図

【図 1 1】本発明の第 8 の実施形態に係る液晶表示装置の画素構成を示す平面図

【図 1 2】本発明の第 9 の実施形態に係る液晶表示装置の画素構成を示す平面図

【図 1 3】本発明の第 9 の実施形態に係る液晶表示装置の画素構成を示す平面図

【図 1 4】本発明の液晶表示装置の構成を示すブロック図

【図 1 5】従来例の液晶表示装置を示す平面図

【図 1 6】従来例の液晶表示装置の画素構成を示す平面図

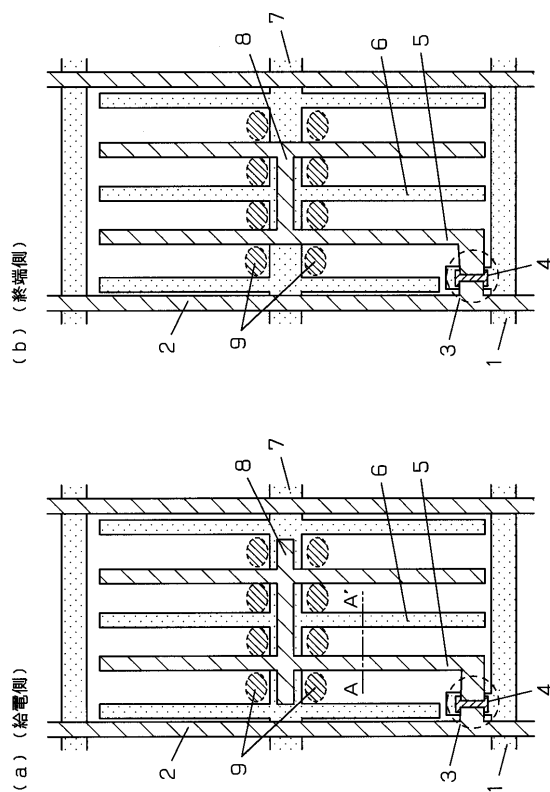
【符号の説明】

50

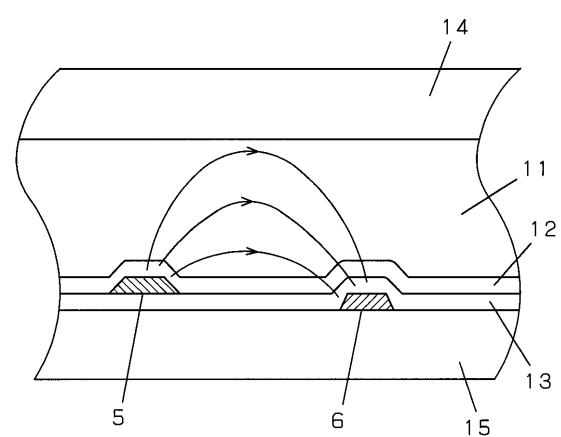
- 1 走査電極
- 2 映像信号電極
- 3 薄膜トランジスタ
- 4 半導体層
- 5 画素電極
- 6 対向電極
- 7 画素電極のバスバー
- 8 蓄積容量
- 9 , 3 1 , 4 1 , 5 1 , 5 2 , 6 1 , 6 2 , 7 2 , 8 1 , 8 2 , 9 1 , 9 2 , 1 1 1 , 1 1 2 , 1 2 1 , 1 2 2 , 1 3 1 , 1 3 2 蓄積容量近傍部
- 1 1 液晶層
- 1 2 パッシベーション膜
- 1 3 層間絶縁膜
- 1 4 , 1 5 基板
- 5 3 , 6 3 , 7 1 , 9 3 , 1 2 3 , 1 2 4 , 1 3 3 , 1 3 4 蓄積容量の変化部

10

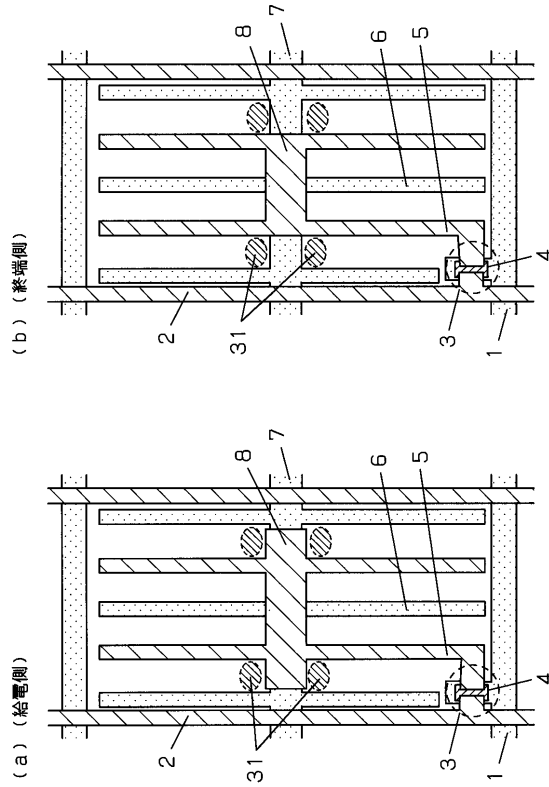
【図 1】



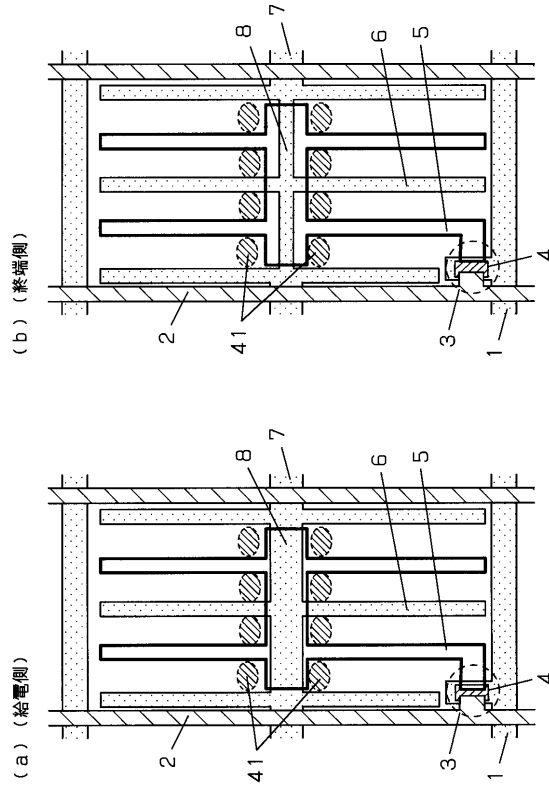
【図 2】



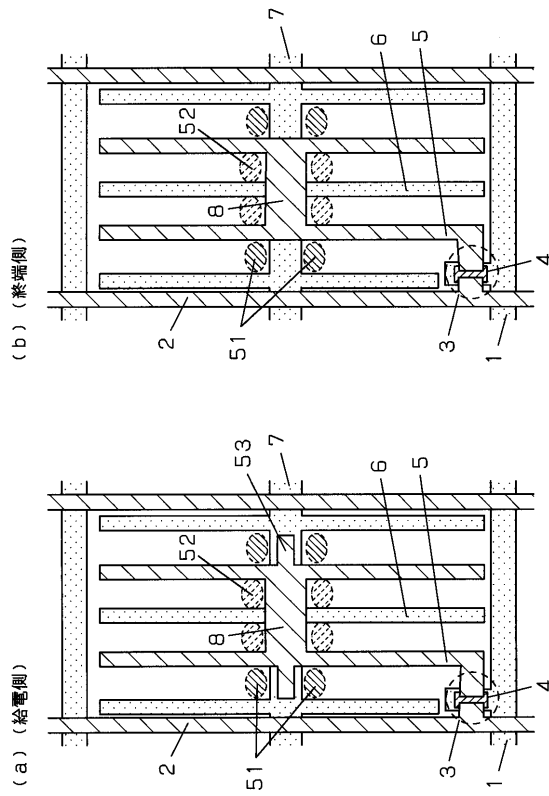
【図 3】



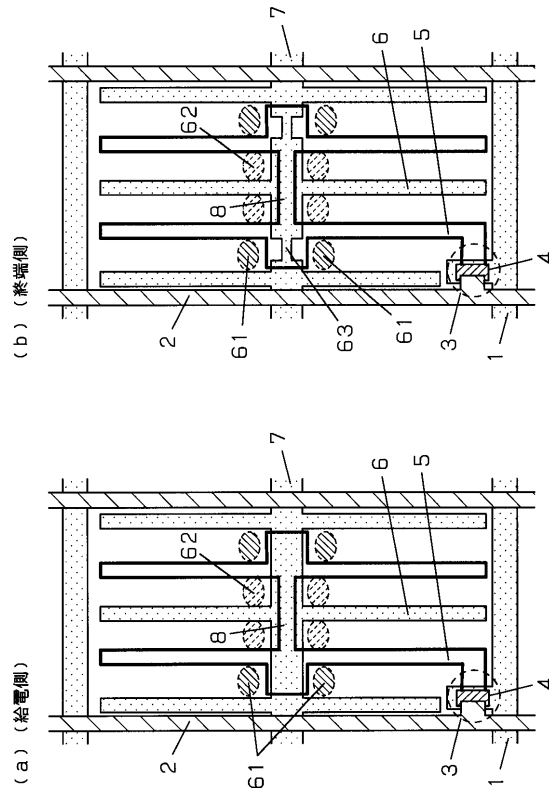
【図 4】



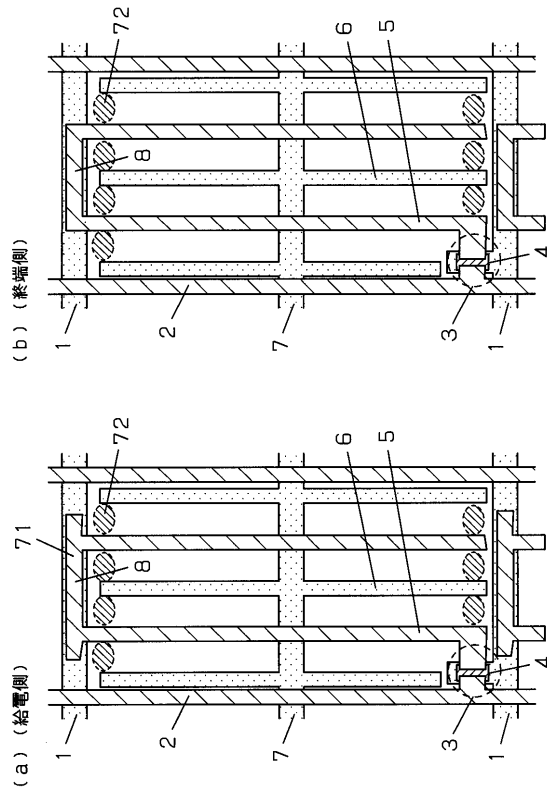
【図 5】



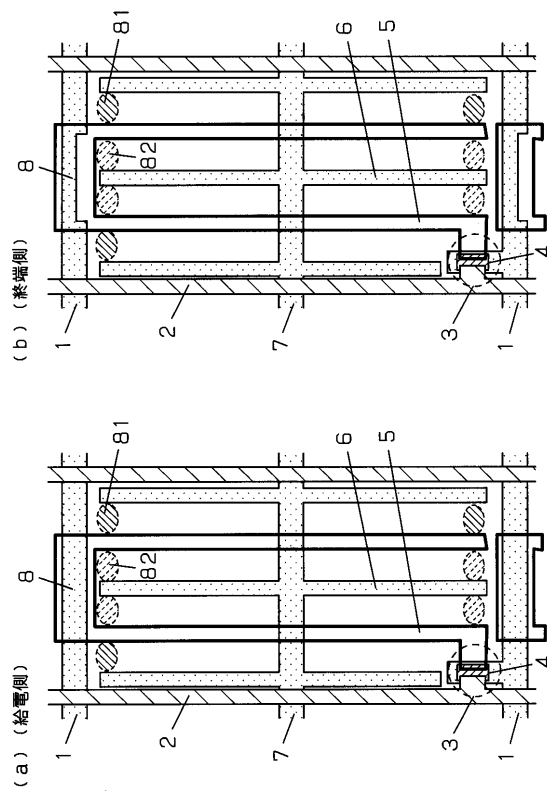
【図 6】



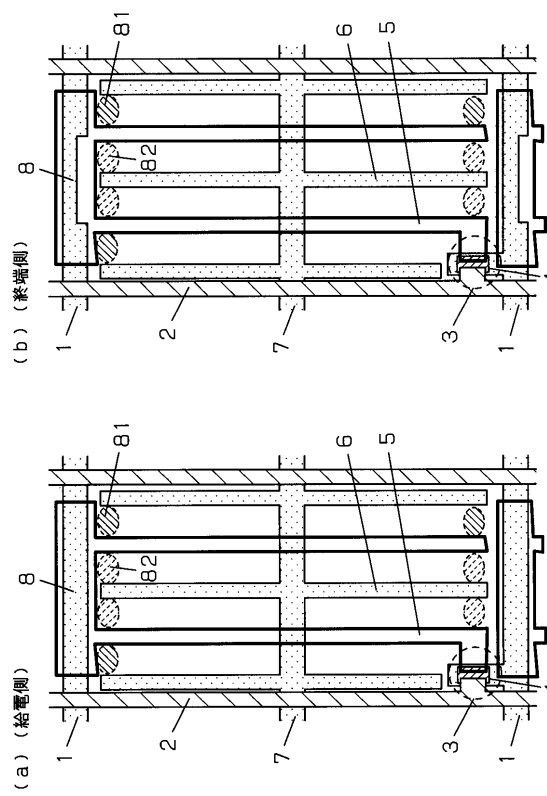
【図 7】



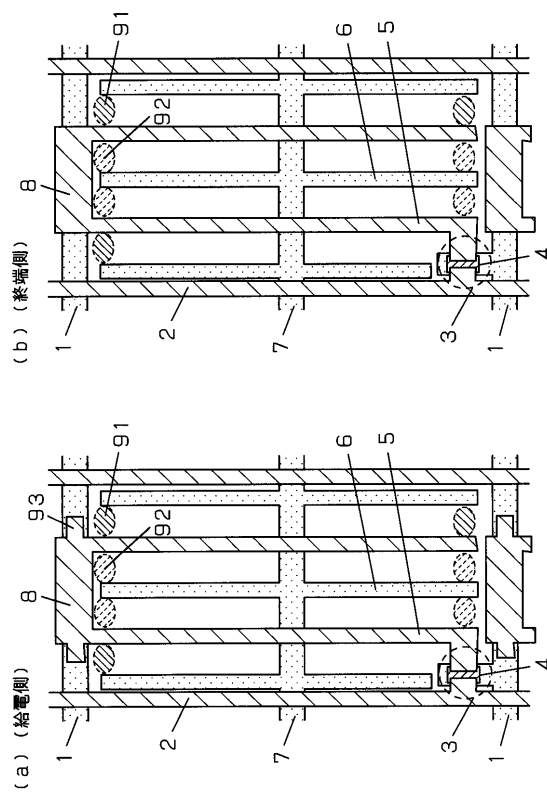
【図 8】



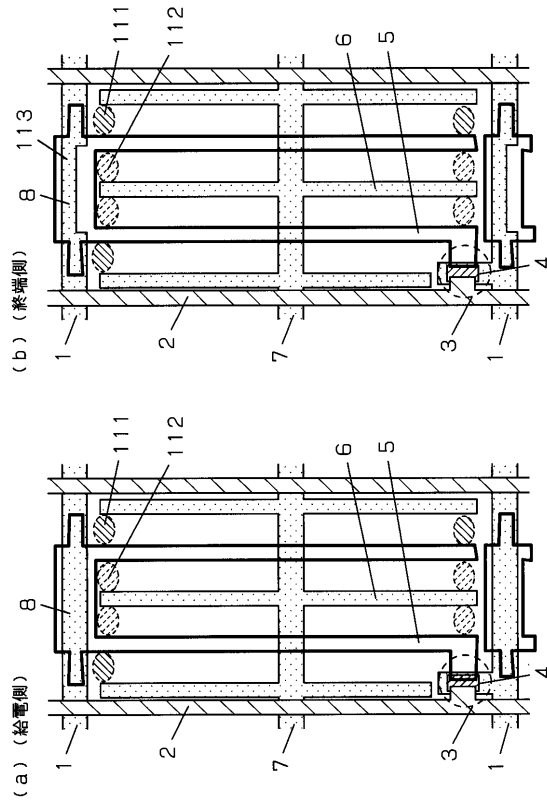
【図 9】



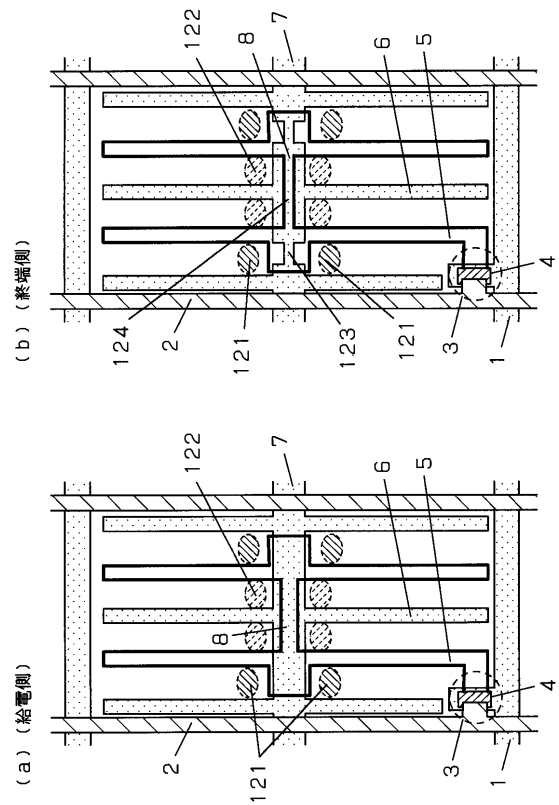
【図 10】



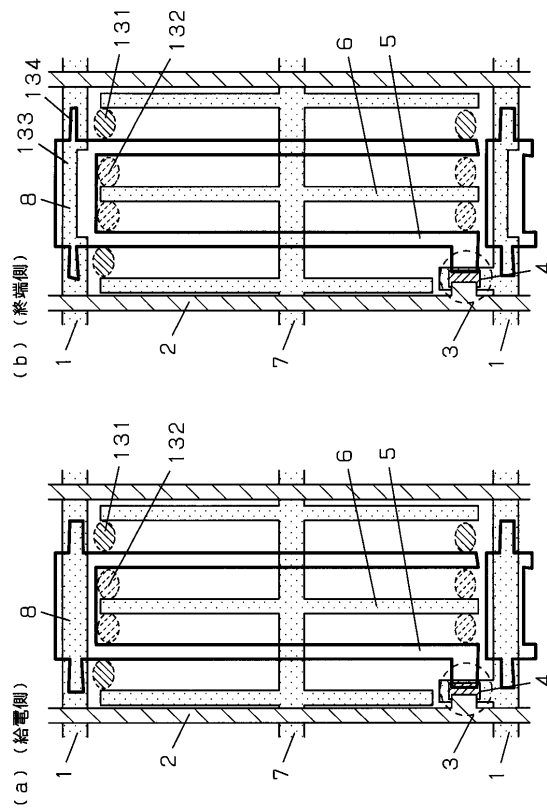
【図 1 1】



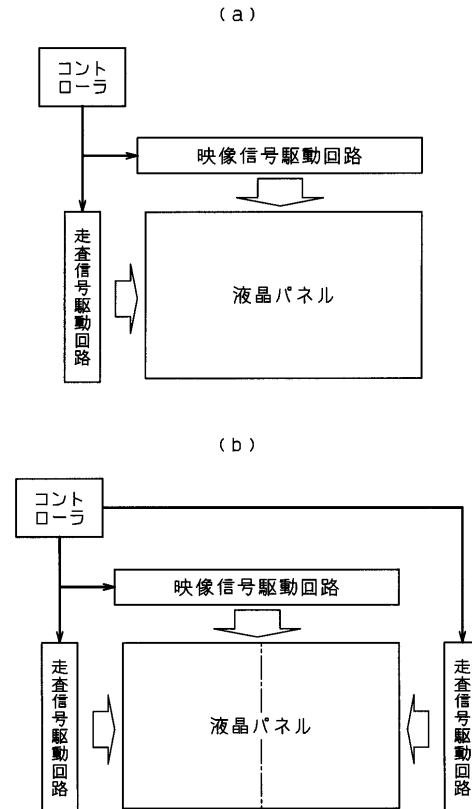
【図 1 2】



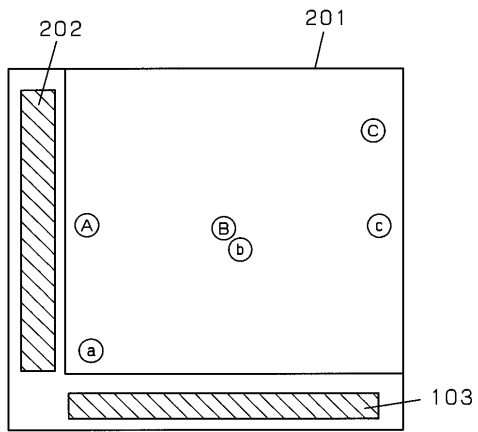
【図 1 3】



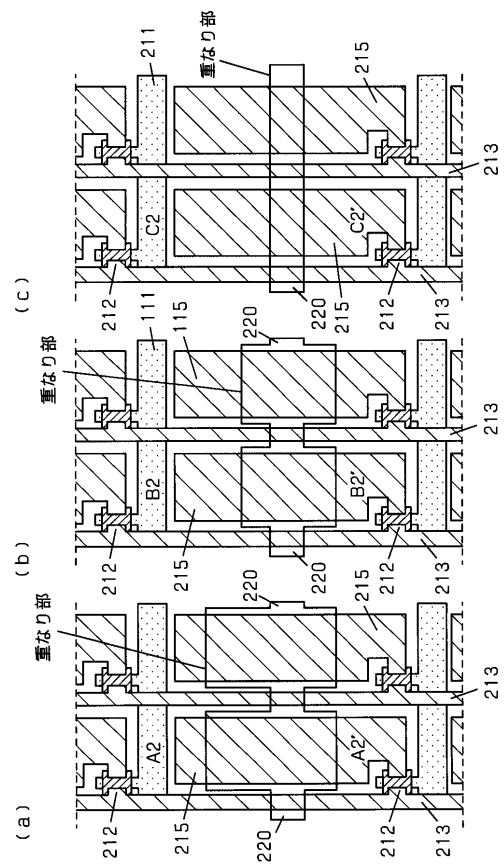
【図 1 4】



【図 15】



【図 16】



フロントページの続き

(72)発明者 深海 徹夫
大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

審査官 右田 昌士

(56)参考文献 特開 2 0 0 0 - 0 1 9 5 5 8 (J P , A)
特開平 0 5 - 2 3 2 5 0 9 (J P , A)
特開 2 0 0 0 - 1 6 2 6 2 7 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)

G02F 1/1343

G02F 1/1368

G02F 1/133

G09F 9/30

G09G 3/36

专利名称(译)	液晶表示装置		
公开(公告)号	JP4058882B2	公开(公告)日	2008-03-12
申请号	JP2000122687	申请日	2000-04-24
申请(专利权)人(译)	松下电器产业有限公司		
当前申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	熊川克彦 木村雅典 深海徹夫		
发明人	熊川 克彦 木村 雅典 深海 徹夫		
IPC分类号	G02F1/1343 G02F1/1368 G09F9/30 G02F1/136 G02F1/1362		
CPC分类号	G02F1/134363 G02F1/136213		
FI分类号	G02F1/1343 G02F1/1368 G09F9/30.338 G02F1/136.500		
F-TERM分类号	2H092/GA14 2H092/JA26 2H092/JB05 2H092/JB13 2H092/JB62 2H092/JB66 2H092/NA01 2H092/NA07 2H092/QA06 2H192/AA24 2H192/AA45 2H192/BB02 2H192/BB52 2H192/BB82 2H192/CB05 2H192/CC17 2H192/DA02 2H192/DA32 2H192/FA44 2H192/GA41 2H192/JA32 5C094/AA04 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/EA04 5C094/EA05 5C094/EA07 5C094/ED15		
代理人(译)	内藤裕树 长野大辅		
其他公开文献	JP2001305565A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了解决传统的问题，即当具有在像素区域的一部分中未被像素电极覆盖的区域的液晶显示装置中提供具有彼此不同的存储电容的像素时，改变存储电容部分的面积干扰施加到液晶层的电场，结果显示特性被损坏或者显示特性对于每个像素彼此不同。解决方案：构成存储电容的多个电极的外边缘具有与像素无关的相同形状，并且外边缘的相同部分由与像素无关的相同电极构成。因此，可以固定开口率，并且可以同等地保持显示部分的电场，同时针对每个像素改变存储电容的面积。

【图 2】

