

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3723913号  
(P3723913)

(45) 発行日 平成17年12月7日(2005.12.7)

(24) 登録日 平成17年9月30日(2005.9.30)

(51) Int. Cl.<sup>7</sup>

F I

GO2F 1/1343  
GO2F 1/1368  
HO1L 21/28  
HO1L 21/3065  
HO1L 21/3205

GO2F 1/1343  
GO2F 1/1368  
HO1L 21/28 D  
HO1L 21/28 F  
HO1L 21/302 J

請求項の数 7 (全 9 頁) 最終頁に続く

(21) 出願番号 特願2000-387605 (P2000-387605)  
(22) 出願日 平成12年12月20日(2000.12.20)  
(65) 公開番号 特開2001-235763 (P2001-235763A)  
(43) 公開日 平成13年8月31日(2001.8.31)  
審査請求日 平成15年6月20日(2003.6.20)  
(31) 優先権主張番号 1999/P60325  
(32) 優先日 平成11年12月22日(1999.12.22)  
(33) 優先権主張国 韓国(KR)

(73) 特許権者 303016487  
ビオイ ハイディス テクノロジー カン  
パニー リミテッド  
大韓民国京畿道利川市夫鉢邑牙美里山13  
6-1  
(74) 代理人 110000051  
特許業務法人共生国際特許事務所  
(72) 発明者 李 景 夏  
大韓民国 京畿道 利川市 夫鉢邑 牙美  
里 現代3次アパート 301-1403  
(72) 発明者 ジョ 聖 鉉  
大韓民国 京畿道 成南市 盆唐區 九美  
洞 ムジゲ マウル コンヨンアパート  
307-1602

最終頁に続く

(54) 【発明の名称】 フリンジフィールドスイッチングモード液晶表示装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

ガラス基板上にITO膜とMoW膜を順次蒸着した後、第1フォトリソグラフィ工程を利用して前記MoW膜とITO膜をパターンニングし、カウンター電極とゲートバスライン、及び共通電極ラインを同時に形成する段階Aと、  
前記段階Aにて形成された基板結果物上にゲート絶縁膜を蒸着する段階Bと、  
前記ゲート絶縁膜の所定部分上に第2フォトリソグラフィ工程を利用して積層されたチャネル層とオミックコンタクト層を形成する段階Cと、  
前記オミックコンタクト層とゲート絶縁膜上に第3フォトリソグラフィ工程を利用し、ソース/ドレイン電極を含むデータバスラインを形成する段階Dと、  
前記D段階までに形成された基板結果物上に第4フォトリソグラフィ工程を利用し、前記ソース電極を露出させる保護膜を形成する段階Eと、  
前記保護膜上に第5フォトリソグラフィ工程を利用し、前記ソース電極とコンタクトされる櫛状の画素電極を形成する段階Fとを含み、  
前記第1フォトリソグラフィ工程は、  
前記MoW膜上にレジスト膜をコーティングする第1工程と、  
前記レジスト膜を露光及び現像し、ゲートバスラインと共通電極ライン形成領域を遮蔽しながらコーティング厚さをそのまま保持する第1及び第2パターンと、カウンター電極形成領域を遮蔽しながらコーティング厚さの一部のみ残留する第3パターンで構成されるレジストパターンを形成する第2工程と、

10

20

前記レジストパターンをエッチングバリヤに利用し、前記M o W膜を乾式エッチングしてゲートバスラインと共通電極ラインを形成し、同時に前記レジストパターンの第1及び第2パターンは一部厚さのみ除去されるようにし、前記レジストパターンの第3パターンは完全に除去されるようにし、カウンター電極形成領域上のM o W膜の一部厚さが除去されるようにする第3工程と、

残留するレジストパターン及びM o W膜をエッチングバリヤに利用し、前記I T O膜を湿式エッチングしてカウンター電極を形成する第4工程と、

前記残留するレジストパターンとM o W膜を除去する第5工程とを含むことを特徴とするフリッジフィールドスイッチングモード液晶表示装置の製造方法。

【請求項2】

前記レジスト膜に対する露光は、光透過領域と遮蔽領域を限定するクロムパターンが石英基板上に形成され、光透過量を減少させる半透過パターンが所定の透過領域に形成された構造を有する半透過マスクを用いて行うことを特徴とする請求項1記載のフリッジフィールドスイッチングモード液晶表示装置の製造方法。

【請求項3】

前記半透過パターンは、数個のストライプ形クロムパターン、又はI T O膜で成る低透過金属薄膜であることを特徴とする請求項2記載のフリッジフィールドスイッチングモード液晶表示装置の製造方法。

【請求項4】

前記カウンター電極用I T O膜は、500～1000の厚さに蒸着することを特徴とする請求項1記載のフリッジフィールドスイッチングモード液晶表示装置の製造方法。

【請求項5】

前記レジスト膜は、2～3μmの厚さにコーティングすることを特徴とする請求項1記載のフリッジフィールドスイッチングモード液晶表示装置の製造方法。

【請求項6】

前記M o W膜に対する乾式エッチングは、S F<sub>6</sub>、C F<sub>4</sub>、又はH e中から選択される一つの励起ガス(excited gas)と、O<sub>2</sub>ガスの混合ガスで行うことを特徴とする請求項1記載のフリッジフィールドスイッチングモード液晶表示装置の製造方法。

【請求項7】

前記O<sub>2</sub>ガスの流量と励起ガスの流量比は、 $(O_2 \text{ ガス流量}) \div (\text{励起ガスの流量}) < 1$ の条件にすることを特徴とする請求項6記載のフリッジフィールドスイッチングモード液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置の製造方法に関し、より詳しくは製造時間及び費用を減少させることができるフリッジフィールドスイッチングモード液晶表示装置の製造方法に関するものである。

【0002】

【従来の技術】

I P S ( I n - P l a n e S w i t c h i n g ) モードLCDは、T NモードLCDの狭い視野角の欠点を改善するため提案されている。このようなI P SモードLCDは、周知の通り液晶を駆動させるためのカウンター電極と画素電極が同一の基板に互いに平行に配列された構造を有し、視野角は画面を眺める方向に係らず液晶分子の長軸だけを見ることになることにより改善される。

【0003】

しかし、I P SモードLCDはT NモードLCDより向上した視野角を有するが、開口率及び透過率の改善はカウンター電極と画素電極が不透明金属で形成されることに基づき満足できるようなものではない。

【0004】

10

20

30

40

50

したがって、IPSモードLCDの開口率及び透過率改善の限界を克服するため、液晶分子等の駆動がフリッジフィールド(Fringe Field)によりなされるフリッジフィールドスイッチングモードLCD(以下、FFSモードLCDと称する)が提案されている。

【0005】

FFSモードLCDにおいて、カウンター電極と画素電極はITOのような透明物質で形成され、さらに上・下部基板等の間隔より狭い間隔を有するよう形成され、その上、電極上部に配置されている液晶分子等が全て駆動することができる程度の幅を有するよう形成される。これに伴い、FFSモードLCDは電極等が透明物質で形成されることによりIPSモードLCDより向上した開口率を得ることになり、そして、電極部分で光透過が発生することによりIPSモードLCDより向上した透過率を得ることになる。

10

【0006】

図1は、従来技術により製造されたFFSモードLCDの下部基板を示す断面図であり、これを参照しながらその製造方法を説明することにする。

ITO(Indium Tin Oxide)膜がガラス基板1上に蒸着される。ITO膜が第1フォトリソグラフィ工程を介してパターンングされ、プレート(plate)状のカウンター電極2が形成される。MoW膜がカウンター電極2とガラス基板1上に蒸着され、その次にMoW膜が第2フォトリソグラフィ工程を介してパターンングされ、ゲートバスライン3と共通電極ライン4が形成される。

【0007】

20

ゲート絶縁膜5が基板結果物上に形成される。非ドーピングされた非晶質シリコン膜とドーピングされた非晶質シリコン膜がゲート絶縁膜5上に順次蒸着され、その次に、ドーピングされた非晶質シリコン膜と非ドーピングされた非晶質シリコン膜が第3フォトリソグラフィ工程を介してパターンングされ、オミックコンタクト層7とチャネル層6が形成される。ソース/ドレイン用金属膜が基板の結果物上に蒸着される。ソース及びドレイン電極8a、8bを含むデータバスライン(未図示)が金属膜を第4フォトリソグラフィ工程を介してパターンングすることにより形成され、この結果、薄膜トランジスタ(以下、TFTと称する)が形成される。

【0008】

保護膜9が上記段階までに形成された結果物上に蒸着され、その次に保護膜9は第5フォトリソグラフィ工程を介し、例えば、ソース電極8aの一部を露出させるようエッチングされる。ITO膜が前記保護膜9上に蒸着され、その次にITO膜が第6フォトリソグラフィ工程を介してパターンングされ、数個のブランチ(branch)を含む櫛(comb)状をしながらTFTのソース電極8aとコンタクトする画素電極10が形成される。このとき、画素電極11はTFTのソース/ドレイン電極8とコンタクトするよう形成される。

30

【0009】

しかし、従来技術に係るFFSモードLCDの製造方法は、前述のように下部基板を製造することだけでも6回のフォトリソグラフィ工程が行われるため、製造時間及び費用の側面で問題がある。

40

【0010】

詳しく述べると、フォトリソグラフィ工程はレジストの塗布、露光、及び現像工程で成るレジストパターン形成工程と、レジストパターンを利用したエッチング工程、及びレジストパターンの除去工程を含む。これに伴い、フォトリソグラフィ工程は1回のみ行われても長時間が所要し、6回のフォトリソグラフィ工程が行われる場合、全体的な時間は非常に長くなる。したがって、6回のフォトリソグラフィ工程を利用する従来のFFSモードLCDの製造方法は生産性の側面で好ましくないという問題がある。

【0011】

さらに、露光工程は露光用マスクが必要である。ところが、露光用マスクは高価であるため6回のフォトリソグラフィ工程が行われる場合、6枚の露光用マスクが必要である。

50

したがって、6枚の露光マスクを利用する従来のFFSモードLCDの製造方法は費用の側面でも好ましくないという問題がある。

【0012】

【発明が解決しようとする課題】

したがって、本発明は、従来のフリンジフィールドスイッチングモード液晶表示装置の製造方法における問題点に鑑みてなされたものであって、製造時間を短縮し、そして製造費用を減少させることができるFFSモードLCDの製造方法を提供することを目的とする。

【0013】

【課題を解決するための手段】

上記目的を達成するためになされた、本発明によるフリンジフィールドスイッチングモード液晶表示装置の製造方法は、ガラス基板上にITO膜とMoW膜を順次蒸着した後、第1フォトリソグラフィ工程を利用して前記MoW膜とITO膜をパターンニングし、カウンター電極とゲートバスライン、及び共通電極ラインを同時に形成する段階Aと、前記段階Aにて形成された基板結果物上にゲート絶縁膜を蒸着する段階Bと、前記ゲート絶縁膜の所定部分上に第2フォトリソグラフィ工程を利用して積層されたチャンネル層とオミックコンタクト層を形成する段階Cと、前記オミックコンタクト層とゲート絶縁膜上に第3フォトリソグラフィ工程を利用し、ソース/ドレイン電極を含むデータバスラインを形成する段階Dと、前記D段階までに形成された基板結果物上に第4フォトリソグラフィ工程を利用し、前記ソース電極を露出させる保護膜を形成する段階Eと、前記保護膜上に第5フォトリソグラフィ工程を利用し、前記ソース電極とコンタクトされる櫛状の画素電極を形成する段階Fとを含み、前記第1フォトリソグラフィ工程は、前記MoW膜上にレジスト膜をコーティングする第1工程と、前記レジスト膜を露光及び現像し、ゲートバスラインと共通電極ライン形成領域を遮蔽しながらコーティング厚さをそのまま保持する第1及び第2パターンと、カウンター電極形成領域を遮蔽しながらコーティング厚さの一部のみ残留する第3パターンで構成されるレジストパターンを形成する第2工程と、前記レジストパターンをエッチングバリアに利用し、前記MoW膜を乾式エッチングしてゲートバスラインと共通電極ラインを形成し、同時に前記レジストパターンの第1及び第2パターンは一部厚さのみ除去されるようにし、前記レジストパターンの第3パターンは完全に除去されるようにし、カウンター電極形成領域上のMoW膜の一部厚さが除去されるようにする第3工程と、残留するレジストパターン及びMoW膜をエッチングバリアに利用し、前記ITO膜を湿式エッチングしてカウンター電極を形成する第4工程と、前記残留するレジストパターンとMoW膜を除去する第5工程とを含むことを特徴とする。

【0014】

【発明の実施の形態】

次に、本発明にかかるフリンジフィールドスイッチングモード液晶表示装置の製造方法の実施の形態の具体例を図面を参照しながら説明する。

図2乃至図4は、本発明に係るFFSモードLCDの製造方法を説明するための断面図である。

【0015】

図2を参照すると、透明性絶縁基板としてガラス基板11が設けられ、ITO膜とMoW膜がガラス基板11上に順次蒸着される。ITO膜はカウンター電極用透明金属膜であり、MoW膜はゲートバスライン及び共通電極ライン用不透明金属膜である。MoW膜とITO膜が第1フォトリソグラフィ工程を介してパターンニングされ、これによりカウンター電極12aとゲートバスライン13a、及び共通電極ライン14aが同時に形成される。

【0016】

ここで、カウンター電極12aとゲートバスライン13a、及び共通電極ライン14aを形成するための第1フォトリソグラフィ工程を、以下の図5乃至図8を参照して説明する。

## 【0017】

図5において、エッチングバリアとしてレジストパターン32がMoW膜13上に形成される。レジストパターン32は領域別に相違する厚さを有する。即ち、レジストパターン32はゲートバスライン形成領域を覆う第1パターン32aと、共通電極ライン形成領域を遮蔽する第2パターン32b、及びカウンター電極形成領域を覆う第3パターン32cで構成され、第3パターン32cは第1及び第2パターン等32a、32bより相対的に薄い厚さを有する。

## 【0018】

領域別に相違する厚さを有するレジストパターン32を形成するため、本発明の方法はレジスト膜に対する露光を半透過マスクを利用して行う。

10

## 【0019】

半透過マスク50は、図9及び図10に示すように、光透過領域及び遮蔽領域を限定するクロムパターン42が石英基板41上に形成され、そして、光透過量を減少させる半透過パターン43a、43bが所定の透過領域に形成された構造である。半透過パターン43a、43bとして、図9に示すようにストライプ形クロムパターン43aを利用するか、又は図10に示すようにITO膜のような低透過金属薄膜43bを利用することもできる。

## 【0020】

半透過マスク50を利用した露光工程において、ITO膜12は1000以下、好ましくは500~1000の厚さに蒸着され、レジスト膜30は2 $\mu$ m以上、好ましくは2~3 $\mu$ mの厚さにコーティングされる。半透過マスク50を利用した露光の結果、半透過パターン43a、43bが形成されない光透過領域を介して露光されたレジスト膜部分は完全に露光されるが、半透過パターン43a、43bが形成された光透過領域を介して露光されたレジスト膜部分はハーフ(half)露光される。

20

## 【0021】

したがって、部分的に完全及びハーフ露光されたレジスト膜30が現像されると、図11に示すようにレジストパターン32は領域別に相違する厚さを有することになる。

## 【0022】

図6において、MoW膜13がエッチングバリアとしてレジストパターン32を利用して乾式エッチングされ、これにより、ゲートバスライン13aと共通電極ライン14aが形成される。このとき、ゲートバスライン13aと共通電極ライン14a上のレジストパターンの第1及び第2パターン32a、32bは一部残留するが、カウンター電極形成領域上の第3パターンは残留しない。さらに、MoW膜13がカウンター電極形成領域上に一部残留する。

30

## 【0023】

乾式エッチングはSF<sub>6</sub>、CF<sub>4</sub>、又はHe中から選択される一つの励起ガス(excited gas)とO<sub>2</sub>ガスの混合ガスで行い、O<sub>2</sub>ガスの流量と励起ガスの流量比は下記式1を満足する条件にする。

$$((O_2 \text{ ガス流量}) \div (\text{励起ガスの流量})) < 1 \text{ の条件} \cdots (\text{式1})$$

## 【0024】

図7において、ITO膜がエッチングバリアとして残留したレジストパターン32a、32bとMoW膜13を利用して湿式エッチングされ、これによりカウンター電極12aが形成される。

40

## 【0025】

図8において、エッチングバリアとして利用されたレジストパターンとMoW膜が乾式ストリップ工程を介して除去され、この結果、カウンター電極12aとゲートバスライン13a、及び共通電極ライン14aを形成するための第1フォトリソグラフィ工程が完了される。

## 【0026】

上述のように、カウンター電極12aとゲートバスライン13a、及び共通電極ライン1

50

4 aは1回のフォトリソグラフィ工程を介して形成される。即ち、カウンター電極1 2 aとゲートバスライン1 3 a、及び共通電極ライン1 4 aは2回のエッチング工程を利用するが、エッチングバリアを形成するためのレジスト塗布、露光、及び現像工程は1回のみ行われ、そして1枚の露光マスクのみ用いられるため、1回のフォトリソグラフィ工程を介して形成されるものに見なすことができる。

【0027】

したがって、本発明の方法を利用すれば2回のフォトリソグラフィ工程が1回に減少するため製造時間が減少し、そして、1枚の露光マスクが用いられるため製造費用が節減され、結果的に生産性が向上する。

【0028】

続いて図3を参照すると、ゲート絶縁膜1 5がカウンター電極1 2 aとゲートバスライン1 3 a、及び共通電極ライン1 4 aが形成されたガラス基板1 1の全体上に蒸着される。非ドーピングされた非晶質シリコン膜とドーピングされた非晶質シリコン膜がゲート絶縁膜1 5上に順次蒸着され、その次に、ドーピングされた非晶質シリコン膜と非ドーピングされた非晶質シリコン膜が第2フォトリソグラフィ工程によりパターンニングされ、これにより、オミックコンタクト層1 7とチャネル層1 6が形成される。

【0029】

ソース/ドレイン用金属膜が基板結果物上に蒸着され、ソース及びドレイン電極1 8 a、1 8 bを含むデータバスライン(未図示)が第3フォトリソグラフィ工程を利用して金属膜をパターンニングすることにより形成され、この結果、T F Tが形成される。

【0030】

図4を参照すると、T F Tを保護するためシリコン窒化膜のような保護膜1 9が基板結果物の全体上に蒸着され、その次に、保護膜1 9は第4フォトリソグラフィ工程により所定部分、例えば、ソース電極1 8 aが露出するようエッチングされる。保護膜1 9上に透明金属膜としてI T O膜が蒸着され、その次にI T O膜が第5フォトリソグラフィ工程を介してパターンニングされ、数個のブランチを含む櫛状をしながらT F Tのソース電極1 8 aとコンタクトする画素電極2 0が形成される。このとき、画素電極2 0はソース/ドレイン電極1 8 a、1 8 bの一部分とコンタクトするよう形成される。

【0031】

尚、本発明は、本実施例に限られるものではない。本発明の趣旨から逸脱しない範囲内で多様に変更実施することが可能である。

【0032】

【発明の効果】

上述のように本発明によれば、F F SモードLCDの下部基板は5回のフォトリソグラフィ工程により製造される。これに伴い本発明の方法を利用すれば、従来に比べ1回のフォトリソグラフィ工程を減少させることができる。したがって、本発明に係るF F SモードLCDの製造方法は従来のそれと比べて生産性の側面で利点がある。

【図面の簡単な説明】

【図1】従来のF F SモードLCDの下部基板を示す断面図である。

【図2】本発明に係るF F SモードLCDの製造方法を説明するための断面図である。

【図3】本発明に係るF F SモードLCDの製造方法を説明するための断面図である。

【図4】本発明に係るF F SモードLCDの製造方法を説明するための断面図である。

【図5】本発明に係る第1フォトリソグラフィ工程を説明するための断面図である。

【図6】本発明に係る第1フォトリソグラフィ工程を説明するための断面図である。

【図7】本発明に係る第1フォトリソグラフィ工程を説明するための断面図である。

【図8】本発明に係る第1フォトリソグラフィ工程を説明するための断面図である。

【図9】本発明に係るレジストパターン形成方法を説明するための断面図である。

【図10】本発明に係るレジストパターン形成方法を説明するための断面図である。

【図11】本発明に係るレジストパターン形成方法を説明するための断面図である。

【符号の説明】

10

20

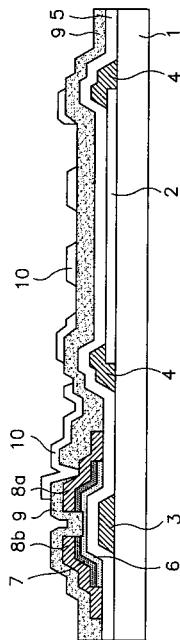
30

40

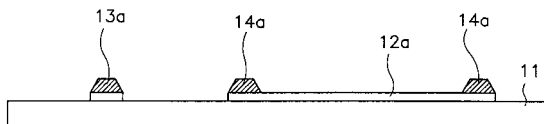
50

- 1 1 ガラス基板
- 1 2 I T O 膜
- 1 2 a カウンター電極
- 1 3 M o W 膜
- 1 3 a ゲートバスライン
- 1 4 a 共通電極ライン
- 1 5 ゲート絶縁膜
- 1 6 チャネル層
- 1 7 オミックコンタクト層
- 1 8 a、1 8 b ソース/ドレイン電極
- 1 9 保護膜
- 2 0 画素電極
- 3 0 レジスト膜
- 3 2 レジストパターン
- 4 1 石英基板
- 4 2 クロムパターン
- 4 3 a、4 3 b 半透過パターン
- 5 0 半透過マスク

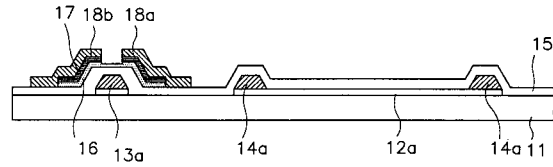
【 図 1 】



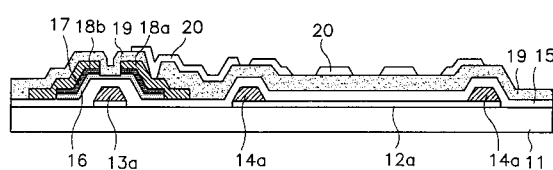
【 図 2 】



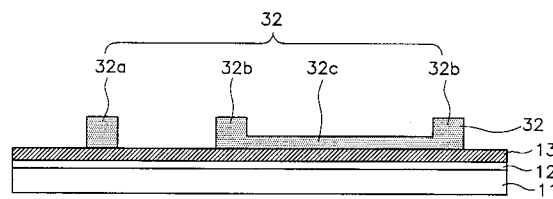
【 図 3 】



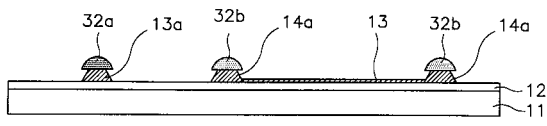
【 図 4 】



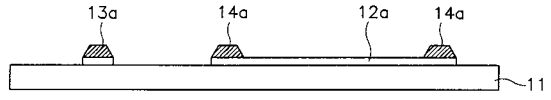
【 図 5 】



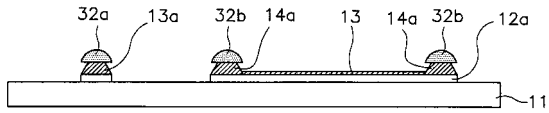
【 図 6 】



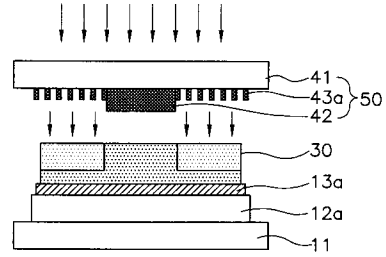
【 図 8 】



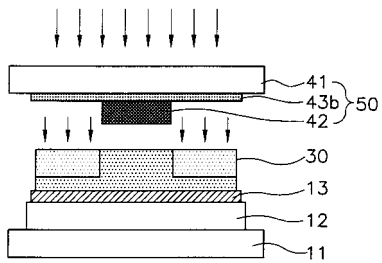
【 図 7 】



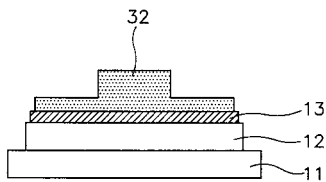
【 図 9 】



【 図 10 】



【 図 11 】





---

フロントページの続き

(51) Int.Cl.<sup>7</sup>

F I

H 0 1 L 21/336

H 0 1 L 21/88

B

H 0 1 L 29/786

H 0 1 L 29/78

6 1 7 J

H 0 1 L 29/78

6 2 7 C

審査官 山口 裕之

(56) 参考文献 特開平 0 9 - 0 7 3 1 0 1 ( J P , A )

特開平 1 0 - 1 6 3 1 7 4 ( J P , A )

特開平 1 1 - 3 1 6 3 8 3 ( J P , A )

(58) 調査した分野(Int.Cl.<sup>7</sup>, D B名)

G02F 1/1343

G02F 1/1368

专利名称(译)	制造边缘场切换模式液晶显示装置的方法		
公开(公告)号	<a href="#">JP3723913B2</a>	公开(公告)日	2005-12-07
申请号	JP2000387605	申请日	2000-12-20
[标]申请(专利权)人(译)	海力士半导体有限公司		
申请(专利权)人(译)	有限公司海力士半导体		
当前申请(专利权)人(译)	Bioi Heidis科技有限公司		
[标]发明人	李景夏 ジヨ聖鉉		
发明人	李景夏 ジヨ聖鉉		
IPC分类号	G02F1/137 G02F1/1341 G02F1/1343 G02F1/1345 G02F1/1368 G02F1/139 H01L21/28 H01L21/302 H01L21/3065 H01L21/3205 H01L21/336 H01L21/77 H01L21/84 H01L29/786		
CPC分类号	H01L27/124 G02F1/134363 H01L27/1288		
FI分类号	G02F1/1343 G02F1/1368 H01L21/28.D H01L21/28.F H01L21/302.J H01L21/88.B H01L29/78.617.J H01L29/78.627.C G02F1/1345 G02F1/137.505 G02F1/139 H01L21/28.E H01L21/302.105.A		
F-TERM分类号	2H088/FA18 2H088/HA02 2H088/HA04 2H088/HA08 2H088/JA09 2H088/MA07 2H088/MA20 2H092/GA14 2H092/HA04 2H092/HA06 2H092/HA14 2H092/JA26 2H092/JA34 2H092/JA47 2H092/JB24 2H092/KA05 2H092/KA18 2H092/KB04 2H092/KB24 2H092/MA04 2H092/MA13 2H092/MA18 2H092/MA19 2H092/MA27 2H092/NA27 2H092/NA29 2H092/QA09 2H192/AA24 2H192/BB13 2H192/BB73 2H192/BC31 2H192/CB05 2H192/CC32 2H192/HA44 2H192/JA32 4M104/AA10 4M104/BB01 4M104/BB13 4M104/BB36 4M104/CC01 4M104/CC05 4M104/DD06 4M104/DD17 4M104/DD34 4M104/DD65 4M104/DD71 4M104/FF03 4M104/FF08 4M104/FF09 4M104/FF13 4M104/GG20 4M104/HH20 5F004/AA04 5F004/DA01 5F004/DA18 5F004/DA22 5F004/DA26 5F004/DB12 5F004/EA05 5F004/EA10 5F004/EA28 5F004/EB02 5F033/GG04 5F033/HH07 5F033/HH22 5F033/HH38 5F033/JJ01 5F033/JJ05 5F033/JJ38 5F033/KK05 5F033/KK07 5F033/LL04 5F033/MM05 5F033/MM19 5F033/PP19 5F033/QQ01 5F033/QQ08 5F033/QQ09 5F033/QQ10 5F033/QQ11 5F033/QQ16 5F033/QQ18 5F033/QQ37 5F033/RR06 5F033/SS10 5F033/VV06 5F033/VV15 5F033/WW02 5F033/XX33 5F110/AA16 5F110/CC07 5F110/EE06 5F110/EE07 5F110/EE14 5F110/GG02 5F110/GG15 5F110/HK02 5F110/HK09 5F110/HK16 5F110/HK21 5F110/NN24 5F110/QQ02 5F110/QQ04 5F110/QQ05		
审查员(译)	山口博之		
优先权	1999/P60325 1999-12-22 KR		
其他公开文献	JP2001235763A		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供一种能够缩短制造时间并节省制造成本的边缘场切换模式液晶显示装置的制造方法。第一光刻步骤包括在MoW膜13上涂覆抗蚀剂膜的步骤，在栅极总线上形成栅极总线的步骤形成第三图案的抗蚀剂图案32，其屏蔽公共电极线区域并屏蔽第一和第二图案以保持涂层厚度和对电极区域仅为涂层厚度的一部分，形成栅极总线和公共电极线，去除第一和第二图案的部分厚度，完全去除第三图案，去除对电极区域上的部分MoW膜厚度的步骤，，并去除残留的抗蚀剂图案和MoW膜。

