

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-9434

(P2008-9434A)

(43) 公開日 平成20年1月17日(2008.1.17)

(51) Int.Cl.	F I	テーマコード (参考)
G09G 3/36 (2006.01)	G09G 3/36	2H093
G02F 1/133 (2006.01)	G02F 1/133 550	5C006
G09G 3/20 (2006.01)	G09G 3/20 621F	5C080
	G09G 3/20 612U	
	G09G 3/20 623A	
審査請求 未請求 請求項の数 16 O L (全 19 頁) 最終頁に続く		

(21) 出願番号	特願2007-168811 (P2007-168811)	(71) 出願人	390019839
(22) 出願日	平成19年6月27日 (2007.6.27)		三星電子株式会社
(31) 優先権主張番号	10-2006-0057798		S a m s u n g E l e c t r o n i c s
(32) 優先日	平成18年6月27日 (2006.6.27)		C o . , L t d .
(33) 優先権主張国	韓国 (KR)		大韓民国京畿道水原市靈通区梅灘洞416
		(74) 代理人	100094145
			弁理士 小野 由己男
		(74) 代理人	100106367
			弁理士 稲積 朋子
		(72) 発明者	田 炳 吉
			大韓民国京畿道安養市萬安区安養2洞81
			7-15映画アイニックスアパート11
			01号
		最終頁に続く	

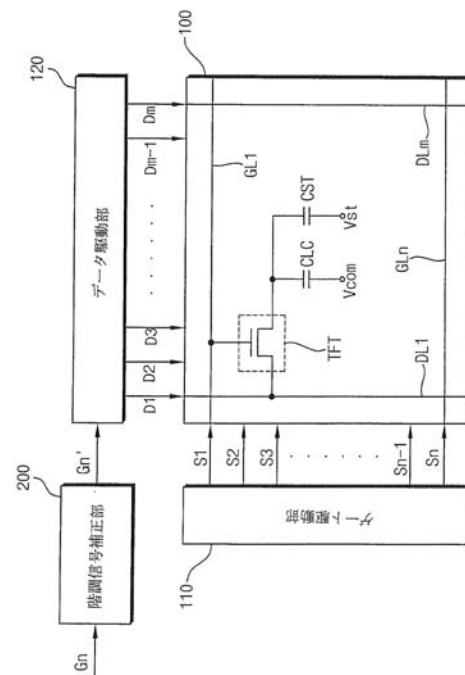
(54) 【発明の名称】 表示装置とその駆動装置及び駆動方法

(57) 【要約】

【課題】 液晶の応答速度を向上するための表示装置とその駆動装置及び駆動方法を提供する。

【解決手段】 表示装置は、ゲート配線及びゲート配線と交差するデータ配線によって複数の画素部が形成されて画像を表示する表示パネルと、ゲート配線に順にゲート信号を出力するゲート駆動部と、 $n-1$ 番目フレームの原始階調信号と n 番目フレームの原始階調信号とを比較して、 $n-1$ 番目フレームの原始階調信号が第1階調より低い階調信号であり、 n 番目フレームの原始階調信号が第2階調より高い階調信号である場合には、第2階調より低い階調の n 番目フレームの補正階調信号を出力する階調信号補正部と、補正階調信号に対応するデータ電圧に変換してデータ配線に出力するデータ駆動部を含む。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

ゲート配線及び前記ゲート配線と交差するデータ配線によって複数の画素部が形成され、画像を表示する表示パネルと、

前記ゲート配線に順にゲート信号を出力するゲート駆動部と、

$n-1$ 番目フレーム (n は自然数) の原始階調信号と n 番目フレームの原始階調信号とを比較して前記 $n-1$ 番目フレームの原始階調信号が第 1 階調より低い階調信号であり、前記 n 番目フレームの原始階調信号が第 2 階調より高い階調信号である場合には前記第 2 階調より低い階調の n 番目フレームの補正階調信号を出力する階調信号補正部と、

前記補正階調信号を対応するデータ電圧に変換して前記データ配線に出力するデータ駆動部と、
を含むことを特徴とする表示装置。 10

【請求項 2】

ブラック階調が 0 % の階調であり、ホワイト階調が 100 % の階調である場合に、前記第 1 階調は 15 % の階調に該当し、前記第 2 階調は 95 % の階調に該当し、

前記補正階調信号の範囲は 90 ~ 95 % の階調に該当することを特徴とする請求項 1 記載の表示装置。

【請求項 3】

全体階調が 0 ~ 225 階調であると、前記第 1 階調は 30 階調に該当し、前記第 2 階調は 250 階調に該当し、

前記補正階調信号は 240 階調に該当することを特徴とする請求項 2 記載の表示装置。 20

【請求項 4】

前記階調信号補正部は、

n 番目フレームの原始階調信号を格納し、既に格納されている $n-1$ 番目フレームの原始階調信号を出力するフレームメモリと、

前記 n 番目フレームの原始階調信号と前記 $n-1$ 番目フレームの原始階調信号とを比較して前記補正階調信号を生成する階調信号変換部と、
を含むことを特徴とする請求項 1 記載の表示装置。

【請求項 5】

前記階調信号変換部は、

前記 $n-1$ 番目フレームの原始階調信号と前記 n 番目フレームの原始階調信号とを比較してオーバーシュートまたはアンダシュート発生のための階調信号を生成する第 1 変換部と、

前記 $n-1$ 番目フレームの原始階調信号が第 1 階調より低い階調信号であり、前記 n 番目フレームの原始階調信号が第 2 階調より高い階調信号である場合には、前記第 1 変換部で生成された階調信号を前記第 2 階調より低い階調の補正階調信号に変換して出力する第 2 変換部と、
を含むことを特徴とする請求項 4 記載の表示装置。 30

【請求項 6】

前記階調信号変換部は、前記 $n-1$ 番目フレームの原始階調信号と前記 n 番目フレームの原始階調信号とを変数とし、前記補正階調信号を目的値とするルックアップテーブルであることを特徴とする請求項 4 記載の表示装置。 40

【請求項 7】

前記階調信号補正部は、

入力される原始階調信号を一時的に保持し前記フレームメモリ及び階調信号変換部に提供する入力バッファと、

前記フレームメモリで前記原始階調信号の格納及び出力を制御し、前記階調信号変換部の動作を制御するコントローラと、
をさらに含むことを特徴とする請求項 4 記載の表示装置。

【請求項 8】

ゲート配線及び前記ゲート配線と交差するデータ配線によって複数の画素部が形成された表示装置の駆動装置において、

前記ゲート配線に順にゲート信号を出力するゲート駆動部と、

$n-1$ 番目フレーム (n は自然数) の原始階調信号と n 番目のフレームの原始階調信号とを比較して前記 $n-1$ 番目フレームの原始階調信号が第 1 階調より低い階調信号であり、前記 n 番目フレームの原始階調信号が第 2 階調より高い階調信号である場合、前記第 2 階調より低い階調の n 番目フレームの補正階調信号を出力する階調信号補正部と、

前記補正階調信号を対応するデータ電圧に変換して前記データ配線に出力するデータ駆動部と、

を含むことを特徴とする表示装置の駆動装置。

10

【請求項 9】

ブラック階調が 0 % の階調であり、ホワイト階調が 100 % の階調であると、前記第 1 階調は 15 % の階調に該当し、前記第 2 階調は 95 % の階調に該当し、

前記補正階調信号の範囲は 90 ~ 95 % の階調に該当することを特徴とする請求項 8 記載の表示装置の駆動装置。

【請求項 10】

全体階調が 0 ~ 255 階調である場合に、前記第 1 階調は 30 階調に該当し、前記第 2 階調は 250 階調に該当し、

前記補正階調信号は 240 階調に該当することを特徴とする請求項 9 記載の表示装置の駆動装置。

20

【請求項 11】

ゲート配線に順にゲート信号を供給する段階と、

$n-1$ 番目フレーム (n は自然数) の原始階調信号と n 番目フレームの原始階調信号とを比較して、前記 $n-1$ 番目フレームの原始階調信号が第 1 階調より低い階調信号であり、前記 n 番目フレームの原始階調信号が第 2 階調より高い階調信号である場合に、前記第 2 階調より低い階調の n 番目フレームの補正階調信号を生成する段階と、

前記補正階調信号を対応するデータ電圧に変換して前記データ配線に供給する段階と、を含むことを特徴とする表示装置の駆動方法。

【請求項 12】

ブラック階調が 0 % の階調であり、ホワイト階調が 100 % の階調である場合、15 % の階調を前記第 1 階調に定義し、95 % の階調を前記第 2 階調に定義し、

前記補正階調信号を 90 ~ 95 % の階調に定義することを特徴とする請求項 11 記載の表示装置の駆動方法。

30

【請求項 13】

全体階調が 0 ~ 255 階調である場合に、30 階調を前記第 1 階調に定義し、250 階調を前記第 2 階調に定義し、

前記補正階調信号は 240 階調に該当することを特徴とする請求項 12 記載の表示装置の駆動方法。

【請求項 14】

前記補正階調信号を生成する段階は、

前記 n 番目フレームの原始階調信号を格納し、既に格納されている $n-1$ 番目フレームの原始階調信号を出力する段階と、

前記 $n-1$ 番目フレームの原始階調信号と前記 n 番目フレームの原始階調信号とを比較してオーバーシュートまたはアンダシュートを発生するための階調信号を生成する段階と、

40

前記 $n-1$ 番目フレームの原始階調信号が前記第 1 階調より低い階調信号であり、前記 n 番目フレームの原始階調信号が前記第 2 階調より高い階調信号である場合に、前記オーバーシュートを発生するための階調信号を前記第 2 階調より低い階調の補正階調信号に変換する段階と、

を含むことを特徴とする請求項 11 記載の表示装置の駆動方法。

50

【請求項 15】

前記補正階調信号を生成する段階は、

前記 n 番目フレームの原始階調信号を格納し、既に格納されている $n - 1$ 番目フレームの原始階調信号を出力する段階と、

前記 $n - 1$ 番目フレームの原始階調信号と前記 n 番目フレームの原始階調信号とを比較して、ルックアップテーブルによる補正階調信号を生成する段階と、
を含むことを特徴とする請求項 11 記載の表示装置。

【請求項 16】

前記表示装置は、120Hzで駆動することを特徴とする請求項 11 記載の表示装置の駆動方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は表示装置とその駆動装置及び方法に係り、より詳細には液晶の応答速度を向上させるための表示装置とその駆動装置及び駆動方法に関する。

【背景技術】

【0002】

一般的に液晶表示装置は2つの基板の間に注入されている異方性誘電率を有する液晶に人為的に電界を印加して、電界の強度によって異なる光透過率を調節することで、所望の画像信号を得る表示装置である。

このような液晶表示装置は、携帯の簡便なフラットパネル型ディスプレイの中で代表的なものであり、その中でも薄膜トランジスタTFTをスイッチング素子として用いた液晶表示装置が主に用いられている。

【0003】

最近では、液晶表示装置がコンピュータ用モニタのみならずテレビまでその領域を拡大して使用されており、動画像を具現する必要性が増加するようになった。しかし、液晶表示装置で使用される液晶は応答速度が遅いので動画像を具現するに難しいという問題点があった。このような応答速度問題を改善するために、従来ではOCB (optically Compensated Band) モードを使用するか、強誘電性液晶物質 (FLC: Ferroelectric Liquid Crystal) を使用する液晶表示装置を使用した。

【0004】

しかし、このようなOCBモードやFLCを使用するためには液晶表示装置のパネル構造を変更するか、液晶表示装置に採用される液晶物質を変更する必要があるという問題点があった。

【発明の開示】

【発明が解決しようとする課題】

【0005】

本発明の技術的課題はこのような従来の問題点を解決するためのもので、本発明の目的は補正されたデータ電圧を印加して液晶の応答速度を向上させるための表示装置を提供することにある。

また、本発明の他の目的は液晶の応答速度を向上させるための表示装置の駆動装置を提供することにある。

【0006】

また、本発明の他の目的は液晶の応答速度を向上させるための表示装置の駆動方法を提供することにある。

【課題を解決するための手段】

【0007】

前述のような本発明の目的を実現するための実施例による表示装置は、表示パネル、ゲート駆動部、階調信号補正部及びデータ駆動部を含む。表示パネルはゲート配線及びゲート配線と交差するデータ配線によって複数の画素部が形成されて画像を表示する。ゲート

10

20

30

40

50

駆動部は、ゲート配線に順にゲート信号を出力する。階調信号補正部は、 $n-1$ 番目フレームの原始階調信号と n 番目フレームの原始階調信号とを比較して $n-1$ 番目フレームの原始階調信号が第 1 階調より低い階調信号であり、 n 番目フレームの原始階調信号が第 2 階調より高い階調信号である場合には第 2 階調より低い階調の n 番目フレームの補正階調信号を出力する。データ駆動部は補正階調信号を対応するデータ電圧に変化してデータ配線に出力する。

【0008】

また、前述した本発明の目的を実現するための実施例による表示装置の駆動装置は、ゲート駆動部、階調信号補正部及びデータ駆動部を含む。ゲート駆動部は、ゲート配線に順にゲート信号を出力する。階調信号補正部は、 $n-1$ 番目フレームの原始階調信号と n 番目フレームの原始階調信号とを比較して、 $n-1$ 番目フレームの原始階調信号が第 1 階調より低い階調信号であり、 n 番目フレームの原始階調信号が第 2 階調より高い階調信号である場合に、第 2 階調より低い階調の補正階調信号を n 番目フレームの階調信号として出力する。データ駆動部は、補正階調信号を対応するデータ電圧に変換してデータ配線に出力する。

10

【0009】

また、前述した本発明の目的を実現するための実施例による表示装置の駆動方法は、ゲート配線に順にゲート信号を供給する段階、 $n-1$ 番目フレームの原始階調信号と n 番目フレームの原始階調信号とを比較して、 $n-1$ 番目フレームの原始階調信号が第 1 階調より低い階調信号であり、 n 番目フレームの原始階調信号が第 2 階調より高い階調信号である場合に、第 2 階調より低い階調の n 番目フレームの補正階調信号を生成する段階、及び補正階調信号を対応するデータ電圧に変換してデータ配線に供給する段階を含む。

20

【0010】

このような表示装置とその駆動装置及び駆動方法によれば、 $n-1$ 番目フレームの階調信号と n 番目フレームの階調信号とを比較して、 $n-1$ 番目フレームの原始階調信号が第 1 階調より低い階調信号であり、 n 番目フレームの原始階調信号が第 2 階調より高い階調信号である場合には、第 2 階調より低い階調の補正階調信号を印加することで、液晶の応答速度を効果的に向上することができる。また、液晶の応答速度向上で表示品質を改善することができる。

【発明を実施するための最良の形態】

30

【0011】

以下、添付図面を参照して、本発明の好ましい実施形態をより詳細に説明する。

液晶の応答速度を向上させるために、 n 番目フレームの目標画素電圧と $n-1$ 番目フレームの目標画素電圧とを比較して、補正データ電圧を印加することで、画素部に充電される実際の画素電圧が目標画素電圧に到達する時間を改善する。

具体的に、 n 番目フレームの目標画素電圧と $n-1$ 番目フレームの目標画素電圧とが相異なる場合、 n 番目フレームの目標画素電圧がオーバーシュート（またはアンダシュート）するように、補正されたデータ電圧を印加することで、目標画素電圧に到達する時間を減少させることができる。このような方式を通じて液晶の応答速度を向上することができる。この際、補正データ電圧は、 $n-1$ 番目フレームの画素電圧によって決定される液晶キャパシタンスを考慮して決定する。

40

【0012】

図 1 は、本発明の実施例によるデータ電圧の印加方式を説明するための図面である。

図 1 に示されるように、本発明では $n-1$ 番目フレームの目標画素電圧と n 番目フレームの目標画素電圧とを比較して、 n 番目フレームに補正データ電圧を印加することで、 n 番目フレームの駆動時において実際の画素電圧が目標画素電圧に到達するのにかかる時間を減少させる。

【0013】

即ち、 n 番目フレームが $n-1$ 番目フレームより高い階調に移行する場合には、オーバーシュート発生のための補正データ電圧を印加する。この際、下位レベルの第 1 階調より

50

低い階調に対応する低い画素電圧から、上位レベルの第2階調より高い階調に対応する高い画素電圧に移行する場合には、オーバーシュート発生のための補正データ電圧（図面の第1補正データ電圧）を印加することにより、データ電圧の変化幅が大きすぎるため、液晶が即時に反応できなくなり、液晶の応答速度を向上することができない。

【0014】

従って、第1階調より低い階調の目標画素電圧から第2階調より高い階調の目標画素電圧に移行する場合には、オーバーシュート発生のための補正データ電圧を印加しないで、第2階調より低い階調を形成するための補正データ電圧を印加することで、液晶の応答速度を向上させることができる。

また、第2階調より低い階調を形成するための補正データ電圧をあまり低い階調に印加すると画面が視認できない可能性があり、目標画素電圧に近い階調を印加することが望ましい。

【0015】

ここで、第2階調は第1階調より高い階調であって、ブラック階調を0%の階調とし、ホワイト階調が100%の階調とした場合、第1階調を15%の階調に定義し、第2階調を95%の階調に定義することができる。第2階調より低い階調の補正データ電圧は90～95%の階調に該当するデータ電圧として定義することができる。

一例で、全体階調を0～255階調とした場合、第1階調を30階調に定義することができ、第2階調を250階調に定義することができる。補正データ電圧は238～242階調に該当するデータ電圧に定義することができ、望ましくは240階調に該当するデータ電圧とすることが好ましい。

【0016】

このような第1階調及び第2階調は、設計者によって多様に変更して適用することができる。また、第2階調より低い階調の補正データ電圧は、階調とは関係なしに一括して適用されるように設定された1つの階調とすることができ、それぞれの階調に対応するように互いに異なる値を有するように設定することもできる。

このように、 $n-1$ 番目フレームと n 番目フレームとを比較して階調の変化があれば、オーバーシュート（またはアンダシュート）を発生するための補正データ電圧を印加し、第1階調より低い階調レベルから第2階調より高い階調レベルに移行する場合には、第2階調より低い階調の補正データ電圧を印加することで、液晶の応答速度を向上させることができる。

【0017】

図2は本発明の実施例による表示装置の構成ブロック図である。

図2に示すように、本発明の実施例による表示装置は表示パネル100、ゲート駆動部、データ駆動部120及び階調信号補正部200を含む。

ここで、ゲート駆動部110、データ駆動部120及び階調信号補正部200は、外部の画像ソースから提供される画像信号を表示パネル100に適応するように変換して出力する表示装置の駆動装置として定義される。

【0018】

表示パネル100には、ゲート信号 $S1 \sim Sn$ が印加されるゲート配線 $GL1 \sim GLn$ が形成され、補正データ電圧（例えば、データ信号）が印加されるデータ配線 $DL1 \sim DLM$ がゲート配線 $GL1 \sim GLn$ と交差するように形成される。このようなゲート配線 $GL1 \sim GLn$ 及びデータ配線 $DL1 \sim DLM$ によって複数の画素部が形成される。各画素部には、スイッチング素子である薄膜トランジスタ TFT と、この薄膜トランジスタ TFT に電氣的に接続される液晶キャパシタ CLC 及びストレージキャパシタ CST が形成される。具体的に、薄膜トランジスタ TFT は、ゲート電極及びソース電極がそれぞれゲート配線 GL 及びデータ配線 DL に接続され、ドレイン電極が液晶キャパシタ CLC 及びストレージキャパシタ CST に接続されている。

【0019】

ゲート駆動部110は、表示パネル100に形成されたゲート配線 $GL1 \sim GLn$ を駆

動する。即ち、ゲート配線 $GL1 \sim GLn$ に順にゲート信号 $S1 \sim Sn$ を供給することで、ゲート信号 $S1 \sim Sn$ が印加されたゲート配線 GL に接続されている薄膜トランジスタ TFT をターンオンさせる。

データ駆動部 120 は、階調信号補正部 200 から補正階調信号 Gn' の提供を受け、対応するデータ電圧（階調電圧）に変換したデータ信号 $D1 \sim Dm$ をデータ配線 $DL1 \sim DLm$ に供給する。

【0020】

階調信号補正部 200 は、階調信号ソース（図示せず）から提供される n 番目フレームの原始階調信号 Gn を受信し、受信した n 番目フレームの原始階調信号 Gn と既に格納されている $n-1$ 番目フレームの原始階調信号 $Gn-1$ とを比較して、 n 番目フレームの補正階調信号 Gn' を出力する。 10

即ち、 $n-1$ 番目フレームの原始階調信号 $Gn-1$ と n 番目フレームの原始階調信号 Gn とを比較して、 $n-1$ 番目フレームの原始階調信号 $Gn-1$ が第 1 階調より低い階調信号であり、 n 番目フレームの原始階調信号 Gn が第 2 階調より高い階調信号である場合には、第 2 階調より低い階調の補正階調信号 Gn' を出力する。

【0021】

具体的に、 $n-1$ 番目フレームの原始階調信号 $Gn-1$ と n 番目フレームの原始階調信号 Gn とを比較して同一の場合には、受信した原始階調信号 Gn と同一の階調信号を補正階調信号 Gn' に出力する。 $n-1$ 番目フレームの原始階調信号 $Gn-1$ と n 番目フレームの原始階調信号 Gn が相異なる場合には、オーバーシュート（またはアンダシュート）を発生するための階調信号を補正階調信号 Gn' に出力する。 20

【0022】

この際、 $n-1$ 番目フレームの原始階調信号 $Gn-1$ が第 1 階調より低い階調信号であり、 n 番目フレームの原始階調信号 Gn が第 2 階調より高い階調信号である場合には、補正階調信号 Gn' として、オーバーシュート（またはアンダシュート）を発生するための階調信号を採用せずに、第 2 階調より低い階調の補正階調信号として出力する。

図面において、階調信号補正部 200 を独立のユニットとして示しているが、階調信号補正部 200 をグラフィック機器、液晶表示モジュール、タイミングコントローラ、データ駆動部 120 などに統合して構成することもできる。

【0023】

以上で説明したように、本発明によると、データ電圧を補正し、補正されたデータ電圧を画素に印加することで、画素電圧が目標電圧に到達する時間を減少することができる。従って、表示パネル 100 の構造を変更するか、液晶の物性を変更しなくても、液晶の応答速度を向上することができ、動画像などを有用に表示することができる。 30

図 3 は、本発明の実施例による原始階調信号対補正階調信号を示す波形図である。

【0024】

図 3 に示すように、原始階調信号 Gn は $i-2$ 番目フレームは約 25 階調であり、 $i-1$ 番目フレーム及び i 番目フレームは約 254 階調であり、 $i+1$ 番目フレームは約 55 階調であり、 $i+2$ 番目フレーム及び $i+3$ 番目フレームは約 254 階調を有する（ i は自然数）。 40

このような原始階調信号 Gn が入力されると、本発明の実施例による階調信号補正部 200 は、 $i-2$ 番目フレームにおいて、原始階調信号 Gn と同一の階調の補正階調信号 Gn' を出力する。

【0025】

$i-2$ 番目フレームの原始階調信号 Gn は約 25 階調であって第 1 階調として定義される 30 階調より低い階調信号であり、 $i-1$ 番目フレームの原始階調信号 Gn は、約 254 階調で第 2 階調として定義される 250 階調より高い階調信号となっている。したがって、 $i-1$ 番目フレームでは、第 2 階調である 250 階調より低い階調を形成するための補正階調信号 Gn' を出力することとなる。即ち、 $i-1$ 番目フレームでは 240 階調信号を出力する。 50

【0026】

$i-1$ 番目フレームの原始階調信号 G_n と i 番目フレームの原始階調信号 G_n が同一であるので、 i 番目フレームにおいては原始階調信号 G_n と同一階調の補正階調信号 G_n' を出力する。

$i+1$ 番目フレームの原始階調信号は、 i 番目フレームの原始階調信号より低い階調であるので、アンダシュートを発生するための補正階調信号 G_n' を階調信号として出力する。

【0027】

$i+2$ 番目フレームの原始階調信号 G_n が 250 階調より高い階調信号であるが、 $i+1$ 番目フレームの原始階調信号 G_n が約 55 階調であって第 1 階調である 30 階調より低い階調信号に該当しないので、 $i+2$ 番目フレームでは、オーバーシュートを発生するための補正階調信号 G_n' を階調信号として出力する。

最後に、 $i+3$ 番目フレームは $i+2$ 番目フレームと同一であるので、原始階調信号 G_n と同一の階調である補正階調信号 G_n' を出力する。

【0028】

このように、本発明の実施例によると、 $n-1$ 番目フレームの原始階調信号 G_{n-1} が第 1 階調より低い階調信号であり、 n 番目フレームの原始階調信号 G_n が第 2 階調より高い階調信号である場合にはオーバーシュートを発生するための階調信号を採用せずに、第 2 階調より低い階調の補正階調信号 G_n' を出力することで、液晶の応答速度を向上することができる。

【0029】

図 4 は図 2 に示された階調信号補正部の第 1 実施例による構成ブロック図である。

図 4 に示すように、本発明の第 1 実施例による階調信号補正部 200 は入力バッファ部 230、フレームメモリ 210、コントローラ 240、階調信号変換部 220 及び出力バッファ部 250 を含み、 n 番目フレームの原始階調信号 G_n の提供を受け $n-1$ 番目フレームの原始階調信号 G_{n-1} と比較して n 番目フレームの補正階調信号 G_n' を出力する。

【0030】

入力バッファ部 230 は、階調信号ソースから伝送される n 番目フレームの原始階調信号 G_n を受信して、階調信号補正部 200 が処理できる速度でデータのストリムの周波数を変換した後、フレームメモリ 210 及び階調信号変換部 220 に提供する。

フレームメモリ 210 は、 n 番目フレームの原始階調信号 G_n を格納するとともに、既に格納されている $n-1$ 番目フレームの原始階調信号 G_{n-1} を出力する。即ち、コントローラ 240 から提供されるアドレスクロック A 及びライトクロック W に応答して、入力バッファ部 230 から提供される n 番目フレームの原始階調信号 G_n を格納する。これと同時に、コントローラ 240 から提供されるアドレスクロック A 及びリードクロック R に応答して、既に格納されている $n-1$ 番目フレームの原始階調信号 G_{n-1} を出力する。

【0031】

階調信号変換部 220 は、コントローラ 240 から提供されるリードクロック R に応答して、入力バッファ部 230 から出力される n 番目フレームの原始階調信号 G_n と、フレームメモリ 210 から出力される $n-1$ 番目フレームの原始階調信号 G_{n-1} の入力を受ける。入力を受けた $n-1$ 番目フレームの原始階調信号 G_{n-1} と n 番目フレームの原始階調信号 G_n とを比較して、 n 番目フレームの補正階調信号 G_n' を生成した後、出力バッファ部 250 に提供する。

【0032】

即ち、階調信号変換部 220 は、 $n-1$ 番目フレームの原始階調信号 G_{n-1} と n 番目フレームの原始階調信号 G_n とが相異した場合、 n 番目フレームを駆動する際にオーバーシュート（アンダシュート）を発生するための階調信号を補正階調信号 G_n' として生成する。この際、 $n-1$ 番目フレームの原始階調信号 G_{n-1} が第 1 階調より低い階調信号であり、 n 番目フレームの原始階調信号 G_n が第 2 階調より高い階調信号である場合には

10

20

30

40

50

、オーバーシュートを発生するための階調信号を採用せずに、第2階調より低い階調の補正階調信号 $G_{n'}$ を生成して出力する。

【0033】

具体的に、 n 番目フレームの原始階調信号 G_n が $n-1$ 番目フレームの原始階調信号 G_{n-1} より高い階調である場合、オーバーシュートを発生するための階調信号を生成して補正階調信号 $G_{n'}$ として出力する。 n 番目フレームの原始階調信号 G_n が $n-1$ 番目フレームの原始階調信号 G_{n-1} より低い階調である場合、アンダシュートを発生するための階調信号を生成して補正階調信号 $G_{n'}$ として出力する。

【0034】

コントローラ 240 は、外部から提供される同期信号に基づいて、フレームメモリ 210 の原始階調信号 G_n の格納及び出力を制御し、階調信号変換部 220 の動作を制御するためのリードクロック R 、ライトクロック W 及びアドレスクロック R を含む補正部制御信号を生成する。 10

出力バッファ部 250 は、階調信号変換部 220 から提供される n 番目フレームの補正階調信号 $G_{n'}$ を、そのデータストリームの周波数が伝送システムで処理できる周波数に変換して出力する。

【0035】

図面では、入力バッファ部 230 及び出力バッファ部 250 を示しているが、入力バッファ部 230 及び出力バッファ部 250 は場合によって省略することもできる。

図5は図4に示された階調信号変換部 220 を示すための概略的な構成ブロック図である。 20

図4及び図5に示すように、階調信号変換部 220 はオーバーシュート（またはアンダシュート）を発生するための階調信号を生成する第1変換部 222 及び補正階調信号 $G_{n'}$ を生成する第2変換部 224 を含む。

【0036】

第1変換部 222 は、出力バッファ部 250 から n 番目フレームの原始階調信号 G_n の入力を受け、フレームメモリ 210 から $n-1$ 番目フレームの原始階調信号 G_{n-1} の入力を受ける。この第1変換部 222 は、入力された $n-1$ 番目のフレームの原始階調信号 G_{n-1} と n 番目フレームの原始階調信号 G_n とを比較して、オーバーシュート（またはアンダシュート）を発生するための階調信号を生成する。 30

【0037】

即ち、 $n-1$ 番目フレームの原始階調信号 G_{n-1} と n 番目フレームの原始階調信号 G_n とを比較して、2つの原始階調信号 G_n が相異なる場合には、オーバーシュート（またはアンダシュート）を発生するための階調信号を生成する。このように、第1変換部 222 で生成された階調信号は第2変換部 224 に提供される。

第2変換部 224 は、出力バッファ部 250 から n 番目フレームの原始階調信号 G_n の入力を受け、フレームメモリ 210 から $n-1$ 番目フレームの原始階調信号 G_{n-1} の入力を受ける。また、 $n-1$ 番目フレーム及び n 番目フレームの原始階調信号 G_n とともに、第1変換部 222 で生成されたオーバーシュート（またはアンダシュート）を発生するための階調信号の入力を受ける。 40

【0038】

第2変換部 224 は、入力された $n-1$ 番目フレームの原始階調信号 G_{n-1} と n 番目フレームの原始階調信号 G_n とを比較して、 $n-1$ 番目フレームの原始階調信号 G_{n-1} が第1階調より低い階調信号であり、 n 番目フレームの原始階調信号 G_n が第2階調より高い階調信号である場合には、オーバーシュートを発生するための階調信号を第2階調より低い階調の補正階調信号 $G_{n'}$ に変換する。

【0039】

具体的に、第2変換部 224 は、 $n-1$ 番目フレームの原始階調信号 G_{n-1} が第1階調より低い階調信号であり、 n 番目フレームの原始階調信号 G_n が第2階調より高い階調信号である条件を満足しない場合には、第1変換部 222 から出力された階調信号と同一 50

の補正階調信号 G_n' を出力する。また、前述の条件を満足するような場合には、第1変換部222から出力された階調信号を第2階調より低い階調の補正階調信号 G_n' に変換して出力する。

【0040】

このように、階調信号変換部220は、 $n-1$ 番目フレームの原始階調信号 G_{n-1} と n 番目フレームの原始階調信号 G_n とを比較して、オーバーシュート（またはアンダシュート）を発生するための階調信号を生成し、 $n-1$ 番目フレームの原始階調信号 G_{n-1} が第1階調より低い階調信号であり、 n 番目フレームの原始階調信号 G_n が第2階調より高い階調信号である条件を満足する場合には、生成された階調信号を第2階調より低い階調の補正階調信号 G_n' に変換して最終的にデータ駆動部に出力する。

10

【0041】

階調信号変換部220は、 $n-1$ 番目フレーム及び n 番目フレームの原始階調信号が、条件を満足するかをチェックする比較器（図示せず）をさらに含むこともできる。

図6は前述した図4の動作を説明するための流れ図である。特に、本発明の第1実施例による階調信号補正部の動作を説明する。

図4～図6に示すように、外部のグラフィック機器のようなホストから、 n 番目フレームの原始階調信号 G_n が入力されたか否かをチェックする（段階S110）。

【0042】

n 番目フレームの原始階調信号 G_n が入力されたと判断した場合には、フレームメモリ210に n 番目フレームの原始階調信号 G_n を格納する（段階S120）。

20

これと同時に、フレームメモリ210に既に格納されている $n-1$ 番目フレームの原始階調信号 G_{n-1} を抽出する（段階S120）。

続いて、抽出された $n-1$ 番目フレームの原始階調信号 G_{n-1} と n 番目フレームの原始階調信号 G_n とを比較して、オーバーシュート（またはアンダシュート）を発生するための階調信号 G_n' を生成する（段階S130）。

【0043】

オーバーシュート（またはアンダシュート）を発生するための階調信号を生成した後、 $n-1$ 番目フレームの原始階調信号 G_{n-1} が第1階調より低い階調信号であり、 n 番目フレームの原始階調信号 G_n が第2階調より高い階調信号である条件を満足するかをチェックする（段階S140）。ここで、第1階調より低い階調はフルブラック階調とすることもでき、フルブラック階調に近接する階調とすることもでき、第2階調より高い階調はフルホワイト階調とすることもでき、フルホワイト階調に近接する階調とすることもできる。

30

【0044】

$n-1$ 番目フレームの原始階調信号 G_{n-1} が第1階調より低い階調信号であり、 n 番目フレームの原始階調信号 G_n が第2階調より高い階調信号であるという条件を満足しないと判断した場合には、生成されたオーバーシュート（またはアンダシュート）を発生するための階調信号を、最終的な補正階調信号 G_n' として使用して出力する（段階S160）。これに対して、 $n-1$ 番目フレームの原始階調信号 G_{n-1} が第1階調より低い階調信号であり、 n 番目フレームの原始階調信号 G_n が第2階調より高い階調信号である条件を満足すると判断した場合には、第2階調より低い階調の補正階調信号 G_n' に変換し（段階S150）、これに基づいた画面表示を出力する（段階S160）。

40

【0045】

本発明の第1実施例による表示装置は120Hzで駆動することが望ましい。

図2に示す階調信号補正部の第2実施例による構成ブロック図を図7に示す。

図7に示すように、本発明の第2実施例による階調信号補正部200は入力バッファ部230、フレームメモリ210、コントローラ240、ルックアップテーブル260及び出力バッファ部250を含み、 n 番目フレームの原始階調信号 G_n の提供を受け、 $n-1$ 番目フレームの原始階調信号 G_{n-1} と比較して、 n 番目フレームの補正階調信号 G_n' を出力する。

50

【0046】

本発明の第2実施例による階調信号補正部200は、本発明の第1実施例に記載したものと類似することから、説明の便宜のために第1実施例との差異点を中心にして重要部分のみを簡略に説明する。

フレームメモリ210は、 n 番目フレームの原始階調信号 G_n を格納し、既に格納されている $n-1$ 番目フレームの原始階調信号 G_{n-1} を出力する。

【0047】

ルックアップテーブル260はメモリで構成することができ、 $n-1$ 番目フレームの原始階調信号 G_{n-1} と n 番目フレームの原始階調信号 G_n を可変変数とし、補正階調信号 G_n' を目的値とするテーブルで構成することができる。即ち、ルックアップテーブル260を参照して、2つの可変変数である $n-1$ 番目フレームの原始階調信号 G_{n-1} と n 番目フレームの原始階調とに対応する目的値を補正階調信号 G_n' として出力する。 10

【0048】

具体的に、 n 番目フレームの原始階調信号 G_n が $n-1$ 番目フレームの原始階調信号 G_{n-1} より高い階調に変わる場合には、該当するルックアップテーブル260の目的値は、オーバーシュートを発生するための階調信号 G_n' であり、低い階調に変わる場合には、該当するルックアップテーブル260の目的値はアンダシュートを発生するための階調信号 G_n' である。

【0049】

一方、 $n-1$ 番目フレームの原始階調信号 G_{n-1} が第1階調より低い階調信号であり、 n 番目フレームの原始階調信号 G_n が第2階調より高い階調信号である条件を満足する場合の目的値は、第2階調より低い階調の補正階調信号 G_n' である。 20

コントローラ240は、フレームメモリ210の原始階調信号 G_n の格納及び出力を制御し、ルックアップテーブル260の動作を制御する。

【0050】

一方、図面で入力バッファ部230及び出力バッファ部250を示しているが、入力バッファ部230及び出力バッファ部250は場合によっては省略することも可能である。

このような本発明の第2実施例による階調信号補正部200は、 $n-1$ 番目フレーム及び n 番目フレームの原始階調信号が上述したような条件を満足するか否かをチェックする段階を経ずに、ルックアップテーブル260による補正階調信号 G_n' を出力さえすればよいので、動作を簡略化することができる。 30

【0051】

ただし、 $n-1$ 番目フレームの原始階調信号 G_{n-1} が第1階調より低い階調信号であり、 n 番目フレームの原始階調信号 G_n が第2階調より高い階調信号の条件を満足する場合の目的値を、第2階調より低い階調信号とするためのルックアップテーブル260を必要とする。

【産業上の利用可能性】

【0052】

以上で説明したように、本発明によると、 $n-1$ 番目フレームの原始階調信号と n 番目フレームの原始階調信号とを比較して補正階調信号を出力する。この際、 $n-1$ 番目フレームの原始階調信号が第1階調より低い階調信号であり、 n 番目フレームの原始階調信号が第2階調より高い階調信号である場合には第2階調より低い階調の補正階調信号を出力することで、液晶の応答速度を向上することができる。 40

【0053】

以上、本発明の実施例によって詳細に説明したが、本発明はこれに限定されず、本発明が属する技術分野において通常の知識を有するものであれば本発明の思想と精神を離脱することなく、本発明を修正または変更できる。

【図面の簡単な説明】

【0054】

【図1】本発明の実施例によるデータ電圧の印加方式を説明するための図面である。 50

【図 2】 本発明の実施例による表示装置の構成ブロック図である。

【図 3】 本発明の実施例による原始階調対比補正階調信号を示す波形図である。

【図 4】 図 2 に示された階調信号補正部の第 1 実施例による構成ブロック図である。

【図 5】 図 4 に示された階調信号変換部を示すための概略的な構成ブロック図である。

【図 6】 前述した図 4 の動作を説明するためのフローチャートである。

【図 7】 図 2 に示された階調信号補正部の第 2 実施例による構成ブロック図である。

【符号の説明】

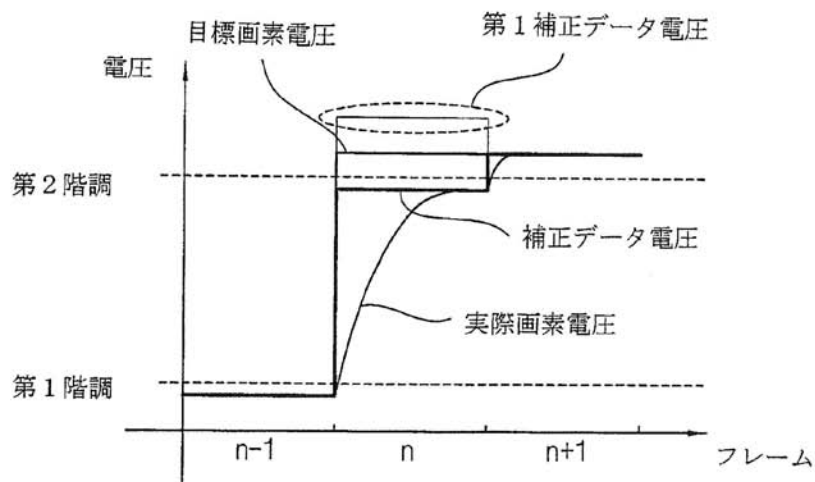
【 0 0 5 5 】

1 0 0	表示パネル
1 1 0	ゲート駆動部
1 2 0	データ駆動部
2 0 0	階調信号補正部
G n	原始階調信号
G n ‘	補正階調信号
T F T	薄膜トランジスタ
C L C	液晶キャパシタ
C S T	ストレージキャパシタ
G L 1 ~ G L n	ゲート配線
D L 1 ~ D L m	データ配線
S 1 ~ S n	ゲート信号
D 1 ~ D m	データ信号

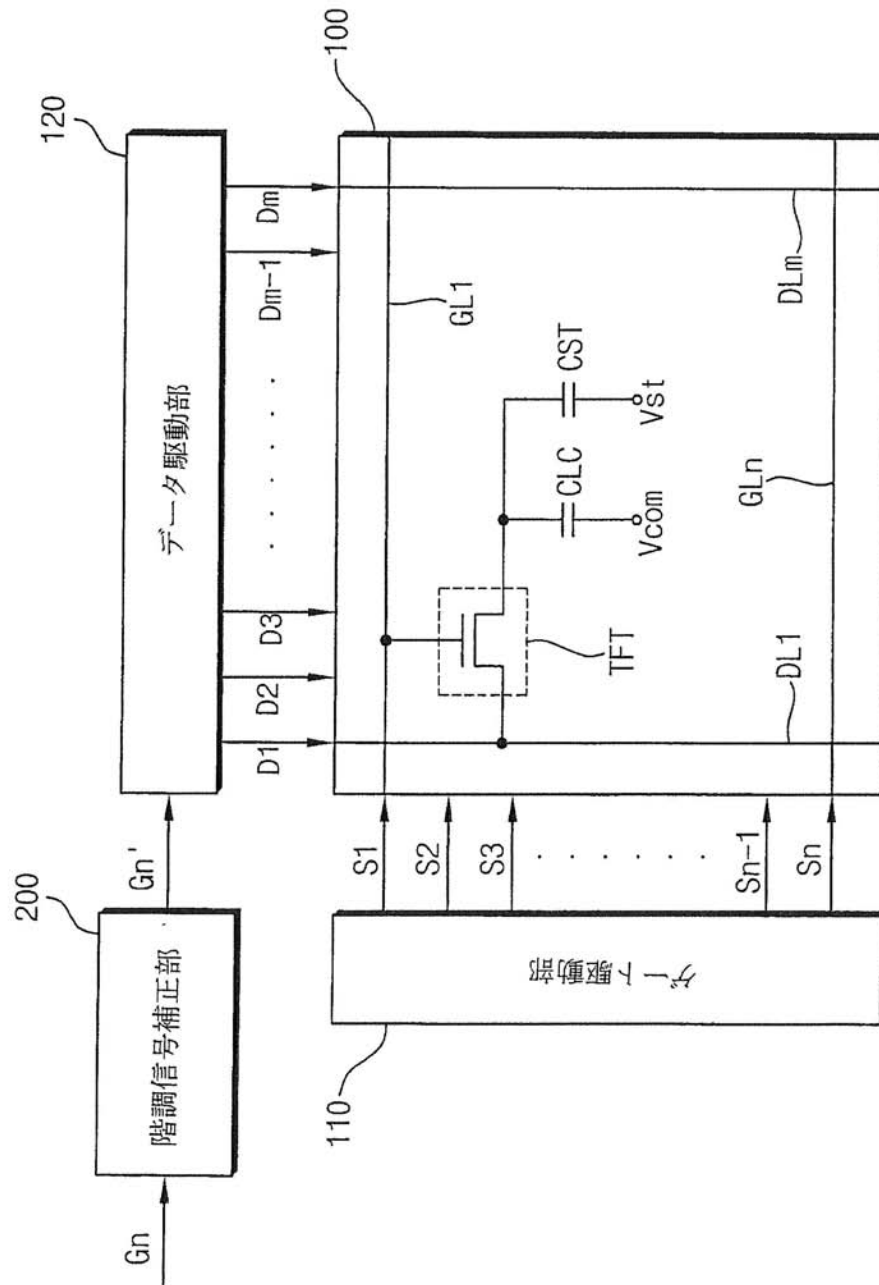
10

20

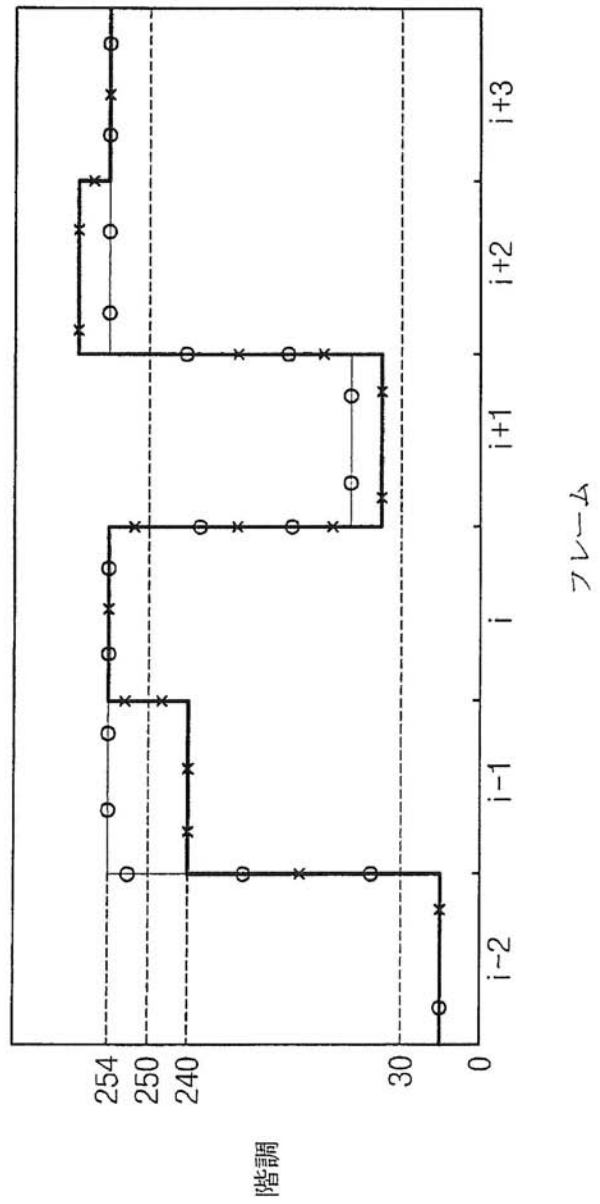
【図 1】



【図 2】

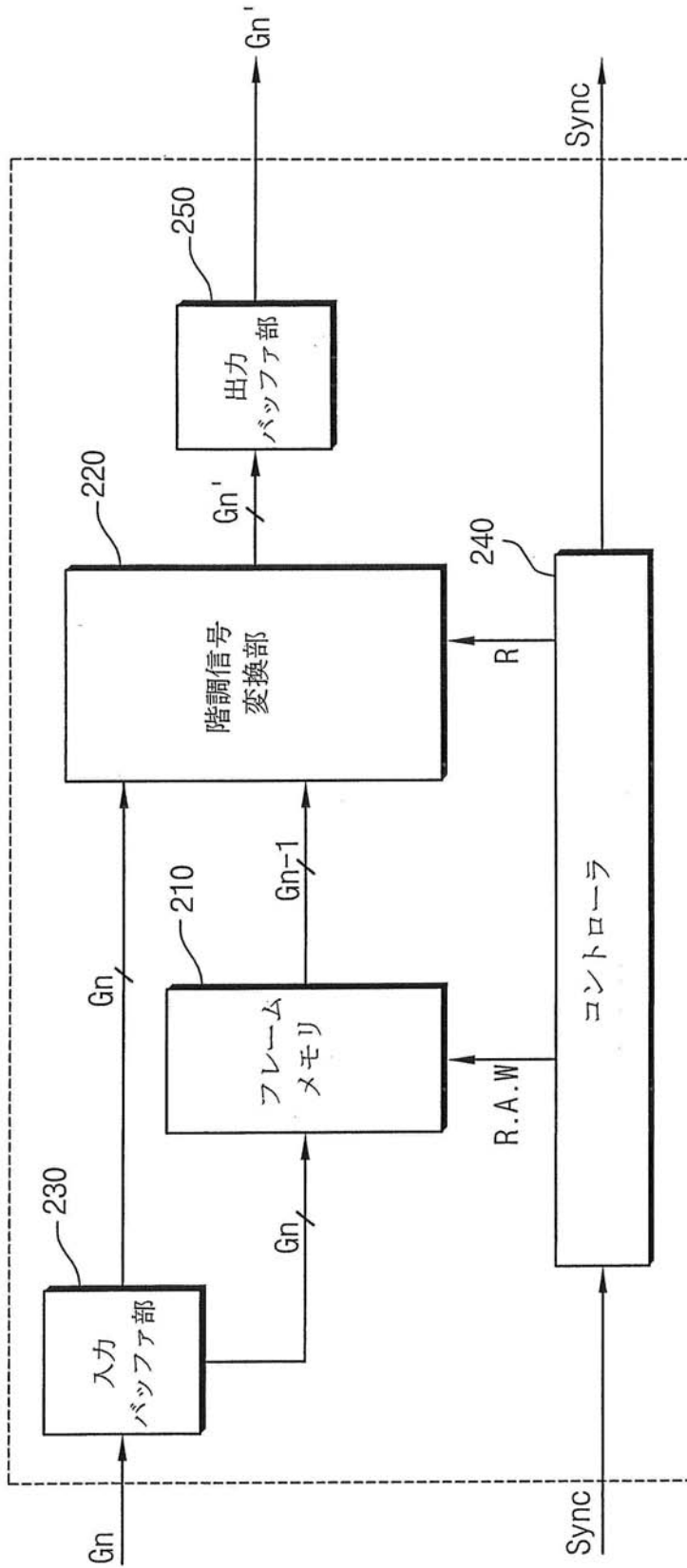


【図 3】

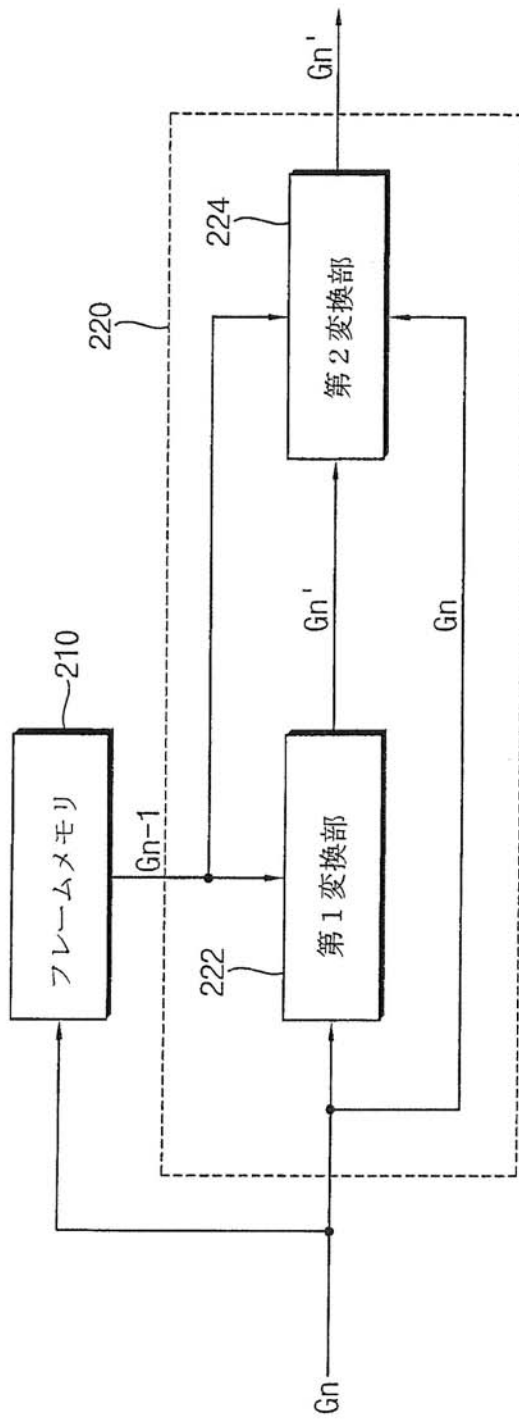


【図 4】

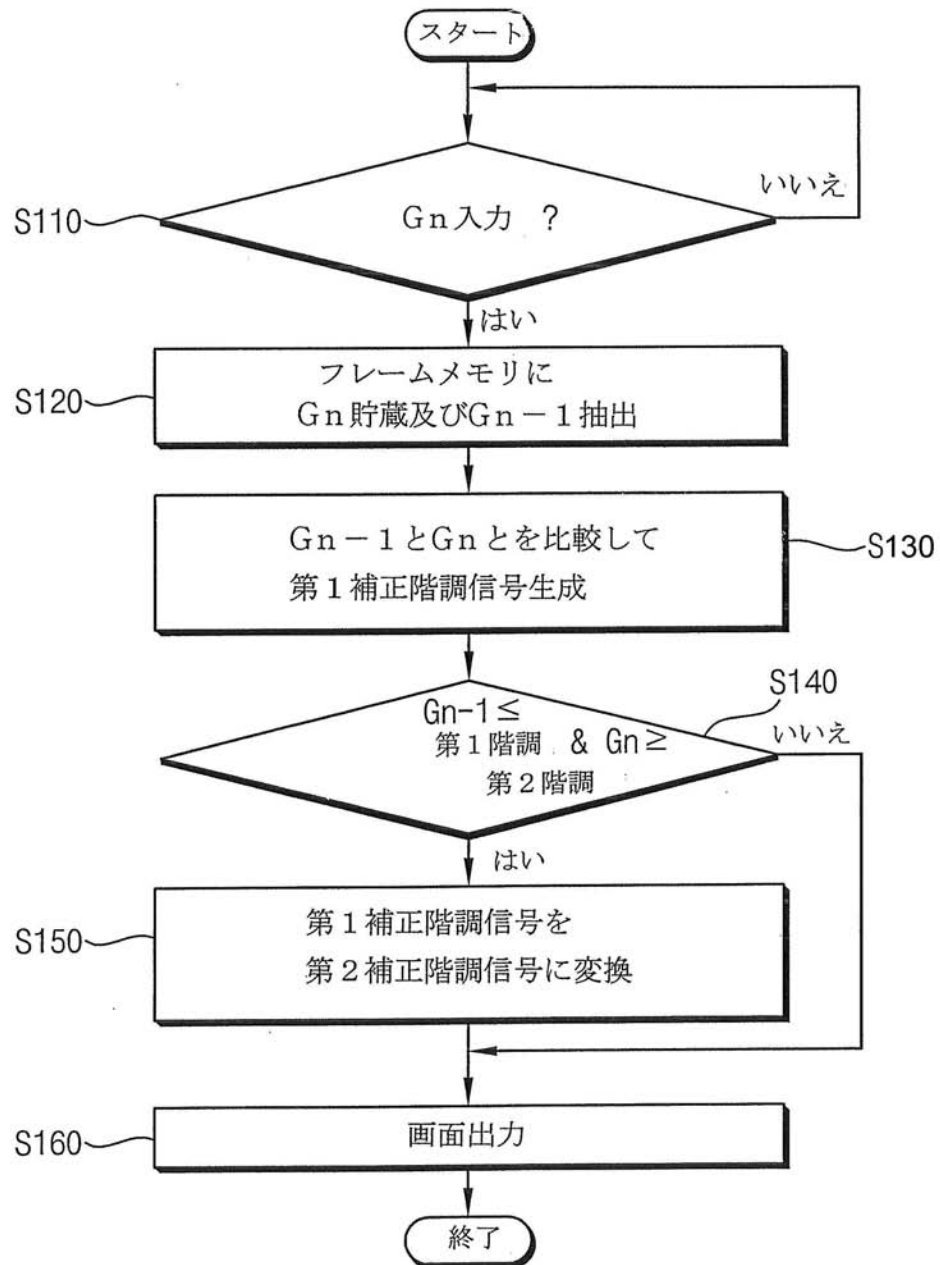
200



【図 5】

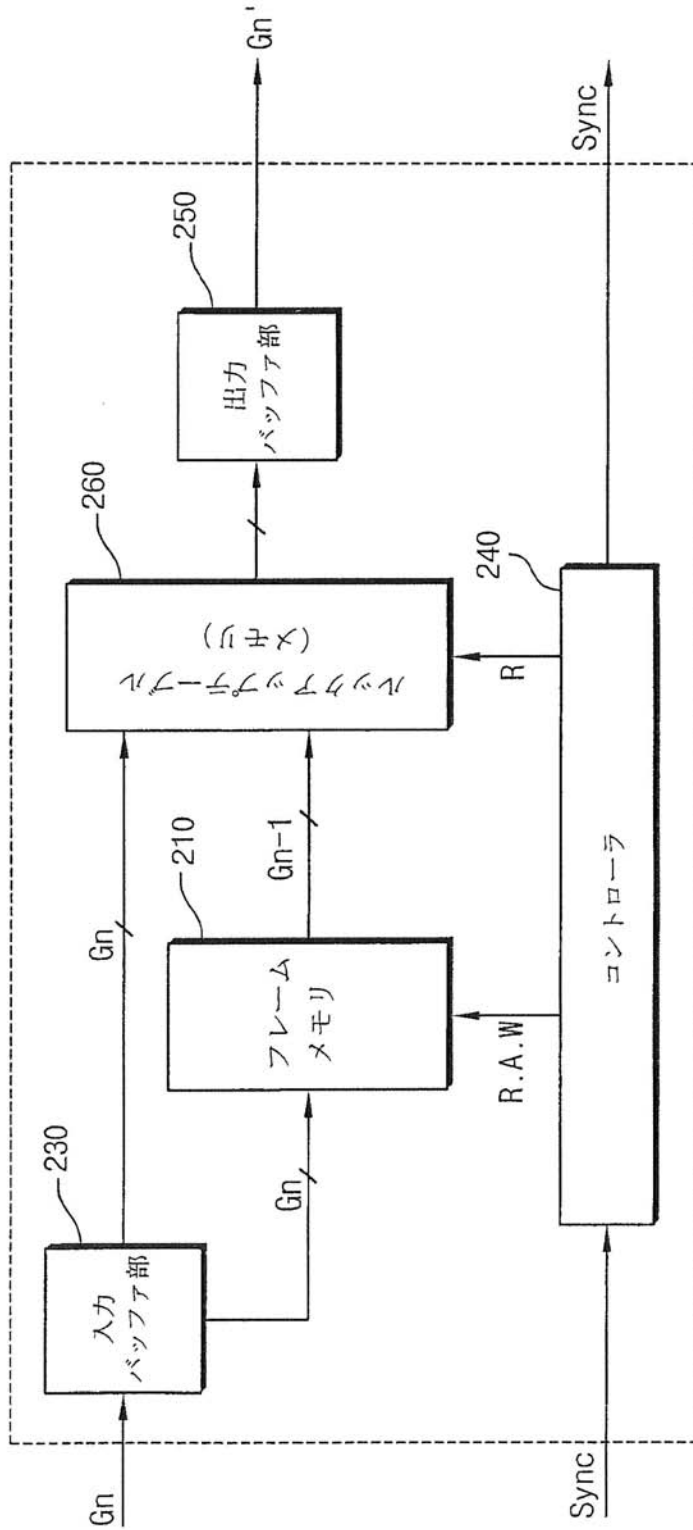


【図 6】



【図 7】

200



フロントページの続き

(51)Int.Cl.	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 3 C
	G 0 9 G 3/20	6 3 2 Z
	G 0 9 G 3/20	6 4 1 C
	G 0 9 G 3/20	6 3 1 V

(72)発明者 李 濬 表

大韓民国京畿道城南市盆唐区亭子洞 1 7 - 2 東洋パラゴンビー棟 1 3 2 0 号

(72)発明者 金 宇 哲

大韓民国京畿道議政府市佳陵 1 洞 6 4 2 - 1 7 戸

F ターム(参考) 2H093 NA16 NA80 NC13 NC16 NC23 NC34 NC35 NC59 NC90 ND32
 ND60
 5C006 AA11 AA16 AC21 AF44 AF46 AF52 AF54 BB16 BC06 BC16
 FA12 FA56
 5C080 AA10 BB05 DD02 DD08 EE19 EE29 JJ02 JJ04 JJ07

专利名称(译)	显示装置，其驱动装置及其驱动方法		
公开(公告)号	JP2008009434A	公开(公告)日	2008-01-17
申请号	JP2007168811	申请日	2007-06-27
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	田炳吉 李濬表 金宇哲		
发明人	田 炳 吉 李 濬 表 金 宇 哲		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
CPC分类号	G09G3/2011 G09G3/2096 G09G3/3648 G09G2320/0252 G09G2320/0285 G09G2360/18		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.621.F G09G3/20.612.U G09G3/20.623.A G09G3/20.623.C G09G3/20.632.Z G09G3/20.641.C G09G3/20.631.V		
F-TERM分类号	2H093/NA16 2H093/NA80 2H093/NC13 2H093/NC16 2H093/NC23 2H093/NC34 2H093/NC35 2H093/NC59 2H093/NC90 2H093/ND32 2H093/ND60 5C006/AA11 5C006/AA16 5C006/AC21 5C006/AF44 5C006/AF46 5C006/AF52 5C006/AF54 5C006/BB16 5C006/BC06 5C006/BC16 5C006/FA12 5C006/FA56 5C080/AA10 5C080/BB05 5C080/DD02 5C080/DD08 5C080/EE19 5C080/EE29 5C080/JJ02 5C080/JJ04 5C080/JJ07 2H193/ZA04 2H193/ZE01 2H193/ZE31		
优先权	1020060057798 2006-06-27 KR		
其他公开文献	JP5319897B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种显示装置，其驱动装置及其驱动方法，通过该驱动装置改善液晶的响应速度。
SOLUTION：显示装置包括：显示面板，其中多个像素部分由栅极线和与栅极线交叉的数据线形成，以显示图像；栅极驱动器，其顺序地向栅极线输出栅极信号；灰度补偿部分，其将第n帧的原始灰度信号与第(n-1)帧的原始灰度数据进行比较，以输出第n帧的补偿灰度数据，第(n-1)帧的原始灰度数据低于第一灰度的灰度数据，第n帧的原始灰度数据高于第二灰度的灰度数据；以及日期驱动器，其将补偿后的灰度数据转换为与补偿后的灰度数据对应的日期电压，并将数据电压输出到日期线。Z

