

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-151577

(P2005-151577A)

(43) 公開日 平成17年6月9日(2005.6.9)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
H03K 19/0185	H03K 19/00 101D	5C006
G09G 3/20	G09G 3/20 612K	5C058
G09G 3/36	G09G 3/20 621L	5C080
H03K 17/687	G09G 3/36	5J055
H03K 19/0175	HO4N 5/66 102B	5J056

審査請求 未請求 請求項の数 20 O L (全 20 頁) 最終頁に続く

(21) 出願番号 特願2004-331156 (P2004-331156)  
 (22) 出願日 平成16年11月15日 (2004.11.15)  
 (31) 優先権主張番号 2003-080190  
 (32) 優先日 平成15年11月13日 (2003.11.13)  
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 390019839  
 三星電子株式会社  
 大韓民国京畿道水原市靈通区梅灘洞 4 1 6  
 (74) 代理人 100064908  
 弁理士 志賀 正武  
 (74) 代理人 100089037  
 弁理士 渡邊 隆  
 (74) 代理人 100108453  
 弁理士 村山 靖彦  
 (74) 代理人 100110364  
 弁理士 実広 信哉  
 (72) 発明者 崔 鐵  
 大韓民国ソウル特別市瑞草區蠶院洞 7 1 -  
 1 2 番地 キムズビリジ

最終頁に続く

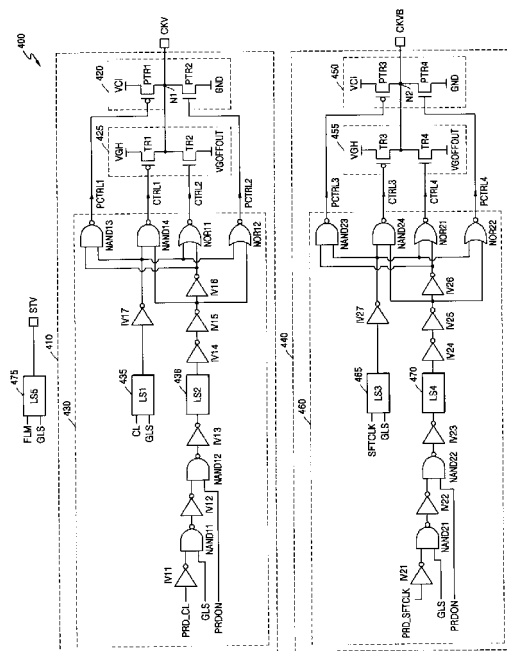
(54) 【発明の名称】 ASG 薄膜トランジスタ型液晶表示装置パネルのゲートラインを駆動するクロック信号及び反転クロック信号電圧レベルを制御するレベルシフター回路及び電圧レベル制御方法

(57) 【要約】

【課題】 ASG 薄膜液晶表示装置パネルのゲートラインを駆動するクロック信号及び反転クロック信号電圧レベルを制御するレベルシフター回路及び電圧レベル制御方法を提供する。

【解決手段】 第1レベルシフター及び第2レベルシフターを具備するレベルシフター回路において、第1レベルシフターは、クロック活性化信号にตอบสนองしてクロック信号の電圧レベルが正と負の外部電圧レベル間をスイングするように制御し、プリチャージクロック活性化信号が活性化される間にクロック信号の電圧レベルを上昇させるか、または下降させる。第2レベルシフターは、反転クロック活性化信号にตอบสนองしてその電圧レベルが正と負の外部電圧レベル間をスイングするように制御し、反転プリチャージクロック活性化信号が活性化される間に反転クロック信号の電圧レベルを上昇させるか、または下降させる。

【選択図】 図 4



## 【特許請求の範囲】

## 【請求項 1】

クロック活性化信号に応答してクロック信号の電圧レベルが負の外部電圧レベルと正の外部電圧レベル間をスイングするように制御し、プリチャージクロック活性化信号が活性化される間に前記クロック信号の電圧レベルを前記負の外部電圧レベルから電源電圧レベルに上昇させるか、または前記正の外部電圧レベルから接地電圧レベルに下降させる第 1 レベルシフターと、

反転クロック活性化信号に応答して反転クロック信号の電圧レベルが前記負の外部電圧レベルと前記正の外部電圧レベル間をスイングするように制御し、反転プリチャージクロック活性化信号が活性化される間に前記反転クロック信号の電圧レベルを前記負の外部電圧レベルから前記電源電圧レベルに上昇させるか、または前記正の外部電圧レベルから前記接地電圧レベルに下降させる第 2 レベルシフターと

を具備することを特徴とするレベルシフター回路。

10

## 【請求項 2】

前記プリチャージクロック活性化信号は、

前記クロック活性化信号の上昇エッジから一定時間の間、そして下降エッジから一定時間の間、活性化されることを特徴とする請求項 1 に記載のレベルシフター回路。

## 【請求項 3】

前記反転プリチャージクロック活性化信号は、

前記反転クロック活性化信号の上昇エッジから一定時間の間、そして下降エッジから一定時間の間、活性化されることを特徴とする請求項 1 に記載のレベルシフター回路。

20

## 【請求項 4】

前記第 1 レベルシフターは、

第 1 プリチャージ制御信号及び第 2 プリチャージ制御信号に応答して、前記クロック信号の電圧レベルを前記負の外部電圧レベルから前記電源電圧レベルに上昇させるか、または前記正の外部電圧レベルから前記接地電圧レベルに下降させる第 1 プリチャージ制御部と、

第 1 レベル制御信号及び第 2 レベル制御信号に応答して、前記クロック信号の電圧レベルを前記電源電圧レベルから前記正の外部電圧レベルに上昇させるか、または前記接地電圧レベルから前記負の外部電圧レベルに下降させる第 1 レベル制御部と、

30

前記クロック活性化信号、前記プリチャージクロック活性化信号及びプリチャージ動作信号に応答して前記第 1 及び第 2 プリチャージ制御信号、前記第 1 及び第 2 レベル制御信号を出力する第 1 制御ロジックと

を具備することを特徴とする請求項 1 に記載のレベルシフター回路。

## 【請求項 5】

前記プリチャージ動作信号が活性化される場合にのみ前記第 1 プリチャージ制御部が動作することを特徴とする請求項 4 に記載のレベルシフター回路。

## 【請求項 6】

前記第 1 プリチャージ制御部は、

前記電源電圧に第 1 端が連結され、前記第 1 プリチャージ制御信号がゲートに連結され、第 1 ノードに第 2 端が連結される第 1 プリチャージトランジスタと、

40

前記第 1 ノードに第 1 端が連結され、前記第 2 プリチャージ制御信号がゲートに連結され、前記接地電圧に第 2 端が連結される第 2 プリチャージトランジスタと

を具備し、

前記第 1 ノードから前記クロック信号が出力されることを特徴とする請求項 4 に記載のレベルシフター回路。

## 【請求項 7】

前記第 1 レベル制御部は、

前記正の外部電圧に第 1 端が連結され、前記第 1 レベル制御信号がゲートに連結され、第 1 ノードに第 2 端が連結される第 1 レベルトランジスタと、

50

前記第 1 ノードに第 1 端が連結され、前記第 2 レベル制御信号がゲートに連結され、前記負の外部電圧に第 2 端が連結される第 2 レベルトランジスタと

を具備し、

前記第 1 ノードから前記クロック信号が出力されることを特徴とする請求項 4 に記載のレベルシフター回路。

【請求項 8】

第 1 制御ロジックは、

前記プリチャージ動作信号が活性化され、前記プリチャージクロック活性化信号が活性化されれば前記第 1 及び第 2 レベル制御信号を発生させて前記第 1 レベル制御部をターンオフし、前記第 1 及び第 2 プリチャージ制御信号を発生させて前記クロック信号の電圧レベルを制御し、

前記プリチャージクロック活性化信号が非活性化されれば、前記第 1 及び第 2 プリチャージ制御信号を発生させて前記第 1 プリチャージ制御部をターンオフし、前記第 1 及び第 2 レベル制御信号を発生させて前記クロック信号の電圧レベルを制御することを特徴とする請求項 4 に記載のレベルシフター回路。

【請求項 9】

前記第 2 レベルシフターは、

第 3 プリチャージ制御信号及び第 4 プリチャージ制御信号に応答して、前記反転クロック信号の電圧レベルを前記負の外部電圧レベルから前記電源電圧レベルに上昇させるか、または前記正の外部電圧レベルから前記接地電圧レベルに下降させる第 2 プリチャージ制御部と、

第 3 レベル制御信号及び第 4 レベル制御信号に応答して、前記反転クロック信号の電圧レベルを前記電源電圧レベルから前記正の外部電圧レベルに上昇させるか、または前記接地電圧レベルから前記負の外部電圧レベルに下降させる第 2 レベル制御部と、

前記反転クロック活性化信号、前記反転プリチャージクロック活性化信号及び前記プリチャージ動作信号に応答して、前記第 3 及び第 4 プリチャージ制御信号、前記第 3 及び第 4 レベル制御信号を出力する第 2 制御ロジックと

を具備することを特徴とする請求項 1 に記載のレベルシフター回路。

【請求項 10】

前記プリチャージ動作信号が活性化される場合にのみ前記第 2 プリチャージ制御部が動作することを特徴とする請求項 9 に記載のレベルシフター回路。

【請求項 11】

前記第 2 プリチャージ制御部は、

前記電源電圧に第 1 端が連結され、前記第 3 プリチャージ制御信号がゲートに連結され、第 2 ノードに第 2 端が連結される第 3 プリチャージトランジスタと、

前記第 2 ノードに第 1 端が連結され、前記第 4 プリチャージ制御信号がゲートに連結され、前記接地電圧に第 2 端が連結される第 4 プリチャージトランジスタと

を具備し、

前記第 2 ノードから前記反転クロック信号が出力されることを特徴とする請求項 9 に記載のレベルシフター回路。

【請求項 12】

前記第 2 レベル制御部は、

前記正の外部電圧に第 1 端が連結され、前記第 3 レベル制御信号がゲートに連結され、第 2 ノードに第 2 端が連結される第 3 レベルトランジスタと、

前記第 2 ノードに第 1 端が連結され、前記第 4 レベル制御信号がゲートに連結され、前記負の外部電圧に第 2 端が連結される第 4 レベルトランジスタと

を具備し、

前記第 2 ノードから前記反転クロック信号が出力されることを特徴とする請求項 9 に記載のレベルシフター回路。

【請求項 13】

10

20

30

40

50

第 2 制御ロジックは、

前記プリチャージ動作信号が活性化され、前記反転プリチャージロック活性化信号が活性化されれば、前記第 3 及び第 4 レベル制御信号を発生させて前記第 2 レベル制御部をターンオフし、前記第 3 及び第 4 プリチャージ制御信号を発生させて前記反転クロック信号の電圧レベルを制御し、

前記反転プリチャージロック活性化信号が非活性化されれば、前記第 3 及び第 4 プリチャージ制御信号を発生させて前記第 2 プリチャージ制御部をターンオフし、前記第 3 及び第 4 レベル制御信号を発生させて前記反転クロック信号の電圧レベルを制御することを特徴とする請求項 9 に記載のレベルシフター回路。

【請求項 14】

10

前記第 1 レベルシフター及び前記第 2 レベルシフターは、

選択信号をさらに受信し、前記選択信号が活性化されて初めて動作されることを特徴とする請求項 1 に記載のレベルシフター回路。

【請求項 15】

前記選択信号及びフレーム駆動信号に応答して一つのフレーム毎に活性化されるスタートパルスが発生させ、前記スタートパルスの電圧レベルが前記負の外部電圧レベルと前記正の外部電圧レベル間をスイングするように制御する第 3 レベルシフターをさらに具備することを特徴とする請求項 14 に記載のレベルシフター回路。

【請求項 16】

液晶パネルを駆動するゲートドライバのクロック信号の電圧レベルを制御する方法において、

20

クロック活性化信号を受信して前記クロック活性化信号が第 1 レベルであるかまたは第 2 レベルであるかを判断する段階と、

前記クロック活性化信号が第 1 レベルである場合、プリチャージクロック活性化信号が活性化されるかどうかを判断する段階と、

前記プリチャージクロック活性化信号が活性化されれば前記クロック信号の電圧レベルを負の外部電圧レベルから電源電圧レベルに上昇させる段階と、

前記プリチャージクロック活性化信号が非活性化されれば前記クロック信号の電圧レベルを前記電源電圧レベルから正の外部電圧レベルに上昇させる段階と、

前記クロック活性化信号が第 2 レベルである場合、前記プリチャージクロック活性化信号が活性化されるかどうかを判断する段階と、

30

前記プリチャージクロック活性化信号が活性化されれば、前記クロック信号の電圧レベルを前記正の外部電圧レベルから接地電圧レベルに下降させる段階と、

前記プリチャージクロック活性化信号が非活性化されれば前記クロック信号の電圧レベルを前記接地電圧レベルから前記負の外部電圧レベルに下降させる段階と

を具備することを特徴とするクロック信号の電圧レベル制御方法。

【請求項 17】

前記プリチャージクロック活性化信号は、

前記クロック活性化信号の上昇エッジから一定時間の間、そして下降エッジから一定時間の間、活性化されることを特徴とする請求項 16 に記載のクロック信号の電圧レベル制御方法。

40

【請求項 18】

液晶パネルを駆動するゲートドライバの反転クロック信号の電圧レベルを制御する方法において、

反転クロック活性化信号を受信して前記反転クロック活性化信号が第 1 レベルであるか、または第 2 レベルであるかを判断する段階と、

前記反転クロック活性化信号が第 1 レベルである場合、反転プリチャージクロック活性化信号が活性化されるかどうかを判断する段階と、

前記反転プリチャージクロック活性化信号が活性化されれば、前記反転クロック信号の電圧レベルを負の外部電圧レベルから電源電圧レベルに上昇させる段階と、

50

前記反転プリチャージクロック活性化信号が非活性化されれば、前記反転クロック信号の電圧レベルを前記電源電圧レベルから正の外部電圧レベルに上昇させる段階と、

前記反転クロック活性化信号が第2レベルである場合、前記反転プリチャージクロック活性化信号が活性化されるかどうかを判断する段階と、

前記反転プリチャージクロック活性化信号が活性化されれば、前記反転クロック信号の電圧レベルを前記正の外部電圧レベルから接地電圧レベルに下降させる段階と、

前記反転プリチャージクロック活性化信号が非活性化されれば、前記反転クロック信号の電圧レベルを前記接地電圧レベルから前記負の外部電圧レベルに下降させる段階とを具備することを特徴とする反転クロック信号の電圧レベル制御方法。

#### 【請求項19】

10

前記反転プリチャージクロック活性化信号は、

前記反転クロック活性化信号の上昇エッジから一定時間の間、そして下降エッジから一定時間の間、活性化されることを特徴とする請求項18に記載の反転クロック信号の電圧レベル制御方法。

#### 【請求項20】

第1活性化信号にตอบสนองして第1周期信号の電圧レベルが負の外部電圧レベルと正の外部電圧レベル間をスイングするように制御し、前記第1周期信号の電圧レベルを前記負の外部電圧レベルから電源電圧レベルに上昇させるか、または前記正の外部電圧レベルから接地電圧レベルに下降させる第1レベルシフターと、

前記第1レベルシフターと信号を交換し、第2活性化信号にตอบสนองして第2周期信号の電圧レベルが前記負の外部電圧レベルと前記正の外部電圧レベル間をスイングするように制御し、前記第2周期信号の電圧レベルを前記負の外部電圧レベルから前記電源電圧レベルに上昇させるか、または前記正の外部電圧レベルから前記接地電圧レベルに下降させる第2レベルシフターと

20

を具備することを特徴とするレベルシフター回路。

#### 【発明の詳細な説明】

##### 【技術分野】

##### 【0001】

本発明はレベルシフター回路に係り、特に液晶表示装置のパネルのゲートラインの駆動のためのクロック信号及び反転クロック信号の電圧レベルを制御するレベルシフター回路に関する。

30

##### 【背景技術】

##### 【0002】

一般的に移動通信端末機など携帯用ディスプレイ装置に適用される小型の薄膜トランジスタ型液晶表示装置(Thin Film Transistor-Liquid Crystal Display: TFT-LCD)はソースライン駆動のためのソースドライバ、ゲートライン駆動のためのゲートドライバ、そしてチャージポンプ方式を利用してパネル及び各駆動ドライバの電源電圧を供給するパワー集積回路を具備する。

図1は、無定形シリコンゲート(Amorphous Silicon Gate: ASG)パネルの構造を説明する図面である。

40

図2は、図1のゲートドライバの構造を説明する図面である。

##### 【0003】

図1を参照すれば、ASGパネル100はゲートライン駆動のためのゲートドライバ110をASGに内蔵する。それにより、パネル100外部の部品減少によるコストダウン効果を得られる。

図2を参照すれば、ASGパネル100のゲートドライバ110は、クロック信号CKV及び反転クロック信号CKVBにตอบสนองしてゲートラインG1、G2、G3、G4を順次にターンオンするための複数のシフトレジスタSR1、SR2、SR3、SR4を具備する。

50

## 【0004】

スタートパルスSTVが第1シフトレジスタSR1を駆動すれば、第1シフトレジスタSR1はクロック信号CKVにตอบสนองして第1ゲートラインG1をターンオンする。ターンオンされた第1ゲートラインG1は第2シフトレジスタSR2を駆動し、第2シフトレジスタSR2は反転クロック信号CKVBにตอบสนองして第2ゲートラインG2をターンオンする。

## 【0005】

ターンオンされた第2ゲートラインG2は、第3シフトレジスタSR3を駆動すると同時に第1シフトレジスタSR1をターンオフする。このような方式でゲートラインG1、G2、G3、G4が順次にターンオンされる。

第1シフトレジスタSR1、第3シフトレジスタSR3などの奇数番目のシフトレジスタはクロック信号CKVに同期されて駆動され、第2シフトレジスタSR2、第4シフトレジスタSR4などの偶数番目シフトレジスタは反転クロック信号CKVBに同期されて駆動される。ゲートラインG1、G2、G3、G4をターンオンする速度を速めるためである。

## 【0006】

一般的なLCDのゲートドライバはパネル外部の駆動ドライバに装着される。そして、ゲートドライバのシフトレジスタを駆動するための電圧を発生させるためにシフトレジスタの数と同数のレベルシフター回路を具備する。

しかし、ASGパネル100は図1に図示されたようにゲートドライバ110をパネル100に内蔵する方式である。したがって、ゲートドライバ110に利用されるクロック信号CKV、反転クロック信号CKVB及びスタートパルスSTVをゲートドライバ110に供給し、クロック信号CKV、反転クロック信号CKVB及びスタートパルスSTVの電圧レベルを制御するレベルシフター回路(図示せず)はパネル100外部の駆動ドライバ(図示せず)に装着される。

## 【0007】

また、従来にはシフトレジスタの数と同数のレベルシフター回路が必要であったが、ASGパネル100を駆動する駆動ドライバ(図示せず)にはクロック信号CKV、反転クロック信号CKVB及びスタートパルスSTVを供給する3個のレベルシフターのみ内蔵される。

図3は、図2のゲートドライバを駆動するための信号を発生させるレベルシフター回路である。

一般的なレベルシフター回路については特許文献1で説明されている。

## 【0008】

図3を参照すれば、レベルシフター回路300は第1レベルシフター310、第2レベルシフター320及び第3レベルシフターLS1を具備する。

第1レベルシフター310は、クロック活性化信号CLにตอบสนองしてクロック信号CKVを発生させ、第2レベルシフター320は反転クロック活性化信号SFTCLKにตอบสนองして反転クロック信号CKVBを発生させ、第3レベルシフターLS1はフレーム駆動信号FLMにตอบสนองしてスタートパルスSTVを発生させる。

## 【0009】

第1ないし第3レベルシフター310、320、LS1は選択信号GLSを受信する。図3には図示されていないが、図3のレベルシフター回路300は駆動ドライバ(図示せず)及びパネルの位置を考慮して駆動ドライバ(図示せず)の内部の2箇所に装着される。

選択信号GLSは、駆動ドライバ(図示せず)内部に装着された2つのレベルシフター回路のうち一つのを選択する信号である。したがって、図3のレベルシフター回路300は選択信号GLSがハイレベルである場合に動作される。

## 【0010】

第1レベルシフター310のレベルシフティングロジックLS2はクロック活性化信号

10

20

30

40

50

C Lの電圧レベルを増幅させる。また、レベルシフティングロジックLS2はクロック活性化信号C Lの論理レベルを反転させて出力する。

クロック活性化信号C Lがハイレベルである場合、レベルシフティングロジックLS2及びインバータINV1、INV2はクロック活性化信号C Lをローレベルに出力する。それにより、第1トランジスタTR1がターンオンされ、第2トランジスタTR2はターンオフされる。

#### 【0011】

したがって、クロック信号CKVの電圧レベルは正の外部電圧VGHレベルに上昇する。一方、クロック活性化信号C Lがローレベルである場合、それにより、第2トランジスタTR2がターンオンされ、第1トランジスタTR1はターンオフされる。したがって、

10

クロック信号CKVの電圧レベルは負の外部電圧VG OFF OUTレベルに下降する。このようにクロック活性化信号C Lは、第1レベルシフター310によって正の外部電圧VGHの電圧レベルと負の外部電圧VG OFF OUTの電圧レベル間をスイングするクロック信号CKVとして出力される。

#### 【0012】

第2レベルシフター320は、反転クロック活性化信号SFTCLKを受信して正の外部電圧VGHの電圧レベルと負の外部電圧VG OFF OUTの電圧レベル間をスイングする反転クロック信号CKVBを出力する。

ところで、ASGパネル100のゲートドライバ110が装着される無定形シリコンはモビリティが低くてオン/オフ特性が悪いため、ゲートドライバ110を駆動するためにはクロック信号CKV、反転クロック信号CKVB及びスタートパルスSTVに-10V~+15Vの広い出力範囲を持たせるレベルシフター回路が必要である。

20

#### 【0013】

この場合、移動通信端末機などの携帯用ディスプレイ装置の特性上-10V~+15Vの電圧レベルは、チャージポンプ回路を利用してバッテリー電源を昇圧及び降圧して生成する。

レベルシフター回路300を利用して発生された電圧をゲートラインの駆動のために使用すれば、電流消費は、レベルシフター回路300で昇圧及び降圧された比率とレベルシフター回路300の出力範囲とに比例して増加する。

#### 【0014】

ASGパネル100のゲートドライバ110を駆動するために駆動ドライバ(図示せず)に装着されるレベルシフター回路300が消費する電流量は、 $I = C(ゲートラインの負荷) * V(レベルシフターの出力電圧の範囲) * f(動作周波数)$ により決定される。

30

例えば、15Vの正の外部電圧VGHレベルを持つクロック信号CKVを作るためにはバッテリー電圧が2.5Vである場合、チャージポンプ回路を利用して2.5Vの電圧レベルを6倍昇圧する必要がある。

#### 【0015】

それにより、負の外部電圧VG OFF OUTレベルから正の外部電圧VGHレベルにクロック信号CKVの電圧レベルを引き上げる場合にかかる電流量は、結局バッテリー電源に6倍の負担を与えてしまう問題がある。

40

すなわち、従来とは違ってクロック信号CKV及び反転クロック信号CKVBを発生させるレベルシフター回路300の第1レベルシフター310及び第2レベルシフター320でASGパネル100全体のゲートラインを駆動するので、レベルシフター回路300の電流消費が急激に増加してしまう問題がある。

【特許文献1】特開2000-49584号公報

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0016】

本発明が解決しようとする技術的課題は、一定時間の間バッテリー電圧を利用してクロック信号及び反転クロック信号の電圧レベルを昇圧または降圧することによって消費電流

50

を減らしうるレベルシフター回路を提供するところにある。

本発明が解決しようとする他の技術的課題は、一定時間の間バッテリー電圧を利用してクロック信号及び反転クロック信号の電圧レベルを昇圧または降圧することによって消費電流を減らしうる方法を提供するところにある。

【課題を解決するための手段】

【0017】

前記技術的課題を達成するための本発明の実施形態によるレベルシフター回路は、第1レベルシフター及び第2レベルシフターを具備する。第1レベルシフターは、クロック活性化信号に 응답してクロック信号の電圧レベルが負の外部電圧レベルと正の外部電圧レベル間をスイングするように制御し、プリチャージクロック活性化信号が活性化される間に前記クロック信号の電圧レベルを前記負の外部電圧レベルから電源電圧レベルに上昇させるか、または前記正の外部電圧レベルから接地電圧レベルに下降させる。第2レベルシフターは、反転クロック活性化信号に 응답して反転クロック信号の電圧レベルが前記負の外部電圧レベルと前記正の外部電圧レベル間をスイングするように制御し、反転プリチャージクロック活性化信号が活性化される間に前記反転クロック信号の電圧レベルを前記負の外部電圧レベルから前記電源電圧レベルに上昇させるか、または前記正の外部電圧レベルから前記接地電圧レベルに下降させる。

10

【0018】

前記プリチャージクロック活性化信号は、前記クロック活性化信号の上昇エッジから一定時間の間、そして下降エッジから一定時間の間、活性化される。前記反転プリチャージクロック活性化信号は、前記反転クロック活性化信号の上昇エッジから一定時間の間、そして下降エッジから一定時間の間、活性化される。

20

【0019】

前記第1レベルシフター部は第1プリチャージ制御部、第1レベル制御部及び第1制御ロジックを具備する。前記第1プリチャージ制御部は、第1プリチャージ制御信号及び第2プリチャージ制御信号に 응답して、前記クロック信号の電圧レベルを前記負の外部電圧レベルから前記電源電圧レベルに上昇させるか、または前記正の外部電圧レベルから前記接地電圧レベルに下降させる。第1レベル制御部は、第1レベル制御信号及び第2レベル制御信号に 응답して、前記クロック信号の電圧レベルを前記電源電圧レベルから前記正の外部電圧レベルに上昇させるか、または前記接地電圧レベルから前記負の外部電圧レベルに下降させる。第1制御ロジックは、前記クロック活性化信号、前記プリチャージクロック活性化信号及びプリチャージ動作信号に 응답して、前記第1及び第2プリチャージ制御信号、前記第1及び第2レベル制御信号を出力する。前記プリチャージ動作信号が活性化される場合にのみ前記第1プリチャージ制御部が動作する。

30

【0020】

前記第1プリチャージ制御部は、第1プリチャージトランジスタ及び第2プリチャージトランジスタを具備する。第1プリチャージトランジスタは、前記電源電圧に第1端が連結され、前記第1プリチャージ制御信号がゲートに連結され、第1ノードに第2端が連結される。第2プリチャージトランジスタは、前記第1ノードに第1端が連結され、前記第2プリチャージ制御信号がゲートに連結され、前記接地電圧に第2端が連結される。前記第1ノードから前記クロック信号が出力される。

40

【0021】

前記第1レベル制御部は、第1レベルトランジスタ及び第2レベルトランジスタを具備する。第1レベルトランジスタは、前記正の外部電圧に第1端が連結され、前記第1レベル制御信号がゲートに連結され、第1ノードに第2端が連結される。第2レベルトランジスタは、前記第1ノードに第1端が連結され、前記第2レベル制御信号がゲートに連結され、前記負の外部電圧に第2端が連結される。前記第1ノードから前記クロック信号が出力される。

【0022】

第1制御ロジックは、前記プリチャージ動作信号が活性化され、前記プリチャージクロ

50

ック活性化信号が活性化されれば、前記第1及び第2レベル制御信号を発生させて前記第1レベル制御部をターンオフし、前記第1及び第2プリチャージ制御信号を発生させて前記クロック信号の電圧レベルを制御し、また、前記プリチャージックロック活性化信号が非活性化されれば、前記第1及び第2プリチャージ制御信号を発生させて前記第1プリチャージ制御部をターンオフし、前記第1及び第2レベル制御信号を発生させて前記クロック信号の電圧レベルを制御する。

【0023】

前記第2レベルシフターは、第2プリチャージ制御部、第2レベル制御部及び第2制御ロジックを具備する。第2プリチャージ制御部は、第3プリチャージ制御信号及び第4プリチャージ制御信号に应答して、前記反転クロック信号の電圧レベルを前記負の外部電圧レベルから前記電源電圧レベルに上昇させるか、または前記正の外部電圧レベルから前記接地電圧レベルに下降させる。第2レベル制御部は、第3レベル制御信号及び第4レベル制御信号に应答して、前記反転クロック信号の電圧レベルを前記電源電圧レベルから前記正の外部電圧レベルに上昇させるか、または前記接地電圧レベルから前記負の外部電圧レベルに下降させる。第2制御ロジックは、前記反転クロック活性化信号、前記反転プリチャージックロック活性化信号及び前記プリチャージ動作信号に应答して、前記第3及び第4プリチャージ制御信号、前記第3及び第4レベル制御信号を出力する。

10

【0024】

前記プリチャージ動作信号が活性化される場合にのみ前記第2プリチャージ制御部が動作する。

20

前記第2プリチャージ制御部は、第3プリチャージトランジスタ及び第4プリチャージトランジスタを具備する。第3プリチャージトランジスタは、前記電源電圧に第1端が連結され、前記第3プリチャージ制御信号がゲートに連結され、第2ノードに第2端が連結される。第4プリチャージトランジスタは、前記第2ノードに第1端が連結され、前記第4プリチャージ制御信号がゲートに連結され、前記接地電圧に第2端が連結される。前記第2ノードから前記反転クロック信号が出力される。

【0025】

第2制御ロジックは、前記プリチャージ動作信号が活性化され、前記反転プリチャージックロック活性化信号が活性化されれば、前記第3及び第4レベル制御信号を発生させて前記第2レベル制御部をターンオフし、前記第3及び第4プリチャージ制御信号を発生させて前記反転クロック信号の電圧レベルを制御し、また、前記反転プリチャージックロック活性化信号が非活性化されれば、前記第3及び第4プリチャージ制御信号を発生させて前記第2プリチャージ制御部をターンオフし、前記第3及び第4レベル制御信号を発生させて前記反転クロック信号の電圧レベルを制御する。

30

【0026】

前記第1レベルシフター及び前記第2レベルシフターは、選択信号をさらに受信し、前記選択信号が活性化されて初めて動作される。

前記レベルシフター回路は、前記選択信号及びフレーム駆動信号に应答して一つのフレーム毎に活性化されるスタートパルスが発生させ、前記スタートパルスの電圧レベルが前記負の外部電圧レベルと前記正の外部電圧レベル間をスイングするように制御する第3レベルシフターをさらに具備する。

40

【0027】

前記他の技術的課題を達成するための本発明の実施形態による液晶パネルを駆動するゲートドライバのクロック信号の電圧レベルを制御する方法は、クロック活性化信号を受信して前記クロック活性化信号が第1レベルであるかまたは第2レベルであるかを判断する段階と、前記クロック活性化信号が第1レベルである場合、プリチャージックロック活性化信号が活性化されるかどうかを判断する段階と、前記プリチャージックロック活性化信号が活性化されれば前記クロック信号の電圧レベルを負の外部電圧レベルから電源電圧レベルに上昇させる段階と、前記プリチャージックロック活性化信号が非活性化されれば前記クロック信号の電圧レベルを前記電源電圧レベルから正の外部電圧レベルに上昇させる段階と

50

、前記クロック活性化信号が第2レベルである場合、前記プリチャージクロック活性化信号が活性化されるかどうかを判断する段階と、前記プリチャージクロック活性化信号が活性化されれば、前記クロック信号の電圧レベルを前記正の外部電圧レベルから接地電圧レベルに下降させる段階と、前記プリチャージクロック活性化信号が非活性化されれば前記クロック信号の電圧レベルを前記接地電圧レベルから前記負の外部電圧レベルに下降させる段階とを具備する。

【0028】

前記他の技術的課題を達成するための本発明の他の実施形態による液晶パネルを駆動するゲートドライバの反転クロック信号の電圧レベルを制御する方法は、反転クロック活性化信号を受信して前記反転クロック活性化信号が第1レベルであるか、または第2レベルであるかを判断する段階と、前記反転クロック活性化信号が第1レベルである場合、反転プリチャージクロック活性化信号が活性化されるかどうかを判断する段階と、前記反転プリチャージクロック活性化信号が活性化されれば、前記反転クロック信号の電圧レベルを負の外部電圧レベルから電源電圧レベルに上昇させる段階と、前記反転プリチャージクロック活性化信号が非活性化されれば、前記反転クロック信号の電圧レベルを前記電源電圧レベルから正の外部電圧レベルに上昇させる段階と、前記反転クロック活性化信号が第2レベルである場合、前記反転プリチャージクロック活性化信号が活性化されるかどうかを判断する段階と、前記反転プリチャージクロック活性化信号が活性化されれば、前記反転クロック信号の電圧レベルを前記正の外部電圧レベルから接地電圧レベルに下降させる段階と、前記反転プリチャージクロック活性化信号が非活性化されれば、前記反転クロック信号の電圧レベルを前記接地電圧レベルから前記負の外部電圧レベルに下降させる段階とを具備する。

10

20

【0029】

本発明と本発明の動作上の利点及び本発明の実施によって達成される目的を十分に理解するためには、本発明の望ましい実施形態を例示する添付図面及び図面に記載された内容を参照せねばならない。

【発明の効果】

【0030】

本発明によるレベルシフター回路及びクロック信号と反転クロック信号の電圧レベル制御方法は、クロック信号及び反転クロック信号の電圧レベルを上昇または下降させる場合にバッテリー電源から出力される電源電圧や接地電圧を利用することによって電圧レベルの昇圧及び降圧による電流消費を減らしうる。

30

【発明を実施するための最良の形態】

【0031】

以下、添付した図面を参照して本発明の望ましい実施形態を説明することによって、本発明を詳細に説明する。各図面に提示された同じ参照符号は同じ部材を表す。

図4は、本発明の実施形態によるレベルシフター回路を表す回路図である。

図5は、図4のレベルシフター回路の動作を説明する動作タイミング図である。

図6は、図4のクロック信号または反転クロック信号の電圧レベルの変動を説明する図面である。

40

【0032】

図4を参照すれば、本発明の実施形態によるレベルシフター回路400は、第1レベルシフター410及び第2レベルシフター440を具備する。

第1レベルシフター410は、クロック活性化信号CLにตอบสนองしてクロック信号CKVの電圧レベルが負の外部電圧VG OFF OUTレベルと正の外部電圧VGHレベル間をスイッチングするように制御する。

また、第1レベルシフター410は、プリチャージクロック活性化信号PRD\_\_CLが活性化される間にクロック信号CKVの電圧レベルを負の外部電圧VG OFF OUTレベルから電源電圧VCIレベルに上昇させるか、または正の外部電圧VGHレベルから接地電圧GNDレベルに下降させる。

50

## 【0033】

第2レベルシフター440は、反転クロック活性化信号SFTCLKにตอบสนองして反転クロック信号CKVBの電圧レベルが負の外部電圧VGOFFOUTレベルと正の外部電圧VGHレベル間をスイングするように制御する。

また、第2レベルシフター440は、反転プリチャージクロック活性化信号PRD\_\_SFTCLKが活性化される間に反転クロック信号CKVBの電圧レベルを負の外部電圧VGOFFOUTレベルから電源電圧VCIレベルに上昇させるか、または正の外部電圧VGHレベルから接地電圧GNDレベルに下降させる。

## 【0034】

プリチャージクロック活性化信号PRD\_\_CLは、クロック活性化信号CLの上昇エッジから一定時間の間、そして下降エッジから一定時間の間、活性化される。反転プリチャージクロック活性化信号PRD\_\_SFTCLKは、反転クロック活性化信号SFTCLKの上昇エッジから一定時間の間、そして下降エッジから一定時間の間、活性化される。

## 【0035】

図5で、図4のレベルシフター回路の動作を説明するタイミング図が参照番号500で図示される。図6で、図4のクロック信号または反転クロック信号の電圧レベルの変化を説明する図面が参照番号600で図示される。

図7は、クロック信号の電圧レベル制御方法を説明するフローチャートである。

図8は、反転クロック信号の電圧レベル制御方法を説明するフローチャートである。

## 【0036】

以下、図4ないし図8を参照して本発明の実施形態によるレベルシフター回路の動作とクロック信号及び反転クロック信号の電圧レベル制御方法が詳細に説明される。

クロック信号CKVの電圧レベルを制御する第1レベルシフター410の動作を説明する。クロック信号CKVの電圧レベルが負の外部電圧VGOFFOUTの電圧レベルと同一であると仮定する。クロック活性化信号CLの論理レベルが第1レベルであるかどうかを判断する(710段階)。

## 【0037】

ここで、第1レベルは説明の便宜上ハイレベルであると設定する。しかし、第1レベルがローレベルでもよいことは当業者には明らかである。

第1レベルシフター410、第2レベルシフター440及び第3レベルシフター475は、選択信号GLSを受信してその選択信号GLSが活性化されて初めて動作される。すなわち、選択信号GLSがハイレベルである場合にのみ第1レベルシフター410、第2レベルシフター440及び第3レベルシフター475が動作される。

## 【0038】

クロック活性化信号CLが第1レベルであればプリチャージクロック活性化信号PRD\_\_CLが活性化されるかどうかを判断する(720段階)。

図5を参照すれば、プリチャージクロック活性化信号PRD\_\_CLは、クロック活性化信号CLの上昇エッジから一定時間の間、そして下降エッジから一定時間の間、活性化される信号である。

## 【0039】

プリチャージクロック活性化信号PRD\_\_CLは、ローレベルである場合に活性化され、ハイレベルである場合に非活性化される。プリチャージクロック活性化信号PRD\_\_CLが活性化される時間T1は、レベルシフター回路400の設計者が設定できる。

プリチャージクロック活性化信号PRD\_\_CLが活性化される間に第1レベルシフター410の第1プリチャージ制御部420が動作し、第1レベル制御部425は動作しない。すなわち、プリチャージクロック活性化信号PRD\_\_CLは第1プリチャージ制御部420をターンオンし、第1レベル制御部425をターンオフする信号である。

## 【0040】

プリチャージ動作信号PRDONは、プリチャージクロック活性化信号PRD\_\_CLと共に第1プリチャージ制御部420をターンオンする信号である。図5のようにプリチャ

ージ動作信号 P R D O N がハイレベルであり、プリチャージクロック活性化信号 P R D \_ C L がローレベルであれば第 1 プリチャージ制御部 4 2 0 が動作しうる。

しかし、プリチャージ動作信号 P R D O N がローレベルであれば、プリチャージクロック活性化信号 P R D \_ C L がローレベルであっても第 1 プリチャージ制御部 4 2 0 は動作しない。

【 0 0 4 1 】

図 5 のように、第 1 レベルシフター 4 1 0 を選択する選択信号 G L S がハイレベルであり、プリチャージ動作信号 P R D O N がハイレベルであり、クロック活性化信号 C L がハイレベルであると仮定する。

それにより、クロック活性化信号 C L の上昇エッジに同期されてプリチャージクロック活性化信号 P R D \_ C L はローレベルに活性化される。 10

それにより、インバータ I V 1 1、I V 1 2、I V 1 3 及び N A N D ゲート N A N D 1 1、N A N D 1 2 によってインバータ I V 1 3 の出力はハイレベルになって第 2 レベルシフティングロジック 4 3 8 に印加される。

【 0 0 4 2 】

第 2 レベルシフティングロジック 4 3 8 は、入力される信号の電圧レベルを増幅させて出力する。また、第 2 レベルシフティングロジック 4 3 8 は、入力される信号の論理レベルを反転させて出力する。したがって、第 2 レベルシフティングロジック 4 3 8 はローレベルの信号を出力する。

それにより、インバータ I V 1 5 の出力はローレベルになり、インバータ I V 1 6 の出力はハイレベルになる。 20

【 0 0 4 3 】

第 1 レベルシフティングロジック 4 3 5 は、選択信号 G L S に応答してターンオンされ、クロック活性化信号 C L がハイレベルに入力されればクロック活性化信号 C L の電圧レベルを増幅させ、かつクロック活性化信号 C L の論理レベルを反転させてローレベルの信号を出力する。それにより、インバータ I V 1 7 はハイレベルの信号を出力する。

N A N D ゲート N A N D 1 4 に入力される信号は、インバータ I V 1 7 から出力されるハイレベルの信号及びインバータ I V 1 5 から出力されるローレベルの信号であるので、N A N D ゲート N A N D 1 4 はハイレベルの第 1 レベル制御信号 C T R L 1 を出力する。

【 0 0 4 4 】

N O R ゲート N O R 1 1 に入力される信号は、インバータ I V 1 7 から出力されるハイレベルの信号及びインバータ I V 1 6 から出力されるハイレベルの信号であるので、N O R ゲート N O R 1 1 はローレベルの第 2 レベル制御信号 C T R L 2 を出力する。

第 1 レベル制御部 4 2 5 は、第 1 レベルトランジスタ T R 1 及び第 2 レベルトランジスタ T R 2 を具備する。

【 0 0 4 5 】

第 1 レベルトランジスタ T R 1 は、正の外部電圧 V G H に第 1 端が連結され、第 1 レベル制御信号 C T R L 1 がゲートに連結され、第 1 ノード N 1 に第 2 端が連結される。第 2 レベルトランジスタ T R 2 は第 1 ノード N 1 に第 1 端が連結され、第 2 レベル制御信号 C T R L 2 がゲートに連結され、負の外部電圧 V G O F F O U T に第 2 端が連結される。第 1 ノード N 1 からクロック信号 C K V が出力される。 40

【 0 0 4 6 】

ハイレベルの第 1 レベル制御信号 C T R L 1 及びローレベルの第 2 レベル制御信号 C T R L 2 によって第 1 レベル制御部 4 2 5 の第 1 レベルトランジスタ T R 1 及び第 2 レベルトランジスタ T R 2 はターンオフされる。

N A N D ゲート N A N D 1 3 に入力される信号は、インバータ I V 1 7 から出力されるハイレベルの信号及びインバータ I V 1 6 から出力されるハイレベルの信号であるので、N A N D ゲート N A N D 1 3 はローレベルの第 1 プリチャージ制御信号 P C T R L 1 を出力する。

【 0 0 4 7 】

NORゲートNOR12に入力される信号は、インバータIV17から出力されるハイレベルの信号及びインバータIV15から出力されるローレベルの信号であるので、NORゲートNOR12はローレベルの第2プリチャージ制御信号PCTRL2を出力する。

第1プリチャージ制御部420は、第1プリチャージトランジスタPTR1及び第2プリチャージトランジスタPTR2を具備する。

【0048】

第1プリチャージトランジスタPTR1は、電源電圧VCIに第1端が連結され、第1プリチャージ制御信号PCTRL1がゲートに連結され、第1ノードN1に第2端が連結される。第2プリチャージトランジスタPTR2は、第1ノードN1に第1端が連結され、第2プリチャージ制御信号PCTRL2がゲートに連結され、接地電圧GNDに第2端が連結される。第1ノードN1からクロック信号CKVが出力される。

10

【0049】

ローレベルの第1プリチャージ制御信号PCTRL1及びローレベルの第2プリチャージ制御信号PCTRL2によって第1プリチャージ制御部420の第1プリチャージトランジスタPTR1はターンオンされ、第2プリチャージトランジスタPTR2はターンオフされる。

したがって、第1レベルシフター410はプリチャージクロック活性化信号PRD\_\_CLが活性化される間T1、クロック信号CKVの電圧レベルを負の外部電圧VGOFFOUTレベルから電源電圧VCIレベルに上昇させる(730段階)。ここで、電源電圧VCIはレベルシフター回路400の外部から印加される電圧であり、正の外部電圧VGH

20

【0050】

クロック活性化信号CL、選択信号GLS及びプリチャージ動作信号PRDONの論理レベルは変化されず、プリチャージクロック活性化信号PRD\_\_CLがローレベルからハイレベルに転換されれば、NANDゲートNAND13に入力される信号はインバータIV17から出力されるハイレベルの信号及びインバータIV16から出力されるローレベルの信号であるので、NANDゲートNAND13はハイレベルの第1プリチャージ制御信号PCTRL1を出力する。

【0051】

NORゲートNOR12に入力される信号は、インバータIV17から出力されるハイレベルの信号及びインバータIV15から出力されるハイレベルの信号であるので、NORゲートNOR12は、ローレベルの第2プリチャージ制御信号PCTRL2を出力する。

30

ハイレベルの第1プリチャージ制御信号PCTRL1及びローレベルの第2プリチャージ制御信号PCTRL2によって、第1プリチャージ制御部420の第1プリチャージトランジスタPTR1及び第2プリチャージトランジスタPTR2はターンオフされる。

【0052】

NANDゲートNAND14に入力される信号は、インバータIV17から出力されるハイレベルの信号及びインバータIV15から出力されるハイレベルの信号であるので、NANDゲートNAND14はローレベルの第1レベル制御信号CTRL1を出力する。

40

NORゲートNOR11に入力される信号は、インバータIV17から出力されるハイレベルの信号及びインバータIV16から出力されるローレベルの信号であるので、NORゲートNOR11はローレベルの第2レベル制御信号CTRL2を出力する。

【0053】

ローレベルの第1レベル制御信号CTRL1及びローレベルの第2レベル制御信号CTRL2によって第1レベル制御部425の第1レベルトランジスタTR1はターンオンされ、第2レベルトランジスタTR2はターンオフされる。

第1レベルシフター410は、プリチャージクロック活性化信号PRD\_\_CLがハイレベルに非活性化され、クロック活性化信号CLがハイレベルである間にクロック信号CKVの電圧レベルを電源電圧VCIレベルから正の外部電圧VGHレベルに上昇させる。

50

## 【 0 0 5 4 】

従来のレベルシフター回路 3 0 0 は、クロック活性化信号 C L がハイレベルである間に正の外部電圧 V G H を利用してクロック信号 C K V の電圧レベルを負の外部電圧 V G O F F O U T レベルから正の外部電圧 V G H レベルに上昇させる。したがって、電流消耗が、昇圧された比率に比例して増加する。

本発明の実施形態によるレベルシフター回路 4 0 0 は、クロック活性化信号 C L がハイレベルである間にプリチャージクロック活性化信号 P R D \_ C L を一定時間 T 1 の間にローレベルに活性化させる。

## 【 0 0 5 5 】

そして、クロック信号 C K V の電圧レベルを、電源電圧 V C I を利用して負の外部電圧 V G O F F O U T レベルから電源電圧 V C I レベルまで上昇させた後、正の外部電圧 V G H を利用してクロック信号 C K V の電圧レベルを電源電圧 V C I レベルから正の外部電圧 V G H レベルまで上昇させる。

すなわち、クロック信号 C K V の電圧レベルを上昇させる動作の一部にバッテリー電源による電源電圧 V C I を利用することによって電流消耗を減少させうる。

## 【 0 0 5 6 】

選択信号 G L S 及びプリチャージ動作信号 P R D O N がハイレベルに維持され、クロック活性化信号 C L がローレベルに転換される場合を説明する。

クロック活性化信号 C L がローレベルである場合にプリチャージクロック活性化信号 P R D \_ C L が活性化されるかどうかを判断する ( 7 5 0 段階 )。プリチャージクロック活性化信号 P R D \_ C L はクロック活性化信号 C L の下降エッジに同期されてローレベルに活性化される。

## 【 0 0 5 7 】

それにより、インバータ I V 1 1、I V 1 2、I V 1 3 及び N A N D ゲート N A N D 1 1、N A N D 1 2 によってインバータ I V 1 3 の出力はハイレベルになって第 2 レベルシフティングロジック 4 3 8 に印加される。そして、第 2 レベルシフティングロジック 4 3 8 はローレベルの信号を出力する。

したがって、インバータ I V 1 5 の出力はローレベルになり、インバータ I V 1 6 の出力はハイレベルになる。

## 【 0 0 5 8 】

第 1 レベルシフティングロジック 4 3 5 は選択信号 G L S に応答してターンオンされ、クロック活性化信号 C L がローレベルに入力されれば、クロック活性化信号 C L の電圧レベルを増幅させ、かつクロック活性化信号 C L の論理レベルを反転させてハイレベルの信号を出力する。それにより、インバータ I V 1 7 はローレベルの信号を出力する。

N A N D ゲート N A N D 1 4 に入力される信号は、インバータ I V 1 7 から出力されるローレベルの信号及びインバータ I V 1 5 から出力されるローレベルの信号であるので、N A N D ゲート N A N D 1 4 はハイレベルの第 1 レベル制御信号 C T R L 1 を出力する。

## 【 0 0 5 9 】

N O R ゲート N O R 1 1 に入力される信号は、インバータ I V 1 7 から出力されるローレベルの信号及びインバータ I V 1 6 から出力されるハイレベルの信号であるので、N O R ゲート N O R 1 1 はローレベルの第 2 レベル制御信号 C T R L 2 を出力する。

ハイレベルの第 1 レベル制御信号 C T R L 1 及びローレベルの第 2 レベル制御信号 C T R L 2 によって、第 1 レベル制御部 4 2 5 の第 1 レベルトランジスタ T R 1 及び第 2 レベルトランジスタ T R 2 はターンオフされる。

## 【 0 0 6 0 】

N A N D ゲート N A N D 1 3 に入力される信号は、インバータ I V 1 7 から出力されるローレベルの信号及びインバータ I V 1 6 から出力されるハイレベルの信号であるので、N A N D ゲート N A N D 1 3 はハイレベルの第 1 プリチャージ制御信号 P C T R L 1 を出力する。

N O R ゲート N O R 1 2 に入力される信号は、インバータ I V 1 7 から出力されるロー

レベルの信号及びインバータ I V 1 5 から出力されるローレベルの信号であるので、N O R ゲート N O R 1 2 はハイレベルの第 2 プリチャージ制御信号 P C T R L 2 を出力する。

【 0 0 6 1 】

ハイレベルの第 1 プリチャージ制御信号 P C T R L 1 及びハイレベルの第 2 プリチャージ制御信号 P C T R L 2 によって第 1 プリチャージ制御部 4 2 0 の第 1 プリチャージトランジスタ P T R 1 はターンオフされ、第 2 プリチャージトランジスタ P T R 2 はターンオンされる。

したがって、第 1 レベルシフター 4 1 0 はプリチャージクロック活性化信号 P R D \_ C L が活性化される間 T 1、クロック信号 C K V の電圧レベルを正の外部電圧 V G H レベルから接地電圧 G N D レベルに下降させる ( 7 6 0 段階 ) 。

【 0 0 6 2 】

クロック活性化信号 C L、選択信号 G L S 及びプリチャージ動作信号 P R D O N の論理レベルは変化されず、プリチャージクロック活性化信号 P R D \_ C L がローレベルからハイレベルに転換されれば、N A N D ゲート N A N D 1 3 に入力される信号はインバータ I V 1 7 から出力されるローレベルの信号及びインバータ I V 1 6 から出力されるローレベルの信号であるので、N A N D ゲート N A N D 1 3 はハイレベルの第 1 プリチャージ制御信号 P C T R L 1 を出力する。

N O R ゲート N O R 1 2 に入力される信号は、インバータ I V 1 7 から出力されるローレベルの信号及びインバータ I V 1 5 から出力されるハイレベルの信号であるので、N O R ゲート N O R 1 2 はローレベルの第 2 プリチャージ制御信号 P C T R L 2 を出力する。

ハイレベルの第 1 プリチャージ制御信号 P C T R L 1 及びローレベルの第 2 プリチャージ制御信号 P C T R L 2 によって、第 1 プリチャージ制御部 4 2 0 の第 1 プリチャージトランジスタ P T R 1 及び第 2 プリチャージトランジスタ P T R 2 はターンオフされる。

【 0 0 6 3 】

N A N D ゲート N A N D 1 4 に入力される信号は、インバータ I V 1 7 から出力されるローレベルの信号及びインバータ I V 1 5 から出力されるハイレベルの信号であるので、N A N D ゲート N A N D 1 4 はハイレベルの第 1 レベル制御信号 C T R L 1 を出力する。

N O R ゲート N O R 1 1 に入力される信号は、インバータ I V 1 7 から出力されるローレベルの信号及びインバータ I V 1 6 から出力されるローレベルの信号であるので、N O R ゲート N O R 1 1 はハイレベルの第 2 レベル制御信号 C T R L 2 を出力する。

【 0 0 6 4 】

ローレベルの第 1 レベル制御信号 C T R L 1 及びハイレベルの第 2 レベル制御信号 C T R L 2 によって第 1 レベル制御部 4 2 5 の第 1 レベルトランジスタ T R 1 はターンオフされ、第 2 レベルトランジスタ T R 2 はターンオンされる。

したがって、第 1 レベルシフター 4 1 0 は、プリチャージクロック活性化信号 P R D \_ C L がハイレベルに非活性化され、かつクロック活性化信号 C L がローレベルである間にクロック信号 C K V の電圧レベルを接地電圧 G N D レベルから負の外部電圧 V G O F F O U T レベルに下降させる。

【 0 0 6 5 】

従来のレベルシフター回路 3 0 0 は、クロック活性化信号 C L がローレベルである間に負の外部電圧 V G O F F O U T を利用して、クロック信号 C K V の電圧レベルを正の外部電圧 V G H レベルから負の外部電圧 V G O F F O U T レベルに下降させる。したがって、電流消耗が、降圧された比率に比例して増加する。

本発明の実施形態によるレベルシフター回路 4 0 0 は、クロック活性化信号 C L がローレベルである間にプリチャージクロック活性化信号 P R D \_ C L を一定時間 T 1 の間にローレベルに活性化させる。

【 0 0 6 6 】

そして、クロック信号 C K V の電圧レベルを正の外部電圧 V G H レベルから接地電圧 G N D レベルまで下降させた後、負の外部電圧 V G O F F O U T を利用してクロック信号 C K V の電圧レベルを接地電圧 G N D レベルから負の外部電圧 V G O F F O U T レベルまで

10

20

30

40

50

下降させる。

すなわち、クロック信号 C K V の電圧レベルを下降させる動作の一部を接地電圧 G N D を利用することによって電流消費を減少させうる。

【 0 0 6 7 】

また、本発明の実施形態によるレベルシフター回路 4 0 0 は、クロック信号 C K V の電圧レベルを上昇させる場合にはクロック信号 C K V の電圧レベルが電源電圧 V C I レベルに上昇し、また、クロック信号 C K V の電圧レベルを下降させる場合にはクロック信号 C K V の電圧レベルが接地電圧 G N D レベルに下降する非対称構造を採択する。このような非対称構造は図 6 に図示されている。

それにより、クロック信号 C K V の電圧レベルを上昇させる場合には外部から印加される電圧のうち最も高い電圧である電源電圧 V C I を利用し、クロック信号 C K V の電圧レベルを下降させる場合には外部から印加される電圧のうち最も低い電圧である接地電圧 G N D を利用することによって、クロック信号 C K V の電圧レベルを上昇または下降させる場合に本発明によるプリチャージ効果を極大化させうる。

【 0 0 6 8 】

第 2 レベルシフター 4 4 0 は、反転クロック信号 C K V B の電圧レベルを上昇または下降させる。クロック信号 C K V の電圧レベルを上昇または下降させる場合と同じく、反転クロック信号 C K V B の電圧レベルを負の外部電圧 V G O F F O U T レベルから電源電圧 V C I レベルを経て正の外部電圧 V G H レベルに上昇させるか、または正の外部電圧 V G H レベルから接地電圧 G N D レベルを経て負の外部電圧 V G O F F O U T レベルに下降させる。

【 0 0 6 9 】

図 5 で分かるように、クロック信号 C K V と反転クロック信号 C K V B とは互いに位相が逆である信号である。すなわち、クロック信号 C K V がハイレベルであれば反転クロック信号 C K V B はローレベルであり、一方にクロック信号 C K V がローレベルであれば反転クロック信号 C K V B はハイレベルである。

図 2 のゲートドライバ 2 0 0 に利用されるシフトレジスタ S R 1、S R 2、S R 3、S R 4 をクロック信号 C K V のハイレベル及び反転クロック信号 C K V B のハイレベルに応答して動作させれば、シフトレジスタ S R 1、S R 2、S R 3、S R 4 がクロック信号 C K V のハイレベルにのみ応答して動作するよりゲートラインをターンオンする動作速度を 2 倍速くしうる。

【 0 0 7 0 】

したがって、本発明の実施形態によるレベルシフター回路 4 0 0 は、第 2 レベルシフター 4 4 0 を利用して反転クロック信号 C K V B の電圧レベルも制御する。

第 2 レベルシフター 4 4 0 の動作は、図 8 の反転クロック信号 C K V B の電圧レベル制御方法 8 0 0 に対応する。

第 1 レベルシフター 4 1 0 のクロック活性化信号 C L の代わりに第 2 レベルシフター 4 4 0 は反転クロック活性化信号 S F T C L K を利用し、プリチャージクロック活性化信号 P R D \_ C L の代わりに反転プリチャージクロック活性化信号 P R D \_ S F T C L K を利用する点で差があるだけで、第 2 レベルシフター 4 4 0 の構造は第 1 レベルシフター 4 1 0 の構造と同一である。

【 0 0 7 1 】

第 1 レベルシフター 4 1 0 の動作及びクロック信号 C K V の電圧レベル制御方法 7 0 0 が詳細に説明されたので、第 2 レベルシフター 4 4 0 の動作及び反転クロック信号 C K V B の電圧レベル制御方法 8 0 0 の詳細な説明を省略する。

レベルシフター回路 4 0 0 は、選択信号 G L S 及びフレーム駆動信号 F L M に応答して一つのフレーム毎に活性化されるスタートパルス S T V を発生させ、スタートパルス S T V の電圧レベルを負の外部電圧 V G O F F O U T レベルと正の外部電圧 V G H レベル間をスイングするように制御する第 3 レベルシフター 4 7 5 をさらに具備する。

【 0 0 7 2 】

10

20

30

40

50

第3レベルシフター475が出力するスタートパルスSTVは、図2のゲートドライバ200の第1シフトレジスタSR1を活性化させる信号である。スタートパルスSTVは、一つのフレーム毎に1回のみ活性化されればよいので電圧レベルを上昇または下降させるのに電流消費が大きい。

したがって、第3レベルシフター475は第1レベルシフター410や第2レベルシフター440のようなプリチャージ構造を持っていない。スタートパルスSTVを発生させる第3レベルシフター475の構造及び動作は、従来のレベルシフター回路300のスタートパルスSTVを発生させる第3レベルシフター475と同一であるので詳細な説明を省略する。

#### 【0073】

以上のように図面及び明細書で最適の実施形態が開示された。ここで、特定の用語が使われたが、これは単に本発明を説明するための目的で使われたものであり、意味限定や特許請求の範囲に記載された本発明の範囲を制限するために使われたものではない。したがって、本技術分野の当業者ならばこれより多様な変形及び均等な他の実施形態が可能であるという点を理解できる。したがって、本発明の真の技術的保護範囲は特許請求の範囲の技術的思想により定められねばならない。

#### 【産業上の利用可能性】

#### 【0074】

本発明はレベルシフター回路分野に利用でき、特にLCDのゲートドライバに利用できる。

#### 【図面の簡単な説明】

#### 【0075】

【図1】ASGパネルの構造を説明する図面である。

【図2】図1のゲートドライバの構造を説明する図面である。

【図3】図2のゲートドライバを駆動するための信号を発生させるレベルシフター回路を示す回路図である。

【図4】本発明の実施形態によるレベルシフター回路を示す回路図である。

【図5】図4のレベルシフター回路の動作を説明する動作タイミング図である。

【図6】図4のクロック信号または反転クロック信号の電圧レベルの変動を説明する図面である。

【図7】クロック信号の電圧レベル制御方法を説明するフローチャートである。

【図8】反転クロック信号の電圧レベル制御方法を説明するフローチャートである。

#### 【符号の説明】

#### 【0076】

- 400 ... レベルシフター回路
- 410 ... 第1レベルシフター
- 420 ... 第1プリチャージ制御部
- 425 ... 第1レベル制御部
- 435 ... 第1レベルシフティングロジック
- 438 ... 第2レベルシフティングロジック
- 440 ... 第2レベルシフター
- 475 ... 第3レベルシフター
- CL ... クロック活性化信号
- CKV ... クロック信号
- VGOFFOUT ... 負の外部電圧
- VGH ... 正の外部電圧
- PRD\_\_CL ... プリチャージクロック活性化信号
- VCI ... 電源電圧
- GND ... 接地電圧
- SFTCLK ... 反転クロック活性化信号

10

20

30

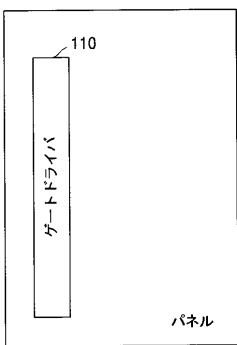
40

50

CKVB...反転クロック信号

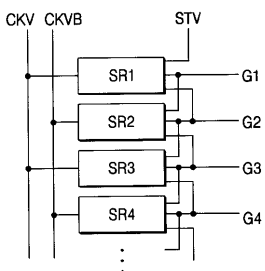
PRD\_SFTCLK...反転プリチャージクロック活性化信号

【図1】



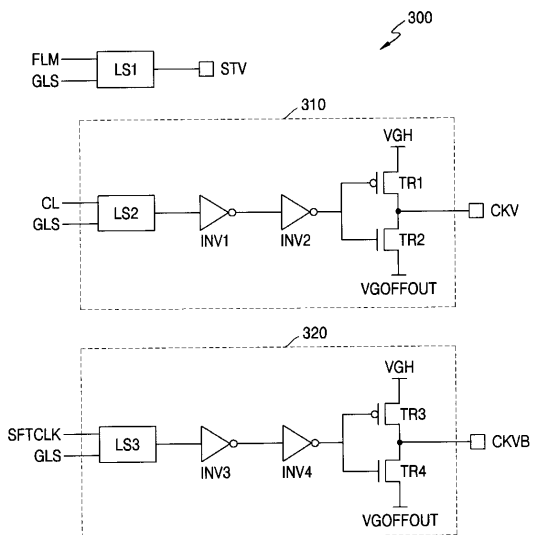
100

【図2】



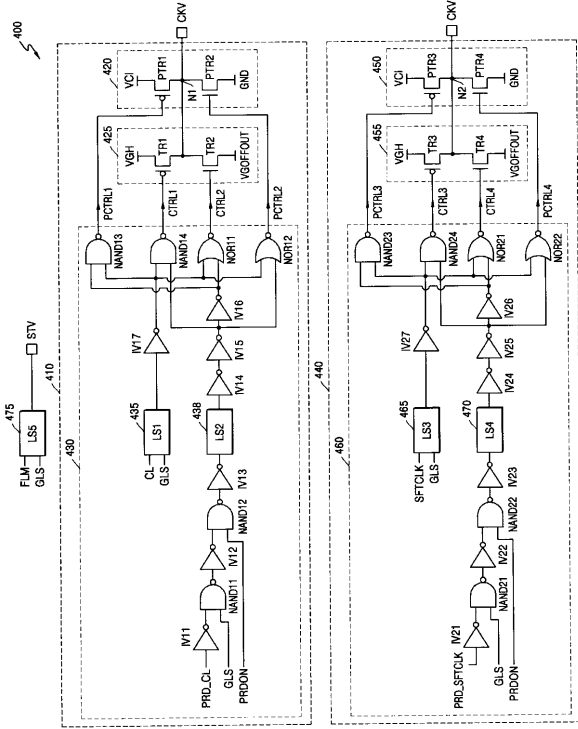
110

【図3】

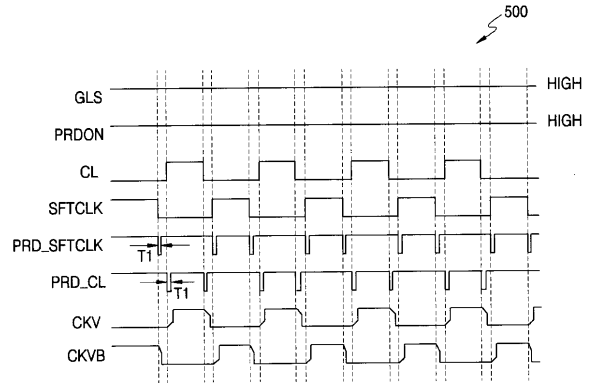


300

【 図 4 】



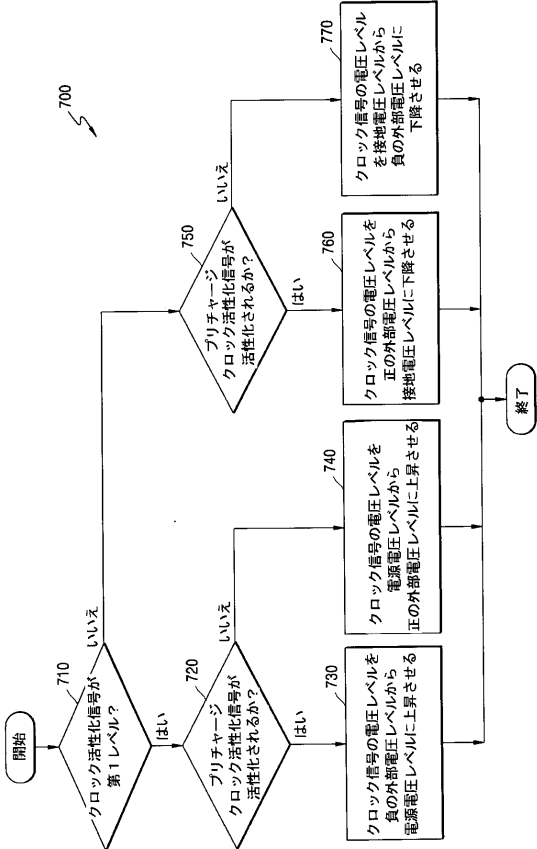
【 図 5 】



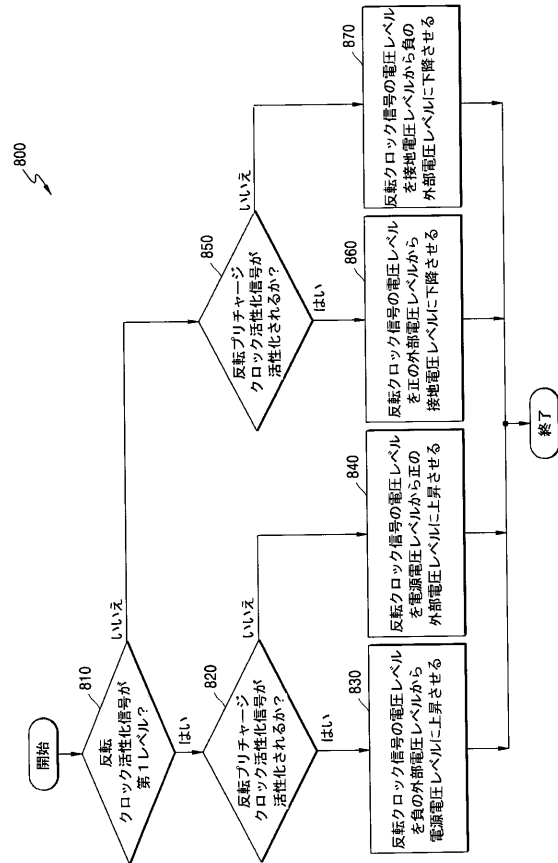
【 図 6 】



【 図 7 】



【 図 8 】



## フロントページの続き

(51)Int.Cl. <sup>7</sup>	F I	テーマコード(参考)
H 0 4 N 5/66	H 0 3 K 19/00 1 0 1 F	
	H 0 3 K 17/687 F	

(72)発明者 李 再九

大韓民国京畿道龍仁市駒城面麻北里 6 2 1 番地 雙龍 2 次アパート 1 0 3 棟 1 5 0 1 號

(72)発明者 韓 秉勳

大韓民国京畿道楊州郡長興面釜谷里 4 9 1 番地 宇南松湫アパート 1 0 4 棟 1 1 0 1 號

F ターム(参考) 5C006 AF51 AF52 AF53 AF61 AF84 BB16 BC02 BC03 BC20 BF46  
 FA14 FA47  
 5C058 AA08 BA02 BA26 BB10  
 5C080 AA10 BB05 DD26 FF01 FF11 JJ02 JJ03 JJ04 JJ07  
 5J055 AX12 BX16 CX30 DX20 DX72 DX73 DX83 EX02 EY21 EZ00  
 EZ07 EZ20 EZ25 EZ54 FX05 FX18 FX37 GX01 GX03 GX04  
 GX05  
 5J056 AA05 AA11 BB17 CC00 CC21 DD12 DD28 EE06 EE08 EE15  
 FF01 FF07 GG09 GG14 KK00 KK01

专利名称(译)	电平移位器电路，时钟信号的电压电平的控制方法以及用于驱动asg薄膜晶体管液晶显示面板的栅极线的反相时钟信号		
公开(公告)号	<a href="#">JP2005151577A</a>	公开(公告)日	2005-06-09
申请号	JP2004331156	申请日	2004-11-15
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子株式会社		
[标]发明人	崔鐵 李再九 韓秉勳		
发明人	崔 鐵 李 再九 韓 秉勳		
IPC分类号	G09G3/36 G02F1/133 G06F1/04 G09G3/20 H03K17/687 H03K19/0175 H03K19/0185 H04N5/66		
CPC分类号	G06F1/04		
FI分类号	H03K19/00.101.D G09G3/20.612.K G09G3/20.621.L G09G3/36 H04N5/66.102.B H03K19/00.101.F H03K17/687.F H03K19/00.108 H03K19/0175.220 H03K19/0185.230		
F-TERM分类号	5C006/AF51 5C006/AF52 5C006/AF53 5C006/AF61 5C006/AF84 5C006/BB16 5C006/BC02 5C006/BC03 5C006/BC20 5C006/BF46 5C006/FA14 5C006/FA47 5C058/AA08 5C058/BA02 5C058/BA26 5C058/BB10 5C080/AA10 5C080/BB05 5C080/DD26 5C080/FF01 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ07 5J055/AX12 5J055/BX16 5J055/CX30 5J055/DX20 5J055/DX72 5J055/DX73 5J055/DX83 5J055/EX02 5J055/EY21 5J055/EZ00 5J055/EZ07 5J055/EZ20 5J055/EZ25 5J055/EZ54 5J055/FX05 5J055/FX18 5J055/FX37 5J055/GX01 5J055/GX03 5J055/GX04 5J055/GX05 5J056/AA05 5J056/AA11 5J056/BB17 5J056/CC00 5J056/CC21 5J056/DD12 5J056/DD28 5J056/EE06 5J056/EE08 5J056/EE15 5J056/FF01 5J056/FF07 5J056/GG09 5J056/GG14 5J056/KK00 5J056/KK01		
代理人(译)	渡边 隆 村山彦		
优先权	1020030080190 2003-11-13 KR		
其他公开文献	JP4777637B2		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

要解决的问题：提供电平移位器电路和电压电平控制方法，用于控制时钟信号的电压电平和用于驱动ASG薄膜晶体管液晶显示板的栅极线的反相时钟信号。解决方案：电平移位器电路400包括第一移位器419和第二电平移位器440。第一电平移位器响应于时钟控制时钟信号的电压电平在负外部电压电平和正外部电压电平之间摆动当预充电时钟激活信号被激活时，激活信号，并增加或减少时钟信号的电压电平。第二电平移位器控制反相时钟信号的电压电平，以响应于反相时钟激活信号在负外部电压电平和正外部电压电平之间摆动，并且增加或减小反相时钟信号的电压电平，同时反相预充电时钟激活信号被激活。 Z

