



**【特許請求の範囲】**

【請求項1】 液晶ディスプレイを励振する方法であって、前記ディスプレイが細長い行電極の配列体および前記行電極を横断して配置された細長い列電極の配列体を有し、一方向から見た場合に前記2つの電極配列体の重複した部位が前記ディスプレイの画素を画定し、前記方法において、

前記ディスプレイに所要のイメージをディスプレイさせるように前記2つの電極配列体に電位を印加するステップを含み、前記2つの行電極が基準電位に対して実質的に同時に反対電圧遷移状態にあり、

電力消費を減少させるように反対電圧遷移状態になろうとしている前記2つの行電極を電氣的に接続するステップを含む方法。

【請求項2】 2つの電極で構成される対が前記基準電位に対して反対電圧遷移状態になるように前記印加するステップが2つの行電極で構成される配列体へ電位を印加し、前記接続するステップが電力消費を減少させるように前記対の各々を接続する請求項1記載の方法。

【請求項3】 液晶ディスプレイを励振する方法であって、前記ディスプレイが細長い行電極の配列体および前記行電極を横断して配置された細長い列電極の配列体を有し、一方向から見た場合に前記2つの電極配列体の重複した部位が前記ディスプレイの画素を画定し、前記方法において、

前記ディスプレイに所要のイメージをディスプレイさせるように前記2つの電極配列体に電位を印加するステップを含み、前記印加するステップが前記行電極の少なくとも1つに走査電位を、また、残りの行電極に非走査電位を印加し、前記非走査電位がノードにおける電圧によって供給され、

電力消費を減少させるように前記列電極の少なくとも幾つかを前記ノードへ電氣的に接続するステップを含む方法。

【請求項4】 前記行電極および前記列電極がキャパシタの二次元配列体の対向プレートを形成し、前記印加するステップが前記画素においてイメージをディスプレイするように前記列電極へデータ電位を印加し、それによって、前記電位を前記キャパシタ配列体の対向プレートを印加するステップを含む請求項3記載の方法。

【請求項5】 電氣的に接続する前記ステップが前記ノードへ接続されたキャパシタの前記対向プレート上の電荷を放電させる請求項4記載の方法。

【請求項6】 前記列電極の少なくとも前記の幾つかが非走査電位に対して反対電圧遷移状態にある請求項3記載の方法。

【請求項7】 前記列電極の少なくとも前記幾つかが2つの電位の間の反対電圧遷移状態にあり、前記非走査電位が前記2つの電位の間にある請求項6記載の方法。

【請求項8】 前記非走査電位がイメージのディスプレイに際して時間と共に変化する請求項6記載の方法。

【請求項9】 前記非走査電位が継続するディスプレイサイクルにおいて2つの異なる値の間で交互に切り換えられる請求項8記載の方法。

【請求項10】 前記非走査電位が2つの異なる値の間で交互に切り換えられ、隣接行電極へ印加される非走査電位が異なる請求項8記載の方法。

【請求項11】 前記電位が行または場面反転方式を達成するように印加される請求項3記載の方法。

【請求項12】 更に前記列電極の1つが接続に先立って電圧遷移状態になる状況を検出するステップを含む請求項3記載の方法。

【請求項13】 前記方法が複数の検出器を用いて実施され、前記検出器の各々が対応する行電極の検出用であり、前記検出ステップが対応する前記列電極の前記状況を検出するために前記検出器の各々を使用するステップを含む請求項12記載の方法。

【請求項14】 前記接続するステップが前記ノードへの電圧遷移状態にあるはずの前記列電極のみに接続する請求項12記載の方法。

【請求項15】 液晶ディスプレイを励振する方法であって、前記ディスプレイが細長い行電極の配列体および前記行電極を横断して配置された細長い列電極の配列体を有し、前記行電極および前記列電極がキャパシタの二次元配列体を形成し、一方向から見た場合に前記2つの電極配列体の重複した部位が前記ディスプレイの画素を画定し、前記方法において、

前記電極の前記2つの配列体へ電位を印加するステップを含み、前記画素にお

いてイメージをディスプレイするように前記印加ステップが走査および非走査電位を前記行電極に、また、データ電位を前記列電極に印加し、それによって前記キャパシタ配列体におけるキャパシタの対向プレートに前記電位を印加し、前記2つの配列体の1つにおける少なくとも1つの前記電極が第1電位と第2電位間の電圧遷移状態にあり、前記第1電位が前記第2電位よりも高く、

前記印加するステップにおいて、

(a) 少なくとも1つの前記電極を少なくとも第1キャパシタに順次接続するステップを含み、前記第1キャパシタが前記2つの電位間の電位にあり、

(b) 少なくとも前記の第1キャパシタへの接続の後で、少なくとも1つの前記電極を少なくとも1つの励振器に接続するステップを含む方法。

【請求項16】 ステップ(a)における前記接続するステップが少なくとも1つの前記電極を少なくとも第1及び第2のキャパシタへ順次接続し、前記第1キャパシタが前記第2キャパシタより更に高い電位にあり、その結果、少なくとも1つの前記電極が前記第1電位から前記第2電位へ遷移するときには先ず前記第1キャパシタへ接続し、次に第2キャパシタへ接続し、少なくとも1つの前記電極が前記第2電位から前記第1電位へ遷移するときには先ず前記第2キャパシタへ接続し、次に第1キャパシタへ接続する請求項15記載の方法。

【請求項17】 前記列電極が前記非走査電位に対して反対電圧遷移状態にあり、前記印加ステップが少なくとも第1及び第2キャパシタへ非走査電位を印加する請求項16記載の方法。

【請求項18】 前記第1電位が前記キャパシタの基準電位よりも高く、前記第2電位が前記基準電位よりも低く、前記基準電位が実質的に非走査電位である請求項16記載の方法。

【請求項19】 前記非走査電位が2つの異なる電位の間で切り換えられ、前記基準電位も前記2つの異なる電位の間で同様に切り換えられ、前記キャパシタの前記電位が非走査電位と共に浮動する請求項18記載の方法。

【請求項20】 更に、少なくとも1つの列電極がステップ(a)におけるこの種列電極を接続するステップ以前に電圧遷移状態にある状況を検出するステップを含む請求項15記載の方法。

【請求項21】 前記方法が複数の検出器を用いて実施され、前記検出器の各々が対応する列電極の検出用であり、前記検出するステップが前記対応する列電極の前記状況を検出するために前記検出器の各々を使用するステップを含む請求項20記載の方法。

【請求項22】 ステップ(a)における前記接続するステップが少なくとも第1キャパシタのみを電圧遷移状態にあるはずの前記列電極に接続する請求項20記載の方法。

【請求項23】 前記2つの配列体の前記1つに含まれる前記電極の少なくとも1つが前記第1と第2電位間の電圧遷移状態にあり、ステップ(a)における前記接続するステップが少なくとも1つの前記電極を異なる電位の最大N個のキャパシタに接続し、Nは1より大きい整数であり、結果的に、前記少なくとも1つの電極が高い電位から低い電位への遷移状態にある場合に、1つの電極が複数の前記キャパシタにそれらの電位が降下する順序に従って順次接続され、前記少なくとも1つの電極が低い電位から高い電位への遷移状態にある場合に1つの電極が複数の前記キャパシタにそれらの電位が上昇する順序に従って順次接続される請求項15記載の方法。

【請求項24】 前記印加するステップが2つの電極で構成される少なくとも1対の電極を基準電位に対して実質的に同時に反対電圧遷移状態とし、この種の対が電力消費を減少させるように電氣的に接続される請求項23記載の方法。

【請求項25】 前記印加するステップが遷移状態になろうとしている列電極を電力消費を減少させるようにノードへ接続する請求項15記載の方法。

【請求項26】 前記非走査電位が前記ノードにおける電圧によって供給される請求項25記載の方法。

【請求項27】 前記列電極が非走査電位に対して反対電圧遷移状態にある請求項15記載の方法。

【請求項28】 前記列電極が2つの電位間の反対電圧遷移状態にあり、前記非走査電位が前記2つの電位の間にある請求項27記載の方法。

【請求項29】 前記印加するステップが前記第1キャパシタへ前記非走査電位を印加する請求項27記載の方法。

【請求項30】 前記非走査電位がイメージのディスプレイに際して時間と共に変化する請求項27記載の方法。

【請求項31】 前記非走査電位が連続するディスプレイサイクルにおける2つの異なる値の間で交互に切り換えられる請求項30記載の方法。

【請求項32】 前記非走査電位が2つの異なる値の間で交互に切り換えられ、隣接する行電極へ印加される非走査電位が異なる請求項30記載の方法。

【請求項33】 前記電位が行またはフィールド反転方式を達成するために印加される請求項15記載の方法。

【請求項34】 液晶ディスプレイを励振する方法であって、前記ディスプレイが細長い行電極の配列体および前記行電極を横断して配置された細長い列電極の配列体を有し、一方向から見た場合に前記2つの電極配列体の重複した部位が前記ディスプレイの画素を画定し、前記方法において、

前記ディスプレイに所要イメージをディスプレイさせるように前記2つの配列体に電位を供給するステップを含み、前記供給するステップにおいて、

少なくとも1つの前記列電極が電圧遷移状態にあるように前記列電極配列体へ電位を印加するステップと、

電力消費を減少させるために少なくとも1つの前記列電極をノードへ接続するステップと、

前記行電極へ走査および非走査電位を印加するステップとを含み、前記非走査電位が前記ノードにおける電圧によって供給される方法。

【請求項35】 更に、前記非走査電位も前記2つの異なる電位の間で切り換えられるように前記ノードにおいて2つの異なる電位の間で切り換えるステップを含む請求項34記載の方法。

【請求項36】 液晶ディスプレイを励振するシステムであって、前記ディスプレイが細長い行電極の配列体および前記行電極を横断して配置された細長い列電極の配列体を有し、一方向から見た場合に前記2つの電極配列体の重複した部位が前記ディスプレイの画素を画定し、前記システムにおいて、

前記ディスプレイに所要イメージをディスプレイさせるように前記2つの電極配列体に電位を印加する回路を有し、前記2つの行電極が基準電位に対して実質

的に同時に反対電圧遷移状態にあり、

電力消費を減少させるように反対電圧遷移状態になろうとしている前記2つの行電極を電氣的に接続するスイッチを有するシステム。

【請求項37】 液晶ディスプレイを励振するシステムであって、前記ディスプレイが細長い行電極の配列体および前記行電極を横断して配置された細長い列電極の配列体を有し、一方向から見た場合に前記2つの電極配列体の重複した部位が前記ディスプレイの画素を画定し、前記システムにおいて、

前記ディスプレイに所要イメージをディスプレイさせるように前記2つの電極配列体に電位を印加する回路を有し、前記印加するステップが走査電位を少なくとも1つの前記行電極に印加し、残りの前記行電極に非走査電位を印加し、前記非走査電位がノードにおける電圧によって供給され、

電力消費を減少させるように前記ノードに前記列電極を電氣的に接続するスイッチを有するシステム。

【請求項38】 液晶ディスプレイを励振する方法であって、前記ディスプレイが細長い行電極の配列体および前記行電極を横断して配置された細長い列電極の配列体を有し、前記行電極および前記列電極がキャパシタの二次元配列体を形成し、一方向から見た場合に前記2つの電極配列体の重複した部位が前記ディスプレイの画素を画定し、前記システムにおいて、

前記電極の前記2つの配列体へ電位を印加する回路を有し、前記画素においてイメージをディスプレイするように前記印加するステップが走査および非走査電位を前記行電極に印加し、かつデータ電位を前記列電極に印加し、それによって前記電位を前記キャパシタ配列体におけるキャパシタの対向プレートに印加し、前記2つの配列体の1つにおける少なくとも1つの前記電極が第1電位と第2電位間の電圧遷移状態にあり、前記第1電位が前記第2電位よりも高く、

前記回路において、

(a) 少なくとも1つの前記電極を少なくとも第1キャパシタに順次接続するスイッチを有し、前記第1キャパシタが前記2つの電位間の電位にあり、

(b) 少なくとも前記第1キャパシタへ接続した後で、少なくとも1つの前記電極を少なくとも1つの励振器に接続するスイッチを有するシステム。

【請求項39】 前記回路の少なくとも一部分が集積回路である請求項38記載のシステム。

【請求項40】 前記第1キャパシタが前記集積回路の部分を形成する請求項39記載のシステム。

【請求項41】 前記第1キャパシタが前記集積回路から分離した分散型デバイスである請求項39記載のシステム。

【請求項42】 液晶ディスプレイを励振する方法であって、前記ディスプレイが細長い行電極の配列体および前記行電極を横断して配置された細長い列電極の配列体を有し、一方向から見た場合に前記2つの電極配列体の重複した部位が前記ディスプレイの画素を画定し、前記システムにおいて、

前記ディスプレイに所要イメージをディスプレイさせるように前記2つの電極配列体に電位を印加する回路を有し、少なくとも列電極の1つが電圧遷移状態にあるように前記回路が前記列電極配列体へ電位を印加し、

ノードへ接続された電圧供給源と、

電力消費を減少させるように前記ノードへ少なくとも1つの前記列電極を接続するスイッチとを有し、

前記回路が前記行電極へ走査および非走査電位を印加し、前記非走査電位が前記ノードにおける電圧によって供給されるシステム。

【請求項43】 液晶ディスプレイを励振する方法であって、前記ディスプレイが細長い行配列体と、前記行電極を横断して配置された細長い電極の配列体と、前記2つの配列体の間の液晶物質の層とを有し、前記方法において、

前記液晶層の1つ又は複数の部分の光学特性を変え、それによって所要イメージをディスプレイさせる値に前記2つの配列体の選定済み電極間の電圧差を到達させるように異なる電位が2つの電極配列体の少なくとも1つに順次印加されるようにするステップを含み、

印加された前記電位が電圧差の値を複数の増分に到達させる方法。

【請求項44】 前記印加されるようにするステップが前記電圧差を前記値の端数に接近させるように第1時限に互って第1電位を前記2つの配列体へ印加し、続いて前記電圧差を少なくとも1つの追加増分において前記値まで増加させ

るように少なくとも第2電位を前記2つの配列体へ印加する請求項43記載の方法。

【請求項45】 前記印加されるようにするステップが異なる前記第1および少なくとも前記第2電位を前記行電極配列体へ順次印加する請求項43記載の方法。

【請求項46】 前記印加されるようにするステップが反対電圧遷移状態になろうとしている2つの行電極を一緒に接続させる請求項43記載の方法。

【請求項47】 前記印加されるようにするステップが少なくとも1つの行電極を受動電子装置へ接続されるようにする請求項43記載の方法。

【請求項48】 前記印加されるようにするステップが少なくとも1つの行電極をキャパシタへ接続されるようにする請求項43記載の方法。

【請求項49】 液晶ディスプレイを励振する装置であって、前記ディスプレイが細長い行配列体と、前記行電極を横断して配置された細長い電極の配列体と、前記2つの配列体の間の液晶物質の層とを有し、前記装置において、

前記2つの配列体の選定済み電極の間の電圧差を前記液晶層の1つ又は複数の部分にその光学特性を変えさせ、それによって所要イメージをディスプレイさせる値に到達させるように前記2つの配列体の少なくとも1つに異なる電位が順次印加されるようにする回路を有し、

印加された前記電位が電圧差の値を複数の増分に到達させる装置。

【請求項50】 前記装置が異なる前記電位を前記電極に供給する複数の電源を有する請求項49記載の装置。

【請求項51】 前記回路が複数のスイッチと、2つの電源と、前記電極に異なる前記電位を供給するように前記スイッチによって前記電源へ接続可能な1つ又は複数のキャパシタとを有する請求項49記載の装置。

【請求項52】 前記回路が反対電圧遷移状態になろうとしている2つの前記行電極を一緒に接続する請求項49記載の装置。

【請求項53】 前記回路が少なくとも1つの行電極を受動電子装置へ接続する請求項49記載の装置。

【請求項54】 前記回路が少なくとも1つの行電極を1つのキャパシタへ

接続する請求項49記載の装置。

【請求項55】 前記装置が能動マトリクスデバイスである請求項49記載の装置。

【請求項56】 少なくとも1走査サイクル期間中に前記ディスプレイの複数の線が走査されるように前記回路が電位を印加する請求項49記載の装置。

**【発明の詳細な説明】****【0001】****(技術分野)**

本発明は概して液晶ディスプレイ(LCD)を励振する回路に関し、更に詳細には、改良された他の機能を備えたディスプレイを作動させるために少ない電力量を必要とする液晶ディスプレイを励振するシステムに関する。

**【0002】****(背景技術)**

現今、ラップトップ/ノートブックコンピュータ、ハンドヘルドコンピュータ、セル式電話、及び、個人的デジタルアシスタントを含む多くの種々異なる目的のLCDディスプレイが用いられている。これらのディスプレイは一般に交差する画素の行と列から成る2次元マトリックスを含み、これらのディスプレイは観察者が或る一方向から見た場合に行電極を横断して配置構成された列電極配列体に交差する行電極配列体間の重複した部位によって形成される。イメージは行電極配列体と列電極配列体の間に配置された液晶物質層の光学的透過特性を変えることによりLCDディスプレイによってディスプレイされる。各行電極と各列電極の間に適当な電圧を印加することによって、交差する行電極と列電極の間の重複する部位によって画定される画素における液晶層の部分は全ての画素が一緒になって所要イメージをディスプレイするような所要の光学的透過特性をもつことになる。

**【0003】**

簡単な励振方式においては、一時にディスプレイの1つの行を選定またはアドレスすることによってLCDディスプレイが励振される。励振に際して、当該行におけるイメージを変えるか又はリフレッシュするために、制御電圧が各列電極にも印加される。この種の行の各々が選定またはアドレスされる期間は「行励振期間」と称する。この簡単な方式に従って配列体の行数が480である場合には、完全なディスプレイサイクル以内にLCDディスプレイの完全なイメージ全体をディスプレイするために一般に480個の行励振期間が含まれる。LCDディスプレイの全イメージはフィールド(場面)とも呼ばれる。以下の記述を便利に

するために、ディスプレイサイクル期間中は場面の一部分をディスプレイするために信号が用いられる。この信号はこの種場面の期間中にディスプレイされると表現しても差し支えない。即ち、場面の一部分をディスプレイするために用いられるディスプレイサイクルの行励振期間は、この種場面期間中の行励振期間であると表現しても差し支えない。場面全体をディスプレイするために行配列体の各行の選定又はアドレスが実施されるディスプレイサイクルが完了した後で、新規ディスプレイサイクルが開始し、プロセスが反復されて、ディスプレイされたイメージをリフレッシュ、かつ/または、更新する。

【0004】

安定した直流電圧を長期間に亙って液晶に印加すると液晶が恒久的に変化し、液晶の物理的特性が劣化するのが液晶の性質である。このような理由に因り、反転として知られている技法においては、通常、LCDディスプレイの画素に極性が交互に変化する電圧が印加される。

【0005】

LCDディスプレイは一般に行電極配列体によってアドレスされ、これら行電極配列体の方向は水平であるものとされる。一般的な反転方式において、ディスプレイスクリーンは随意個数の区分体に分割され、各区分体は随意個数の対応する行電極によってアドレスされ、かつカバーされる。ディスプレイの第1区分体における画素が正電圧で励振されると、隣接区分体における画素は負電圧で励振される。その次の場面に関するその次のディスプレイサイクル期間中は極性が反転される。この種ディスプレイの他の区分体に関しても同じである。換言すれば、その次の場面をディスプレイするために、第1区分の列内の画素は負電圧で励振され、隣接区分の列内画素は、次のディスプレイサイクル期間中、正電圧で励振される。

【0006】

ただ1つの単一区分だけが存在する場合には、前述の一般的な方式は簡素化され、場面反転方式として知られている。区分体が同じ個数の行電極によってアドレスされる場合には、前述の一般的な方式は簡素化され、行反転方式として知られている。

## 【0007】

液晶は上述した特性を備えているので、行電極および列電極に印加される電圧の極性は絶えず反転され、これらの電極を励振する励振器回路においてかなりの量の電力が消費される。

## 【0008】

携帯用コンピュータ、セル式電話、および個人用デジタルアシスタントのユーザから最も頻繁に聞かれる苦情の1つは、これらの装置が電力を消費し過ぎるのでバッテリーを絶えず交換しなければならないのが不便であるということである。従って、この種装置で使用されるLCDディスプレイを励振するための電力節約システムを装備することが望まれる。

## 【0009】

大抵のLCDにおける導体はITOトレース製であり、その抵抗値(“R”)は一般に10~00 /面積程度である。この種高抵抗トレースは走査信号に重大なRC減衰歪みを生じさせることがある。例えば、励振ICから画素列までを接続するトレースにはITOガラスエッジを低下させるために通常非常に薄いITOトレースを使用することが必要である。この場合のトレースは500~5K面積であり、トレースに沿った抵抗値は5~50K であり得る。

## 【0010】

最新材料による一般的なLCD設計において、各画素のキャパシタンス(“C”)は1~5pFである。更に、画素キャパシタンスは画素の状態に依存し、キャパシタンスはON状態において最大であり、OFF状態において最小である。この場合、ON状態期間中のキャパシタンスはOFF状態におけるキャパシタンスの約3~4倍である。Cにこのような差があることは行によってRC遅延に差を生じさせ、2つの画素列の間にシャドウを生じさせることがある。例えばテキストディスプレイ用として使用した場合に頻繁に見られるように、この状況においては、1つの行の大部分の画素はON状態であり、この1行以外の行にはON状態の画素は殆ど存在しない。

## 【0011】

COG(ガラス上チップ)LCD製造方法においては、コストとサイズを節減

するために、ICのシリコンダイスはITOガラスに直接隣接し、チップキャリアITOガラス（一般に列電極ITOガラスプレート）から他のITOガラス（一般に行電極ITOガラスプレート）への遷移を必要としない。これらの遷移体は一般にプリントされたACF（非対称伝導薄膜）物質によって作られる。この種物質の均一性を制御することは非常に困難であり、この種物質の不均一性は（行）電極から（行）電極への接触抵抗に大きい変動を引き起こす原因となり得る。Rにおけるこの種の差はRC減衰に差を生じさせ、一様でない波形歪を生じさせ、ひいては、目に見える縞模様を発生させる。

#### 【0012】

従って、ディスプレイイメージへ及ぼされる前述の望ましくない影響も減少させるようなLCD励振システムを提供することが望ましい。

#### 【0013】

（発明の開示）

一般的な励振方式においては、行走査信号の極性は全ての番号の行において反転される。従って、簡単な一励振方式においては、スクリーンの最上部半分における行は一方の極性で走査されるが、スクリーンの底部半分における行は反対極性で走査される。本方式は、例えば第3、第4、等々のように、他の仕方においてスクリーンを分割することによって明らかに修正可能である。この場合、各小部分における行電極はスクリーンの隣接小部分を走査するために用いる極性と反対極性の信号を用いて走査される。

#### 【0014】

従来型行アドレス方式において、第1電圧から第2目標電圧への行電極遷移は1つの励振器によって励振され、第2電圧から第1目標電圧への別の行電極遷移は別の励振器によって励振される。本発明の一態様は上述の励振方式の1つにおけるスクリーンの幾らかの部分において2つの行が基準電位に関して反対電圧遷移状態にあるはずであるという観察に基づく。本発明のこの態様に従い、反対電圧遷移状態になろうとしている2つの行電極を、それぞれの励振器へ接続する以前に、電氣的に接続することによってLCDディスプレイの電力消費が減少するはずである。

## 【0015】

従って、第1電位と第2電位の間接点が基準電位である一実施形態において、第1電圧と第2電圧の間で反対電圧遷移状態になろうとしている2つの行電極と一緒に接続することによって両方の行電極は最終的に基準電位になり、結果的に、それぞれの励振器は2つの行電極を基準電位からそれぞれの所要目標電位まで励振することだけが必要とされる。従って、従来の励振方式と比較すると電力消費は減少する。

## 【0016】

LCDディスプレイにおいて、交差する電極の重複部分はキャパシタの対向プレートを形成し、その結果、2つの電極配列体の交差部分はキャパシタの2次元配列体を形成する。従って、画素の光学透過特性は当該画素を画定する交差した行電極と列電極の対向キャパシタプレートに印加される電位によって決定される。当該画素と関連した対面プレートに印加される電位を制御することにより、当該画素の光学透過特性が決定される。

## 【0017】

既に注記したように、液晶本来の特質の故に、行および列電極の電位はしばしば少なくとも第1電位と第2電位の間接の影響を受ける。本発明の他の一態様は、受動LCDディスプレイにおいて、この種遷移状態になろうとしている少なくとも1つの電極を2つの電位の間接にある蓄積キャパシタへ接続することにより、元電極に所在する電荷の少なくとも一部分が蓄積キャパシタへ転移されることになるという観察に基づく。この種転移によって、当該電極の電位も遷移の目標とされる電位の値に接近し、結果的に、当該電極を励振する励振器は減少した電位差を励振することだけが必要になり、それによって、電力消費を減少させることになる。

## 【0018】

共通ノードへの電圧遷移状態になろうとしている1つ又は複数の列電極を接続することによって受動LCDディスプレイにおいても電力消費を減少させることが可能である。従って、一実施形態において、幾つかの列電極が電圧遷移状態になろうとしている場合には、これらの電極の全てを走査中またはアドレス中ではな

い行電極へ接続することにより、電圧遷移状態になろうとしている列電極と走査中でない行電極を電氣的に接続させることが可能である。これは、これらの列および行電極によって形成されたキャパシタの対面プレート上の電荷を放電させる。この状態において、実質的な列電極の電位は走査中でない行電極の電位である。続いてこれらの電極をそれらの目標電位に励振することによって電力消費が減少させられることになる。

#### 【0019】

既に注記したように、ONおよびOFF状態にあることによって画素に関するキャパシタンスの値が種々異なること及びITOトレースの不均一性に起因して、行電極へ印加された励振信号におけるRC遅延に差を生じ、ディスプレイされたイメージへ望ましくない影響を及ぼすことがあり得る。更に、LCDデバイスにおける液晶層の光学特性の変化は層の両側に印加された電圧の実効値に応答し、層の光学特性は励振電圧の波形のピークに対して最も敏感であることに留意されたい。本発明に従い、この種の部分の光学特性を変化させるために液晶層の1つ又は複数の部分を横断して印加される電圧の値が複数のインクリメント(増分)に到達した場合には、前述の望ましくない影響が減少し、その結果、LCDによってディスプレイされるイメージの品質も改良されることになる。

#### 【0020】

説明を簡潔にするために、この用途における同じ構成要素は同じ数字によって識別されるものとする。

#### 【0021】

(発明を実施するための最良の形態)

図1及び2において、受動LCDの一般的構成およびその励振波形を示す。液晶表示装置において示されたように、図1のLCDパネルにおいて、パネル10はn個の細長い行電極配列体12およびそれら各々のノードCOM1、COM2、COM3、...、COMnを含む。ここに、第i番( $i = 1, 2, \dots, n$ )行電極は電圧 $V_{COM_i}$ におけるノードCOMi、および、m個の細長い列電極配列体14およびそれら各々のノードSEG1、SEG2、...、SEGmへ接続され、ここに、第j番( $j = 1, 2, \dots, m$ )列電極は電圧 $V_{SEG_j}$ にお

いてノードSEG<sub>j</sub>へ接続される。ここに、n、mは正の整数である。2つの電極配列体は相互に横断するように配置構成され、各行電極は交差し、かつ重複部位において各列電極と重複する。この場合、一方向から見ることによって（例えば、図1における用紙の面に垂直に入る方向16）重複する部位は画素を画定する。例えば、図1に示すように、第i番行電極と第j番列電極の交差における第i番行と第j番列における画素ijまたはij番画素が画定される。

#### 【0022】

第i番行電極と第j番列電極との重複部分は液晶材料層（図示せず）と共にキャパシタプレートの対向対を形成し、その間にパネル10の配列体12、14が実質的に同一の広がり部分を共有する。それぞれのノードCOM<sub>i</sub>、SEG<sub>j</sub>を介してi番行およびj番列電極に適切な電位または電圧を印加することにより、ij番画素における対向キャパシタプレートは所要の電位に設定され、プレート間の液晶材料層には或る特定の場面を生じ、ij番画素の光学透過が所要値になる。

#### 【0023】

図2は、本発明の説明に有用な場面反転方式における図1の行および列電極に印加される電圧を図示する。この図には、 $2 \times N$ 及び $2 \times N + 1$ 場面をディスプレイする2つの完全なディスプレイサイクルが示される。記述を簡素化するために、10個の行によってLCDを励振するには、図2の簡素化された波形が適当である。この場合、一時にただ1つだけの行がアドレス又は走査され、結果として、各ディスプレイサイクルは10個の行励振期間を含み、各期間はそれぞれ対応する行電極を励振する。図2において、垂直軸は電圧を表し、水平軸は時間を表す。データ信号 $V_{SEG_j}$ は「0」及び「1」であり、これら2つの組の信号の間の相対的關係を示すために $V_{COM_i}$ 信号全体に互って重複斜線が引かれている。便宜上、行および列電極はそれぞれCOMおよびSEG電極と称することとし、これらの電極を対象とする選択（アドレッシング）及びデータ信号もそれぞれCOMおよびSEG信号またはパルスと称する。

#### 【0024】

図2において、i番行電極が場面 $2 \times N$ 期間中の第7番行励振期間において走

査されると、ノードCOM<sub>i</sub>は $V_6$ であり、残りの行電極は $V_2$ である。場面 $2 \times N$ のサイクル期間中に $i$ 番行がアドレス又は走査されない場合には、残り9個の行励振期間において、ノードCOM<sub>i</sub>も同様に電位 $V_2$ にある。同様に、場面 $2 \times N$ 期間中の第8番行励振期間において $(i+1)$ 番電極が走査された場合には、ノードCOM <sub>$i+1$</sub> は $V_6$ であり、残りの行電極は $V_2$ である。場面 $2 \times N$ のサイクル期間中に $i+1$ 番行がアドレス又は走査されない場合には、残り9個の行励振期間において、ノードCOM <sub>$i+1$</sub> も同様に電位 $V_2$ にある。従って、場面 $2 \times N$ のサイクル期間における走査電位または電圧は $V_6$ であり、非走査電位または電圧は $V_2$ である。場面 $2 \times N+1$ のサイクル期間における第7行励振期間において $i$ 番行電極が走査される場合には、ノードCOM <sub>$i$</sub> は $V_1$ にあり、残りの行電極は $V_5$ にある。場面 $2 \times N+1$ のサイクル期間中に $i$ 番行がアドレス又は走査されない場合には、残りの9行励振期間におけるノードCOM <sub>$i$</sub> は同様に電位 $V_5$ にある。従って、場面 $2 \times N+1$ のサイクル期間中、走査電位または電圧は $V_1$ であり、非走査電位または電圧は $V_5$ である。図2に示すように、 $i$ 番および $(i+1)$ 番行電極の走査および非走査電位は同じであるが、走査電位は $i$ 番行電極へ印加される電位よりも1行励振期間だけ遅れて $(i+1)$ 番行電極に印加される。上記の説明から、行すなわちCOM電極に印加される非走査電位は $V_2$ と $V_5$ の間で交互変化することが分かる。以下に説明するように図8に示す仕方において、 $V_2$ と $V_5$ の電圧源にノードCOM <sub>$i$</sub> を交互に接続するためのスイッチを使用することによって解決可能なはずである。

#### 【0025】

場面 $2 \times N$ のディスプレイサイクル期間中、列電極の電位は $V_1$ 又は $V_3$ であり、場面 $2 \times N+1$ のサイクル期間中、列電極の電位はこの種列電極へ印加されるデータの値に応じて $V_4$ または $V_6$ であっても差し支えない。換言すれば、列電極の電位は、この種場面のディスプレイサイクル期間中、非走査電位のまわりで浮動する。従って、場面 $2 \times N$ のサイクル期間中、データ信号 $V_{SEGj}$ は「0」であり、これは、 $j$ 番電極が $V_3$ にあり、電位差 $V_3 - V_6$ は画素をオンにするには不十分であることを意味する。ただし、データ信号 $V_{SEGj}$ が「1」である場合には、 $j$ 番列電極が $V_1$ にあり、 $i$ 番行電極と $j$ 番列電極の間の電位差 $V_1 -$

$V_6$  は画素をオンにするに充分であることを意味する。データ信号  $V_{SEGj}$  が「0」である場面  $2 \times N + 1$  サイクル期間中においては、これは、 $j$  番列電極が  $V_4$  にあり、電位差  $V_1 - V_4$  が画素をオンにするには不十分であることを意味する。ただし、データ信号  $V_{SEGj}$  が「1」である場合には、 $j$  番列電極が  $V_6$  にあり、電位差  $V_1 - V_6$  は画素をオンするに充分であることを意味する。SEGおよびCOM信号は相互に組合わされ、偶数場面と奇数場面の間に反対極性の画素電荷を生成する。換言すれば、対応する画素の光学透過特性は、対応する重複COMとSEG電極の間の電位差の絶対値（実効値）に応答して変化する。

#### 【0026】

これら信号の波形から、連続する行選択COMパルスの期間中、走査されている行すなわちCOM電極と列電極SEG1～SEGk搬送データの間には重大な電圧差異が生じることが観察される。LCD画素セルの容量性ロード特性（即ち、画素の対向キャパシタプレート間のキャパシタンス）に起因して、これらの電圧スイングはアドレスされた画素列に対してかなりの電荷を汲み入れ又は汲み出しすることが必要である。直截かつ従来型の実装は出力励振器をLCDのCOM電極へ直截接続することであり、そうすれば、これらの電荷移送作用に際して出力中のかなりの電力が消費される。

#### 【0027】

図2において、各行の選択処理に関して、例えば、電圧スイングの大きさ  $V_2 - V_6$ 。または  $V_1 - V_5$  は実質的に等しいが、斜線で示すSEG信号に対して反転または反対方向における図2に楕円形22、24によって示される反対遷移を通過しようとする1対のCOM電極が常に存在することが観察されるはずである。図2においても観察されるはずであるように、 $i$  番および  $(i + 1)$  番行が同じ極性の信号によって走査されたとしてもあらゆる行反転方式においては、少なくとも2つの行（それらが相互に隣接していないとしても）のアドレス信号が実質的に同時に反対電圧遷移状態になろうとしている場所が見つかるはずである。この種および他の変種は本発明の範囲内に含まれる。

#### 【0028】

本発明は、出力段階用の新規回路構成および必要なCOM電極スイングを完成

するために必要な電荷の3/4以上を節約できる電荷保存運用手順を用いるこれらの遷移における対形成を利用するために新規な励振方式を導入する。

### 【0029】

(回路の概要および動作)

図3は、本発明の好ましい一実施形態を示す図1の行電極を励振するための概略回路図である。図3において、 $c$ は1より大きく $n$ 未満の整数である。図3の概略図結線図において、図4におけるスイッチ動作表は1対の行電極(例えば、図2の $i$ 番および $(i+1)$ 番電極)に適用される。図4に示すように、表内の $X$ は左列における対応するスイッチが最上行に示す時点において閉じており、空白は左列における対応するスイッチが最上行に示す時点に開いていることを示す。例えば、正遷移状態になろうとしている場合には、スイッチ $SN_i$ は時点 $t_0$ において閉じているが、他の時点( $t_1$ 、 $t_2$ 、 $t_3$ )においては開いている。対の予測される電圧波形を図5に示す。出力励振器 $OD$ (概略結線図においては三角形として符号表示される)から直接入来する $COM_i$ 電極励振信号( $V_i$ )を $i$ 番 $COM$ 電極( $COM_i$ )に接続する代わりに、本発明は4個のスイッチ $S_i$ 、 $SP_i$ 、 $SN_i$ 、 $SC_i$ の導入により3つの追加動作局面を導入する。図5は、例えば、図2に示される電圧遷移は、図2の楕円形22, 24によってハイライトされるように、反対遷移を通過しようとする1対の $COM$ 電極に関する電圧遷移を示す。

### 【0030】

図5に例として示すように、現在提案されている励振方式の動作は3つの追加局面を導入する。

### 【0031】

$t_0 \sim t_1$ : 適切な蓄積キャパシタへ蓄積される電荷: 場面 $2 \times N$ に関して図2に示す場合、楕円形22において、 $V_6$ から $V_2$ への $i$ 番行電極遷移および $V_2$ から $V_6$ への $(i+1)$ 番電極遷移。従って、 $i$ 番行電極は時点 $t_0$ においてキャパシタ $C_n$ へ接続され、その負電荷の一部分を $C_n$ へ移し、結果的に、時点 $t_1$ における電位は $V_{c_{n1}}$ である。 $(i+1)$ 番行電極は時点 $t_0$ においてキャパシタ $C_p$ へ接続され、その正電荷の一部分を $C_p$ へ移し、結果的に、時点 $t_1$

における電位は $V_{cp1}$ である。

【0032】

$t_1 \sim t_2$  : リセット局面 : 反対遷移状態になろうとしているCOM電極は相互の残り反対電荷を中和するために接続され、その結果、時点 $t_2$ において、それらは電位 $V_{t0}$ になる。

【0033】

$t_2 \sim t_3$  : 移送局面 : 蓄積キャパシタの電荷は適切なCOM電極へ移送される。従って、図2における楕円形22に関して、キャパシタ $C_p$ の正電荷は $i$ 番電極へ移送され、その電位は $V_{cp3}$ になり、キャパシタ $C_n$ の負電荷は $(i+1)$ 番行電極へ移送され、その電位は $V_{cn3}$ になる。

【0034】

$t_3 \sim$  : 励振局面 : 励振電圧は、励振器ODをそれぞれのCOM電極(従来型方式と同様)に接続することによって印加され、 $i$ 番行電極の電位を $V_2$ に、 $(i+1)$ 番行電極の電位を $V_6$ へ励振する。この局面の一部分のみを図5に示す。同じ局面が場面 $2 \times N1$ に関して楕円形24に適用される。

【0035】

各スイッチの動作を図4に示す。現在の方式を用いた場合の例によって図5に示すように、出力励振器ODは、負状態に移るCOM電極に関して $V_{cn3}$ から $V_6$ へ遷移するために、また、正状態に移るCOM電極に関して $V_{cp3}$ から $V_2$ へ遷移するためにCOM電極に電荷を供給するだけが必要である。

【0036】

蓄積キャパシタ( $C_p$ 及び $C_n$ )のキャパシタンスが各COM電極から見て容量性ローディング( $C_L$ )に対して増大する場合に、 $V_{cn1}$ から $V_{cn3}$ まで、及び、 $V_{cp1}$ から $V_{cp3}$ までの間隙は徐々に減少するはずである。 $C_p, C_n \gg C_L$ と仮定すれば、 $V_{cp1} \sim V_{cp3}$ 、 $V_{cn1} \sim V_{cn3}$ 、 $|V_{cp3} - V_2| \sim |V_{cn3} - V_6| \sim 1/4 |V_2 - V_6|$ が予測される。この種の状況の下では、従来型の直接励振メカニズムと比較して出力励振器を通してCOM電極に流れる電荷の概略75%が減少することがあり得る。

【0037】

「1対のCOM電極が反対遷移状態になろうとしている」というステートメントは隣接COM電極の任意の対、即ち、図2におけるCOM<sub>i</sub> およびCOM<sub>i+1</sub>、又は、第1電極COM<sub>1</sub> と最後の電極COM<sub>n</sub> の間、又は、COM走査順序の他の任意のシーケンスを対象とすることが可能である。

【0038】

(代替実施形態)

本発明の他の簡素化されたバージョンを図6および図7に示す。この修正された励振方式はスイッチS<sub>i</sub>、SC<sub>i</sub>のみを利用し、蓄積キャパシタC<sub>p</sub>、C<sub>n</sub>およびそれらの関連スイッチSP<sub>i</sub>及びSN<sub>i</sub>は使用しない。図4のスイッチ表はt<sub>0</sub>およびt<sub>2</sub>用のエントリを除去することによって簡素化済みであり、COM電極に関する関連波形を図7に示す。

【0039】

図7のCOM波形に示すように、この簡素化された方式の下では、リセット段階(時点t<sub>1</sub>からt<sub>3</sub>まで)の電荷消去効果の故に、出力励振器は遷移の後半(時点t<sub>3</sub>の後)に電流を供給することだけが必要である。従って、COM電極をV<sub>2</sub>からV<sub>6</sub>まで又はV<sub>6</sub>からV<sub>2</sub>まで励振するために出力励振器がCOM電極へ直接接続されている従来型方式と比較した場合、この方法は、COM電極に対して約50%の電荷を汲入れ/汲出しすることを必要とすることがあり得る。ただし、蓄積キャパシタC<sub>p</sub>とC<sub>n</sub>、及び、関連電荷蓄積と移送処理の欠如に起因して、この簡素化された構成は、更に工夫した方式の下で可能な75%以上の電力節約を達成できない。V<sub>2</sub>とV<sub>6</sub>の間で反対電圧遷移状態になろうとしている2つの行電極の振幅は実質的に同じであるので、これらの電極を接続し、それらの電荷を消去し、それらをV<sub>2</sub>とV<sub>6</sub>の間の共通中間電圧値にすることが可能である。

【0040】

(他の実施形態)

例えば図4における時点t<sub>1</sub>において入力を省略することにより行電極の電荷を消去するためにこれらを接続する局面を省略することも可能である。行電極の対を接続することによって電荷消去を利用するか又は利用することなしに2つの

キャパシタ  $C_p$ 、 $C_n$  を使用する代わりに1つの単一キャパシタ又は2つよりも多いキャパシタを使用することも可能である。2つよりも多いキャパシタを使用することにより、更に多くのキャパシタとスイッチの使用を犠牲にして、電力消費量を75%以上減少させることが可能である。追加スイッチを操作するためにも電力が必要なので、より多くのキャパシタ及びスイッチを使用する際には、収益遞減点が存在するはずである。この種および他の変種は本発明の範囲に含まれる。

#### 【0041】

##### (列電極)

再度図2のデータ信号を参照することとし、データ信号  $V_{SEG_j}$  は「0」及び「1」であり、これら2組の信号の相対関係を示すために、 $V_{COM_i}$  信号の重複領域には斜線を引いて図示することとする。これらの信号の波形から、連続する行選択COMパルスの期間中および  $V_{SEG_j}$  信号の種々異なる場面の間において、画素のアドレスされている列に対する電荷の汲入れ又は汲出しの結果としてCOMおよびSEG電極には重大な電圧スweepが発生する。従来型の実装においては、出力励振器をLCDパネル10のCOMおよびSEG電極に直接接続するので、これらの電荷移送作動期間中に出力励振器においてかなりの電力が消費される。

#### 【0042】

従来型の励振方式において、SEG電極は、例えば、偶数場面 ( $2 \times N$ ) 期間中は  $V_1$ 、または  $V_3$ 、奇数場面 ( $2 \times N + 1$ ) 期間中は  $V_4$ 、または  $V_6$  のような適切な励振電圧の1つに直接接続される。この種の励振方式の下では、これら電圧間の全ての遷移は電圧電源を通過する直接充電または放電に起因するものであり、従って、電力を消費する。

#### 【0043】

$V_{COM}$  はアドレスまたは選定されていないCOM電極に印加される非走査電圧 (即ち、偶数場面期間中の図2における  $V_2$ 、奇数場面期間中の  $V_5$ ) である。SEG電極の展望から次の事が観察される。 $V_{SEG} - V_{COM}$  の値はCプログラム言語の規定を使用する次式によって数学的に表すことが可能である。

$$(Dt_i \text{ (OR) } Ft_i) \text{ (OR) } (Dt_{i-1} \text{ (OR) } Ft_{i-1}) \times$$

$$\left( (D t i (OR) F t i) ? + 1 : - 1 \right) \times 2 \times V d \quad (1)$$

ここに、

(OR)は論理オペレーションXORである。

$D t i$ は行励振期間*i*において或る特定のSEG電極SEG*k*を励振するデータである。

$F t i$ は列励振期間*i*において、行ドライブ駆動装置周期期間*i*における場面值(偶数に対して0、奇数に対して1)である。

対 $V_1$ 、 $V_2$  ;  $V_2$ 、 $V_3$  ;  $V_4$ 、 $V_5$  ;  $V_5$ 、 $V_6$  各々の間の電圧差は全てVdであるものと仮定する。

#### 【0044】

上式の第1部分 $(D t i (OR) F t i) (OR) (D t i - 1 (OR) F t i - 1)$ はVcom(遷移検出器TD)に対するSEG信号の変化の有無を計算する。観察可能かつ容易に推論可能であるように、上式のこの部分が1を生成する可能性は2つある。一方の状況は、 $D t i$ と $D t i - 1$ が同じであるときに、 $F t i$ が $F t i - 1$ と異なる(即ち、場面が偶数と奇数の間で変化する)場合である。もう一方の状況は、 $F t i$ と $F t i - 1$ が同じであるときに、 $D t i$ と $D t i - 1$ が異なる場合である。

#### 【0045】

上式の第2部分、即ち $(D t i (OR) F t i) ? + 1 : - 1$ は、表記法を使用し、この場合(式1?式2:式3)は式1ならば、式2、そうでなければ(エルズ)式3を意味する。上式の第2部分 $(D t i (OR) F t i) ? + 1 : - 1$ はVsegとVcomの間の電圧の方向(方向検出器DD)を計算する。これは時点TiおよびTi-1における場面およびデータに依存する。

#### 【0046】

上式の第3部分は変化の大きさであり、 $V_6$ 、 $V_5$ 、 $V_4$ と $V_1$ 、 $V_2$ 、 $V_3$ の電圧差に依存する定数である。検討を簡素化するために、これらの電圧の各対の間の差 $V_1$ 、 $V_2$  ;  $V_2$ 、 $V_3$  ;  $V_4$ 、 $V_5$  ;  $V_5$ 、 $V_6$ は同じ値Vdであるものと仮定される。

#### 【0047】

前述の式においてはCOM電極走査の動作は無視されるが、ただし、1) COM走査はSEG電極励振に対する直交作動であり、2) 実用的な図形タイプのマトリックスLCDであるという事実により、COM電極の個数は一般に10より遙かに多く、これらCOM電極のただ1つだけがいつでも走査作動し、単純化によって生成する誤差はSEG電極電流の作動状態を計算するためには無視できる程度である。

#### 【0048】

次に、図8に示す回路について考察することとする。この場合、スイッチS、SP、SN、及び、SCは上述の式を用いて各SEG電極用を実現された1対の検出器(遷移検出器TD、及び、方向検出器DD)によって制御される。図8を簡素化するために、DDとスイッチS、SP、SN、SCの間の接続は省略した。TDは入力Dti、Fti、Dti-1、Fti-1(図示せず)を備え、DDは入力Dti及びFti(図示せず)を備える。TD及びDDは上述の方程式(1)におけるTDおよびDDに関する機能的表現の観点から当該技術分野における当業者に知られている仕方において実現可能である。複数対の検出器TD、DDが用いられ、検出器の対の各々は対応する列電極の検出用であり、検出器の対の各々は上述の方程式(1)に従って対応する列電極の状態を検出するために用いられる。

#### 【0049】

或る特定のSEG電極に関するTD出力が0であるならば、その対応するスイッチSはCLOSE(X)位置のままであり、SP、SN、およびSCはOPEN位置のままである。この期間中はこのSEG電極にとって一切の切換動作は起きないはずである。SEG電極に関してTD出力が1であるならば、その対応するDDの出力に応じて、スイッチSP/SN/SCは一連の切換え動作(図9)に関係し、4局面電荷保存励振方式を生成する(図10)。

#### 【0050】

図8の概略図および図9のスイッチ動作表および図10の予測波形を参照することにより、出力励振器(概略図には三角形として記号表示される)から直接入来するSEG電極励振信号(Vi)をSEG電極(SEGi)に接続する代りに

、本発明においては、4個のスイッチ $S_i$ 、 $S_{Pi}$ 、 $S_{Ni}$ 、 $S_{Ci}$ の導入により3つの追加局面が導入される。図10は或る特定のCOM行励振期間中に種々異なる遷移を通過するSEG電極に関する電圧波形を示す。

【0051】

図10の例によって示すように、現在提案中の励振方式の動作は従来型の1局面方式に追加3局面を導入した。

【0052】

$t_0 \sim t_1$ ：蓄積局面：SEGまたは列電極からの電荷が適切な蓄積キャパシタに蓄積される。

【0053】

$t_1 \sim t_2$ ：放電局面：遷移状態になろうとしている全てのSEG電極が共通ノード $V_{com}$ へ接続される。走査中またはアドレス中である行電極を除く全ての行電極は $V_{com}$ 電圧によって励振される。従って、走査中でない行電極および遷移状態になろうとしている列電極によって形成されるキャパシタの対向プレート上の電荷は放出されることになる。これは、アドレス中の行電極の部分形成する列電極を除き列遷移の影響を受ける全てのキャパシタを実質的に中和する。

【0054】

$t_2 \sim t_3$ ：移送局面：蓄積キャパシタの電荷は適切なSEGまたは列電極へ移送される。

【0055】

$t_3 \sim$ ：励振局面：励振電圧はSEG電極（従来型方式と同様）へ接続される。この局面の一部分のみを図10に示す。

【0056】

各スイッチの動作を図9に示す。特定の時点におけるスイッチの「閉じること」及び「開くこと」を表示する図4における規定が図9において用いられる。現行方式を用いた例によって図10に示すように、出力励振器は、負に移ろうとしているSEG電極に関しては、 $V_{cn3}$  から $-V_d$ へ遷移するためにSEG電極へ電荷を供給することだけが必要であり、正に移ろうとしているSEG電極に関し

では、 $V_{c_{p3}}$  から  $+V_d$  へ遷移するための電荷供給だけが必要である。ノード  $V_{com}$  はスイッチ 30 を介して  $V_2$  及び  $V_5$  の電圧電源へ交互に接続される。この場合、ノードにおける電圧は行電極用に非走査電圧を供給するために使用可能である。図 8 に示すように、ノード  $V_{com}$  をキャパシタ  $C_p$ 、 $C_n$  へ接続することにより、 $C_p$ 、 $C_n$  を介して列電極へ印加される電位および  $C_p$ 、 $C_n$  の電位は、行または COM 電極へ印加された非走査電位（図 2 における  $V_2$ 、 $V_5$ ）のまわりで浮動させられる。従って、列電極は、2 つの目標電位（ $V_1$ 、 $V_3$ ； $V_4$ 、 $V_6$ ）の間の非走査電位（上の例における  $V_2$  または  $V_5$ ）に対して反対電圧遷移状態にある。

#### 【0057】

例えばセル式電話ディスプレイのような一般的な STN LCD 用としてディスプレイされた図形データが変更されることは比較的稀である。 $C_p$  および  $C_n$  のキャパシタンスが SEG のローディングキャパシタンス  $C_{LOAD}$ （例えば、 $C_p = C_n = 30 \times SUM$ （全 SEG 電極の  $C_{LOAD}$ ））よりも著しく大きいものと仮定した場合における静的図形パターンに関して、偶数と奇数場面の間の SEG 信号が厳密に対称である故に、数学的シミュレーションによれば、 $C_p$  及び  $C_n$  に印加される電圧は対称ペア（対）の値（ $\pm V_d / 2$ ）に徐々に接近する（安定化する）ことが示されている。

#### 【0058】

放電局面および本方式の実用性に重大な影響を及ぼすことなしに関連スイッチ（SC）を除去することによって前述の励振方式は簡素化することが可能である。この種の簡素化された方式においては、 $C_p$  及び  $C_n$  は両方ともに  $C_{LOAD}$  より十分に大きいものと仮定され、 $C_p$  及び  $C_n$  に関して安定した値は  $\pm V_d / 3$  に近く、 $V_{c_{p1}}$  及び  $V_{c_{p3}}$  は実質的に同じ（ $V_{c_p}$  に等しい）であり、また、 $V_{c_{n1}}$  及び  $V_{c_{n3}}$  と同じ（ $V_{c_n}$  に等しい）である。従って、理論上の最大の電荷転換比率 66% が達成可能である。図 10 を参照することとし、SEG 励振器は、時点  $t_3$  の後で、 $V_{c_n}$  から  $-V_d$  または  $V_{c_p}$  から  $+V_d$  へ SEG 電極を励振することだけを必要とし、従って、 $2 \times V_d$  全電圧遷移の  $1/3$  だけ電荷を供給することだけが必要である。

## 【0059】

その代わりに、図6、7に示す行またはCOM電極の場合のように、局面を除去して、列電極はキャパシタへ接続され、放電局面のみを残すことも可能である。このような場合においては、50%の理論最大電荷転換比率が達成可能である。

## 【0060】

(一般化された方式)

受動LCD用の一般的な電荷節約方式は次に示す現象のいずれか1つに基づくことがあり得る。即ち：

1つの行の励振に際しては、1対の反対極性遷移が存在する(例えば、図2の楕円形22、24によって示されるように1つの行電極からその次の行電極への遷移におけるCOM電極走査の場合)。

静的イメージの殆どは、上述のLCDに関するDC必要条件が皆無である故に、(例えばSEG電荷節約方式のように)2つの場面(1つの電界は1つの画素へ正極性の電圧を印加することに起因し、その次の場面は、同一画素へ負極性の電圧を印加することに起因する)を横断して画素へ印加された信号は主として振幅が等しく、記号が反対である。

## 【0061】

一般化された電荷節約方式は次のように説明できる。

これらの遷移の2つの目標電圧の間に(例えば、COM遷移に関しては $V_5 \sim V_1$ 、または $V_2 \sim V_6$ 、および、SEG遷移に関しては $V_6 \sim V_4$ 、または $V_3 \sim V_1$ )N個の蓄積キャパシタが使用されることがあり得る(好ましくは、キャパシタの各々のキャパシタンス値は $\gg$ 負荷キャパシタンスでなくてはならない)。検討を容易にするために、例えば、CNの電圧は $V_6$ に最も近い電圧に安定化され、 $V_2 \sim V_6$ 。COM遷移に関しては、C1の電圧は $V_2$ に近い値に安定化されるように、N個のキャパシタはCN~C1であり、これらは順々に配置される。 $V_6$ から $V_2$ までのCOM電極遷移は、先ず電極をCNに接続し、次に、CN-1、...、C1へ順次に接続する。 $V_2 \sim V_6$ 遷移に関しては、電極はC1、...、CNへ順次接続される。同一方式は、 $V_1 \sim V_3$ と $V_4 \sim V_6$ の間のSEG又は列電極遷移に適用可能である。SEG電極に関して電荷を蓄積し、か

つ再使用するためのキャパシタに関しては、基準電位は浮動しつつあり（例えば、COM電極の非走査電位を基準とする）、大地を基準としないことに留意されたい。

#### 【0062】

CN～C1キャパシタンスは全ローディングキャパシタンスよりも著しくおおきい(>>)と仮定すれば、有限の安定化期間の後で、COM電極に関するこれらN個の電荷蓄積キャパシタ(C1～CN)は、 $V_6 > V_{CN} > V_{CN} - V_{CN-1} > \dots > V_{C1} - V_2$  という状況に安定化することになる。キャパシタをVcom(図2における $V_2$ 、 $V_5$ )へ接続することにより、同じ推論はSEG電極へも適用されるはずであり、この場合、SEG電極用のN個の電荷蓄積キャパシタ(C1～CN)は $V_d - V_{CN}$   $V_{CN} - V_{CN-1}$   $\dots$   $V_{C1} - (-V_d)$  という状況に安定化することになる。システムが安定化された後で、電荷節約比率は $1/N + 1$ に等しくなる。即ち、N個のキャパシタが用いられる場合には、全電圧スイング遷移の振幅 $1/(N + 1)$ の最後のステップのみが(COM/行またはSEG/列)励振器からの励振電流を要求することになる。キャパシタの電位の間の間隔または段階は、例えばNが4未満であるようなNが小さい値である場合には実質的に等しい。

#### 【0063】

(回路概略図)

一般化された方式において、必要とされるスイッチの個数は電荷節約段階数に比例する。一般に、N段階電荷節約方式はN-1個のキャパシタとN個のスイッチを必要とする。ただし、これは経験則に過ぎず、設計構想に基づいて変化し得る。COMおよびSEG両方の電荷節約方式の例を次に掲載する。

#### 【0064】

(COM(行)方式とSEG(列)方式の相違)

開示されている2つの方式の間で観察される相違は主として電圧スイングの解釈に因る。COM(行)電荷節約の場合には、基準は安定した電圧(例えば、接地)であるが、SEG(列)電荷節約の場合には基準は移動電圧(例えば、 $V_2$  または $V_5$ )である。「大多数の画素」の観点から概観するならば、これら2つ

の方式には相違が無い。SEG電極の場合には、対応するCOM電極の「大多数」は2つの電位（例えば、 $V_2$  と  $V_5$  ）の間で動揺する。対応するCOM電極のこれら「大多数」の観点から見ると、SEG電極の電圧スイングは既に述べたように安定した電圧を基準とする。

#### 【0065】

従って、本発明の根拠とされる重要な観察事項は、遷移ノードに対する「中性」基準点に接続するために電荷節約キャパシタが必要であるということである。COM電極の場合には、この「中性」基準は接地電圧であっても差し支えないが、SEG電極の場合には、この「中性」基準はCOM電極の場合の「非走査」電圧でなくてはならず、記述の例ではディスプレイの電流極性に依じて $V_2$  または $V_5$  でなくてはならない。

#### 【0066】

（特殊な状況）

反対遷移対が同時に発生し（例えば、図2に示す楕円形22、24におけるCOM/行走査作動）、Nを偶数とすると所要電荷節約比率が $1/N$ である場合には、キャパシタの必要個数は $N-1$ 個でなくて $N-2$ 個である。これはプロセス実施ステップの1つを、ほかの理由で必要とされ、かつ $(V_6 + V_1)/2$ に非常に近い安定化された電圧を持つはずの電荷節約キャパシタへ接続する代わりに、2つの反対状態にある電極を一緒に接続するステップで置き換えることにより達成される。上述のCOM電荷節約方式の例としては $N=4$ の特定の場合を示し、同様にキャパシタを一切必要としない $N=2$ の特殊な場合も例として示すこととする。

#### 【0067】

（場面反転および行反転両方の励振方式へ適用可能）

前述の一般化された電荷節約方式は場面反転LCD励振方式および行反転LCD励振方式によって運転されるLCDに平等に適用可能である。図11は反転方式を説明するために有用な図1の行電極に印加可能な電位信号の説明図である。図11に示す電圧波形は行反転方式に適する。この場合、行電極またはCOM電極に印加されるアドレス信号の電圧または電位は、3つの隣接する各々の行電極

またはCOM電極の隣接する組の間で反転される。図11に関して、各場面(2×N、2×N+1)はそれぞれ配列体構成された3個の行電極を含む5個の組に分割された15個の行電極によってカバーされている。図11に示す波形は配列体内で隣接する3個の行電極の2番目の組の中央の1つをアドレス又は走査するために適した波形である。場面2×Nに関して、この電極をアドレスするための走査パルス52は負に向かうパルスであるが、場面2×N+1に関して、走査パルス54は正に向かうパルスである。従って、アドレスされるべき第2組内の第1行電極をアドレス又は走査するためには、走査パルスは図11に示すパルス52、54より行励振期間1つだけ前に発生していなければならないはずであり、第2組内の最後の行電極をアドレス又は走査するためには、アドレス又は走査するためのパルスは図11に示すパルス52、54の後で発生しなければならないはずである。この種の差は別として、第2組内の残りの2つの(最初と最後の)行電極に印加される電圧信号の波形は中央の行電極用として図11に示す波形に類似する。

#### 【0068】

図11に示す電圧信号の基準電位は $V_0$ である。行電極で構成される組5個で形成される配列体内の隣接する3個の行電極の第1および第3組に関しては、これらの組に印加される電位の波形は図11に示す波形を反転した波形である。この場合、第1および第3組内の第2行電極へ印加される電圧波形は図11に示す電圧波形に類似するが、線 $V_0$ のまわりで反転している。従って、配列体内の異なる2つの組の中の隣接する行電極に関しては、異なる非走査電位が印加される。図11に示す方式を含む場面反転方式を用いて図示される前述の全ての特徴が行反転方式を用いたLCDに適用可能であることは、当該技術分野における当業者にとって明白なはずである。

#### 【0069】

方程式(1)については、場面反転方式に関して上述したとおりであり、この場合、全てのCOM電極は同じ極性の信号で励振されるが、偶数場面と奇数場面の間で反対極性の信号で励振される。行反転方式においては、反対遷移状態になるようとしている異なる行電極は反対極性の信号で励振される。従って、2つの方

式の間には類推が成立することが可能であり、方程式(1)は場面インジケータ  $F_{ti}$ 、 $F_{ti-1}$ を極性インジケータ  $P_{ti}$ 、 $P_{ti-1}$ によって置き換えることにより行反転方式に適用可能であり、結果的に、修正済み方程式(1)は行反転方式における反対遷移状態になろうとしている異なる行電極を横断して印加可能である。実際、場面反転も反対極性であるべき偶数および奇数場면을横断して印加される信号を必要とするので、一般的公式化はこの種の修正によって達成される。

#### 【0070】

図1の行および列電極を励振するための制御の部分を図3及び8に示す。行または列電極を励振するための制御回路全体は集積回路の形で実装可能である。キャパシタ  $C_p$ 、 $C_n$ は制御回路用集積回路の一部として実装可能であるが、特に大きい値のキャパシタンスのキャパシタが用いられる場合には、キャパシタは離散型構成要素の形で実装されることが望ましい。

#### 【0071】

既に注記したように、ON状態にある画素とOFF状態にある画素のキャパシタンス値における差は、行毎に異なるRC遅延を生じる原因となり、例えば、テキストディスプレイ用として使用する場合のように、2つの画素行間にシャドウを作る。この影響を図12Aに示す。図12Aに示すように、102はON状態にある画素に関する選定された行電極と選定された列電極との間の電圧差を表し、104はOFF状態にある画素に関する選定された行電極と選定された列電極とを横断する電圧を表す。換言すれば、OFF状態における画素を横断する電圧はON状態における画素の場合よりも更に迅速に目標値に到達し、シャドウその他のひずみを生じることがある。これは望ましくない。

#### 【0072】

図2を参照して、場面  $2 \times N$  期間中の行電極  $i + 1$  に関し、楕円形22は行電極  $i + 1$  をアドレスするための走査電圧波形の降下縁を囲む。従って、走査電圧は値  $V_6$  であり、非走査電圧は  $V_2$  である。走査パルスの端部において、行電極  $i + 1$  に印加された電圧は  $V_6$  から  $V_2$  へ上昇する。後続する場面  $2 \times N + 1$  期間中における楕円形24に関して、走査電圧は  $V_1$  であり、非走査電圧は  $V_5$  で

ある。従って、いずれの場合にも、信号の極性を無視すれば、走査電圧 $V_6$ 、 $V_1$ は $V_5$ によって表され、非走査電圧 $V_2$ 、 $V_5$ は基準電圧である $V_{ref}$ によって表される。これは図12Aに示される。

#### 【0073】

従って、走査電圧が行電極へ印加された後で、RC遅延における差に起因して、走査電圧 $V_5$ によってOFF状態にされ、かつアドレスされる画素は他の異なる行電極によってON状態にされる画素よりも更に迅速に値 $V_5$ に到達する。これはグラフ102及び104に示される。従って、図12Aにおけるグラフ102は画素をアドレスする行電極の電圧を表す。この場合、上述の画素はONされているが、グラフ104はOFFされている画素をアドレスする行電極の電圧を表す。一方、行の1つを構成する多数の画素がON状態にあり、他方、他の行はON状態にある行画素を殆ど持たないので、これらの他の行は、ON状態にある多数の画素を持つ単一行がONされる以前にOFFされ、それによって、シャドウその他のひずみを生じる原因となる。

#### 【0074】

既に注記したように、当該トレースの非均一性または長さに差がある故に、異なる行電極を電源に接続するITOトレースの抵抗値は異なることがあり、それによって、異なる行電極と画素の間のRC遅延に差を生じる他の原因を導入することになる。

#### 【0075】

本発明は、図12Bに示すように、行電極へ印加された電圧を少なくとも2つの増し分段階または増し分的段階を経て上昇させることにより既に述べたシャドウおよび他の望ましくない影響を減少させることができるという観察結果に基づく。従って、行電極へ全走査電圧 $V_5$ を供給する代わりに、全走査電圧の半分、即ち $1/2 \cdot V_5$ に実質的に等しい走査電圧が或る時限に互って先ず行電極へ印加され、次に、全走査電圧 $V_5$ が印加される。 $1/2 \cdot V_5$ 走査電圧が印加される時限はRC遅延が異なる故に全走査電圧 $V_5$ が印加される以前に低速切換え行電極が高速切換え行電極に追い付くに十分な長さであることが好ましい。換言すれば、図12Bに示す多重段階励振波形は1つ又は複数の均等化ステップを生じさせ

る。この場合、高速切換え行電極（低RC遅延）は先ず中間電圧レベルに到達し、多重段階波形の更に高い次の電圧が印加される以前に更に低速の切換え行電極の作動を待つ。

【0076】

全走査電圧 $V_s$ は、図12Bに示す増し分よりも小さい増し分（インクリメント）に分割されても差し支えないことは明白であり、複数の異なる走査電圧で構成される1組の電圧が行電極へ順次に印加されても差し支えない。この場合、低速切換え行電極が高速切換え行電極に追いつくことを可能にするために十分な時間だけ各電圧は印加される。従って、図12Bにおいて、走査電圧 $1/2 \cdot V_s$ が印加される場合、一方において、高速切換え行電極は曲線104aに沿ってこの種走査電圧に到達するが、他方において、低速切換え行電極は曲線102aに沿ってこの種走査電圧に到達する。次に、全走査電圧 $V_s$ が印加されると、高速切換え行電極は曲線104bに沿ってこの種の値に到達し、低速切換え行電極は曲線102bに沿ってこの種の値に到達することになる。

【0077】

図12Bの方式と図12Aの方式の遅延における差は、一方において102a、104a、102b、104b曲線の間および他方において102と104の曲線間の斜線を引いた部位によって図示される。液晶の光学特性は走査電圧の実効値に応答し、曲線102aと104aの間の斜線を引いた部位は、例えばグラフ102bと104bの間の部位のような高い電圧における斜線部位に比較して著しく小さいので、実質的に無視され得る。曲線102b、104bの間の斜線部位を視覚的に比較しても、図12Aにおける曲線102と104の間の斜線部位の上側よりも著しく小さいことが分かる。この差異は図13A及び13Bに更に明瞭に示される。

【0078】

曲線102が直線102'によって近似され、曲線104が直線曲線104'によって近似されていることを除けば図13Aは図12Aと同じである。図12Bにおける同じ近似が図13Bにおいて用いられている。図13Aと13Bを比較し、図13Aにおける線 $1/2 \cdot V_s$ 以上の線102'、104'によって制

限された斜線部位と線  $1/2 \cdot V_s$  以上の線 102b'、104b' によって制限された部位との間の差を2重斜線の部位105によって示す。

#### 【0079】

走査電圧  $V_s$  が実質的に等しい4個の増し分(インクリメント)部分に分割されている場合、電源は走査電圧  $V_s$  および走査電圧  $V_s$  の4分の1に実質的に等しい電圧を図1のLCD10ディスプレイに供給しても差し支えない。例えば、図14に示すように、独立した電源(図示せず)は励振器110、112、114、116、118を介して走査電圧  $V_s$ 、 $3/4 V_s$ 、 $1/2 V_s$ 、 $1/4 V_s$ 、及び、接地をLCDディスプレイ10の行電極へ供給するために用いられる。この場合、最も低い走査電圧から開始して励振器110~116によって供給される4つの異なる電圧が順次印加される。明らかに、 $V_s$  は4個未満または4個以上の増し分(インクリメント)に分割されても差し支えない。この場合、インクリメントは等しいか又は等しくなくても差し支えなく、この種の変動は本発明の範囲に含まれる。

#### 【0080】

インクリメント用に電圧の全てを供給する代わりに、例えば上述の実施形態におけるように、これらのいくらかはスイッチ及びキャパシタを用いて達成可能である。従って、関係する行電極の電圧インクリメント全体を通じて段階的供給を達成するために、図5に示す時限  $t_0$  から  $t_1$ 、及び、 $t_2$  から  $t_3$  において、行電極に対して電荷を供給または吸収するために、図3に示すように1つ又は複数のキャパシタを使用することが可能である。その代わりに、これらのインクリメントは、例えば図5に示す時限  $t_1$  から  $t_2$  までにおいて反対電圧遷移状態になるうとする行電極を一緒に接続することによって達成される。スイッチを使用するこれらの動作については図3、4、5に示し、これらを参照して詳細に記述した。この種および他の実施形態は本発明の範囲内に含まれる。

#### 【0081】

行電極に印加される電位をインクリメントを介して段階状に形成するという前述の着想は能動マトリックスタイプならびに受動LCDディスプレイ、及び、LCDを走査する単一および多重線に適用可能である。

## 【0082】

本発明は種々の実施形態を参照して記述してきたが、本発明の範囲から逸脱することなしに変更および修正が実施可能であり、本発明は添付特許請求の範囲およびそれらの等価体によってのみ定義され得ることを理解されたい。ここに参照された全ての参照資料はそれらの全てが引用によってここに組み込まれている。

## 【図面の簡単な説明】

## 【図1】

LCDパネル及び本発明を説明するために有用なその行および列電極の概略正面図である。

## 【図2】

本発明を説明するために有用な図1の行および列電極に印加される電圧の説明図である。

## 【図3】

本発明の好ましい実施形態を示す図1の行電極を励振する制御回路の一部を形成する3つの代表的回路の概略図である。

## 【図4】

図3の回路の動作を説明する表を示す図である。

## 【図5】

図4の表に従った行電極の電圧遷移の説明図である。

## 【図6】

本発明の代替実施形態における図1の行電極を励振する制御回路の一部分を形成する3つの代表的な回路の説明図である。

## 【図7】

図6の回路を用いて達成される行電極の電圧に関する波形のプロット図である。

。

## 【図8】

本発明の他の実施形態を説明する図1の列電極を励振する制御回路の一部分を形成する3つの代表的な回路の概略回路図である。

## 【図9】

図8の回路の動作を説明する表を示す図である。

【図10】

図8の回路の動作を説明する列電極の電圧遷移波形のプロット図である。

【図11】

行反転方式の説明に有用な図1の行電極に印加される電圧の説明図である。

【図12A】

LCDディスプレイをアドレスするための従来型方式を示すON及びOFF状態にある画素に関する選定された行電極と選定された列電極の間の電圧差のプロット図である。

【図12B】

ON及びOFF状態にある画素に関する選定された行電極と選定された列電極の間の電圧差のプロット図である。ここに、印加された電圧は本発明の一実施形態を示す2つの増し分の形で変化する。

【図13A】

図12Aのプロット図である。ここに、電圧差の図形的表現が図12Bの一実施形態における本発明の利点を示すために有用な2つの線によって近似される。

【図13B】

図12B、及び、図12Bの一実施形態における本発明の利点を説明するためにここに示す電圧差の近似である線のプロット図である。

【図14】

本発明の一実施形態を説明するための電圧電源およびLCDの一部分の構成図である。

【図1】

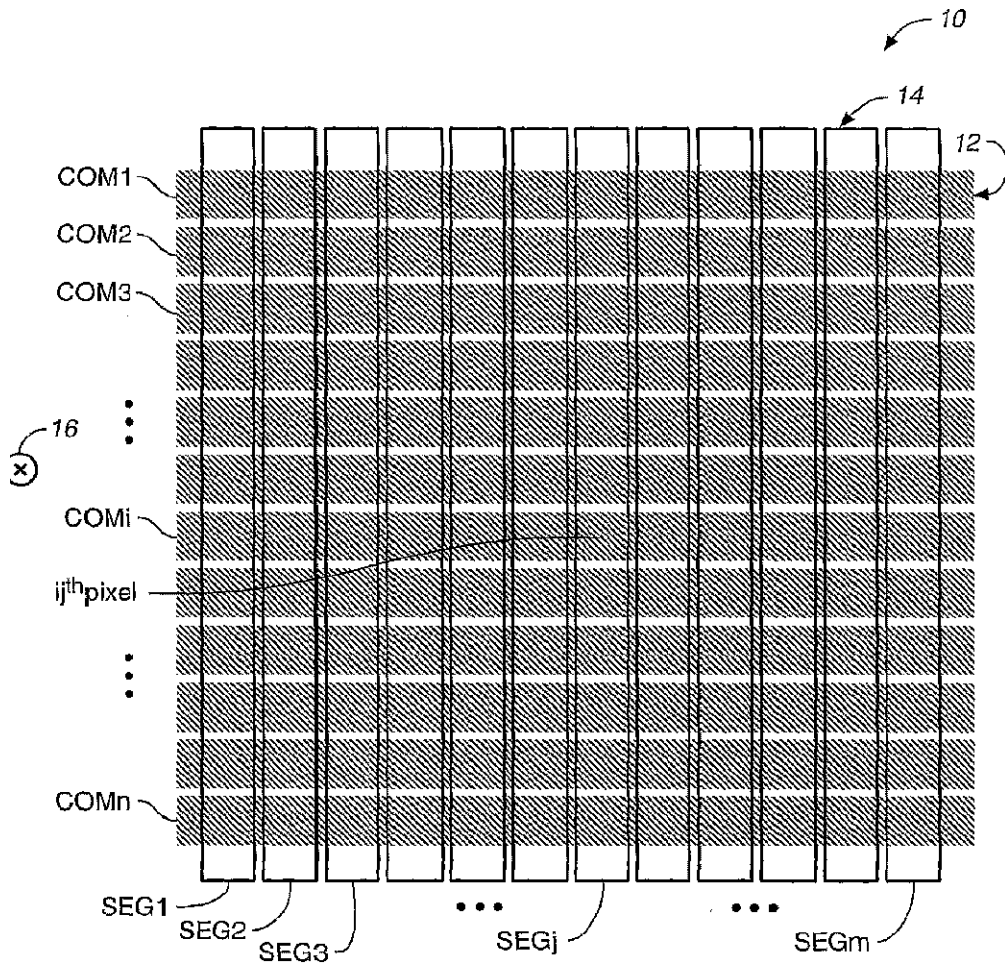
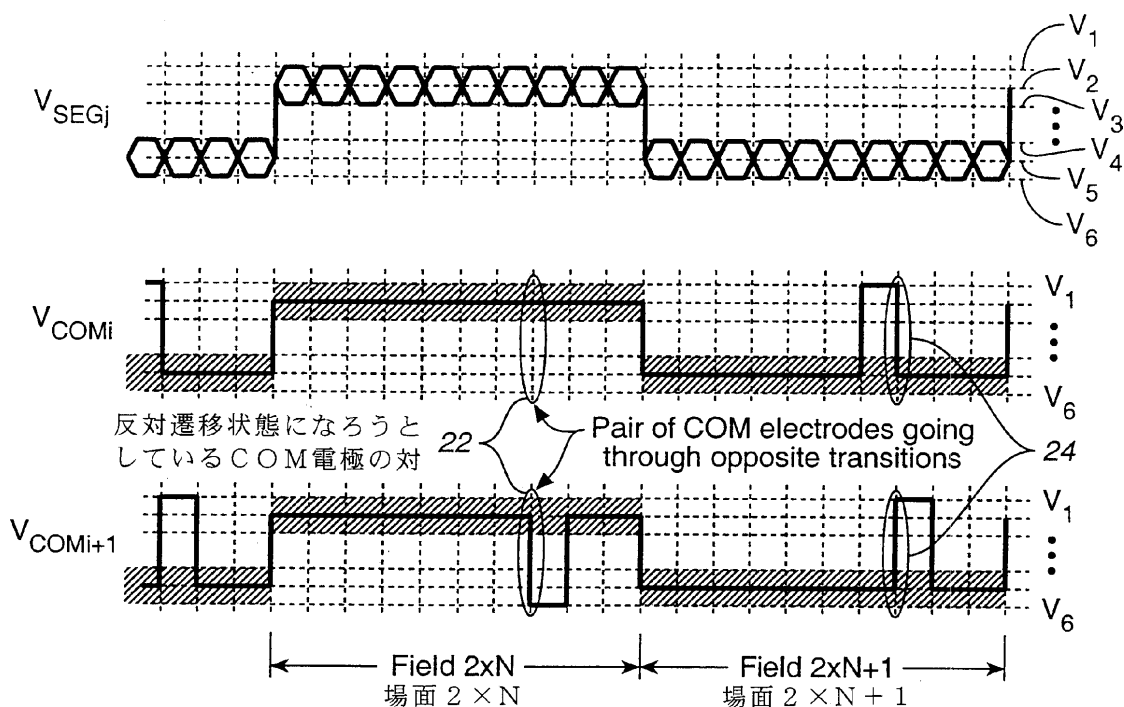
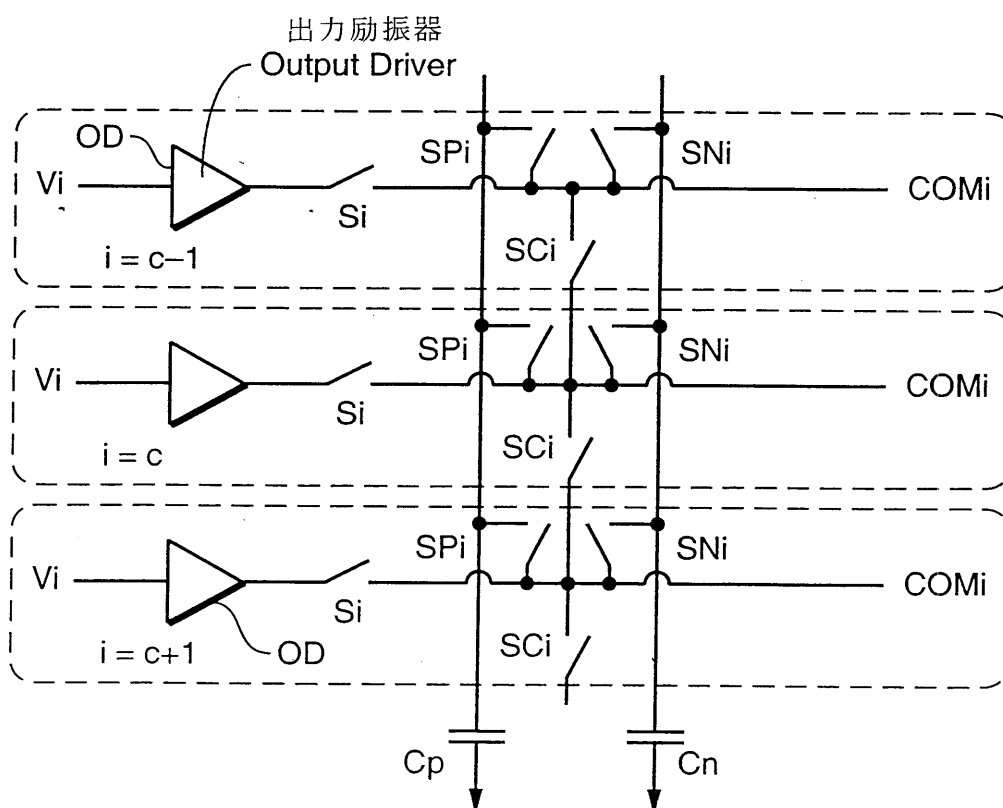


FIG.\_1

【図2】



【図3】



【図4】

Transition	正に向かう				負に向かう			
	t0	t1	t2	t3	t0	t1	t2	t3
SPi			X		X			
SCi		X				X		
SNi	X						X	
Si				X				X

【図5】

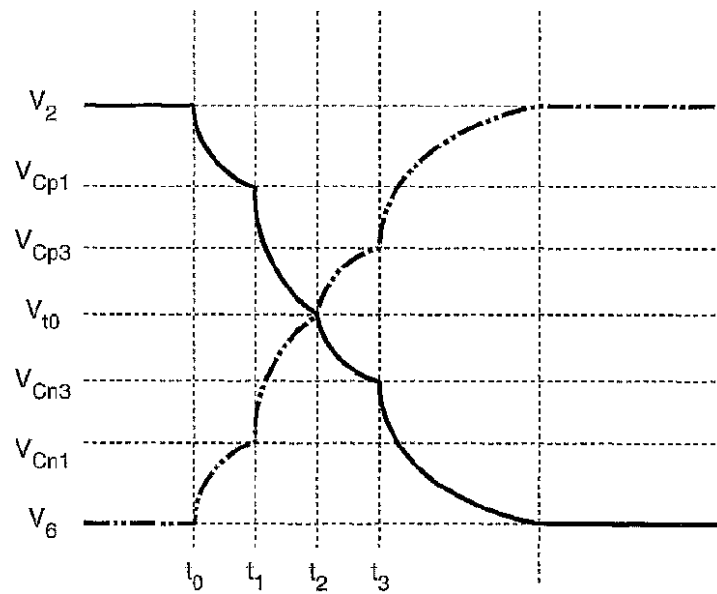


FIG.\_5

【図6】

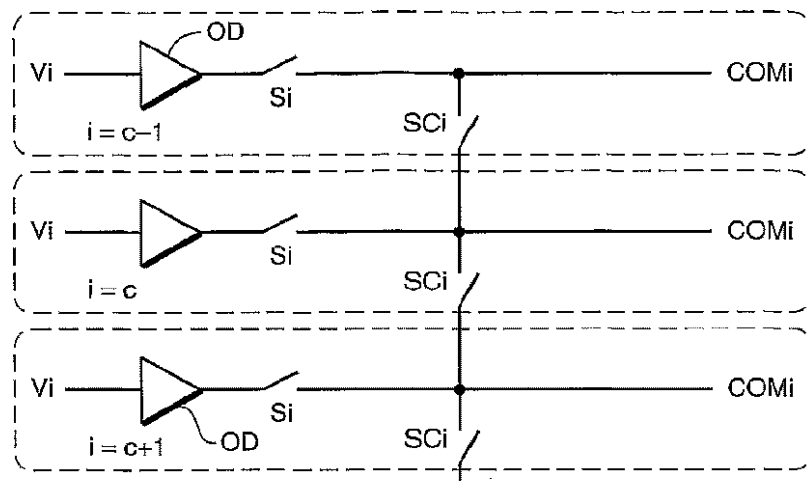


FIG.\_6

【图7】

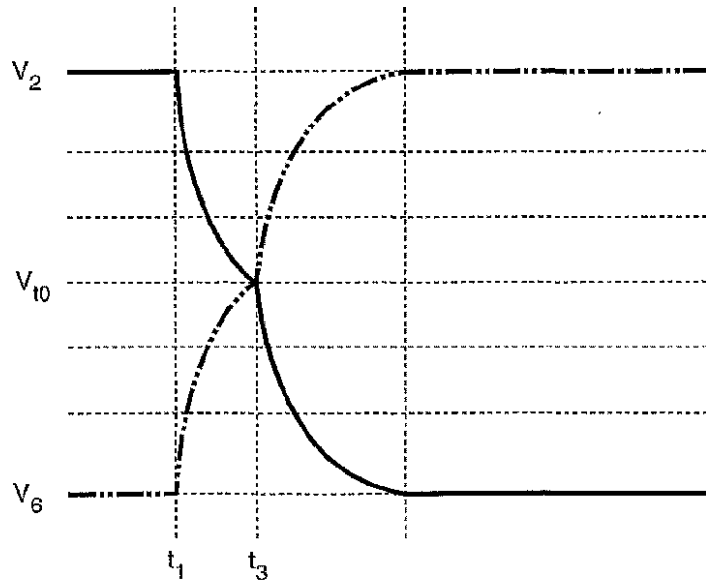
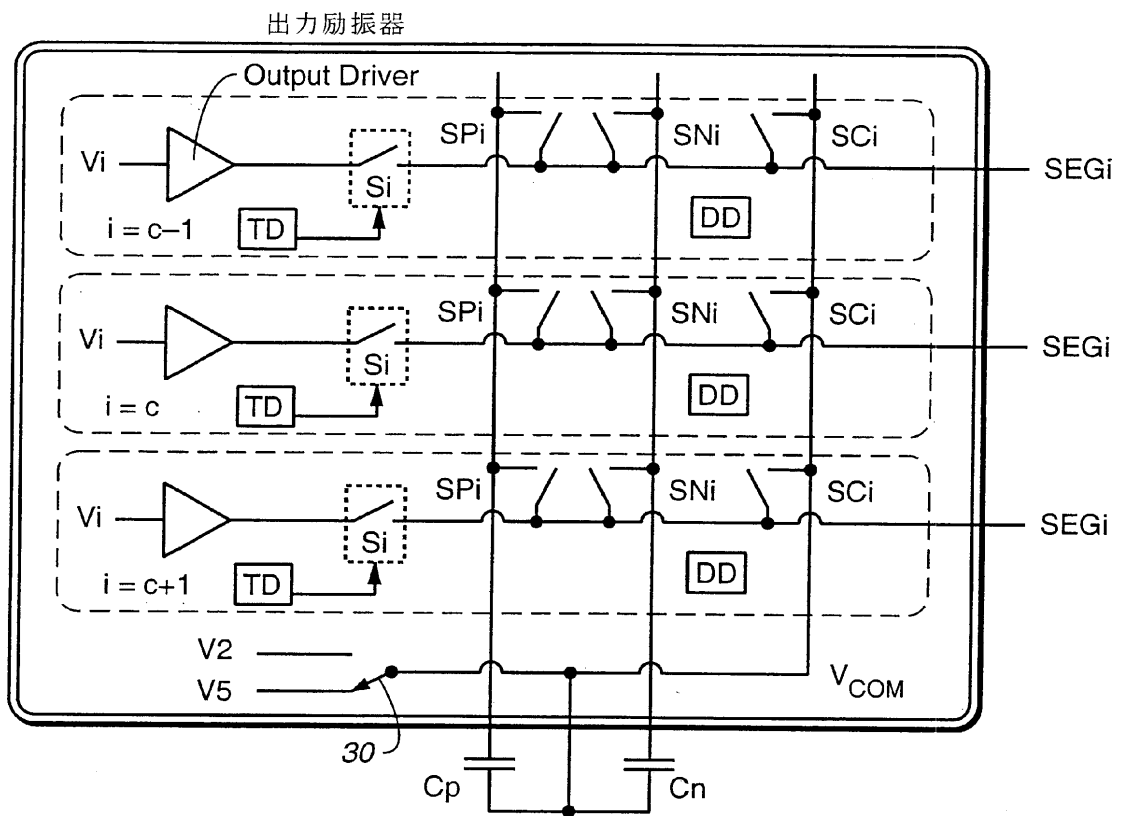


FIG. 7

【图8】



【図9】

Transition	遷移 正に向かう				遷移 負に向かう			
	Positive going(TD=1, DD=1)				Negative going(TD=1, DD=0)			
Time	t0	t1	t2	t3	t0	t1	t2	t3
SPi			X		X			
SCi		X				X		
SNi	X						X	
Si				X				X

【図10】

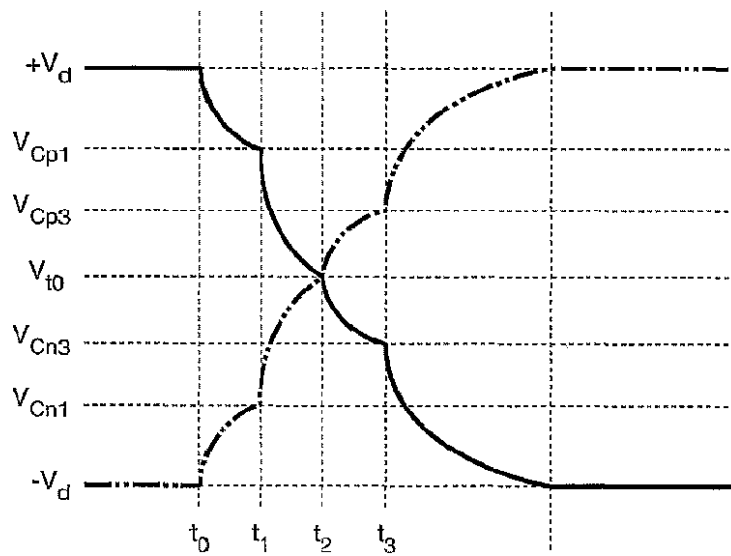
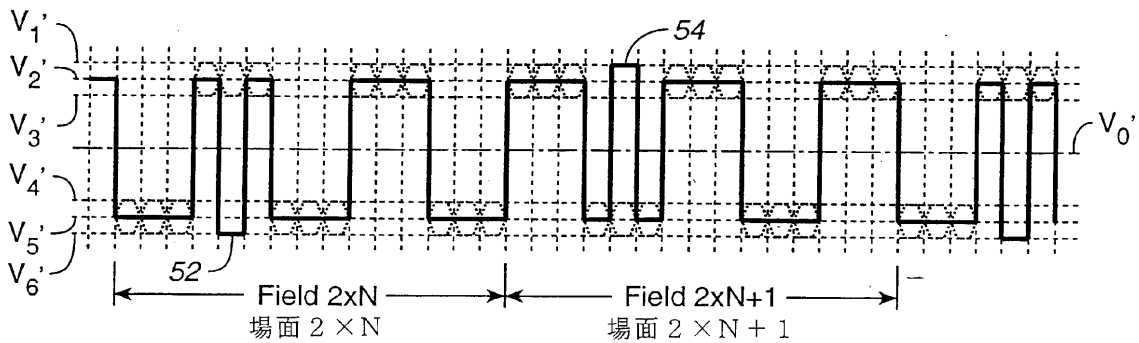


FIG. 10

【図11】



【図12】

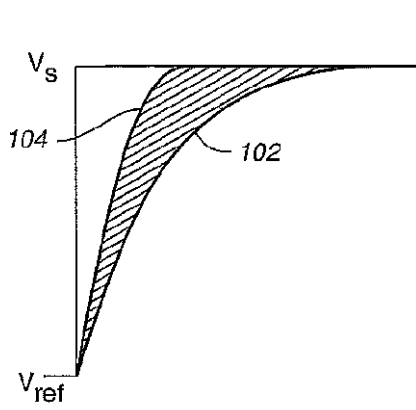


FIG.\_12A

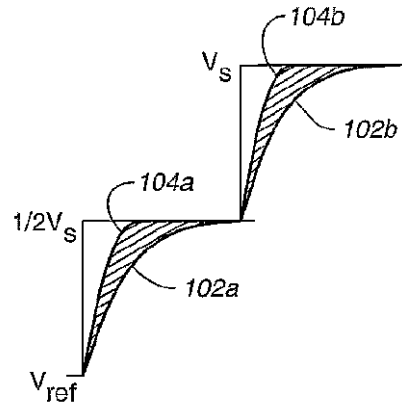


FIG.\_12B

【図13】

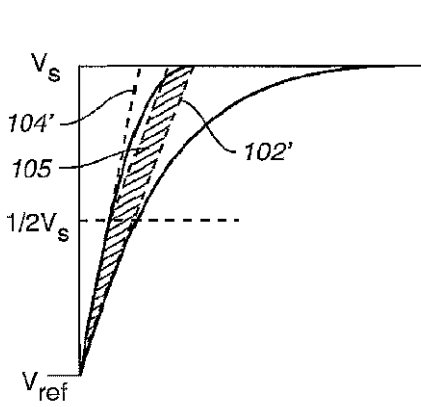


FIG.\_13A

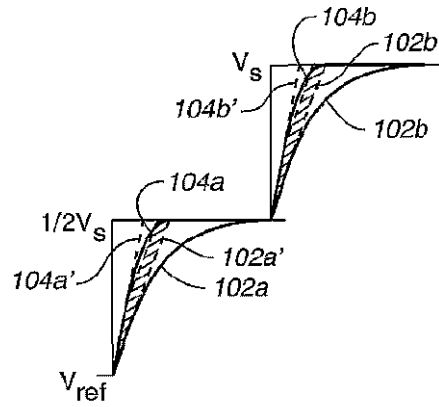


FIG.\_13B

【図14】

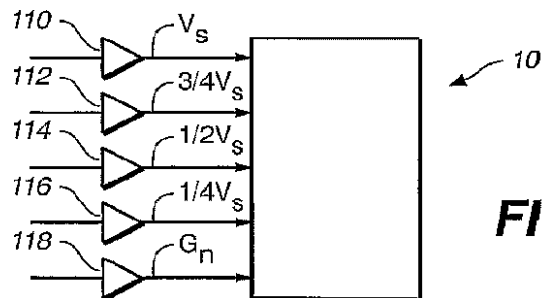


FIG.\_14

## 【国際調査報告】

## INTERNATIONAL SEARCH REPORT

		International Application No PCT/US 01/01914
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 609G3/36		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC 7 609G		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	GB 2 326 013 A (LG SEMICON CO LTD) 9 December 1998 (1998-12-09)	1, 2, 36, 43-46, 49, 52, 55
Y	see abstract page 1, line 4 -page 2, line 29 page 3, line 17 - line 28 page 5, line 14 -page 7, line 23; figures 3, 4, 10 page 8, line 17 -page 9, line 5; figure 7	24
X	PATENT ABSTRACTS OF JAPAN vol. 1999, no. 01, 29 January 1999 (1999-01-29) -& JP 10 282524 A (TOSHIBA ELECTRON ENG CORP; TOSHIBA CORP), 23 October 1998 (1998-10-23) abstract	15, 38, 43, 49
		-/--
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C.		<input checked="" type="checkbox"/> Patent family members are listed in annex
* Special categories of cited documents:		
'A' document defining the general state of the art which is not considered to be of particular relevance 'E' earlier document but published on or after the international filing date 'L' document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) 'O' document referring to an oral disclosure, use, exhibition or other means 'P' document published prior to the international filing date but later than the priority date claimed		'T' later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention 'X' document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone 'Y' document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. '*S' document member of the same patent family
Date of the actual completion of the international search  29 May 2001		Date of mailing of the international search report  08/06/2001
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2200 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo.nl, Fax (+31-70) 340-3016		Authorized officer  Corsi, F

## INTERNATIONAL SEARCH REPORT

International Application No  
PCT/US 01/01914

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 99 12072 A (SILICON IMAGE INC) 11 March 1999 (1999-03-11)	3-7, 11, 15-18, 23, 25-29, 33, 34, 37-39, 42
Y	see abstract page 1, line 7 - line 8 page 1, line 32 -page 2, line 16 page 4, line 22 - line 30 page 5, line 29 -page 11, line 12; figures 1A-2C page 12, line 15 - line 21; figure 3A page 13, line 21 - line 26; figure 3E	24
X	US 5 528 256 A (HARDER GERALD T ET AL) 18 June 1996 (1996-06-18)	3-7, 11, 15, 25-29, 34, 37-49, 51, 55
	see abstract column 1, line 6 -column 2, line 15 column 2, line 49 - line 51 column 4, line 57 -column 6, line 8 column 7, line 51 - line 67 column 9, line 44 -column 14, line 55; figures i-5	
A	MANO H ET AL: "ENHANCED HI-ADDRESSING TECHNOLOGY FOR FAST RESPONSE COLOR STN-LCDs", INTERNATIONAL DISPLAY RESEARCH CONFERENCE (IDRC), US, SANTA ANA, CA, SID, VOL. CONF. 17, PAGE(S) M-75-M-80 XP000767504 see abstract page M77, left-hand column, line 1 -right-hand column, line 4; figures 10-12	56

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/US 01/01914

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
GB 2326013 A	09-12-1998	KR 218375 B	01-09-1999
		DE 19801263 A	18-02-1999
		JP 2879681 B	05-04-1999
		JP 10339863 A	22-12-1998
		US 6124840 A	26-09-2000
JP 10282524 A	23-10-1998	NONE	
WO 9912072 A	11-03-1999	NONE	
US 5528256 A	18-06-1996	EP 0723695 A	31-07-1996
		JP 9504389 T	28-04-1997
		WO 9606421 A	29-02-1996
		US 6201522 B	13-03-2001
		US 5852426 A	22-12-1998

## フロントページの続き

(81)指定国 EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GW, ML, MR, NE, SN, TD, TG), AP(GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CR, CU, CZ, DE, DK, DM, DZ, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TR, TT, TZ, UA, UG, UZ, VN, YU, ZA, ZW

Fターム(参考) 2H093 NA07 NA43 NC04 NC09 NC49

ND15 ND39

5C006 AC22 AF42 AF51 AF53 AF61

AF69 AF71 BB15 BC03 BC11

FA47

5C080 AA10 BB05 DD26 FF11 JJ03

JJ04 JJ05

专利名称(译)	一种激励液晶显示器的系统，具有省电和其他改进的功能		
公开(公告)号	<a href="#">JP2003521000A</a>	公开(公告)日	2003-07-08
申请号	JP2001554326	申请日	2001-01-19
[标]申请(专利权)人(译)	晶宏半导体股份有限公司		
申请(专利权)人(译)	超芯片公司		
[标]发明人	リアングジェムユイー		
发明人	リアング,ジェム ユイー		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3681 G09G3/3614 G09G3/3692 G09G2310/0248 G09G2330/023		
FI分类号	G09G3/36 G02F1/133.545 G09G3/20.611.A G09G3/20.622.G G09G3/20.622.Q		
F-TERM分类号	2H093/NA07 2H093/NA43 2H093/NC04 2H093/NC09 2H093/NC49 2H093/ND15 2H093/ND39 5C006/AC22 5C006/AF42 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF69 5C006/AF71 5C006/BB15 5C006/BC03 5C006/BC11 5C006/FA47 5C080/AA10 5C080/BB05 5C080/DD26 5C080/FF11 5C080/JJ03 5C080/JJ04 5C080/JJ05		
优先权	09/489483 2000-01-21 US		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

通过将要进入相反的电压转变状态的行电极连接在一起，从而消除电荷，减少了激发液晶显示器的功耗。在这种类型的电荷擦除之后，每个行电极被激励器激励到其各自的目标电位。液晶显示器的行和/或列电极也连接到存储电容器，使得这些电极上的电荷被存储在电容器中。存储在存储电容器中的电荷可随后用于将不同的电极朝目标电位激励，并在后续电极的激励中将功耗降低到其目标电位。行电压激励波形是这样的电压波形，其中，激励电压在达到用于打开或关闭一个或多个像素的最终值之前，通过多个电压增量逐步变化。这样可以减少阴影并提高显示质量。

