

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2003 - 57670

(P2003 - 57670A)

(43)公開日 平成15年2月26日(2003.2.26)

(51)Int.Cl.⁷

識別記号

F I

テ-マコード* (参考)

G 0 2 F 1/1343

G 0 2 F 1/1343

2 H 0 9 2

1/1368

1/1368

審査請求 未請求 請求項の数 3 O L (全 8 数)

(21)出願番号 特願2001 - 246987(P2001 - 246987)

(22)出願日 平成13年8月16日(2001.8.16)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 仲吉 良彰

千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

(72)発明者 倉橋 永年

千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

(74)代理人 100083552

弁理士 秋田 収喜

最終頁に続く

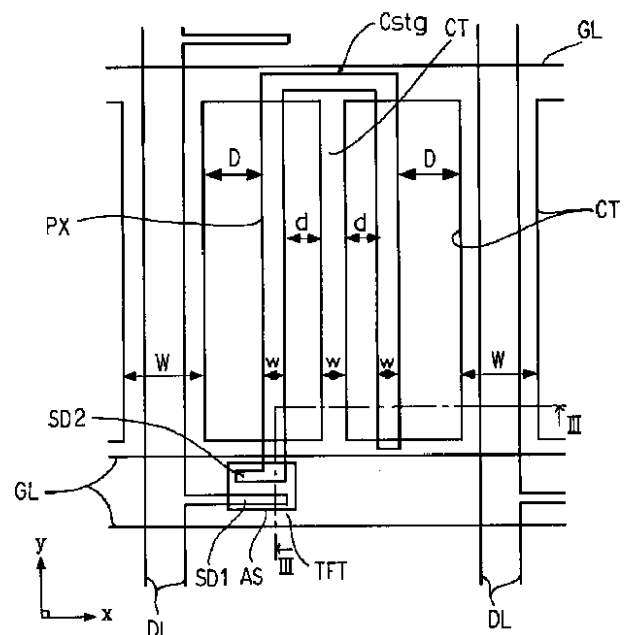
(54)【発明の名称】 液晶表示装置

(57)【要約】 (修正有)

【課題】 光効率の向上を図る。

【解決手段】 液晶を介して対向配置される各基板 S U B の一方の基板の液晶側の画素領域に、画素電極 P X とこの画素電極との間に電界を生じせしめる対向電極 C T を備え、前記画素電極および対向電極はそれぞれ一方向に延在し該方向に交差する方向に交互に配置される帯状の複数の電極からなり、これら各電極のうち他の電極よりも幅広に設定される電極を備え、この幅広に設定された前記電極とそれに隣接する電極の離間幅は、他の隣接する電極の離間幅よりも大きく設定されている。

図 1



【特許請求の範囲】

【請求項 1】 液晶を介して対向配置される各基板の一方の基板の液晶側の画素領域に、画素電極とこの画素電極との間に電界を生じせしめる対向電極を備え、前記画素電極および対向電極はそれぞれ一方に延在し該方向に交差する方向に交互に配置される帯状の複数の電極からなり、

これら各電極のうち他の電極よりも幅広に設定される電極を備え、この幅広に設定された前記電極とそれに隣接する電極の離間幅は、他の隣接する電極の離間幅よりも大きく設定されていることを特徴とする液晶表示装置。

【請求項 2】 液晶を介して対向配置される各基板の一方の基板の液晶側の画素領域に、ゲート信号線からの走査信号によって作動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とを有し、前記画素電極および対向電極はそれぞれ一方に延在し該方向に交差する方向に交互に配置される帯状の複数の電極からなり、

複数の前記対向電極のうち前記ドレイン信号線と絶縁膜を介して重畳される対向電極を備え、この対向電極は他の電極よりも幅が広く形成され、かつ、ドレイン信号線に重畳される前記対向電極とそれに隣接する電極との離間幅は、他の隣接する電極の離間幅よりも大きく設定されていることを特徴とする液晶表示装置。

【請求項 3】 液晶を介して対向配置される各基板の一方の基板の液晶側の画素領域に、ゲート信号線からの走査信号によって作動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とを有し、前記画素電極および対向電極はそれぞれ一方に延在し該方向に交差する方向に交互に配置される帯状の複数の電極からなり、複数の前記画素電極のうち前記スイッチング素子と電気的に接続された画素電極は他の電極よりも幅広に形成され、かつ、スイッチング素子と電気的に接続された前記画素電極とそれに隣接する電極との離間幅は、他の電極の離間幅よりも大きく設定されていることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に係り、いわゆる横電界方式と称される液晶表示装置に関する。

【0002】

【従来の技術】横電界方式と称される液晶表示装置は、

液晶を介し対向配置される一对の基板のうち一方の基板の液晶側の各画素領域に、画素電極とこの画素電極との間に電界を生じせしめる対向電極を備え、前記電界のうち基板とほぼ平行な成分によって液晶の光透過率を制御させるように構成されている。そして、これら画素電極および対向電極は、たとえば、それぞれ一方に延在し該方向に交差する方向に交互に配置される帯状の複数の電極からなっている。

【0003】小さな駆動電圧で液晶の光透過率を制御させるためには、画素電極と対向電極との離間距離を小さくすることが好ましく、このことから、それぞれの画素電極とこの画素電極と隣接する対向電極との各離間距離はそれぞれ等しくするように設定されていた。

【0004】この場合、画素電極および対向電極はそれぞれ同じ幅であることを前提に、いわゆる V - T（画素電極と対向電極との間に印加する駆動電圧 - 透過率）曲線を作成し、この V - T 曲線は極大点を有することから、最も透過率を高くするために、各電極の離間距離をどれ位にすればよいか、あるいは画素電極と対向電極との間の駆動電圧をどれ位にすればよいかを決定していた。すなわち、このようにすることにより、同じ駆動電圧を印加するにしても最も光効率の良好な表示を達成することができていた。

【0005】

【発明が解決しようとする課題】しかし、このような構成からなる液晶表示装置において、近年、ある不都合な点を解消するために、たとえば特定の対向電極の幅をそれ以外の他の電極の幅よりも太くするような構成のものが知られるに至っている。

【0006】このため、画素電極の一方の側には幅が太い対向電極が配置され他方の側には通常の幅の対向電極が配置されるという構成となり、該画素電極と幅の太い対向電極との間の電気力線は該画素電極と通常の幅の対向電極との間の電気力線が多くなってしまっていた。このことは、換言すれば、該画素電極の一方の側の対向電極との間の電界は他方の側の対向電極との間の電界よりも大きくなってしまふことを意味する。

【0007】したがって、この領域において画素電極と対向電極との間の電圧が高くなっているのと等価であり、V - T 曲線の極大点からずれた部分で駆動されていることから所定の透過率が得られず、光効率の損失がなされていることになる。本発明は、このような事情に基づいてなされたものであり、その目的は光効率を良好にさせた液晶表示装置を提供するものである。

【0008】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

手段 1 本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板の一方の基板の液晶側の

画素領域に、画素電極とこの画素電極との間に電界を生じせしめる対向電極を備え、前記画素電極および対向電極はそれぞれ一方に延在し該方向に交差する方向に交互に配置される帯状の複数の電極からなり、これら各電極のうち他の電極よりも幅広に設定される電極を備え、この幅広に設定された前記電極とそれに隣接する電極の離間幅は、他の隣接する電極の離間幅よりも大きく設定されていることを特徴とするものである。

【0009】手段2．本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板の一方の基板の液晶側の画素領域に、ゲート信号線からの走査信号によって作動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とを有し、前記画素電極および対向電極はそれぞれ一方に延在し該方向に交差する方向に交互に配置される帯状の複数の電極からなり、複数の前記対向電極のうち前記ドレイン信号線と絶縁膜を介して重畳される対向電極を備え、この対向電極は他の電極よりも幅が広く形成され、かつ、ドレイン信号線に重畳される前記対向電極とそれに隣接する電極との離間幅は、他の隣接する電極の離間幅よりも大きく設定されていることを特徴とするものである。

【0010】手段3．本発明による液晶表示装置は、たとえば、液晶を介して対向配置される各基板の一方の基板の液晶側の画素領域に、ゲート信号線からの走査信号によって作動されるスイッチング素子と、このスイッチング素子を介してドレイン信号線からの映像信号が供給される画素電極と、この画素電極との間に電界を生じせしめる対向電極とを有し、前記画素電極および対向電極はそれぞれ一方に延在し該方向に交差する方向に交互に配置される帯状の複数の電極からなり、複数の前記画素電極のうち前記スイッチング素子と電気的に接続された画素電極は他の電極よりも幅広に形成され、かつ、スイッチング素子と電気的に接続された前記画素電極とそれに隣接する電極との離間幅は、他の電極の離間幅よりも大きく設定されていることを特徴とするものである。

【0011】

【発明の実施の形態】以下、本発明による液晶表示装置の実施例を図面を用いて説明をする。

実施例1．

《等価回路》図2は、本発明による液晶表示装置の一実施例を示す等価回路図である。同図は等価回路図であるが、実際の幾何学的配置に対応させて描いている。

【0012】図2において、液晶を介して互いに対向配置される一対の透明基板SUB1、SUB2があり、該液晶は一方の透明基板SUB1に対する他方の透明基板SUB2の固定を兼ねるシール材SLによって封入されている。

【0013】シール材SLによって囲まれた前記一方の

透明基板SUB1の液晶側の面には、そのx方向に延在しy方向に並設されたゲート信号線GLとy方向に延在しy方向に並設されたドレイン信号線DLとが形成されている。

【0014】各ゲート信号線GLと各ドレイン信号線DLとで囲まれた領域は画素領域を構成するとともに、これら各画素領域のマトリクス状の集合体は液晶表示部ARを構成するようになっている。

【0015】また、x方向に並設される各画素領域のそれぞれにはそれら各画素領域内に走行された共通の対向電圧信号線CLが形成されている。この対向電圧信号線CLは各画素領域の後述する対向電極CTに映像信号に対して基準となる電圧を供給するための信号線となるものである。

【0016】さらに、これら各対向電圧信号線CLはその一端が共通接続されてシール材SLの外方に形成された対向電圧端子CTMに接続され、この対向電圧端子CTMから電圧が供給されるようになっている。

【0017】各画素領域には、その片側のゲート信号線GLからの走査信号によって作動される薄膜トランジスタTFTと、この薄膜トランジスタTFTを介して片側のドレイン信号線DLからの映像信号が供給される画素電極PXが形成されている。

【0018】この画素電極PXは、前記対向電圧信号線CLと接続された対向電極CTとの間に電界を発生させ、この電界によって液晶の光透過率を制御させるようになっている。

【0019】前記ゲート信号線GLのそれぞれの一端は前記シール材SLを超えて延在され、その延在端は垂直走査駆動回路Vの出力端子が接続される端子を構成するようになっている。また、前記垂直走査駆動回路Vの入力端子は透明基板SUB1の外部に配置されるプリント基板からの信号が入力されるようになっている。

【0020】垂直走査駆動回路Vは複数個の半導体装置からなり、互いに隣接する複数のゲート信号線どうしがグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。

【0021】同様に、前記ドレイン信号線DLのそれぞれの一端は前記シール材SLを超えて延在され、その延在端は映像信号駆動回路Heの出力端子が接続される端子を構成するようになっている。また、前記映像信号駆動回路Heの入力端子は透明基板SUB1の外部に配置されるプリント基板からの信号が入力されるようになっている。

【0022】この映像信号駆動回路Heも複数個の半導体装置からなり、互いに隣接する複数のドレイン信号線DLどうしがグループ化され、これら各グループ毎に一個の半導体装置があてがわれるようになっている。

【0023】前記各ゲート信号線GLは、垂直走査回路Vからの走査信号によって、その一つが順次選択される

ようになっている。また、前記各ドレイン信号線DLのそれぞれには、映像信号駆動回路Heによって、前記ゲート信号線GLの選択のタイミングに合わせて映像信号が供給されるようになっている。

【0024】《画素の構成》図1は、前記画素領域の構成の一実施例を示す平面図で、図2の丸印内に示す構成を示している。また、図1のIII-III線における断面を図3に示している。図1において、透明基板SUB1の液晶側の面に、まず、x方向に延在しy方向に並設される一対のゲート信号線GLが形成されている。これらゲート信号線GLは後述の一対のドレイン信号線DLとともに矩形状の領域を囲むようになっており、この領域を画素領域として構成するようになっている。

【0025】このようにゲート信号線GLが形成された透明基板SUB1の表面にはたとえばSiNからなる絶縁膜GIが該ゲート信号線GLをも被って形成されている。この絶縁膜GIは、後述のドレイン信号線DLの形成領域においては前記ゲート信号線GLに対する層間絶縁膜としての機能を、後述の薄膜トランジスタTFTの形成領域においてはそのゲート絶縁膜としての機能を、後述の容量素子Cstgの形成領域においてはその誘電体膜としての機能を有するようになっている。

【0026】そして、この絶縁膜GIの表面であって、前記ゲート信号線GLの一部に重畳するようにしてたとえばアモルファスSiからなる半導体層ASが形成されている。この半導体層ASは、薄膜トランジスタTFTのそれであって、その上面にドレイン電極SD1およびソース電極SD2を形成することにより、ゲート信号線GLの一部をゲート電極とする逆スタガ構造のMIS型トランジスタを構成することができる。

【0027】ここで、前記ドレイン電極SD1およびソース電極SD2はドレイン信号線DLの形成の際に同時に形成されるようになっている。すなわち、y方向に延在されx方向に並設されるドレイン信号線DLが形成され、その一部が前記半導体層ASの上面にまで延在されてドレイン電極SD1が形成され、また、このドレイン電極SD1と薄膜トランジスタTFTのチャネル長分だけ離間されてソース電極SD2が形成されている。

【0028】このソース電極SD2は半導体層AS面から画素領域側へ延在され、その延在部は、たとえば、図中(+)y方向へ延在した後、(+)x方向へ、さらに(-)y方向へというように“コ”字状のパターンをなし、画素電極PXとして形成されている。

【0029】この場合の画素電極PXは、画素領域内にそのy方向に延在しx方向に並設される2本の画素電極(画素電極群)として形成されるようになっている。そして、これら各画素電極PXはその幅がwに設定されている。

【0030】ここで、該画素電極PXの材料として、上述のようにドレイン信号線DLと同じ材料で構成したも

のである。しかし、これに限定されることはなく、該ドレイン信号線DLと異なる材料で構成するようにしてもよい。この場合、該ドレイン信号線DLの形成工程と異なる工程で形成せざるを得なくなるが、たとえばITO(Indium Tin Oxide)等のような透光性の材料で構成することができ、画素の開口率を向上させることができるようになる。

【0031】なお、半導体層ASとドレイン電極SD1およびソース電極SD2との界面には高濃度の不純物がドーパされた薄い層が形成され、この層はコンタクト層として機能するようになっている。

【0032】このコンタクト層は、たとえば半導体層ASの形成時に、その表面にすでに高濃度の不純物層が形成されており、その上面に形成したドレイン電極SD1およびソース電極SD2のパターンをマスクとしてそれから露出された前記不純物層をエッチングすることによって形成することができる。

【0033】このように薄膜トランジスタTFT、ドレイン信号線DL、ドレイン電極SD1、およびソース電極SD2が形成された透明基板SUB1の表面にはたとえばSiNからなる保護膜PSV1、さらにその上面に有機材料層からなる保護膜PSV2が形成されている。

【0034】この保護膜PSV1、PSV2は前記薄膜トランジスタTFTの液晶との直接の接触を回避させて該薄膜トランジスタTFTの特性劣化を防止せんとするもので、有機材料層からなる保護膜PSV2を用いているのは保護膜全体として誘電率を下げるためである。

【0035】保護膜PSV2の上面には対向電極CTが形成されている。この対向電極CTは、少なくとも画素領域の中央を図中y方向に延在しその幅がwの対向電極CT、該画素領域の両脇に配置されているドレイン信号線DLに重畳しかつ該ドレイン信号線DLよりも幅の広い幅W(>w)を有する対向電極CTからなる電極群から構成されている。

【0036】ここで、ドレイン信号線DLに重畳する対向電極CTの幅が該ドレイン信号線DLのそれよりも大きく形成されている理由は、該ドレイン信号線DLからの電界がその上方の対向電極CTに終端させやすくして、画素電極PXに終端するのを防止するためである。画素電極PXに該電界が終端した場合にそれがノイズとなってしまうからである。

【0037】この場合、画素領域の中央を走行する対向電極CT(その幅はw)とその両脇の各画素電極PXと距離dを隔てて離間されており、また、ドレイン信号線DLに重畳されている対向電極CT(その幅はW)とその両脇の各画素電極PXと距離D(>d)を隔てて離間されている。

【0038】すなわち、ドレイン信号線DLに重畳されている対向電極CTは、それ以外の他の電極よりも幅が広く形成されていることに対応させて、該対向電極CT

とそれに隣接する画素電極 P X との離間距離を、他の隣接する電極の離間幅よりも大きく設定している。

【0039】このような構成とすることにより、画素領域の中央を走行する対向電極 C T とこれに隣接する各画素電極 P X との間の領域において、その V - T 曲線に基づく特性に応じて最大の光効率を達成するための幅 d を設定できるとともに、ドレイン信号線 D L に重畳される対向電極 C T とこれに隣接する画素領域電極 P X との間の領域において、その V - T 曲線に基づく特性に応じて最大の光効率を達成するための幅 D を設定できる。このため、画素領域全体として最大の光効率を得ることができるようになる。

【0040】そして、これら各対向電極 C T は、ゲート信号線 G L に重畳された前記対向電極 C T と同じ材料からなる導電層と一体的に形成されることにより、互いに電氣的に接続されるようになっている。

【0041】換言すれば、各対向電極 C T は、液晶表示部 A R の全域に形成した導電層に、図中 y 方向に延在する前記画素電極 P X の形成部分とその両脇の部分を穴開けをすることによって形成されている。

【0042】このように構成された対向電極 C T は前記画素電極 P X のうち図中 x 方向に延在する部分と重畳されて形成され、この重畳部において容量素子 C s t g が形成されるようになっている。この容量素子 C s t g は、たとえば画素電極 P X に供給された映像信号を比較的長く蓄積させる等の機能をもたせるようになっている。

【0043】ここで、前記対向電極 C T は、金属からなる非透光性の材料（たとえば、Al、Cr、Mo、Ta、W、Ti、Ni、Cu等、）で構成してもよく、また、開口率の向上を図るため、たとえばITO、IZO等のような透光性の材料で構成してもよい。

【0044】そして、このように対向電極 C T が形成された透明基板の上面には該対向電極 C T をも被って配向膜（図示せず）が形成されている。この配向膜は液晶と直接に当接する膜で、その表面に形成されたラビングによって該液晶の分子の初期配向方向を決定づけるようになっている。

【0045】実施例 2 . 図 4 は、本発明による液晶表示装置の画素の他の実施例を示す平面図で、図 1 と対応した図となっている。図 1 と比較して異なる構成は、図中 y 方向に延在して形成される各画素電極 P X のうち、薄膜トランジスタ T F T のソース電極 S D 2 と接続される側の画素電極 P X の幅 w ' を他の画素電極 P X の幅 w よりも大きく形成し、かつ、幅を大きくした画素電極 P X とその両脇の対向電極 C T との間の距離が若干大きくなっていることにある。

【0046】この実施例においても、実施例 1 と同様な思想からなり、他の電極と比べて幅を広くした電極が存在する場合、それに応じて隣接する他の電極との間の離

間距離を大きくし、その値を V - T 曲線の特性に応じてその領域の光効率を最大になるように設定せんとするものである。

【0047】すなわち、実施例 1 の構成を前提とした本実施例の場合、ドレイン信号線 D L に重畳して配置される対向電極 C T とこれに隣接する幅の広い画素電極 P X との間の離間距離 D ' は実施例 1 の場合（D）よりも若干大きくなるとともに、前記画素電極 P X と前記対向電極 C T と異なるもう一方側の対向電極との間の離間距離 d ' は実施例 1 の場合（d）よりも若干大きくなるように設定されている。

【0048】なお、この実施例において、各画素電極 P X のうち薄膜トランジスタ T F T のソース電極 S D 2 と接続される側の画素電極 P X の幅を他の画素電極 P X の幅よりも大きく形成したのは、特にこの部分において断線が生じないようにするためである。

【0049】実施例 3 . 図 5 は本発明による液晶表示装置の画素の他の実施例を示す平面図で、図 1 に対応した図となっている。図 1 の場合と比較して、対向電極 C T がゲート信号線 G L と同層で形成されている点で異なり、その他はほぼ同様の構成となっている。なお、図 5 の VI - VI 線における断面図を図 6 に示している。

【0050】すなわち、たとえば画素領域の中央において y 方向に走行する対向電圧信号線 C L がゲート信号線 G L の製造と同時に形成され、この対向電圧信号線 C L には複数の対向電極 C T が一体的に形成されている。

【0051】各対向電極 C T は、画素領域の中央を y 方向に走行する対向電極 C T、この対向電極 C T と平行してドレイン信号線 D L と隣接して配置される各対向電極 C T のたとえば 3 本から構成されている。

【0052】ここで、ドレイン信号線 D L と隣接して配置される各対向電極 C T は他の対向電極 C T よりも幅が広く形成されている。ドレイン信号線 D L からの電気力線を幅の広い対向電極 C T に終端させ、画素電極 P X に終端させないためである。

【0053】画素電極 P X は実施例 1 とほぼ同様に 2 本のそれからなり、それらを対向電圧信号線 C L 上で電氣的な接続を図るとともに、その接続部において該対向電圧信号線 C L との間に容量素子 C s t g を形成している。そして、対向電極 C T と画素電極 P X との間の離間距離は実施例 1 と同様の関係で設定されている。

【0054】上述したように、ドレイン信号線 D L に隣接する対向電極 C T は他の電極よりも幅が広く形成されることから、それに応じて、該対向電極 C T とこれに隣接する画素電極 P X との離間距離を他の隣接する電極間の離間距離よりも若干大きくしている。

【0055】上述した各実施例では、対向電極 C T の本数を 3 本とし画素電極 P X の本数を 2 本とした構成について説明したものであるが、この本数に制限されないことはもちろんである。

【0056】ドレイン信号線DLからの電気力線の画素電極PXへの終端を回避するため、対向電極CTを該ドレイン信号線DLに重畳あるいは隣接させて形成する場合、対向電極CTの数は画素電極PXより1本多く形成される。このため、この関係をもたせて対向電極および画素電極の本数を増加させた構成としてもよいことはいうまでもない。

【0057】また、上述した各実施例では、対向電極CTを該ドレイン信号線DLに重畳あるいは隣接させて形成したものであるが、必ずしもこれに限定されることはなく、画素電極がドレイン信号線DLに隣接する場合の構成にも適用できることは言うまでもない。

【0058】

【発明の効果】以上説明したことから明らかなように、本発明による液晶表示装置によれば、光効率を良好にすることができる。

*【図面の簡単な説明】

【図1】 本発明による液晶表示装置の画素の一実施例を示す平面図である。

【図2】 本発明による液晶表示装置の一実施例を示す等価回路図である。

【図3】 図1のIII-III線における断面図である。

【図4】 本発明による液晶表示装置の画素の他の実施例を示す平面図である。

【図5】 本発明による液晶表示装置の画素の他の実施例を示す平面図である。

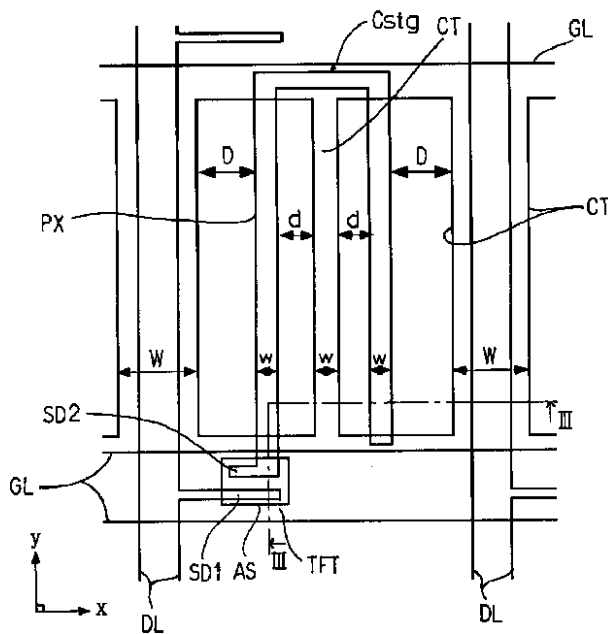
【図6】 図5のVI-VI線における断面図である。

【符号の説明】

SUB...透明基板、GL...ゲート信号線、DL...ドレイン信号線、GI...絶縁膜、AS...半導体層、TFT...薄膜トランジスタ、PSV...保護膜、PX...画素電極、CT...対向電極、CL...対向電圧信号線。

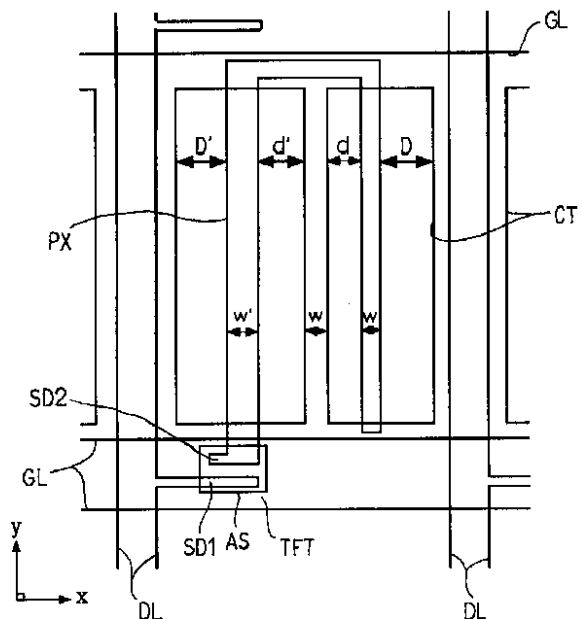
【図1】

図1

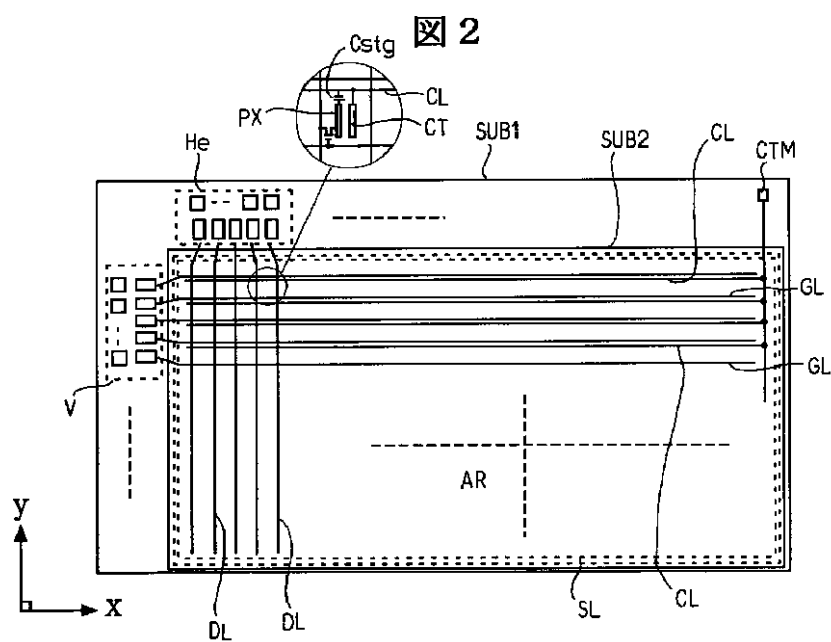


【図4】

図4

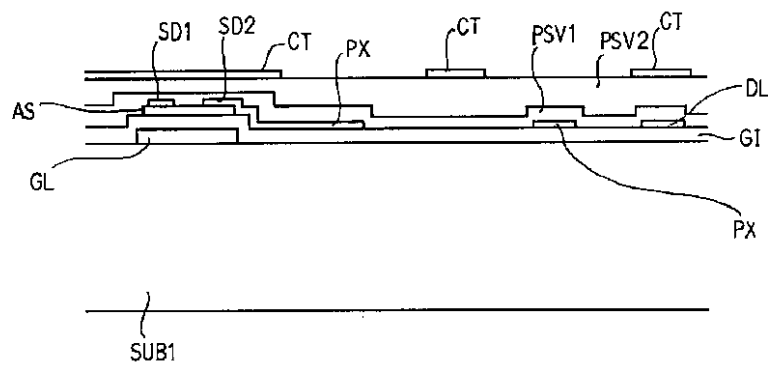


【図 2】



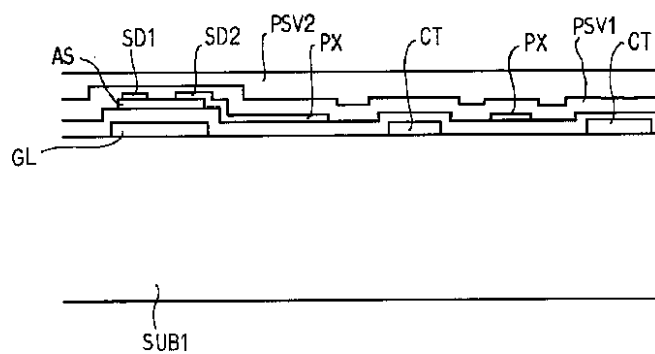
【図 3】

図 3



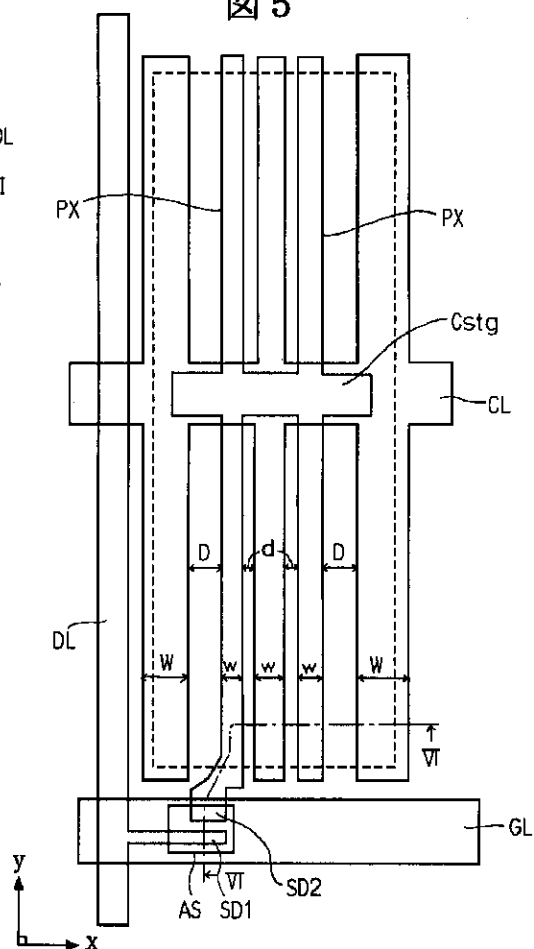
【図 6】

図 6



【図 5】

図 5



フロントページの続き

(72)発明者 石井 正宏

千葉県茂原市早野3300番地 株式会社日立
製作所ディスプレイグループ内

F ターム(参考) 2H092 GA15 JA24 JA45 JB06 JB13
PA06

专利名称(译)	液晶表示装置		
公开(公告)号	JP2003057670A	公开(公告)日	2003-02-26
申请号	JP2001246987	申请日	2001-08-16
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	仲吉良彰 倉橋永年 石井正宏		
发明人	仲吉 良彰 倉橋 永年 石井 正宏		
IPC分类号	G02F1/1343 G02F1/1368		
FI分类号	G02F1/1343 G02F1/1368		
F-TERM分类号	2H092/GA15 2H092/JA24 2H092/JA45 2H092/JB06 2H092/JB13 2H092/PA06 2H092/GA14 2H192/AA24 2H192/BB04 2H192/BB52 2H192/BB64 2H192/BB73 2H192/CB05 2H192/CC04 2H192/DA32 2H192/GA41		
外部链接	Espacenet		

摘要(译)

(带更正) 要解决的问题：提高光效率。 解决方案：用于在像素电极PX和该像素电极之间产生电场的对电极CT设置在每个基板SUB的一个基板的液晶侧的像素区域中，该像素区域设置为彼此面对，液晶介于它们之间 电极和对电极分别包括在一个方向上延伸并且在与该方向相交的方向上交替布置的多个条状电极，并且每个电极都包括被设置为比其他电极宽的电极。 设置为较宽的电极和与该电极相邻的电极之间的分隔宽度被设置为大于其他相邻电极之间的分隔宽度。

