

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003 - 50566

(P2003 - 50566A)

(43)公開日 平成15年2月21日 (2003.2.21)

(51) Int. Cl. ⁷	識別記号	F I	テームコード* (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	575	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	641	G 0 9 G 3/20	5 C 0 8 0
		641 G	
		641 T	

審査請求 未請求 請求項の数 9 O L (全 11数)

(21)出願番号 特願2001 - 238406(P2001 - 238406)
 (22)出願日 平成13年8月6日 (2001.8.6)

(71)出願人 000004237
 日本電気株式会社
 東京都港区芝五丁目7番1号
 (72)発明者 古賀 弘一
 東京都港区芝五丁目7番1号 日本電気株式
 会社内
 (72)発明者 久米 徹
 東京都港区芝五丁目7番1号 日本電気株式
 会社内
 (74)代理人 100096105
 弁理士 天野 広

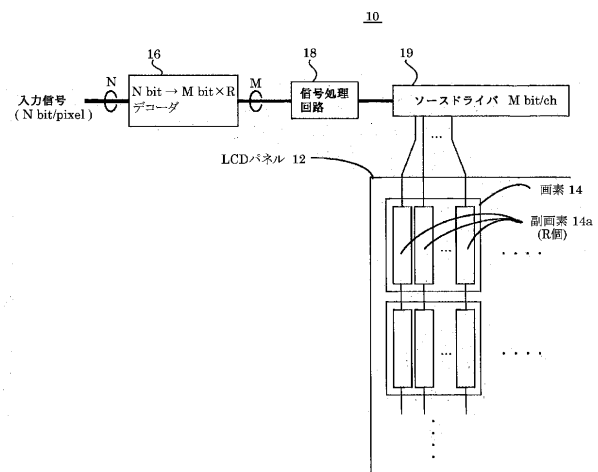
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】フレームレートコントロールを行うことなく、所望の程度の多階調表示を行うことを可能にする液晶表示装置を提供する。

【解決手段】一画素14を複数の副画素14aに分割して用いる液晶表示装置10において、各副画素毎14aの階調 - 輝度特性は非線形の関係に設定されており、各副画素毎に任意の輝度を選択することにより、画素14の輝度として所望の輝度が設定される。



【特許請求の範囲】

【請求項 1】 一画素を複数の副画素に分割して用いる液晶表示装置において、各副画素毎の階調 - 輝度特性は非線形の関係に設定されており、各副画素毎に任意の階調を選択することにより、前記画素の輝度として所望の輝度が設定されることを特徴とする液晶表示装置。

【請求項 2】 各副画素毎に設定された階調 - 輝度特性を記憶するメモリを備えることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】 各副画素毎に設定された階調 - 輝度特性はテーブルとして表現されており、前記メモリは前記テーブルを記憶するものであることを特徴とする請求項 2 に記載の液晶表示装置。

【請求項 4】 各副画素毎に設定される階調 - 輝度特性を演算し、演算結果をソースドライバに送る演算手段を備えることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 5】 前記演算手段は前記階調 - 輝度特性を専用のアルゴリズムを用いて計算するものであることを特徴とする請求項 4 に記載の液晶表示装置。

【請求項 6】 入力データの階調に応じて各副画素毎に設定する階調を逐次演算する算出手段を備えることを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 7】 各副画素の値は前記画素の値よりも大きいことを特徴とする請求項 1 乃至 6 の何れか一項に記載の液晶表示装置。

【請求項 8】 前記複数の副画素に対して、入力データに対する駆動電位を同時に印加することを特徴とする請求項 1 乃至 7 の何れか一項に記載の液晶表示装置。

【請求項 9】 前記各副画素の最大輝度の和が前記画素の最高階調に対する輝度に等しいことを特徴とする請求項 1 乃至 8 の何れか一項に記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に関し、特に、1つの画素を複数の副画素に分割し、多階調表示を行うことを可能にする液晶表示装置に関する。

【0002】

【従来の技術】液晶表示装置において多階調表示を行う方法の一つとして、1つの画素を複数の副画素に分割する方法が知られている。

【0003】その一例が特開 2001 - 34232 号公報に記載されている。

【0004】図 11 は、同公報に記載されている液晶表示装置 200 のブロック図である。

【0005】液晶表示装置 200 は、液晶によって画像を表示するカラー液晶パネル 212 と、バックライト部 214 と、データ処理を行うデータ処理部 216 と、カラー液晶パネル 212 を駆動するドライバ 218 と、イ

ンターフェイス (I/F) 222 と、から構成されている。

【0006】図 12 (A) は、カラー液晶パネル 212 の表示画面の部分的拡大図である。

【0007】図 12 (A) に示すように、カラー液晶パネル 212 の表示画面は、カラーフィルタを用いた際に、水平方向に R 画素、G 画素及び B 画素が配列されるように構成されている。通常は、これらの R 画素、G 画素及び B 画素を介してそれぞれ R、G 及び B の画像データによりカラー表示が行われるが、液晶表示装置 200 においては、次のようにして、モノクロ画像が表示される。

【0008】すなわち、液晶表示装置 200 においては、図 12 (A) に示した R 画素、G 画素及び B 画素を一単位画素として用い、モノクロ画像表示が行われる。ここでは、単位画素は、カラーフィルタを用いた際の R 画素、G 画素及び B 画素によって構成されるので、一つの単位画素で表示可能な輝度値の設定数が、R 画素、G 画素及び B 画素それぞれの画素によって表示可能な輝度値の設定数の 3 倍になる。

【0009】すなわち、設定値間の輝度幅を 3 分の 1 に細かく設定することにより、表示画像の階調を細かくすることができる。

【0010】例えば、図 12 (B) に示すように、一つの画素 p を 3 個の副画素 p1、p2、p3 に分割するものとする。副画素 p1、p2、p3 の各々が 8 ビット表示を行う場合、表示可能な輝度値は 0 から 255 であり、単位画素 p が表示可能な輝度値は 0 から 765 (255 × 3) となるが、この輝度値の最小値 0 を画像データの最小値に対応させ、最大輝度値を画像データの最大値に対応させる。これにより、高階調の表示画像を得ることができる。

【0011】データ処理部 216 は、さらに、画像データから変換された輝度値を単位画素 p に供給する際に、画素 p1、p2、p3 の 3 画素にほぼ均等に分散させる。

【0012】具体的には、8 ビット表示を行うカラー表示ディスプレイに 8 ビットの画像データが入力された場合、画像データは 0 から 255 までの値で構成されるが、この画像データの最小値をカラー表示ディスプレイの最小輝度値に対応させ、画像データの最大値をカラー表示ディスプレイの最大輝度値 765 に対応させる。

【0013】次に、データ処理部 216 は、画像データから得られた輝度値を、以下の表 1 に示すように、画素 p1、p2、p3 に振り分ける。例えば、輝度値 0 に対しては、画素 p1、p2、p3 に 0、0、0 を配分し、輝度値 1 に対しては、0、0、1 を配分し、輝度値 2 に対しては、0、1、1 を配分し、以下、輝度値 765 まで同様の配分を行う。

【0014】(表 1)

輝度値	画素 p 1	画素 p 2	画素 p 3
0	0	0	0
1	0	0	1
2	0	1	1
3	1	1	1
4	1	1	2
5	1	2	2
:	:	:	:
7 6 2	2 5 4	2 5 4	2 5 4
7 6 3	2 5 4	2 5 4	2 5 5
7 6 4	2 5 4	2 5 5	2 5 5
7 6 5	2 5 5	2 5 5	2 5 5

【0015】

【発明が解決しようとする課題】表1において、輝度値は液晶表示装置200に対する入力階調に等しい。

【0016】図12(B)に示したように、液晶表示装置200においては、1画素を3つの相等しい副画素p1、p2、p3に分割し、3つの副画素の階調(ドライバへの入力データ)を合算することにより、ほぼ3倍の階調数を得ている。

【0017】すなわち、図13に示すように、液晶表示装置200においては、液晶表示装置200の入力階調(あるいは、各分割画素のドライバへのデータ入力)と輝度(図13では、規格化輝度)との関係は線形となっている。このため、各副画素p1、p2、p3の輝度値の総和が画素pの輝度値に等しくなる。

【0018】しかしながら、液晶表示装置200においては、各副画素p1、p2、p3への入力階調とそれらの輝度値との関係を線形に設定しているため、画素全体として実現することができる階調数は最大でも各副画素が処理することができる階調数の3倍にしかならない。例えば、各副画素が処理することができる階調数が256階調である場合には、画素全体として表現することができる階調数は766階調にしかならない。

【0019】このため、従来の液晶表示装置200によって、所望の程度に多階調表示を行うことは必ずしも可能ではない。

【0020】多階調表示を行うための一手段として、フレームレートコントロール(FRC)がある。

【0021】フレームレートコントロールとは、例えば、10ビットの画像データを分割して4つの8ビットの画像データとし、この画像データを周波数を上げて順次表示することにより、8ビットで10ビットの階調表現を行うものである。

【0022】このフレームレートコントロールを行えば、容易に多階調表示を行うことができるが、このフレームレートコントロールによる画像表示においては、フリッカ(画面のちらつき)の多発という問題がある。また、フレームレートコントロールを表示フレームレートよりも長い周期で行う場合は、動画像の微妙な色の表示

(追加階調の範囲内での表示)が正しくなくなるという問題がある。

【0023】このフリッカを解消し、あるいは、動画像での色再現を正しく行うためには、フレーム周波数を上げて、高速で表示切り換えを行う必要があるが、モニタのドライバICまたはモニタ自体の応答速度には限界があり、高速での表示切り換えは必ずしも容易ではない。

【0024】本発明はこのような問題点に鑑みてなされたものであり、フレームレートコントロールを行うことなく、所望の程度の多階調表示を行うことを可能にする液晶表示装置を提供することを目的とする。

【0025】

【課題を解決するための手段】この目的を達成するため、本発明は、一画素を複数の副画素に分割して用いる液晶表示装置において、各副画素毎の階調-輝度特性は非線形の関係に設定されており、各副画素毎に任意の階調を選択することにより、画素の輝度として所望の輝度が設定されることを特徴とする液晶表示装置を提供する。

【0026】本発明に係る液晶表示装置においては、一つの画素は複数個の副画素に分割されており、各副画素における階調-輝度特性は非線形の関係に設定されている。図13に示したように、従来の液晶表示装置においては、各副画素の階調-輝度特性は線形の関係に設定されていたため、入力階調が1単位増加すると、それに対応する輝度の増加分は一定であった。これに対して、本発明に係る液晶表示装置においては、後に図2において示すように、各副画素における階調-輝度特性は非線形の関係に設定されている。このため、入力階調の1単位分の増加に対して、一定ではない様々な量の輝度の増加分を実現することができる。従って、非線形に設定されている各副画素の階調-輝度特性のうち、各副画素において、必要な輝度の増加分のみを選択し、選択した複数個の輝度の増加分を組み合わせることによって、画素全体に対して、所望の輝度を実現することができる。このため、所望の程度の多階調表示を行うことが可能である。

【0027】本液晶表示装置は、各副画素毎に設定された階調-輝度特性を記憶するメモリを備えることが好ましい。

【0028】これにより、一旦設定された階調-輝度特性を保存しておくことができ、また、以前に設定した階調-輝度特性を容易に引き出すことができる。

【0029】各副画素毎に設定される階調-輝度特性はテーブル形式で表現することが可能である。この場合、前述のメモリはテーブル形式で表された階調-輝度特性を記憶することとなる。

【0030】本液晶表示装置は、上述のメモリに代えて、各副画素毎に設定される階調-輝度特性を演算し、演算結果をソースドライバに送る演算手段を備えること

が可能である。

【0031】例えば、この演算手段がリアルタイム処理を行う場合には、演算結果をメモリに記憶することは必ずしも必要ではない。ソースドライバはシリアルに送られてくる階調データを順次記憶する機能をも備えているので、演算手段が演算結果をソースドライバに送ることにより、演算結果を保持することができる。

【0032】演算手段は階調 - 輝度特性を専用のアルゴリズムを用いて計算するように構成することができる。この場合、計算結果をメモリに記憶するようにすることもできる。

【0033】本液晶表示装置は、入力データの階調に応じて各副画素毎に設定する階調を逐次演算する算出手段を備えることができる。

【0034】例えば、各副画素の値は画素の値よりも大きく設定することができる。

【0035】複数の副画素に対して、入力データに対する駆動電位を同時に印加することが好ましい。

【0036】各副画素の最大輝度の和が画素の最高階調に対する輝度に等しくなるようにすることができる。

【0037】

【発明の実施の形態】図1は、本発明の第1の実施形態に係る液晶表示装置10の概略的な構成を示すブロック図である。

【0038】本実施形態に係る液晶表示装置10は、複数の画素14がマトリクス状に配列されている液晶表示(LCD)パネル12と、入力信号を受信するデコーダ16と、デコーダ16に接続されている信号処理回路18と、信号処理回路18と接続され、さらに、LCDパネル12の各画素14に接続されているソースドライバ19と、を備えている。

【0039】各画素14は、R(Rは2以上の正の整数)個の副画素14aに分割されているものとする。

【0040】デコーダ16は、Nビットの入力信号を、それぞれMビットのR個の副画素信号に割り当てる機能を有している。ここに、Nは入力信号の1画素当たりの階調データのビット数であり、例えば、8、10、12または16である。本実施形態においては、N=12である。Mはソースドライバの1副画素当たりのビット数であり、本実施形態においては、8である。Rは1画素当たりの副画素数である。

【0041】本実施形態においては、デコーダ16は、Nビットの入力階調信号をアドレスとし、出力をM×RとしたROM、RAMまたはそれらを論理合成した論理回路により実現されている。

【0042】後述するように、これらのROM、RAMまたはそれらを論理合成した論理回路は、画素14の輝度値が所望の輝度値になるように、各副画素14aの輝度値を決定する変換テーブルを内蔵している。

【0043】各副画素14aに対しては、入力データに

対する駆動電位が同時に印加される。

【0044】信号処理回路18は、ソースドライバ19を適切に駆動するための駆動信号をソースドライバ19に発信する。ソースドライバ19に順次信号を送る場合には、入力信号のクロック周波数のR倍の周波数を有する別個のクロックにより、各副画素14aの値を順次出力する。

【0045】なお、信号処理回路18及びソースドライバ19は通常の液晶表示装置に用いられる一般的なものである。

【0046】図2は、一つの画素14を3個の副画素14aに分割した場合(R=3)における画素14の階調 - 輝度特性及び各副画素14aの階調 - 輝度特性を表すグラフである。なお、図2においては、輝度は規格化輝度として表されている。

【0047】規格化輝度Lは次式(1)により表される。

$$【0048】L = (S / S_{max}) \quad (1)$$

式(1)において、Sは階調数(Sは0 ≤ S ≤ S_{max}の範囲内の整数)、S_{max}は最大階調数(1以上の正の整数)、は階調 - 輝度特性を表すパラメータ(定数)である。

【0049】例えば、8ビット階調においては、最大階調数S_{max}は255(2⁸ - 1)となる。また、パラメータとしては、一般的には、2.2の値が用いられることが多い。

【0050】各副画素14aはそれぞれ8ビットのドライバで駆動される。各副画素14aの階調 - 輝度特性は = 3.177と非線形で表し、画素14の値が2.2になるように各副画素14aの階調を組み合わせる。

【0051】図2に示す例においては、画素14の最大輝度を2としている。すなわち、画素14の最大輝度は副画素14aの2個分の最大輝度に等しく設定されている。

【0052】画素14の輝度L_pと副画素14aの輝度L_{sp}との関係は次式(2)により表される。

$$【0053】L_p = L_{sp} \quad (2)$$

画素14の輝度L_pの範囲は次式(3)により示される。

$$【0054】0 ≤ L_p ≤ L_{sp_{max}} \quad (3)$$

式(3)において、L_{sp_{max}}は各副画素14aの最大輝度を示す。

【0055】式(2)から明らかであるように、一つの画素14の輝度は、その画素14を構成する副画素14aの各輝度の総和に等しい。

【0056】本実施形態によれば、フレームレートコントロールを行うことなく、多階調表示を行うことが可能である。具体的には、既存の8ビットドライバを用いて、12ビット(4096階調)での階調表現を行うことができる。

【0057】また、画素14を3個の副画素14aに分割する場合には、必要なドライバの数は3倍になるが、4ビットを増やしてソースドライバ19内のD/A変換部の回路規模を16倍にすることと比較すれば、ハードウェアにおける増加量は少なくなる。

【0058】図3に、入力階調(12ビット)と各副画素14aの輝度との間のデータ変換マップ(8ビット)の一例を示す。ただし、図3は、最初の0から100までの入力階調と最後の3995から4095までの入力階調のみを示す。

【0059】以上のように、本実施形態に係る液晶表示装置10によれば、ソースドライバ19の階調以上の階調を表現することが可能になる。以下、その理由を説明する。

【0060】以下の例においては、画素14を構成する副画素14aの数を2とし、各副画素14aの階調-輝度特性と最大輝度とはそれぞれ全て同一であるものとする。また、入力階調数はソースドライバ19の階調数より+2ビット大きいものとする。

【0061】副画素14aの階調-輝度特性を決定する値を、求める画素の階調-輝度特性よりも大きな値の値に設定する。ただし、副画素14aの値は必ずしも曲線上の値である必要はない。

【0062】この場合、副画素14aの階調が、求める画素の階調の $1/4(2^{+2})$ の輝度になるように設定する。

【0063】このような設定を行うことにより、一つの副画素14aを画素の求める階調よりも小さい最大値に設定し、その求める階調との差に最も近い値にもう一つの副画素の輝度を設定することが可能になる。その組み合わせを入力階調に対する各画素の値のテーブルとして求める。このようにして求められたテーブルはデコーダ16に設定される。

【0064】以下、図4を参照して上記の具体例を説明する。

【0065】図4は、画素全体、第1の副画素及び第2の副画素の各階調と規格化輝度との関係を示すグラフである。

【0066】画素全体の階調Aの点の輝度は以下のようにして求められる。

【0067】まず、第1の副画素に階調Bを与えたときの輝度 $X1$ を求める。この輝度 $X1$ に対応する画素全体における輝度は階調A'において与えられるものとする。この場合、階調A'における画素全体の輝度は、階調Aにおける画素全体の輝度よりも小さいように階調B、階調A'及び階調Aを決定する。

【0068】次いで、階調A'と求める階調Aとの差に対応する画素全体上の輝度の増加分に等しい輝度の増加分を第2の副画素上の輝度において与える階調を決定する。

【0069】これにより、画素全体の輝度が決定される。

【0070】この具体例においては、上記の輝度の増加分を第2の副画素上の輝度において与える階調は、値の大きい曲線、すなわち、傾斜の小さい第2の副画素の輝度-階調特性曲線を用いて決定することができるため、ソースドライバ19の最小階調差よりも小さな値の補完を行うことが可能である。

【0071】図2においては、一つの画素14の最大輝度を1副画素14aの最大輝度の2倍にした例を示したが、一つの画素14の最大輝度の1副画素14aの最大輝度に対する倍数は2には限定されない。副画素数R以下の任意の正数の値Tを選択することができる($0 < T < R$)。値Tは整数には限定されない。小数であってもよい。

【0072】図5に、倍数として3を選択した場合の例を示す。すなわち、図5は、一つの画素14の最大輝度を1副画素14aの最大輝度の3倍にした場合における画素14の階調-輝度特性及び各副画素14aの階調-輝度特性を表すグラフである。

【0073】各副画素14aはそれぞれ8ビットのドライバで駆動される。各副画素14aの階調-輝度特性は $=3.104$ と非線形で表し、画素14の値が2.2になるように各副画素14aの階調を組み合わせる。

【0074】本実施例によっても、図2に示した例の場合と同様に、フレームレートコントロールを行うことなく、多階調表示を行うことが可能である。具体的には、既存の8ビットドライバを用いて、12ビット(4096階調)での階調表現を行うことができる。

【0075】図6に、入力階調(12ビット)と各副画素14aの輝度との間のデータ変換マップ(8ビット)の一例を示す。ただし、図6は、最初の0から100までの入力階調と最後の3995から4095までの入力階調のみを示す。

【0076】上述の実施形態においては、図3または図6に示したデータ変換マップを用いて、入力階調に対応する各副画素14aの輝度を求めたが、データ変換マップを用いずに、各副画素14aの輝度を計算で求めることも可能である。

【0077】以下に、各副画素14aの輝度を計算で求める場合の手順を示す。

【0078】以下の例においては、一つの画素14を3個の副画素14aに分割し、各副画素14aを8ビット(256階調)ドライバで駆動し、画素14としては12ビット(4096階調)を表現するものとする。各副画素14aの階調-輝度特性は曲線に従うものとし、各副画素14aの最大輝度を画素14の最大輝度の $2/3$ に設定する。

【0079】画素14の規格化輝度を $Y(N)$ ($0 < N < 4096$ 、 $0 < Y(N) < 2$)で表し、3個の各副画

素14aの輝度を $Y1(N1)$ 、 $Y2(N2)$ 、 $Y3(N3)$ で表す。

【0080】を画素14の階調-輝度特性を表すパラメータであるとする、 $Y(N)$ は次のように表される。

【0081】

$$Y(N) = 2(N / (4096 - 1))$$

また、 sp を各副画素14aの階調-輝度特性を表すパラメータであるとする、 sp を $Y(1) = Y1(1) = Y2(1) = Y3(1)$ になるように設定する。

【0082】図7は、 $Y(N)$ を実現する $Y1(N1)$ 、 $Y2(N2)$ 、 $Y3(N3)$ の値を求める第1のアルゴリズムを示すフローチャートである。

【0083】先ず、 $N1$ 、 $N2$ 及び $N3$ を初期化する。すなわち、 $N1$ 、 $N2$ 及び $N3$ を全て0に設定する(ステップS100)。

【0084】次いで、任意の $N1$ に対して、 $N1$ が $N1$ の最大値 $N1max$ に等しいか、または、 $Y1(N1+1) + Y2(N2) + Y3(N3)$ が $Y(N)$ よりも大きい
20 20

【0085】 $Y1(N1+1) + Y2(N2) + Y3(N3)$ が $Y(N)$ よりも大きくない場合には(ステップS110のNO)、 $(N1)$ に代えて $(N1+1)$ を代入し(ステップS120)、この $(N1+1)$ に対して、再び、 $Y1(N1+1+1) + Y2(N2) + Y3(N3)$ が $Y(N)$ よりも大きい
20 20

【0086】 $Y1(N1+1) + Y2(N2) + Y3(N3)$ が $Y(N)$ よりも大きくなるまで(ステップS120のYES)、ステップS110及びステップS120を繰り返す。これにより、求める $Y(N)$ を超えない最大の $N1$ が求められる。

【0087】次いで、次いで、任意の $N2$ に対して、 $N2$ が $N2$ の最大値 $N2max$ に等しいか、または、 $Y1(N1) + Y2(N2+1) + Y3(N3)$ が $Y(N)$ よりも大きい
20 20

【0088】 $Y1(N1) + Y2(N2+1) + Y3(N3)$ が $Y(N)$ よりも大きくない場合には(ステップS130のNO)、 $(N2)$ に代えて $(N2+1)$ を
40 40

【0089】 $Y1(N1) + Y2(N2+1) + Y3(N3)$ が $Y(N)$ よりも大きくなるまで(ステップS130のYES)、ステップS130及びステップS140を繰り返す。これにより、 $Y(N)$ との差を超えない最大の $N2$ が求められる。

【0090】次いで、次いで、任意の $N3$ に対して、 N 50

3が $N3$ の最大値 $N3max$ に等しいか、または、 $Y1(N1) + Y2(N2) + Y3(N3+1)$ が $Y(N)$ よりも大きい
20 20

【0091】 $Y1(N1) + Y2(N2) + Y3(N3+1)$ が $Y(N)$ よりも大きくない場合には(ステップS150のNO)、 $(N3)$ に代えて $(N3+1)$ を代入し(ステップS160)、この $(N3+1)$ に対して、再び、 $Y1(N1) + Y2(N2) + Y3(N3+1+1)$ が $Y(N)$ よりも大きい
20 20

【0092】 $Y1(N1) + Y2(N2) + Y3(N3+1)$ が $Y(N)$ よりも大きくなるまで(ステップS150のYES)、ステップS150及びステップS160を繰り返す。これにより、 $Y(N)$ との差を超えない最大の $N3$ が求められる。

【0093】以上により、 $N1$ 、 $N2$ 及び $N3$ が全て決定される(ステップS170)。

【0094】以下に、 $Y(N)$ を実現する $Y1(N1)$ 、 $Y2(N2)$ 、 $Y3(N3)$ の値を求める第2のアルゴリズムを説明する。

【0095】図8は第2のアルゴリズムを示すフローチャートである。

【0096】先ず、 sp を各副画素14aの階調-輝度特性を表すパラメータであるとする、 sp を $Y(1) = Y1(1) = Y2(1) = Y3(1)$ になるように設定する(ステップS200)。

【0097】次いで、副画素14aの全ての数値解を求める(ステップS210)。

【0098】次いで、全ての副画素の組み合わせをその合計値でソートする(ステップS220)。

【0099】次いで、求める $Y(N)$ に最も近い値の副画素の組み合わせを求める(ステップS230)。

【0100】次いで、上述の実施形態をカラー画素に適用した場合の例を以下に示す。

【0101】図9(A)に示すように、R、G、Bの各ドットを有するカラー画素20を想定する。

【0102】カラー画素20の各ドットR、G、Bは、例えば、図9(B)に示すように、薄膜トランジスタ(TFT)21のドレインを介してドレイン線22に、ゲートを介してゲート線23に接続されている。

【0103】上述の実施形態をカラー画素20に適用する場合、図10(A)に示すように、ドットRを3個の副ドット RP_1 、 RP_2 、 RP_3 に分割し、ドットGを3個の副ドット GP_1 、 GP_2 、 GP_3 に分割し、さらに、ドットBを3個の副ドット BP_1 、 BP_2 、 BP_3 に分割する。

【0104】このように分割された各副ドットは図10(B)または(C)に示すように接続される。

【0105】例えば、ドットRの分割により得られた3個の副ドット RP_1 、 RP_2 、 RP_3 は、図10(B)に

示すように、それぞれに対応する薄膜トランジスタのドレインを介してそれぞれに対応するドレイン線D₁、D₂、D₃に接続され、さらに、各薄膜トランジスタのゲートを介して共通ゲート線24に接続されている。

【0106】あるいは、図10(C)に示すように、ドットRの分割により得られた3個の副ドットRP₁、RP₂、RP₃はそれぞれに対応する薄膜トランジスタのドレインを介して共通ドレイン線25に接続され、さらに、それぞれに対応する薄膜トランジスタのゲートを介してそれぞれに対応するゲート線G₁、G₂、G₃に接続されている。この場合、各副ドットRP₁、RP₂、RP₃に対しては、1ライン走査時間中に時分割でドレイン信号電位が印加される。

【0107】

【発明の効果】以上のように、本発明によれば、フレームレートコントロールを行うことなく、多階調表示を行うことが可能である。例えば、既存の8ビットドライバを用いて、12ビット(4096階調)での階調表現を行うことができる。

【0108】また、画素を、例えば3個の副画素に分割する場合には、必要なドライバの数は3倍になるが、4ビットを増やしてソースドライバ内のD/A変換部の回路規模を16倍にすることと比較すれば、ハードウェアにおける増加量は少なくなる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る液晶表示装置の概略的な構成を示すブロック図である。

【図2】第1の実施形態に係る液晶表示装置の階調-輝度特性を示すグラフである。

【図3】第1の実施形態に係る液晶表示装置における入力階調(12ビット)と各副画素の輝度との間のデータ変換マップ(8ビット)の一例の一部である。

【図4】第1の実施形態の具体例における画素全体、第1の副画素及び第2の副画素の各階調と規格化輝度との関係を示すグラフである。

【図5】第1の実施形態に係る液晶表示装置の階調-輝度特性の他の例を示すグラフである。

【図6】図5に示した液晶表示装置における入力階調 *

(12ビット)と各副画素の輝度との間のデータ変換マップ(8ビット)の一例の一部である。

【図7】画素の規格化輝度を実現するための各副画素の輝度の値を求める第1のアルゴリズムのフローチャートである。

【図8】画素の規格化輝度を実現するための各副画素の輝度の値を求める第2のアルゴリズムのフローチャートである。

【図9】図9(A)はカラー画素の概略的な平面図であり、図9(B)は図9(A)に示したカラー画素の接続例を示す回路図である。

【図10】図10(A)は図9(A)に示したカラー画素を副画素に分割した状態を示す概略的な平面図であり、図10(B)及び(C)は各副画素の接続例を示す回路図である。

【図11】従来の液晶表示装置の概略的な構造を示すブロック図である。

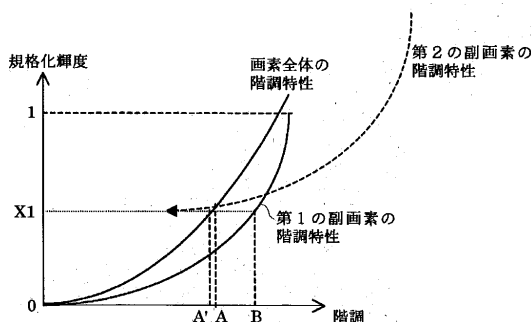
【図12】図12(A)は、図11に示した液晶表示装置におけるカラー液晶パネルの表示画面の部分的拡大図であり、図12(B)は、一つの画素を複数の副画素に分割した状況を示す概念図である。

【図13】図11に示した液晶表示装置の階調-輝度特性を示すグラフである。

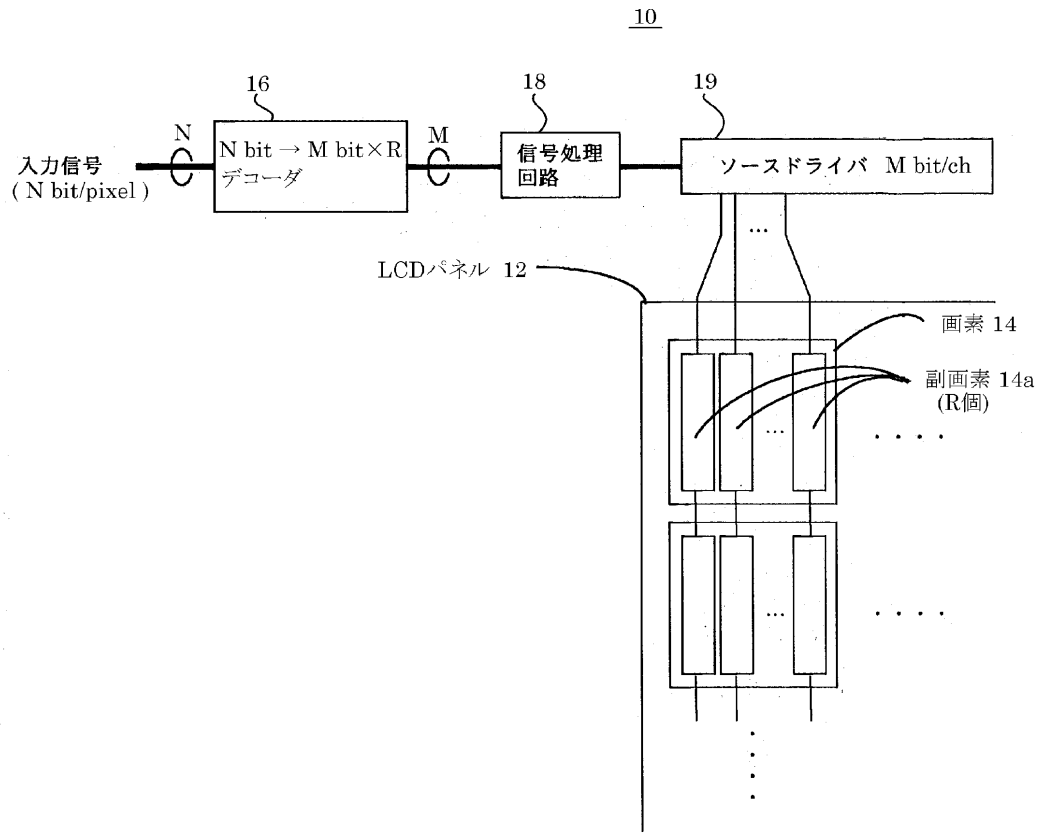
【符号の説明】

- 10 第1の実施形態に係る液晶表示装置
- 12 液晶表示パネル
- 14 画素
- 14a 副画素
- 16 デコーダ
- 18 信号処理回路
- 19 ソースドライバ
- 20 カラー画素
- 21 薄膜トランジスタ
- 22 ドレイン線
- 23 ゲート線
- 24 共通ゲート線
- 25 共通ドレイン線

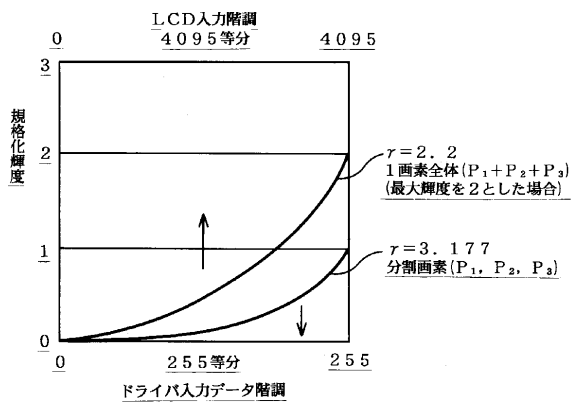
【図4】



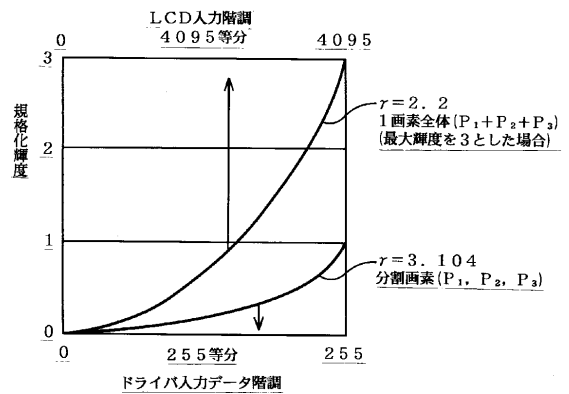
【図1】



【図2】



【図5】



【図 3】

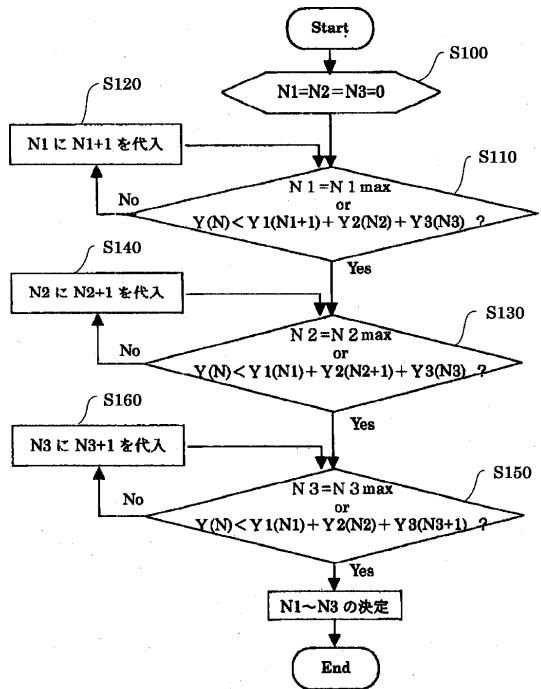
入力 0 - 100 階調

入力階調	P1	P2	P3
0	0	0	0
1	0	0	1
2	1	1	1
3	2	1	1
4	2	2	1
5	3	1	1
6	3	2	2
7	3	3	2
8	4	2	2
9	4	3	2
10	4	3	3
11	5	2	2
12	5	3	3
13	5	4	3
14	6	3	1
15	6	4	2
16	6	4	4
17	7	2	2
18	7	4	2
19	7	4	4
20	7	5	4
21	8	3	3
22	8	4	4
23	8	5	4
24	9	2	1
25	9	3	3
26	9	3	3
27	9	4	3
28	10	2	2
29	10	4	4
30	10	5	4
31	10	6	4
32	11	2	1
33	11	4	4
34	11	6	2
35	11	6	5
36	11	7	5
37	12	4	3
38	12	6	2
39	12	6	5
40	12	7	5
41	13	3	3
42	13	5	4
43	13	6	5
44	13	7	5
45	13	8	5
46	14	5	7
47	14	6	4
48	14	7	5
49	14	8	4
50	15	2	1
51	15	5	4
52	15	7	2
53	15	8	2
54	15	8	5
55	16	3	2
56	16	6	3
57	16	7	4
58	16	8	5
59	16	9	4
60	17	3	2
61	17	6	3
62	17	7	5
63	17	8	5
64	17	9	5
65	18	1	0
66	18	6	3
67	18	7	5
68	18	8	0
69	18	9	0
70	18	10	5
71	19	5	4
72	19	7	5
73	19	8	5
74	19	9	5
75	19	10	5
76	20	4	3
77	20	7	3
78	20	8	5
79	20	9	5
80	20	10	5
81	20	11	5
82	21	8	3
83	21	9	3
84	21	9	5
85	21	10	3
86	21	11	4
87	22	3	3
88	22	7	4
89	22	8	0
90	22	10	0
91	22	10	7
92	22	11	7
93	23	5	3
94	23	7	5
95	23	9	5
96	23	10	0
97	23	11	0
98	23	12	5
99	24	5	4
100	24	8	4

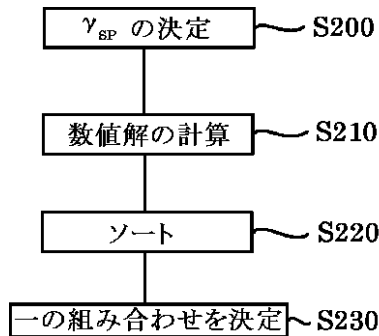
入力 3995 - 4095 階調

入力階調	P1	P2	P3
3995	255	248	36
3996	255	248	41
3997	255	248	45
3998	255	248	49
3999	255	248	51
4000	255	248	54
4001	255	248	58
4002	255	248	59
4003	255	248	61
4004	255	248	62
4005	255	247	28
4006	255	247	38
4007	255	247	41
4008	255	247	45
4009	255	247	48
4010	255	247	51
4011	255	247	54
4012	255	247	58
4013	255	247	58
4014	255	247	60
4015	255	247	62
4016	255	248	29
4017	255	248	35
4018	255	248	40
4019	255	248	44
4020	255	248	48
4021	255	248	51
4022	255	248	54
4023	255	248	58
4024	255	248	58
4025	255	248	60
4026	255	248	62
4027	255	248	24
4028	255	249	33
4029	255	249	39
4030	255	249	44
4031	255	249	47
4032	255	249	50
4033	255	249	53
4034	255	249	58
4035	255	249	58
4036	255	249	60
4037	255	249	62
4038	255	250	18
4039	255	250	31
4040	255	250	38
4041	255	250	43
4042	255	250	48
4043	255	250	50
4044	255	250	52
4045	255	250	55
4046	255	250	57
4047	255	250	61
4048	255	250	61
4049	255	250	63
4050	255	251	29
4051	255	251	36
4052	255	251	41
4053	255	251	45
4054	255	251	49
4055	255	251	52
4056	255	251	54
4057	255	251	57
4058	255	251	59
4059	255	251	61
4060	255	251	63
4061	255	252	24
4062	255	252	34
4063	255	252	40
4064	255	252	44
4065	255	252	48
4066	255	252	51
4067	255	252	53
4068	255	252	56
4069	255	252	58
4070	255	252	60
4071	255	252	62
4072	255	253	13
4073	255	253	30
4074	255	253	37
4075	255	253	42
4076	255	253	48
4077	255	253	49
4078	255	253	52
4079	255	253	55
4080	255	253	57
4081	255	253	59
4082	255	253	61
4083	255	253	63
4084	255	254	25
4085	255	254	34
4086	255	254	40
4087	255	254	44
4088	255	254	48
4089	255	254	51
4090	255	254	54
4091	255	254	56
4092	255	254	58
4093	255	254	60
4094	255	254	62
4095	255	255	0

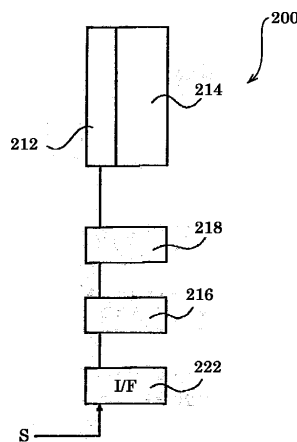
【図 7】



【図 8】



【図 11】



【図 6】

入力 0 - 100 階調

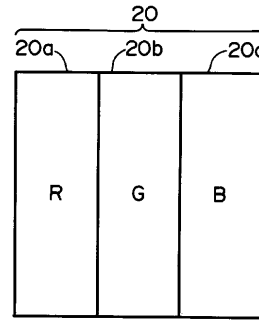
入力階調	P1	P2	P3
0	0	0	0
1	0	0	1
2	1	1	1
3	2	1	1
4	2	2	1
5	3	1	1
6	3	2	2
7	3	3	2
8	4	2	2
9	4	3	2
10	5	1	2
11	5	3	2
12	5	4	2
13	6	2	2
14	6	3	3
15	6	4	3
16	7	2	2
17	7	4	2
18	7	5	1
19	8	1	2
20	8	4	2
21	8	5	2
22	8	6	4
23	9	3	3
24	9	5	2
25	9	6	4
26	10	2	1
27	10	4	3
28	10	5	4
29	10	6	4
30	11	3	2
31	11	5	3
32	11	6	4
33	11	7	3
34	12	4	0
35	12	5	4
36	12	6	5
37	12	7	5
38	13	4	2
39	13	5	4
40	13	7	2
41	13	7	5
42	14	3	3
43	14	6	2
44	14	7	3
45	14	8	3
46	15	2	2
47	15	5	4
48	15	7	3
49	15	8	4
50	15	9	2
51	16	5	3
52	16	7	2
53	16	8	3
54	16	9	3
55	17	3	3
56	17	6	4
57	17	7	5
58	17	8	6
59	17	9	6
60	18	6	4
61	18	7	4
62	18	8	5
63	18	9	5
64	18	10	5
65	19	6	4
66	19	8	2
67	19	9	4
68	19	10	4
69	20	3	3
70	20	7	0
71	20	8	5
72	20	9	6
73	20	10	6
74	21	4	3
75	21	7	4
76	21	8	6
77	21	10	2
78	21	10	7
79	22	4	3
80	22	7	5
81	22	8	3
82	22	10	5
83	22	11	5
84	23	4	3
85	23	7	5
86	23	9	4
87	23	10	5
88	23	11	6
89	24	2	2
90	24	7	4
91	24	9	4
92	24	10	5
93	24	11	6
94	24	12	6
95	25	6	5
96	25	8	6
97	25	10	5
98	25	11	6
99	25	12	6
100	26	5	4

入力 3995 - 4095 階調

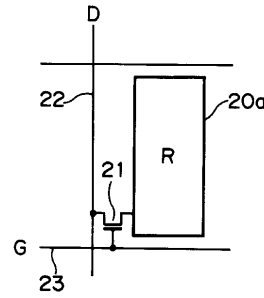
入力階調	P1	P2	P3
3995	255	255	241
3996	255	255	241
3997	255	255	241
3998	255	255	242
3999	255	255	242
4000	255	255	242
4001	255	255	242
4002	255	255	242
4003	255	255	242
4004	255	255	242
4005	255	255	243
4006	255	255	243
4007	255	255	243
4008	255	255	243
4009	255	255	243
4010	255	255	243
4011	255	255	243
4012	255	255	244
4013	255	255	244
4014	255	255	244
4015	255	255	244
4016	255	255	244
4017	255	255	244
4018	255	255	244
4019	255	255	245
4020	255	255	245
4021	255	255	245
4022	255	255	245
4023	255	255	245
4024	255	255	245
4025	255	255	245
4026	255	255	246
4027	255	255	246
4028	255	255	246
4029	255	255	246
4030	255	255	246
4031	255	255	246
4032	255	255	246
4033	255	255	247
4034	255	255	247
4035	255	255	247
4036	255	255	247
4037	255	255	247
4038	255	255	247
4039	255	255	247
4040	255	255	248
4041	255	255	248
4042	255	255	248
4043	255	255	248
4044	255	255	248
4045	255	255	248
4046	255	255	248
4047	255	255	249
4048	255	255	249
4049	255	255	249
4050	255	255	249
4051	255	255	249
4052	255	255	249
4053	255	255	249
4054	255	255	249
4055	255	255	250
4056	255	255	250
4057	255	255	250
4058	255	255	250
4059	255	255	250
4060	255	255	250
4061	255	255	250
4062	255	255	251
4063	255	255	251
4064	255	255	251
4065	255	255	251
4066	255	255	251
4067	255	255	251
4068	255	255	251
4069	255	255	252
4070	255	255	252
4071	255	255	252
4072	255	255	252
4073	255	255	252
4074	255	255	252
4075	255	255	252
4076	255	255	252
4077	255	255	253
4078	255	255	253
4079	255	255	253
4080	255	255	253
4081	255	255	253
4082	255	255	253
4083	255	255	253
4084	255	255	253
4085	255	255	254
4086	255	255	254
4087	255	255	254
4088	255	255	254
4089	255	255	254
4090	255	255	254
4091	255	255	254
4092	255	255	255
4093	255	255	255
4094	255	255	255
4095	255	255	255

【図 9】

(A)

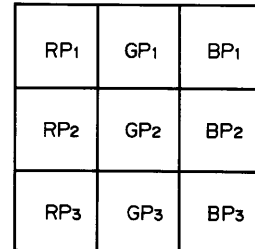


(B)

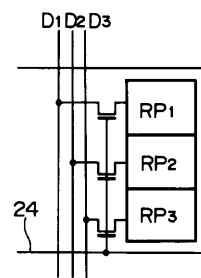


【図 10】

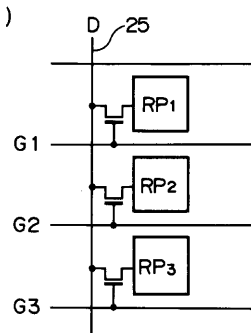
(A)



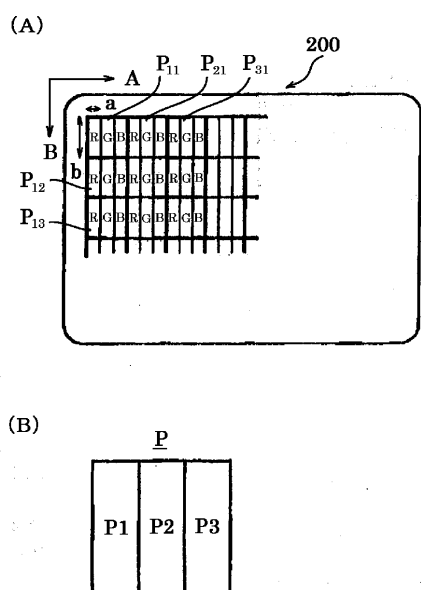
(B)



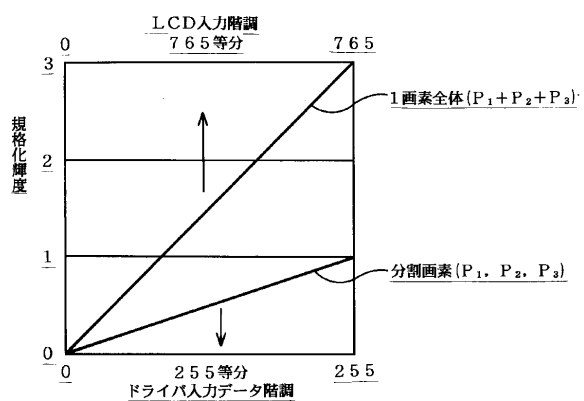
(C)



【図12】



【図13】



フロントページの続き

- Fターム(参考) 2H093 NA16 NA51 NC13 NC34 NC42
 NC54 ND06 ND07 ND10
 5C006 AA12 AA16 AA17 BB16 BC16
 FA11 FA56
 5C080 AA10 BB05 CC03 DD01 DD08
 EE19 EE29 FF11 FF12 JJ01
 JJ02 JJ05 JJ07

专利名称(译)	液晶表示装置		
公开(公告)号	JP2003050566A	公开(公告)日	2003-02-21
申请号	JP2001238406	申请日	2001-08-06
申请(专利权)人(译)	NEC公司		
[标]发明人	古賀弘一 久米徹		
发明人	古賀 弘一 久米 徹		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3611 G09G3/3607 G09G2320/0276		
FI分类号	G09G3/36 G02F1/133.575 G09G3/20.641.G G09G3/20.641.T		
F-TERM分类号	2H093/NA16 2H093/NA51 2H093/NC13 2H093/NC34 2H093/NC42 2H093/NC54 2H093/ND06 2H093/ND07 2H093/ND10 5C006/AA12 5C006/AA16 5C006/AA17 5C006/BB16 5C006/BC16 5C006/FA11 5C006/FA56 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD01 5C080/DD08 5C080/EE19 5C080/EE29 5C080/FF11 5C080/FF12 5C080/JJ01 5C080/JJ02 5C080/JJ05 5C080/JJ07 2H193/ZA04 2H193/ZD21 2H193/ZH09		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种能够在不执行帧频控制的情况下执行期望的多灰度级显示的液晶显示装置。在一个像素（14）被划分为多个子像素（14a）的液晶显示装置（10）中，每个子像素（14a）的灰度-亮度特性被设置为具有非线性关系，并且每个子像素具有非线性关系。通过选择任意的亮度，期望的亮度被设置为像素14的亮度。

