

(51) Int.Cl. ⁷	識別記号	F I	テ-マコ-ト [*] (参考)
G 0 9 G 3/36		G 0 9 G 3/36	2 H 0 9 3
G 0 2 F 1/133	550	G 0 2 F 1/133	5 C 0 0 6
G 0 9 G 3/20	611	G 0 9 G 3/20	611 D 5 C 0 8 0
	612		612 T
	623		623 Y
審査請求 未請求 請求項の数 8 O L (全 10数)			

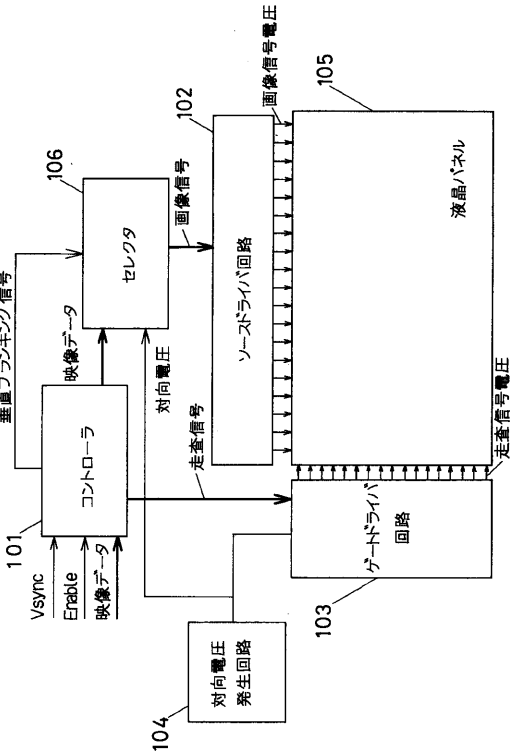
(21)出願番号	特願2000 - 220275(P2000 - 220275)	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成12年7月21日(2000.7.21)	(72)発明者	中川 敏之 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(74)代理人	100092794 弁理士 松田 正道
		最終頁に続く	

(54)【発明の名称】 表示装置の駆動方法、表示装置

(57)【要約】

【課題】 液晶画像表示装置に於いて、表示パターンの種類によらず、縦クロストークを低減する必要があった。

【解決手段】 液晶パネル105と、ソース信号ドライバ回路102と、ゲート信号ドライバ回路103と、セクタ106と、対向電極に電圧を印加する対向電圧発生回路104と、映像データの入力を受け、ソースドライバ回路102およびゲート信号ドライバ回路103に印加する電圧を制御するためのコントローラ101とを備え、垂直ブランキング期間中のソース信号の電位を、対向電極の電位に保持する。



【特許請求の範囲】

【請求項 1】 画像信号配線と、前記画像信号配線と互いに交差して、複数の格子領域を形成する走査信号配線と、前記複数の格子領域上にマトリクス状に配置された、前記走査信号配線と前記画像信号配線とからの給電を受ける半導体スイッチング素子と、前記複数の格子領域上にマトリクス状に配置された、前記半導体スイッチング素子を介して、前記画像信号配線から供給される信号を表示材料に印加するための画素電極と、前記画素電極と対向して配置された対向電極とを備え、前記表示材料を交流駆動して映像を表示する表示装置の駆動方法であって、

垂直ブランキング期間中の前記画像信号配線の電位を、前記対向電極の電位に保持することにより、前記半導体スイッチング素子のオフリーク電流および／または前記半導体スイッチング素子と前記画像信号配線との間のカップリング容量による前記画素電極の電位への影響を低減することを特徴とする表示装置の駆動方法。

【請求項 2】 画像信号配線と、前記画像信号配線と互いに交差して、複数の格子領域を形成する走査信号配線と、前記複数の格子領域上にマトリクス状に配置された、前記走査信号配線と前記画像信号配線とからの給電を受ける半導体スイッチング素子と、前記複数の格子領域上にマトリクス状に配置された、前記半導体スイッチング素子を介して、前記画像信号配線から供給される信号を表示材料に印加するための画素電極と、前記画素電極と対向して配置された対向電極とを備え、前記表示材料を交流駆動して映像を表示する表示装置の駆動方法であって、

有効期間中の該画像信号配線の平均電圧を求め、前記平均電圧を垂直ブランキング期間中の前記画像信号配線の電位とすることにより、前記半導体スイッチング素子のオフリーク電流および／または前記半導体スイッチング素子と前記画像信号配線との間のカップリング容量による前記画素電極の電位への影響を低減することを特徴とする表示装置の駆動方法。

【請求項 3】 画像信号配線と、前記画像信号配線と互いに交差して、複数の格子領域を形成する走査信号配線と、前記複数の格子領域上にマトリクス状に配置された、前記走査信号配線と前記画像信号配線とからの給電を受ける半導体スイッチング素子と、前記複数の格子領域上にマトリクス状に配置された、前記半導体スイッチング素子を介して、前記画像信号配線から供給される信号を表示材料に印加するための画素電極と、前記画素電極と対向して配置された対向電極を有する表示パネルと、

前記画像信号配線に電圧を印加するための画像信号ドライバ回路と、

前記走査信号配線に電圧を印加するための走査信号ドライバ回路と、

前記画像信号ドライバ回路に電圧を印加するためのセレクトと、

前記対向電極に電圧を印加する対向電圧発生回路と、

映像データの入力を受け、前記画像信号ドライバ回路および前記走査信号ドライバ回路に印加する電圧を制御するためのコントローラとを備え、

前記コントローラが、垂直ブランキング期間中の前記画像信号配線の電位を、前記対向電極の電位に保持することにより、前記半導体スイッチング素子のオフリーク電流および／または前記半導体スイッチング素子と前記画像信号配線との間のカップリング容量による前記画素電極の電位への影響を低減することを特徴とする表示装置。

【請求項 4】 画像信号配線と、前記画像信号配線と互いに交差して、複数の格子領域を形成する走査信号配線と、前記複数の格子領域上にマトリクス状に配置された、前記走査信号配線と前記画像信号配線とからの給電を受ける半導体スイッチング素子と、前記複数の格子領域上にマトリクス状に配置された、前記半導体スイッチング素子を介して、前記画像信号配線から供給される信号を表示材料に印加するための画素電極と、前記画素電極と対向して配置された対向電極とを有する表示パネルと、

前記画像信号配線に電圧を印加するための画像信号ドライバ回路と、

前記走査信号配線に電圧を印加するための走査信号ドライバ回路と、

前記画像信号ドライバ回路に電圧を印加するためのセレクトと、

前記対向電極に電圧を印加する対向電圧発生回路と、

映像データの入力を受け、前記画像信号ドライバ回路および前記走査信号ドライバ回路に印加する電圧を少なくとも制御するためのコントローラとを備え、

前記コントローラは、有効期間中の該画像信号配線の平均電圧を求め、前記平均電圧を垂直ブランキング期間中の前記画像信号配線の電位とすることにより、前記半導体スイッチング素子のオフリーク電流および／または前記半導体スイッチング素子と前記画像信号配線との間のカップリング容量による前記画素電極の電位への影響を低減することを特徴とする表示装置。

【請求項 5】 前記コントローラは、前記画像信号配線毎の前記映像データを加算する加算器と、

前記加算された映像データのうち、上位の所定のビット成分だけを保持するラッチとを備えたことを特徴とする請求項 4 に記載の表示装置。

【請求項 6】 前記コントローラは、前記画像信号配線毎の前記映像データを加算する加算器

と、
前記加算された映像データを除算して、上位の所定のビット成分だけを出力する除算器とを少なくとも備えたことを特徴とする請求項 4 に記載の表示装置。

【請求項 7】 請求項 1 から 6 のいずれかに記載の本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータを担持した媒体であって、コンピュータにより処理可能なことを特徴とする媒体。

【請求項 8】 請求項 1 から 6 のいずれかに記載の本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであることを特徴とする情報集合体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報処理端末、ディスプレイモニタ等に利用される液晶等を用いた表示装置の駆動方法および表示装置等に関する。

【0002】

【従来の技術】図 5 は従来の液晶表示装置の構成を示す概念図であり、図において、501 はデータ線（ソース電極線）を駆動するソースドライバ IC、502 は TFT 液晶パネル、503 は走査線（ゲート電極線）を駆動するゲートドライバ IC、504 は走査線（ゲート電極線）、505 はデータ線（ソース電極線）である。

【0003】図 3 は、TFT 液晶表示パネルを構成する TFT 回路の構成を示す概念図であり、TFT 回路 300 において、液晶表示素子は、ソース電極線 301 とゲート電極線 302 と接続した TFT 303 に接続された画素電極 304 と、対向電極 305 との間に液晶層が挟み込まれた構造であり、各画素に対応する液晶セルに電圧を印加し光透過率を制御することで、画像を表示している。

【0004】このような TFT 回路 300 の動作は、以下のようなものである。すなわち、ゲート信号線 302 にゲート電圧 V_g を印加することにより TFT 303 のスイッチング動作を行い、ゲート電圧 V_g が ON の時に、画素電極 304 と対向電極 305 との間に配置される液晶セルに印加すべき電圧 V_{lc} を、ソース電極線 301 に印加されているソース電圧 V_s の電位まで充電し、ゲート電圧 V_g が OFF の時に、液晶容量 C_{lc} を用いて電位 V_{lc} を保持する。

【0005】ところで、液晶セル中の液晶分子は、直流電圧を長時間印加すると分極を起し特性が劣化するため、液晶セルに供給するソースドライバ出力を交流電圧波形とするのが一般的であり、大型の液晶パネルでは、1 フレーム（垂直走査期間）毎に交流化（駆動電圧の極性を反転させること）することが広く用いられている。

【0006】しかしながら、交流反転の位相の影響による画質劣化も知られている。図 6 は中間調のラスト画面

に黒ウィンドウパターンを表示した例で、図に示すように、黒ウィンドウパターンの上下に画質劣化した領域が生じる、いわゆる縦クロストークが発生している。

【0007】この縦クロストークの原因は次の通りである。すなわち、図 4 に示すように、TFT 303 は、スイッチ 401 とオフリーク抵抗 R と画素電極 304 と隣接するソース電極線 301b からのカップリング容量 C に置き換えることができるが、画面黒ウィンドウパターンを含む領域を表示するソース電極線は、ラスト画面のみの領域を表示する他のソース電極線の電位に対し、画面の走査に応じて電位が変動する。

【0008】この電位の変動が、画素電極 304 とソース電極線と間のカップリング容量 C を通して、画素電極 304 に誘導されることと、画素電極 304 とゲート電極線 304a との間に配置された TFT 303 のオフリーク電流として印加される信号電圧による、画素電極 304 の電位の変動が、本来ラスト画面を表示すべき領域の画素に影響を与える。つまり、同じラスト画面を表示する画素でも、黒ウィンドウパターンの存在する領域を通るソース電極線に接続された画素と、黒ウィンドウパターンが存在しない領域を通るソース電極線に接続された画素とでは、上記カップリング容量による誘導電圧および TFT のオフリーク電流に相違が生じる為、縦クロストークが生ずる。

【0009】従来より、このような縦クロストークの対策としては、ソース電極線を通して供給される映像信号の極性を、画素（ソース電極線）単位で反転（ドット反転）させるか、もしくはゲート電極線単位で反転（ライン反転）させるとともに、両者の反転に加えて、映像信号の極性をさらに 1 フィールド毎に反転させるものがあり、これによれば、ソース電極線に印加される信号の平均電位は正極性信号と負極性信号の概略中間電位となり、上記縦クロストークによる画像品質劣化を回避することができる。

【0010】

【発明が解決しようとする課題】しかしながら、上記の対策を用いた液晶表示装置においても、表示画面のパターンによっては画像品質劣化が生じる場合がある。

【0011】図 7 は、中間調のラスト画面の上下に 1 水平走査線毎に黒と白のパターンを交互に形成した縞模様パターンを表示した図である。図に示すように、中間調ラスト表示部の上下に 1 水平走査線毎の黒／白の縞模様パターンを表示した場合、中間調ラスト部に薄い横筋が発生する。

【0012】次に、図 2 (b) は、上記パターンに於けるこの 2 つのソース電極線 S1（白黒の縞模様をクロスするライン）、S2（白黒の縞模様をクロスしないライン）とゲート電極線 G1（中間調の部分）で選択される画素 P1、P2 に印加される信号の波形を比較したものである。図において、Vsync は垂直同期信号、En

ableは有効画素信号、Gate On timing (Gn)は、ソース電極線S1およびS2と交差するゲート電極線GnのゲートのタイミングのON/OFFを示す信号である。

【0013】また、図8は、画素電極に保持される電圧V1cと、透過率との関係を示すグラフである。以下、図2, 7, および8を参照して、説明を行う。

【0014】はじめに、ソース電極線S1のソース出力波形S1-Vsは、白黒の縞模様の部分はライン毎の電位の反転によりフラットに、また中間調ラスタ画面の部分もフラットである。また、ソース電極線S2のソース出力波形S2-Vsは、いずれの表示領域も中間調ラスタ画面を表示している為、フラットである。

【0015】次に、画素P1, 画素P2の画素電位V1cは、ゲート電極線がONとなることにより、Vsレベルに充電された後、ゲート電極線のOFF後、次の周期(フレーム)にてゲート電極線が再びONするまで保持されるが、このOFF期間に、図4を用いて説明した理由により、オフリーク抵抗Rとカップリング容量Cを通してV1cとVsとの間の電位差が存在する場合、オフリーク電流および誘導電圧が加わり、V1cの電位が変動してしまう。すなわち、画素電位V1cと、変動により印加される電圧との差が大きい場合、この差が画素電位V1cにさらに印加されてしまう。

【0016】したがって、画素P2はVsとV1cとがほぼ同電位の為、オフリーク抵抗Rおよびカップリング容量Cによる電圧変動はほとんど起こらないが、画素P1は、黒/白の縞模様部分で、オフリーク抵抗Rおよびカップリング容量Cとによって印加される電位と保持される電位との差が大きく、 $V1c < Vs$ である為、図2(b)の斜線部ΔVで示される電圧変動が生じ、この分だけ保持電圧がプラス側に移動してしまう(図8のΔV(Gn)a)。

【0017】図7に示す画素P3(P1とソース電極線が共通で1ライン下の画素)の電位も、上記と同様な原因で画素P1と同様にΔVだけ同一方向(プラス側)に移動する(図8のΔV(Gn)b)。

【0018】従って、ゲート電極線の反転の内、+側のラインは透過率が低い方向(図7では画素Gn)へ、-側のラインは透過率の高い方向(図7では画素Gn+1)に移動し、結果として、ラスタ画面上に明暗の横シジが発生する。

【0019】このような縦クロスパターンを解消しようとする場合、従来のように、ドット反転もしくはライン反転を用いても、ある程度は解消できるが、垂直ブランキング期間中のソース電極線からの出力は最終段の画素データをホールドする、すなわち、最終段に印加した電位を保持するようにしているため、図7に示す例のように、最終段の画素に印加される電位が大きいものである場合は、縦クロストークの原因となる図3のオフリーク

電流及びカップリング電圧の影響は、垂直部ランキング期間中、ずっと大きなものとして残ることになる。

【0020】近年、液晶表示装置は、省スペース、軽量、低消費電力、有害電磁波が少ない等のメリットを生かし、小型機器、ノートパソコンのみならず、ディスプレイ市場に於いてもCRTとの置き換えが進んでおり、実に様々なコンピュータ、OS等に接続されることが多くなってきた。この為、特に高精細、マルチウインドウ化が進み、上記パターンやこれに近いパターンが発生する機会が増えることが予想され、かかるパターンの発生に対しても、高画質を維持する必要がある。

【0021】本発明は、上記の課題に鑑みてなされたものであり、上記パターンや類似パターンが発生した場合でも、縦クロストークによる影響を低減して、高画質な表示を行うことができる表示装置およびその駆動方法を得ることを目的とする。

【0022】

【課題を解決するための手段】上記の目的を達成するために、第1の本発明(請求項1に対応)は、画像信号配線と、前記画像信号配線と互いに交差して、複数の格子領域を形成する走査信号配線と、前記複数の格子領域上にマトリクス状に配置された、前記走査信号配線と前記画像信号配線とからの給電を受ける半導体スイッチング素子と、前記複数の格子領域上にマトリクス状に配置された、前記半導体スイッチング素子を介して、前記画像信号配線から供給される信号を表示材料に印加するための画素電極と、前記画素電極と対向して配置された対向電極とを備え、前記表示材料を交流駆動して映像を表示する表示装置の駆動方法であって、垂直ブランキング期間中の前記画像信号配線の電位を、前記対向電極の電位に保持することにより、前記半導体スイッチング素子のオフリーク電流および/または前記半導体スイッチング素子と前記画像信号配線との間のカップリング容量による前記画素電極の電位への影響を低減することを特徴とする表示装置の駆動方法である。

【0023】また、第2の本発明(請求項2に対応)は、画像信号配線と、前記画像信号配線と互いに交差して、複数の格子領域を形成する走査信号配線と、前記複数の格子領域上にマトリクス状に配置された、前記走査信号配線と前記画像信号配線とからの給電を受ける半導体スイッチング素子と、前記複数の格子領域上にマトリクス状に配置された、前記半導体スイッチング素子を介して、前記画像信号配線から供給される信号を表示材料に印加するための画素電極と、前記画素電極と対向して配置された対向電極とを備え、前記表示材料を交流駆動して映像を表示する表示装置の駆動方法であって、有効期間中の該画像信号配線の平均電圧を求め、前記平均電圧を垂直ブランキング期間中の前記画像信号配線の電位とすることにより、前記半導体スイッチング素子のオフリーク電流および/または前記半導体スイッチング

素子と前記画像信号配線との間のカップリング容量による前記画素電極の電位への影響を低減することを特徴とする表示装置の駆動方法である。

【0024】また、第3の本発明（請求項3に対応）は、画像信号配線と、前記画像信号配線と互いに交差して、複数の格子領域を形成する走査信号配線と、前記複数の格子領域上にマトリクス状に配置された、前記走査信号配線と前記画像信号配線とからの給電を受ける半導体スイッチング素子と、前記複数の格子領域上にマトリクス状に配置された、前記半導体スイッチング素子を介して、前記画像信号配線から供給される信号を表示材料に印加するための画素電極と、前記画素電極と対向して配置された対向電極を有する表示パネルと、前記画像信号配線に電圧を印加するための画像信号ドライバ回路と、前記走査信号配線に電圧を印加するための走査信号ドライバ回路と、前記画像信号ドライバ回路に電圧を印加するためのセレクトと、前記対向電極に電圧を印加する対向電圧発生回路と、映像データの入力を受け、前記画像信号ドライバ回路および前記走査信号ドライバ回路に印加する電圧を制御するためのコントローラとを備え、前記コントローラが、垂直ブランキング期間中の前記画像信号配線の電位を、前記対向電極の電位に保持することにより、前記半導体スイッチング素子のオフリーク電流および／または前記半導体スイッチング素子と前記画像信号配線との間のカップリング容量による前記画素電極の電位への影響を低減することを特徴とする表示装置である。

【0025】また、第4の本発明（請求項4に対応）は、画像信号配線と、前記画像信号配線と互いに交差して、複数の格子領域を形成する走査信号配線と、前記複数の格子領域上にマトリクス状に配置された、前記走査信号配線と前記画像信号配線とからの給電を受ける半導体スイッチング素子と、前記複数の格子領域上にマトリクス状に配置された、前記半導体スイッチング素子を介して、前記画像信号配線から供給される信号を表示材料に印加するための画素電極と、前記画素電極と対向して配置された対向電極とを有する表示パネルと、前記画像信号配線に電圧を印加するための画像信号ドライバ回路と、前記走査信号配線に電圧を印加するための走査信号ドライバ回路と、前記画像信号ドライバ回路に電圧を印加するためのセレクトと、前記対向電極に電圧を印加する対向電圧発生回路と、映像データの入力を受け、前記画像信号ドライバ回路および前記走査信号ドライバ回路に印加する電圧を少なくとも制御するためのコントローラとを備え、前記コントローラは、有効期間中の該画像信号配線の平均電圧を求め、前記平均電圧を垂直ブランキング期間中の前記画像信号配線の電位とすることにより、前記半導体スイッチング素子のオフリーク電流および／または前記半導体スイッチング素子と前記画像信号配線との間のカップリング容量による前記画素電極

の電位への影響を低減することを特徴とする表示装置である。

【0026】また、第5の本発明（請求項5に対応）は、前記コントローラは、前記画像信号配線毎の前記映像データを加算する加算器と、前記加算された映像データのうち、上位の所定のビット成分だけを保持するラッチとを備えたことを特徴とする上記本発明である。

【0027】また、第6の本発明（請求項6に対応）は、前記コントローラは、前記画像信号配線毎の前記映像データを加算する加算器と、前記加算された映像データを除算して、上位の所定のビット成分だけを出力する除算器とを少なくとも備えたことを特徴とする上記本発明である。

【0028】また、第7の本発明（請求項7に対応）は、第1から第6のいずれかの本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータを担持した媒体であって、コンピュータにより処理可能なことを特徴とする媒体である。

【0029】また、第8の本発明（請求項8に対応）は、第1から第6のいずれかの本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび／またはデータであることを特徴とする情報集合体である。

【0030】以上のような本発明によれば、縦クロストークが発生しやすい画面においても、縦クロストークの少ない画像を得ることが表示装置に於いて可能となる。

【0031】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照して説明する。

【0032】（実施の形態1）図1は、本発明の実施の形態1に於ける液晶表示装置を示す構成図である。

【0033】図1に於いて、101はコンピュータ等からの映像信号を液晶パネルに出力可能な信号に変換するコントローラ、102はソースドライバIC、103はゲートドライバ基板、104は対向電圧発生回路、105は液晶パネル、106はセレクトである。ただし、液晶パネル105については、図3、図5に手示す従来例と同様なので説明を省略する。

【0034】以上の様に構成された、本発明の実施の形態1による液晶画像表示装置に於いて、以下その動作を説明するとともに、これにより本発明の表示装置の駆動方法を説明する。

【0035】図示しないコンピュータ等からの映像データの出力は、コントローラ101に入力され、液晶パネル表示用に変換された後、セレクト105に出力される。このとき、コントローラ101には、映像データを表示するのに必要な垂直同期信号（Vsync）およびイネーブル信号（Enable）が同時に外部より入力され、コントローラ101は、垂直同期信号およびイネ

ープル信号から、垂直ブランキング信号を生成し、変換した映像データと合わせて、セクタ 106 へ出力する。

【0036】セクタ 106 は、コントローラ 101 から垂直ブランキング信号を取得すると、これに基づき、有効画素期間はコントローラ 101 から出力される映像データを取得して、これに応じた信号をソースドライバ回路 102 へ出力し、映像データの垂直ブランキング期間になると、対向電圧発生回路 104 から出力される対向電圧をソースドライバ回路 102 へ出力する。

【0037】一方、コントローラ 101 は、入力した映像データから、走査信号を生成して、ゲートドライバ回路 103 へ出力する。

【0038】セクタ 106 の出力はソースドライバ 102 回路に入力され、従来例と同様に、ソースドライバ回路 120 から印加される画像信号成分の電圧と、ゲートドライバ回路 103 から印加される走査信号の電圧とが液晶パネル 105 に与えられることにより、液晶表示パネル 105 に映像が表示される。

【0039】ここで、本実施の形態の液晶表示装置のソース電極線に印加される電圧の波形図を図 2 (a) に示し、従来例の場合のソース電極線に印加される電圧の波形図を図 2 (b) に示す。

【0040】従来例の場合は、垂直ブランキング期間中のソースドライバ回路への出力は、最終段の画素をホールディングしていた、すなわちソース電極線の電位が、最終段の画素の TFT に印加する電位と同一にしたままであったため、垂直ブランキング期間中は、この最終段の TFT に印加される電位とソース電極線に接続された各画素電極との間に、縦クロストークの原因となる図 3 のオフリーク電流及びカップリング電圧の変動が生ずるため、オフリーク電流及びカップリング電圧の影響が大きく現れることとなった。

【0041】これに対し、本実施例によれば、垂直ブランキング期間中はソース電極線の電位は対向電圧を中心に正負に変動することとなり、概略平均的には対向電圧になることより、オフリーク電流、カップリング容量の影響を最小限に留めることができる。この為、縦クロストークの表示ムラの発生を抑えることができる。

【0042】(実施の形態 2) 図 9 は、本発明の実施の形態 2 による映像表示装置の構成図である。図において、図 1 と同一符号は同一手段または相当手段である。また、901 はコントローラである。

【0043】また、図 10 は、本発明の実施の形態 2 による映像表示装置に用いられるコントローラ 901 の構成図である。図において、1001 は加算器であり、1002 はラッチである。

【0044】このような構成を有する、本発明の実施の形態 2 による映像表示装置の動作を説明すると共に、本発明の表示装置の駆動方法の説明を行う。

【0045】はじめに、映像データとして、SXGA : 水平 1280 (画素数) × 垂直 1024 (画素数) で、ソースドライバ回路 102 が 6 ビットの場合を例にとるものとする。コントローラ 901 は、図示しないコンピュータ等からの有効期間中の映像データを取得すると、該映像データを、各ソース電極線の本数、すなわち水平方向の画素数毎に、加算器 1001 により加算し、下位 10 ビットを捨て (1024 で割る)、上位 6 ビットの成分のみをラッチ 1002 へ出力する。ラッチ 1002 は、上位 6 ビット成分の映像データを取得すると、コントローラ 901 内にて取得されているイネーブル信号を用いてこれを保持する。

【0046】有効期間が終了し、最終段のソース電極線が OFF になると、イネーブル信号が解除される (図 2 の Vsync および Enable を参照) ため、ラッチ 902 は、保持していた上位 6 ビットのデータを取り出す。

【0047】したがって、有効期間の終わりには、それぞれの画素電極に印加される電位の平均値がセクタ 106 に出力され、実施の形態 1 の場合と同様に、ソースドライバ回路 102 に入力され、垂直ブランキング期間中は、この平均値を有する電位が、ソースドライバ回路 102 から出力され、ソース電極線上に保持されることとなる。したがって、垂直ブランキング期間中は、ソース電極線の電位は、有効期間中の平均電圧を中心に正負に変動することとなり、概略平均的には平均電圧になることより、オフリーク電流、カップリング容量の影響を最小限に留めることができる。

【0048】このように、本実施の形態によれば、ソース出力電圧が有効期間中の平均電圧になることにより、オフリーク電流およびカップリングの影響を最小限に留めることができる。このため、縦クロストークの表示むらの発生を抑えることができる。

【0049】なお、コントローラ 901 の構成としては、図 11 に示すような例としてもよい。図 11 において、コントローラ 901 は、加算器 1101、除算器 1102、計数器 1103、比較器 1104 から構成されている。

【0050】このような構成を有するコントローラ 901 の動作は以下のようなものである。映像データとして、図 10 に示す例と同様、SXGA : 水平 1280 (画素数) × 垂直 1024 (画素数) で、ソースドライバ回路 102 が 6 ビットの場合を用いるとすると、コントローラ 901 は映像データを取得すると、該映像データを、Enable 信号の入力をタイミングとする加算器 1101 により加算する。一方計数器 1103 は、Enable 信号の入力を受けるとこれをカウントする。有効期間中においては、1 水平周期内で ON / OFF を行う。

【0051】計数器 1103 にてカウントされる値は、

比較器 1104 に送られると、比較器 1104 は、カウントされた値と、所定の既定値とを比較し、カウントされた値が既定値になると除算器 1102 に対し、除算スタートを開始する信号を出力する。

【0052】除算器 1102 は、比較器 1104 より除算スタート開始の信号を受けると、加算器 1101 から入力する映像データを除算して、上位 6 ビット成分のみをセレクト 106 へ出力する。セレクト 106 から映像信号が出力されると、垂直ブランキング期間に入るので、加算器 1101 および計数器 1103 には Vsync 10 信号がリセット用信号として入力され、加算器にて加算した映像データと、計数器 1103 でカウントされている値とをリセットする。

【0053】なお、除算器 1102 の除数は、ここでは上位 6 ビットのみを取り出すとして説明を行ったが、除算器に設定する除数は、映像データのビット数等に合わせ、任意としてよい。

【0054】また、上記の動作において、加算器 1101 および除算器 1102 は、映像データを、各ソース電極線の本数、すなわち水平方向の画素数毎に処理する 20 が、このとき加算器 1102 および除算器 1102 の個数は、それぞれ水平方向の画素数と同数設けてもよいし、それぞれ 1 つの加算器および除算器が、水平方向の画素数分の映像データを処理するようにしてもよい。これは、図 10 に示す加算器 1001 およびラッチ 1002 の構成にも言えることであり、図 10 に示す加算器 1001 およびラッチ 1002 は、それぞれ水平方向の画素数と同数設けるものとして説明を行ったが、それぞれ 1 つの加算器およびラッチが、水平方向の画素数分の映像データを処理するようにしてもよい。

【0055】また、本発明の各実施の形態における液晶パネルは、本発明の表示パネルの一例であり、本発明の各実施の形態におけるソースドライバ回路は、本発明の画像信号ドライバ回路の一例であり、本発明の各実施の形態におけるゲートドライバ回路は、本発明の走査信号ドライバ回路の一例である。また、本発明の表示パネルは、実施の形態においては液晶パネルとして説明を行ったが、本発明の表示パネルはこれに限定するものではなく、他にプラズマディスプレイや、EL (エレクトロルミネッセンス) パネルを用いてもよい。

【0056】なお、上記の説明においては、本発明の実施の形態における表示装置または表示装置の駆動方法について説明を行ったが、本発明は、上述した本発明の全部または一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび/またはデータを担持した媒体であり、コンピュータにより読み取り可能且つ、読み取られた前記プログラムおよび/またはデータが前記コンピュータと協働して前記機能を実行する媒体として実現してもよい。

【0057】また、本発明は、上述した本発明の全部ま

*たは一部の手段の全部または一部の機能をコンピュータにより実行させるためのプログラムおよび/またはデータであり、前記コンピュータと協働して前記機能を実行することを特徴とする情報集合体として実現してもよい。

【0058】また、上記において、データとは、データ構造、データフォーマット、データの種類などを含む。また、媒体とは、ROM 等の記録媒体、インターネット等の伝送媒体、光・電波・音波等の伝送媒体を含む。また、担持した媒体とは、例えば、プログラムおよび/またはデータを記録した記録媒体、やプログラムおよび/またはデータを伝送する伝送媒体等をふくむ。

【0059】さらに、コンピュータにより処理可能とは、例えば、ROM などの記録媒体の場合であれば、コンピュータにより読みとり可能であることであり、伝送媒体の場合であれば、伝送対象となるプログラムおよび/またはデータが伝送の結果として、コンピュータにより取り扱えることであることを含み、情報集合体とは、例えば、プログラムおよび/またはデータ等のソフトウェアを含むものである。

【0060】したがって、以上説明した様に、本発明の構成は、ソフトウェア的に実現しても良いし、ハードウェア的に実現しても良い。

【0061】

【発明の効果】以上のように、本発明によれば、縦クロストークの原因となるオフリーク電流、カップリング電圧の影響を最小限に抑えら得る為、特異な表示パターンでも、縦クロストークの少ない表示品位の高い画像が得られる。

30 【図面の簡単な説明】

【図 1】本発明の実施の形態 1 に於ける液晶画像表示装置の構成を示す概略図

【図 2】(a) 本発明の実施の形態 1 に於ける液晶画像表示装置の駆動波形を示す概略図

(b) 従来例に於ける液晶画像表示装置の駆動波形を示す概略図

【図 3】一般的な TFT 液晶画像表示装置の構成を示す概略図

【図 4】TFT 液晶画像素子の等価回路図

40 【図 5】従来の技術による液晶画像表示装置の構成を示す概略図

【図 6】黒ウインドウ、背景中間調ラスト画面表示時の縦クロストークを説明するための図

【図 7】上下が白黒の縞模様、背景が中間調ラスト表示の縦クロストークを説明するための図

【図 8】液晶パネルにおける画素電位と透過率の関係を示す図

【図 9】本発明の実施の形態 2 に於ける液晶画像表示装置の構成を示す概略図

【図 10】本発明の実施の形態 2 に於ける液晶画像表示

装置のコントローラの構成図

【図11】本発明の実施の形態2に於ける液晶画像表示

装置のコントローラの他の例を示す構成図

【符号の説明】

101、901 コントローラ

102 ソースドライバ回路

103 ゲートドライバ回路

104 対向電圧発生回路

*105 液晶パネル

106 セレクタ

1001、1101 加算器

1002 ラッチ

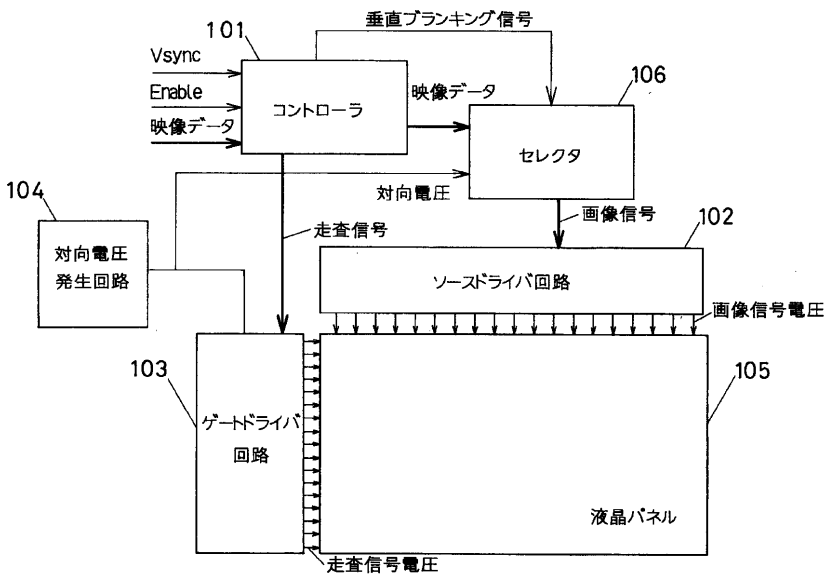
1102 除算器

1103 計数器

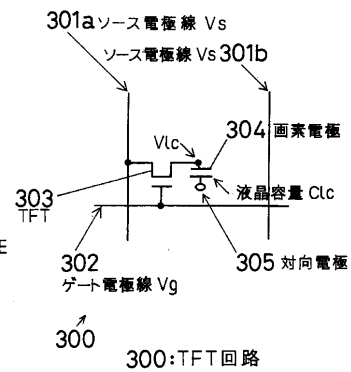
1104 比較器

*

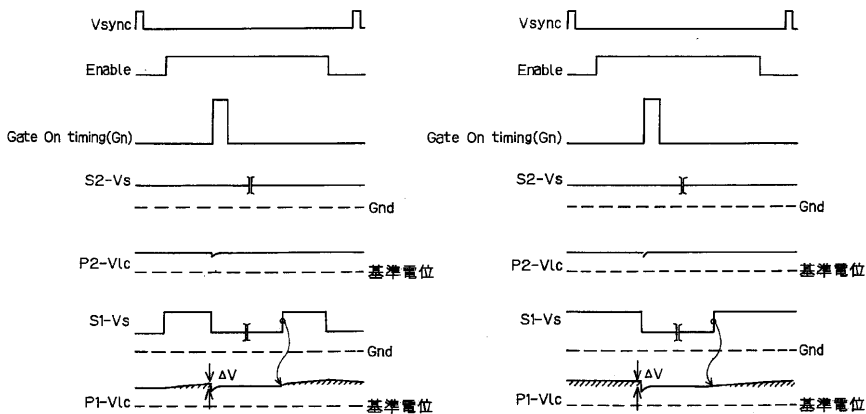
【図1】



【図3】



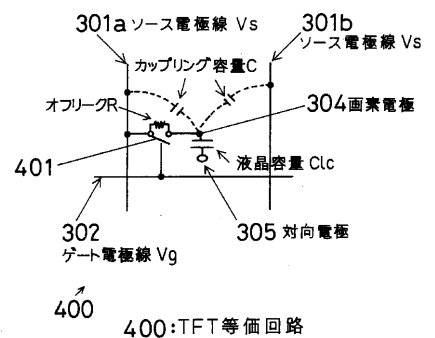
【図2】



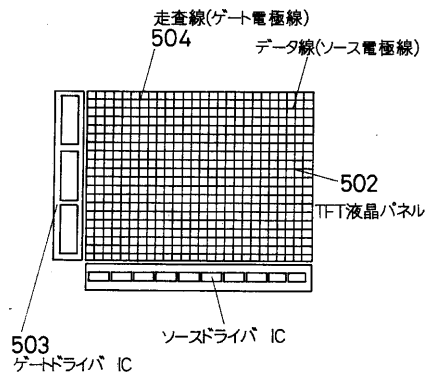
(a):本発明の場合

(b):従来の場合

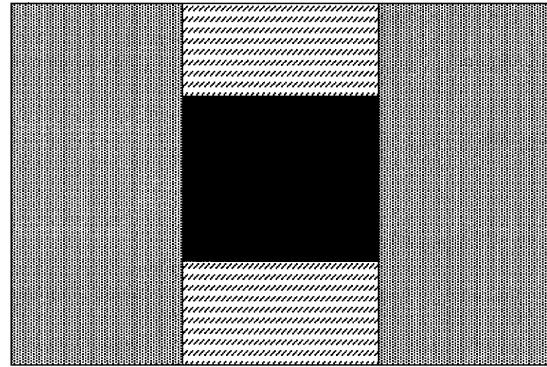
【図4】



【図5】

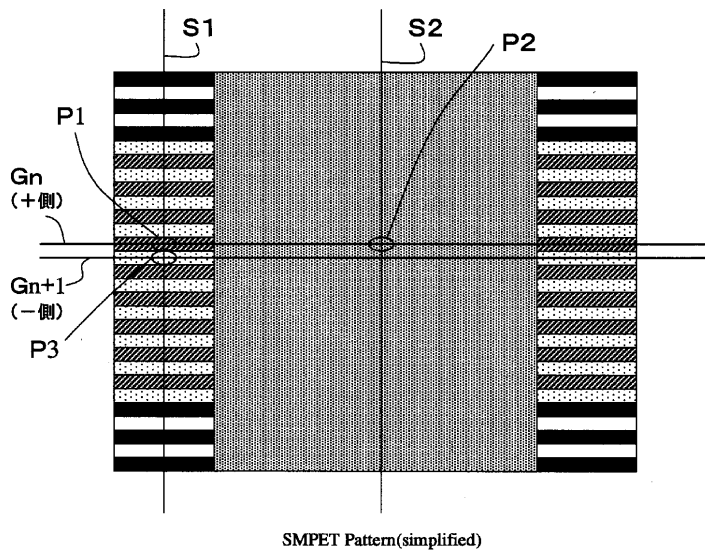


【図6】

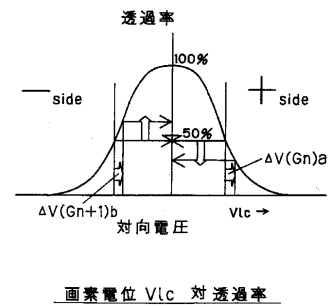


中間調ラスタ画面内に黒ウィンドウを表示

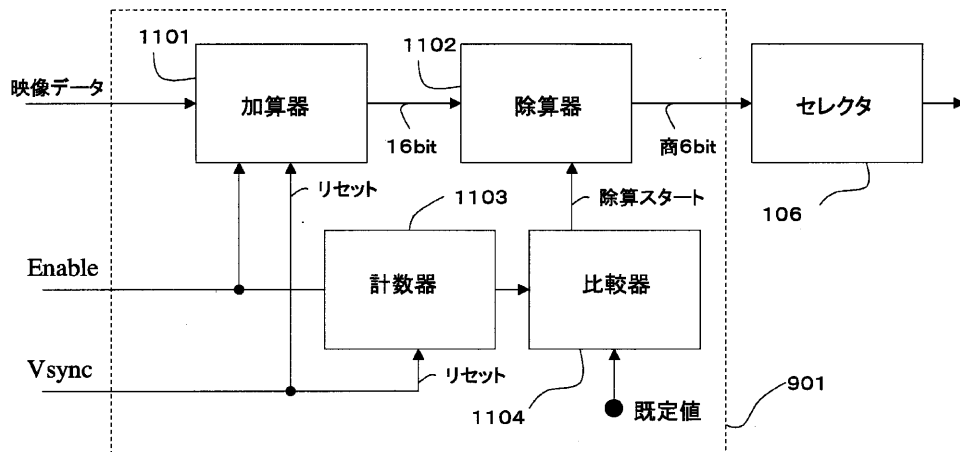
【図7】



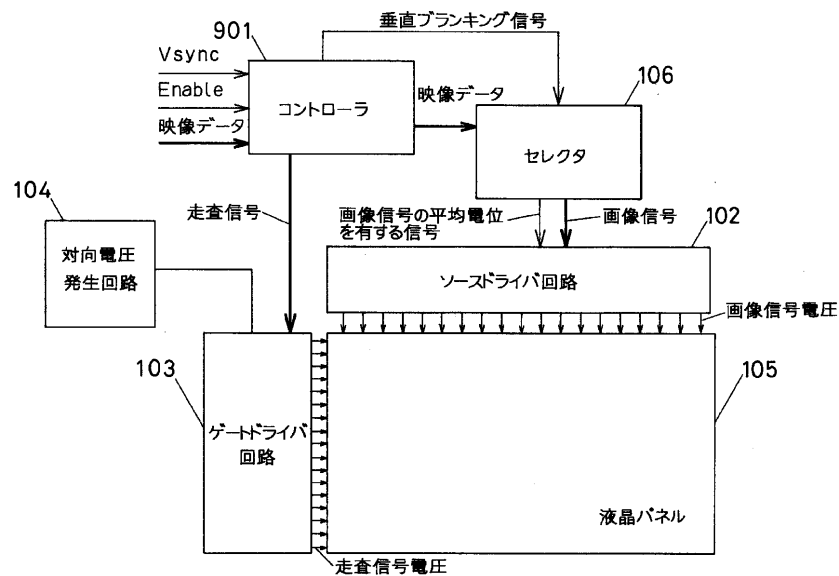
【図8】



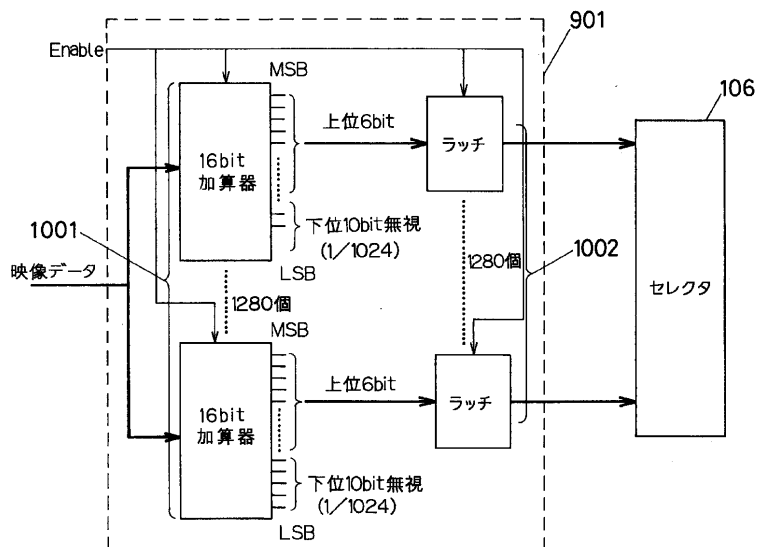
【図11】



【図 9】



【図 10】



フロントページの続き

F ターム(参考) 2H093 NA16 NC11 NC18 NC21 NC25
 NC26 NC27 NC34 NC49 NC67
 ND15 NH14
 5C006 AA01 AC26 AF73 BB16 BC12
 BF04 BF14 BF15 BF22 BF24
 BF28 FA25 FA36 FA37
 5C080 AA05 AA06 AA10 BB05 DD05
 DD10 EE28 FF11 JJ01 JJ02
 JJ03 JJ05

专利名称(译)	用于驱动显示设备的方法，显示设备		
公开(公告)号	JP2002040993A	公开(公告)日	2002-02-08
申请号	JP2000220275	申请日	2000-07-21
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	中川敏之		
发明人	中川 敏之		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.550 G09G3/20.611.D G09G3/20.612.T G09G3/20.623.Y		
F-TERM分类号	2H093/NA16 2H093/NC11 2H093/NC18 2H093/NC21 2H093/NC25 2H093/NC26 2H093/NC27 2H093/NC34 2H093/NC49 2H093/NC67 2H093/ND15 2H093/NH14 5C006/AA01 5C006/AC26 5C006/AF73 5C006/BB16 5C006/BC12 5C006/BF04 5C006/BF14 5C006/BF15 5C006/BF22 5C006/BF24 5C006/BF28 5C006/FA25 5C006/FA36 5C006/FA37 5C080/AA05 5C080/AA06 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD10 5C080/EE28 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ03 5C080/JJ05 2H193/ZA04 2H193/ZF59 2H193/ZH40 2H193/ZH45		
代理人(译)	松田 正道		
其他公开文献	JP2002040993A5		
外部链接	Espacenet		

摘要(译)

在液晶图像显示装置中，无论显示图案的种类如何，都必须减少垂直串扰。液晶面板（105），源信号驱动器电路（102），栅极信号驱动器电路（103），选择器（106），用于向对电极施加电压的对电压产生电路（104）以及接收视频数据的源驱动器。提供了用于控制施加到电路102和栅极信号驱动器电路103的电压的控制器101，并且在垂直消隐时段期间源信号的电势保持在对电极的电势。

