

(19)日本国特許庁 ( J P )

(12) 公開特許公報 ( A )

(11)特許出願公開番号

特開2002 - 40480

( P2002 - 40480A )

(43)公開日 平成14年2月6日 (2002.2.6)

(51) Int. Cl <sup>7</sup>	識別記号	F I	テ-マ-コ-ド* ( 参考 )	
G 0 2 F 1/1368		G 0 9 F 9/30	338	2 H 0 9 2
G 0 9 F 9/30	338	G 0 2 F 1/136	500	5 C 0 9 4

審査請求 未請求 請求項の数 6 O L ( 全 11数 )

(21)出願番号 特願2000 - 222274(P2000 - 222274)

(22)出願日 平成12年7月24日(2000.7.24)

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 深海 徹夫

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 熊川 克彦

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 100097445

弁理士 岩橋 文雄 ( 外 2 名 )

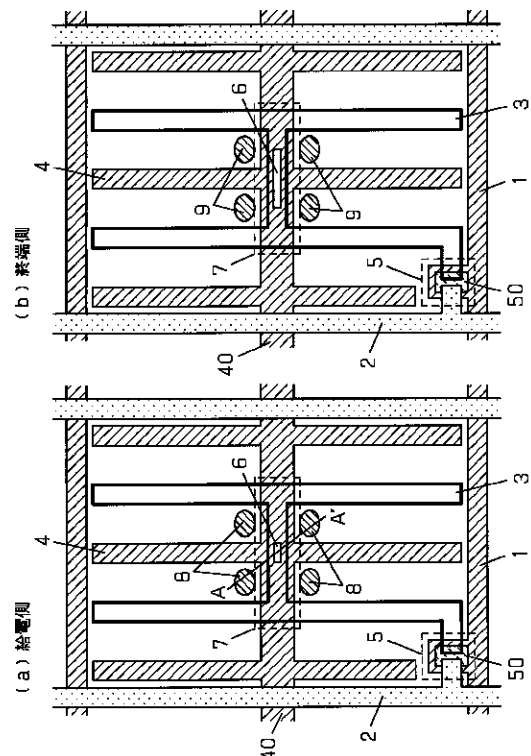
最終頁に続く

(54)【発明の名称】 液晶表示装置

(57)【要約】

【課題】 画素エリアの一部に画素電極で覆われていない領域のある液晶表示装置で、蓄積容量の異なる画素を設けた場合、蓄積容量部の面積変化が液晶層にかかる電界を乱してしまい、表示特性が損なわれたり、画素ごとに表示特性が異なるという課題が生じていた。

【解決手段】 蓄積容量を構成する複数の導電層のうち、少なくとも一方に開口部を設け、蓄積容量の外縁を画素によらず同一形状となる構成とする。これにより、蓄積容量の値を画素によって変化させても、開口率を一定とし、表示部分の電界を等しく保つことができる。



## 【特許請求の範囲】

【請求項1】 画素領域毎に蓄積容量をし、前記蓄積容量を構成する複数の電極のうち少なくとも一つに開口部を設けることにより前記蓄積容量の値を異ならせた画素を有することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】 前記蓄積容量の外形が画素によらず同一であることを特徴とする請求項1記載のアクティブマトリクス型液晶表示装置。

【請求項3】 画素領域毎に蓄積容量を有し、前記蓄積容量を構成する複数の電極のうち少なくとも一つに開口部を設けることにより前記蓄積容量の値を異ならせた画素を有することを特徴とする横電界型のアクティブマトリクス型液晶表示装置。

【請求項4】 前記蓄積容量の外形が画素によらず同一であることを特徴とする請求項3記載のアクティブマトリクス型液晶表示装置。

【請求項5】 画素領域毎に第1の導電層と第2の導電層より形成される蓄積容量を有し、前記第1の導電層が前記第2の導電層の内側に入り組んだ構造を持つ横電界型のアクティブマトリクス型液晶表示装置であって、前記第1の導電層は前記蓄積容量部に開口部を有し、前記開口部の面積により前記蓄積容量の値を異ならせた画素を有するアクティブマトリクス型液晶表示装置。

【請求項6】 画素領域毎に第1の導電層と第2の導電層より形成される蓄積容量を有し、前記第2の導電層は前記第1の導電層の内側に入り組んだ構造を持つ横電界型のアクティブマトリクス型液晶表示装置であって、前記第1の導電層は前記蓄積容量部に開口部を有し、前記開口部の面積により前記蓄積容量の値を異ならせた画素を有するアクティブマトリクス型液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はアクティブマトリクス型の液晶表示装置に関する。

## 【0002】

【従来の技術】液晶表示装置の大型化や高解像度化の進展に伴って、表示むらが問題となっている。これは、走査線の時定数により生ずる走査電圧波形の歪に起因するものである。即ち、走査配線の給電端では走査電圧パルスにはほとんどなまりがないが、給電端から離れるにしたがい、走査電圧パルスの波形がなまる。この結果、走査パルスの立下り時に各画素に印加されるフィードスルー電圧に差が生じ、この差が液晶印加電圧のDC成分として残るため、フリッカとして見えるものである。また、このDC電圧成分は表示の焼付き現象やシミなどの課題も発生させている。

【0003】このフィードスルー電圧を画面内で均一化し、上記の課題を解決する技術が特開平10-3932110号公報に開示されている。図12と図13は、そ

の構成を示すものである。図12は液晶表示装置の平面図であり、211は液晶パネル、212は走査側の駆動回路、213は映像信号側の駆動回路である。図13(a)~(c)は、図12のA、B、Cの各部における画素部の拡大図である。層間絶縁膜の下に設けた補助容量線204と画素電極203との間の重なり部の面積を、B部に比べて、A部で大きく、C部で小さくなるようにしている。この結果、走査配線の給電端から離れるにしたがって、上記の重なり部で形成される蓄積容量が小さくなり、走査電圧波形のなまりに伴うフィードスルー電圧の差をなくすことができるとしている。また、補助容量線204を透明電極で形成することにより、A部、B部、C部で光が透過する面積を等しくできるとしている。

## 【0004】

【発明が解決しようとする課題】しかしながら、補助容量線は抵抗値が高いと信号の遅延を引き起こすことから、一般的に抵抗値の低い金属膜を使用する。このとき金属膜が不透明体であることから、このような構成とすると共通電極の面積の差が画素毎に開口率の差となってしまう。図14に示したように開口率の差を遮光膜205によってなくそうとすると、基板の張り合わせマージンを考慮しなければならず、開口率が大きく低下する。

【0005】また、上記のような構成を横電界型（たとえば、IPS型：イン・プレインスイッチング型）など、画素エリアの一部に画素電極で覆われていない領域のある液晶表示装置に適用した場合、蓄積容量部の面積変化が液晶層にかかる電界を乱してしまい、表示特性が損なわれたり、画素ごとに表示特性が異なるという課題が生じる。

## 【0006】

【課題を解決するための手段】上記問題を解決するために、本発明のアクティブマトリクス型液晶表示装置は、蓄積容量を構成する複数の電極のうち、少なくとも一方の電極に開口部を設けた構造を持つものである。

【0007】この構造によって、画素毎に蓄積容量の開口部の面積を変えることで、画素開口率を一定に保ったまま蓄積容量値を変化させることができる。

## 【0008】

【発明の実施の形態】以下、本発明の実施の形態について、図を参照しながら説明する。

【0009】（実施の形態1）図1は本発明の第1の実施形態における液晶表示装置の構成を示す平面図である。

【0010】図1において、1は走査配線、2は映像信号配線であり、その交点にスイッチング素子として薄膜トランジスタ（TFT：Thin Film Transistor）5が形成されている。50はTFTのチャネルを形成するための半導体層であり、ゲート電極は走査配線に、ソース配線は映像信号配線に、ドレイン電極は透明導電体よりな

る画素電極3にそれぞれ接続されている。

【0011】図2は図1を直線A-A'で切った断面図である。アレイ基板100上に対向電極8が形成され、絶縁膜103を堆積した後、画素電極3が形成されている。一方、対向基板101上には、透明導電体よりなる共通電極4を形成し、画素電極との電位差により生じる電界を液晶層102に印加することで、液晶分子の配向を制御し表示を行っている。液晶表示装置には、このほか液晶を配向させる配向膜や基板間のギャップを保つスペーサ、さらにはカラーフィルタや遮光膜などが必要であるが、図示していない。

【0012】この構造において、画素電極と対向電極の重なり部が蓄積容量7であり、液晶層に印加された電位を保持することで、TFTのオフリーク電流による画素電圧の変動に対する補償を行っている。本発明の液晶表示装置は、蓄積容量を形成する対向電極部に開口部6を設け、その面積を画素毎に変えることで蓄積容量値を変化させている。具体的には、走査信号の給電側から終端側へ向けて、開口部の面積を広げ、蓄積容量の値を徐々に小さくすればよい。

【0013】対向電極を不透明導電体より形成する場合には開口部6より光が透過するので、その面積により画素開口率が変化する。画素開口率を一定とするためには遮光膜が必要となるが、本実施例の構成によると蓄積容量の開口部のみを遮蔽すればよいことになるので、従来例に比べ開口率が大きく低下することはない。また、対向電極が不透明導電体の時には、画素電極に開口部を設け、開口部の面積を変えることにより蓄積容量値を変化させることができる。このときには、蓄積容量部からは光が透過しないので遮光膜を用いる必要がなくなるメリットがある。

【0014】このとき、対向電極の外形が同一であれば、蓄積容量値を画素毎に変化させても開口率を一定とすることができる。ここで、プロセスによる変形やサイズの変化による形状の相違は、同一形状の範疇とする。

【0015】(実施の形態2)図3,4は本発明の第2の実施形態における横電界方式の液晶表示装置の構成を示す平面図である。図3において画素電極3にハッチングを施していないが、この電極は映像信号配線2と同じ導電層で形成されている。

【0016】図3,4において、1は走査配線、2は映像信号配線であり、その交点にはスイッチング素子として薄膜トランジスタ5が形成されている。50はTFTのチャンネルを形成するための半導体層であり、ゲート電極は走査配線1に、ソース電極は映像信号配線2、ドレイン電極は画素電極3にそれぞれ接続されている。画素電極3と共通電極4はともに櫛形形状をしており、これらの間にある液晶分子の配向を両電極間の電界により制御し、表示を行っている。

【0017】共通電極4は共通電極のバスバー40によ

り、相互の導通が取られるようになっている。このバスバー上に画素電極の一部がオーバーラップされ、画素電極を形成する第1の導電層と共通電極を形成する第2の導電層の間に層間絶縁膜を挟み込んで、蓄積容量7を形成している。つまり、バスバー40は蓄積容量7に対する対向電極として機能している。

【0018】オーバーラップ部の面積、すなわち蓄積容量7の容量値は、蓄積容量を形成する画素電極部(図3)もしくはバスバー(図4)のどちらかに開口部6を設け、その開口面積を給電側から終端側に向かって大きくすることで徐々に小さくなっている。

【0019】本実施形態においてはオーバーラップ部において、蓄積容量を形成する2つの導電層の内、画素電極3が共通電極のバスバー40の内側になるようにパターンニングされている。このため、蓄積容量を構成する複数の電極の外縁が画素によらず同一形状であり、開口率が画素によらず一定である。また、この外縁は画素によらず同一の電極で構成されているので、蓄積容量近傍110,111の液晶層に印加される電界も画素によらず一定である。従って、表示ムラのない均一な表示を行うことができる。

【0020】これを図11で説明する。この構成では、共通電極のバスバー40上に形成される画素電極3の幅を画素毎に変えることで蓄積容量値を変化させている。給電側では画素電極がバスバーの外側にはみ出しているが、終端側ではバスバーの内側で形成されている。このため、このような構成では、画素により開口率が異なることになる。

【0021】画素電極を透明導電体で形成したり、開口面積の差が生じないようにブラックマトリクス等の遮光膜で遮光することによって、開口率を一定とすることはできるが、以下に示す課題が残る。すなわち、図において斜線で示した蓄積容量近傍の液晶層110,111には、給電側では画素電極が、終端側では共通電極のバスバーが蓄積容量の側からそれぞれ接している。通常画素電極とバスバーの電位は異なっているため、これらの液晶層に印加される電界も異なる。これにより、給電側と終端側で液晶の配向が異なって表示輝度に差が生じ、表示ムラとなって見える。遮光膜を用いてこの表示ムラを解消すると、遮光膜が対向基板上に形成されることから、基板の張り合わせマージンにより開口率が大幅に低下することになる。

【0022】一方、本発明による図3の構成では、蓄積容量近傍の液晶層110,111が蓄積容量7の側から接している電極は、給電側でも終端側でも必ず共通電極のバスバー40である。このため、蓄積容量の面積(蓄積容量値)を画素毎に変えても、表示に関わる部分の電界は等しく保たれている。また、遮光膜を用いなくとも画素の開口面積は等しい。

【0023】本実施形態では、走査配線上に蓄積容量が

ないので走査配線の時定数を低くでき、走査信号のなまりによる画素の再充電を押しえられることによって、良好な表示を得ることができる。

【0024】図3では、共通電極のバスバー40上に開口部6を設けているが、画素電極に十分な幅がなく、プロセス上開口部を設けることが困難であるときに有効である。また、図4に示すように画素電極3に開口部を設けることでバスバーの抵抗値を下げることで、時定数を下げることができ高精細化に向いている。

【0025】(実施の形態3)図5、6は本発明の第3の実施形態における横電界方式の液晶表示装置の構成を示す平面図である。図5において画素電極3にハッチングを施していないが、この電極は映像信号配線2と同じ導電層から形成されている。

【0026】第2の実施形態では共通電極のバスバー40上の一部に画素電極3を形成することで蓄積容量7を構成しているが、本実施形態では画素電極が共通電極のバスバーを完全に覆う形で形成し、蓄積容量を構成している。また、図5では共通電極3に、図6では画素電極4に開口部6を設け、給電側から終端側へ向けてその面積を大きくすることで蓄積容量値を変化させている。

【0027】本実施形態によれば、蓄積容量近傍の液晶層110、111に蓄積容量7の側から接している電極は、給電側も終端側も画素電極3である。このため第1の実施形態で説明したのと同様の効果を得ることができる。すなわち、蓄積容量7の面積を画素毎に変えながら、表示に関わる部分(画素電極3と共通電極4の間隙部)の電界は等しく保たれている。

【0028】本実施形態の他の特徴を以下に示す。

【0029】第1に、走査配線上に蓄積容量を形成していないので走査配線の時定数を低くできる点と、第1の実施形態と同じ蓄積容量値を設計したときにバスバーの幅を狭くできることから、画素の開口部を広く取ることができるなど高精細化に適している。

【0030】第2に、歩留まりが向上することである。蓄積容量を形成するためには、画素電極3を共通電極のバスバー40上に堆積する必要がある。図3、4の構成では、バスバーの段差部位に画素電極の楕形部分の乗りがあがるため、この段差で断線が生じ画素欠陥が発生する可能性がある。本実施形態の構成では、画素電極は蓄積容量部の全幅を使って段差部に乗りあがっている。このため、断切れが生じにくく歩留まりが向上する。

【0031】第3に、蓄積容量部では液晶層に近い側にある画素電極が、下層にあるバスバーを完全に覆っており、バスバーの電界が液晶層に漏れるのを完全に防いでいる。これにより、さらに均一な表示を行うことができる。

【0032】また、図5では共通電極のバスバーに設けた開口部6を画素電極に設ける(図6)ことで、バスバーの抵抗値が下がり、時定数を低くすることができ

とから、高精細化に向いている。

【0033】(実施の形態4)図7、8は本発明の第4の実施形態における液晶表示装置の構成を示す平面図である。図7において画素電極3はハッチングを施していないが、この電極は映像信号配線2と同じ導電層より形成されている。

【0034】第2および第3の実施形態では蓄積容量7を共通電極のバスバー40と画素電極3によって構成しているが、本実施形態では層間絶縁膜を介して形成している走査配線1と画素電極3によって構成し、走査配線(図7)もしくは画素電極(図8)に開口部6を設け、その面積を画素毎に変化させることで、蓄積容量値を変えている。また、画素電極は完全に走査配線上に乗り上げた形で形成する。

【0035】本実施形態によれば、蓄積容量近傍の液晶層110、111に蓄積容量の側から接している導電層は給電側でも終端側でも必ず走査配線である。従って本実施形態の構成でも、蓄積容量の面積を変化させても表示に関わる部分の電界は等しく保たれており、良好な表示を行うことができる。加えて、共通電極のバスバー40は蓄積容量を形成する導電層として使用されていないので、バスバーの幅を細くすることができ、画素の開口面積を上げることができる。

【0036】図7では走査配線に開口部を設けているが、この構成は画素電極に十分な幅がなく、プロセス上開口部を設けることができないときに有効である。また、図8の様に画素電極部に開口部を設けることで、走査配線の抵抗値が下がり、配線の時定数を小さくすることができることから、高精細化に向いている。

【0037】(実施の形態5)図9、10は本発明の第5の実施形態における液晶表示装置の構成を示す平面図である。図9において画素電極3はハッチングを施していないが、この電極は映像信号配線2と同じ導電層より形成されている。

【0038】第4の実施形態と同様に蓄積容量7を走査配線1と画素電極3とで形成しているが、本実施形態では画素電極が完全に走査配線を覆う形で形成されている。また、走査配線(図9)もしくは画素電極(図10)の蓄積容量部には開口部6を設けており、その面積を給電側から終端側へと変化させることによって蓄積容量値を徐々に小さくしている。

【0039】本実施形態によって、蓄積容量近傍の液晶層110、111に接している導電層は、蓄積容量の面積を変化させても必ず画素電極となり、表示に関わる部分の電界は等しく保たれ良好な表示を行うことができる。

【0040】また本実施形態によれば、蓄積容量部において画素電極が走査配線を完全に覆うように形成されていることから、走査信号による電界を画素電極で遮蔽できるので蓄積容量近傍の液晶層110、111に走査信

号による電界が漏れ込むことを完全に防ぐことができ、良好な表示が可能である。

【0041】さらに、走査配線の段差によって画素電極の楕円部に断切れが生じることがなくなるので、画素欠陥の発生が押さえられ歩留まりが向上する。

【0042】図10に示したように開口部を画素電極に設けることで、走査配線の抵抗値が下がり時定数を低くすることができるので、高精細化に向いている。

【0043】

【発明の効果】以上説明したとおり本発明による液晶表示装置によれば、蓄積容量値を画素毎に変化させながら、一定の開口率を持たせることができる。また、横電界方式の液晶表示装置に用いることで、画素開口率を一定に保ったまま蓄積容量値を変えることができるほか、表示部分の液晶層に印加される電界を等しく保つことができる。そのため、表示特性が損なわれたり、不均一になることがない。また、コントラスト向上等のために遮光膜を用いる場合にも、従来構成に比べて幅の狭い遮光膜を使用できるので、開口率を大幅に低下することもない。

【図面の簡単な説明】

【図1】本発明の第1の実施形態を示す平面図

【図2】図1をA-A'で切った断面図

【図3】本発明の第2の実施形態を示す平面図

【図4】本発明の第2の実施形態を示す平面図

【図5】本発明の第3の実施形態を示す平面図

【図6】本発明の第3の実施形態を示す平面図

【図7】本発明の第4の実施形態を示す平面図

【図8】本発明の第4の実施形態を示す平面図

【図9】本発明の第5の実施形態を示す平面図

【図10】本発明の第5の実施形態を示す平面図

【図11】比較に用いた液晶表示装置の平面図

【図12】従来例の液晶表示装置を示す平面図

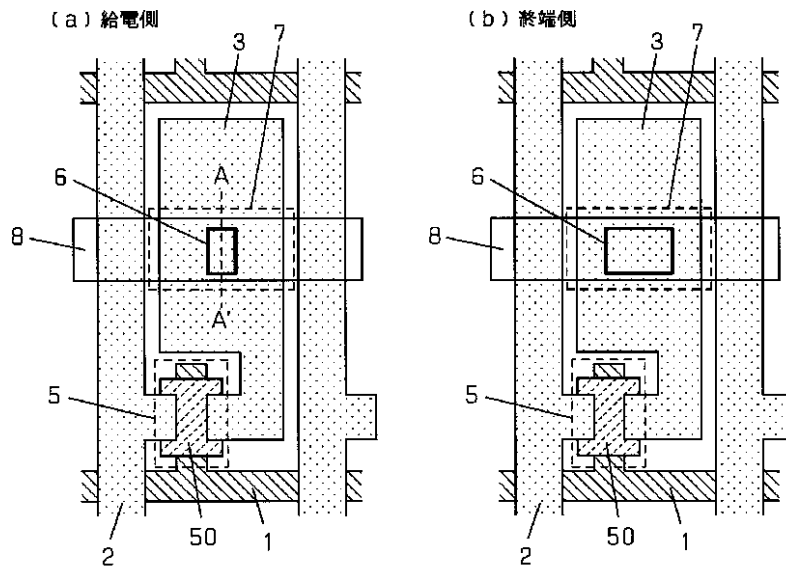
【図13】従来例の液晶表示装置の画素構造を示す平面図

【図14】従来例の液晶表示装置を示す平面図

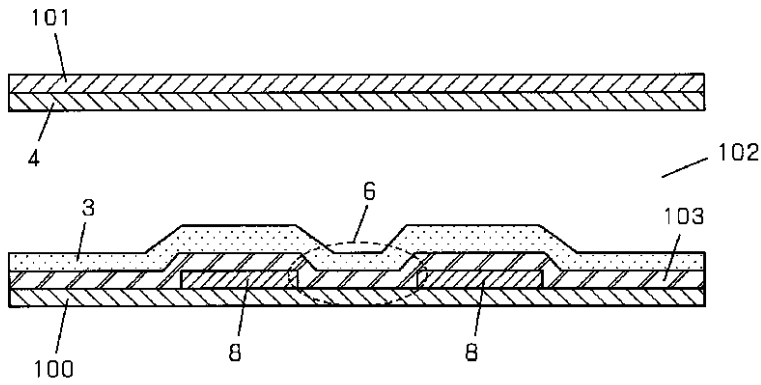
【符号の説明】

- 1 走査配線
- 2 映像信号配線
- 3 画素電極
- 4 共通電極
- 5 薄膜トランジスタ
- 6, 60, 61 開口部
- 7 蓄積容量
- 8 対向電極
- 110 液晶層
- 111 対向電極
- 40 共通電極のバスバー
- 50 半導体層
- 100, 101 アレイ基板, 対向基板
- 102 液晶層
- 103 絶縁膜
- 110, 111 蓄積容量近傍部

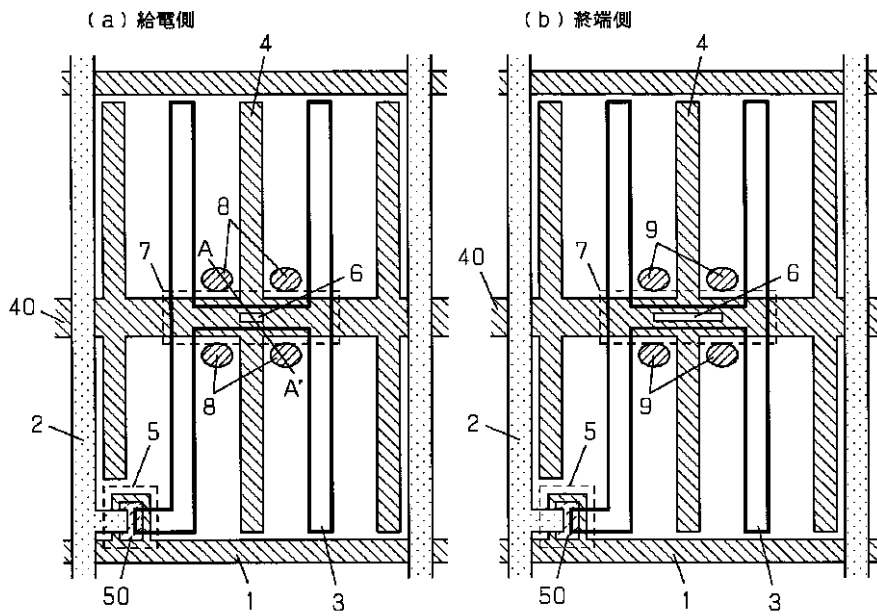
【図1】



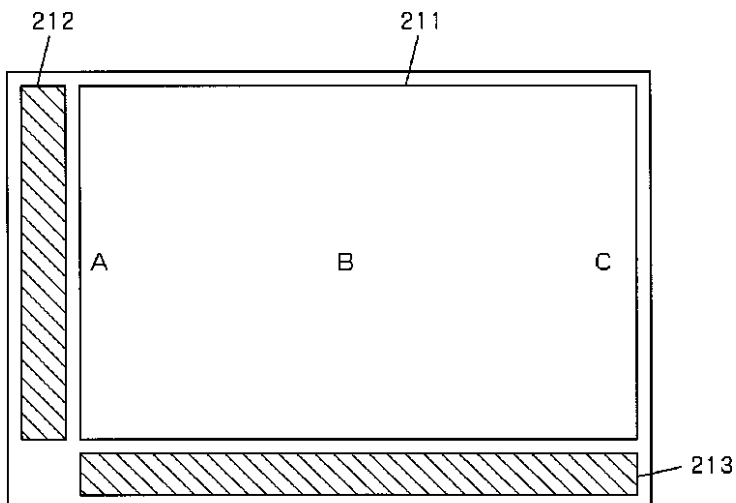
【図2】



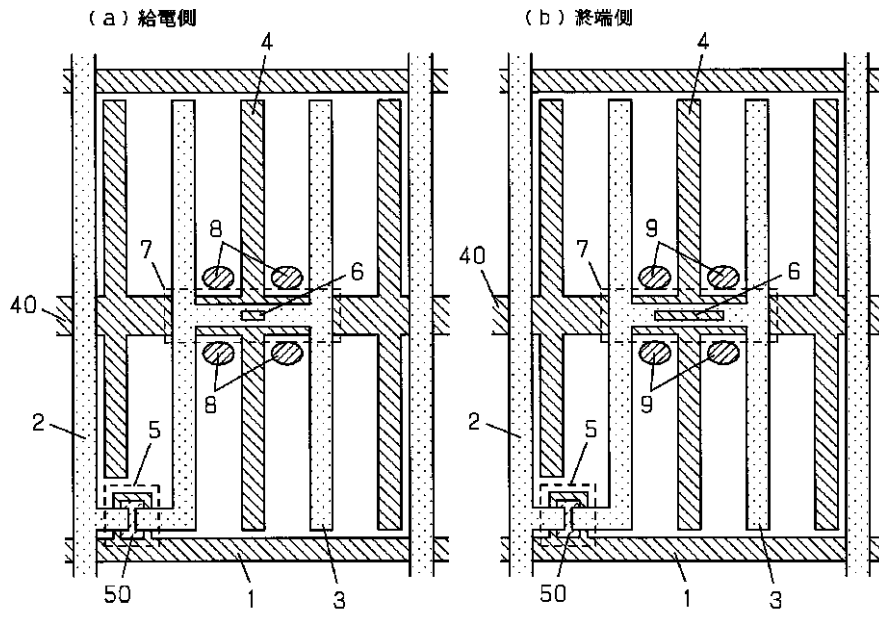
【図3】



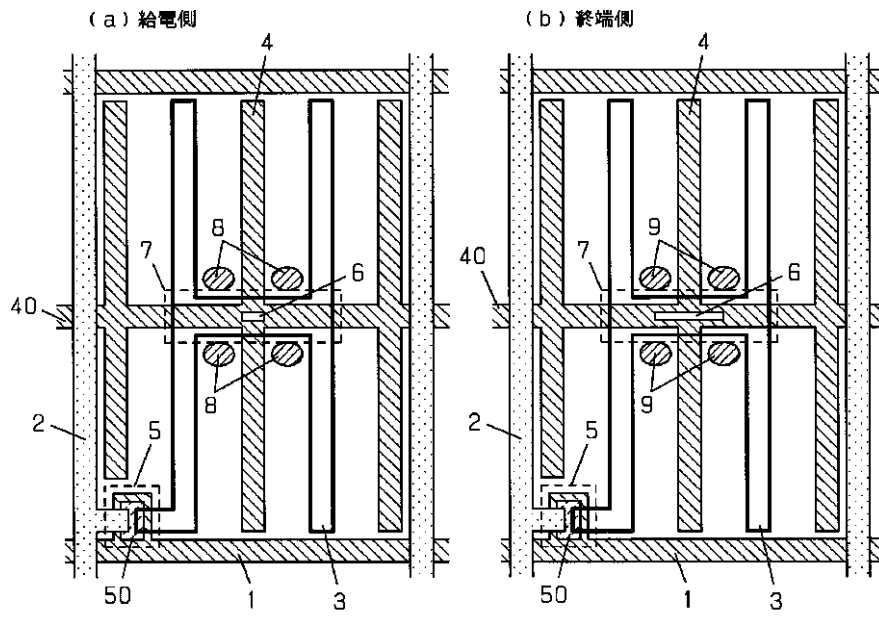
【図12】



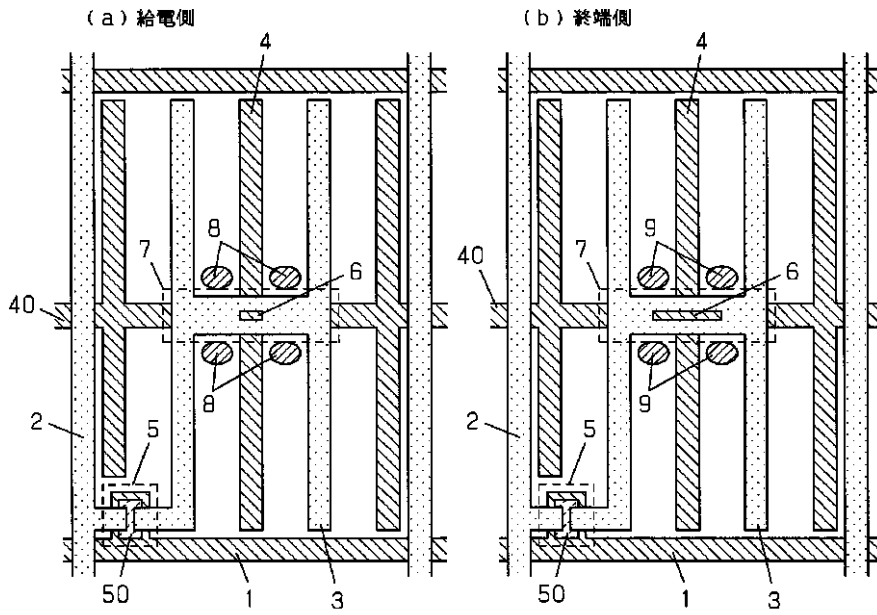
【図4】



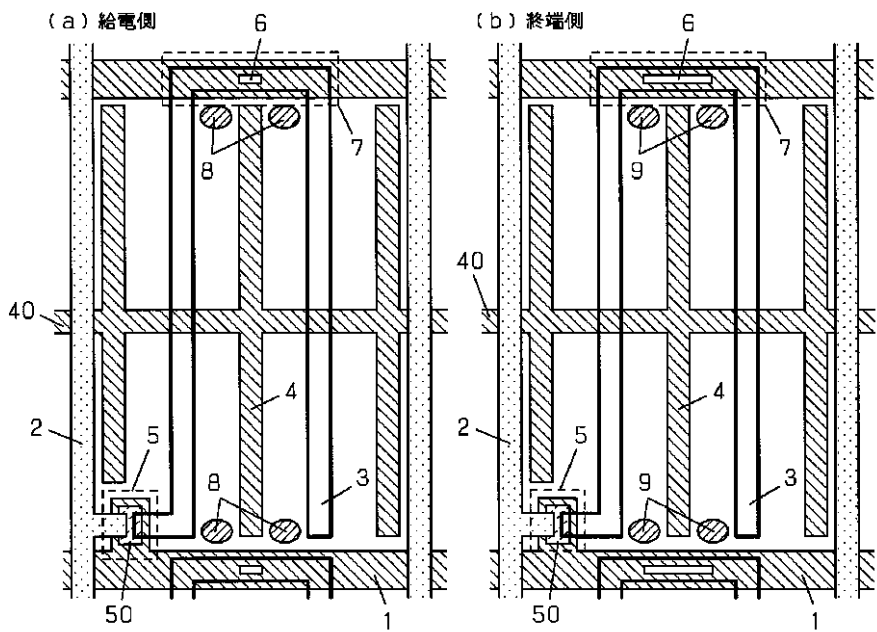
【図5】



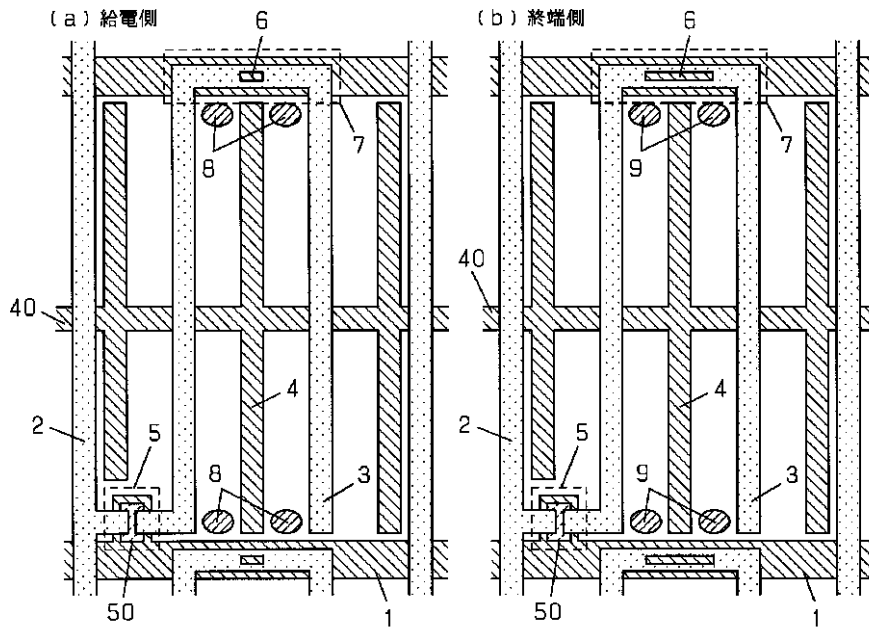
【図6】



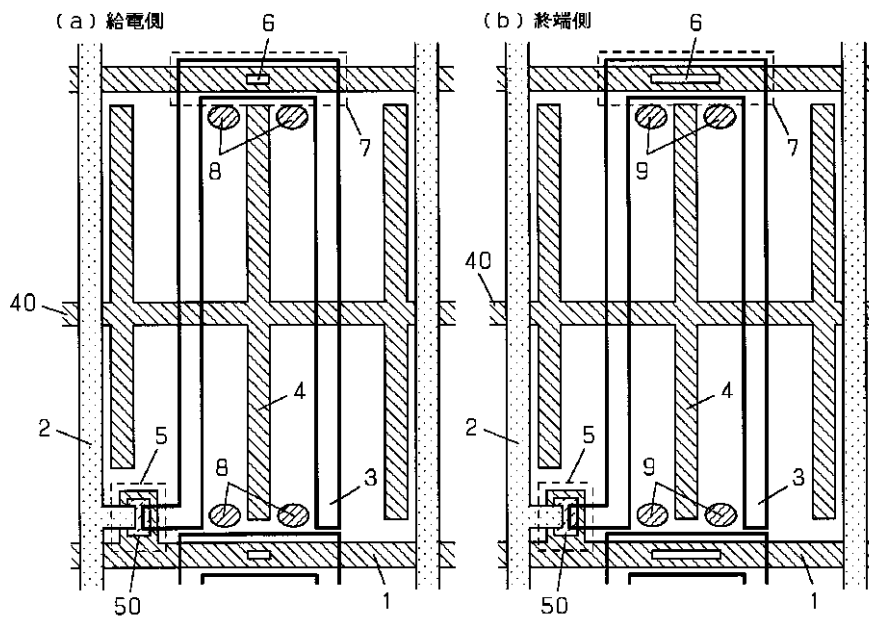
【図7】



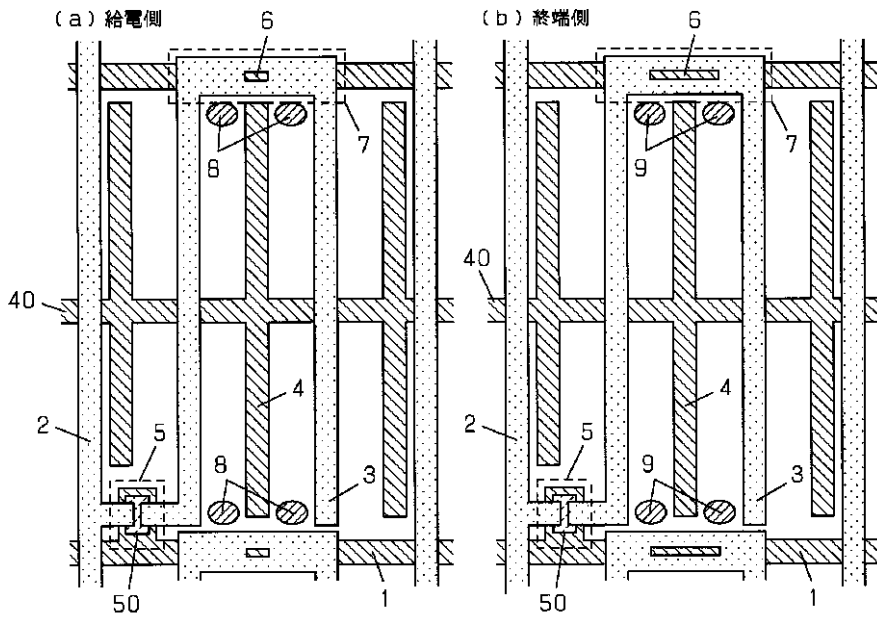
【図8】



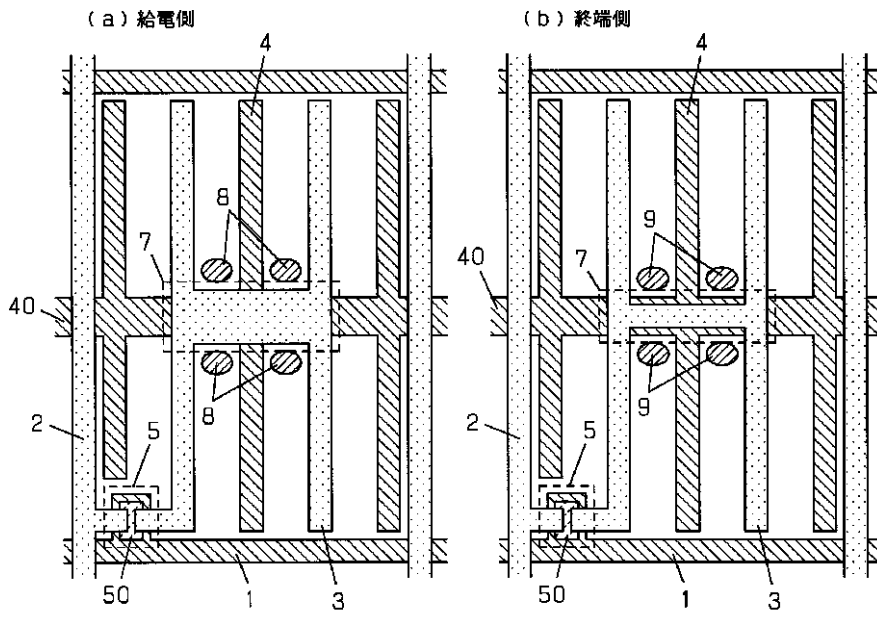
【図9】



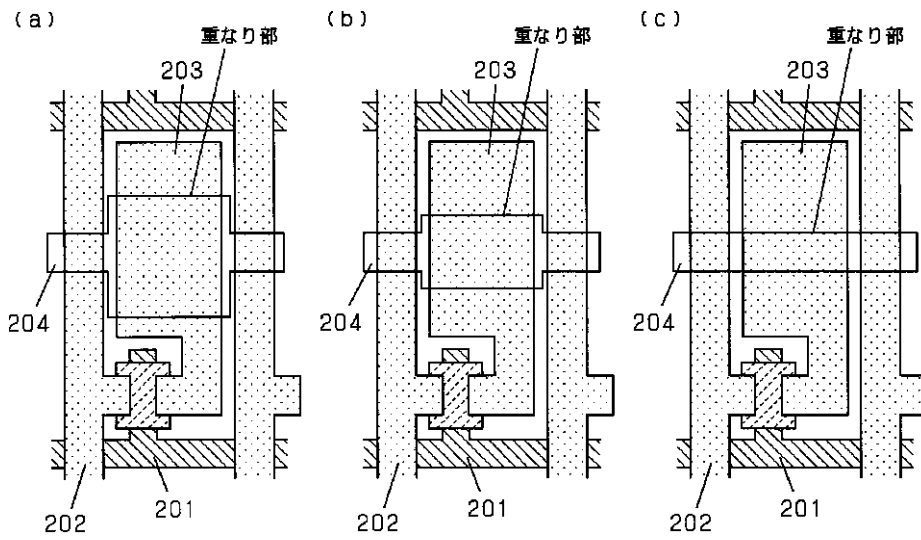
【図10】



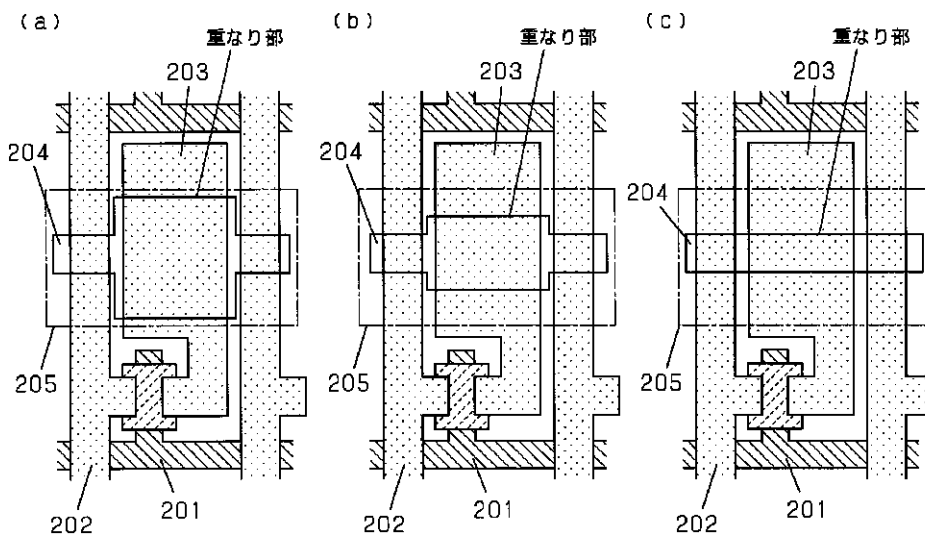
【図11】



【図13】



【図14】



フロントページの続き

(72)発明者 木村 雅典  
 大阪府門真市大字門真1006番地 松下電器  
 産業株式会社内

Fターム(参考) 2H092 GA14 JA25 JA29 JA38 JA42  
 JA43 JA46 JB13 JB23 JB32  
 JB33 JB38 JB51 JB57 JB63  
 JB69 KA05 KA07 MA05 MA08  
 MA13 MA17 MA27 MA35 MA37  
 MA41 NA01 NA25 PA02 QA18  
 5C094 AA03 AA04 AA48 BA03 BA43  
 CA19 DA13 DB01 DB04 EA04  
 EA05 EA10 EB02 FA01

专利名称(译)	液晶表示装置		
公开(公告)号	<a href="#">JP2002040480A</a>	公开(公告)日	2002-02-06
申请号	JP2000222274	申请日	2000-07-24
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	深海徹夫 熊川克彦 木村雅典		
发明人	深海 徹夫 熊川 克彦 木村 雅典		
IPC分类号	G02F1/136 G02F1/133 G02F1/1343 G02F1/1362 G02F1/1368 G09F9/30		
CPC分类号	G02F1/134363 G02F1/136213		
FI分类号	G09F9/30.338 G02F1/136.500 G02F1/1368		
F-TERM分类号	2H092/GA14 2H092/JA25 2H092/JA29 2H092/JA38 2H092/JA42 2H092/JA43 2H092/JA46 2H092/JB13 2H092/JB23 2H092/JB32 2H092/JB33 2H092/JB38 2H092/JB51 2H092/JB57 2H092/JB63 2H092/JB69 2H092/KA05 2H092/KA07 2H092/MA05 2H092/MA08 2H092/MA13 2H092/MA17 2H092/MA27 2H092/MA35 2H092/MA37 2H092/MA41 2H092/NA01 2H092/NA25 2H092/PA02 2H092/QA18 5C094/AA03 5C094/AA04 5C094/AA48 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/DB01 5C094/DB04 5C094/EA04 5C094/EA05 5C094/EA10 5C094/EB02 5C094/FA01 2H192/AA24 2H192/AA45 2H192/BB02 2H192/BB52 2H192/CB05 2H192/DA02 2H192/DA12 2H192/DA32 2H192/DA42 2H192/DA52 2H192/GA41		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

解决的问题：提供一种液晶显示装置，其中像素区域的一部分未被像素电极覆盖，并且当提供具有不同存储容量的像素时，存储电容器部分的面积变化会干扰施加到液晶层的电场。因此，存在每个像素的显示特性被削弱并且显示特性不同的问题。在形成存储电容器的多个导电层中的至少一个中提供开口，并且存储电容器的外边缘具有相同的形状而与像素无关。结果，即使根据像素改变存储电容器的值，也可以使开口率恒定，并且可以使显示部分中的电场保持相等。

