

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2001 - 311952

(P2001 - 311952A)

(43)公開日 平成13年11月9日(2001.11.9)

(51) Int. Cl ⁷	識別記号	F I	テ-マ-ド* (参考)
G 0 2 F 1/1339	500	G 0 2 F 1/1339	500 2 H 0 8 8
	1/13		1/13 102 2 H 0 8 9
	1/1333		1/1333 500 2 H 0 9 0
G 0 9 F 9/00	342	G 0 9 F 9/00	342 Z 5 C 0 9 4
	9/30		9/30 338 5 G 4 3 5

審査請求 未請求 請求項の数 8 O L (全 11数) 最終頁に続く

(21)出願番号 特願2000 - 129402(P2000 - 129402)

(22)出願日 平成12年4月28日(2000.4.28)

(71)出願人 000005496

富士ゼロックス株式会社

東京都港区赤坂二丁目17番22号

(72)発明者 山本 滋

神奈川県足柄上郡中井町境430 グリーンテ

クなかい 富士ゼロックス株式会社内

(72)発明者 曳地 丈人

神奈川県足柄上郡中井町境430 グリーンテ

クなかい 富士ゼロックス株式会社内

(74)代理人 100091546

弁理士 佐藤 正美

最終頁に続く

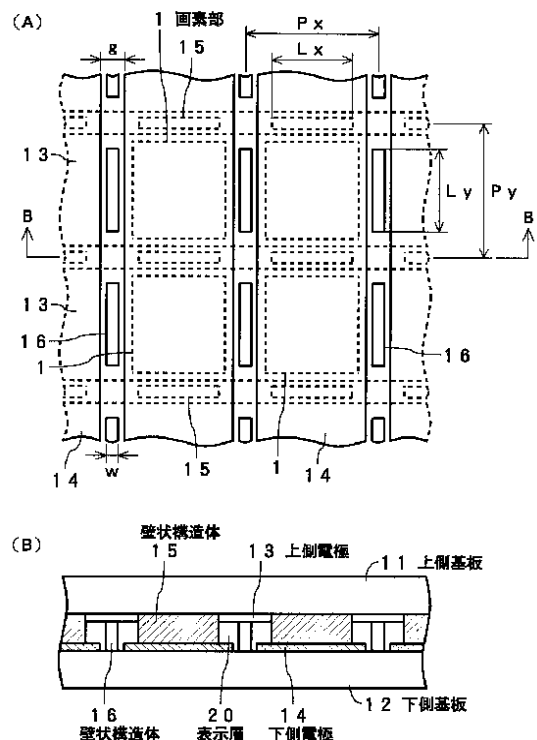
(54)【発明の名称】 表示素子

(57)【要約】

【課題】 液晶の流動を抑制でき、コレステリック液晶素子や強誘電性液晶素子のような無電源メモリ性を有する表示素子の場合や、プラスチックフィルム基板を用いた表示素子の場合に、表示の乱れを防止できるとともに、液晶の注入時には、それぞれの画素に確実に注入でき、しかも基板貼り合わせ時の基板間の位置ずれの許容範囲が大きくなって、開口率の低下およびムラを低減できる表示素子を提供する。

【解決手段】 上側基板 1 1 上にストライプ状の上側電極 1 3 を一方向に配列して形成し、上側電極 1 3 の隣接するもの同士の間位置に壁状構造体 1 5 を形成する。下側基板 1 2 上にストライプ状の下側電極 1 4 を上側電極 1 3 の配列方向と直交する方向に配列して形成し、下側電極 1 4 の隣接するもの同士の間位置に壁状構造体 1 6 を形成する。壁状構造体 1 5 および 1 6 は、上側電極 1 3 と下側電極 1 4 が交差する画素部 1 を四辺で取り囲むようにするが、画素部 1 の四隅には開口部が形成されるようにする。

(図1)



【特許請求の範囲】

【請求項1】透明な第1基板上に、透明なストライプ状の第1電極が、一方向に配列されて形成され、第2基板上に、ストライプ状の第2電極が、前記一方向と直交する方向に配列されて形成され、前記第1電極と前記第2電極が交差する部分を画素部として、前記第1基板と前記第2基板が対向配置されているとともに、前記第1基板上の前記第1電極の隣接する電極間の位置に、前記第2電極の配列方向に前記第2電極のピッチより短い第1壁状構造体が形成され、かつ前記第2基板上の前記第2電極の隣接する電極間の位置に、前記第1電極の配列方向に前記第1電極のピッチより短い第2壁状構造体が形成されて、前記第1壁状構造体および前記第2壁状構造体によって前記画素部が、その四隅には開口部が形成された状態で四辺で取り囲まれ、それぞれの画素部に表示層が形成された表示素子。

【請求項2】前記表示層がコレステリック液晶である請求項1記載の表示素子。

【請求項3】前記表示層が強誘電性液晶である請求項1記載の表示素子。

【請求項4】前記第1基板および前記第2基板がプラスチックフィルム基板である請求項1～3のいずれかに記載の表示素子。

【請求項5】前記第1壁状構造体および前記第2壁状構造体のいずれか一方のみが、これと対向する基板に接着されている請求項1～4のいずれかに記載の表示素子。

【請求項6】前記第1壁状構造体が前記第2基板に接着され、かつ前記第2壁状構造体が前記第1基板に接着されている請求項1～4のいずれかに記載の表示素子。

【請求項7】請求項5に記載の表示素子を製造する方法であって、

前記第1電極が形成された第1基板上、および前記第2電極が形成された第2基板上に、それぞれ前記第1壁状構造体および前記第2壁状構造体を形成し、その第1壁状構造体および第2壁状構造体のいずれか一方のみの、他方の壁状構造体が形成されている基板と対向する面に接着層を設けた後、前記第1基板と前記第2基板を重ね合わせ、前記接着層を硬化させることを特徴とする表示素子製造方法。

【請求項8】請求項6に記載の表示素子を製造する方法であって、

前記第1電極が形成された第1基板上、および前記第2電極が形成された第2基板上に、それぞれ前記第1壁状構造体および前記第2壁状構造体を形成し、その第1壁状構造体の前記第2基板と対向する面、および第2壁状構造体の前記第1基板と対向する面に、それぞれ接着層を設けた後、前記第1基板と前記第2基板を重ね合わせ、前記接着層を硬化させることを特徴とする表示素子製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、少なくとも一方が透明な一对の基板間に液晶層などの表示層を挟持した表示素子に関する。

【0002】

【従来の技術】液晶表示素子は、それぞれ電極が形成された一对の基板間に液晶層を挟持し、上下の電極間に電圧を印加して、液晶層の透過率や反射率などの光学特性を変化させることによって、画像を表示するもので、フラットパネルディスプレイとして広く普及している。

【0003】従来の液晶表示素子は、ガラス基板が用いられ、上下の基板間に数 μm のギャップを保持するために、上下の基板間に球状スペーサがランダムに散布される。画素内にも、ある程度の密度で球状スペーサを散布することと、ガラス基板の剛性が荷重を分散し、変形を抑える働きをすることによって、表示面の全体に渡って常にギャップが均一に保持される。

【0004】しかし、情報機器の携帯化が進み、表示素子の軽量化も要求されるようになってきたことに伴い、基板の薄膜化が求められ、基板をガラス基板からプラスチックフィルム基板に変更することが試みられている。

【0005】しかし、プラスチックフィルム基板は剛性がないため、液晶層のギャップ精度を保持するのが困難となる問題がある。

【0006】また、コレステリック液晶を用いた表示素子や、強誘電性液晶を用いた表示素子は、電界を印加して画像を表示した後、電界を除去しても、表示内容が消えずに保持される無電源メモリ性を有することから注目され、電子ブックなどに利用することが研究されている。

【0007】しかし、コレステリック液晶素子や強誘電性液晶素子の基板としてプラスチックフィルム基板を用いると、機械的なストレスが加わることによってセルが変形したとき、液晶が流動してしまい、その結果、液晶の配向状態が変化して、画像が乱れてしまうという問題がある。これは、TN方式やSTN方式のような時間応答する液晶素子では表示時、表示内容が常に書き換えられるため一旦、画像が崩れても、すぐに書き直されると、大きく異なる点である。

【0008】この問題を解決するために、球状スペーサを散布する代わりに、対向する基板間に壁状構造体(壁状スペーサ)を形成することが提案されている。

【0009】具体的に、特開平10-68934号には、図7に示すように、上側基板11に一方向に配列されて形成されたストライプ状の上側電極13と、下側基板12に上側電極13の配列方向と直交する方向に配列されて形成されたストライプ状の下側電極14とが交差する部分を、画素部1として、数画素にわたる長さの壁状構造体19を、数画素の間隔で曲げて、一方の基板上に形成して、表示層を形成する液晶の流動を抑えること

が示されている。

【0010】また、特開平6-308500号には、上側基板上に、これに形成したストライプ状の上側電極の間の位置において、上側電極と平行に帯状の壁を形成することが示されている。

【0011】

【発明が解決しようとする課題】しかしながら、図7に示した特開平10-68934号の方法では、電極の間隔を g 、壁状構造体19の幅を w とすると、上側基板11と下側基板12の貼り合わせ時に、壁状構造体19が画素部1上を覆わない範囲として許容できる、上側基板11と下側基板12との間の電極配列方向の位置ずれは、 $(g-w)$ 以内で、これを超えて上側基板11と下側基板12との間で電極配列方向に位置ずれを生じると、図8に示すように壁状構造体19が画素部1上を覆うようになる。

【0012】基板上に電極13, 14や壁状構造体19を形成する際には、基板上に形成した位置合わせマークをもとに電極13, 14や壁状構造体19の位置を決定して、フォトリソなどによって電極13, 14や壁状構造体19を形成するので、数 μm 程度以内の誤差で位置合わせをすることができる。

【0013】しかし、上側基板11と下側基板12を貼り合わせる際には、両者間の位置ずれが数10 μm 程度に及ぶ。特に、上下の基板としてプラスチックフィルム基板を用いる場合には、基板の変形や伸び縮みを生じやすく、位置ずれを少なくすることは、いっそう困難となる。

【0014】そのため、特開平10-68934号の方法では、上側基板11と下側基板12の貼り合わせ時、図8に示したように壁状構造体19が画素部1上を覆う可能性が高く、電極配列方向に許容範囲以上の位置ずれを生じた場合には、同図に示すように開口率の低下およびムラを生じ、基板面内の回転方向に許容範囲以上の位置ずれを生じた場合には、開口率のムラを生じ、いずれの場合にも画質を劣化させる。

【0015】電極の間隔 g と壁状構造体19の幅 w との差を大きく設定すれば、位置ずれの許容範囲が大きくなるが、そうすると、画素ピッチに対する画素の大きさの比率が小さくなって、画面が暗くなり、コントラストも低下する。

【0016】なお、特開平10-68934号には、そのほか、格子状の壁構造にすることや、矩形波状の壁構造にすることが記述されているが、いずれも、各画素部に液晶が注入されにくくなる欠点がある。

【0017】一方、特開平6-308500号に示されているような、一方の電極と平行に帯状の壁を形成する方法では、帯状の壁の延長方向に液晶の流動を生じ、特にコレステリック液晶素子や強誘電性液晶素子では、上述したように配向状態の変化によって画像が乱れやすい

欠点がある。

【0018】そこで、この発明は、セルギャップを均一に維持できるだけでなく、表示層を形成する液晶などの流動性媒質の流動を抑制でき、コレステリック液晶素子や強誘電性液晶素子のような無電源メモリ性を有する表示素子の場合や、プラスチックフィルム基板を用いた表示素子の場合に、表示の乱れを防止できるとともに、液晶などの流動性媒質の注入時には、それぞれの画素に確実に注入することができ、しかも基板貼り合わせ時の基板間の位置ずれの許容範囲が大きくなって、開口率の低下およびムラを低減できる表示素子を提供するものである。

【0019】

【課題を解決するための手段】この発明の表示素子は、透明な第1基板上に、透明なストライプ状の第1電極が、一方向に配列されて形成され、第2基板上に、ストライプ状の第2電極が、前記一方向と直交する方向に配列されて形成され、前記第1電極と前記第2電極が交差する部分を画素部として、前記第1基板と前記第2基板が対向配置されているとともに、前記第1基板上の前記第1電極の隣接する電極間の位置に、前記第2電極の配列方向に前記第2電極のピッチより短い第1壁状構造体が形成され、かつ前記第2基板上の前記第2電極の隣接する電極間の位置に、前記第1電極の配列方向に前記第1電極のピッチより短い第2壁状構造体が形成されて、前記第1壁状構造体および前記第2壁状構造体によって前記画素部が、その四隅には開口部が形成された状態で四辺で取り囲まれ、それぞれの画素部に表示層が形成されたものとする。

【0020】

【作用】上記のように構成した、この発明の表示素子では、対向する第1基板と第2基板との間に、それぞれの画素部を取り囲むように壁状構造体が存在するので、セルギャップを均一に維持することができるとともに、表示層を形成する液晶などの流動性媒質の流動を抑制することができ、コレステリック液晶素子や強誘電性液晶素子のような無電源メモリ性を有する表示素子の場合や、プラスチックフィルム基板を用いた表示素子の場合に、表示の乱れを防止することができる。

【0021】さらに、壁状構造体は画素部を完全に取り囲むものではなく、それぞれの画素部の四隅には開口部が存在するので、その四隅の開口部を通じて、それぞれの画素部に液晶などの流動性媒質を確実に注入することができるとともに、第1基板と第2基板の貼り合わせ時の第1基板と第2基板との間の位置ずれの、壁状構造体が画素部上を覆わない範囲として許容できる範囲が大きくなり、開口率の低下およびムラを低減することができる。

【0022】

【発明の実施の形態】図1は、この発明の表示素子の一

例を示し、(A)は、観察面側の上側電極13および壁状構造体15を破線で示し、反対側の下側電極14および壁状構造体16を実線で示した平面図であり、(B)は、(A)のB-B線上の断面図である。

【0023】上側基板11は透明基板とし、その内面にはストライプ状の上側電極13を、一方向に配列して形成する。上側電極13は透明電極とする。下側基板12は、透過型表示素子の場合には透明基板とするが、コレステリック液晶表示素子のように反射型表示素子の場合には透明でなくてもよい。下側基板12の内面には、ストライプ状の下側電極14を、上側電極13の配列方向と直交する方向に配列して形成する。下側電極14も、透過型表示素子の場合には透明電極とするが、反射型表示素子の場合には透明でなくてもよい。

【0024】上側基板11と下側基板12を対向させて貼り合わせたときに上側電極13と下側電極14が交差する部分1が、画素部となる。上側電極13の隣接するもの同士および下側電極14の隣接するもの同士の間隔gは、できるだけ小さくして、画素部1の大きさを画素ピッチに近づけ、開口率を大きくする。

【0025】さらに、上側基板11には、その内面側に、上側電極13の隣接するもの同士の間の位置において、壁状構造体15を形成し、下側基板12には、その内面側に、下側電極14の隣接するもの同士の間の位置において、壁状構造体16を形成する。

【0026】壁状構造体15は下側基板12と、壁状構造体16は上側基板11と、それぞれ面接触して、上側基板11および下側基板12を支え、両者間の間隙(セルギャップ)を均一に維持するとともに、後述の表示層20を形成する液晶の画素間にまたがる流動を抑制するものである。

【0027】壁状構造体15および16は、表示素子に機械的なストレスが加わったとき、素子の変形を抑制できる程度の強度を有するものが望ましく、アクリル、エポキシ、ポリイミド、ノボラックなどの樹脂材料によって形成する。さらに強度を増すために、これら樹脂に硬質な微粒子を混入させてもよい。

【0028】壁状構造体15および16は、フォトリソやスクリーン印刷などによって形成する。このとき、上側基板11および下側基板12に位置合わせマークを形成しておくことによって、壁状構造体15、16の位置合わせを精度よく行うことができる。

【0029】壁状構造体15の下側電極14の配列方向(幅方向)の長さLxは、下側電極14のピッチPxより短くし、同様に、壁状構造体16の上側電極13の配列方向(幅方向)の長さLyは、上側電極13のピッチPyより短くする。壁状構造体15および16の幅wは、上側電極13の隣接するもの同士および下側電極14の隣接するもの同士の間隔g以下とする。壁状構造体15および16の高さは、所要のセルギャップに対応し

たものとする。

【0030】さらに、壁状構造体15の長さLxおよび上側基板11上における上側電極13の長さ方向の位置と、壁状構造体16の長さLyおよび下側基板12上における下側電極14の長さ方向の位置とは、上側基板11と下側基板12を全く位置ずれなく貼り合わせたときに、図1(A)に示すように、それぞれの画素部1が、対向する2個の壁状構造体15および対向する2個の壁状構造体16によって四辺で取り囲まれ、しかも、それぞれの画素部1の四隅には、壁状構造体15および16が位置しない開口部が形成される長さおよび位置とする。

【0031】このように上側基板11上に上側電極13および壁状構造体15を形成し、下側基板12上に下側電極14および壁状構造体16を形成して、上側基板11と下側基板12を、壁状構造体15が下側基板12上の下側電極14に接触し、壁状構造体16が上側基板11上の上側電極13に接触するように、重ね合わせ、図では省略した上側基板11または下側基板12の周縁部に塗布したシール剤を、紫外線照射や加熱などによって硬化させることによって、上側基板11と下側基板12を貼り合わせる。

【0032】その後、真空注入法によって、セル周縁部の液晶注入口から、コレステリック液晶や強誘電性液晶などの液晶を、基板11、12間に注入し、上記の四隅の開口部を通じて、それぞれの画素部1に注入して、表示層20を形成する。その後、液晶注入口を封止する。

【0033】ただし、真空注入法を用いないで、例えば、下側基板12上に液晶を滴下した後、上側基板11と下側基板12を貼り合わせるのと同時に、それぞれの画素部1に液晶を充填するようにしてもよい。この場合にも、画素部1の四隅の開口部は、液晶を円滑に充填させるための流路となり、表示層20に気泡を混入することを抑制する。

【0034】上側基板11と下側基板12を貼り合わせる際には、プロセス中の基板11、12の変形やたわみ、貼り合わせ装置のステージの平面度、重量のあるステージの機械的精度などによって、壁状構造体15および16を形成する際に比べて、位置合わせ精度が悪くなる。

【0035】しかし、この発明では、上側基板11および下側基板12に、それぞれ壁状構造体15および16を形成するとともに、壁状構造体15、16の長さLx、Lyおよび位置を上述したように設定するので、上側基板11と下側基板12の貼り合わせ時、例えば、図2に示すように、設計位置に対して、上側電極13の配列方向にはyで示す位置ずれを生じ、下側電極14の配列方向にはxで示す位置ずれを生じる、というように、大きな位置ずれを生じて、それぞれの画素部1の四隅には開口部が形成されるとともに、壁状構造体15

または16が画素部1を覆うことがない。

【0036】したがって、それぞれの画素部1に液晶を確実に注入することができるとともに、開口率の低下やムラを生じない。

【0037】壁状構造体15, 16の長さ L_x , L_y を、より短くすれば、この位置ずれの容認度は、より高くなるが、そうすると、画素間での液晶の流動が大きくなってしまふ。したがって、壁状構造体15, 16の長さ L_x , L_y は、画素ピッチ P_x , P_y から貼り合わせ装置の最大位置ずれ精度を引いた長さ程度とするのがよい。

【0038】基板の変形をさらに抑制するためには、基板上に形成した壁状構造体を対向する基板と接着することが望ましい。

【0039】図3は、その場合の一例を示す。この例では、上側基板11上に形成した壁状構造体15の下側基板12と対向する面に接着層17を形成して、壁状構造体15を下側基板12に接着する。これによれば、より強固なセルとすることができる。

【0040】さらに、上側基板11および下側基板12としてプラスチックフィルム基板などのようなフレキシブル基板を用いる場合には、より強度を持たせるために、図4に示すように、上側基板11上に形成した壁状構造体15の下側基板12と対向する面に接着層17を形成して、壁状構造体15を下側基板12に接着するとともに、下側基板12上に形成した壁状構造体16の上側基板11と対向する面に接着層18を形成して、壁状構造体16を上側基板11に接着することが望ましい。

【0041】〔実施例〕この発明の表示素子を実際に作製した。

【0042】(実施例1)実施例1では、上側基板11および下側基板12としてガラス基板を用い、図3に示したように、壁状構造体15のみを下側基板12に接着した。

【0043】図5に示すように、下側基板12上に下側電極14としてITO電極をストライプ状に、画素ピッチ $200\mu\text{m}$ 、間隔 $20\mu\text{m}$ で形成し、その上にアクリル樹脂を主体とする感光性樹脂を塗布し、マスクを介して紫外線露光および現像処理をして、下側電極14の間隙部に、画素ピッチ $200\mu\text{m}$ より短い $170\mu\text{m}$ の長さの壁状構造体16を形成した。壁状構造体16の幅は下側電極14の間隔 $20\mu\text{m}$ より狭い $15\mu\text{m}$ とし、高さは樹脂の塗膜の厚みをセルギャップと等しい $5\mu\text{m}$ とした。図6に示すように、上側基板11にも同様に、上側電極13および壁状構造体15を形成した。

【0044】さらに、転写用の別のガラス基板上に紫外線硬化樹脂NOA65(Norland社製)を、 $0.1\mu\text{m}$ の膜厚となるようにスピコートによって塗布して、均一な塗膜を形成し、これに上記の上側基板11を押し付け、ローラーで圧力を加えることによって、壁状

構造体15の上部にのみ紫外線硬化樹脂を転写させた。

【0045】次に、下側基板12の周縁部にディスペンサでシール剤を描画塗布した後、下側基板12を上側基板11と貼り合わせ、圧力が均一になるように押し付けながら、紫外線を照射して、紫外線硬化樹脂とシール剤を同時に硬化させた。シール剤の開口部からコレステリック液晶を注入した後、開口部を紫外線接着剤によって封止した。

【0046】コレステリック液晶としては、ネマチック液晶E44を $80.6\text{wt}\%$ 、カイラル剤S1011を $3.9\text{wt}\%$ 、カイラル剤S811を $15.5\text{wt}\%$ 混合したものを用いた。いずれもメルク社製である。

【0047】(実施例2)実施例2では、上側基板11および下側基板12としてフィルム基板を用い、図4に示したように、壁状構造体15を下側基板12に接着し、壁状構造体16を上側基板11に接着した。

【0048】実施例1と同様に、図5に示すように、下側基板12上に下側電極14としてITO電極をストライプ状に、画素ピッチ $200\mu\text{m}$ 、間隔 $20\mu\text{m}$ で形成し、その上にアクリル樹脂を主体とする感光性樹脂を塗布し、マスクを介して紫外線露光および現像処理をして、下側電極14の間隙部に、画素ピッチ $200\mu\text{m}$ より短い $170\mu\text{m}$ の長さの壁状構造体16を形成した。壁状構造体16の幅は下側電極14の間隔 $20\mu\text{m}$ より狭い $15\mu\text{m}$ とし、高さは樹脂の塗膜の厚みをセルギャップと等しい $5\mu\text{m}$ とした。図6に示すように、上側基板11にも同様に、上側電極13および壁状構造体15を形成した。

【0049】さらに、転写用の別のガラス基板上に紫外線硬化樹脂NOA65(Norland社製)を、 $0.1\mu\text{m}$ の膜厚となるようにスピコートによって塗布して、均一な塗膜を形成し、これに上記の上側基板11を押し付け、ローラーで圧力を加えることによって、壁状構造体15の上部にのみ紫外線硬化樹脂を転写させた。

【0050】実施例2では、同じ方法によって、下側基板12にも壁状構造体16の上部にのみ紫外線硬化樹脂を転写させた。

【0051】次に、下側基板12の周縁部にディスペンサでシール剤を描画塗布した後、下側基板12を上側基板11と貼り合わせ、圧力が均一になるように押し付けながら、紫外線を照射して、紫外線硬化樹脂とシール剤を同時に硬化させた。シール剤の開口部からコレステリック液晶を注入した後、開口部を紫外線接着剤によって封止した。

【0052】コレステリック液晶としては、実施例1と同じ材料を用いた。上側基板11および下側基板12のフィルム基板としては、ポリカーボネート製で、厚みが 0.2mm のものを用いた。

【0053】(実施例の評価)実施例1, 2ともに、貼り合わせの際に上下基板間の位置ずれが最大 $30\mu\text{m}$ 発

生したが、上下の電極が交差する部分である画素内に壁状構造体が配置されてしまうことはなく、開口率の低下は起こらなかった。したがって、位置ずれの面内分布に伴う開口率のムラも発生しなかった。

【0054】実施例1, 2ともに、それぞれの電極に所定の電圧を印加して、画素に1kHz, 30Vの交流矩形波電圧が100m秒印加されるようにして、コレステリック液晶の配向状態をフォーカルコニック状態とし、画素を暗状態とした。次に、表示素子にフォースゲージを押し当てて、反射率の変化を測定した。

【0055】その結果、別に比較例として作製した、他の条件は実施例1, 2と同じにしてスペーサを散布した表示素子では、0.5kg/cm²の圧力を加えることによって配向状態が変化して、プレーナ状態となり、反射率が高くなった。これに対して、実施例1, 2の表示素子では、ともに、6kg/cm²の圧力を加えても反射率は上昇しなかった。

【0056】〔他の実施形態〕上述した例は、表示層として、コレステリック液晶を用いた場合であるが、この発明は、表示層として、例えば、強誘電性液晶を用いる場合にも、同様に適用することで、同様の効果を得ることができる。また、液晶表示素子に限らず、例えば、材料および表示原理は液晶表示素子と全く異なるが、電気泳動素子にも、この発明を適用することができる。

【0057】

【発明の効果】上述したように、この発明によれば、セルギャップを均一に維持できるだけでなく、表示層を形成する液晶などの流動性媒質の流動を抑制でき、コレステリック液晶素子や強誘電性液晶素子のような無電源メ*

*モリ性を有する表示素子の場合や、プラスチックフィルム基板を用いた表示素子の場合に、表示の乱れを防止できるとともに、液晶などの流動性媒質の注入時には、それぞれの画素に確実に注入することができ、しかも基板貼り合わせ時の基板間の位置ずれの許容範囲が大きくなって、開口率の低下およびムラを低減することができる。

【図面の簡単な説明】

【図1】この発明の表示素子の一例を示す図である。

10 【図2】図1の素子で基板貼り合わせ時に位置ずれを生じた状態を示す図である。

【図3】この発明の表示素子の他の例を示す図である。

【図4】この発明の表示素子のさらに他の例を示す図である。

【図5】実施例の下側基板側の電極および壁状構造体を示す図である。

【図6】実施例の上側基板側の電極および壁状構造体を示す図である。

【図7】従来の表示素子の一例を示す図である。

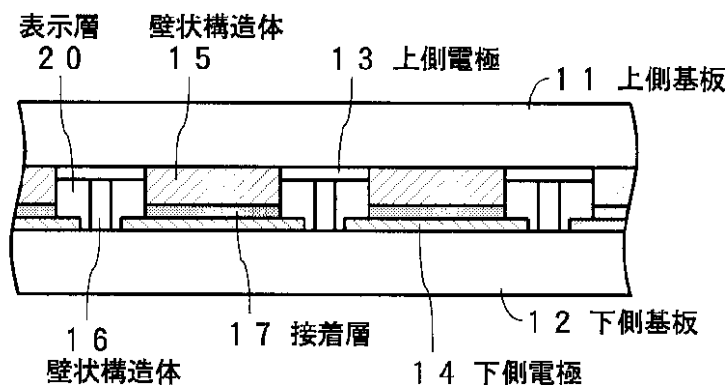
20 【図8】図7の素子で基板貼り合わせ時に位置ずれを生じた状態を示す図である。

【符号の説明】

- 1...画素部、
- 11...上側基板、
- 12...下側基板、
- 13...上側電極、
- 14...下側電極、
- 15, 16...壁状構造体、
- 17, 18...接着層。

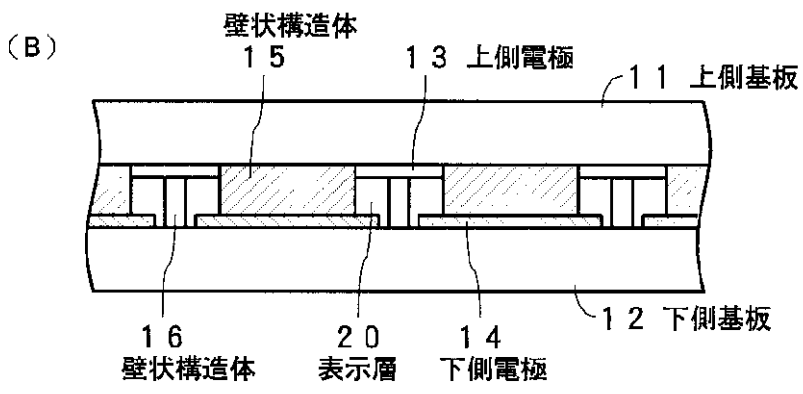
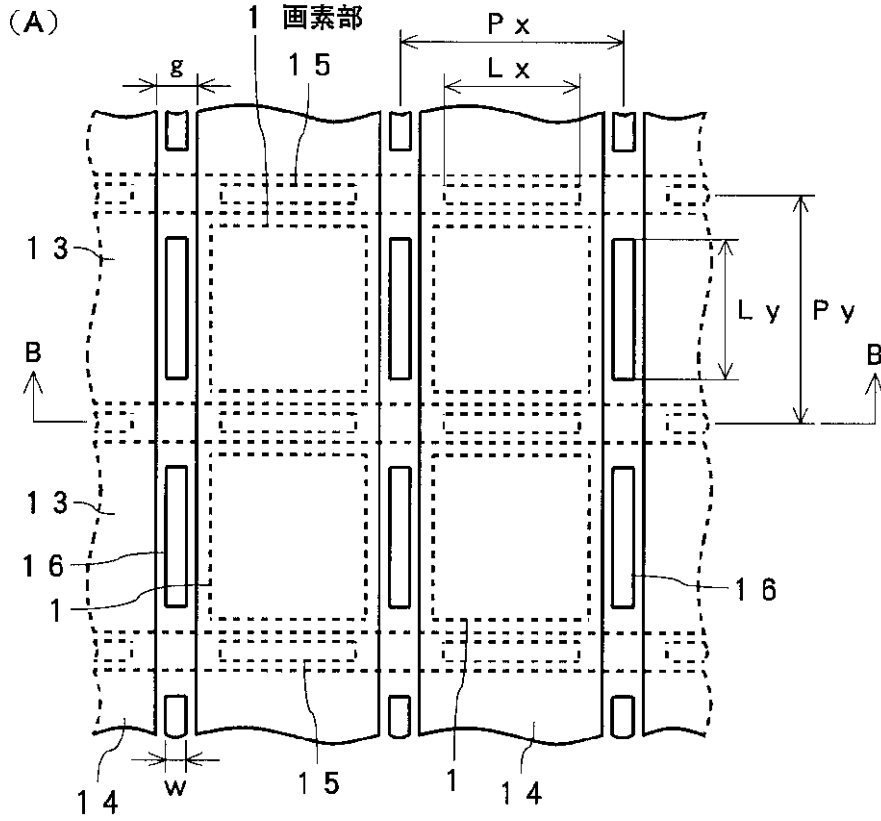
【図3】

(図3)



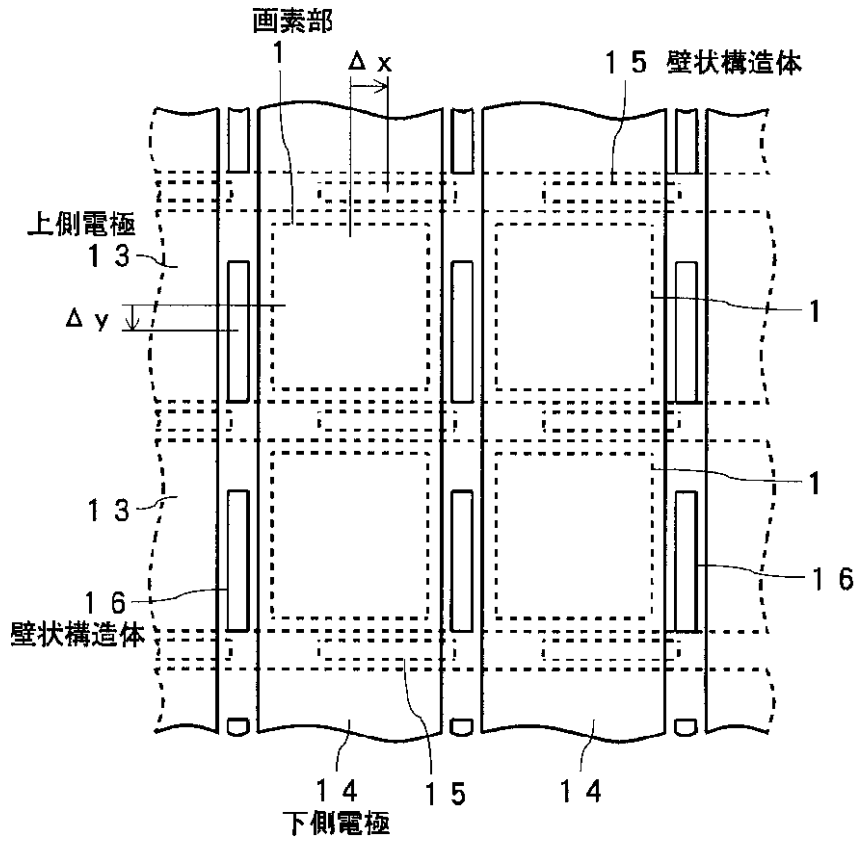
【図1】

(図1)



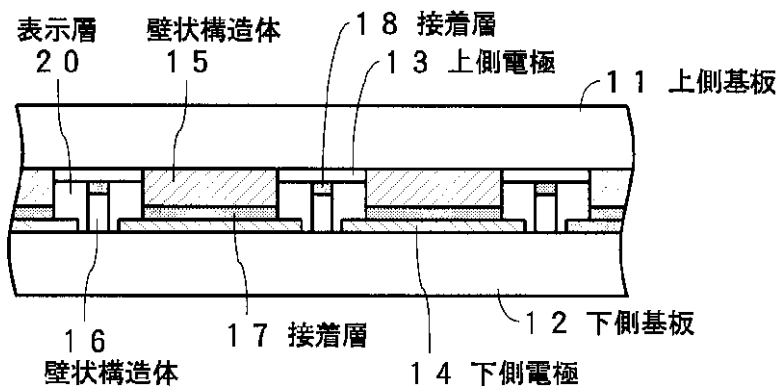
【図2】

(図2)



【図4】

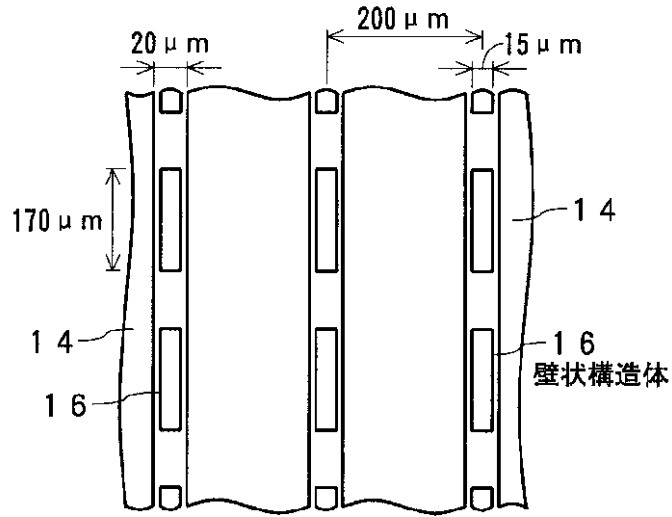
(図4)



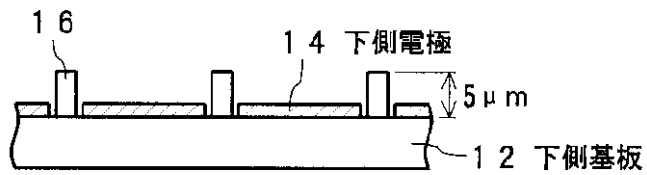
【図5】

(図5)

(A)

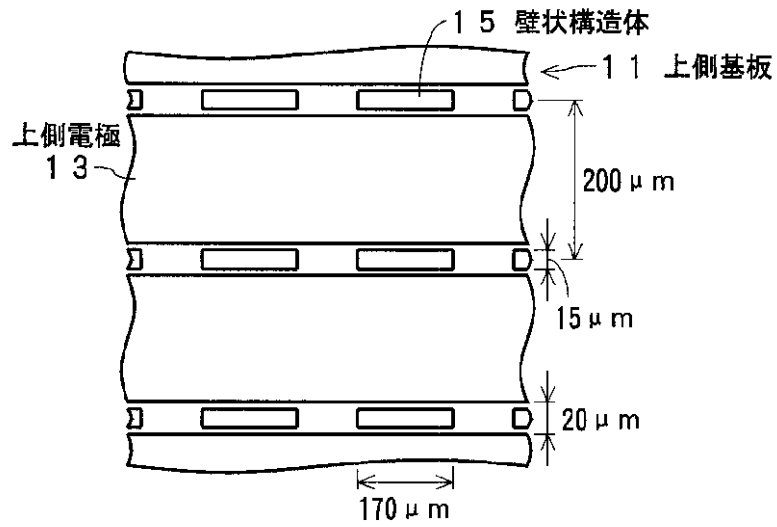


(B)

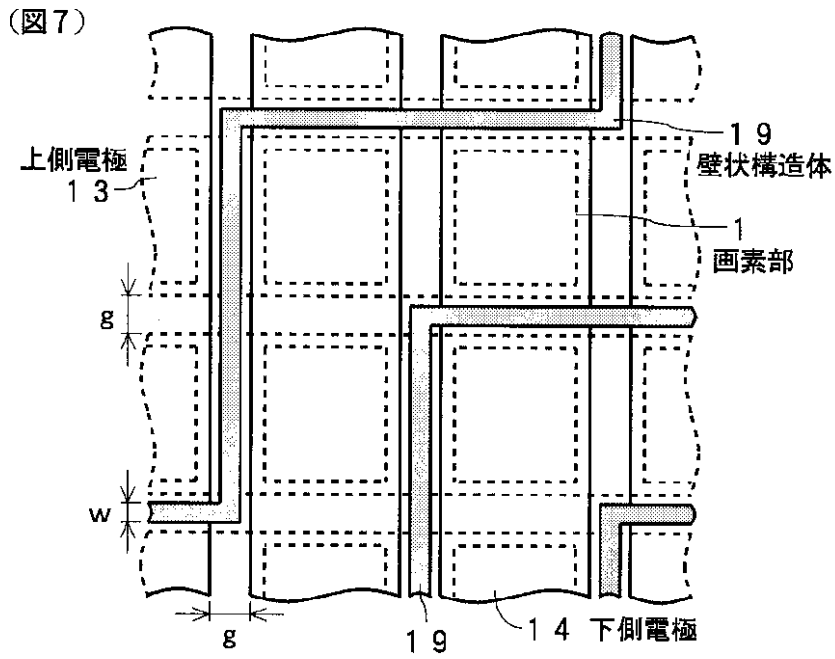


【図6】

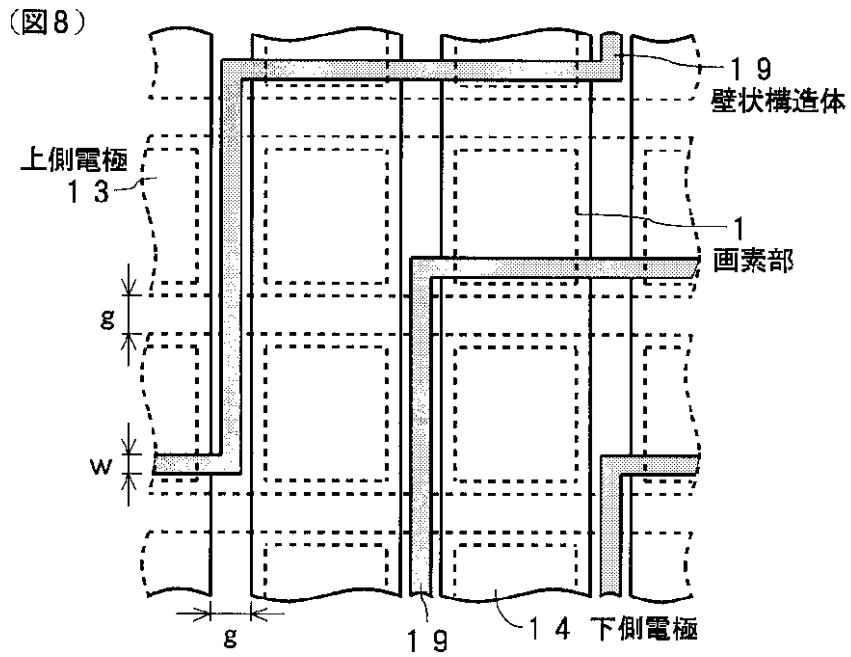
(図6)



【図7】



【図8】



フロントページの続き

(51) Int. Cl.⁷
G 0 9 F 9/30

識別記号
3 4 9

F I
G 0 9 F 9/30

テ-マ-コ-ド (参考)
3 4 9 Z

(72)発明者 氷治 直樹
神奈川県足柄上郡中井町境430 グリーン
テクなかい 富士ゼロックス株式会社内

(72)発明者 鈴木 貞一
神奈川県足柄上郡中井町境430 グリーン
テクなかい 富士ゼロックス株式会社内

Fターム(参考) 2H088 FA02 FA29 GA03 GA17 HA01
JA19 MA04 MA17
2H089 LA09 LA10 MA04Y MA07Y
MA07Z NA13 NA14 NA25
NA40 NA42 NA44 NA58
2H090 JB03 KA14 LA02 LA03
5C094 AA06 AA07 BA49 CA19 EA03
EA07 EB01 FA02 GB01
5G435 AA02 AA03 AA17 BB12 CC09
HH02 HH18 KK05

专利名称(译)	显示元素		
公开(公告)号	JP2001311952A	公开(公告)日	2001-11-09
申请号	JP2000129402	申请日	2000-04-28
[标]申请(专利权)人(译)	富士施乐株式会社		
申请(专利权)人(译)	富士施乐株式会社		
[标]发明人	山本滋 曳地丈人 水治直樹 鈴木貞一		
发明人	山本 滋 曳地 丈人 水治 直樹 鈴木 貞一		
IPC分类号	G02F1/13 G02F1/1333 G02F1/1339 G09F9/00 G09F9/30		
FI分类号	G02F1/1339.500 G02F1/13.102 G02F1/1333.500 G09F9/00.342.Z G09F9/30.338 G09F9/30.349.Z G09F9/00.342		
F-TERM分类号	2H088/FA02 2H088/FA29 2H088/GA03 2H088/GA17 2H088/HA01 2H088/JA19 2H088/MA04 2H088/MA17 2H089/LA09 2H089/LA10 2H089/MA04Y 2H089/MA07Y 2H089/MA07Z 2H089/NA13 2H089/NA14 2H089/NA25 2H089/NA40 2H089/NA42 2H089/NA44 2H089/NA58 2H090/JB03 2H090/KA14 2H090/LA02 2H090/LA03 5C094/AA06 5C094/AA07 5C094/BA49 5C094/CA19 5C094/EA03 5C094/EA07 5C094/EB01 5C094/FA02 5C094/GB01 5G435/AA02 5G435/AA03 5G435/AA17 5G435/BB12 5G435/CC09 5G435/HH02 5G435/HH18 5G435/KK05 2H189/DA08 2H189/DA11 2H189/DA15 2H189/DA48 2H189/DA49 2H189/EA06X 2H189/FA15 2H189/FA16 2H189/FA23 2H189/FA31 2H189/FA47 2H189/FA52 2H189/FA65 2H189/FA81 2H189/GA10 2H189/GA14 2H189/HA14 2H189/HA15 2H189/HA16 2H189/JA15 2H189/JA19 2H189/LA01 2H189/LA07 2H190/JB03 2H190/KA14 2H190/LA02 2H190/LA03		
代理人(译)	佐藤雅美		
外部链接	Espacenet		

摘要(译)

要解决的问题：在诸如胆甾型液晶元件或铁电液晶元件的显示元件能够抑制液晶的流动并且具有非电源存储特性的情况下，为了防止显示混乱，或者使用塑料膜基板的显示元件。提供了一种显示元件，其可以防止液晶，在注入液晶时可以确实注入每个像素，并且可以在粘合基板时增大基板之间的位置偏差的允许范围，从而减小开口率和均匀性的减小。要做。解决方案：条纹状的上电极13在一个方向上排列在上基板11上，并且壁状结构15形成在相邻的上电极13之间的位置。在下部基板12上与上部电极13的配置方向正交的方向配置有条状的下部电极14，在相邻的下部电极14之间设有壁状的构造体16。形成。壁状结构15和16围绕像素部分1，其中上电极13和下电极14在四个侧面彼此相交，并且在像素部分1的四个角处形成开口。

