

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4135454号
(P4135454)

(45) 発行日 平成20年8月20日 (2008. 8. 20)

(24) 登録日 平成20年6月13日 (2008. 6. 13)

(51) Int. Cl.

F 1

G O 2 F 1/1339 (2006. 01)

G O 2 F 1/1339 5 0 0

G O 2 F 1/1335 (2006. 01)

G O 2 F 1/1335 5 2 0

請求項の数 1 (全 5 頁)

(21) 出願番号 特願2002-289484 (P2002-289484)
 (22) 出願日 平成14年10月2日 (2002. 10. 2)
 (65) 公開番号 特開2004-126179 (P2004-126179A)
 (43) 公開日 平成16年4月22日 (2004. 4. 22)
 審査請求日 平成17年3月30日 (2005. 3. 30)

(73) 特許権者 000004329
 日本ビクター株式会社
 神奈川県横浜市神奈川区守屋町 3 丁目 1 2
 番地
 (74) 代理人 100090125
 弁理士 浅井 章弘
 (72) 発明者 河田 浩志
 神奈川県横浜市神奈川区守屋町 3 丁目 1 2
 番地 日本ビクター株式会社内

審査官 鈴木 俊光

最終頁に続く

(54) 【発明の名称】 反射型液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

光透過性ガラス基板上に光透過性電極層と配向膜とを積層してなる光透過性電極基板と、半導体基板上に画素電極と配向膜とを積層してなる集積回路基板と、を、その周辺部にスペーサビーズを混入したシール材を介在させて前記配向膜同士を対向させるようにして貼り合わせ、前記基板間のセルギャップに液晶層を有する反射型液晶表示装置において、

前記光透過性電極基板と前記集積回路基板の内の少なくともいずれか一方の基板の略中心部のみに、かつ、前記画素電極の隅部同士が隣接する箇所に、隣接する各画素電極の隅部にかかるように位置させて、前記セルギャップの間隔よりも狭い間隔のセルギャップを形成する複数の形成部材を設けるように構成したことを特徴とする反射型液晶表示装置。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、反射型液晶表示装置に係り、特に、液晶注入時に基板同士の接触を回避することが可能な反射型液晶表示装置に関する。

【0002】

【従来の技術】

一般に、反射型液晶表示装置は、光透過性ガラス基板上に光透過性電極層や配向膜を順次形成してなる光透過性電極基板と、シリコン基板等の半導体基板上に画素電極膜や配向膜を順次形成してなる集積回路基板とを、上記配向膜同士が対向するように貼り合わせて形

20

成されている。そして、上記２枚の基板間の間隙であるセルギャップにはその周囲をシール材によりシールすることにより液晶層が封入されている。

そして、上記間隙の幅、すなわちセルギャップの均一性が損なわれると、いわゆるフリンジが発生し、表示画像に現れてしまうばかりか、輝度の面内分布が発生して画像の表示品質を劣化させてしまう。

【０００３】

このため、表示画質の劣化を防止するためにセルギャップ内に極少の球状のスペーサビーズやスペーサを全体的に散在させてセルギャップの均一性を維持する構造が提案されている（例えば特許文献１）。

しかしながら、この場合には、上記スペーサビーズやスペーサが存在することによってこれらのスペーサビーズやスペーサの周辺の液晶に配向乱れが生じてしまい、画像の表示の際に、いわゆる”黒浮き”や輝点等が発生して画像の表示品質を劣化させる欠点があった。

【０００４】

【特許文献１】

特開２０００－３２１５８０号公報（第４頁、図１）

【０００５】

【発明が解決しようとする課題】

そこで、セルギャップ内にスペーサビーズやスペーサを散在させるようにした上述した構造を採用しないで、液晶を封止するシール材中にスペーサビーズを混入することによって、セルギャップの均一性を確保するようにした構造が採用されている。この場合、セルギャップの均一性はシール材硬化時のプロセス条件等を最適化することにより、実現するようになっている。

しかしながら、この場合には、両基板間のセルギャップ内に液晶を注入するために、この両基板をチャンバ内に挿入して真空状態にする際に、一時的に貼り合わせた２枚の基板の一部が、特に基板の中心部分が一時的に接触して両配向膜に傷等のダメージを与えてしまい、画像の表示駆動時に液晶に配向乱れを生じてしまつて表示品質を劣化させる、といった問題があった。

【０００６】

本発明は、以上のような問題点に着目し、これを有効に解決すべく創案されたものである。本発明の目的は、液晶の注入時に基板同士の接触を回避することが可能な反射型液晶表示装置を提供することにある。

【０００７】

【課題を解決するための手段】

請求項１に係る発明は、光透過性ガラス基板上に光透過性電極層と配向膜とを積層してなる光透過性電極基板と、半導体基板上に画素電極と配向膜とを積層してなる集積回路基板と、を、その周辺部にスペーサビーズを混入したシール材を介在させて前記配向膜同士を対向させるようにして貼り合わせ、前記基板間のセルギャップに液晶層を有する反射型液晶表示装置において、前記光透過性電極基板と前記集積回路基板の内の少なくともいずれか一方の基板の略中心部のみに、かつ、前記画素電極の隅部同士が隣接する箇所に、隣接する各画素電極の隅部にかかるように位置させて、前記セルギャップの間隔よりも狭い間隔のセルギャップを形成する複数の形成部材を設けるように構成したことを特徴とする反射型液晶表示装置である。

【０００８】

【発明の実施の形態】

以下に、本発明に係る液晶表示装置の一実施例を添付図面に基づいて詳述する。

図１は本発明の液晶表示装置の一例を示す拡大断面図、図２は画素電極層の中心部分を示す拡大平面図である。図示するように、この液晶表示装置は、互いに所定の間隔、すなわちセルギャップを隔てて貼り合わされた光透過性電極基板４及び集積回路基板（以下、ＩＣ基板とも称す）６と、これらの両基板４、６の間のセルギャップ内に封入された液晶

層 8 とにより主に構成される。

【0009】

上記光透過性電極基板 4 は、光透過性ガラス基板 10 と、この下面に順次積層させた光透過性電極層 12 と、配向膜 14 とにより形成されている。また、IC 基板 6 は、シリコン基板等の半導体基板 15 と、この上に順次積層されたアクティブマトリックス駆動回路 16 と、多数の反射型の画素電極 18A を縦横にマトリクス状に微少間隙だけ離間させて配列してなる画素電極層 18 と、配向膜 20 とにより形成される。そして、上記光透過性電極基板 4 と IC 基板 6 とは、両配向膜 14、20 が対向するように配置されて貼り合わせられる。

そして、上記両基板 14、20 の周縁部には、上記セルギャップ内の液晶層 8 を封止するためにシール材 22 が介在されている。このシール材 22 中には、スペーサビーズ（図示せず）が混入されており、液晶表示装置 2 の製造後におけるセルギャップの均一性を確保するようになっている。

【0010】

そして、上記光透過性電極基板 4 と IC 基板 6 の内の少なくともいずれか一方の基板、図示例では IC 基板 6 の略中心部に、セルギャップの間隔 L1 よりも狭い間隔 L3 のセルギャップを部分的に形成するために複数の形成部材 24 が設けられている。この狭いセルギャップを形成する形成部材、すなわち狭ギャップ形成部材 24 の高さ L2 は、上記通常のセルギャップの間隔 L1 よりも短い高さ L2 になされており、この上方に、間隔 L3 のセルギャップが部分的に形成される。具体的には、この狭ギャップ形成部材 24 は、IC 基板 6 の中心付近において配向膜 20 上に起立させて複数、図示例では 4 つ設けられている。尚、この個数は 4 つに限定されず、更に多く設けてもよい。また、図 2 では配向膜の記載を省略している。図示例では、画素電極 18A に狭ギャップ形成部材 24 が重なることをできるだけ防止するために、画素電極 18A 同士の隅部に位置するように狭ギャップ形成部材 24 が配置されている。

【0011】

この狭ギャップ形成部材 24 の寸法は、セルギャップの間隔 L1 が例えば 3 μm 程度の時には、この狭ギャップ形成部材 24 の高さ L2 は 1 μm 程度、直径は 2 μm 程度である。この場合、画素電極 10A のピッチ P1 は例えば 13 μm 程度、画素電極 10A の隙間 P2 は 0.5 μm 程度である。

このような狭ギャップ形成部材 24 は、フォトリソスペーサとも称され、例えばネガ型フォトリソを用いて IC 基板 6 の配向膜 20 上に微小な円柱状パターンとしてフォトリソグラフィ技術で容易に形成することができる。

【0012】

上述のように、IC 基板 6 の中心付近に複数の狭ギャップ形成部材 24 を起立させて設けるようにしたので、このセルギャップ内に液晶を注入するためにこれを真空状態にしても、上記狭ギャップ形成部材 24 の作用によって両基板 4、6 同士が接触するのを回避することができるので、配向膜 14、20 がダメージを受けることを防止することができる。従って、画像表示時の表示特性が低下することを防止することができる。

【0013】

また、狭ギャップ形成部材 24 の高さ L2 は、セルギャップの間隔 L1 よりも短く設定されているので、図 1 においてこの狭ギャップ形成部材 24 の上端と、この上方に位置する光透過性電極基板 4 の配向膜 14 との間にも液晶が入り込むことによってここに間隔の狭いセルギャップが部分的に形成されることになり、従ってこの部分の配向乱れも生ぜずに、液晶も動作されるので、画像の表示品質の劣化の原因となるいわゆる“黒浮き”や輝点等の発生も防止することができる。

尚、上記実施例では、上記狭ギャップ形成部材 24 を IC 基板 6 側に設けたが、これに限定されず、これを光透過性電極基板 4 側、或いは両基板 4、6 側に設けるようにしてもよい。

【0014】

【発明の効果】

以上説明したように、本発明の反射型液晶表示装置によれば、液晶の注入時に液晶層の厚みの均一化を達成させると共に、基板同士の接触を回避することができるので、配向膜がダメージを受けることを防止でき、もって、画像の表示品質の低下を阻止することができる。

【図面の簡単な説明】

【図 1】 本発明の液晶表示装置の一例を示す拡大断面図である。

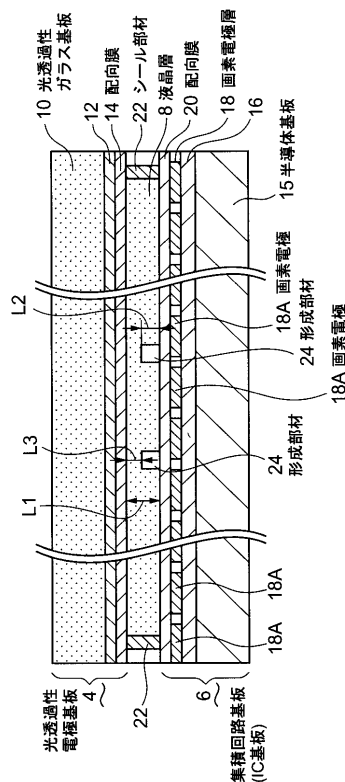
【図 2】 画素電極層の中心部分を示す拡大平面図である。

【符号の説明】

2…液晶表示装置、4…光透過性電極基板、6…集積回路基板、8…液晶層、10…光透過性ガラス基板、12…光透過性電極層、14…配向膜、15…半導体基板、16…アクティブマトリックス駆動回路、18…画素電極層、18A…画素電極、20…配向膜、22…シール材、24…狭ギャップ形成部材（形成部材）、L1…セルギャップの間隔、L2…狭ギャップ形成部材の高さ。

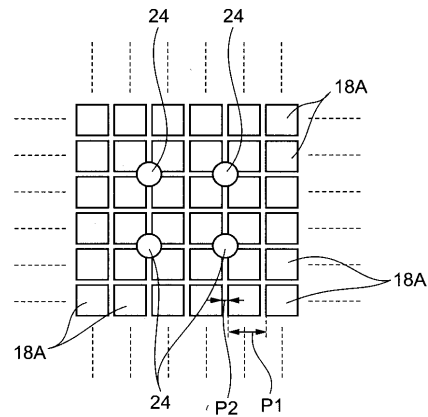
10

【図 1】



2 液晶表示装置

【図 2】



フロントページの続き

- (56)参考文献 特開平11-264968 (JP, A)
特表平10-512058 (JP, A)
特開2002-182223 (JP, A)
特開平11-143402 (JP, A)
特開2000-352716 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1339

G02F 1/1335

专利名称(译)	反射型液晶表示装置		
公开(公告)号	JP4135454B2	公开(公告)日	2008-08-20
申请号	JP2002289484	申请日	2002-10-02
[标]申请(专利权)人(译)	日本胜利株式会社		
申请(专利权)人(译)	日本有限公司Victor公司		
当前申请(专利权)人(译)	日本有限公司Victor公司		
[标]发明人	河田浩志		
发明人	河田 浩志		
IPC分类号	G02F1/1339 G02F1/1335		
FI分类号	G02F1/1339.500 G02F1/1335.520		
F-TERM分类号	2H089/HA15 2H089/LA09 2H089/LA12 2H089/LA19 2H089/LA20 2H089/MA03X 2H089/NA14 2H089/NA25 2H089/QA04 2H089/QA15 2H091/FA14Y 2H091/FB01 2H091/FD21 2H091/GA01 2H091/LA02 2H189/AA14 2H189/DA04 2H189/DA07 2H189/DA32 2H189/DA34 2H189/DA42 2H189/DA43 2H189/FA06 2H189/FA16 2H189/FA31 2H189/HA04 2H189/HA15 2H189/LA01 2H189/LA03 2H189/LA19 2H191/FA31Y 2H191/FC10 2H191/GA01 2H191/GA08 2H191/GA11 2H191/LA02 2H191/NA43 2H291/FA31Y 2H291/FC10 2H291/GA01 2H291/GA08 2H291/GA11 2H291/LA02 2H291/NA43		
审查员(译)	铃木俊光		
其他公开文献	JP2004126179A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够在注入液晶时避免基板之间接触的反射型液晶显示装置。通过在透光玻璃基板上层叠透光电极层和取向膜而形成的透光电极基板；以及在半导体基板15上的像素电极18A和取向膜20并且，通过层叠形成的集成电路基板6层叠有密封材料22，使得取向膜彼此面对，并且在基板之间的单元间隙中具有液晶层的反射型液晶在显示装置中，用于以比单元间隙的间隔窄的间隔形成单元间隙的多个形成构件24（24a，24b，24c）形成在透光电极基板和集成电路基板中的至少一个的大致中心处。配置有。这避免了在注入液晶时基板之间的接触。点域1

