

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3948224号
(P3948224)

(45) 発行日 平成19年7月25日(2007.7.25)

(24) 登録日 平成19年4月27日(2007.4.27)

(51) Int. Cl.

F I

G09G 3/36 (2006.01)
G02F 1/133 (2006.01)
G09G 3/20 (2006.01)

G09G 3/36
G02F 1/133 520
G09G 3/20 611A
G09G 3/20 612E
G09G 3/20 622B

請求項の数 12 (全 18 頁) 最終頁に続く

(21) 出願番号 特願2001-171888 (P2001-171888)
(22) 出願日 平成13年6月7日(2001.6.7)
(65) 公開番号 特開2002-366114 (P2002-366114A)
(43) 公開日 平成14年12月20日(2002.12.20)
審査請求日 平成16年9月9日(2004.9.9)

(73) 特許権者 000005108
株式会社日立製作所
東京都千代田区丸の内一丁目6番6号
(74) 代理人 100100310
弁理士 井上 学
(72) 発明者 工藤 泰幸
神奈川県川崎市麻生区王禅寺1099番地
株式会社日立製作所 システム開発研究
所内
(72) 発明者 赤井 亮仁
神奈川県川崎市麻生区王禅寺1099番地
株式会社日立製作所 システム開発研究
所内

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

画素電極と前記画素電極に対向する共通電極とを有する画素部が、複数のデータ線と複数の走査線の交点に対応してマトリクス状に配列された表示パネルと、

表示データに応じた階調電圧を、前記データ線へ出力するための駆動回路と、

ゲートオン電圧とゲートオフ電圧を、前記走査線へ出力するための走査回路と、

前記駆動回路を駆動するための電源電圧と、前記階調電圧の生成に用いられる階調基準電圧と、前記ゲートオン電圧と、前記ゲートオフ電圧と、前記共通電極に印加されるコモン電圧を出力する電源回路とを備える表示装置において、

前記コモン電圧は、高電位のコモン電圧と低電位のコモン電圧とを含み、

前記ゲートオフ電圧は、高電位のゲートオフ電圧と低電位のゲートオフ電圧とを含み、

前記電源回路は、

電源から基準電圧を生成するための第1の回路と、

前記基準電圧から前記電源電圧を生成するための第2の回路と、

前記電源電圧から前記ゲートオン電圧を生成するための第3の回路と、

前記基準電圧から前記階調基準電圧を生成するための第4の回路と、

前記階調基準電圧から前記高電位のコモン電圧を生成するための第5の回路と、

前記高電位のコモン電圧から前記低電位のコモン電圧を生成するための第6の回路と、

前記高電位のコモン電圧と前記低電位のコモン電圧とを切り替えて何れかを出力するための第7の回路と、

10

20

前記基準電圧から前記低電位のゲートオフ電圧を生成するための第 8 の回路と、
 前記高電位のコモン電圧と前記低電位のコモン電圧の電位差に対応する電圧を前記低電位のゲートオフ電圧に重畳して、前記高電位のゲートオフ電圧を生成するための第 9 の回路と、

前記高電位のゲートオフ電圧と前記低電位のゲートオフ電圧とを切り替えて何れかを出力するための第 10 の回路とを備えることを特徴とする表示装置。

【請求項 2】

前記電源回路は、
 前記第 4 の回路からの前記階調基準電圧を増幅するための回路と、
 前記第 5 の回路からの前記高電位のコモン電圧を増幅するための回路と、
 前記第 6 の回路からの前記低電位のコモン電圧を増幅するための回路と、
 前記第 7 の回路からの前記高電位のゲートオフ電圧を増幅するための回路と、
 前記第 8 の回路を生成するための回路からの前記低電位のゲートオフ電圧を増幅するための回路とを備えることを特徴とする請求項 1 に記載の表示装置。

10

【請求項 3】

前記第 2 の回路は、前記基準電圧を昇圧して前記電源電圧を生成し、
 前記第 3 の回路は、前記電源電圧を昇圧して前記ゲートオン電圧を生成することを特徴とする請求項 1 又は 2 に記載の表示装置。

【請求項 4】

前記第 5 の回路は、前記階調基準電圧を基準として外部のプロセッサからの第 1 の設定値に従って前記高電位のコモン電圧を生成し、
 前記第 8 の回路は、前記基準電圧を基準として前記外部のプロセッサからの第 2 の設定値に従って前記低電位のゲートオフ電圧を生成することを特徴とする請求項 1 から 3 の何れかに記載の表示装置。

20

【請求項 5】

前記電源回路は、前記外部のプロセッサから前記第 1 の設定値および前記第 2 の設定値を設定・保持するための回路を備えることを特徴とする請求項 4 に記載の表示装置。

【請求項 6】

前記駆動回路は、前記第 1 の設定値および前記第 2 の設定値を前記外部のプロセッサから受信するための回路を備え、
 前記駆動回路は、前記第 1 の設定値および前記第 2 の設定値を前記電源回路へ出力することを特徴とする請求項 5 に記載の表示装置。

30

【請求項 7】

前記駆動回路は、前記外部のプロセッサからの命令に従って、前記第 1 の設定値および前記第 2 の設定値を前記電源回路へ出力することを特徴とする請求項 6 に記載の表示装置。

【請求項 8】

前記第 10 の回路は、前記第 7 の回路で前記低電位のコモン電圧が選択される場合に、前記低電位のゲートオフ電圧を選択することを特徴とする請求項 1 から 7 の何れかに記載の表示装置。

40

【請求項 9】

前記駆動回路は、交流化信号を前記電源回路へ出力し、
 前記第 7 の回路は、前記交流化信号に従って、前記高電位のコモン電圧と前記低電位のコモン電圧とを切り替え、
 前記第 10 の回路は、前記交流化信号に従って、前記高電位のゲートオフ電圧と前記低電位のゲートオフ電圧を切り替えることを特徴とする請求項 8 に記載の表示装置。

【請求項 10】

前記第 7 の回路は、前記表示パネル内の駆動電圧が正極性である場合に、前記低電位のコモン電圧を選択し、
 前記第 10 の回路は、前記表示パネル内の駆動電圧が正極性である場合に、前記低電位

50

のゲートオフ電圧を選択することを特徴とする請求項 8 又は 9 に記載の表示装置。

【請求項 11】

前記高電位のCOMMON電圧と前記低電位のCOMMON電圧の電位差は、外部のプロセッサからの第3の設定値に従って変更可能であることを特徴とする請求項 1 から 10 の何れかに記載の表示装置。

【請求項 12】

前記COMMON電圧と前記ゲートオフ電圧とは、同位相で同振幅であることを特徴とする請求項 1 から 11 の何れかに記載の表示装置。

【発明の詳細な説明】

【0001】

10

【発明の属する技術分野】

本発明は、液晶表示装置の電源を制御するための電源装置及びその電源装置を備えた液晶表示装置に係わり、特にTFT(Thin Film Transistor)方式の液晶表示装置の電源制御装置及びその電源装置を備えた液晶表示装置に関する。

【0002】

【従来の技術】

従来の液晶表示装置の電源回路としては、例えば、特開平10-301087号公報「液晶表示装置」に開示される電源回路がある。図13を用いて説明する。

【0003】

一般的に知られるように、液晶パネルにおいては、液晶層の劣化を防止するため、COMMON電極(対向電極)に対する画素電極への書き込み電圧の極性を反転する交流駆動が必要であり、TFT液晶パネルの駆動方式の1つとして、COMMON反転駆動方式がある。COMMON反転駆動方式を簡単に説明すれば、TFT液晶パネルのCOMMON電極を一定時間毎に低電位と高電位に切り替えてドレイン電圧を画素電極に書き込む駆動方式である。

20

【0004】

また、TFT液晶の画素構造として、保持容量を画素電極と1ライン前のゲート線に接続する構造がある。COMMON反転駆動方式を適用した場合、この画素構造においては、COMMON電圧と同振幅かつ同位相となるようにゲート線のオフ電圧を交流し、液晶容量の両端の電位差を一定に保つ駆動方法が、保持容量及び液晶容量の充放電電流を抑える効果があるため、一般的に使われている。

30

【0005】

図13は従来の電源回路であり、前記COMMON電圧及びゲート線のオフ電圧を生成する。図13において、OPはオペアンプ、TR1はNPN型トランジスタ及びTR2はPNP型トランジスタ、ZDはツェナーダイオード、R1から4は抵抗、C1はコンデンサである。

【0006】

本回路では交流化信号Mを入力し、OPで反転増幅して、TR1及びTR2で構成されるバッファで電流増幅してCOMMON電圧Vcomを生成している。また、ZDにより負電圧VEE側にCOMMON電圧Vcomから電圧をシフトしてゲートオフ電圧Vgoffを生成している。

40

【0007】

【発明が解決しようとする課題】

TFT液晶パネルは従来のノート型パソコンなどに用いられる大型TFT液晶パネルに加えて、特に低消費電力が要求される小型の携帯情報機器にも適用されている。

【0008】

しかし、従来の電源回路はCOMMON電圧VcomからZDを介して定常的に電流が流れ、消費電力が高かった。また、適用するTFT液晶パネルに応じてVcom及びVgoffの振幅や電圧レベルを変更するためには各抵抗値を変更したり、ZDなどの部品を置き換えたりする必要があった。さらに、部品点数が多く、コスト的に不利であった。

【0009】

50

本発明の目的は、液晶表示装置の消費電力を低減することが可能な電源装置及びその液晶表示装置を提供するである。

【0010】

又は、本発明の目的は、ユーザの利便性を向上することが可能な。電源装置及びその液晶表示装置を提供することである。

【0011】

【課題を解決するための手段】

本発明は、液晶表示装置の共通電極の駆動電圧と走査線の非走査期間電圧との振幅及び電圧レベルを設定する設定値保持回路と、設定値に従って前記共通電極の駆動電圧と前記走査線の非走査期間電圧との振幅基準電圧を生成する振幅基準電圧生成回路と、前記振幅基準電圧と設定値から決まる振幅及び電圧レベルで前記共通電極を交流駆動する共通電極駆動回路と、前記振幅基準電圧と設定値から決まる振幅及び電圧レベルで前記共通電極の駆動電圧と同位相かつ同振幅の前記走査線の非走査期間電圧を生成する非走査期間電圧生成回路とを具備する。好ましくは、前記共通電極駆動回路は、設定値に従って一方の電位を生成し、一方の電位から振幅基準電圧に従って他方の電位を生成し、両電位を切り替えて共通電極の駆動電圧を生成する、好ましくは、前記非走査期間電圧生成回路は、設定値に従って一方の電位を生成し、一方の電位から振幅基準電圧に従って他方の電位を生成し、両電位を切り替えて前記走査線の非走査期間電圧を生成する、好ましくは、前記共通電極の駆動電圧の低電位側電圧は負電位あるいは接地（グラウンド）あるいは正電位のうちのいずれにも設定可能である。

【0012】

又は、本発明は、液晶表示装置の共通電極の駆動電圧と走査線の非走査期間電圧との電圧レベルを設定する設定値保持回路と、一方の電位を固定し他方の電位を設定値に従って生成して前記共通電極を交流駆動する共通電極駆動回路と、一方の電位を設定値に従って生成して他方の電位を共通電極の駆動電圧の電位差から生成して前記共通電極の駆動電圧と同位相かつ同振幅の前記走査線の非走査期間電圧を生成する非走査期間電圧生成回路と、を具備する。好ましくは、前記共通電極の駆動電圧の固定する一方の電位は接地（グラウンド）である、

又は、本発明は、データ線とスイッチング素子を介して接続された画素電極と画素電極との間に液晶を挟持する共通電極とを有する画素部を複数のデータ線および複数の走査線の交点位置にマトリックス状に配列された液晶パネルと、各種設定値を設定する中央処理装置と、前記中央処理装置からの設定値を一時保持する液晶駆動回路と、前記液晶駆動回路からの設定値及び制御信号に従って液晶パネルの走査線を駆動する走査回路と、基準電源を昇圧して前記液晶駆動回路の電源及び前記走査回路の電源及び液晶パネルの共通電極の駆動電圧を前記液晶駆動回路からの設定値に従って生成する電源回路とを具備する。

【0013】

【発明の実施の形態】

（第1の実施の形態）

以下、図1から図3を用いて、本発明の一実施形態による電源回路の構成および動作について説明する。最初に、図1を用いて、本実施形態による電源回路の全体構成について説明する。

【0014】

本実施形態による電源回路は、設定値を保持する設定レジスタ100と、基準電圧 V_{reg} から設定値に従って電圧 V_{amp} を生成する振幅基準発生回路101と、基準電圧 V_{reg} から設定値に従って電圧 V_{comH} を生成する V_{comH} 基準発生回路102と、前記 V_{comH} と前記 V_{amp} から電圧 V_{comL} を生成する V_{comL} 生成回路103と、基準電圧 V_{reg} から設定値に従って電圧 V_{goffL} を生成する V_{goffL} 基準発生回路104と、前記 V_{goffL} と前記 V_{amp} から電圧 V_{goffH} を生成する V_{goffH} 生成回路105と、 V_{comH} 及び V_{comL} 及び V_{goffH} 及び V_{goffL} を受けて電流増幅するバッファ106から109と、交流化信号Mに従って V_{comH}

10

20

30

40

50

及びVcomLを切り替えてコモン電圧Vcomを生成する電圧セクタ110と、交流化信号Mに従ってVgoffH及びVgoffLを切り替えてゲートオフ電圧Vgoffを生成する電圧セクタ111と、から構成される。

【0015】

次に本実施形態による電源回路の動作について説明する。まず、設定レジスタ102には振幅基準発生回路101と、VcomH基準発生回路102と、VgoffL基準発生回路104の各回路が生成する電圧を決定するための設定値が保持されている。各設定値を変更すると、変更された設定値に従って各回路の生成する電圧が変化する。振幅基準発生回路101は、基準電圧Vregを基準として設定値に従って、VcomL生成回路103及びVgoffH生成回路105の基準電圧である電圧Vampを生成して、コモン電圧Vcom及びゲートオフ電圧Vgoffの電圧振幅を決定する。VcomH基準発生回路102は、基準電圧Vregを基準として設定値に従って、コモン電圧Vcomの高電位側電圧となる電圧VcomHを生成する。VcomL生成回路103は、VcomHを基準としてVampに従って、コモン電圧Vcomの低電位側電圧となる電圧VcomLを生成する。VcomH及びVcomLはバッファ106及びバッファ107により、TFT液晶パネルのコモン電極を駆動するのに十分な電流を供給するように、電流増幅される。バッファ106とバッファ107により増幅されたVcomHとVcomLは電圧セクタ110に入力され、交流化信号Mにより切り替えて一方をコモン電圧Vcomとして出力する。例えば交流化信号Mがローレベルのとき液晶パネルの駆動電圧が正極性とする
10
と、電圧セクタ110はVcomLを選択して出力する。VgoffL基準発生回路104は、基準電圧Vregを基準として設定値に従って、ゲートオフ電圧Vgoffの低電位側電圧となる電圧VgoffLを生成する。VgoffH生成回路105は、VgoffLを基準としてVampに従って、ゲートオフ電圧Vgoffの高電位側電圧となる電圧VgoffHを生成する。なお、電圧VgoffHはVgoffLとの電位差がコモン電圧Vcomの振幅と同じになるようにする。VgoffH及びVgoffLはバッファ108及びバッファ109により、TFT液晶パネルのゲート電極のオフ期間を駆動するのに十分な電流を供給するように、電流増幅される。バッファ108とバッファ109により増幅されたVgoffHとVgoffLは電圧セクタ111に入力され、交流化信号Mにより切り替えて一方をゲートオフ電圧Vgoffとして出力する。例えば交流化信号Mがローレベルのとき液晶パネルの駆動電圧が正極性とする
20
と、電圧セクタ111はVgoffLを選択して出力する。従ってコモン電圧Vcomと、ゲートオフ電圧Vgoffは同位相かつ同振幅の電圧波形となる。
30

【0016】

次に図2を用いて本実施形態による電源回路のコモン電圧Vcomを生成する回路について具体例を挙げて詳細に説明する。図2において、振幅基準電圧発生回路101は、オペアンプOP1と、可変抵抗R1aと、抵抗R1bと、から構成される。VcomH基準発生回路102は、オペアンプOP2と、可変抵抗R2aと、抵抗R2bと、から構成される。VcomL生成回路103は、オペアンプOP3と、抵抗R3aからR3dと、から構成される。バッファ106はオペアンプOP6から構成される。バッファ107はオペアンプOP7から構成される。なお、VcomHは通常正の電源電圧DDVDH付近の電圧値に設定されるため、OP2とOP6の正の電源はDDVDH、負の電源はグランドGNDとする。また、VcomLは通常GND付近の電圧値に設定されるため、OP3とOP7の正の電源はDDVDH、負の電源は負の電源電圧VCLとする。また電圧振幅に係わる電圧Vampを生成するOP1の正の電源はDDVDH、負の電源はグランドGNDとする。
40

【0017】

振幅基準電圧発生回路101では、基準電圧Vregから可変抵抗R1a及び抵抗R1bで分圧して得られる電圧をボルテージフォロアを成すオペアンプOP1でバッファして電圧Vampを生成する。可変抵抗R1aは抵抗とMOSスイッチから構成されるいわゆる電子式のボリューム抵抗で、設定レジスタ100の設定値により抵抗値が変更可能である
50

。また、V c o m H基準電圧発生回路102では、基準電圧V r e gから可変抵抗R 2 a及び抵抗R 2 bで分圧して得られる電圧をボルテージフォロアを成すオペアンプOP2でバッファして電圧V c o m Hを生成する。可変抵抗R 2 aは可変抵抗R 1 aと同様に、設定レジスタ100の設定値により抵抗値が変更可能である。V c o m L生成回路103は差動増幅回路を成し、V c o m HとV a m pからV c o m Lを生成する。V c o m Lの電圧は次式により表される。

【0018】

$$V c o m L = A \cdot V c o m H - B \cdot V a m p \quad \dots (1)$$

(但し、 $A = \{ (R 3 c + R 3 d) \cdot R 3 b \} / \{ (R 3 a + R 3 b) \cdot R 3 d \}$ 、 $B = R 3 c / R 3 d$ 、とする。)

バッファ106では、ボルテージフォロアを成すオペアンプOP6でV c o m Hをバッファする。また、バッファ107では、ボルテージフォロアを成すオペアンプOP7でV c o m Lをバッファする。以上のように、V c o m HとV a m pからV c o m Lを生成することが可能であり、V c o m HとV a m pを設定値により調節してV c o mの振幅及び電圧レベルを容易に調節可能である。

【0019】

ここで、コモン電圧V c o mの振幅を、V c o m Hの設定によらずV a m pの設定だけで生成するための条件を示すと、 $R 3 a = R 3 c$ 、 $R 3 b = R 3 d$ 、であり、これを式(1)に代入して次式を得る。

【0020】

$$V c o m H - V c o m L = (R 3 a / R 3 b) \cdot V a m p \quad \dots (2)$$

すなわちコモン電圧V c o mの振幅はV a m pに比例した電圧となる。

【0021】

ここでV c o m Lの電圧値について説明する。V c o m Lは $(R 3 a / R 3 b)$ とV a m pの積で決まり、GND付近の値を取る。OP3とOP7の正の電源はDDVDH、負の電源は負の電源電圧VCLであるため、V c o m Lは、負の電圧、GND、正の電圧のいずれかにすることが可能であり、種々の液晶パネルに対応することが可能である。

【0022】

次に図3を用いて本実施形態による電源回路のゲートオフ電圧V g o f fを生成する回路について具体例を挙げて詳細に説明する。図3において、V g o f f L基準発生回路104は、オペアンプOP4と、可変抵抗R 4 aと、抵抗R 4 bと、から構成される。V g o f f H生成回路105は、オペアンプOP5と、抵抗R 5 aからR 5 dと、から構成される。バッファ108はオペアンプOP8から構成される。バッファ109はオペアンプOP9から構成される。なお、V g o f f H及びV g o f f LはグランドGNDから負の電源電圧VGLの範囲にあるものとする。

【0023】

V g o f f L基準電圧発生回路104では、V g o f f Lと正の電源電圧DDVDHから可変抵抗R 4 a及び抵抗R 4 bで分圧して得られる電圧が基準電圧V r e gに等しくなるようにオペアンプOP4がV g o f f Lを生成する。可変抵抗R 4 aは可変抵抗R 1 aと同様に、設定レジスタ100の設定値により抵抗値が変更可能である。V g o f f H生成回路105は差動増幅回路を成し、V g o f f LとV a m pからV g o f f Hを生成する。V g o f f Hの電圧は次式により表される。

【0024】

$$V g o f f H = C \cdot V g o f f L + D \cdot V a m p \quad \dots (3)$$

(但し、 $C = \{ (R 4 c + R 4 d) \cdot R 4 a \} / \{ (R 4 a + R 4 b) \cdot R 4 c \}$ 、 $D = R 4 b / R 4 c$ 、とする。)

バッファ108では、ボルテージフォロアを成すオペアンプOP8でV g o f f Hをバッファする。また、バッファ109では、ボルテージフォロアを成すオペアンプOP9でV g o f f Lをバッファする。以上のように、V g o f f LとV a m pからV g o f f Hを生成することが可能であり、V g o f f LとV a m pを設定値により調節してV g o f f

10

20

30

40

50

の振幅及び電圧レベルを容易に調節可能である。

【0025】

ここで、ゲートオフ電圧 V_{goff} の振幅を、 V_{goffL} の設定によらず V_{amp} の設定だけで生成するための条件を示すと、 $R_{4a} = R_{4c}$ 、 $R_{4b} = R_{4d}$ 、であり、これを式(3)に代入して次式を得る。

【0026】

$$V_{goffH} - V_{goffL} = (R_{4b} / R_{4a}) \cdot V_{amp} \quad \dots (4)$$

すなわちゲートオフ電圧 V_{goff} の振幅は V_{amp} に比例した電圧となる。

【0027】

さらにまた、コモン電圧 V_{com} の振幅と、ゲートオフ電圧 V_{goff} の振幅とが、等しくなる条件を示すと、 $(R_{3a} / R_{3b}) = (R_{4b} / R_{4a})$ である。 10

【0028】

従って以上に示した条件を全て満たすように抵抗の比を選ぶことによって、 V_{comH} の電圧と、 V_{goffL} の電圧と、を設定してコモン電圧 V_{com} 及びゲートオフ電圧 V_{goff} の基準電位を決めて、さらに V_{amp} の電圧を設定することで、同位相かつ同振幅のコモン電圧 V_{com} と、ゲートオフ電圧 V_{goff} を生成することが可能である。

【0029】

以上説明したように、振幅基準発生回路及び V_{comH} 基準発生回路及び V_{goffL} 基準発生回路の設定値により、同位相かつ同振幅のコモン電圧 V_{com} 及びゲートオフ電圧 V_{goff} を容易に生成することが出来る。 20

【0030】

さらに、本実施の形態による電源回路は、抵抗やオペアンプなどで実現可能であるため、ICに集積可能であり、部品点数を減らすことが出来る。

【0031】

さらに、抵抗比で各電圧レベル及び振幅を決定するため、抵抗値を高くすれば定常的な電流を抑え、低消費電力化が可能である。

【0032】

以上、第1の実施の形態による電源回路について説明を行ったが、第2の実施の形態による電源回路は、より回路規模を縮小し、消費電力を削減する方法を示す。

(第2の実施の形態)

以下、本発明の第2の実施形態による電源回路を、図4及び図5を用いて説明する。本実施形態は、 V_{comL} を固定したことに特徴を有しており、第1の実施の形態による電源回路のコモン電圧 V_{com} 及びゲートオフ電圧 V_{goff} の振幅の決定方法が異なるものである。 30

【0033】

図4において、 V_{comL} はGND固定とし、 V_{comH} は第1の実施の形態による電源回路と同様に、 V_{comH} 基準発生回路102から生成する。また、 V_{goffL} は第1の実施の形態による電源回路と同様に、 V_{goffL} 基準発生回路105から生成する。 V_{goffH} は V_{comH} と V_{goffL} を V_{goffH} 生成回路に入力して生成する。すなわち第1の実施の形態による電源回路で V_{goffH} 生成回路に入力していた V_{amp} の代わりに V_{comH} を入力する。各回路の具体的な内部構成は第1の実施の形態による電源回路と同じである。従って、 V_{goffH} は次式で示される。 40

【0034】

$$V_{goffH} = C \cdot V_{goffL} + D \cdot V_{comH} \quad \dots (5)$$

(但し、 $C = \{ (R_{4c} + R_{4d}) \cdot R_{4a} \} / \{ (R_{4a} + R_{4b}) \cdot R_{4c} \}$ 、 $D = R_{4b} / R_{4c}$ 、とする。)

ここで、ゲートオフ電圧 V_{goff} の振幅を、 V_{goffL} の設定によらず V_{comH} の設定だけで生成するための条件を示すと、 $R_{4a} = R_{4c} = R_{4b} = R_{4d}$ 、であり、これを式(5)に代入して次式を得る。

【0035】

$$V_{goffH} - V_{goffL} = V_{comH} \quad \dots (6)$$

従って V_{comL} をGNDに固定したとき、 V_{goffH} 生成回路の抵抗値を全て等しくすることで、 V_{comH} の電圧と、 V_{goffL} の電圧と、を設定して、同位相かつ同振幅のコモン電圧 V_{com} と、ゲートオフ電圧 V_{goff} を生成することが可能である。

【0036】

さらに、本実施の形態による電源回路は、第1の実施の形態による電源回路と比較して回路規模を縮小し、消費電力を削減することが出来る。

【0037】

次に、図5を用いて、第1の実施の形態による電源回路と、図4に示した電源回路と、を切り替えて使用できる電源回路について説明する。図5において、本実施形態による電源回路は、 V_{amp} と V_{comH} とを切り替え信号MODEによって切り替えて V_{goff} に与える電圧セレクタ201と、バッファ107で増幅した V_{comL} とGNDを切り替え信号MODEによって切り替えて電圧セレクタ110に与える電圧セレクタ202を備えている。なお、 V_{goffH} 生成回路の抵抗値を全て等しくする。すなわち $R_{4a} = R_{4c} = R_{4b} = R_{4d}$ となる。また、 V_{comL} をGND固定にしたとき、振幅基準発生回路101と、 V_{comL} 生成回路103と、バッファ107はそれぞれの電源を切ることによって消費電力を削減することが出来る。

【0038】

以上説明したように、 V_{comL} をGNDに固定した場合、低消費電力であり、かつ振幅基準発生回路及び V_{comH} 基準発生回路及び V_{goffL} 基準発生回路の設定値により、同位相かつ同振幅のコモン電圧 V_{com} 及びゲートオフ電圧 V_{goff} を容易に生成することが出来る。

【0039】

以上、第2の実施の形態による電源回路について説明を行ったが、第3の実施の形態による電源回路では、基準電圧を変えても同様に同位相かつ同振幅の容易に切り替える方法について述べる。

(第3の実施の形態)

以下、本発明の第3の実施形態による電源回路を、図6から図8を用いて説明する。最初に、図6を用いて、本実施形態による電源回路の全体構成について説明する。

【0040】

本実施形態による電源回路は、設定値を保持する設定レジスタ100と、基準電圧 V_{reg} から設定値に従って電圧 V_{amp} を生成する振幅基準発生回路101と、基準電圧 V_{reg} から設定値に従って電圧 V_{comL} を生成する V_{comL} 基準発生回路301と、前記 V_{comL} と前記 V_{amp} から電圧 V_{comH} を生成する V_{comH} 生成回路302と、基準電圧 V_{reg} から設定値に従って電圧 V_{goffH} を生成する V_{goffH} 基準発生回路303と、前記 V_{goffH} と前記 V_{amp} から電圧 V_{goffL} を生成する V_{goffL} 生成回路304と、 V_{comH} 及び V_{comL} 及び V_{goffH} 及び V_{goffL} を受けて電流増幅するバッファ106から109と、交流化信号Mに従って V_{comH} 及び V_{comL} を切り替えてコモン電圧 V_{com} を生成する電圧セレクタ110と、交流化信号Mに従って V_{goffH} 及び V_{goffL} を切り替えてゲートオフ電圧 V_{goff} を生成する電圧セレクタ111と、から構成される。

【0041】

次に本実施形態による電源回路の動作について説明する。振幅基準発生回路101は、基準電圧 V_{reg} を基準として設定値に従って、 V_{comH} 生成回路302及び V_{goffL} 生成回路304の基準電圧である電圧 V_{amp} を生成して、コモン電圧 V_{com} 及びゲートオフ電圧 V_{goff} の電圧振幅を決定する。 V_{comL} 基準発生回路301は、基準電圧 V_{reg} を基準として設定値に従って、コモン電圧 V_{com} の低電位側電圧となる電圧 V_{comL} を生成する。 V_{comH} 生成回路302は、 V_{comL} を基準として V_{amp} に従って、コモン電圧 V_{com} の高電位側電圧となる電圧 V_{comH} を生成する。バッファ106及びバッファ107及び電圧セレクタ110は第1の実施形態による電源回路

10

20

30

40

50

と動作は同じである。V g o f f H基準発生回路303は、基準電圧V r e gを基準として設定値に従って、ゲートオフ電圧V g o f fの高電位側電圧となる電圧V g o f f Hを生成する。V g o f f L生成回路304は、V g o f f Hを基準としてV a m pに従って、ゲートオフ電圧V g o f fの低電位側電圧となる電圧V g o f f Lを生成する。なお、電圧V g o f f LはV g o f f Hとの電位差がコモン電圧V c o mの振幅と同じになるようにする。バッファ108及びバッファ109及び電圧セレクタ111は第1の実施形態による電源回路と動作は同じである。

【0042】

次に図7を用いて本実施形態による電源回路のコモン電圧V c o mを生成する回路について具体例を挙げて詳細に説明する。図7において、振幅基準電圧発生回路101は、第1の実施形態による電源回路のそれと同じ構成である。V c o m L基準発生回路301は、V c o m H基準発生回路102と同じ構成であり、V c o m Hの代わりにV c o m Lを生成することが異なる。V c o m H生成回路302は、オペアンプOP10と、抵抗R6aからR6dと、から構成される。なお、V c o m Hは通常正の電源電圧D D V D H付近の電圧値に設定されるため、OP2とOP6の正の電源はD D V D H、負の電源はグランドG N Dとする。また、V c o m Lは通常G N D付近の電圧値に設定されるため、OP3とOP7の正の電源はD D V D H、負の電源は負の電源電圧V C Lとする。また電圧振幅に係わる電圧V a m pを生成するOP1の正の電源はD D V D H、負の電源はグランドG N Dとする。

【0043】

V c o m H生成回路302は差動増幅回路を成し、V c o m LとV a m pからV c o m Hを生成する。V c o m Hの電圧は次式により表される。

【0044】

$$V c o m H = E \cdot V c o m L + F \cdot V a m p \quad \dots (7)$$

(但し、 $E = \{ (R6c + R6d) \cdot R6a \} / \{ (R6a + R6b) \cdot R6c \}$ 、 $F = R6b / R6c$ 、とする。)

以上のように、V c o m LとV a m pからV c o m Hを生成することが可能であり、V c o m LとV a m pを設定値により調節してV c o mの振幅及び電圧レベルを容易に調節可能である。

【0045】

ここで、コモン電圧V c o mの振幅を、V c o m Lの設定によらずV a m pの設定だけで生成するための条件を示すと、 $R6a = R6c$ 、 $R6b = R6d$ 、であり、これを式(7)に代入して次式を得る。

【0046】

$$V c o m H - V c o m L = (R6b / R6a) \cdot V a m p \quad \dots (8)$$

すなわちコモン電圧V c o mの振幅はV a m pに比例した電圧となる。

【0047】

次に図8を用いて本実施形態による電源回路のゲートオフ電圧V g o f fを生成する回路について具体例を挙げて詳細に説明する。図8において、V g o f f H基準発生回路303は、V g o f f L基準発生回路104と同じ構成であり、V g o f f Lの代わりにV g o f f Hを生成することが異なる。V g o f f L生成回路304は、オペアンプOP7と、抵抗R7aからR7dと、から構成される。なお、V g o f f H及びV g o f f LはグランドG N Dから負の電源電圧V G Lの範囲にあるものとする。

【0048】

V g o f f L生成回路604は差動増幅回路を成し、V g o f f HとV a m pからV g o f f Lを生成する。V g o f f Lの電圧は次式により表される。

【0049】

$$V g o f f L = G \cdot V g o f f H - H \cdot V a m p \quad \dots (9)$$

(但し、 $G = \{ (R7c + R7d) \cdot R7a \} / \{ (R7a + R7b) \cdot R7c \}$ 、 $H = R7d / R7c$ 、とする。)

10

20

30

40

50

以上のように、 V_{goffH} と V_{amp} から V_{goffL} を生成することが可能であり、 V_{goffH} と V_{amp} を設定値により調節して V_{goff} の振幅及び電圧レベルを容易に調節可能である。

【0050】

ここで、ゲートオフ電圧 V_{goff} の振幅を、 V_{goffH} の設定によらず V_{amp} の設定だけで生成するための条件を示すと、 $R7a = R7c$ 、 $R7b = R7d$ 、であり、これを式(9)に代入して次式を得る。

【0051】

$$V_{goffH} - V_{goffL} = (R7b / R7a) \cdot V_{amp} \quad \dots (10)$$

すなわちゲートオフ電圧 V_{goff} の振幅は V_{amp} に比例した電圧となる。

10

【0052】

さらにまた、コモン電圧 V_{com} の振幅と、ゲートオフ電圧 V_{goff} の振幅とが、等しくなる条件を示すと、 $(R6b / R6a) = (R7b / R7a)$ である。

【0053】

従って以上に示した条件を全て満たすように抵抗の比を選ぶことによって、 V_{comL} の電圧と、 V_{goffH} の電圧と、を設定してコモン電圧 V_{com} 及びゲートオフ電圧 V_{goff} の基準電位を決めて、さらに V_{amp} の電圧を設定することで、同位相かつ同振幅のコモン電圧 V_{com} と、ゲートオフ電圧 V_{goff} を生成することが可能である。

【0054】

以上説明したように、 V_{comL} を基準として V_{comH} を生成して、 V_{goffH} を基準として V_{goffL} を生成しても、同位相かつ同振幅のコモン電圧 V_{com} 及びゲートオフ電圧 V_{goff} を容易に生成することが出来る。

20

【0055】

以上、第3の実施の形態による電源回路について説明を行ったが、第4の実施の形態による電源回路では、より少ないオペアンプで同位相かつ同振幅の2つの電圧を容易に生成する方法を示す。

(第4の実施の形態)

以下、本発明の第4の実施形態による電源回路を、図9を用いて説明する。

【0056】

本実施形態による電源回路は、第1の実施形態による電源回路の V_{goffH} 生成する回路が異なるだけである。図9に示すように、第1の実施形態による電源回路の V_{goffH} 生成回路105とバッファ108の代わりに、コンデンサ901と、バッファ106で増幅された V_{comH} と電圧セレクタに接続する V_{goffH} とを交流化信号Mにより切り替えてコンデンサ901の+電極と接続する電圧セレクタ902と、バッファ107で増幅された V_{comL} とバッファ109で増幅された V_{goffL} とを交流化信号Mにより切り替えてコンデンサ901の-電極と接続する電圧セレクタ903と、から構成される。

30

【0057】

次に本実施形態による電源回路の動作について説明する。ここで、交流化信号Mがローレベルのとき液晶パネルの駆動電圧を正極性とし、電圧セレクタ110及び111はそれぞれ V_{comL} 及び V_{goffL} を選択して出力することにする。このとき、電圧セレクタ902はコンデンサ902の+電極と V_{comH} を接続し、電圧セレクタ903はコンデンサ902の-電極と V_{comL} とを接続し、コンデンサ901を充電する。十分に充電されるとコンデンサ901の両端の電位差はコモン電圧 V_{com} の振幅と等しくなる。また、このとき、 V_{goffH} は電圧セレクタ902で切り離されているが、電圧セレクタ111が V_{goffL} を選択して出力しているため、問題ない。次に、交流化信号Mがハイレベルとなり負極性になると、電圧セレクタ110及び111はそれぞれ V_{comH} 及び V_{goffH} を選択して出力する。このとき、電圧セレクタ902はコンデンサ902の+電極と V_{goffH} を接続し、電圧セレクタ903はコンデンサ902の-電極と V_{goffL} とを接続する。従って、 V_{goffH} の電圧は V_{goffL} からコモン電圧 V

40

50

c o mの振幅の分高い電位となり、ゲートオフ電圧V g o f fはコモン電圧V c o mと同振幅かつ同位相の電圧を出力することが可能である。

【 0 0 5 8 】

以上説明したように、コンデンサを用いて、同位相かつ同振幅のコモン電圧V c o m及びゲートオフ電圧V g o f fを容易に生成することが出来る。コンデンサ9 0 1はI Cの外付け部品と成り得るが、ゲート線の負荷容量が小さければコンデンサ9 0 1の容量値も小さくすることが可能であり、I Cにも集積可能である。

(第5の実施の形態)

以下、本発明の第5の実施形態による、電源回路を含む液晶表示装置を、図10から図12を用いて説明する。

10

【 0 0 5 9 】

図10に本実施形態による電源回路を含む液晶表示装置の概要構成を示す。図10において、液晶表示装置は、マイクロプロセッサ(以下、MPU)10と、電源回路20と、液晶駆動回路30と、走査回路40と、液晶パネル50と、から構成される。さらに、液晶駆動回路30は、MPU10からの設定データを受け取るインタフェース部31と、設定データを保持するレジスタ部32を備える。また、電源回路100は、第1から第4の実施形態による電源回路である。

【 0 0 6 0 】

次に本実施形態による電源回路を含む液晶表示装置の動作について説明する。まず、電源投入後、MPU10は、各回路の動作を設定する命令を、液晶駆動回路30に出力する。インタフェース部31で命令を受け取った液晶駆動回路30は、レジスタ部32に保持する。レジスタ部32に保持した設定値のうち、電源回路20と走査回路40の設定値に関しては、MPU10からの送信命令で、各々に設定値を出力する。

20

【 0 0 6 1 】

ここで、図11を用いて、電源回路20の設定値を液晶駆動回路30から送信する方法について詳細に説明する。まず、MPU10から書き込むデータのインデックスが送られ、次にデータが送られ、インデックス毎にレジスタ部32に書き込まれる。送られたデータのうち、電源回路20の設定値がインデックス01hのビット1から0、インデックス02hのビット3から2、インデックス03hのビット2から0、とすると、MPU10からの送信命令が送られてきた時点で、前記ビットを纏めて電源回路20に対して送信する。走査回路40に対しても同様に設定値を送信することが出来る。従って、MPU10とのインタフェース部を液晶駆動回路30に集約して、電源回路20および走査回路40の回路規模を削減することが出来る。

30

【 0 0 6 2 】

図10に示すように、液晶駆動回路30から送信される設定値は、特に電源回路20では、設定レジスタ100に設定値が保持される。このようにMPU10が各回路の設定値を出力して必要なデータだけを液晶駆動回路30から電源回路20及び走査回路40に出力して各回路の動作を決める。

【 0 0 6 3 】

また、液晶駆動回路30は、制御信号出力し、コントローラの役目を担う。電源回路20に対しては、昇圧用のクロックD C C L Kと、交流化信号Mと、を生成して出力する。電源回路20は液晶駆動回路30からの設定値を設定レジスタ100に取り込み、電源回路20内部の各電圧を設定する。走査回路40も同様に設定値を受け取り、走査回路40内部の設定を行う。電源回路20では設定レジスタの設定値に従って、基準電源V c iから昇圧用のクロックD C C L Kをもとに昇圧して各電圧を生成し、液晶駆動回路30に対しては、階調電圧用電源D D V D Hと、階調基準電圧V D Hを出力する。さらに、走査回路40に対しては、正の高電圧電源V G H(ゲートオン電圧V g o nとなる)と、負の高電圧電源V G Lを出力し、ゲートオフ電圧V g o f fを出力する。さらに、液晶パネル50に対しては、液晶パネル50のコモン電極にコモン電圧V c o mを出力する。

40

【 0 0 6 4 】

50

次に、前記電源が安定になったところで、MPU10は表示データを液晶駆動回路30に出力し、液晶駆動回路30は、階調電圧用電源DDVDHを電源とする階調電圧生成部（図示せず）において、階調基準電圧VDHから各階調の電圧レベルを生成し、表示データに従って階調電圧に変換し、液晶パネル50のデータ線に出力する。

【0065】

また、走査回路40は、正高電圧電源VGHと負高電圧電源VGLを電源とし、液晶駆動回路30からのラインクロックCL1に従って、非走査期間はゲートオフ電圧Vgoffを出力し、走査期間は正高電圧電源VGHを走査電圧として、液晶パネル50のゲート線の走査を行う。従って、液晶パネル50に表示がなされる。

【0066】

次に、図12を用いて、電源回路20の内部構成について詳細に説明する。図12において、電源回路20は、100から111の第1の実施の形態による電源回路の各要素と、加えて、電圧調整回路1100と、レギュレータ1101と、昇圧回路1102から1105と、VDH基準発生回路1106と、バッファ1107と、昇圧用のコンデンサC11、C12、C21、C22、C23、C31、C32、とから構成される。なお、各電圧出力には安定化のためのコンデンサCbを付加してある。

【0067】

次に各部の動作について説明する。まず、電圧調整回路1100は、基準電源Vciから基準電圧VregP及び基準電圧VregNを生成して出力する。基準電圧VregP及び基準電圧VregNは第1の実施の形態による電源回路の基準電圧Vregと同じ機能を果たす。レギュレータ1101は基準電源Vciを基準電圧VregPでレギュレートし、安定した電圧Vci1を供給する。昇圧回路1102はチャージポンプ回路であり、昇圧用コンデンサC11、C12を用いて、電圧Vci1を2倍あるいは3倍に昇圧して、電源電圧DDVDHとして出力する。また、昇圧回路1103はチャージポンプ回路であり、昇圧用コンデンサC21、C22、C23を用いて、電源電圧DDVDHを2倍あるいは3倍あるいは4倍に昇圧して、電源電圧VGHとして出力する。また、昇圧回路1104はチャージポンプ回路であり、昇圧用コンデンサC31を用いて、電圧VGHを-1倍して、電源電圧DDVDHとして出力する。また、昇圧回路1105はチャージポンプ回路であり、昇圧用コンデンサC41を用いて、基準電圧Vciを-1倍して、電源電圧VCLとして出力する。VDH基準発生回路1106は、基準電圧VregPから設定値に従って電圧増幅する。増幅した電圧はバッファ1107で電流増幅して、電圧VDHとして出力する。符号104から111は第1の実施の形態による電源回路と同一機能の回路であり、各回路の電源は、昇圧回路1102から1105で生成した電源電圧を用いる。従って安定した基準電圧Vci1から各電源電圧が生成され、コモン電圧Vcom及びゲートオフ電圧Vgoffが生成されて、液晶駆動回路30及び走査回路40及び液晶パネル50に供給され、表示がなされる。

【0068】

以上説明したように、振幅基準発生回路及びVcomH基準発生回路及びVgoffL基準発生回路の設定値により、同位相かつ同振幅のコモン電圧Vcom及びゲートオフ電圧Vgoffを容易に生成することが出来、またMPU10から設定データを更新すれば、簡単に電圧レベル及び振幅を変更することが出来る。

【0069】

本発明は以上に示した実施の形態に限定されるものではなく、その主旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば、第1の実施の形態による電源回路の基準電圧Vregは振幅基準発生回路101及びVcomH基準発生回路102及びVgoffL基準発生回路105に共通の電圧としたが、これを別々の電圧レベルに変えても何ら問題ない。

【0070】

上記本発明の第1～第5の実施の形態によれば、定常電流を抑えて低消費電力であり、かつVcom及びVgoffの振幅や電圧レベルを容易に変更可能にして使い勝手の良い、

10

20

30

40

50

低コストな電源回路及びそれを用いた液晶駆動回路を実現できる。

【0071】

【発明の効果】

本発明によれば、液晶表示装置の定常電流を抑えることができ、これにより、消費電力を低減するという効果を奏する。

【0072】

又は、本発明によれば、コモン電圧 V_{com} 及びゲートオフ電圧 V_{goff} の振幅や電圧レベルを容易に変更可能にすることにより、ユーザの利便性を向上するという効果を奏する。

【図面の簡単な説明】

【図1】本発明の第1の実施形態による電源回路の概略構成を示す図である。

【図2】本発明の第1の実施形態による電源回路のコモン電圧 V_{com} を生成する回路の詳細構成を示す図である。

【図3】本発明の第1の実施形態による電源回路のゲートオフ電圧 V_{goff} を生成する回路の詳細構成を示す図である。

【図4】本発明の第2の実施形態による電源回路の概略構成を示す図である。

【図5】本発明の第2の実施形態による電源回路の概略構成を示す図である。

【図6】本発明の第3の実施形態による電源回路の概略構成を示す図である。

【図7】本発明の第3の実施形態による電源回路のコモン電圧 V_{com} を生成する回路の詳細構成を示す図である。

【図8】本発明の第3の実施形態による電源回路のゲートオフ電圧 V_{goff} を生成する回路の詳細構成を示す図である。

【図9】本発明の第4の実施形態による電源回路の概略構成を示す図である。

【図10】本発明の第5の実施形態による電源回路を含む液晶表示装置の概略構成を示す図である。

【図11】本発明の第5の実施形態による電源回路を含む液晶表示装置の設定データの送信方法を示す図である。

【図12】本発明の第5の実施形態による電源回路の内部の詳細構成を示す図である。

【図13】従来の電源回路の概略構成を示す図である。

【符号の説明】

100...設定レジスタ、101...振幅基準発生回路、102... V_{comH} 基準発生回路、103... V_{comL} 生成回路、104... V_{goffL} 基準発生回路、105... V_{goffH} 生成回路、106...バッファ、107...バッファ、108...バッファ、109...バッファ、110...電圧セレクタ、111...電圧セレクタ。

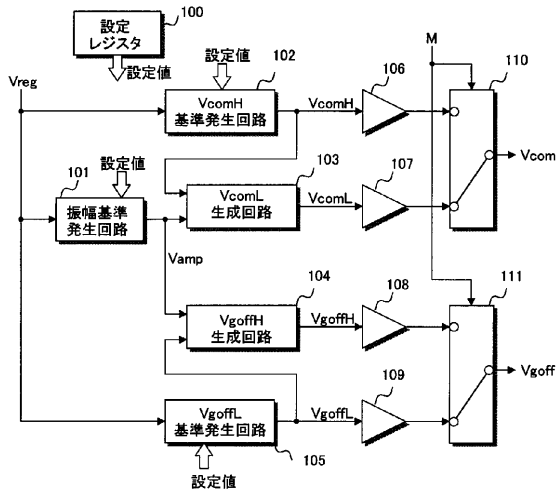
10

20

30

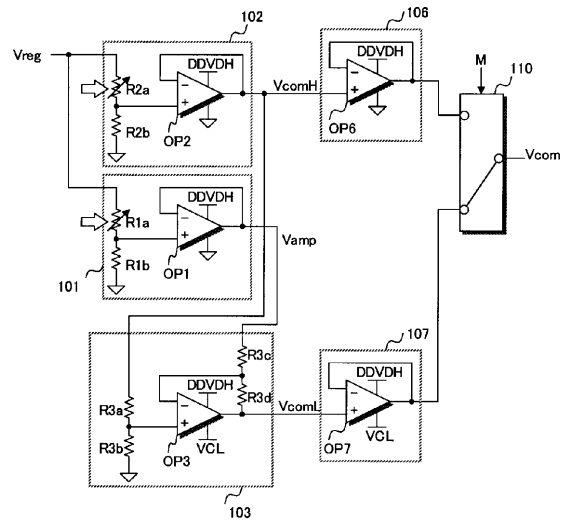
【 図 1 】

図1



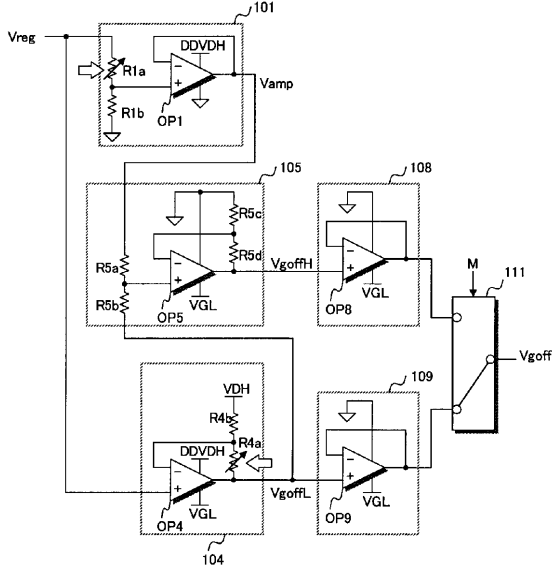
【 図 2 】

図2



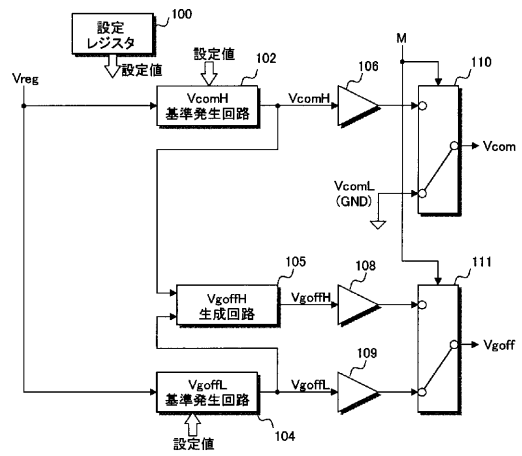
【 図 3 】

図3

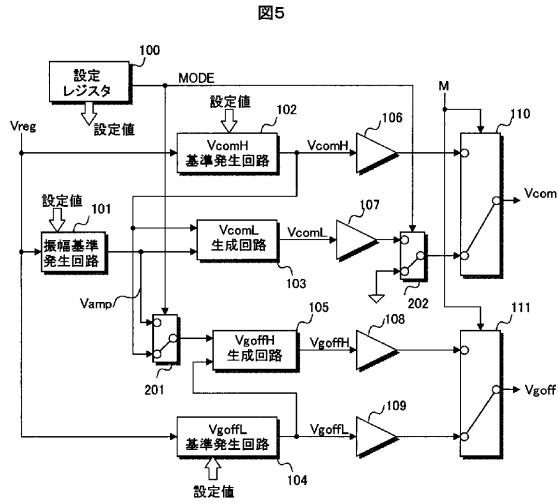


【 図 4 】

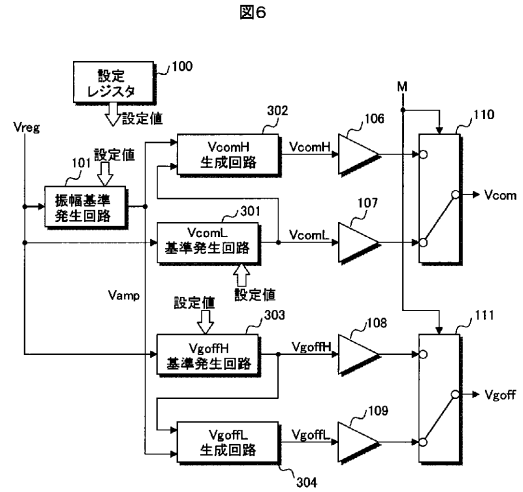
図4



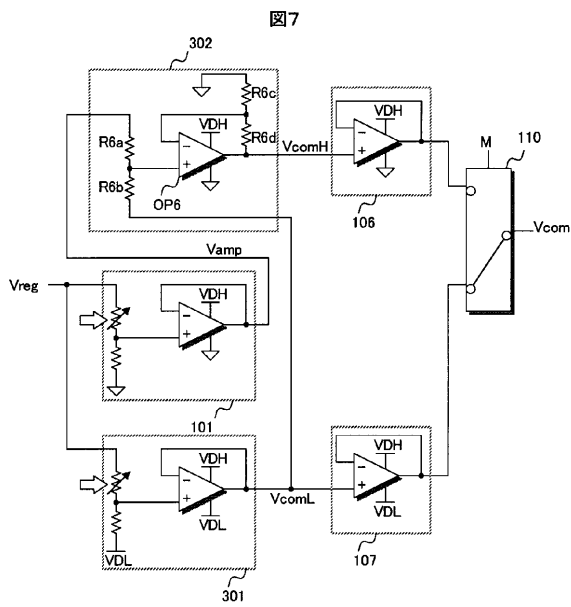
【 図 5 】



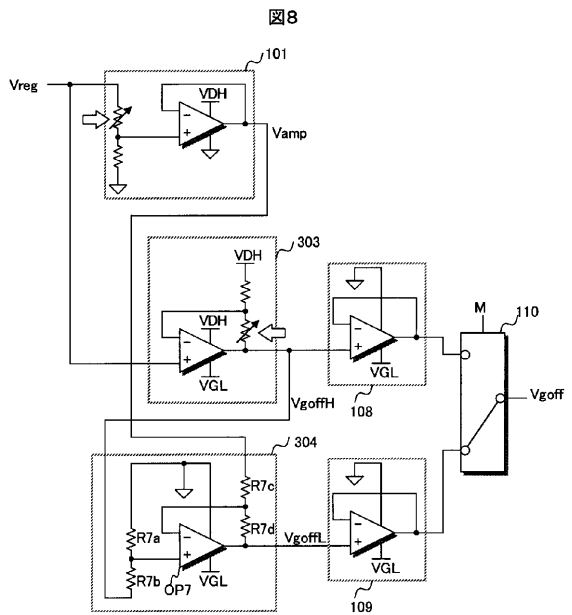
【 図 6 】



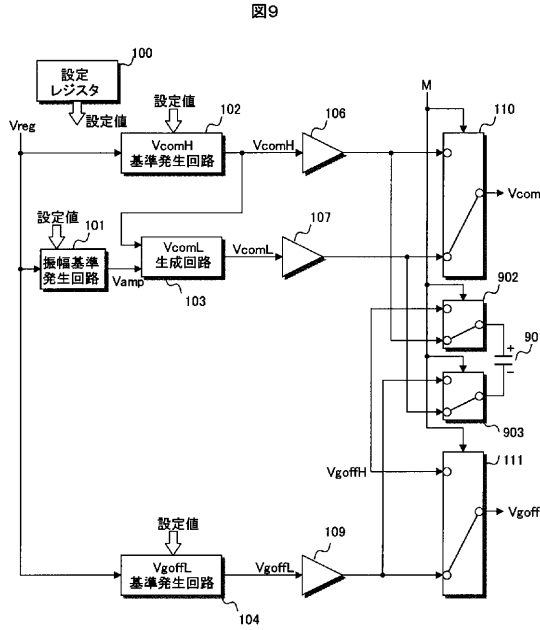
【 図 7 】



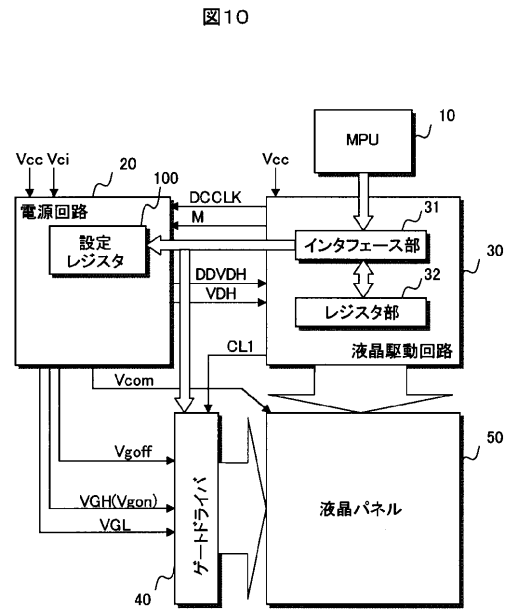
【 図 8 】



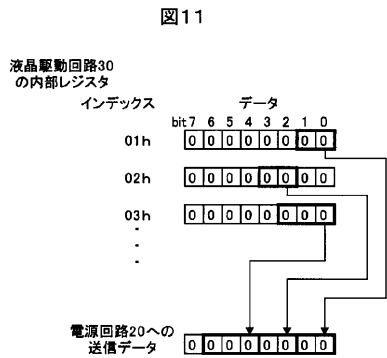
【 図 9 】



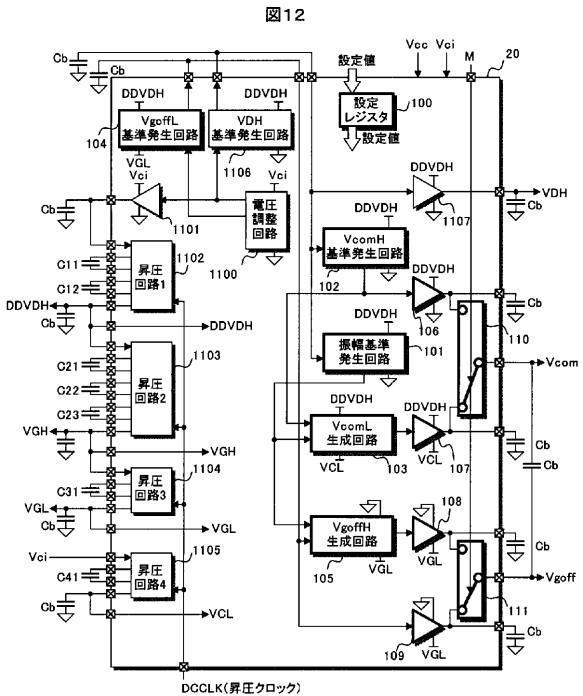
【 図 10 】



【 図 11 】



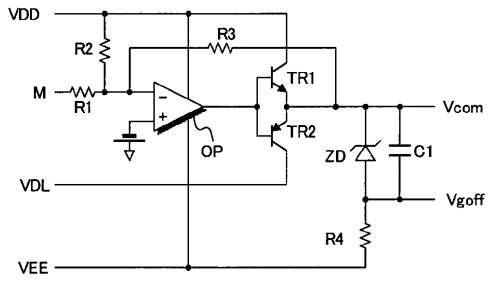
【 図 12 】



【 図 1 3 】

図13

従来例



フロントページの続き

(51) Int.Cl. F I
G 0 9 G 3/20 6 2 4 C

(72)発明者 大門 一夫
東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内

(72)発明者 黒川 一成
千葉県茂原市早野3300番地 株式会社日立製作所 ディスプレイグループ内

(72)発明者 比嘉 淳裕
神奈川県横浜市戸塚区吉田町292番地 株式会社日立画像情報システム内

審査官 福村 拓

(56)参考文献 特開平04-362689(JP,A)
特開平11-281949(JP,A)
特開2000-322031(JP,A)
特開平08-076726(JP,A)
特開平05-297826(JP,A)
特開平09-243997(JP,A)

(58)調査した分野(Int.Cl., DB名)
G09G 3/00-3/38
G02F 1/133 505-580

专利名称(译)	表示装置		
公开(公告)号	JP3948224B2	公开(公告)日	2007-07-25
申请号	JP2001171888	申请日	2001-06-07
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	工藤泰幸 赤井亮仁 大門一夫 黒川一成 比嘉淳裕		
发明人	工藤 泰幸 赤井 亮仁 大門 一夫 黒川 一成 比嘉 淳裕		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
FI分类号	G09G3/36 G02F1/133.520 G09G3/20.611.A G09G3/20.612.E G09G3/20.622.B G09G3/20.624.C		
F-TERM分类号	2H093/NA16 2H093/NC03 2H093/NC18 2H093/NC23 2H093/NC34 2H093/ND39 2H093/ND42 2H093/ND49 2H093/NE07 2H193/ZA04 2H193/ZF03 2H193/ZF59 5C006/AC11 5C006/AC22 5C006/BB16 5C006/BC06 5C006/BF42 5C006/FA01 5C006/FA47 5C006/FA51 5C080/AA10 5C080/BB05 5C080/DD26 5C080/DD27 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/KK02 5C080/KK04 5C080/KK08 5C080/KK43		
代理人(译)	井上 学		
审查员(译)	福村 拓		
其他公开文献	JP2002366114A		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了解决传统液晶显示装置的问题，即电源电路具有大的固定功耗，必须更换其元件以改变电压电平，并且元件的数量很大。
 解决方案：液晶显示装置设置有设置寄存器100，其中设置公共电极的驱动电压的幅度和电压电平以及扫描线的非扫描周期电压，幅度参考产生电路101产生公共电极的驱动电压的幅度参考电压和根据设定值的扫描线的非扫描周期电压，VcomH参考产生电路102和VcomL产生电路100，其执行公共电极的AC驱动。根据幅度参考电压和设定值确定的幅度和电压电平，以及VgoffH产生电路104和VgoffL参考产生电路105，它们产生与相同幅度相同的扫描线的非扫描周期电压。公共电极的驱动电压，其幅度和电压电平由幅度确定e参考电压和设定值。

【图3】

