

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3815660号
(P3815660)

(45) 発行日 平成18年8月30日(2006.8.30)

(24) 登録日 平成18年6月16日(2006.6.16)

(51) Int.Cl.		F I	
GO2F	1/1343	(2006.01)	GO2F 1/1343
GO2F	1/1365	(2006.01)	GO2F 1/1365
GO9F	9/30	(2006.01)	GO9F 9/30 338
			GO9F 9/30 340

請求項の数 2 (全 18 頁)

(21) 出願番号	特願2000-263950 (P2000-263950)	(73) 特許権者	000005049
(22) 出願日	平成12年8月31日(2000.8.31)		シャープ株式会社
(65) 公開番号	特開2002-72231 (P2002-72231A)		大阪府大阪市阿倍野区長池町22番22号
(43) 公開日	平成14年3月12日(2002.3.12)	(74) 代理人	100078282
審査請求日	平成14年7月12日(2002.7.12)		弁理士 山本 秀策
審判番号	不服2003-22219 (P2003-22219/J1)	(74) 代理人	100062409
審判請求日	平成15年11月14日(2003.11.14)		弁理士 安村 高明
		(74) 代理人	100107489
			弁理士 大塩 竹志
		(72) 発明者	藤川 陽介
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

一対の基板の間に液晶が挟持され、一方の素子側基板の液晶側の表面に複数の配線が形成されると共にマトリクス状に画素電極および駆動用素子が形成され、該複数の配線のそれぞれは、一方向に沿った画素電極の列それぞれに隣接して配置されており、他方の対向基板の液晶側の表面に、複数の帯状の対向電極が各配線と交差するように、かつ、各対向電極の長手方向に沿った画素電極にそれぞれ重なるように形成されており、各配線に重なる領域で各対向電極に、各配線に平行な辺および各配線とそれぞれ交差する2つの辺により矩形状の輪郭が形成された切り欠け部がそれぞれ形成され、かつ、該矩形状の切り欠け部の該配線と交差する辺の寸法が該配線幅よりも大きい液晶表示装置であって、

10

該切り欠け部の矩形状の輪郭を構成する辺のうち、該配線に平行な辺が該配線に隣接する画素電極の内側領域に位置し、該配線と交差する各辺が、それぞれ該配線と交差する該対向電極の内側に位置し、

該切り欠け部の配線に平行な辺と該配線との基板水平面方向の離間距離を、前記素子側基板の配線と画素電極とを形成する際の重ね合わせ精度におけるマージンとなる寸法dと、該素子側基板と前記対向基板の貼り合わせ精度におけるマージンとなる寸法aの合計寸法とし、該配線と該配線に隣接する各画素電極とが、それぞれ基板水平面方向の離間距離を前記寸法dとして形成されていることを特徴とする液晶表示装置。

【請求項2】

一対の基板の間に液晶が挟持され、一方の素子側基板の液晶側の表面にm本の信号配線

20

が一方向に沿った画素電極の列それぞれに隣接して配置されて形成されると共に、 $m \times n$ 個のマトリクス状に画素電極および金属—絶縁体—金属構造の二端子非線形素子が形成され、他方の対向側基板の液晶側の表面に n 本の帯状の走査電極が該信号配線と交差するとともに、その長手方向に沿った画素電極にそれぞれ重なるように形成された液晶表示装置であって、

各信号配線に重なる領域で各走査電極に、各信号配線に平行な辺および各信号配線とそれぞれ交差する2つの辺とにより矩形状の輪郭が形成された切り欠け部がそれぞれ形成され、該切り欠け部の矩形状の輪郭を構成する辺のうち、該信号配線に平行な各辺が該信号配線に隣接する画素電極の内側領域にそれぞれ位置し、該信号配線と交差する辺が、該信号配線と交差する該走査電極の内側に位置し、

10

該切り欠け部の信号配線に平行な辺と該信号配線との基板水平面方向の離間距離を、前記素子側基板の信号配線と画素電極とを形成する際の位置あわせ精度を示すマージン d と、該素子側基板と前記対向基板の貼り合わせ精度を示すマージン a との合計寸法とし、該配線と該配線に隣接する各画素電極とが、それぞれ基板水平面方向の離間距離を前記マージン d の寸法として形成されており、

該画素電極と該走査電極との重なり領域で生じる1画素容量 $C_L C$ と、1画素領域内において該信号配線と該走査電極との重なり領域で生じる寄生容量 C_s との関係が、

$$C_L C \times 1.5 > C_s \times n$$

を満たすように、該信号配線と該走査電極とが重なる面積を調整した液晶表示装置。

【発明の詳細な説明】

20

【0001】

【発明の属する技術分野】

本発明は、低消費電力化を図ることができる液晶表示装置に関する。

【0002】

【従来の技術】

近年、液晶表示装置は、その低消費電力であるという特性を活かして携帯機器等に広く用いられている。また、さらなる表示の大容量化や高画質化が求められており、それに応えるために、表示画面を構成している個々の画素にスイッチング素子（駆動用素子）を設けたアクティブマトリクス駆動型の液晶表示装置が開発されている。例えば、上記スイッチング素子としては、薄膜トランジスタ（TFT）素子や金属—絶縁体—金属（MIM）構造を有する薄膜ダイオード素子が実用化されている。

30

【0003】

さらに、消費電力をより低減させるための改良が、例えば特開平4-97137号公報において提案されている。このような低消費電力化を図ったMIM素子を用いた液晶表示装置の構成について、以下に説明する。

【0004】

図10は従来の液晶表示装置の構成を説明するための平面図であり、図11（a）はその液晶表示装置における画素部の拡大平面図であり、図11（b）は図11（a）のB-B'線における矢視断面図である。一般に、液晶表示装置は素子側基板1と対向側基板2とをシール材10で貼り合わせた構造を有し、このシール材10の内側に液晶が封入されている。そして、素子側基板1と対向側基板2の各々対向する面には、配線や電極と配向膜（図示せず）が設けられ、スペーサー11を介して数 μm 程度の一定の間隔に保持される。

40

【0005】

素子側基板1の1画素は、図10に示すように、信号配線3、MIM素子4および画素電極6から構成され、これらがマトリクス状に配置されている。MIM素子4は、図11に示すように、下部電極3a、下部電極3aを覆うように形成された薄い絶縁体（図示せず）および上部電極5から構成されるものであり、下部電極3aと上部電極5の交差部分に位置する。

【0006】

50

この液晶表示装置においては、図10に示すように、画素に信号を与えるために素子側基板1の信号配線3と同一面上に素子側端子電極7が設けられている。また、対向側基板2には帯状の対向電極8と、対向電極8に信号を与えるための対向側端子電極9が設けられている。さらに、所定の光学系を構成するために、液晶表示装置の外側表面に偏光板等の光学フィルムが貼られる。特に、消費電力を考慮して、表側（使用者側）に偏光板12、裏側に反射板付き偏光板13を貼り付け、バックライトを用いない反射型の液晶表示装置とすることが多い。

【0007】

一般に、信号配線3や下部電極3aとしてはTa、薄い絶縁体として TaO_x 、上部電極5としてはTiやCr、画素電極6や対向電極8としてはITOが用いられている。

10

【0008】

この液晶表示装置において、画像の表示は、駆動用の回路部材を素子側基板1の素子側端子電極および対向側基板2の対向側端子電極9に取り付けて、所定の信号を与えることにより行われる。

【0009】

上述した特開平4-97137号公報によれば、図10および図11に示すように、対向電極8は信号配線3と重なる領域でその電極の一部が欠けた構成とされる。これにより、信号配線3と対向電極8の重なり部分で生じる寄生容量が減り、低消費電力化を図ることができる。

【0010】

20

【発明が解決しようとする課題】

上述した液晶表示装置は、素子側基板1と対向側基板2とを貼り合わせた構造を有するが、貼り合わせの際の基板の伸びや位置ずれを考慮して、配線および電極の寸法や位置関係は、通常、マージンを含ませて設計される。一般に、貼り合わせの位置精度は $10\mu m$ 程度である。

【0011】

このように、貼り合わせの際には位置ずれが生じるので、液晶表示装置の画素電極6と対向電極8の重なり領域で決まる画素の大きさが変わらないように配慮する必要がある。例えば、図11(a)において、紙面左右方向のマージンとなる寸法aと紙面上下方向のマージンとなる寸法bの値は、各々 $10\mu m$ に設定される。また、貼り合わせの際に位置ずれが生じて、信号配線3と対向電極8との間に寄生容量が生じないようにする必要がある。よって、対向電極8に設けた切り欠け部の輪郭と信号配線3の輪郭とについても、紙面左右方向のマージンとなる寸法cとして、少なくとも $10\mu m$ が必要となる。従って、信号配線3と画素電極6の離間距離 $a+c$ として $20\mu m$ が必要になる。

30

【0012】

ところで、液晶表示装置においては、表示品位を向上させるために、1画素の面積に対して液晶の配列を制御して光変調できる面積の割合（開口率）を如何にして大きく確保するかが重要な課題とされている。開口率に寄与しない部分とは、画素電極6と対向電極8の重なり部分を除いた領域であり、例えば信号配線3そのものや、信号配線3と画素電極6との間の領域、および対向電極8同士の間の領域等が開口率に寄与しない領域となる。

40

【0013】

通常、画素の大きさは約 $200\mu m$ ～約 $300\mu m$ である。周知の画素構造に従って、マージンを考慮しながら図11(a)に示したように対向電極8を切り欠くと、1画素当たり、幅 $a+c$ の領域が2箇所生じる。従って、液晶の制御に寄与しない無駄な領域が $20\mu m$ 幅で2箇所生じる。この領域の面積は、画素領域の2割前後を占めるので、対向電極8を切り欠くことで開口率の大きな低下を招くことが容易に予想できる。

【0014】

図12は対向電極8を切り欠いていない場合の液晶表示装置の構成を示す平面図であり、図13(a)はこの液晶表示装置の画素部の拡大平面図であり、図13(b)はそのC-C'線における矢視断面図である。両図を図10および図11と比較すれば分かるように

50

、素子側基板1と対向側基板2の貼り合わせずれを考慮しつつ、周知の画素構造に従って対向電極8を切り欠くと、画素電極6を縮小する必要がある、これが開口率の悪化を招いてしまうのである。なお、この図において、dは信号配線3から画素電極6までの寸法である。

【0015】

さらに、カラー液晶表示装置のように、1画素を赤、緑および青の3つの副画素に分割した場合には、このような切り欠け部を設けただけで、開口率が6割前後も悪化してしまう。もともと存在する信号配線3そのものや対向電極8同士の間の領域による開口率の低下は避けられないため、周知の画素構造のように開口率を低下させる対向電極8の形状の変更は、低消費電力化には有効であっても表示品位に対しては非常に不具合となる。

10

【0016】

このように、開口率を優先した設計とした場合には、寄生容量の削減が困難であり、低消費電力化が見込めない。これに対して、寄生容量を削減して低消費電力化を優先した設計とした場合には、開口率が犠牲となって表示品位が低下してしまうという問題があった。

【0017】

さらに、寄生容量が発生しないように、上記寸法cを10 μ mと設定しても、素子側基板1と対向側基板2の位置が10 μ mずれると、信号配線3と対向電極8が直接重なっていても両者が接近しているため、寄生容量が大きくなって消費電力が増えてしまう。従って、素子側基板1と対向側基板2の貼り合わせの仕上がりに左右されて、消費電力が低い液晶表示装置や消費電力が大きい液晶表示装置が製造されてしまい、一定の消費電力を有する液晶表示装置を製造しにくくなるという不具合が生じる。

20

【0018】

さらに、開口率が低下した結果、光を変調できない領域、例えば信号配線3と画素電極6の間の領域が増えると、光漏れが大きくなり、黒を表示しても十分に輝度が下がらずにコントラストが悪化するという問題も生じる。

【0019】

本発明は、このような従来技術の課題を解決すべくなされたものであり、表示品位が良好で、確実に消費電力の低減を図ることができる液晶表示装置を提供することを目的とする。

【0020】

30

【課題を解決するための手段】

本発明の液晶表示装置は、一对の基板の間に液晶が挟持され、一方の素子側基板の液晶側の表面に複数の配線が形成されると共にマトリクス状に画素電極および駆動用素子が形成され、該複数の配線のそれぞれは、一方向に沿った画素電極の列それぞれに隣接して配置されており、他方の対向基板の液晶側の表面に、複数の帯状の対向電極が各配線と交差するように、かつ、各対向電極の長手方向に沿った画素電極にそれぞれ重なるように形成されており、各配線に重なる領域で各対向電極に、各配線に平行な辺および各配線とそれぞれ交差する2つの辺により矩形状の輪郭が形成された切り欠け部がそれぞれ形成され、かつ、該矩形状の切り欠け部の該配線と交差する辺の寸法が該配線幅よりも大きい液晶表示装置であって、該切り欠け部の矩形状の輪郭を構成する辺のうち、該配線に平行な辺が該配線に隣接する画素電極の内側領域に位置し、該配線と交差する各辺が、それぞれ該配線と交差する該対向電極の内側に位置し、該切り欠け部の配線に平行な辺と該配線との基板水平面方向の離間距離を、前記素子側基板の配線と画素電極とを形成する際の重ね合わせ精度におけるマージンとなる寸法dと、該素子側基板と前記対向基板の貼り合わせ精度におけるマージンとなる寸法aの合計寸法とし、該配線と該配線に隣接する各画素電極とが、それぞれ基板水平面方向の離間距離を前記寸法dとして形成されていることを特徴とし、そのことにより上記目的が達成される。

40

【0023】

本発明の液晶表示装置は、一对の基板の間に液晶が挟持され、一方の素子側基板の液晶側の表面にm本の信号配線が一方向に沿った画素電極の列それぞれに隣接して配置されて

50

形成されると共に、 $m \times n$ 個のマトリクス状に画素電極および金属—絶縁体—金属構造の二端子非線形素子が形成され、他方の対向側基板の液晶側の表面に n 本の帯状の走査電極が該信号配線と交差するとともに、その長手方向に沿った画素電極にそれぞれ重なるように形成された液晶表示装置であって、各信号配線に重なる領域で各走査電極に、各信号配線に平行な辺および各信号配線とそれぞれ交差する2つの辺とにより矩形状の輪郭が形成された切り欠け部がそれぞれ形成され、該切り欠け部の矩形状の輪郭を構成する辺のうち、該信号配線に平行な各辺が該信号配線に隣接する画素電極の内側領域にそれぞれ位置し、該信号配線と交差する辺が、該信号配線と交差する該走査電極の内側に位置し、該切り欠け部の信号配線に平行な辺と該信号配線との基板水平面方向の離間距離を、前記素子側基板の信号配線と画素電極とを形成する際の位置あわせ精度を示すマージン d と、該素子側基板と前記対向側基板の貼り合わせ精度を示すマージン a との合計寸法とし、該配線と該配線に隣接する各画素電極とが、それぞれ基板水平面方向の離間距離を前記マージン d の寸法として形成されており、該画素電極と該走査電極との重なり領域で生じる1画素容量 C_{LC} と、1画素領域内において該信号配線と該走査電極との重なり領域で生じる寄生容量 C_s との関係が、 $C_{LC} \times 1.5 > C_s \times n$ を満たすように、該信号配線と該走査電極とが重なる面積を調整しており、そのことにより上記目的が達成される。

【0026】

以下、本発明の作用について説明する。

【0027】

従来の液晶表示装置の構成では、配線と切り欠け部の輪郭を構成する辺のうちの配線に平行な辺との基板水平面方向の離間距離は、精度の低い素子側基板と対向側基板の貼り合わせ精度の2倍の寸法が必要であり、開口率を悪化させる無駄な領域が大きく形成されていた。

【0028】

そこで、本発明にあっては、素子側基板の配線に重なる領域で対向電極に矩形上の切り欠け部が形成され、その寸法が配線幅よりも大きい液晶表示装置において、矩形状の切り欠け部の輪郭を構成する辺のうち、配線に平行な辺を画素電極の内側領域に位置させる。このことにより、配線と切り欠け部の輪郭を構成する辺のうちの配線に平行な辺との基板水平面方向の離間距離を、素子側基板の配線と画素電極の重ね合わせ精度、および素子側基板と対向側基板の貼り合わせ精度の和の寸法とすることができ、精度の良い素子側基板の配線と画素電極の重ね合わせ精度に依存するように、配線と画素電極と対向電極の切り欠け部の位置関係を設定したので、開口率の低下の原因となっていた不要な領域を削減することが可能となる。さらに、上記離間距離が、素子側基板の配線と画素電極の重ね合わせ精度、および素子側基板と対向側基板の貼り合わせ精度の和の寸法になっているので、精度一杯にずれて貼り合わせられても、信号配線と画素電極との間の距離が配線と対向電極との間の距離として存在するので、両者の間には寄生容量が発生しにくい。

【0029】

他の本発明にあっては、使用者側に素子側基板が配置され、対向電極を反射板として兼用したノーマリホワイต์型の光学系が構成され、素子側基板の配線に重なる領域で対向電極に矩形状の切り欠け部が形成された反射型の液晶表示装置において、矩形状の切り欠け部の寸法を配線幅よりも大きくする。このことにより、ノーマリホワイต์型において黒の輝度の上昇の原因となっていた信号配線と画素電極との間から漏れる反射光が少なくなり、コントラストが向上する。

【0030】

上記矩形状の切り欠け部の輪郭を構成する辺のうち、配線に平行な辺を画素電極の内側領域に位置させることにより、信号配線と対向電極との間から漏れる反射光がほぼ無くなり、さらにコントラストが向上する。

【0031】

さらに、素子側基板に信号配線と画素電極とMIM素子が形成され、対向側基板に走査電極が形成された液晶表示装置において、画素電極と走査電極との重なり領域で生じる1画

10

20

30

40

50

素容量 C_{LC} と、1 画素領域内において信号配線と走査電極との重なり領域で生じる寄生容量 C_s との関係が、

$$C_{LC} \times 1.5 > C_s \times n$$

を満たすように、信号配線と走査電極とが重なる面積を調整してもよい。このことにより、対向電極の切り欠け部の必要性を判断したり、切り欠け部の面積の大小を合理的に決定したりすることができる。すなわち、上記式を満たすように電極を設計すれば、データ信号側および走査信号側の消費電流を減少させて消費電力の低減効果を確保した上で、開口率とのバランスを取ることが可能となる。

【0032】

さらに、他方の基板における表示領域の外周部にダミー電極が形成されている液晶表示装置においては、画素電極と走査電極との重なり領域で生じる 1 画素容量 C_{LC} と、1 本の信号配線とダミー電極との重なり領域で生じる寄生容量 C_s' との関係が、

$$C_{LC} \times 1.5 > C_s \times n + C_s'$$

を満たすように、信号配線とダミー電極とが重なる面積を調整してもよい。このことにより、表示領域の外周部において液晶層の厚みの違いによる色調のムラ抑えるためのダミー電極を、消費電力を増大させることなく形成することが可能となる。

【0033】

【発明の実施の形態】

以下に、本発明の実施の形態について、図面を参照しながら説明する。

【0034】

(実施形態 1)

図 1 は本実施形態の液晶表示装置の構成を説明するための平面図であり、図 2 (a) はその画素部の拡大平面図であり、図 2 (b) は図 2 (a) の A-A' 線における矢視断面図である。この液晶表示装置においては、図 10 および図 11 に示した従来の液晶表示装置と同様に、信号配線 3 と重なる領域で、対向電極 8 に、信号配線 3 の幅よりも寸法が大きい矩形状の切り欠け部が設けられている。

【0035】

周知の画素構造では、切り欠け部の輪郭を構成する辺のうち、信号配線 3 に平行な辺を信号配線 3 と画素電極 6 の間に位置させていたが、本実施形態においては、この辺を画素電極 6 の内側領域に位置させている。

【0036】

この液晶表示装置において、素子側基板 1 と対向側基板 2 の貼り合わせ精度が $10 \mu m$ の場合について考える。画素電極 6 と対向電極 8 の重なり領域で決まる画素の大きさが変わらないようにするために、図 2 (a) において対向電極 8 の切り欠け部の上記辺から画素電極 6 までの寸法 a を $10 \mu m$ に設定することは従来技術と同様である。また、紙面上下方向でのずれを考慮して寸法 b を $10 \mu m$ に設定することも従来技術と同様である。

【0037】

一方、消費電力のばらつきを抑えるためには、貼り合わせの際に位置ずれが生じてても、信号配線 3 と対向電極 8 との間に寄生容量が大きくなるようにする必要がある。よって、対向電極 8 に設けた切り欠け部の上記辺から信号配線 3 までの寸法 a + d として、少なくとも $10 \mu m$ が必要となる。しかし、上述したように寸法 a を $10 \mu m$ に設定しているので、寸法 a + d として最低限必要な寸法は確保されている。また、貼り合わせ精度 $10 \mu m$ の限度一杯に素子側基板 1 と対向側基板 2 がずれて貼り合わされても、信号配線 3 から画素電極 6 までの寸法 d が存在するため、信号配線 3 と対向電極 8 との基板水平面方向の寸法が d だけ残っており、ここで生じる寄生容量を小さくすることができる。

【0038】

このように、貼り合わせのずれ量に左右されて寄生容量が変化するのを抑えることができるため、消費電力を低減した液晶表示装置を安定して製造することができる。

【0039】

さらに、寸法 d は素子側基板 1 の製造工程における信号配線 3 と画素電極 6 の重ね合わせ

10

20

30

40

50

精度に依存する。例えば、薄膜素子の露光装置として用いられるステッパーの位置合わせ精度は $3\sigma = 0.8\mu\text{m}$ 程度である。よって、現像の仕上がり精度やエッチング精度を考慮しても、寸法 d を $3\mu\text{m}$ 程度にまで小さくすることは十分に可能である。

【0040】

その結果、液晶の制御に寄与することができない無駄な領域の幅の寸法 $a + d$ を従来の $20\mu\text{m}$ から $13\mu\text{m}$ まで小さくすることができる。よって、画素の大きさを $200\mu\text{m}$ とすると、対向電極8に切り欠け部を設けたことによる開口率の低下を1割程度に抑えることができる。

【0041】

図3、図4および図5は、本願発明者が作製した上記画素構造とMIM素子4を有する白黒表示タイプの反射型液晶セルについて、消費電流と消費電力とを測定した結果を示す図である。液晶セルは、画素ピッチが $240\mu\text{m}$ で、320本の対向電極を有する 480×320 ドット表示の液晶セルとした。信号配線3の幅は $18\mu\text{m}$ であり、対向電極8に切り欠け部を設けていない状態では、配線と電極の幾何学的寸法から算出した1画素における画素容量と寄生容量の比は11:1であった。すなわち、寄生容量は画素容量の約1割であった。

10

【0042】

測定に当たっては、対向電極8と信号配線3の交差面積を4通りに設定した。すなわち、切り欠け部を設けていない状態での信号配線3と対向電極8の交差面積を100%として、50%、30%、10%となるように対向電極8を切り欠いた。その結果、寄生容量を0%、50%、70%、90%削減した4種類の液晶表示装置を作製し、各液晶表示装置において、4種類（全べた白、全べた黒、1ビット千鳥および世界地図）の画像を表示したときの消費電流と消費電力を測定した。

20

【0043】

図3、図4および図5はいずれも、横軸に削減した寄生容量の割合と、これを1配線に存在する寄生容量と1画素容量の比に換算した値を取り、縦軸に消費電流または消費電力を取って測定値をプロットしたものである。

【0044】

図3は、寄生容量の削減率の違いによる液晶セルのデータ信号（素子側端子電極7）側での消費電流の変化を示している。この図に示すように、消費電流は寄生容量が少なくなると共に減少し、画素への書き込みに電荷を効率良く利用することができる。また、図3では、寄生容量を殆ど無くす（削減率を90%とする）と消費電流が約3割減少し、画素容量に対する寄生容量の割合（約1割）以上の効果が得られている。

30

【0045】

一般に、液晶表示装置においては、複数設けられている対向側端子電極9に一本ずつタイミングをずらして選択信号を順次与えながら、その都度対応したデータ信号を素子側端子電極7に与えて画像を表示する、所謂線順次駆動を行っている。よって、1本の素子側端子電極7について考えると、書き込みの対象となる画素は常に1個であり、1個の画素容量を満たす電荷を素子側端子電極7から送り込めばよい。

【0046】

ところが、対向電極8と信号配線3が交差している部分（寄生容量が生じている部分）では、データ信号の電圧が常に加わっているため、対向電極8に選択信号が印加されているか否かに関わらず、その交差部はコンデンサであって、電荷の受け皿となってしまう。よって、実際には、1個の画素容量を満たす電荷と、対向電極8と信号配線3の交差部で生じる320個の寄生容量を満たす電荷が素子側端子電極7から送り込まれている。すなわち、1個の画素電極部で液晶を駆動させるために、1本の信号配線3に重なる全ての対向電極8との交差部で生じる寄生容量部の液晶をも駆動の対象とすることを強いられている。

40

【0047】

従って、1個の画素について考えると、寄生容量の画素容量に対する割合が約1割であっ

50

ても、線順次駆動をしているために実質的には1個の画素容量の約1割×320個＝約32個の画素に相当する容量が寄生容量として存在しているのである。このような理由によって、図3に示したように、画素容量に対する寄生容量の割合（約1割）以上に消費電流が減少（約3割）する。

【0048】

本願発明者は、以上の知見から、1画素領域内のみで画素容量と寄生容量とを比較して、対向電極の切り欠きによる消費電流の低減効果を予想すると、画素の設計を誤る恐れがあることを見出した。すなわち、切り欠け部の面積（信号配線3と対向電極8の交差面積）を合理的に決定するためには、1個の画素容量と1個の画素の駆動に関わる配線に重なる全ての対向電極との間で生じる寄生容量を比較することが必要であるという考えに至った。

10

【0049】

例えば、対向電極8の本数が多くて信号配線3が長い場合や、信号配線3が太い場合には、1本の信号配線3に生じる寄生容量が多いので、対向電極8の切り欠け部の面積を大きくして、交差面積を小さくする必要がある。これに対して、対向電極8の本数が少なく信号配線3が短い場合や、信号配線3が細い場合には、1本の信号配線3に生じる寄生容量が少ないので、対向電極8の切り欠け部の面積を大きくしても、消費電流の低減効果は小さい。よって、このような場合には切り欠け部を小さくして開口率を重視すればよい。さらに、場合によっては、対向電極8に切り欠け部を設けずに開口率を重視した画素とすることも可能である。

20

【0050】

図4は、寄生容量の削減率の違いによる液晶セルの走査信号（対向側端子電極9）側での消費電流の変化を示している。この図に示すように、消費電流は寄生容量が少なくなると共に減少する。図3のような大きな変動は見られないが、寄生容量の削減率が50%を超えたときに効果が明らかに認められた。

【0051】

図5は、寄生容量の削減率の違いによる液晶セルの消費電力の変化を示している。この図に示すように、消費電力は寄生容量が少なくなると共に減少する。消費電力は、データ信号側の消費電流と走査信号側の消費電流に依存するので、寄生容量の削減率が50%を超えると消費電力の低減の効果が大きくなる。

30

【0052】

以上のことから、信号配線3と対向電極8との交差面積が切り欠け部を設けていない状態での交差面積の50%以下になるように、切り欠け部を設けるのが好ましい。これは、1本の信号配線3に生じる寄生容量を、1個の画素容量の $(1/11 \times 50\% \times 320)$ 個15倍以下にすれば、確実に消費電力を低減できることを示している。

【0053】

従って、n本の走査電極（対向電極）8がある場合に、画素電極6と走査電極8との重なり領域で生じる1画素容量をCLCとし、1画素領域内における信号配線3と走査電極8との重なり領域で生じる寄生容量をCsとすると、

$$CLC \times 15 > Cs \times n \quad \cdots (1)$$

40

を満たすように、走査電極8に切り欠け部を設けて信号配線3と走査電極8とが重なる面積を調整すればよい。

【0054】

以上のように、本実施形態では、対向電極8の切り欠け部の輪郭を構成する辺のうち、信号配線3に平行な辺を画素電極6の内側に位置させることにより、信号配線3から対向電極8の切り欠け部の輪郭を構成する辺までの寸法a+dが、素子側基板1の作製に使用する露光装置等の位置合わせ精度dと、素子側基板1と対向側基板2の貼り合わせ精度aの和になるような画素構造としたので、開口率を大きく取ることができる。また、対向電極（走査電極）8の切り欠け部の寸法を、上記式（1）を満たすようにすることにより、合理的に画素を設計することができる。さらに、素子側基板1と対向側基板2との貼り合わ

50

せずれが生じて、寄生容量が生じにくい構造となっているため、消費電力の低い液晶表示装置を安定して得ることができる。

【0055】

なお、本実施形態では、1本の対向電極8が2箇所信号配線3に交差する形状としたが、これに限られず、例えば1箇所でも3箇所以上でもよい。交差する数やその形状は、上記式(1)を満たす範囲内で設計者が裁量により決定することができる。

【0056】

対向電極8の切り欠け部の輪郭を構成する辺のうち、信号配線3に平行な辺を画素電極6の内側に位置させるためには、切り欠け部を大きくすることも可能であるが、この場合には開口率が大幅に低下することが考えられる。このため、本実施形態のように従来よりも画素電極6を大きくして上記辺を画素電極6の内側に位置させるのが好ましい。

10

【0057】

本実施形態では、対向電極8の切り欠け部の輪郭を構成する辺のうち、信号配線3に平行な辺を画素電極6の内側に位置させているが、これは、素子側基板1と対向側基板2の貼り合わせ精度(10 μ m前後)、すなわち、寸法a=寸法bだけ内側に位置させるのが好ましい。

【0058】

さらに、本実施形態とは異なる寸法の画素を有する液晶表示装置であっても、上記式(1)を満たすように信号配線3と対向電極8の交差面積を設計すれば、消費電力の効果も期待することができ、かつ、開口率の低下を抑えることができる。

20

【0059】

なお、切り欠け部を設けなくても上記式(1)を満たしているのであれば、切り欠け部を設けなくてもよい。これは、例えば信号配線3の幅を数 μ m程度にごく細く形成した場合に当てはまる。

【0060】

通常、アクティブマトリクス型の液晶表示装置においては、大容量表示が可能であり、画面サイズが大きくなるため、必然的に信号配線3が長くなる。よって、断線や電気抵抗を考慮して、信号配線3は20 μ m程度の比較的太い幅で形成されることが多い。

【0061】

しかしながら、携帯電話等に使用されるような画面寸法が小さく、配線長が短い液晶表示装置であれば、配線幅を数 μ m程度の値にしても断線や電気抵抗の問題が小さく、信号配線3を細く形成することは充分実現可能である。

30

【0062】

本願発明者らが別途試作した結果では、画素ピッチが228 μ mである160 $\times$ RGB $\times$ 240ドットのMIM素子4を備えたカラー液晶表示装置において、信号配線を4 μ m幅のTa薄膜(比抵抗120 $\mu\Omega$ cm、膜厚3000オングストローム)で形成しても、十分に均一な表示が得られることが確認された。また、対向電極8に切り欠け部を設けていない状態ではCLC:Cs=16:1であり、n=240であることから、上記式(1)の関係をほぼ満たしている。よって、対向電極8に切り欠け部を設けなくても、消費電力を左右する程の寄生容量は無いことが分かる。従って、対向電極8に切り欠け部を設けずに開口率を重視した画素設計にすることができる。なお、この場合でも、切り欠け部を対向電極8に設けて寄生容量をさらに削減し、消費電力をさらに低減可能であることは言うまでもない。

40

【0063】

このように、上記式(1)を用いれば、対向電極(走査電極)8の切り欠け部の必要性の度合いを判断することができ、画素設計を合理的に行うことができる。

【0064】

上記面積を調整するためには、

▲1▼走査電極と交差する部分での信号配線の幅や形状、

▲2▼信号配線と交差する部分での走査電極の幅や形状

50

を調整することが考えられる。面積を調整するために切り欠け部を設けるか、または切り欠け部を設けずに信号配線等の幅や形状を変化させるかは、生産性等を考慮して設計者が裁量によって決定することができ、両者を組み合わせてよいことは言うまでもない。

【0065】

なお、上記式中、15という数値は本願発明者が実験から得た経験則的な数値である。一般に、消費電力は駆動容量と駆動周波数とに比例し、駆動電圧の二乗に比例する。従って、寄生容量を減らせば減らすほど、効率良く駆動できることは疑いが無いが、駆動方法や表示する絵柄が異なれば、上記式が当てはまらない場合もある。

【0066】

(実施形態2)

図6は、本実施形態のMIM素子を各画素に備えた反射型液晶表示装置の構成を説明するための平面図である。

【0067】

昨今、反射型液晶表示装置として明るい表示が可能な1枚偏光板方式のものが開発されて実用化されている。これは、例えば対向側基板2を使用者側に配置し、画素電極6をA1等の薄膜材料から形成した反射板とさせることで実現されている。

【0068】

しかし、二端子非線形素子を用いた液晶表示装置では、細長い帯状の対向電極8が形成されており、この対向電極8は電気抵抗が大きくなり易いため、均一な表示の障害となる。そこで、対向電極8をA1等の低抵抗材料により形成して反射板とし、素子側基板1を使用者側に配置した反射型液晶表示装置の方が、画素電極6を反射板として対向側基板を使用者側に配置した反射型液晶表示装置よりも好ましい。

【0069】

ところが、単純に切り欠け部を設けない帯状の対向電極8をA1により形成した場合には、明るい表示にはなるものの、コントラストが悪化するという問題がある。例えば、ノーマリホワイト型の光学系を構成した場合に、画素電極6と対向電極8の間に電圧を加えて黒を表示させても、黒の輝度が下がらないという不具合が生じる。これは、信号配線3と画素電極6の間の領域は液晶分子を制御できず、光変調できない領域であり、この領域の殆どに反射板である対向電極8が存在するため、黒を表示させてもこの領域から反射光が漏れて、輝度が下がらないということが原因である。

【0070】

この問題を解決するために、本実施形態では、図6に示すように、位相差板付き偏光板14を貼り付けた素子側基板1を使用者側に配置し、対向電極8を例えばA1で形成した1枚偏光板方式の光学系を構成する。そして、信号配線3と重なる領域で、対向電極8に、少なくとも信号配線3の幅よりも寸法が大きい矩形状の切り欠け部を設ける。これにより、信号配線3と画素電極6の間に露出している対向電極(反射板)8の面積を減らして、黒を表示したときに漏れる反射光を少なくすることができる。よって、黒が引き締まり、コントラストが向上する。さらに、対向電極8に切り欠け部が設けられているので、信号配線3と対向電極8との重なり領域で生じる寄生容量を減らして、消費電力を低減することができる。

【0071】

さらに、図7に示すように、対向電極8に設ける切り欠け部の輪郭を構成する辺のうち、信号配線3に平行な辺を画素電極6の内側領域に位置させることにより、さらにコントラストの良好な反射型液晶表示装置を得ることができる。これは、信号配線3と画素電極6の間に、反射板である対向電極8が殆ど露出していないため、黒を表示したときの反射光の漏れが殆ど生じず、黒が引き締まるからである。

【0072】

一般に、このような光漏れは、所謂ブラックマトリクスを設けて防ぐことが多いが、ブラックマトリクスを形成するプロセスが必要になり、コストが高くなる。また、ブラックマトリクスそのものが開口率を低下させ得るので、必ずしもブラックマトリクスが好ましい

10

20

30

40

50

とは言えない。本実施形態によれば、対向電極 8 に設ける切り欠け部の輪郭を構成する辺のうち、信号配線 3 に平行な辺を画素電極 6 の内側領域に位置させることにより、黒を表示したときの反射光の漏れが殆ど生じないので、ブラックマトリクスを設けなくてもコントラストの良好な反射型液晶表示装置を得ることができる。

【0073】

さらに、このような対向電極 8 の切り欠け部は、図 1 に示した実施形態 1 の液晶表示装置において、寄生容量を低減するために設けた切り欠け部と同様である。よって、上記式 (1) を満たすように対向電極 8 を合理的な寸法で切り欠くことにより、消費電力が低く、開口率の高い反射型液晶表示装置を安定して製造できることは言うまでもない。

【0074】

10

(実施形態 3)

図 8 は、本実施形態の MIM 素子を各画素に備えた反射型液晶表示装置の構成を説明するための平面図である。この液晶表示装置の外観および画素の構成は、図 1 とほぼ同様であるが、表示領域の外周部において対向側基板 2 上にダミー電極 15 および 16 が形成されている点が異なっている。

【0075】

一般に、このようなダミー電極 15 および 16 は、電極の有無によって液晶層の厚みが異なることを原因とした背景の色ムラを抑えるために設けられる。またダミー電極 15 および 16 は、製造工程中の静電気による不良を防止するために、電氣的に浮遊状態とはせず、正規の対向電極 8 に接続させておくのが好ましい。

20

【0076】

さらに、本実施形態では、ダミー電極 15 と信号配線 3 とが重なる領域で、ダミー電極 15 に、切り欠け部を設けている。

【0077】

上述したように、信号配線 3 上に生じる寄生容量は、消費電力を増加させる原因となる。ところが、表示領域の外周部の信号配線 3 は、所謂引き回し配線であるから、断線を防ぐために、比較的太く形成されることが多い。よって、このような太い信号配線 3 にダミー電極を重ねて配置することによって生じる寄生容量は、無視できないものになる。よって、信号配線 3 と重なる領域でダミー電極 15 に切り欠け部を設けて、信号配線 3 とダミー電極 15 の重なり領域で生じる寄生容量 Cs' を減らすことにより、消費電力を増やさずに済むので好ましい。

30

【0078】

さらに、上述した式 (1) を発展させて、

$$CLC \times 15 > Cs \times n + Cs' \quad \dots (2)$$

CLC : 1 画素領域において画素電極と対向電極との間で生じる画素容量

Cs : 1 画素領域において信号配線と対向電極との間で生じる寄生容量

Cs' : 1 本の信号配線とダミー電極との間で生じる寄生容量

n : 走査電極 (対向電極) の数

を満たすように、各電極の形状や寸法を設定して信号配線 3 とダミー電極 15 が重なる面積を調整することにより効果的に消費電力を低減した液晶表示装置を得ることができる。

40

【0079】

なお、信号配線 3 が存在せず、よって、信号配線 3 とダミー電極とが重ならない表示領域の外周部においては、ダミー電極 16 のように、切り欠け部を設ける必要がない。さらに、信号配線 3 がその領域にも存在する場合には、 Cs' にその部分で生じる寄生容量を含ませて、上記式 (2) を満たすようにダミー電極 16 にも切り欠け部を設ければ良いことは言うまでもない。

【0080】

上記面積を調整するためには、

▲1▼走査電極と交差する部分での信号配線の幅や形状、

▲2▼信号配線と交差する部分での走査電極の幅や形状

50

▲3▼信号配線と交差する部分でのダミー電極の幅や長さ（形状）、

▲4▼ダミー電極と交差する部分での信号配線の幅や長さ（形状）

を調整することが考えられる。面積を調整するために切り欠け部を設けるか、または切り欠け部を設けずに信号配線等の幅や形状を変化させるかは、生産性等を考慮して設計者が裁量によって決定することができ、両者を組み合わせてよいことは言うまでもない。

【0081】

以上のように、本実施形態では、画素部だけではなく、信号配線3とダミー電極との重なり面積を調整して寄生容量が増えない構成としたので、消費電力を増やすことなく、表示領域の外周部に色ムラの無い液晶表示装置を得ることができる。

【0082】

上記実施形態1～実施形態3まではMIM素子を各画素に備えた液晶表示装置について、本発明を適用した例を説明したが、他のアクティブマトリクス型液晶表示装置、例えばTFT素子を各画素に備えた液晶表示装置に対しても、本発明を適用することができる。この例について、以下の実施形態4に説明する。

【0083】

（実施形態4）

図9は、本実施形態のTFT素子を各画素に備えた反射型液晶表示装置の構成を説明するための平面図であり、4×4個の画素に相当する領域を図示している。この図では、紙面奥側に素子側基板、紙面手前側に対向側基板が図示されている。

【0084】

この液晶表示装置においては、素子側基板上にゲート電極17、ソース電極18、ドレイン電極19および画素電極21がマトリクス状に形成されている。また、対向側基板上には共通電極（対向電極）22が略全面に形成されている。

【0085】

このようなTFT素子20を用いた場合、ゲート電極17とソース電極18の2種類の配線が形成される。よって、ゲート電極17と共通電極22、ソース電極18と共通電極22の重なった領域で生じる寄生容量が大きく、消費電力が必然的に増えてしまう構造になっている。従って、これらの寄生容量を削減するために、例えば特開平2-150823号公報において共通電極22に切り欠け部を設けることが提案されている。さらに古くは、実開昭59-55787号公報に切り欠け部を有する共通電極22が示されている。

【0086】

しかし、このような周知の技術で示されている画素構造では、開口率が低い。その理由は、上述した特開平4-97137号公報に示されている画素構造と同様に、共通電極（対向電極）に設けた切り欠け部の輪郭を構成する辺のうち、配線に平行な辺が配線と画素電極の間に位置しているからである。

【0087】

そこで、本実施形態では、開口率を改善するために、図9に図示するように、ゲート電極17とソース電極18の少なくとも一方との重なり領域に、共通電極22に矩形状の切り欠け部を設けて、この切り欠け部の輪郭を構成する辺のうち、ゲート電極17に平行な辺とソース電極18に平行な辺を、各々画素電極21の内側領域に位置させている。これにより、開口率に寄与しない無駄な領域を小さくすることができる理由は、実施形態1で説明したものと同様である。さらに、素子側基板と対向側基板との貼り合わせが限度一杯にずれても、寄生容量が生じにくいという効果が得られることも実施形態1と同様である。よって、本実施形態によれば、TFT素子を各画素に備えた消費電力が低い液晶表示装置を安定して製造することができる。

【0088】

以上、本発明の実施の形態について説明したが、配線と対向電極（共通電極または走査電極）の重なり領域における対向電極の切り欠け部の形状は任意であって、図示したような長方形に限られない。例えば、デルタ配置の画素電極を有する液晶表示装置のように、配線や画素電極が屈曲していても、切り欠け部の形状をそれに併せて屈曲させて設ければ、

10

20

30

40

50

本発明を適用可能であることは言うまでもない。

【0089】

さらに、上記実施形態では本発明を反射型液晶表示装置に適用した場合を説明したが、バックライトを用いた透過型の液晶表示装置に対しても本発明は適用可能である。しかしながら、透過型液晶表示装置では一般に、バックライトの消費電力が大きく、本発明による消費電力の低減効果が発揮されにくい。従って、反射型または反射型・透過型兼用の液晶表示装置に対して本発明を適用するのが好ましい。

【0090】

【発明の効果】

以上詳述したように、本発明によれば、素子側基板の配線に重なる領域で対向電極に矩形上の切り欠け部が形成され、その寸法が配線幅よりも大きい液晶表示装置において、矩形状の切り欠け部の輪郭を構成する辺のうち、配線に平行な辺を画素電極の内側領域に位置させることにより、配線と切り欠け部の輪郭を構成する辺のうちの配線に平行な辺との基板水平面方向の離間距離を、素子側基板の配線と画素電極の重ね合わせ精度、および素子側基板と対向側基板の貼り合わせ精度の和の寸法とすることができる。精度の良い素子側基板の配線と画素電極の重ね合わせ精度に依存するように、配線と画素電極と対向電極の切り欠け部の位置関係を設定したので、従来の液晶表示装置において開口率の低下の原因となっていた不要な領域を削減することができる。その結果、表示品位の良好な液晶表示装置を得ることができる。さらに、上記離間距離が、素子側基板の配線と画素電極の重ね合わせ精度、および素子側基板と対向側基板の貼り合わせ精度の和の寸法になっているので、精度一杯にずれて貼り合わせられても、信号配線と画素電極との間の距離が配線と対向電極との間の距離として存在しており、両者の間には寄生容量が発生しにくくなる。その結果、貼り合わせの仕上がりに影響されることなく、消費電力が低い液晶表示装置を安定して作製することができる。

【0091】

他の本発明によれば、使用者側に素子側基板が配置され、対向電極を反射板として兼用したノーマリホワイต์型の光学系が構成され、素子側基板の配線に重なる領域で対向電極に矩形状の切り欠け部が形成された反射型の液晶表示装置において、矩形状の切り欠け部の寸法を配線幅よりも大きくすることにより、ノーマリホワイต์型の反射型液晶表示装置において黒の輝度の上昇の原因となっていた信号配線と画素電極との間から漏れる反射光を少なくして、コントラストを向上させることができる。

【0092】

上記矩形状の切り欠け部の輪郭を構成する辺のうち、配線に平行な辺を画素電極の内側領域に位置させることにより、信号配線と対向電極との間から漏れる反射光がほぼ無くなり、さらにコントラストが向上する。よって、ブラックマトリクスを設けなくてもコントラストの良好な反射型液晶表示装置を得ることができる。

【0093】

さらに、素子側基板に信号配線と画素電極とMIM素子が形成され、対向側基板に走査電極が形成された液晶表示装置において、画素電極と走査電極との重なり領域で生じる1画素容量 C_{LC} と、1画素領域内において信号配線と走査電極との重なり領域で生じる寄生容量 C_s との関係が、 $C_{LC} \times 1.5 > C_s \times n$

を満たすように、信号配線と走査電極とが重なる面積を調整することにより、対向電極の切り欠け部の必要性を判断したり、切り欠け部の面積の大小を合理的に決定したりすることができる。従って、上記式を満たすように電極を設計することにより、データ信号側および走査信号側の消費電流を減少させて消費電力の低減効果を確保した上で、開口率とのバランスを取ることができる。

【0094】

さらに、他方の基板における表示領域の外周部にダミー電極が形成されている液晶表示装置においては、画素電極と走査電極との重なり領域で生じる1画素容量 C_{LC} と、1本の

信号配線とダミー電極との重なり領域で生じる寄生容量 $C_{s'}$ との関係が、
 $CLC \times 15 > C_s \times n + C_{s'}$

を満たすように、信号配線とダミー電極とが重なる面積を調整することにより、表示領域の外周部において液晶層の厚みの違いによる色調のムラ抑えるためのダミー電極を、消費電力を増大させることなく形成することができる。

【図面の簡単な説明】

【図1】実施形態1の液晶表示装置の構成を説明するための平面図である。

【図2】(a)は実施形態1の液晶表示装置における画素部の拡大平面図であり、(b)は(a)のA-A'線における矢視断面図である。

【図3】本発明に係る液晶表示装置について、寄生容量の削減率の違いによる液晶セルのデータ信号(素子側端子電極)側での消費電流の変化を示す図である。 10

【図4】本発明に係る液晶表示装置について、寄生容量の削減率の違いによる液晶セルの走査信号(対向側端子電極)側での消費電流の変化を示す図である。

【図5】本発明に係る液晶表示装置について、寄生容量の削減率の違いによる液晶セルの消費電力の変化を示す図である。

【図6】実施形態2の反射型液晶表示装置の構成を説明するための平面図である。

【図7】実施形態2の他の反射型液晶表示装置の構成を説明するための平面図である。

【図8】実施形態3の反射型液晶表示装置の構成を説明するための平面図である。

【図9】実施形態4の反射型液晶表示装置の構成を説明するための平面図である。

【図10】従来の液晶表示装置の構成を説明するための平面図である。 20

【図11】(a)は従来の液晶表示装置における画素部の拡大平面図であり、(b)は(a)のB-B'線における矢視断面図である。

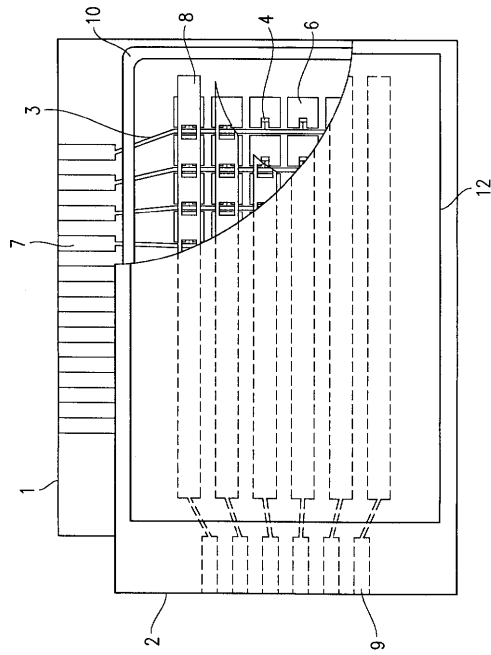
【図12】従来の液晶表示装置について、切り欠け部を設けない場合の構成を説明するための平面図である。

【図13】(a)は切り欠け部を設けない液晶表示装置における画素部の拡大平面図であり、(b)は(a)のC-C'線における矢視断面図である。

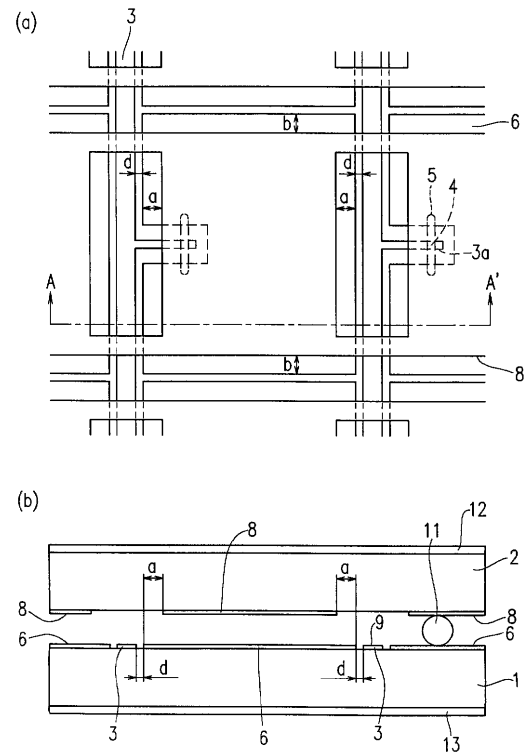
【符号の説明】

- | | | |
|-------|------------|----|
| 1 | 素子側基板 | |
| 2 | 対向側基板 | |
| 3 | 信号配線 | 30 |
| 3a | 下部電極 | |
| 4 | MIM素子 | |
| 5 | 上部電極 | |
| 6、21 | 画素電極 | |
| 7 | 素子側端子電極 | |
| 8 | 対向電極 | |
| 9 | 対向側端子電極 | |
| 10 | シール材 | |
| 11 | スペーサー | |
| 12 | 偏光板 | 40 |
| 13 | 反射板付き偏光板 | |
| 14 | 位相差板付き偏光板 | |
| 15、16 | ダミー電極 | |
| 17 | ゲート電極 | |
| 18 | ソース電極 | |
| 19 | ドレイン電極 | |
| 20 | TFT素子 | |
| 22 | 共通電極(対向電極) | |

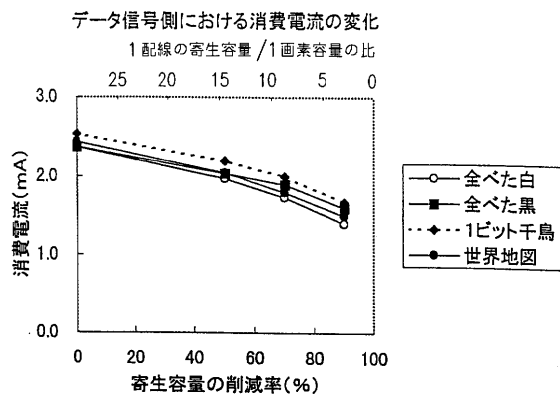
【図 1】



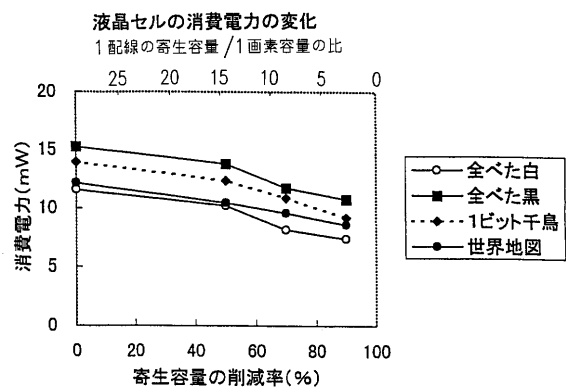
【図 2】



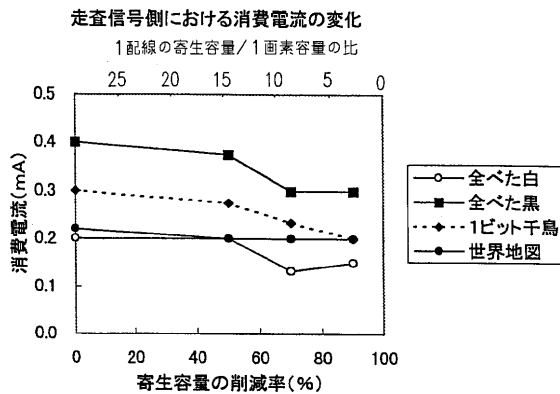
【図 3】



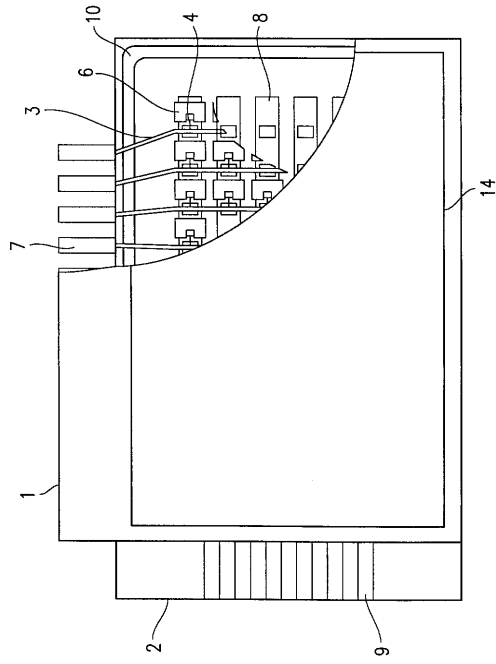
【図 5】



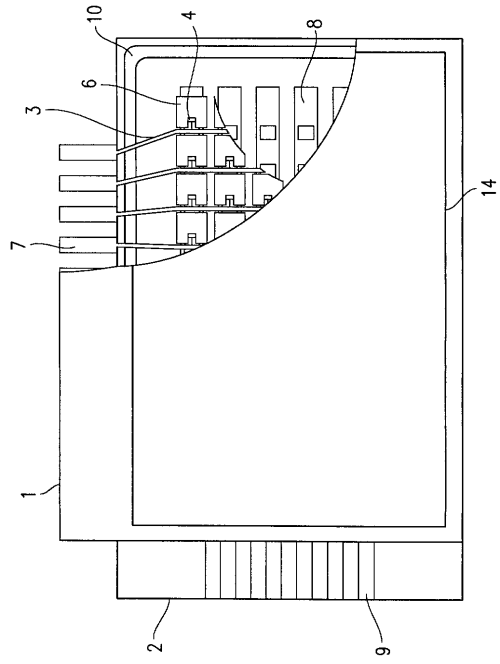
【図 4】



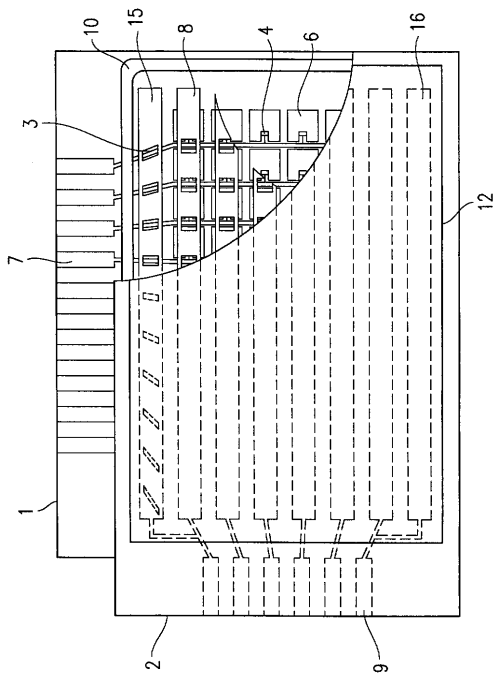
【図 6】



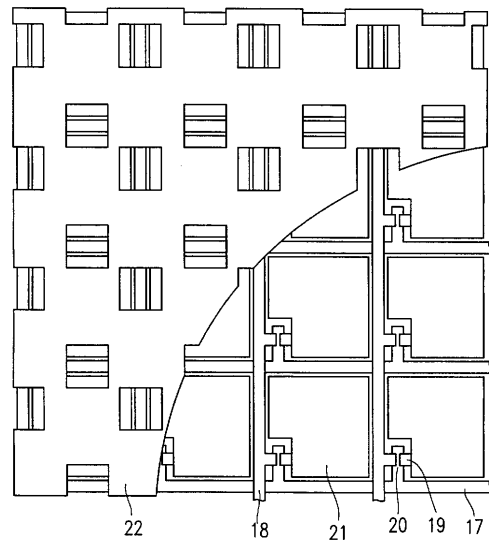
【図 7】



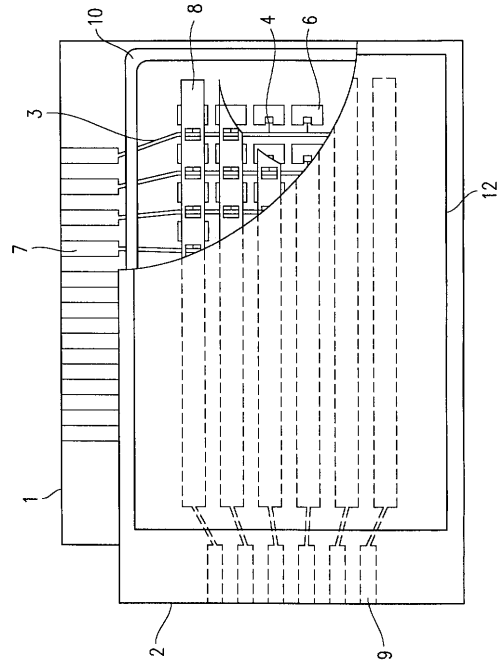
【図 8】



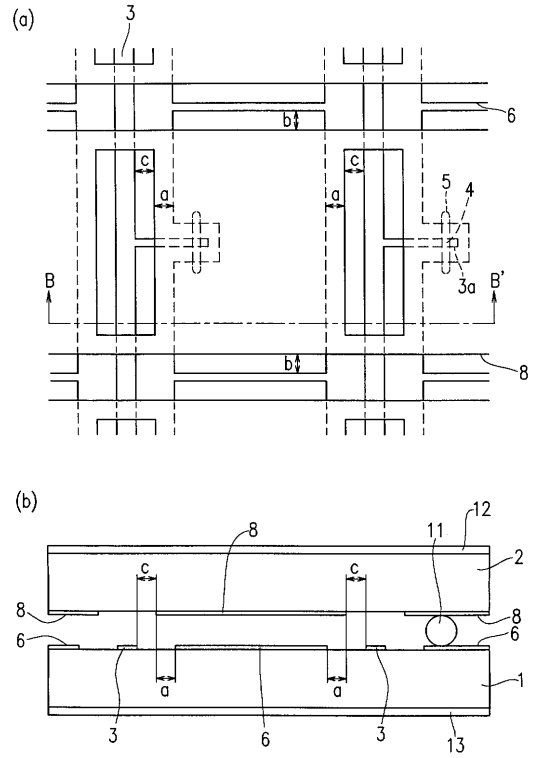
【図 9】



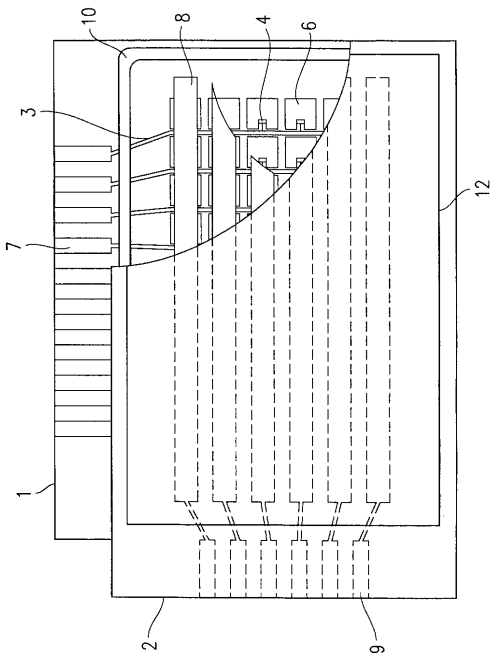
【図 10】



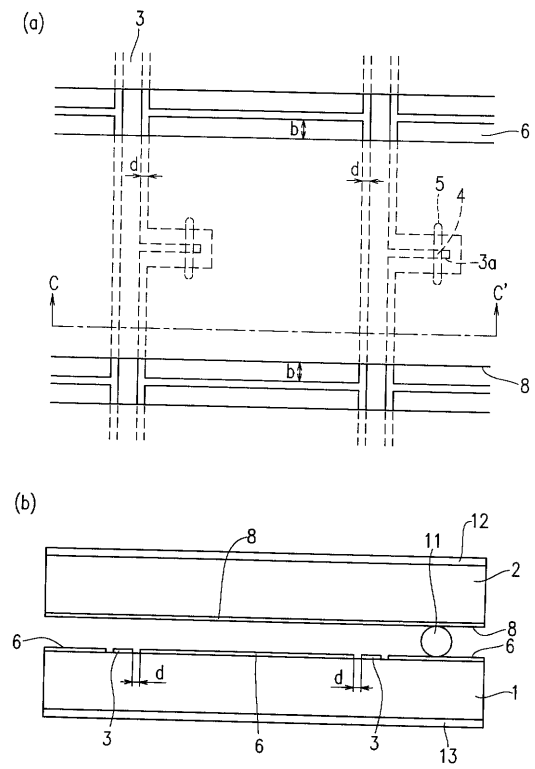
【図 11】



【図 12】



【図 13】



フロントページの続き

合議体

審判長 瀧本 十良三

審判官 井上 博之

審判官 鈴木 俊光

- (56)参考文献 特開平2-93432 (JP, A)
特開平4-97137 (JP, A)
特開平4-285916 (JP, A)
実開平6-78933 (JP, U)
特開平11-38427 (JP, A)
特開平9-281491 (JP, A)
特開平3-148628 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
G02F1/1365

专利名称(译)	液晶表示装置		
公开(公告)号	JP3815660B2	公开(公告)日	2006-08-30
申请号	JP2000263950	申请日	2000-08-31
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	藤川陽介		
发明人	藤川 陽介		
IPC分类号	G02F1/1343 G02F1/1365 G09F9/30 G02F1/136		
FI分类号	G02F1/1343 G02F1/1365 G09F9/30.338 G09F9/30.340 G02F1/136.510		
F-TERM分类号	2H092/GA21 2H092/GA26 2H092/JA03 2H092/JB64 2H092/JB65 2H092/NA01 2H092/NA12 2H092/NA23 2H092/NA26 2H192/AA23 2H192/AA24 2H192/BC72 2H192/CA02 2H192/CA32 2H192/DA71 2H192/DA73 2H192/DA74 2H192/FA01 5C094/AA06 5C094/AA10 5C094/AA22 5C094/AA43 5C094/AA48 5C094/BA03 5C094/BA04 5C094/BA43 5C094/CA19 5C094/DA12 5C094/DA13 5C094/DB01 5C094/DB04 5C094/EA01 5C094/EA04 5C094/EA05 5C094/EA06 5C094/EB02 5C094/EC03 5C094/ED11 5C094/ED14 5C094/FA01 5C094/FA02 5C094/FB12 5C094/FB14 5C094/FB15 5C094/JA20		
助理审查员(译)	井上博之 铃木俊光		
其他公开文献	JP2002072231A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有高孔径比并且能够可靠地降低功耗的液晶显示装置。解决方案：在液晶显示装置中，在元件侧基板1上形成布线3，矩阵形像素电极6带，用于驱动的元素4，并且在对置侧基板2上形成对电极8和矩形切口在与配线3重叠的区域中，在对电极8中形成尺寸大于配线宽度的部分，在构成矩形切口部分的轮廓的边中，与配线3平行的一侧位于内部像素电极6的区域。

【 图 1 】

