(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第3792579号
(P3792579)

(45)発行日　平成18年7月5日(2006.7.5)　(24)登録日　平成18年4月14日(2006.4.14)

(51)Int.Cl.			F I		
G02F	1/1343	(2006.01)	G02F	1/1343	
G02F	1/133	(2006.01)	G02F	1/133	５５０
G02F	1/1368	(2006.01)	G02F	1/1368	
G02F	1/1335	(2006.01)	G02F	1/1335	５２０
G09G	3/20	(2006.01)	G09G	3/20	６１１Ａ

請求項の数 10　(全 31 頁)　最終頁に続く

(21)出願番号　特願2002-20566(P2002-20566)
(22)出願日　平成14年1月29日(2002.1.29)
(65)公開番号　特開2003-222890(P2003-222890A)
(43)公開日　平成15年8月8日(2003.8.8)
審査請求日　平成16年7月28日(2004.7.28)

(73)特許権者　000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町２２番２２号
(74)代理人　110000338
特許業務法人原謙三国際特許事務所
(74)代理人　100080034
弁理士　原　謙三
(72)発明者　川合　勝博
大阪府大阪市阿倍野区長池町２２番２２号
シャープ株式会社内

審査官　山口　裕之

(56)参考文献　特開平１１－３０５２４８（ＪＰ，Ａ）

最終頁に続く

(54)【発明の名称】液晶表示装置

(57)【特許請求の範囲】

【請求項１】

反射表示を行うための反射用画素電極と透過表示を行うための透過用画素電極とを有するマトリックス状に配された複数の画素電極と、上記画素電極の電位を保持する補助容量素子と、ソース信号を供給するソース配線と、ゲート信号を供給するゲート配線と、ソース電極とゲート電極とドレイン電極とを備える、上記ゲート信号によって選択されてソース信号を上記画素電極に与えるスイッチング素子とを有するアクティブマトリックス基板と、

上記反射用画素電極と上記透過用画素電極とに対向する対向電極を有する対向基板と、

上記アクティブマトリックス基板と上記対向基板との間に形成される液晶層とを備える液晶表示装置において、

上記スイッチング素子は、第１のスイッチング素子と第２のスイッチング素子とからなり、

上記反射用画素電極は、第１のスイッチング素子を介して第１のゲート配線に接続され、

上記透過用画素電極は、第２のスイッチング素子を介して第２のゲート配線に接続され、

上記補助容量素子は、上記反射用画素電極に接続される反射用補助容量素子と、上記透過用画素電極に接続される透過用補助容量素子とを有し、

第１のゲート配線に入力されるゲート信号の振幅と、第２のゲート配線に入力されるゲ

ート信号の振幅と、上記第１のスイッチング素子のゲート電極とドレイン電極との間の寄生容量と、上記第２のスイッチング素子のゲート電極とドレイン電極との間の寄生容量と、上記反射用画素電極と上記対向電極との間の上記液晶層の容量と、上記透過用画素電極と上記対向電極との間の上記液晶層の容量と、上記反射用補助容量素子の容量と、上記透過用補助容量素子の容量とが、上記スイッチング素子のスイッチング時に生じる、反射用画素電極電位のソース信号電圧からの電圧シフト量と、透過用画素電極電位のソース信号電圧からの電圧シフト量とが同じになるように設定されていることを特徴とする液晶表示装置。

【請求項２】

第１のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｒ）、反射用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｒ）、および、上記反射用補助容量素子の容量をＣｃｓ（ｒ）とし、

第２のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｔ）、透過用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｔ）、および、上記透過用補助容量素子の容量をＣｃｓ（ｔ）とし、

上記第１のゲート配線に入力されるゲート信号の振幅をΔＶｇ（ｒ）、および、上記第２のゲート配線に入力されるゲート信号の振幅をΔＶｇ（ｔ）とした場合に、

ΔＶｇ（ｒ）×Ｃｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））＝ΔＶｇ（ｔ）×Ｃｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））

なる関係を満たすことを特徴とする請求項１記載の液晶表示装置。

【請求項３】

第１のゲート配線と、第２のゲート配線とに同一のゲート信号を入力することを特徴とする請求項１又は２に記載の液晶表示装置。

【請求項４】

反射表示を行うための反射用画素電極と透過表示を行うための透過用画素電極とを有するマトリックス状に配された複数の画素電極と、上記画素電極の電位を保持する補助容量素子と、ソース信号を供給するソース配線と、ゲート信号を供給するゲート配線と、ソース電極とゲート電極とドレイン電極とを備える、上記ゲート信号によって選択されてソース信号を上記画素電極に与えるスイッチング素子とを有するアクティブマトリックス基板と、

上記反射用画素電極と上記透過用画素電極とに対向する対向電極を有する対向基板と、

上記アクティブマトリックス基板と上記対向基板との間に形成される液晶層とを備える液晶表示装置において、

上記スイッチング素子は、第１のスイッチング素子と第２のスイッチング素子とからなり、

上記反射用画素電極は、第１のスイッチング素子を介して第１のゲート配線に接続され、

上記透過用画素電極は、第２のスイッチング素子を介して第２のゲート配線に接続され、

上記補助容量素子は、上記反射用画素電極に接続される反射用補助容量素子と、上記透過用画素電極に接続される透過用補助容量素子とを有し、

上記第１のスイッチング素子および上記第２のスイッチング素子のスイッチング時に生じる、反射用画素電極電位のソース信号電圧からの電圧シフトおよび透過用画素電極電位のソース信号電圧からの電圧シフトの後の、反射用画素電極と透過用画素電極とにおける、電圧波形についての時間軸に沿った中心軸の電圧を一致させるように、

上記反射用画素電極と上記透過用画素電極とによるそれぞれの表示タイミングにあわせて、第１のスイッチング素子を介して反射用画素電極に印加されるソース信号電圧と、第２のスイッチング素子を介して透過用画素電極に印加されるソース信号電圧とを異ならせておくことを特徴とする液晶表示装置。

【請求項５】

第１のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｒ）、反射用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｒ）、および、上記反射用補助容量素子の容量をＣｃｓ（ｒ）とし、

第２のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｔ）、透過用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｔ）、および、上記透過用補助容量素子の容量をＣｃｓ（ｔ）とし、

上記第１のゲート配線に入力されるゲート信号の振幅をΔＶｇ（ｒ）、および、上記第２のゲート配線に入力されるゲート信号の振幅をΔＶｇ（ｔ）とした場合に、

上記反射用画素電極に印加されるソース信号電圧と、上記透過用画素電極に印加されるソース信号電圧との差ΔＶｓは、

ΔＶｓ＝ΔＶｇ（ｒ）×Ｃｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））－ΔＶｇ（ｔ）×Ｃｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））

なる関係を満たすことを特徴とする請求項４記載の液晶表示装置。

【請求項６】

透過用画素電極と対向電極との間の液晶層の厚さを、反射用画素電極と対向電極との間の液晶層の厚さよりも大きくすることを特徴とする請求項１～５のいずれか１項に記載の液晶表示装置。

【請求項７】

透過用画素電極と対向電極との間の液晶層の厚さを、反射用画素電極と対向電極との間の液晶層の厚さの２倍とすることを特徴とする請求項６記載の液晶表示装置。

【請求項８】

透過用画素電極の周辺部が、一層以上の絶縁膜を介して、組をなす反射用画素電極により重畳されていることを特徴とする請求項１～７のいずれか１項に記載の液晶表示装置。

【請求項９】

反射用補助容量素子は、反射用補助容量配線と、反射用画素電極と電気的に接続された導電膜とにより形成され、

透過用補助容量素子は、透過用補助容量配線と、透過用画素電極とにより形成され、

上記反射用補助容量配線と上記透過用補助容量配線とが、組をなす反射用画素電極と透過用画素電極では同一配線であり、

上記補助容量配線は、反射用画素電極が重畳していない透過用画素電極の領域とは重畳しないことを特徴とする請求項１～３のいずれか１項に記載の液晶表示装置。

【請求項１０】

第１のゲート配線と第２のゲート配線とが、組をなす反射用画素電極と透過用画素電極とでは同一配線であることを特徴とする請求項９記載の液晶表示装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、反射用画素電極と透過用画素電極とを備えるアクティブマトリックス型の液晶表示装置に関するものである。

【０００２】

【従来の技術】

液晶表示装置は、薄型で低消費電力であるという特徴を生かして、ワードプロセッサやパーソナルコンピュータなどのＯＡ機器や、電子手帳等の携帯情報機器、あるいは、液晶モニターを備えたカメラ一体型ＶＴＲ等に広く用いられている。また、直視型の液晶表示装置には、画素電極にＩＴＯ（Indium Tin Oxide）等の透明導電性薄膜を用いた透過型液晶表示装置と、画素電極に金属などの反射電極を用いた反射型液晶表示装置とがある。

【０００３】

上記反射型表示装置に用いられる表示モードには、現在透過型で広く用いられているＴＮ（ツイステッドネマティック）モード、ＳＴＮ（スーパーツイステッドネマティック）モードといった偏光板を利用するモードや、偏光板を用いないため明るい表示が実現できる

相転移ゲストホストモードも近年盛んに開発が行われている。
【０００４】
また、上記液晶表示装置の液晶パネルは、ＣＲＴ（ブラウン管）やＥＬ（エレクトロルミネッセンス）表示装置とは異なり、自らは発光しない。そこで、透過型液晶表示装置の場合には、バックライトと呼ばれる蛍光管を備えた装置を背後に設置して、バックライトからの光の透過により表示を行っている。また、反射型液晶表示装置の場合には、周囲からの入射光を上記反射電極により反射させることで表示を行っている。
【０００５】
なお、上記透過型液晶表示装置は、上述したとおり、バックライトを用いて表示を行うために、周囲の明るさにさほど影響されることなく、明るくてコントラストの高い表示を行うことができる。しかし、通常、バックライトは透過型液晶表示装置の全消費電力のうち５０％以上を占めるため、バックライトを設けることにより消費電力が多くなってしまう。さらに、周囲光が非常に明るい場合、例えば晴天下においては、周囲光に比べて表示光が暗く見え、視認性が低下してしまうという問題を有している。
【０００６】
一方、上記反射型液晶表示装置は、バックライトを必要としないため消費電力を少なくすることができるが、周囲の明るさなどの使用環境等により表示の明るさやコントラストが左右され、特に周囲光が暗い場合には視認性が極端に低下するという問題点を有している。
【０００７】
そこで、上記の問題点を解消するために、特開平７－３３３５９８号公報には、入射光をある反射率と透過率とで反射および透過させる半透過反射膜を用いることにより、透過型表示と反射型表示との両方の表示を１つの液晶パネルで実現する構成が開示されている。
【０００８】
しかしながら、上記半透過反射膜を金属薄膜により形成する場合には、吸収係数の大きな材料を用いる必要があり、そのため入射光の内部吸収が大きくなり、表示に利用されない散乱光が生じてしまうため、光の利用効率が悪くなる。また、１画素の反射率と透過率とを制御して半透明膜と同じ効果を得るために、上記金属薄膜に微細な穴を形成する場合には、該金属薄膜の構造があまりにも微細なために制御が難しく、均一な特性を有する膜の生産が困難であるという問題点を有する。
【０００９】
そこで、上記の問題点を解消するために、特開平１１－１０１９９２号公報には、図１３に示すように、同一画素内に金属膜からなる反射領域２６と透明導電膜からなる透過領域２８とを形成することにより光を効率的に利用し、かつ生産性に優れた液晶表示装置が開示されている。また、この液晶表示装置では、反射領域と透過領域との液晶の厚みを変えることにより、反射領域と透過領域との光路長を揃え、光の利用効率を高めている。
【００１０】
【発明が解決しようとする課題】
しかしながら、上記従来の同一画素内に金属膜からなる反射領域（反射用画素電極）２６と透明導電膜からなる透過領域（透過用画素電極）２８とを形成した液晶表示装置では、後述するように、反射領域２６の最適対向電圧と透過領域２８の最適対向電圧とが互いに異なるために、各々の最適対向電圧からのずれ分だけ常に液晶層にＤＣバイアス電圧が印加されることになる。なお、上記最適対向電圧とは、ＤＣ電圧の印加による液晶の劣化を防止するために、液晶層に印加されるプラス電位とマイナス電位との絶対値が等しくなるように、対向電極の電圧を補正したときの対向電極電圧をいう。ここで、上記最適対向電圧が互いに異なる理由について説明する。
【００１１】
上記各領域２６・２８の画素電極に印加されるドレイン電圧は、ソース電圧とは一致せず、ゲートを閉じた瞬間にソース電圧から、例えば、以下の式（１）により求められるΔＶｄだけシフトする。

【００１２】
ΔＶｄ＝（ΔＶｇ×Ｃｇｄ／（Ｃｇｄ＋Ｃｌｃ＋Ｃｃｓ））　…　（１）
なお、ゲート電極－ドレイン電極間の寄生容量をＣｇｄ、液晶層の容量をＣｌｃ、補助容量素子の容量（補助容量）をＣｃｓ、および、ゲート電位差をΔＶｇとする。
【００１３】
また、上記従来の液晶表示装置では、反射領域と透過領域との液晶の厚みを異なるように変えているため、液晶層の容量Ｃｌｃは互いに異なる値となる。また、上記液晶表示装置では、該液晶装置の構成上、ゲート電極－ドレイン電極間の寄生容量Ｃｇｄ、補助容量Ｃｃｓ、および、ゲート電位差ΔＶｇは、各領域２６・２８とも同一である。したがって、反射領域２６と透過領域２８とにおける各電圧のシフト値は相違する。それゆえ、反射領域２６の最適対向電圧と透過領域２８の最適対向電圧とは異なることになる。
【００１４】
つまり、図１４（ａ）～（ｅ）に示すように、反射用画素電極２６のゲート電位差ΔＶｇ（ｒ）と透過用画素電極２８のゲート電位差ΔＶｇ（ｔ）とが同一となるゲート信号を入力しても、反射用画素電極電位のソース信号電圧からの電圧シフト量（反射用画素電極２６のシフト量）ΔＶｄ（ｒ）と透過用画素電極電位の該ソース信号電圧からの電圧シフト量（透過用画素電極２８のシフト量）ΔＶｄ（ｔ）とが異なるために、反射用画素電極２６の最適対向電圧Ｖｏ（ｒ）と透過用画素電極２８の最適対向電圧Ｖｏ（ｔ）とが相違することとなる。なお、各ゲート電位差ΔＶｇ（ｒ）・ΔＶｇ（ｔ）は、それぞれ、各ゲート信号の高レベル電圧Ｖｇｈ（ｒ）・Ｖｇｈ（ｔ）と各ゲート信号の低レベル電圧Ｖｇｌ（ｒ）・Ｖｇｌ（ｔ）との差とする。
【００１５】
一方、対向電極（図示せず）の電圧は部分的に電位を変えることはできないため、対向電極の電圧と、反射領域２６の最適対向電圧と、透過領域２８の最適対向電圧との各電圧を同時に一致させることはできない。したがって、対向電極の電圧と反射領域２６の最適対向電圧とのずれ、および／または、対向電極の電圧と透過領域２８の最適対向電圧とのずれが、常に液晶層にＤＣバイアス電圧として印加されることになる。
【００１６】
このため、長期間使用した場合には、ムラやかすみといった表示不良の原因となる。また、特にモバイル表示用デバイスとして用いられる液晶表示装置では、消費電力を抑えるために低周波駆動する方法が提案されているが、上記反射領域と透過領域との各最適対向電圧からのずれがフリッカー（ちらつき）としてより認知されやすくなり、表示品位を低下させる原因ともなっている。
【００１７】
本発明は、上記従来の問題点に鑑みなされたものであって、その目的は、周囲光の状態によらず、光の利用効率が高く、かつ高品位な表示を可能とし得るアクティブマトリックス基板を備える液晶表示装置を提供することにある。
【００１８】
【課題を解決するための手段】
本発明の液晶表示装置は、上記の課題を解決するために、反射表示を行うための反射用画素電極と透過表示を行うための透過用画素電極とを有するマトリックス状に配された複数の画素電極と、上記画素電極の電位を保持する補助容量素子と、ソース信号を供給するソース配線と、ゲート信号を供給するゲート配線と、ソース電極とゲート電極とドレイン電極とを備える、上記ゲート信号によって選択されてソース信号を上記画素電極に与えるスイッチング素子とを有するアクティブマトリックス基板と、上記反射用画素電極と上記透過用画素電極とに対向する対向電極を有する対向基板と、上記アクティブマトリックス基板と上記対向基板との間に形成される液晶層とを備える液晶表示装置において、上記スイッチング素子は、第１のスイッチング素子と第２のスイッチング素子とからなり、上記反射用画素電極は、第１のスイッチング素子を介して第１のゲート配線に接続され、上記透過用画素電極は、第２のスイッチング素子を介して第２のゲート配線に接続され、上記補

助容量素子は、上記反射用画素電極に接続される反射用補助容量素子と、上記透過用画素電極に接続される透過用補助容量素子とを有し、第１のゲート配線に入力されるゲート信号の振幅と、第２のゲート配線に入力されるゲート信号の振幅と、上記第１のスイッチング素子のゲート電極とドレイン電極との間の寄生容量と、上記第２のスイッチング素子のゲート電極とドレイン電極との間の寄生容量と、上記反射用画素電極と上記対向電極との間の上記液晶層の容量と、上記透過用画素電極と上記対向電極との間の上記液晶層の容量と、上記反射用補助容量素子の容量と、上記透過用補助容量素子の容量とが、上記スイッチング素子のスイッチング時に生じる、反射用画素電極電位のソース信号電圧からの電圧シフト量と、透過用画素電極電位のソース信号電圧からの電圧シフト量とが同じになるように設定されていることを特徴としている。

【００１９】

上記の発明によれば、上記反射用画素電極は、第１のスイッチング素子を介して第１のゲート配線に接続されている。また、上記反射用画素電極には、反射用補助容量素子が接続されている。一方、上記透過用画素電極は、第２のスイッチング素子を介して第２のゲート配線に接続されている。また、上記透過用画素電極には、透過用補助容量素子が接続されている。

【００２０】

したがって、上記第１のゲート配線に入力されるゲート信号の振幅と、上記第２のゲート配線に入力されるゲート信号の振幅と、上記第１のスイッチング素子のゲート電極とドレイン電極との間の寄生容量と、上記第２のスイッチング素子のゲート電極とドレイン電極との間の寄生容量と、上記反射用画素電極と上記対向電極との間の上記液晶層の容量と、上記透過用画素電極と上記対向電極との間の上記液晶層の容量と、上記反射用補助容量素子の容量と、上記透過用補助容量素子の容量とを、それぞれ個別に設定することが可能となる。

【００２１】

ここで、上記スイッチング素子のスイッチング時、より詳しくはスイッチング素子がオフした瞬間に、上記スイッチング素子のゲート電極とドレイン電極との間の寄生容量と、画素電極と対向電極との間の液晶層の容量と、上記補助容量素子の容量と、上記スイッチング素子のゲート配線に入力されるゲート信号の振幅との関係で決まる電圧分だけ、上記画素電極に印加される電圧は、上記ソース信号電圧からシフトする。つまり、上記ソース配線に交流の矩形波を入力した際に、該矩形波の振幅と位相とは同一のまま、該矩形波が電圧軸方向にシフトする。

【００２２】

また、上記反射用画素電極と透過用画素電極とでも、電圧のシフト量はそれぞれ異なる。上記電圧のシフト量が異なる理由として以下の４つのが挙げられる。

【００２３】

第１の理由は、上記反射用画素電極と透過用画素電極とでは、異なるゲート配線、つまり第１のゲート配線と第２のゲート配線とを用いているために、必ずしも各スイッチング素子のゲート配線に入力されるゲート信号の振幅を一致させる必要がなく、この場合には、上記ゲート信号の振幅が異なるためである。

【００２４】

第２の理由は、上記反射用画素電極と透過用画素電極とでは、異なるスイッチング素子、つまり第１のスイッチング素子と第２のスイッチング素子とを用いているために、必ずしも各スイッチング素子のゲート電極とドレイン電極との間の寄生容量が一致しないためである。

【００２５】

第３の理由は、上記反射用画素電極と上記対向電極との間の液晶層と、上記透過用画素電極と上記対向電極との間の液晶層とでは、各液晶層の厚さおよび面積が相違し、各液晶層の容量が一致しないためである。

【００２６】

第４の理由は、上記反射用補助容量素子の容量と、上記透過用補助容量素子の容量とは、アクティブマトリックスの構造上、必ずしも一致しないからである。

【００２７】

それゆえ、本発明では、上記電圧のシフト量を決定する上記スイッチング素子のゲート電極とドレイン電極との間の寄生容量と、画素電極と対向電極との間の液晶層の容量と、上記補助容量素子の容量と、上記スイッチング素子のゲート配線に入力されるゲート信号の振幅とを、上記反射用画素電極と上記透過用画素電極とで、それぞれ別々に設定し、上記電圧のシフト量が該反射用画素電極と該透過用画素電極とで同じとなるようにする。

【００２８】

これにより、上記反射用画素電極と透過用画素電極との電圧のシフト量が同じになり、上記反射用画素電極と上記透過用画素電極とにおいて同一のシフト量を有する波形の信号が得られる。

【００２９】

それゆえ、上記シフト後の上記反射用画素電極と透過用画素電極とにおける、電圧波形についての時間軸に沿った中心軸の電圧を、上記対向電極の電圧とすることができる。これにより、上記反射用画素電極の電圧波形の中心軸の電圧と、上記透過用画素電極の電圧波形の中心軸の電圧と、上記対向電極の電圧とを一致させることが可能となる。

【００３０】

例えば、上記ソース配線に交流矩形波を入力した場合には、上記対向電極に対する上記反射用画素電極のプラス電位とマイナス電位との絶対値が等しくなり、同時に、上記対向電極に対する上記透過用画素電極のプラス電位とマイナス電位との絶対値も等しくなる。なお、以下では、上記反射用画素電極と透過用画素電極とに対するそれぞれの最適な対向電極の電圧、つまり、上記の各電圧波形についての時間軸に沿った中心軸の電圧を、それぞれ反射用最適対向電圧と透過用最適対向電圧とする。よって、上記液晶表示装置では、電圧のシフト量が同じであるため、上記反射用最適対向電圧と透過用最適対向電圧とが一致している。

【００３１】

以上により、本発明の液晶表示装置では、上記対向電極の電圧が、上記反射用最適対向電圧および透過用最適対向電圧となる。それゆえ、上記反射用最適対向電圧と透過用最適対向電圧とが異なる場合には、必ず対向電極との電圧のずれが生じるが、本発明の液晶表示装置では、ずれが生じることがない。よって、上記反射用および／または透過用最適対向電圧と上記対向電極の電圧とのずれがＤＣバイアス電圧として、常に液晶層に印加される現象が発生しない。

【００３２】

したがって、本発明の液晶表示装置では、液晶表示装置を長期間使用した場合に生じる、ムラやかすみといった表示不良の発生を抑えることができる。さらに、フリッカーの発生も抑制することができる。一方、上記反射用画素電極と透過用画素電極とを用いているため、光の利用効率は上がっている。それゆえ、周囲光の状態によらず、光の利用効率が高く、かつ高品位な表示を可能とし得る液晶表示装置を提供することができる。

【００３３】

また、本発明の液晶表示装置は、上記の液晶表示装置において、第１のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｒ）、反射用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｒ）、および、上記反射用補助容量素子の容量をＣｃｓ（ｒ）とし、第２のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｔ）、透過用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｔ）、および、上記透過用補助容量素子の容量をＣｃｓ（ｔ）とし、上記第１のゲート配線に入力されるゲート信号の振幅をΔＶｇ（ｒ）、および、上記第２のゲート配線に入力されるゲート信号の振幅をΔＶｇ（ｔ）とした場合に、ΔＶｇ（ｒ）×Ｃｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））＝ΔＶｇ（ｔ）×Ｃｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））なる関係を満たすことを特徴としている。

【００３４】
発明によれば、一般的な電圧のシフト量ΔＶｄをあらわす以下の関係式、ΔＶｄ＝ΔＶｇ×Ｃｇｄ／（Ｃｇｄ＋Ｃｌｃ＋Ｃｃｓ）において、上記反射用画素電極と上記透過用画素電極とにおける、それぞれの電圧のシフト量ΔＶｄの値が等しくなる。
【００３５】
したがって、上記液晶表示装置では、上記反射用最適対向電圧と透過用最適対向電圧とを一致させることが可能となる。
【００３６】
また、本発明の液晶表示装置は、上記の液晶表示装置において、第１のゲート配線と、第２のゲート配線とに同一のゲート信号を入力することを特徴としている。
【００３７】
上記の発明によれば、上記第１のゲート配線と上記第２のゲート配線とに、同一ゲート信号を入力している。
【００３８】
したがって、第１のゲート配線からのゲート信号の位相と、第２のゲート配線からのゲート信号との位相とをずらす必要がなくなるため、位相をずらして順次ゲート信号を入力する場合と比較して、ゲート信号の周波数を半分にすることが可能となる。それゆえ、消費電力を低減しつつ、高品位な表示を可能とし得る液晶表示装置を提供することができる。
【００３９】
本発明の液晶表示装置は、上記の課題を解決するために、反射表示を行うための反射用画素電極と透過表示を行うための透過用画素電極とを有するマトリックス状に配された複数の画素電極と、上記画素電極の電位を保持する補助容量素子と、ソース信号を供給するソース配線と、ゲート信号を供給するゲート配線と、ソース電極とゲート電極とドレイン電極とを備える、上記ゲート信号によって選択されてソース信号を上記画素電極に与えるスイッチング素子とを有するアクティブマトリックス基板と、上記反射用画素電極と上記透過用画素電極とに対向する対向電極を有する対向基板と、上記アクティブマトリックス基板と上記対向基板との間に形成される液晶層とを備える液晶表示装置において、上記スイッチング素子は、第１のスイッチング素子と第２のスイッチング素子とからなり、上記反射用画素電極は、第１のスイッチング素子を介して第１のゲート配線に接続され、上記透過用画素電極は、第２のスイッチング素子を介して第２のゲート配線に接続され、上記補助容量素子は、上記反射用画素電極に接続される反射用補助容量素子と、上記透過用画素電極に接続される透過用補助容量素子とを有し、上記第１のスイッチング素子および上記第２のスイッチング素子のスイッチング時に生じる、反射用画素電極電位のソース信号電圧からの電圧シフトおよび透過用画素電極電位のソース信号電圧からの電圧シフトの後の、反射用画素電極と透過用画素電極とにおける、電圧波形についての時間軸に沿った中心軸の電圧を一致させるように、上記反射用画素電極と上記透過用画素電極とによるそれぞれの表示タイミングにあわせて、第１のスイッチング素子を介して反射用画素電極に印加されるソース信号電圧と、第２のスイッチング素子を介して透過用画素電極に印加されるソース信号電圧とを異ならせておくことを特徴としている。
【００４０】
上記の発明によれば、上記反射用画素電極は、第１のスイッチング素子を介して第１のゲート配線に接続されている。一方、上記透過用画素電極は、第２のスイッチング素子を介して第２のゲート配線に接続されている。よって、各スイッチング素子のスイッチングのタイミングを異ならせることができる。また、第１のスイッチング素子および第２のスイッチング素子のスイッチング時に生じる、反射用画素電極電位のソース信号電圧からの電圧シフトおよび透過用画素電極電位のソース信号電圧からの電圧シフトの後の、反射用画素電極と透過用画素電極とにおける、電圧波形についての時間軸に沿った中心軸の電圧を一致させるように、それぞれの画素電極に接続されたスイッチング素子がオンするときのソース信号電圧を変化させている。
【００４１】

ここで、上記スイッチング素子のスイッチング時、より詳しくはスイッチング素子がオフした瞬間に、上述したとおり、上記ソース信号電圧から電圧がシフトする。また、上記反射用画素電極と透過用画素電極とでも、上記した４つの理由により、電圧のシフト量はそれぞれ異なる。

【００４２】

それゆえ、本発明では、あらかじめ、反射用画素電極の電圧シフト量と透過用画素電極の電圧シフト量との差を考慮して、ソース電圧の電圧を制御することにより、各電極のシフト量を同じにする。

【００４３】

これにより、上記反射用画素電極と透過用画素電極との電圧のシフト量が同じになり、上記反射用画素電極と上記透過用画素電極とにおいて同一のシフト量を有する波形の信号が得られる。

【００４４】

それゆえ、上記したとおり、上記反射用画素電極の電圧波形の中心軸の電圧と、上記透過用画素電極の電圧波形の中心軸の電圧と、上記対向電極の電圧とを一致させることが可能となる。

【００４５】

以上により、本発明の液晶表示装置では、上記対向電極の電圧を、上記反射用最適対向電圧および透過用最適対向電圧とすることができる。それゆえ、本発明の液晶表示装置では、対向電極との電圧のずれが生じない。

【００４６】

したがって、本発明の液晶表示装置では、液晶表示装置を長期間使用した場合に生じる、ムラやかすみといった表示不良の発生を抑えることができる。さらに、フリッカーの発生も抑制することができる。一方、上記反射用画素電極と透過用画素電極とを用いているため、光の利用効率は上がっている。それゆえ、周囲光の状態によらず、光の利用効率が高く、かつ高品位な表示を可能とし得る液晶表示装置を提供することができる。

【００４７】

また、本発明の液晶表示装置は、上記の液晶表示装置において、第１のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｒ）、反射用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｒ）、および、上記反射用補助容量素子の容量をＣｃｓ（ｒ）とし、第２のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｔ）、透過用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｔ）、および、上記透過用補助容量素子の容量をＣｃｓ（ｔ）とし、上記第１のゲート配線に入力されるゲート信号の振幅をΔＶｇ（ｒ）、および、上記第２のゲート配線に入力されるゲート信号の振幅をΔＶｇ（ｔ）とした場合に、上記反射用画素電極に印加されるソース信号電圧と、上記透過用画素電極に印加されるソース信号電圧との差ΔＶｓは、ΔＶｓ＝ΔＶｇ（ｒ）×Ｃｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））－ΔＶｇ（ｔ）×Ｃｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））なる関係を満たすことを特徴としている。

【００４８】

上記の発明によれば、反射用画素電極の電圧のシフト量ΔＶｇ（ｒ）×Ｃｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））と、透過用画素電極の電圧のシフト量ΔＶｇ（ｔ）×Ｃｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ）との差だけ、反射用画素電極に印加されるソース配線のの信号電圧と透過用画素電極に印加されるソース信号電圧とが異なっている。

【００４９】

したがって、反射用画素電極のシフト後の電位と、透過用画素電極のシフト後の電位とが、上記のソース信号電圧の差ΔＶｓにより、一致することになる。それゆえ、上記液晶表示装置では、上記反射用最適対向電圧と透過用最適対向電圧とを一致させることが可能となる。

【００５０】
また、本発明の液晶表示装置は、上記の液晶表示装置において、透過用画素電極と対向電極との間の液晶層の厚さを、反射用画素電極と対向電極との間の液晶層の厚さよりも大きくすることを特徴としている。
【００５１】
上記の発明によれば、上記反射画素電極の領域に対応する液晶層を往復して通過する周囲光の該液晶層での光路長と、上記透過画素電極の領域に対応する液晶層を通過する透過光の該液晶層での光路長とを近づけることができる。
【００５２】
したがって、上記反射画素電極の領域に対応する液晶層と、上記透過画素電極の領域に対応する液晶層とにおける光の特性の変化を揃えることができる。それゆえ、光の利用効率をさらに高くすることが可能となる。
【００５３】
また、本発明の液晶表示装置は、上記の液晶表示装置において、透過用画素電極と対向電極との間の液晶層の厚さを、反射用画素電極と対向電極との間の液晶層の厚さの２倍とすることを特徴としている。
【００５４】
上記の発明によれば、上記反射画素電極の領域に対応する液晶層を往復して通過する周囲光の該液晶層での光路長と、上記透過画素電極の領域に対応する液晶層を通過する透過光の該液晶層での光路長とを一致させることができる。
【００５５】
したがって、上記反射画素電極の領域に対応する液晶層と、上記透過画素電極の領域に対応する液晶層とにおける光の特性の変化を一致させることができる。それゆえ、光の利用効率をいっそう高くすることが可能となる。
【００５６】
また、本発明の液晶表示装置は、上記の液晶表示装置において、透過用画素電極の周辺部が、一層以上の絶縁膜を介して、組をなす反射用画素電極により重畳されていることを特徴としている。
【００５７】
上記の発明によれば、組をなす反射用画素電極が透過用画素電極に絶縁膜を介して重畳されているために、上記反射用画素電極の領域がさらに広がることとなり、結果として、上記反射用画素電極と透過用画素電極とをあわせた領域の面積が増加する。
【００５８】
したがって、液晶表示装置全体での開口率が高くなり、光の利用効率を上げることが可能となる。
【００５９】
また、本発明の液晶表示装置は、上記の液晶表示装置において、反射用補助容量素子は、反射用補助容量配線と、反射用画素電極と電気的に接続された導電膜とにより形成され、透過用補助容量素子は、透過用補助容量配線と、透過用画素電極とにより形成され、上記反射用補助容量配線と上記透過用補助容量配線とが、組をなす反射用画素電極と透過用画素電極では同一配線であり、上記補助容量配線は、反射用画素電極が重畳していない透過用画素電極の領域とは重畳しないことを特徴としている。
【００６０】
上記の発明によれば、反射用画素電極の補助容量に用いられる補助容量配線と、透過用画素電極の補助容量に用いられる補助容量配線とが共通の補助容量配線となる。また、上記共通の補助容量配線は、液晶表示に用いられる透過画素電極の領域とは重ならない。
【００６１】
したがって、上記透過用画素電極の液晶表示に利用される実面積を、補助容量配線の面積分、さらに増加させることが可能となる。それゆえ、液晶表示装置全体での開口率をさらに高くすることができ、光の利用効率をいっそう上げることが可能となる。

【００６２】
また、本発明の液晶表示装置は、上記の液晶表示装置において、第１のゲート配線と第２のゲート配線とが、組をなす反射用画素電極と透過用画素電極とでは同一配線であることを特徴としている。
【００６３】
上記の発明によれば、第１のゲート配線と第２のゲート配線とが、組をなす反射用画素電極と透過用画素電極とでは同一配線としているため、１組の反射用画素電極と透過用画素電極とからなる画素電極に対するゲート配線の数を２本から１本に減らすことが可能となる。
【００６４】
したがって、上記画素の微細化を図ることができ、解像度の高い液晶表示装置が得られると同時に、液晶表示装置の生産時の歩留まりを大幅に低減することが可能となる。
【００６５】
【発明の実施の形態】
〔実施の形態１〕
本発明の実施の一形態について図１ないし図６に基づいて説明すれば、以下の通りである。
【００６６】
本実施の形態のアクティブマトリックス基板１ａは、図１に示すように、画素電極２がマトリクス状に設けられている。また、上記画素電極２の周囲を通り互いに直交するように、走査信号を供給するためのゲート配線３と、表示信号を供給するためのソース配線４とが設けられている。
【００６７】
上記ゲート配線３とソース配線４とは金属膜で形成されており、その一部が画素電極２の外周部分とゲート絶縁膜１１（図２、３参照）を介して重なっている。
【００６８】
また、上記ゲート配線３とソース配線４との交差部付近には、画素電極２に表示信号を供給するためのスイッチング素子としての薄膜トランジスタ（ＴＦＴ）５が設けられている。
【００６９】
この薄膜トランジスタ（ＴＦＴ）５のゲート電極６には、ゲート配線３が接続され、該ゲート電極６に入力される信号により薄膜トランジスタ（ＴＦＴ）５が駆動制御される。また、薄膜トランジスタ（ＴＦＴ）５のソース電極７には、ソース配線３が接続され、該ソース電極７にデータ信号が入力される。
【００７０】
また、本実施の形態のアクティブマトリックス基板１ａの特徴として、画素電極２は、金属膜からなる反射用画素電極２ａと透明導電膜からなる透過用画素電極２ｂとから構成されている。さらに、上記ゲート配線３、薄膜トランジスタ（ＴＦＴ）５、ゲート電極６、ソース電極７、ドレイン電極８、および、補助容量配線１２は、上記反射用画素電極２ａと透過用画素電極２ｂとを、個別に制御するために、それぞれ個別に設けられている。
【００７１】
すなわち、上記反射用画素電極２ａ用として、反射用ゲート配線３ａ（第１のゲート配線）、反射用薄膜トランジスタ（ＴＦＴ）５ａ（第１のスイッチング素子）、反射用ゲート電極６ａ、反射用ソース電極７ａ、反射用ドレイン電極８ａ、および、反射用補助容量配線１２ａが設けられている。また、上記透過用画素電極２ｂ用として、透過用ゲート配線３ｂ（第２のゲート配線）、透過用薄膜トランジスタ（ＴＦＴ）５ｂ（第２のスイッチング素子）、透過用ゲート電極６ｂ、透過用ソース電極７ｂ、透過用ドレイン電極８ｂ、および、透過用補助容量配線１２ｂが設けられている。
【００７２】
次に、上記アクティブマトリックス基板１ａを用いた液晶表示装置の断面構造について説

明する。

【００７３】

上記アクティブマトリックス基板１ａは、図２（図１のＡ－Ａ線矢視断面図）に示すとおり、上記透明絶縁性基板１５上に、反射用ゲート電極６ａが設けられており、該反射用ゲート電極６ａはゲート絶縁膜１１によって覆われている。そして、上記ゲート絶縁膜１１上に、半導体層１６とドーピングされた半導体層１７とが、この順で積層されている。さらに、上記ドーピングされた半導体層１７を覆うように、ＩＴＯ（Indium Tin Oxide）からなる透明導電膜と金属膜との２層で形成される反射用ソース電極７ａと反射用ドレイン電極８ａとが形成されている。

【００７４】

また、上記反射用ソース電極７ａには、上記透明導電膜と金属膜とからなるソース配線４が接続されており、上記反射用ドレイン電極８ａには、上記透明導電膜と金属膜とからなる接続電極１０が接続されている。なお、上記接続電極１０は、コンタクトトホール９を介して反射用画素電極２ａと接する箇所においては、２層構造となっているが、その他の箇所においては、上記透明導電膜の１層で形成されている。

【００７５】

さらに、上記電極７ａ・８ａの上には、層間絶縁膜１８を介して、上記反射用画素電極２ａが形成されている。また、上記反射用画素電極２ａと対向基板１３に形成された対向電極１４との間には、液晶層２９が形成されている。

【００７６】

また、上記透明絶縁性基板１５上には、図３（図１のＢ－Ｂ線矢視断面図）に示すとおり、反射用補助容量配線１２ａが設けられている。そして、上記ゲート絶縁膜１１上には、上記透明導電膜で形成される透過用画素電極２ｂが設けられている。ここで、接続電極１０および透過用画素電極２ｂは、それぞれ、上記ゲート絶縁膜１１を介して、上記反射用補助容量配線１２ａ・１２ｂ上に形成されている。

【００７７】

さらに、上記透明絶縁性基板１５上には、図４（図１のＣ－Ｃ線矢視断面図）に示すとおり、透過用ゲート電極６ｂが設けられており、該透過用ゲート電極６ｂはゲート絶縁膜１１によって覆われている。そして、上記ゲート絶縁膜１１上に、半導体層１６とドーピングされた半導体層１７とが、この順で積層されている。さらに、上記ドーピングされた半導体層１７を覆うように、上記透明導電膜と金属膜との２層で形成される透過用ソース電極７ｂと透過用ドレイン電極８ｂとが形成されている。

【００７８】

また、上記透過用ソース電極７ｂには、上記透明導電膜と金属膜とからなるソース配線４が接続されており、上記透過用ドレイン電極８ｂには、透過用画素電極２ｂが接続されている。

【００７９】

以上の構成により、上記ドレイン電極８ａに電気的に接続されている接続電極１０は、上記補助容量配線１２ａとその間に介在するゲート絶縁膜１１とによって、反射用補助容量素子を形成する。また、上記透過用画素電極２ｂは、上記補助容量配線１２ｂとその間に介在するゲート絶縁膜１１とによって、透過用補助容量素子を形成する。

【００８０】

さらに、上記透過用画素電極２ｂは、上述したとおり、ゲート絶縁膜１１上に形成されているため直接透過用ドレイン電極８ｂに接続されており、反射用画素電極２ａと反射用ドレイン電極８ａとを接続するコンタクトホール９のような構成要素は不要となっている。

【００８１】

なお、上記補助容量配線１２ａ・１２ｂは金属膜で形成され、図示しない配線により対向基板１３に形成された対向電極１４に接続される。また、上記ソース配線４を、上記透明導電膜と金属膜との２層構造としているのは、断線等の欠損に対する冗長性を持たせるためである。

【００８２】
以上のように、アクティブマトリックス基板１ａが構成されるが、次に、該アクティブマトリックス基板１ａの製造方法について説明する。
【００８３】
まず、ガラス等の透明絶縁性基板１５上に反射用ゲート電極６ａおよび透過用ゲート電極６ｂと、反射用ゲート配線３ａおよび透過用ゲート配線３ｂと、反射用補助容量配線１２ａおよび透過用補助容量配線１２ｂとをスパッタリング法等により成膜後、フォトリソグラフィー工程を経てパターニングを行う。
【００８４】
次に、ゲート絶縁膜１１、半導体層１６、ドーピングされた半導体層１７をプラズマＣＶＤ法を用いて成膜する。続いてＩＴＯ（Indium Tin Oxide）からなる透明電極膜をスパッタリング法で成膜し、フォトリソグラフィー工程を経て、接続電極１０および透過用画素電極２ｂを形成する。さらに、金属膜をスパッタリング法で成膜した後、パターニングを行い、ソース配線４と、反射用ソース電極７ａおよび透過用ソース電極７ｂと、反射用ドレイン電極８ａおよび透過用ドレイン電極８ｂとを形成する。
【００８５】
その後、層間絶縁膜１８として感光性のアクリル樹脂をスピン塗布法により、３μｍの膜厚で形成する。さらに、上記アクリル樹脂に対して、パターン露光を行い、アルカリ性の溶液によって現像処理する。これにより、露光された部分のみが、アルカリ性の溶液によってエッチングされ、層間絶縁膜１８を貫通するコンタクトホール９を形成する。なお、上記コンタクトホール９は、良好なテーパ形状を有するように形成する。
【００８６】
このように、上記層間絶縁膜１８として感光性のアクリル樹脂を用いることにより、薄膜の形成をスピン塗布法により行うことができる。したがって、数μｍという膜厚の薄膜を容易に形成することができる。また、上記層間絶縁膜１８のパターニングにはフォトレジストの塗布工程が不要となる等、生産性の点で有利になる。
【００８７】
また、本実施の形態における上記アクリル樹脂は着色されており、パターニング後に全面を露光処理することにより透明化することができる。なお、上記アクリル樹脂の透明化は、化学的処理によっても行うことができる。
【００８８】
次に、上記層間絶縁膜１８上に反射用画素電極２ａを、反射用ゲート配線３ａおよび透過用ゲート配線３ｂと、ソース配線４と、反射用薄膜トランジスタ（ＴＦＴ）５ａおよび透過用薄膜トランジスタ（ＴＦＴ）５ｂと、反射用補助容量配線１２ａとに重なるように形成する。なお、本実施の形態においては、上記反射用画素電極２ａの形成に際し、アルミニウム（Ａｌ）をスパッタリング法で成膜後、フォトリソグラフィー工程によりパターニングを行っている。しかし、反射用画素電極２ａの材料としては、アルミニウム（Ａｌ）に限定されることはなく、他の金属材料、例えば銀（Ａｇ）、または、ＡｌＳｉ（Ｓｉの含有量１パーセント程度）等のアルミ系合金を用いてもよく、反射率の高い導電性を有する膜であればよい。
【００８９】
以上により、本実施の形態におけるアクティブマトリックス基板１ａを製造することができる。
【００９０】
さらに、配向塗布膜および対向基板１３との貼り合せ、液晶材料の注入、偏光板の貼り合わせ等の従来より知られている方法を用いて液晶セルを製造し、背面にバックライトを設置することにより、上記アクティブマトリックス基板１ａを用いた液晶表示装置が完成する。
【００９１】
また、上記アクティブマトリックス基板１ａは、層間絶縁膜１８上に反射用画素電極２ａ

を設けているため、該層間絶縁膜１８の表面にフォトリソグラフィー工程等によって凹凸を形成しておくことにより、表面に凹凸を有する反射用画素電極２ａを得ることができる。したがって、この反射用画素電極２ａの表面の凹凸により、さまざまな入射角度の周囲光を利用することが可能となり、より明るい液晶表示装置を実現することができる。

【００９２】

なお、上記液晶装置においては、上記透過用画素電極２ｂと上記対向電極１４との間の上記液晶層２９の厚さを、上記反射用画素電極２ａと上記対向電極１４との間の上記液晶層２９の厚さよりも、厚くすることが望ましい。これにより、反射用画素電極２ａにより反射される光の液晶層２９での光路長と、透過用画素電極２ｂを通過する光の液晶層２９での光路長とを近づけることができる。したがって、両液晶層２９での光の特性変化を揃えることができ、光の利用効率をあげることが可能となる。

【００９３】

さらには、上記透過用画素電極２ｂと上記対向電極１４との間の上記液晶層２９の厚さを、上記反射用画素電極２ａと上記対向電極１４との間の上記液晶層２９の厚さの２倍とすることがより好ましい。これにより、反射用画素電極２ａにより反射される光の液晶層２９での光路長と、透過用画素電極２ｂを通過する光の液晶層２９での光路長とを同じにすることができる。したがって、両液晶層２９での光の特性変化を一致させることができ、光の利用効率をさらにあげることが可能となる。

【００９４】

以上のように、本実施の形態におけるアクティブマトリックス基板１ａは、反射型表示を行う反射用画素電極２ａと透過型表示を行う透過用画素電極２ｂとが独立した構成となっているため、反射用画素電極２ａと透過用画素電極２ｂとの制御を個別のパラメータを用いて行うことが可能となる。なお、本実施の形態においては、上述したとおり、上記反射用画素電極２ａおよび透過用画素電極２ｂは別画素として独立に制御されるが、画像の表示に関しては、あくまでも一組として用いられる。

【００９５】

ところで、従来の液晶表示装置においては、図１３に示すとおり、同一画素内に反射領域（反射用画素電極）２６と透過領域（透過用画素電極）２８とを形成し、かつ、反射領域と透過領域との液晶の厚みを異なるように変えているため、液晶層の容量Ｃｌｃは互いに異なる値となる。また、上記液晶表示装置では、該液晶装置の構成上、ゲート電極－ドレイン電極間の寄生容量Ｃｇｄ、補助容量素子の容量（補助容量）Ｃｃｓ、および、ゲート電位差ΔＶｇは、各領域２６・２８とも同一である。それゆえ、それぞれの最適対向電圧が異なり、対向電極（図示せず）の電圧と反射領域２６の最適対向電圧とのずれ、および／または、対向電極の電圧と透過領域２８の最適対向電圧とのずれが、表示品位を低下させる一因となっている。

【００９６】

一方、本実施の形態におけるアクティブマトリックス基板１ａを用いた液晶表示装置は、反射用画素電極２ａと透過用画素電極２ｂとに対して、個別のパラメータを用いて制御するために、後述するように、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させ、かつ、対向電極１４の電圧を該最適対向電圧の電圧値に設定することにより、対向電極１４の電圧と反射用画素電極２ａの最適対向電圧とのずれ、および、対向電極１４の電圧と透過用画素電極２ｂの最適対向電圧とのずれをなくすことが可能となる。

【００９７】

したがって、光の利用効率の高い、高品位な表示が可能な信頼性の高い液晶表示装置が得られる。また、消費電力を抑えるために低周波駆動させる場合においても、フリッカー現象を抑制することが可能となる。

【００９８】

以下に、上記反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させるためのパラメータによる制御方法について説明する。

【００９９】
上記各画素電極２ａ・２ｂに印加される電圧は、上述したとおり、ソース電圧とは一致せず、ゲートを閉じた瞬間にソース電圧からシフトする。
【０１００】
一方、上記電位のシフトを制御するパラメータとしては、例えば、配線パターン、構造、および、材料に起因する、上記ゲート電極－ドレイン電極間の寄生容量Ｃｇｄ、液晶層２９の容量Ｃｌｃ、および、補助容量素子の容量（以下、補助容量という）Ｃｃｓ等の各種容量設計パラメータと、上記ゲート電位差ΔＶｇ等の入力信号によるパラメータとがある。
【０１０１】
そこで、反射用画素電極２ａおよび透過用画素電極２ｂに対して、上記各種容量設計パラメータを個別に制御することにより、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させる第１の方法について説明する。次に、反射用画素電極２ａおよび透過用画素電極２ｂに対して、入力信号によるパラメータを個別に制御することにより、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させる第２の方法について説明する。さらに、反射用画素電極２ａおよび透過用画素電極２ｂに対して、それぞれの上記各種容量設計パラメータおよび入力信号によるパラメータを個別に制御することにより、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させる第３の方法について説明する。最後に、ソース信号を制御することにより、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させる第４の方法について説明する。
【０１０２】
まず、各種容量設計パラメータを個別に制御する第１の方法について説明する。なお、この方法では、上記反射用画素電極２ａと透過用画素電極２ｂとに同一振幅のゲート信号を入力することとする。
【０１０３】
ここで、反射用画素電極電位のソース信号電圧からの電圧シフト量（以下、反射用画素電極２ａの電圧シフト量という）をΔＶｄ（ｒ）、透過用画素電極電位のソース信号電圧からの電圧シフト量（以下、透過用画素電極２ｂの電圧シフト量という）をΔＶｄ（ｔ）とすると、前述した式（１）により、ΔＶｄ（ｒ）およびΔＶｄ（ｔ）は、それぞれ、以下の式（２）および（３）により求められる。
【０１０４】
ΔＶｄ（ｒ）＝ΔＶｇ（ｒ）×Ｃｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））　…　（２）
ΔＶｄ（ｔ）＝ΔＶｇ（ｔ）×Ｃｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））　…　（３）
なお、上記反射用画素電極２ａのゲート電位差をΔＶｇ（ｒ）、反射用ゲート電極６ａと反射用ドレイン電極８ａとの間の寄生容量をＣｇｄ（ｒ）、反射用画素電極２ａと対向電極１４との間の液晶層２９の容量をＣｌｃ（ｒ）、反射用画素電極に接続された補助容量をＣｃｓ（ｒ）とする。また、透過用画素電極２ｂのゲート電位差をΔＶｇ（ｔ）、上記透過用ゲート電極６ｂと透過用ドレイン電極８ｂとの間の寄生容量をＣｇｄ（ｔ）、透過用画素電極２ｂと対向電極１４との間の液晶層２９の容量をＣｌｃ（ｔ）、透過用画素電極に接続された補助容量をＣｃｓ（ｔ）とする。ここで、各ゲート電位差ΔＶｇ（ｒ）・ΔＶｇ（ｔ）はそれぞれ、各ゲート信号の高レベル電圧Ｖｇｈ（ｒ）・Ｖｇｈ（ｔ）と各ゲート信号の低レベル電圧Ｖｇｌ（ｒ）・Ｖｇｌ（ｔ）との差とする。
【０１０５】
一方、上記反射用画素電極２ａのゲート信号と透過用画素電極２ｂのゲート信号とは同一の振幅を有するため、反射用画素電極２ａのゲート電位差ΔＶｇ（ｒ）と透過用画素電極２ｂのゲート電位差ΔＶｇ（ｔ）とは同じ値となる。
【０１０６】

したがって、反射用画素電極２ａの電圧シフト量ΔＶｄ（ｒ）と透過用画素電極２ｂの電圧シフト量ΔＶｄ（ｔ）とを同じにするためには、以下の式（４）を満たすように液晶表示装置を設計すればよい。

【０１０７】

Ｃｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））＝Ｃｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））　…　（４）

つまり、上記式（４）の関係を満たすように、各寄生容量Ｃｇｄ（ｒ）・Ｃｇｄ（ｔ）、各液晶層２９の容量Ｃｌｃ（ｒ）・Ｃｌｃ（ｔ）、および、各補助容量Ｃｃｓ（ｒ）・Ｃｃｓ（ｔ）を選択することにより、反射用画素電極２ａの電圧シフト量ΔＶｄ（ｒ）と透過用画素電極２ｂの電圧シフト量ΔＶｄ（ｔ）とを同じにすることが可能となる。

【０１０８】

以上により、上記反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させることが可能となる。

【０１０９】

また、反射用ゲート配線３ａと透過用ゲート配線３ｂとを一組として、同一ゲート信号を入力してもよい。この場合には、ゲート信号の周波数が、従来構造のゲート信号の周波数の２倍になることを避けることができる。

【０１１０】

すなわち、本実施の形態のアクティブマトリックス基板１ａでは、上述したとおり、画素電極２は、金属膜からなる反射用画素電極２ａと透明導電膜からなる透過用画素電極２ｂとから構成され、それぞれに個別のゲート配線３ａ・３ｂが設けられている。このため、上記アクティブマトリックス基板１ａでは、従来構造のアクティブマトリックス基板に比べ、反射用画素電極に接続されたゲート配線からのゲート信号の位相と透過用画素電極に接続されたゲート配線からのゲート信号の位相とが異なるため、２倍の周波数のゲート信号を入力する必要がある。しかし、上述したように、反射用ゲート配線３ａと透過用ゲート配線３ｂとを一組として、同一ゲート信号、つまり同一振幅かつ同一位相のゲート信号を入力することにより、２倍の周波数のゲート信号を入力する必要がなくなり、従来の液晶表示装置に使われているアクティブマトリックス基板と同一の周波数のゲート信号の入力で表示が可能となる。

【０１１１】

次に、入力信号によるパラメータを個別に制御する第２の方法について説明する。

【０１１２】

従来の液晶表示装置に使われているアクティブマトリックス基板では、上述したとおり、反射領域２６と透過領域２８との液晶の厚みが異なるため、液晶層の容量Ｃｌｃは互いに相違する。一方、ゲート電極－ドレイン電極間の寄生容量Ｃｇｄ、補助容量Ｃｃｓ、および、ゲート電位差ΔＶｇは、各領域２６・２８とも同一である。それゆえ、Ｃｇｄ／（Ｃｇｄ＋Ｃｌｃ＋Ｃｃｓ）の値は、各領域２６・２８では異なっている。したがって、上記の式（１）に示す、各領域２６・２８の電圧シフト値ΔＶｄも異なる値となる。

【０１１３】

そこで、本実施の形態においては、上記反射用画素電極２ａと透過用画素電極２ｂとのＣｇｄ／（Ｃｇｄ＋Ｃｌｃ＋Ｃｃｓ）の値が異なる場合においても、上記反射用画素電極２ａの電圧シフト量ΔＶｄ（ｒ）と透過用画素電極２ｂの電圧シフト量ΔＶｄ（ｔ）とが同じなるように、反射用画素電極２ａのゲート電位差ΔＶｇ（ｒ）と透過用画素電極２ｂのゲート電位差ΔＶｇ（ｔ）とを個別に制御する。

【０１１４】

つまり、上記反射用画素電極２ａの電圧シフト量ΔＶｄ（ｒ）と透過用画素電極２ｂの電圧シフト量ΔＶｄ（ｔ）とは、それぞれ、上記の式（２）および式（３）で示されるため、以下の式（５）を満たすように液晶表示装置を設計すればよい。

【０１１５】

ΔＶｇ（ｒ）×Ｃｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））＝ΔＶｇ

（ｔ）×Ｃｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））　…　（５）
これにより、上記反射用画素電極２ａのＣｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））の値と、透過用画素電極２ｂのＣｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））の値とが互いに異なる場合であっても、反射用画素電極２ａのゲート電位差ΔＶｇ（ｒ）と透過用画素電極２ｂのゲート電位差ΔＶｇ（ｔ）とを個別に制御することにより、上記反射用画素電極２ａの電圧シフト量ΔＶｄ（ｒ）と透過用画素電極２ｂの電圧シフト量ΔＶｄ（ｔ）とを同じにすることが可能となる。

【０１１６】
以下に、上記第２の方法を用いた制御について、図５（ａ）および図５（ｂ）に基づいて、具体的に説明する。

【０１１７】
従来においては、図１４（ａ）～（ｅ）に示すように、反射用画素電極２６のゲート電位差ΔＶｇ（ｒ）と透過用画素電極２８のゲート電位差ΔＶｇ（ｔ）とが同一となるゲート信号を入力しても、反射用画素電極２６のシフト量ΔＶｄ（ｒ）と透過用画素電極２８のシフト量ΔＶｄ（ｔ）とは異なる結果となる。そこで、本実施の形態においては、例えば、図５（ａ）に示すように、透過用画素電極２ｂにおけるゲート信号の高レベル電圧Ｖｇｈ（ｔ）を制御し、例えば、Ｖｇｈ（ｔ）＞Ｖｇｈ（ｔ）’なるＶｇｈ（ｔ）’に補正することとする。

【０１１８】
一方、透過用画素電極２ｂに印加されるドレイン電圧は、上記式（１）に従って、ゲート電位差ΔＶｇ（ΔＶｇ＝Ｖｇｈ×Ｖｇｌ）に比例して変化する。したがって、ゲート信号の高レベル電圧Ｖｇｈ（ｔ）をＶｇｈ（ｔ）’に補正するこにより、図５（ｂ）に示すように、透過用画素電極２ｂに印加されるドレイン電圧のシフト量もΔＶｄ（ｔ）からΔＶｄ（ｔ）’へと変化する。

【０１１９】
したがって、補正後の透過用画素電極２ｂの電圧のシフト量ΔＶｄ（ｔ）’が、反射用画素電極２ａの電圧のシフト量ΔＶｄ（ｒ）と等しくなるように、上記ゲート信号入力時の電圧Ｖｇｈ（ｔ）’の値を決定すればよい。つまり、図５（ａ）に示すように、Ｖｇｈ（ｔ）の値をより小さいＶｇｈ（ｔ）’とし、電圧のシフト量を、ΔＶｄ（ｔ）とΔＶｄ（ｒ）との差ΔＶｓだけ少なくすれば、反射用画素電極２ａの電圧のシフト量ΔＶｄ（ｒ）と補正後の透過用画素電極２ｂの電圧のシフト量ΔＶｄ（ｔ）’とが等しくなる。ただし、図１４（ｄ）および図１４（ｅ）においては、便宜的にΔＶｄ（ｔ）＞ΔＶｄ（ｒ）としている。

【０１２０】
以上により、上記反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させることが可能となる。

【０１２１】
次に、各種容量設計パラメータおよび入力信号によるパラメータを個別に制御する第３の方法について説明する。

【０１２２】
上記反射用画素電極２ａの電圧シフト量ΔＶｄ（ｒ）と透過用画素電極２ｂの電圧シフト量ΔＶｄ（ｔ）とは、それぞれ、上記の式（２）および式（３）で示される。したがって、上記反射用画素電極２ａと透過用画素電極２ｂと入力されるゲート信号が同じであろうとなかろうと、また、上記反射用画素電極２ａのＣｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））の値と、透過用画素電極２ｂのＣｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））の値とが互いに異なる場合であろうとなかろうと、上記の式（５）を満たすように、上記反射用画素電極２ａのゲート電位差ΔＶｇ（ｒ）、反射用ゲート電極６ａと反射用ドレイン電極８ａとの間の寄生容量Ｃｇｄ（ｒ）、反射用画素電極２ａと対向電極１４との間の液晶層２９の容量Ｃｌｃ（ｒ）、反射用画素電極に接続された補助容量Ｃｃｓ（ｒ）、透過用画素電極２ｂのゲート電位差ΔＶｇ（ｔ）、上記透過

用ゲート電極６ｂと透過用ドレイン電極８ｂとの間の寄生容量Ｃｇｄ（ｔ）、透過用画素電極２ｂと対向電極１４との間の液晶層２９の容量Ｃｌｃ（ｔ）、および、透過用画素電極に接続された補助容量Ｃｃｓ（ｔ）を選択すればよい。

【０１２３】

これによっても、反射用画素電極２ａの電圧シフト量ΔＶｄ（ｒ）と透過用画素電極２ｂの電圧シフト量ΔＶｄ（ｔ）とを同じにすることが可能となる。

【０１２４】

以上により、上記反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させることが可能となる。

【０１２５】

次に、ソース信号を制御する第４の方法について説明する。

【０１２６】

上述したとおり、反射用画素電極２ａの電圧シフト量ΔＶｄ（ｒ）と透過用画素電極２ｂの電圧シフト量ΔＶｄ（ｔ）とは、それぞれ、上記の式（２）および式（３）で与えられる。したがって、ΔＶｄ（ｔ）とΔＶｄ（ｒ）との差ΔＶｓは、以下の式（６）で示される。

【０１２７】

ΔＶｓ＝ΔＶｇ（ｒ）×Ｃｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））－ΔＶｇ（ｔ）×Ｃｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））　…（６）

そこで、本実施の形態においては、例えば、図６（ａ）に示すように、あらかじめ、上記ΔＶｄ（ｔ）とΔＶｄ（ｒ）との差ΔＶｓを透過用画素電極２ｂに印加されるソース信号のみに加算する。これにより、図６（ｂ）に示すように、電圧のシフト量が、ΔＶｄ（ｔ）とΔＶｄ（ｒ）との差ΔＶｓだけ少なくなる。したがって、２つ目の制御方法と同様に、反射用画素電極２ａの電圧のシフト量ΔＶｄ（ｒ）と補正後の透過用画素電極２ｂの電圧のシフト量ΔＶｄ（ｔ）’とが等しくなる。

【０１２８】

以上により、上記反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させることが可能となる。

【０１２９】

したがって、上記アクティブマトリックス基板１ａを備える液晶表示層装置を用いて、上述した、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させるためのパラメータによる制御を行うことにより、光の利用効率が高く、高品位な表示が可能な信頼性の高い液晶表示装置が得られる。また、消費電力を抑えるために低周波駆動させる場合においても、フリッカー現象を抑制することが可能となる。

【０１３０】

なお、本発明は、上記の実施の形態に限定されるものではなく、本発明の範囲内で種々の変更が可能である。

【０１３１】

〔実施の形態２〕

本発明の他の実施の形態について図７および図８に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記の実施の形態１の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

【０１３２】

本実施の形態のアクティブマトリックス基板１ｂは、図７に示すとおり、１画素に占める反射用画素電極２ａの割合を大きくしたものである。また、上記反射用画素電極２ａは、透過用画素電極２ｂの外周部に沿った形状を有する開口部Ｐ１を有しており、該開口部Ｐ１内においてのみ透過用画素電極２ｂによる表示を視認することができる。

【０１３３】

すなわち、図８に示すように、透過用画素電極２ｂの周辺部の上に、層間絶縁膜１８を介

して、組をなす反射用画素電極２ａが重畳されている。

【０１３４】

より具体的には、上記反射用画素電極２ａは、組をなす透過用画素電極２ｂの周辺部と、隣り合うソース配線４の間における透過用ゲート配線３ｂと、透過用ゲート電極６ｂと、透過用ソース電極７ｂと、透過用ドレイン電極８ｂの一部とに、少なくとも一層以上の層間絶縁膜１８を介して重ねられている。

【０１３５】

以上のように、本実施の形態のアクティブマトリックス基板１ｂでは、前記実施の形態１のアクティブマトリックス基板１ａよりも、開口率を高くすることができる。したがって、上記対向基板１３側に遮光用のブラックマトリックスを設けることなく、コントラストの低下を防止することができ、光の利用効率を高めることが可能となる。

【０１３６】

一方、上記実施の形態１でも示したとおり、フリッカーを防止し、高品位な表示をするためには、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させ、かつ、対向電極１４の電圧を該最適対向電圧とすることが望ましい。

【０１３７】

そこで、本実施の形態においても、上記実施の形態１で示した、パラメータによる制御方法を用いる。つまり、反射用画素電極２ａと透過用画素電極２ｂとに対して、個別のパラメータを用いて制御し、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させ、かつ、対向電極１４の電圧を該最適対向電圧の電圧値に設定することにより、対向電極１４の電圧と反射用画素電極２ａの最適対向電圧とのずれ、および、対向電極１４の電圧と透過用画素電極２ｂの最適対向電圧とのずれをなくしている。

【０１３８】

上記のパラメータによる制御方法は、上記実施の形態１で示した、４つの方法の何れかを利用することにより実現できるため、記載を省略する。

【０１３９】

したがって、本実施の形態のアクティブマトリックス基板１ｂを用いることにより、光の利用効率が高く、高品位な表示が可能な信頼性の高い液晶表示装置を得ることが可能となる。また、消費電力を抑えるために低周波駆動させる場合においても、フリッカー現象を抑制することが可能となる。

【０１４０】

なお、本発明は、上記の実施の形態に限定されるものではなく、本発明の範囲内で種々の変更が可能である。

【０１４１】

上記の実施の形態では、上記反射用画素電極２ａは、組をなす透過用画素電極２ｂの周辺部と、隣り合うソース配線４の間における透過用ゲート配線３ｂと、透過用ゲート電極６ｂと、透過用ソース電極７ｂと、透過用ドレイン電極８ｂの一部とに、少なくとも一層以上の層間絶縁膜１８を介して重ねられている。しかし、組をなす反射用画素電極２ａにより重畳される領域は、上記のように、特に限定されるものではなく、十分な開口率が得られるだけの領域であればよい。

【０１４２】

〔実施の形態３〕

本発明の他の実施の形態について図９ないし図１１に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記の実施の形態１の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

【０１４３】

本実施の形態のアクティブマトリックス基板１ｃは、図９に示すとおり、上記実施の形態２と同様に、１画素に占める反射用画素電極２ａの割合を大きくしたものである。また、上記反射用画素電極２ａは、実施の形態２と同様に、開口部Ｐ２を有しており、該開口部Ｐ２内においてのみ透過用画素電極２ｂによる表示を視認することができる。

【０１４４】
すなわち、図１０に示すように、透過用画素電極２ｂの周辺部の上に、層間絶縁膜１８を介して、組をなす反射用画素電極２ａが重畳されている。
【０１４５】
より具体的には、上記反射用画素電極２ａは、組をなす透過用画素電極２ｂの周辺部と、隣り合うソース配線４の間における透過用ゲート配線３ｂと、透過用ゲート電極６ｂと、透過用ソース電極７ｂと、透過用ドレイン電極８ｂとに、少なくとも一層以上の層間絶縁膜１８を介して重ねられている。
【０１４６】
また、一対の上記反射用画素電極２ａと透過用画素電極２ｂとに接続される補助容量配線２０を共通化している。さらに、上記共通の補助容量配線２０は、反射用画素電極２ａに重畳される位置に配されている。
【０１４７】
また、上記透過用ゲート電極３ｂは、上記反射用ゲート電極３ａと補助容量配線２０の間に配されている。
【０１４８】
つまり、本実施の形態のアクティブマトリックス基板１ｃは、図１０および図１１に示すように、上記透過用画素電極２ｂによる表示を視認することができる範囲を除いた透過用画素電極２ｂの部分が、反射用画素電極２ａと透明絶縁性基板１５との間に配されており、かつ、上記共通の補助容量配線２０が、透過用画素電極２ｂと透明絶縁性基板１５との間に配される構造となっている。
【０１４９】
なお、上記透過用画素電極２ｂは、共通の補助容量配線２０とその間に介在するゲート絶縁膜１１とによって、透過用補助容量素子を形成する。
【０１５０】
以上のような構造をとることにより、上記対向基板１３側から視認できる透過用画素電極２ｂの領域と補助容量配線２０とが重ならないため、透過用画素電極２ｂの対向基板１３側から視認できる領域の面積を広くすることができる。
【０１５１】
したがって、上記アクティブマトリックス基板１ｃでは、上記透過用画素電極２ｂによる表示を視認することができる範囲を除いた透過用画素電極２ｂの部分が反射用画素電極２ａと透明絶縁性基板１５との間に配されることにより、開口率が高くなることに加えて、上記補助容量配線２０の配置位置により、開口率をさらに高くすることが可能となる。
【０１５２】
それゆえ、上記アクティブマトリックス基板１ｃでは、上記実施の形態２よりも、さらに開口率を高くすることが可能となり、上記対向基板１３側に遮光用のブラックマトリックスを設けることなく、コントラストの低下を防止することができ、光の利用効率を高めることが可能となる。
【０１５３】
一方、上記アクティブマトリックス基板１ｃでは、反射画素電極２ａの反射用補助容量素子は、図１１に示すように、上記実施の形態１で示した接続電極１０を介することなく、補助容量電極１９をゲート絶縁膜１１を介して共通の補助容量配線２０に重畳することにより形成されている。また、従来どおりに接続電極１０を用いて補助容量を形成した場合には、該接続電極１０が透過用ゲート配線３ｂとゲート絶縁膜１１とを介して重なり、かなり大きな寄生容量が発生することになる。そのため、上記アクティブマトリックス基板１ｃでは、上記コンタクトホール９を介して、補助容量電極１９を反射用画素電極２ａに接続させ、さらに、反射用画素電極２ａと透過用ゲート配線３ｂとの間の層間絶縁膜１８に誘電率が低くて膜厚の厚いアクリル系樹脂を採用することにより、上記寄生容量が大きくなることを抑えている。
【０１５４】

一方、上記実施の形態１でも示したとおり、フリッカーを防止し、高品位な表示をするためには、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させ、かつ、対向電極１４の電圧を該最適対向電圧の電圧値に設定することが望ましい。

【０１５５】

そこで、本実施の形態においても、上記実施の形態１で示した、パラメータによる制御方法を用いる。つまり、反射用画素電極２ａと透過用画素電極２ｂとに対して、個別のパラメータを用いて制御し、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させ、かつ、対向電極１４の電圧を該最適対向電圧の電圧値に設定することにより、対向電極１４の電圧と反射用画素電極２ａの最適対向電圧とのずれ、および、対向電極１４の電圧と透過用画素電極２ｂの最適対向電圧とのずれをなくしている。

【０１５６】

上記のパラメータによる制御方法は、上記実施の形態１で示した、４つの方法の何れかを利用することにより実現できるため、記載を省略する。

【０１５７】

したがって、本実施の形態のアクティブマトリックス基板１ｃを用いることにより、光の利用効率が高く、高品位な表示が可能な信頼性の高い液晶表示装置を得ることが可能となる。また、消費電力を抑えるために低周波駆動させる場合においても、フリッカー現象を抑制することが可能となる。

【０１５８】

なお、本発明は、上記の実施の形態に限定されるものではなく、本発明の範囲内で種々の変更が可能である。

【０１５９】

例えば、組をなす反射用画素電極２ａの平面形状は、上記のように補助容量配線２０が反射用画素電極２ａに重畳される位置に配されている範囲内で、さまざまな形状としてもよい。

【０１６０】

〔実施の形態４〕

本発明の他の実施の形態について図１２に基づいて説明すれば、以下の通りである。なお、説明の便宜上、前記の実施の形態１または実施の形態３の図面に示した部材と同一の機能を有する部材については、同一の符号を付し、その説明を省略する。

【０１６１】

本実施の形態のアクティブマトリックス基板１ｄは、図１２に示すとおり、上記実施の形態３のアクティブマトリックス基板１ｃの反射用ゲート配線３ａと透過用ゲート配線３ｂとを共通のゲート配線３とし、それに伴い、アクティブマトリックス基板１ｃの反射用ゲート電極６ａと透過用ゲート電極６ｂとを共通のゲート電極６としたものである。

【０１６２】

したがって、上記アクティブマトリックス基板１ｄのゲート配線数は、実施の形態３におけるアクティブマトリックス基板１ｃのゲート配線数の半分しか必要としない。これにより、本実施の形態においては、実施の形態３において得られる効果に加えて、１組の反射用画素電極２ａと透過用画素電極２ｂとからなる画素の微細化を図ることができ、解像度の高い液晶表示装置が得られる。さらに、上記アクティブマトリックス基板１ｄの生産時の歩留まりを低減することができ、上記アクティブマトリックス基板１ｄを備える液晶表示装置の生産効率をあげることが可能となる。

【０１６３】

一方、上記実施の形態１でも示したとおり、フリッカーを防止し、高品位な表示をするためには、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させ、かつ、対向電極１４の電圧を該最適対向電圧の電圧値に設定することが望ましい。

【０１６４】

そこで、本実施の形態においても、上記実施の形態１で示した、パラメータによる制御方法を用いる。つまり、反射用画素電極２ａと透過用画素電極２ｂとに対して、個別のパラメータを用いて制御し、反射用画素電極２ａの最適対向電圧と透過用画素電極２ｂの最適対向電圧とを一致させ、かつ、対向電極１４の電圧を該最適対向電圧の電圧値に設定することにより、対向電極１４の電圧と反射用画素電極２ａの最適対向電圧とのずれ、および、対向電極１４の電圧と透過用画素電極２ｂの最適対向電圧とのずれをなくしている。

【０１６５】

上記のパラメータによる制御方法は、上記実施の形態１で示した、４つの方法の何れかを利用することにより実現できるため、記載を省略する。

【０１６６】

したがって、本実施の形態のアクティブマトリックス基板１ｄを用いることにより、光の利用効率が高く、高品位な表示が可能な信頼性の高い液晶表示装置を得ることが可能となる。また、消費電力を抑えるために低周波駆動させる場合においても、フリッカー現象を抑制することが可能となる。

【０１６７】

なお、本発明は、上記の実施の形態に限定されるものではなく、本発明の範囲内で種々の変更が可能である。

【０１６８】

例えば、実施の形態３にも示したとおり、組をなす反射用画素電極２ａの平面形状を、上記のように補助容量配線２０が反射用画素電極２ａに重畳される位置に配されている範囲内で、さまざまな形状としてもよい。

【０１６９】

【発明の効果】

本発明の液晶表示装置は、以上のように、上記スイッチング素子は、第１のスイッチング素子と第２のスイッチング素子とからなり、上記反射用画素電極は、第１のスイッチング素子を介して第１のゲート配線に接続され、上記透過用画素電極は、第２のスイッチング素子を介して第２のゲート配線に接続され、上記補助容量素子は、上記反射用画素電極に接続される反射用補助容量素子と、上記透過用画素電極に接続される透過用補助容量素子とを有し、第１のゲート配線に入力されるゲート信号の振幅と、第２のゲート配線に入力されるゲート信号の振幅と、上記第１のスイッチング素子のゲート電極とドレイン電極との間の寄生容量と、上記第２のスイッチング素子のゲート電極とドレイン電極との間の寄生容量と、上記反射用画素電極と上記対向電極との間の上記液晶層の容量と、上記透過用画素電極と上記対向電極との間の上記液晶層の容量と、上記反射用補助容量素子の容量と、上記透過用補助容量素子の容量とが、上記スイッチング素子のスイッチング時に生じる、反射用画素電極電位のソース信号電圧からの電圧シフト量と、透過用画素電極電位のソース信号電圧からの電圧シフト量とが同じになるように設定されているものである。

【０１７０】

それゆえ、本発明の液晶表示装置では、液晶表示装置を長期間使用した場合に生じる、ムラやかすみといった表示不良の発生を抑えることができる。さらに、フリッカーの発生も抑制することができる。一方、上記反射用画素電極と透過用画素電極とを用いているため、光の利用効率は上がっている。それゆえ、周囲光の状態によらず、光の利用効率が高く、かつ高品位な表示を可能とし得るという効果を奏する。

【０１７１】

また、本発明の液晶表示装置は、上記の液晶表示装置において、第１のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｒ）、反射用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｒ）、および、上記反射用補助容量素子の容量をＣｃｓ（ｒ）とし、第２のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｔ）、透過用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｔ）、および、上記透過用補助容量素子の容量をＣｃｓ（ｔ）とし、上記第１のゲート配線に入力されるゲート信号の振幅をΔＶｇ（ｒ）、および、上記第２のゲート配線に入力されるゲート

信号の振幅をΔＶｇ（ｔ）とした場合に、ΔＶｇ（ｒ）×Ｃｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））＝ΔＶｇ（ｔ）×Ｃｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））なる関係を満たすものである。

【０１７２】

それゆえ、上記液晶表示装置では、上記反射用最適対向電圧と透過用最適対向電圧とを一致させることが可能となるという効果を奏する。

【０１７３】

また、本発明の液晶表示装置は、上記の液晶表示装置において、第１のゲート配線と、第２のゲート配線とに同一のゲート信号を入力するものである。

【０１７４】

それゆえ、反射用画素電極に接続されたゲート配線からのゲート信号の位相と、透過用画素電極に接続されたゲート配線からのゲート信号との位相とをずらす必要がなくなるため、位相をずらして順次ゲート信号を入力する場合と比較して、ゲート信号の周波数を半分にすることが可能となる。それゆえ、消費電力を低減しつつ、高品位な表示を可能とし得るという効果を奏する。

【０１７５】

本発明の液晶表示装置は、以上のように、上記スイッチング素子は、第１のスイッチング素子と第２のスイッチング素子とからなり、上記反射用画素電極は、第１のスイッチング素子を介して第１のゲート配線に接続され、上記透過用画素電極は、第２のスイッチング素子を介して第２のゲート配線に接続され、上記補助容量素子は、上記反射用画素電極に接続される反射用補助容量素子と、上記透過用画素電極に接続される透過用補助容量素子とを有し、上記第１のスイッチング素子および上記第２のスイッチング素子のスイッチング時に生じる、反射用画素電極電位のソース信号電圧からの電圧シフトおよび透過用画素電極電位のソース信号電圧からの電圧シフトの後の、反射用画素電極と透過用画素電極とにおける、電圧波形についての時間軸に沿った中心軸の電圧を一致させるように、上記反射用画素電極と上記透過用画素電極とによるそれぞれの表示タイミングにあわせて、第１のスイッチング素子を介して反射用画素電極に印加されるソース信号電圧と、第２のスイッチング素子を介して透過用画素電極に印加されるソース信号電圧とを異ならせておくものである。

【０１７６】

それゆえ、本発明の液晶表示装置では、液晶表示装置を長期間使用した場合に生じる、ムラやかすみといった表示不良の発生を抑えることができる。さらに、フリッカーの発生も抑制することができる。一方、上記反射用画素電極と透過用画素電極とを用いているため、光の利用効率は上がっている。それゆえ、周囲光の状態によらず、光の利用効率が高く、かつ高品位な表示を可能とし得るという効果を奏する。

【０１７７】

また、本発明の液晶表示装置は、上記の液晶表示装置において、第１のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｒ）、反射用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｒ）、および、上記反射用補助容量素子の容量をＣｃｓ（ｒ）とし、第２のスイッチング素子のゲート電極とドレイン電極との間の寄生容量をＣｇｄ（ｔ）、透過用画素電極と対向電極との間の液晶層の容量をＣｌｃ（ｔ）、および、上記透過用補助容量素子の容量をＣｃｓ（ｔ）とし、上記第１のゲート配線に入力されるゲート信号の振幅をΔＶｇ（ｒ）、および、上記第２のゲート配線に入力されるゲート信号の振幅をΔＶｇ（ｔ）とした場合に、上記反射用画素電極に印加されるソース信号電圧と、上記透過用画素電極に印加されるソース信号電圧との差ΔＶｓは、ΔＶｓ＝ΔＶｇ（ｒ）×Ｃｇｄ（ｒ）／（Ｃｇｄ（ｒ）＋Ｃｌｃ（ｒ）＋Ｃｃｓ（ｒ））－ΔＶｇ（ｔ）×Ｃｇｄ（ｔ）／（Ｃｇｄ（ｔ）＋Ｃｌｃ（ｔ）＋Ｃｃｓ（ｔ））なる関係を満たすものである。

【０１７８】

それゆえ、反射用画素電極のシフト後の電位と、透過用画素電極のシフト後の電位とが、

上記のソース信号電圧の差ΔＶｓにより、一致することになる。それゆえ、上記液晶表示装置では、上記反射用最適対向電圧と透過用最適対向電圧とを一致させることが可能となるという効果を奏する。

【０１７９】

また、本発明の液晶表示装置は、上記の液晶表示装置において、透過用画素電極と対向電極との間の液晶層の厚さを、反射用画素電極と対向電極との間の液晶層の厚さよりも大きくするものである。

【０１８０】

それゆえ、上記反射画素電極の領域に対応する液晶層と、上記透過画素電極の領域に対応する液晶層とにおける光の特性の変化を揃えることができる。それゆえ、光の利用効率をさらに高くすることが可能となるという効果を奏する。

【０１８１】

また、本発明の液晶表示装置は、上記の液晶表示装置において、透過用画素電極と対向電極との間の液晶層の厚さを、反射用画素電極と対向電極との間の液晶層の厚さの２倍とするものである。

【０１８２】

それゆえ、上記反射画素電極の領域に対応する液晶層と、上記透過画素電極の領域に対応する液晶層とにおける光の特性の変化を一致させることができる。それゆえ、光の利用効率をいっそう高くすることが可能となるという効果を奏する。

【０１８３】

また、本発明の液晶表示装置は、上記の液晶表示装置において、透過用画素電極の周辺部が、一層以上の絶縁膜を介して、組をなす反射用画素電極により重畳されているものである。

【０１８４】

それゆえ、液晶表示装置全体での開口率が高くなり、光の利用効率を上げることが可能となるという効果を奏する。

【０１８５】

また、本発明の液晶表示装置は、上記の液晶表示装置において、反射用補助容量素子は、反射用補助容量配線と、反射用画素電極と電気的に接続された導電膜とにより形成され、透過用補助容量素子は、透過用補助容量配線と、透過用画素電極とにより形成され、上記反射用補助容量配線と上記透過用補助容量配線とが、組をなす反射用画素電極と透過用画素電極では同一配線であり、上記補助容量配線は、反射用画素電極が重畳していない透過用画素電極の領域とは重畳しないものである。

【０１８６】

それゆえ、上記透過用画素電極の液晶表示に利用される実面積を、補助容量配線の面積分、さらに増加させることが可能となる。それゆえ、液晶表示装置全体での開口率をさらに高くすることができ、光の利用効率をいっそう上げることが可能となるという効果を奏する。

【０１８７】

また、本発明の液晶表示装置は、上記の液晶表示装置において、第１のゲート配線と第２のゲート配線とが、組をなす反射用画素電極と透過用画素電極とでは同一配線であるものである。

【０１８８】

したがって、上記画素の微細化を図ることができ、解像度の高い液晶表示装置が得られると同時に、液晶表示装置の生産時の歩留まりを大幅に低減することが可能となるという効果を奏する。

【図面の簡単な説明】

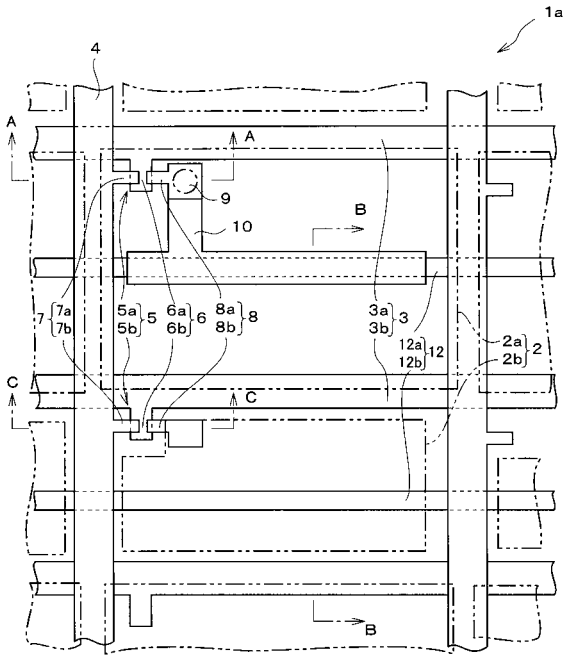
【図１】本発明におけるアクティブマトリックス基板の実施の一形態を示す平面図である。

【図２】上記アクティブマトリックス基板を液晶表示装置に用いた場合の上記アクティブ

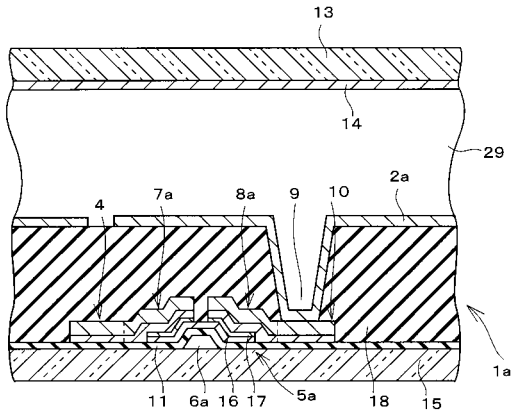
マトリックス基板のＡ－Ａ線矢視断面図である。
【図３】上記アクティブマトリックス基板を液晶表示装置に用いた場合の上記アクティブマトリックス基板のＢ－Ｂ線矢視断面図である。
【図４】上記アクティブマトリックス基板を液晶表示装置に用いた場合の上記アクティブマトリックス基板のＣ－Ｃ線矢視断面図である。
【図５】（ａ）は上記アクティブマトリックス基板における透過用画素電極に接続される薄膜トランジスタ（ＴＦＴ）のゲート電極に入力される補正されたゲート信号を示す波形図であり、（ｂ）は上記アクティブマトリックス基板における透過用画素電極に印加される補正されたドレイン電圧を示す信号の波形図である。
【図６】（ａ）は上記アクティブマトリックス基板におけるソース電極に入力される補正されたソース信号の波形図であり、（ｂ）は上記アクティブマトリックス基板における透過用画素電極に印加される補正されたドレイン電圧を示す信号の波形図である。
【図７】本発明におけるアクティブマトリックス基板の他の実施の一形態を示す平面図である
【図８】上記アクティブマトリックス基板を液晶表示装置に用いた場合の上記アクティブマトリックス基板のＤ－Ｄ線矢視断面図である。
【図９】本発明におけるアクティブマトリックス基板のさらに他の実施の一形態を示す平面図である
【図１０】上記アクティブマトリックス基板を液晶表示装置に用いた場合の上記アクティブマトリックス基板のＥ－Ｅ線矢視断面図である。
【図１１】上記アクティブマトリックス基板を液晶表示装置に用いた場合の上記アクティブマトリックス基板のＦ－Ｆ線矢視断面図である。
【図１２】本発明におけるアクティブマトリックス基板のさらに他の実施の一形態を示す平面図である
【図１３】従来のアクティブマトリックス基板を示す平面図である。
【図１４】（ａ）は上記従来のアクティブマトリックス基板における反射用画素電極に接続される薄膜トランジスタ（ＴＦＴ）のゲート電極に入力されるゲート信号を示す波形図であり、（ｂ）は上記従来のアクティブマトリックス基板における透過用画素電極に接続される薄膜トランジスタ（ＴＦＴ）のゲート電極に入力されるゲート信号の波形図であり、（ｃ）は上記従来のアクティブマトリックス基板におけるソース電極に入力されるソース信号を示す波形図であり、（ｄ）は上記従来のアクティブマトリックス基板における反射用画素電極に印加されるドレイン電圧を示す信号の波形図であり、（ｅ）は上記従来のアクティブマトリックス基板における透過用画素電極に印加されるドレイン電圧を示す信号の波形図である。
【符号の説明】
１ａ・１ｂ・１ｃ・１ｄ　アクティブマトリックス基板
２　画素電極
２ａ　反射用画素電極
２ｂ　透過用画素電極
３　ゲート配線
３ａ　反射用ゲート配線（第１のゲート配線）
３ｂ　透過用ゲート配線（第２のゲート配線）
４　ソース配線
５　薄膜トランジスタ（スイッチング素子）
５ａ　反射用薄膜トランジスタ（第１のスイッチング素子）
５ｂ　透過用薄膜トランジスタ（第２のスイッチング素子）
６　ゲート電極
６ａ　反射用ゲート電極
６ｂ　透過用ゲート電極
７　ソース電極

７ａ　反射用ソース電極
７ｂ　透過用ソース電極
８　　ドレイン電極
８ａ　反射用ドレイン電極
８ｂ　透過用ドレイン電極
９　　コンタクトホール
１０　　接続電極
１１　　ゲート絶縁膜
１２　　補助容量配線
１２ａ　反射用補助容量配線
１２ｂ　透過用補助容量配線
１３　　対向基板
１４　　対向電極
１５　　透明絶縁性基板
１６　　半導体層
１７　　ドーピングされた半導体層
１８　　層間絶縁膜（絶縁膜）
１９　　補助容量電極（導電膜）
２０　　補助容量配線
２１　　ゲート配線
２２　　ソース配線
２３　　薄膜トランジスタ（ＴＦＴ）
２４　　コンタクトホール
２５　　接続配線
２６　　反射領域・反射用画素電極
２７　　補助容量配線
２８　　透過領域・透過用画素電極
２９　　液晶層
Ｐ１・Ｐ２　　開口部

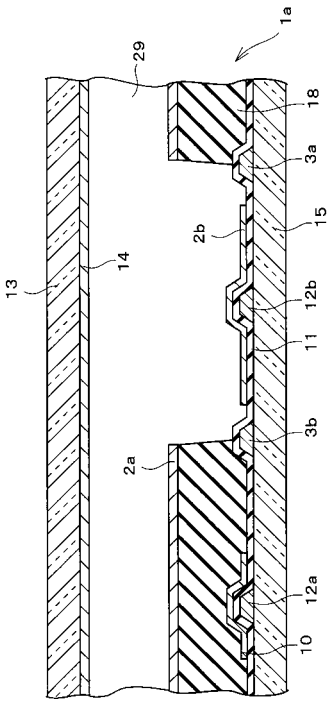
【図１】


1a
4
A
A
9
B
10
7
7a
7b
5a
5b
5
6a
6b
6
8a
8b
8
3a
3b
3
12a
12b
12
2a
2b
2
C
C
B

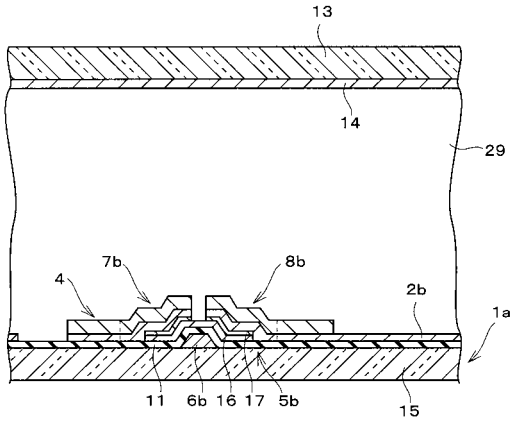
【図２】


13
14
29
2a
4
7a
8a
9
10
1a
11
6a
16
17
5a
18
15

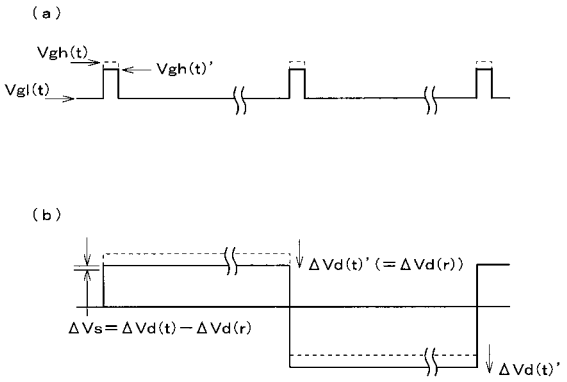
【図３】


1a
29
18
3a
15
2b
14
13
12b
11
3b
2a
12a
10

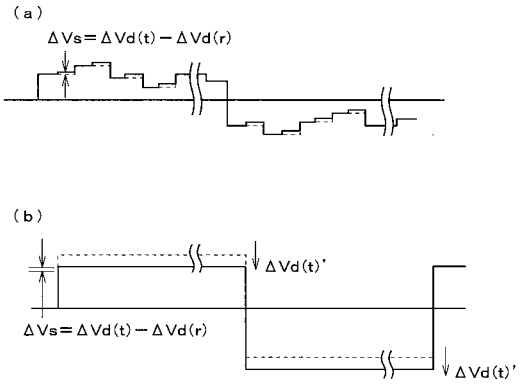
【図４】


13
14
29
7b
8b
4
2b
1a
11
6b
16
17
5b
15

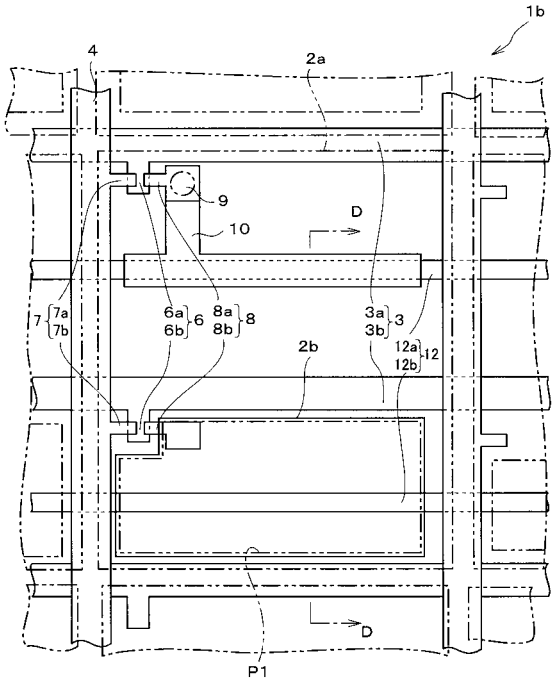
【図５】


(a)
Vgh(t)
Vgh(t)'
Vgl(t)
(b)
ΔVd(t)'(=ΔVd(r))
ΔVs=ΔVd(t)−ΔVd(r)
ΔVd(t)'

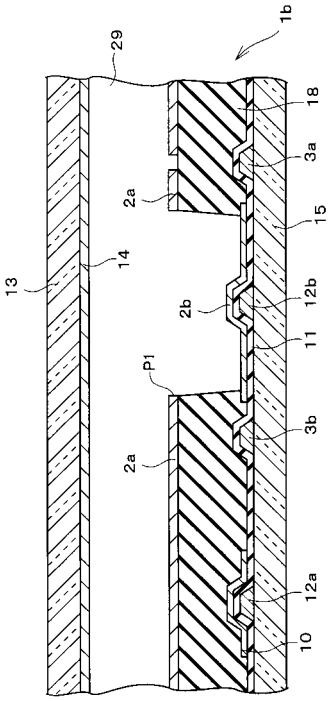
【図６】


(a)
ΔVs=ΔVd(t)−ΔVd(r)
(b)
ΔVd(t)'
ΔVs=ΔVd(t)−ΔVd(r)
ΔVd(t)'

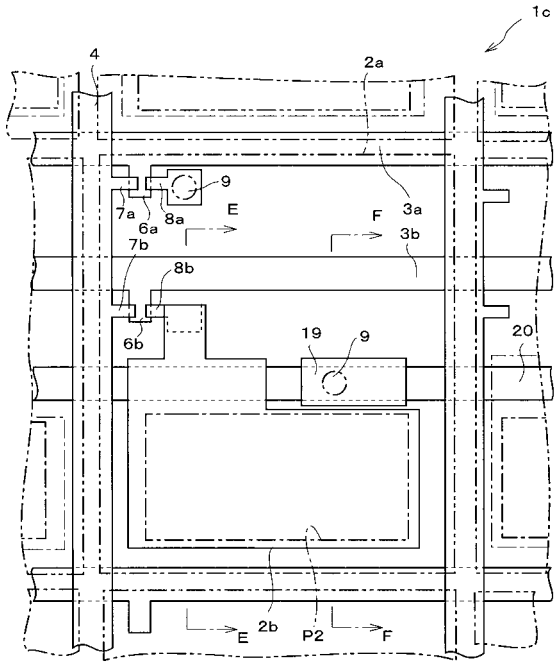
【図７】


1b
4
2a
9
10
D
7
7a
7b
6a
6b
6
8a
8b
8
3a
3b
3
12a
12b
12
2b
D
P1

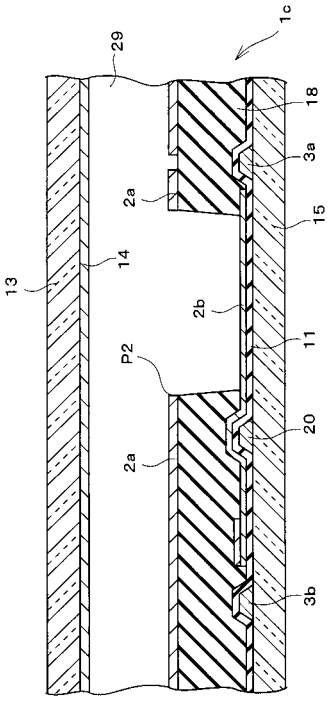
【図８】


1b
29
18
3a
2a
15
14
13
2b
12b
11
P1
3b
2a
12a
10

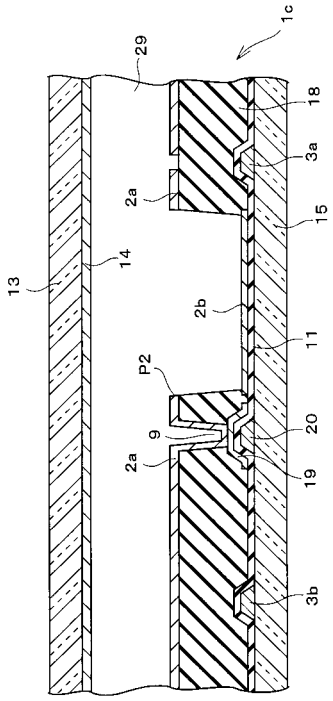
【図９】


1c
4
2a
9
7a
6a
8a
E
F
3a
3b
7b
8b
6b
19
9
20
E
2b
P2
F

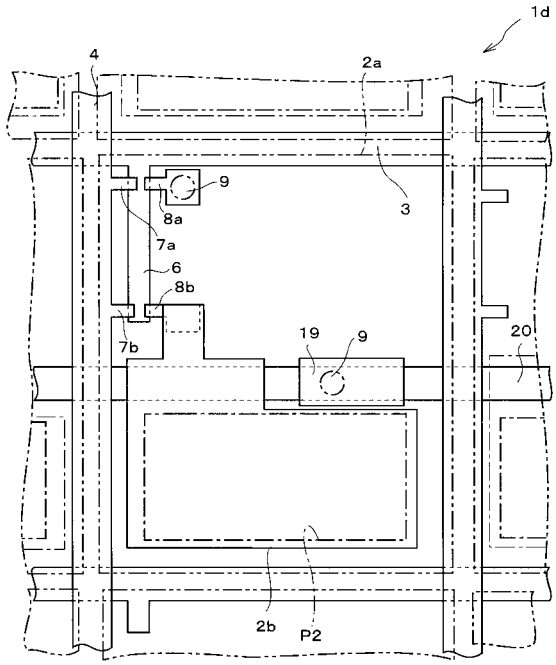
【図１０】



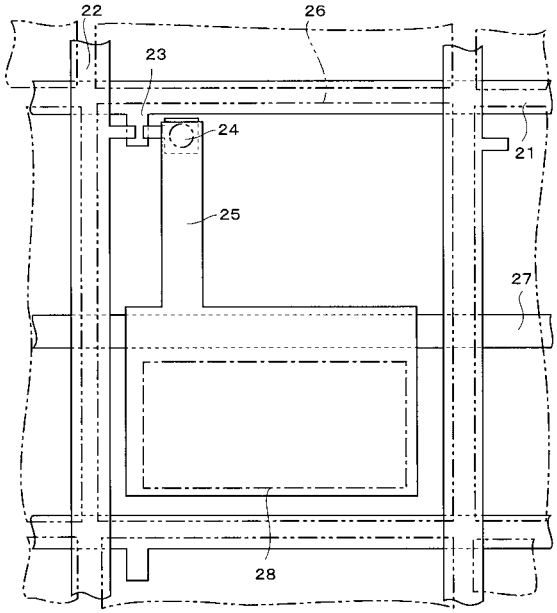
【図１１】



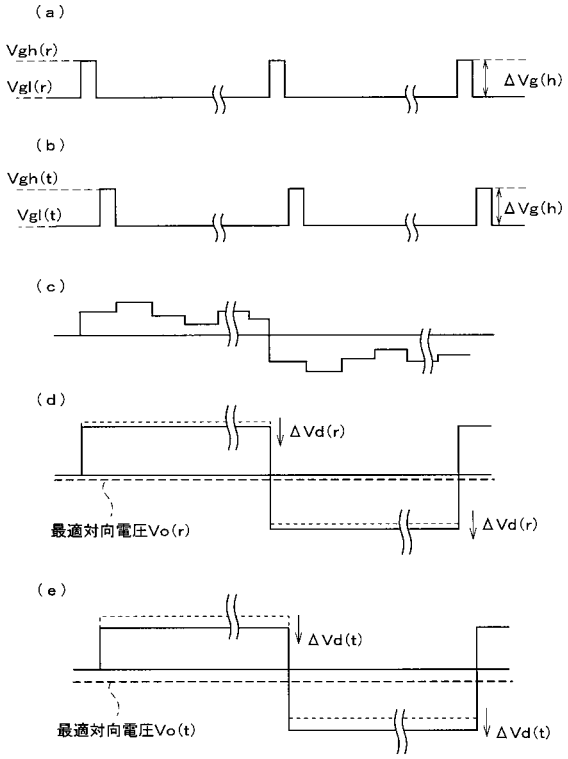
【図１２】



【図１３】



【図１４】


(a)
Vgh(r)
Vgl(r)
ΔVg(h)
(b)
Vgh(t)
Vgl(t)
ΔVg(h)
(c)
(d)
ΔVd(r)
最適対向電圧Vo(r)
ΔVd(r)
(e)
ΔVd(t)
最適対向電圧Vo(t)
ΔVd(t)

フロントページの続き

(51)Int.Cl.			FI		
G09G	***3/36***	***(2006.01)***	G09G	3/20	611E
H01L	***29/786***	***(2006.01)***	G09G	3/20	624B
H01L	***21/336***	***(2006.01)***	G09G	3/36	
			H01L	29/78	612Z

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343
G02F 1/133
G02F 1/1335
G02F 1/1368

专利名称(译)	液晶表示装置		
公开(公告)号	JP3792579B2	公开(公告)日	2006-07-05
申请号	JP2002020566	申请日	2002-01-29
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	川合勝博		
发明人	川合 勝博		
IPC分类号	G02F1/1343 G02F1/133 G02F1/1368 G02F1/1335 G09G3/20 G09G3/36 H01L29/786 H01L21/336		
FI分类号	G02F1/1343 G02F1/133.550 G02F1/1368 G02F1/1335.520 G09G3/20.611.A G09G3/20.611.E G09G3/20.624.B G09G3/36 H01L29/78.612.Z		
F-TERM分类号	2H091/FA14 2H091/FA14Y 2H091/FA41 2H091/FA41Z 2H091/FB08 2H091/GA07 2H091/GA11 2H091/GA13 2H091/JA03 2H091/LA12 2H091/LA16 2H091/LA30 2H092/GA13 2H092/JA24 2H092/JB04 2H092/JB05 2H092/JB42 2H092/JB69 2H092/NA07 2H092/NA29 2H092/PA06 2H093/NA16 2H093/NC03 2H093/NC34 2H093/NC35 2H093/NC65 2H093/ND09 2H093/ND10 2H093/ND12 2H093/ND35 2H093/ND47 2H093/NH05 2H191/FA32Y 2H191/FA45Y 2H191/FB14 2H191/FC02 2H191/FC10 2H191/GA04 2H191/GA10 2H191/GA19 2H191/JA03 2H191/LA13 2H191/LA21 2H191/LA31 2H191/LA40 2H191/NA13 2H191/NA34 2H191/NA37 2H192/AA24 2H192/BC24 2H192/BC31 2H192/BC64 2H192/BC72 2H192/BC82 2H192/CB05 2H192/DA12 2H192/DA43 2H192/DA72 2H192/EA67 2H192/GD61 2H192/HA33 2H193/ZA04 2H193/ZD32 2H193/ZF03 2H193/ZH40 2H291/FA32Y 2H291/FA45Y 2H291/FB14 2H291/FC02 2H291/FC10 2H291/GA04 2H291/GA10 2H291/GA19 2H291/JA03 2H291/LA13 2H291/LA21 2H291/LA31 2H291/LA40 2H291/NA13 2H291/NA34 2H291/NA37 5C006/AC24 5C006/AF46 5C006/BB16 5C006/BB28 5C006/BC06 5C006/BC08 5C006/FA23 5C006/FA34 5C006/FA38 5C006/FA47 5C006/GA02 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD06 5C080/DD26 5C080/FF11 5C080/JJ04 5C080/JJ06 5F110/AA30 5F110/BB01 5F110/CC07 5F110/DD02 5F110/EE44 5F110/GG45 5F110/HK02 5F110/HK07 5F110/HK08 5F110/HK22 5F110/HK33 5F110/HK35 5F110/HL01 5F110/HL02 5F110/HL03 5F110/HL06 5F110/NN02 5F110/NN27 5F110/NN36 5F110/NN73		
审查员(译)	山口博之		
其他公开文献	JP2003222890A		
外部链接	Espacenet		

摘要(译)

要解决的问题：获得一种有源矩阵液晶显示装置，无论环境光的状态如何，都能够以高光利用率进行高质量显示。 解决方案：开关元件5包括第一和第二开关元件5a和5b。辅助电容元件具有反射辅助电容元件和透射辅助电容元件。输入到第一和第二栅极布线3a和3b的各个栅极信号的幅度，第一和第二开关元件5a和5b的各个栅极和漏极之间的寄生电容，以及反射在切换期间产生的像素电极2a部分和透射像素电极2b部分的每个液晶层29的电容，以及反射辅助电容元件和透射辅助电容元件的电容，来自源信号电压的电压偏移量被设定为与来自透射像素电极电位的源极信号电压的电压偏移量相同。

1a
29
18
3a
15
2b
13
14
12b
11
3b
2a
12a
10