

(51)Int.Cl ⁷	識別記号	F I
G 0 2 F 1/133	550	G 0 2 F 1/133
	1/1368	1/1368
G 0 9 G 3/36		G 0 9 G 3/36

請求項の数 7（全 33数）

(21)出願番号	特願2001－94034(P2001－94034)	(73)特許権者	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22)出願日	平成13年3月28日(2001.3.28)	(72)発明者	津田 和彦 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(65)公開番号	特開2002－14321(P2002－14321A)	(72)発明者	中村 久和 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(43)公開日	平成14年1月18日(2002.1.18)	(72)発明者	清水 雅宏 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
審査請求日	平成15年2月7日(2003.2.7)	(74)代理人	100080034 弁理士 原 謙三
(31)優先権主張番号	特願2000－131183(P2000－131183)		
(32)優先日	平成12年4月28日(2000.4.28)		
(33)優先権主張国	日本(JP)	審査官	小牧 修

最終頁に続く

(54)【発明の名称】 表示装置

1

(57)【特許請求の範囲】

【請求項1】 走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、

上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、

上記表示素子が、上記走査信号の供給に伴って上記走査信号線から上記電気容量の電圧に加わるノイズによる上

2

記電圧の変動を、上記表示状態にチラツキが知覚されない値以下に抑制するように構成され、

上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有していることを特徴とする表示装置。

【請求項2】 走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、

上記画素のそれぞれには上記電気容量に対する補助容量

が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、

上記電荷を書き込む周期を決定する書き換え周波数を 30 Hz 以下に設定することが可能な周波数設定手段をさらに有しており、

上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成されるとともに上記電気容量に対する補助容量が設けられる液晶表示素子であり、上記液晶表示素子の画素電圧保持率を、上記電気容量を C_{le} 、上記補助容量を C_{es} 、上記アクティブ素子の非選択期間を T 、上記書き換え周波数における非選択期間 T 後の液晶電圧保持率を $Hr(T)$ 、書き込み直後の上記画素電極と上記対向電極との電位差を V 、上記アクティブ素子の非選択時の抵抗値を R 、 $V_1 = V - \{V \cdot (1 - Hr(T)) \times C_{le} / (C_{le} + C_{es})\}$ として、 $P = V_1 \cdot \exp[-T / \{(C_{le} + C_{es}) \cdot R\}] / V$

と表したときに、 $P \geq 0.9$ であることを特徴とする表示装置。

【請求項 3】走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、

上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、

上記電荷を書き込む周期を決定する書き換え周波数を 30 Hz 以下に設定することが可能な周波数設定手段をさらに有しており、

上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は、少なくとも、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素の走査信号線と対向する箇所が存在するように配置されていることを特徴とする表示装置。

【請求項 4】走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、

上記画素のそれぞれには上記電気容量に対する補助容量

が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、

上記電荷を書き込む周期を決定する書き換え周波数を 30 Hz 以下に設定することが可能な周波数設定手段をさらに有しており、

上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は非光透過型の電極であり、少なくとも、自身が属する画素のラインと上記一定の向きに隣接するラインの画素のアクティブ素子と対向する箇所が存在するように配置されていることを特徴とする表示装置。

【請求項 5】走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、

上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、

上記電荷を書き込む周期を決定する書き換え周波数を 30 Hz 以下に設定することが可能な周波数設定手段をさらに有しており、

上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記液晶表示素子は、上記画素電極の配向処理起点に近い側のエッジの少なくとも一部と表示面側から対向する遮光層を有していることを特徴とする表示装置。

【請求項 6】走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、

上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、

上記電荷を書き込む周期を決定する書き換え周波数を 30 Hz 以下に設定することが可能な周波数設定手段をさらに有しており、

上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理部と接する箇所のうち、上記アクティブ素子との電気的コンタクト部分を除いた箇所の表

面段差が0.6 μm 以下であることを特徴とする表示装置。

【請求項7】走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子10を有する表示装置において、

上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、

上記電荷を書き込む周期を決定する書き換え周波数を30 Hz以下に設定することが可能な周波数設定手段をさらに有しており、

上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理起点に近い側のエッジ付近が透明電極で形成されていることを特徴とする表示装置。20

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブ素子を用いた表示装置の低消費電力化に関するものである。

【0002】

【従来の技術】近年、ワードプロセッサ、ラップトップ型パーソナルコンピュータ、ポケットテレビなどへの液晶表示装置の応用が急速に進展している。特に、液晶表示装置の中でも外部から入射した光を反射させて表示を行う反射型液晶表示装置は、バックライトが不要であるため消費電力が少なく薄型であって、軽量化が可能であることから注目されている。30

【0003】従来の反射型液晶表示装置は、単純マルチプレックス駆動方式と、TFT(Thin Film Transistor)などのアクティブ素子を使用したアクティブ駆動方式とに大別される。単純マルチプレックス駆動方式では、2型程度の大きさで消費電力が10 mW～15 mW程度と十分に小さいものの、明るさおよびコントラストが低く、応答速度が小さいなど表示品位に問題がある。一方、TFTなどを使用したアクティブ駆動方式では、明るさおよびコントラストが高く、応答速度も大きく表示品位は十分である。40

【0004】

【発明が解決しようとする課題】しかしながら、アクティブ駆動方式の液晶表示装置は、消費電力は2型程度の大きさでも100 mW～150 mW程度であり、十分に満足できるほど小さいものではなかった。

【0005】具体的には、アクティブ素子を用いたアクティブマトリクス型の液晶表示素子を有する液晶表示装50

置では、良好な動画表示を得るために、画素のそれぞれに電荷を書き込む周期を決定する書き換え周波数、すなわち1画面を書き換える周波数を一般に60 Hzとしている。アクティブ駆動方式の液晶表示装置において60 Hzのような高周波数で画面の書き換えを行っているのは、一般に、CRTが一瞬だけ発光する蛍光体を用いながら人間の目の残像効果を利用して1画面を表示するインパルス型表示を行うのに、静止画を表示する場合でも高速に画面を書き換える必要があることから、この高速の書き換えに従ったものである。

【0006】また、アクティブ駆動方式の液晶表示装置においては、上記高速の書き換えに加えて、表示のチラツキを低減するために1走査信号線ごとにデータ信号の電圧極性を反転している。従って、走査信号ドライバの消費電力およびデータ信号ドライバの消費電力が増大していた。

【0007】また、このような液晶表示装置の消費電力を削減するために、本件出願人が、いわゆるCsオンゲート構造の液晶表示装置に対して書き換え周波数を30 Hz以下の低周波数として駆動した結果、表示にチラツキが発生した。このように、低消費電力化を達成するために、Csオンゲート構造で単に書き換え周波数を低下させただけでは表示品位が低下してしまうことが分かった。

【0008】これに対して、これまでも十分な低消費電力化と良好な表示品位とのための研究開発が精力的に行われており、例えばTFT液晶ドライバの消費電力を低減する手法としてマルチフィールド駆動法が提案されている。これは、一画面の走査を走査信号線の1本おきもしくは複数本おきとして複数回に分割して行い、1回の走査中はデータ信号線の電圧の極性反転を行わないことにより、データ信号線ドライバの消費電力の低減を行うものである。また、各ラインで発生する明るさの変化、すなわちチラツキを、隣接する反対極性のラインのチラツキで相殺することにより全体としてチラツキのない表示を実現することも目的としている。

【0009】しかしながら、上述したマルチフィールド駆動を行ってもラインごとにチラツキは発生しており、隣接するラインで相殺しても実際にはチラツキが知覚され、視認性が著しく低下する。また、低消費電力化も十分とは言えない。さらに、マルチフィールド駆動方式では一画面を複数枚のサブフィールドに分割し、走査を走査信号線の1本おきもしくは複数本おきに行うために、一旦画像をフレームメモリに蓄積した後、駆動する走査信号線に対応する信号を読み出す必要があり、回路構成が複雑化することは避けられない。従って、周辺回路が大型化してコストアップにつながるという欠点を有している。

【0010】低消費電力化に限って言えば、例えば特開平6-342148号公報に開示されている方式のよう

に、液晶パネルに強誘電性液晶を用いてメモリ性を持たせ、駆動周波数（リフレッシュレート）を小さくして消費電力を削減することができる。しかし、この方法では、強誘電性液晶が基本的に２値（白黒）表示であるために階調表示ができず、自然画の表示ができない。さらに、強誘電性液晶をパネル化するには高度なパネル作成技術が要求されるため、今日に至るまで実用化に至っていない。

【００１１】このように、従来の液晶表示装置では低消費電力化と高表示品位とを両立させることができなかった。それゆえ、低消費電力化と高表示品位とを両立させることのできるアクティブマトリクス型の表示装置が望まれている。

【００１２】本発明は、上記従来の問題点を鑑みなされたものであり、その目的は、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することにある。

【００１３】

【課題を解決するための手段】本発明の表示装置は、上記の課題を解決するために、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記表示素子が、上記走査信号の供給に伴って上記走査信号線から上記電気容量の電圧に加わるノイズによる上記電圧の変動を、上記表示状態にチラツキが知覚されない値以下に抑制するように構成され、上記電荷を書き込む周期を決定する書き換え周波数を３０Ｈｚ以下に設定することが可能な周波数設定手段をさらに有していることを特徴としている。

【００１４】上記の発明によれば、所定の電気容量に対する補助容量の電極が走査信号線との間に容量結合を略生じない位置となるように補助容量を設け、表示素子が、所定の電気容量の電圧に走査信号線からノイズが加わっても、このノイズによる上記電気容量の電圧の変動を、表示状態にチラツキが知覚されない値以下に抑制するように構成されているので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を３０Ｈｚ以下の書き換え周波数で書き換える設定を行えば、従来のようにＣｓオンゲート構造で補助容量を形成していた場合と異なり、１ライン上の走査信号線など走査信号線の電位変動による上記電気容量の電極の電位

変動は生じなくなり、画素の表示状態は安定し、チラツキのない安定した表示品位が得られる。

【００１５】３０Ｈｚ以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。

【００１６】この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができる。

【００１７】また、本発明の表示装置は、上記の課題を解決するために、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を３０Ｈｚ以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成されるとともに上記電気容量に対する補助容量が設けられる液晶表示素子であり、上記液晶表示素子の画素電圧保持率を、上記電気容量を C_{LC} 、上記補助容量を C_{CS} 、上記アクティブ素子の非選択期間を T 、上記書き換え周波数における非選択期間 T 後の液晶電圧保持率を $H_r(T)$ 、書き込み直後の上記画素電極と上記対向電極との電位差を V 、上記アクティブ素子の非選択時の抵抗値を

$$R, V_1 = V - \{V \cdot (1 - H_r(T)) \times C_{LC} / (C_{LC} + C_{CS})\} \text{ として、} \\ P = V_1 \cdot \exp[-T / \{(C_{LC} + C_{CS}) \cdot R\}] / V$$

と表したときに、 $P \geq 0.9$ であることを特徴としている。

【００１８】上記の発明によれば、所定の電気容量に対する補助容量の電極が走査信号線との間に容量結合を略生じない位置となるように補助容量を設けるので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を３０Ｈｚ以下の書き換え周波数で書き換える設定を行えば、従来のようにＣｓオンゲート構造で補助容量を形成していた場合と異なり、１ライン上の走査信号線など走査信号線の電位変動による上記電気容量の電極の電位変動は生じなくなる。

【００１９】３０Ｈｚ以下の低周波数駆動とすることにより

よって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。また、表示状態を決定する電荷が書き込まれる電気容量の電極の電位変動が生じなくなることによって、チラツキのない安定した表示品位が得られる。

【0020】この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができる。

【0021】また、前記表示素子が液晶表示素子であって、選択期間中に印加された画素の電圧、すなわち画素電極と対向電極との間に液晶が介在して形成される電気容量の電圧が、非選択期間を通して90%以上の電圧保持率で保持されるので、画素電極の電位変動がほとんど生じない。これにより、特にチラツキのない安定した表示品位が得られる。

【0022】また、本発明の表示装置は、上記の課題を解決するために、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は、少なくとも、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素の走査信号線と対向する箇所が存在するように配置されていることを特徴としている。

【0023】上記の発明によれば、所定の電気容量に対する補助容量の電極が走査信号線との間に容量結合を略生じない位置となるように補助容量を設けるので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を30Hz以下の書き換え周波数で書き換える設定を行えば、従来のようにCsオンゲート構造で補助容量を形成していた場合と異なり、1ライン上の走査信号線など走査信号線の電位変動による上記電気容量の電極の電位変動は生じなくなる。

【0024】30Hz以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の

極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。また、表示状態を決定する電荷が書き込まれる電気容量の電極の電位変動が生じなくなることによって、チラツキのない安定した表示品位が得られる。

【0025】この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができる。

【0026】また、前記表示素子が液晶表示素子であって、画素電極には少なくとも、走査方向を液晶表示素子の上下方向とした場合の1ライン上や1ライン下など、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素の走査信号線と対向する箇所を設けるので、前記電気容量の電荷を書き換えるたびにデータ信号の極性反転を行うにあたって、該画素電極と、上記一定の向きに隣接するラインの画素の走査信号線との間に、画素電極面と平行な方向の成分を有する電界が発生しない。従って、画素電極のエッジにリバースチルトドメインに起因するディスクリネーションが発生するのを抑制することができる。

【0027】また、本発明の表示装置は、上記の課題を解決するために、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は非光透過型の電極であり、少なくとも、自身が属する画素のラインと上記一定の向きに隣接するラインの画素のアクティブ素子と対向する箇所が存在するように配置されていることを特徴としている。

【0028】上記の発明によれば、所定の電気容量に対する補助容量の電極が走査信号線との間に容量結合を略生じない位置となるように補助容量を設けるので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を30Hz以下の書き換え周波数で書き換える設定を行えば、従来のようにCsオンゲート構造で補助容量を形成していた場合と異なり、1ライン上の走査信号線など走査信号線の電位変動による上記電気容量の電極の電位変動は生じなくなる。

【0029】30Hz以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。また、表示状態を決定する電荷が書き込まれる電気容量の電極の電位変動が生じなくなることによって、チラツキのない安定した表示品位が得られる。

【0030】この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができる。

【0031】また、前記表示素子が液晶表示素子であって、非光透過型の画素電極には少なくとも、走査方向を液晶表示素子の上下方向とした場合の1ライン上や1ライン下など、自身が属する画素のラインと上記一定の向きに隣接するラインの画素のアクティブ素子と対向する箇所を設けるので、画素電極はアクティブ素子を遮光する。これにより、アクティブ素子への光の回り込みが減少し、非選択期間におけるアクティブ素子の抵抗値の低下が防止される。従って、画素を30Hz以下の書き換え周波数で駆動しても、電荷保持不良による明るさの変動が緩和され、よりチラツキのない表示を得ることができる。

【0032】また、本発明の表示装置は、上記の課題を解決するために、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記液晶表示素子は、上記画素電極の配向処理起点に近い側のエッジの少なくとも一部と表示面側から対向する遮光層を有していることを特徴としている。

【0033】上記の発明によれば、所定の電気容量に対する補助容量の電極が走査信号線との間に容量結合を略生じない位置となるように補助容量を設けるので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を30Hz以下の書き換え周波数で書き換える設定を行えば、従来のようにCsオンゲート構造で補助容量を形成していた場合と異なり、1ライン

上の走査信号線など走査信号線の電位変動による上記電気容量の電極の電位変動は生じなくなる。

【0034】30Hz以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。また、表示状態を決定する電荷が書き込まれる電気容量の電極の電位変動が生じなくなることによって、チラツキのない安定した表示品位が得られる。

【0035】この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができる。

【0036】また、前記表示素子が液晶表示素子であって、画素電極の上記エッジを遮光膜で覆うので、液晶表示素子を30Hz以下の書き換え周波数で交流駆動した場合に、画素電極のエッジに発生するリバースチルトドメインによるディスクリネーションを隠すことができ、均一な表示を得ることができる。

【0037】また、本発明の表示装置は、上記の課題を解決するために、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理部と接する箇所のうち、上記アクティブ素子との電気的コンタクト部分を除いた箇所の表面段差が0.6μm以下であることを特徴としている。

【0038】上記の発明によれば、所定の電気容量に対する補助容量の電極が走査信号線との間に容量結合を略生じない位置となるように補助容量を設けるので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を30Hz以下の書き換え周波数で書き換える設定を行えば、従来のようにCsオンゲート構造で補助容量を形成していた場合と異なり、1ライン上の走査信号線など走査信号線の電位変動による上記電気容量の電極の電位変動は生じなくなる。

【0039】30Hz以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバ

の消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。また、表示状態を決定する電荷が書き込まれる電気容量の電極の電位変動が生じなくなることによって、チラツキのない安定した表示品位が得られる。

【0040】この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができる。

【0041】また、前記表示素子が液晶表示素子であって、画素電極に配向膜を形成した場合に、画素内で配向膜の膜厚むらが抑えられるため、画素内での配向乱れがなくなり、よりチラツキのない、均一な表示を得ることができる。

【0042】また、本発明の表示装置は、上記の課題を解決するために、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理起点に近い側のエッジ付近が透明電極で形成されていることを特徴としている。

【0043】上記の発明によれば、所定の電気容量に対する補助容量の電極が走査信号線との間に容量結合を略生じない位置となるように補助容量を設けるので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を30Hz以下の書き換え周波数で書き換える設定を行えば、従来のようにCsオンゲート構造で補助容量を形成していた場合と異なり、1ライン上の走査信号線など走査信号線の電位変動による上記電気容量の電極の電位変動は生じなくなる。

【0044】30Hz以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。また、表示状態を決定する電荷が書き込まれる電気容量の電極の電位変動が生じなくなることによって、チラツキのない安定した表示品位が得られる。

【0045】この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができる。

【0046】また、前記表示素子が液晶表示素子であって、液晶表示素子を30Hz以下の書き換え周波数で交流駆動した場合に、画素電極のエッジに発生するリバースチルトドメインによるディスクリネーションが透明電極上で発生するため、反射光に対するディスクリネーションラインの影響がなくなり、均一な表示を行うことができる。

【0047】

【発明の実施の形態】〔実施の形態1〕

本発明の表示装置を具現する一実施の形態について図1ないし図11、図26および図27に基づいて説明すれば、以下の通りである。

【0048】まず、Csオンゲート構造の液晶表示装置に対して書き換え周波数を30Hz以下の低周波数として駆動すると、表示にチラツキが発生する理由を、本件出願人が調べたところ、次のことが分かった。

【0049】アクティブ素子を有した液晶表示素子における画素の補助容量電極が、その画素の1ライン上の走査信号線上で形成された、いわゆるCsオンゲート構造である場合、該1ライン上の走査信号線への走査信号印加時に上記画素の画素電極電位が大きく変動する。一般に書き換え周波数が30Hz以上であると画素電極電位の変動による液晶分子の応答は平均化されて知覚されないが、書き換え周波数を30Hz以下にすると液晶分子の応答が知覚されてチラツキが発生し、表示品位が著しく損なわれることとなる。また、従来はアクティブ素子の抵抗値、液晶材料の抵抗値・誘電率、画素ごとの補助容量が30Hz以下の書き換え周波数に対して最適設計がなされておらず、30Hz以下の駆動におけるチラツキには、電荷保持不良に起因する画素電極電位の変動分も含まれていた。従って、低消費電力化を達成するために、Csオンゲート構造で単に書き換え周波数を低下させただけでは表示品位が低下してしまうことが分かった。

【0050】本発明の表示装置は、上記のチラツキの発生理由に基づいて提供されるものである。

【0051】図3に、本実施の形態に係る表示装置としての液晶表示装置1のシステムブロック図を示す。液晶表示装置1は、液晶パネル2、ゲートドライバ3、ソースドライバ4、コントロールIC5、画像メモリ6、および同期クロック発生回路7を備えている。表示素子、さらには液晶表示素子としての液晶パネル2の構成の詳細については後で詳述する。走査信号ドライバとしてのゲートドライバ3は液晶パネル2の各走査信号線に、選択期間と非選択期間とのそれぞれに応じた電圧の走査信号を出力する。データ信号ドライバとしてのソースドライバ4は液晶パネル2の各データ信号線に、選択されて

いる走査信号線上にある画素のそれぞれに供給する画像データをデータ信号として交流駆動で出力する。コントロール IC 5 は、コンピュータなどの内部にある画像メモリ 6 に蓄えられている画像データを受け取り、ゲートドライバ 3 にゲートスタートパルス信号 GSP およびゲートクロック信号 GCK を配信し、ソースドライバ 4 に RGB の階調データ、ソーススタートパルス信号 SP、およびソースクロック信号 SCK を配信する。

【0052】周数設定手段としての同期クロック発生回路 7 は、コントロール IC 5 が画像メモリ 6 から画像データを読み出すための同期クロックや、出力するゲートスタートパルス信号 GSP、ゲートクロック信号 GCK、ソーススタートパルス信号 SP、およびソースクロック信号 SCK を生成するための同期クロックを発生する。本実施の形態では、上記各信号を液晶パネル 2 の画面の書き換え周波数に合わせるための、同期クロックの*

*周波数設定をここで行うようにしている。ゲートスタートパルス信号 GSP の周波数は上記書き換え周波数に相当し、同期クロック発生回路 7 では少なくとも 1 つの書き換え周波数を 30 Hz 以下に設定することができ、また、30 Hz 以上をも含めて任意の複数通りの書き換え周波数を設定することができるようになっている。

【0053】同図では、同期クロック発生回路 7 が外部から入力される周波数設定信号 M1・M2 に応じて書き換え周波数の設定を変えるようになっている。周波数設定信号の数は任意でよいが、例えばこのように 2 種類の周波数設定信号 M1・M2 があるとすると、表 1 に示すように書き換え周波数を 4 通りに設定することができる。

【0054】

【表 1】

M 1	M 2	設定周波数 [Hz]
H	H	60
H	L	30
L	H	15
L	L	6

【0055】なお、書き換え周波数の設定はこの例のように同期クロック発生回路 7 に複数の周波数設定信号が入力されるようになっていてもよいし、同期クロック発生回路 7 に書き換え周波数調整用のボリュームや選択用のスイッチなどが備えられていてもよい。もちろん使用者が設定しやすいように液晶表示装置 1 の筐体外周面に書き換え周波数調整用のボリュームや選択用のスイッチなどが備えられていてもよい。同期クロック発生回路 7 は少なくとも外部からの指示に応じて書き換え周波数の設定が変えられる構成であればよい。あるいは、表示する画像に合わせて自動で書き換え周波数が切り換わるように設定することも可能である。

【0056】ゲートドライバ 3 は、コントロール IC 5 から受け取ったゲートスタートパルス信号 GSP を合図に液晶パネル 2 の走査を開始し、ゲートクロック信号 GCK に従って各走査信号線に順次選択電圧を印加していく。ソースドライバ 4 は、コントロール IC 5 から受け取ったソーススタートパルス信号 SP を基に、送られてきた各画素の階調データをソースクロック信号 SCK に従ってレジスタに蓄え、次のソーススタートパルス信号 SP に従って液晶パネル 2 の各データ信号線に階調データを書き込む。

【0057】次に、図 2 に液晶パネル 2 の断面構成を示す。同図は後述する図 1 の A-A 断面図に相当する。液

晶パネル 2 はアクティブマトリクス型で反射型の液晶パネルであり、2 枚のガラス基板 11・12 にネマチック液晶などの液晶層 13 が挟持され、ガラス基板 12 上にアクティブ素子としての TFT 14 が形成された基本構成を有している。なお、本実施の形態ではアクティブ素子として TFT を用いるが、MIM (Metal Insulator Metal) などの 2 端子素子や、3 端子素子として TFT 以外の FET などを用いることもできる。TFT 14 やその他の FET は、走査信号によって選択期間にゲートに選択電圧が印加されることによってソース・ドレイン間が導通して選択状態となる。2 端子素子は後述するような構成において、一方の端子に走査信号による電圧が印加され、他方の端子に液晶を介してデータ信号に応じた電圧が印加され、選択期間に走査信号による印加電圧とデータ信号による印加電圧とによって両端子が導通して選択状態となる。

【0058】ガラス基板 11 の上面には、入射光の状態を制御するための位相差板 15、偏光板 16、および反射防止膜 17 がこの順で設けられている。ガラス基板 11 の下面には、RGB のカラーフィルタ 18、および対向電極としての透明共通電極 19 がこの順で設けられている。カラーフィルタ 18 によりカラー表示が可能となっている。

【0059】各 TFT 14 においては、ガラス基板 12

上に設けられた走査信号線の一部をゲート電極 20 とし、その上にゲート絶縁膜 21 が形成されている。ゲート絶縁膜 21 を挟んでゲート電極 20 と対向する位置に i 型アモルファスシリコン層 22 が設けられ、i 型アモルファスシリコン層 22 のチャンネル領域を挟むように n^+ 型アモルファスシリコン層 23・23 が形成されている。一方の n^+ 型アモルファスシリコン層 23 の上面にはデータ信号線の一部をなすデータ電極 24 が形成され、他方の n^+ 型アモルファスシリコン層 23 の上面からゲート絶縁膜 21 の平坦部上面にわたってドレイン電極 25 が引き出されて形成されている。ドレイン電極 25 の引き出し開始箇所と反対側の一端は、後述する図 1 に示すように補助容量配線 33 と対向する矩形の補助容量用電極パッド 27a と接続されている。TFT14…の上面には層間絶縁膜 26 が形成されており、層間絶縁膜 26 の上面には反射電極 27b…が設けられている。反射電極 27b…は周囲光を用いて反射型表示を行うための反射部材である。反射電極 27b…による反射光の方向を制御するために、層間絶縁膜 26 の表面には微細な凹凸が形成されている。

【0060】さらに、各反射電極 27b は、層間絶縁膜 26 に設けたコンタクトホール 28 を通じてドレイン電極 25 と導通している。すなわち、データ電極 24 から印加されて TFT14 により制御される電圧は、ドレイン電極 25 からコンタクトホール 28 を介して反射電極 27b に印加され、反射電極 27b と透明共通電極 19 との間の電圧によって液晶層 13 が駆動される。すなわち、補助容量用電極パッド 27a と反射電極 27b とは互いに導通し、また反射電極 27b と透明共通電極 19 との間に液晶が介在している。このように、補助容量用電極パッド 27a と反射電極 27b とは画素電極 27 を構成しており、表示状態を決定する電荷が選択状態にある TFT14 を介して書き込まれる電気容量（後述する液晶容量 C_{LC} ）が、画素電極 27 と透明共通電極 19 との間に液晶が介在して形成されている。透過型の液晶表示装置の場合は、上記各電極に相当するように配置された画素電極が透明電極となる。また、図 2 の液晶パネルは透明共通電極 19 が画素電極 27 とは異なるガラス基板 12 上に設けられたものであるが、本実施の形態ではこれに限らず、共通電極が画素電極と同一基板上に設けられるいわゆる IPS (In Plane Switching) モードの構造の液晶パネルであってもよい。

【0061】さらに液晶パネル 2 には、図 2 のうち液晶層 13 より下方の部分を上方から見た図 1 に示すように、TFT14 のゲート電極 20 に走査信号を供給する走査信号線 31…と、TFT14 のデータ電極 24 にデータ信号を供給するデータ信号線 32…とがガラス基板 12 上に直交するように設けられている。そして、補助容量用電極パッド 27a…のそれぞれと対向する補助容量配線 33…が設けられている。一对の補助容量用電極

パッド 27a と補助容量配線 33 とは、後述する画素において前記電気容量（液晶容量 C_{LC} ）に対する補助容量（後述する補助容量 C_{CS} ）を形成する電極である。補助容量配線 33…は走査信号線 31…以外の位置で、すなわち走査信号線 31…の位置を避けて、一部がゲート絶縁膜 21 を挟んで補助容量用電極パッド 27a…と対をなすようにガラス基板 12 上に走査信号線 31…と平行に設けられており、補助容量用電極パッド 27a…とともに、走査信号線 31…との間に容量結合が略生じないようにしている。この場合に限らず、補助容量用電極パッド 27a…および補助容量配線 33…は走査信号線 31…との間に容量結合を略生じない位置となるように設けられていけばよい。なお、反射電極 27b…と走査信号線 31…との間の容量結合は、当然、無視することができるほど小さい。

【0062】液晶パネル 2 を上方から見て、隣接する走査信号線 31・31 および隣接するデータ信号線 32・32 でおよそ囲まれる区画の、ガラス基板 11・12、液晶層 13、TFT14、位相差板 15、偏光板 16、反射防止膜 17、カラーフィルタ 18、透明共通電極 19、層間絶縁膜 26、画素電極 27、および補助容量配線 33 は 1 つの画素を構成する要素である。各画素は、走査信号線 31…の内の 1 つおよびデータ信号線 32…のうちの 1 つに接続されており、走査信号およびデータ信号に基づいて、TFT14 が周期的に選択状態となって表示状態を決定する電荷が TFT14 を介して所定の電気容量（後述する液晶容量 C_{LC} ）に書き込まれる。なお、同図では補助容量用電極パッド 27a…と補助容量配線 33…との位置関係が明確になるように反射電極 27b…の図示を一部省略してある。また、図 2 における層間絶縁膜 26 の表面の凹凸は図 1 では図示していない。

【0063】なお、アクティブ素子に MIM などの 2 端子素子を用いる場合には、図 1 の各 TFT14 の位置に 2 端子素子を立ててデータ信号線 32 に相当するデータ信号線と画素電極 27 に相当する画素電極との間に直列に接続する。そして、走査信号線 31 に相当する各走査信号線を 2 端子素子とは接続せずに、液晶層 13 に相当する液晶層を介して補助容量電極パッド 27a に相当する補助容量電極パッドと対向するように画素ごとに設けられた対向電極（透明電極）に接続する。この場合の 1 つの画素は、隣接する走査信号線および隣接するデータ信号線でおおよそ囲まれる区画の、TFT14…を用いる場合の前記液晶パネル 2 と対応する要素により構成されている。また、3 端子素子として TFT 以外の FET を用いる場合の構成については電氣的接続は TFT14…を用いる場合と同様であるので、説明を省略する。

【0064】アクティブ素子に 3 端子素子を用いる上記の構成の液晶パネル 2 における、1 画素についての等価回路を図 4 (a)・(b) に示す。同図 (a) は、透明

共通電極19と反射電極27bとで液晶層13を挟持することにより形成した液晶容量 C_{LC} と、補助容量用電極パッド27aと補助容量配線33とでゲート絶縁膜21を挟持することにより形成した補助容量 C_{CS} とをTFT14に接続し、透明共通電極19および補助容量配線33を一定の直流電位とした等価回路である。同図(b)は、上記液晶容量 C_{LC} の透明共通電極19にバッファを介して交流電圧Vaを印加し、上記補助容量 C_{CS} の補助容量配線33にバッファを介して交流電圧Vbを印加するようにした等価回路である。交流電圧Vaと交流電圧Vbとは電圧振幅が等しく、位相が揃っている。従って、この場合は透明共通電極19の電位と補助容量配線33の電位とは互いに同位相で振動する。また、同図(a)のように液晶容量 C_{LC} と補助容量 C_{CS} とが並列に接続されている構成で、一定の直流電位に代えてバッファを介した共通の交流電圧を印加する場合もある。

【0065】これらの等価回路において、走査信号線31に選択電圧を印加してTFT14をON状態とし、データ信号線32から液晶容量 C_{LC} と補助容量 C_{CS} とにデータ信号を印加する。次に、走査信号線31に非選択電圧を印加してTFT14をOFF状態とすることにより、画素は液晶容量 C_{LC} と補助容量 C_{CS} とに書き込まれた電荷を保持する。ここで、前述したように画素の補助容量 C_{CS} を形成する補助容量配線33を走査信号線31との間に容量結合を略生じない位置となるように設けているので、上記容量結合を無視して等価回路を図示している。この状態で同期クロック発生回路7により液晶容量 C_{LC} の電荷、すなわち液晶パネル2の画面を30Hz以下の書き換え周波数で書き換える設定を行えば、従来のようにCsオンゲート構造で補助容量を形成していた場合と異なり、図1における1ライン上の走査信号線3*

$$P = V_1 \cdot \exp \left[-T / \{ (C_{LC} + C_{CS}) \cdot R \} \right] / V \quad (1)$$

で表される。ただし、

$$V_1 = V - \{ V \cdot (1 - Hr(T)) \times C_{LC} / (C_{LC} + C_{CS}) \}$$

T: TFT14の非選択期間

Hr(T): 図5において、ある駆動周波数における時間T後の液晶電圧保持率

V: 書き込み直後の画素電極27と透明共通電極19との電位差

R: 図6におけるTFT14のOFF抵抗値

である。 $V_1 \cdot \exp \left[-T / \{ (C_{LC} + C_{CS}) \cdot R \} \right]$

*1など走査信号線の電位変動による液晶容量 C_{LC} の電極である画素電極27の電位変動は抑制される。アクティブ素子が2端子素子である場合も同様である。

【0066】30Hz以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバ、図1の構成の場合はソースドライバ4の消費電力が十分に削減される。また、画素電極27の電位変動が抑制されることによって、チラツキのない安定した表示品位が得られる。

【0067】次に、サイズを対角0.1m、走査信号線31を240本、データ信号線32を320×3本とした液晶パネル2の特性を解析した結果について説明する。

【0068】図5(a)・(b)は、前記液晶層13に用いた液晶(メルク社製ZLI-4792)について、書き込み時間を一定(例えば100μsec)に固定したときの液晶電圧保持率Hrの駆動周波数(書き換え周波数)依存性を測定した結果である。同図(b)は同図(a)のうち駆動周波数が0Hz～5Hzの領域を拡大した図である。また、図6は、TFT14のOFF抵抗値と、TFT14のゲート電極20の電位、すなわち走査信号線31の電位との関係を測定した結果である。液晶電圧保持率HrおよびTFT14のOFF抵抗値が十分でない、液晶容量 C_{LC} と補助容量 C_{CS} とに書き込まれた電荷がTFT14の非選択期間に漏れてしまい、図7に示すように画素電極27の電位が変動して、反射電極27bからの反射光強度が変動する。

【0069】画素電極27の電位、および反射電極27bからの反射光強度が関係する画素電圧保持率Pは、

$R \}$ は、書き込んでから時間T後の画素電極27と透明共通電極19との電位差である。

【0070】例えばT=180msecとしたときの液晶電圧保持率Hr(T)、TFT14の非選択時の抵抗値すなわちOFF抵抗値R、液晶容量 C_{LC} 、および補助容量 C_{CS} を表2のように設定して画素電圧保持率Pを式(1)から計算すると、99.7%となる。

40 【0071】

【表2】

液晶電圧保持率(180msec後)	99.7%
TFT非選択時抵抗	$1.5 \times 10^{15} \Omega$
液晶容量	0.45 pF
補助容量	0.32 pF

【0072】そこで、画素電圧保持率Pとチラツキの知覚限界について詳細な検討を行った。図8(a)に示すように、内側に透明電極43を形成したガラス基板42を2枚向かい合わせ、さらに透明電極43・43の間に液晶層44を挟持したチラツキ評価用セル41を作製した。そして、このチラツキ評価用セル41の2つの透明電極43・43間に、信号発生装置45から電圧を印加した。信号発生装置45から出力される電圧波形を同図(b)に示す。同図においてVsを2V、非選択期間Tを32msec(約30Hz)～167msec(約610Hz)の間で変化させてVeを変化させる。チラツキ評

*価用セル41は初めVsの電圧に充電されるが、徐々に電圧が低下してVeとなる。次に、-Vsの電圧を印加するとチラツキ評価用セル41の明るさが変化するが、このときの明るさの変化、すなわちチラツキを目視で確認する。

【0073】ここで、Ve/Vsが実際の液晶表示装置1における画素電圧保持率Pに相当する。画素電圧保持率Pとチラツキの発生状況について詳細に観察したところ、表3に示すような結果が得られた。

【0074】

【表3】

画素電圧保持率 [%]	チラツキ目視評価結果
80.0	×
82.0	×
84.0	×
86.0	△
88.0	△
90.0	○
92.0	○
94.0	○
96.0	○
98.0	○
100.0	○

【0075】なお、○：チラツキが知覚されない、△：チラツキがやや知覚される、×：チラツキが知覚される、である。

【0076】これにより、画面の書き換え周波数を30Hz以下としても特にチラツキのない安定した表示品位の液晶パネル2を得るためには、画素電圧保持率P $\geq$ 40 0.9として画素電極27…の電位変動がほとんど生じないようにすればよいことが分った。

【0077】以上の構成の液晶表示装置1で低周波数駆動を行った場合の走査信号波形、データ信号波形、画素電極27の電位、および反射電極27bからの反射光強度を図9(a)ないし(e)に示す。画面の書き換え周波数は60Hzの10分の1である6Hzとした。詳しくは、6Hzに相当する書き換え周期167msecのうち、走査信号線31…の1本当たりの選択期間を0.7msec、非選択期間を166.3msecとした。50

データ信号線32…に供給するデータ信号を1走査信号ごとに極性を反転させ、かつ、1つの画素には書き換えごとに極性反転したデータ信号が入力されるように駆動を行った。

【0078】同図(a)は、注目している画素の走査信号線31よりも1ライン上の走査信号線31に出力される走査信号波形を、同図(b)は注目している画素(自段)の走査信号線31に出力される走査信号波形を、同図(c)は注目している画素のデータ信号線32に出力されるデータ信号波形を、同図(d)は注目している画素の画素電極27の電位を示す。同図(a)および

(d)から分かるように、1ライン上の走査信号線31に選択電圧が印加されているときに、画素電極27の電位は安定している。このとき反射電極27bからの反射光強度を測定したところ、同図(e)に示すように反射光強度の変化はほとんど確認されなかった。また、目視による評価の結果でも、チラツキがなく均一で良好な表

示品位が得られることが確認された。

【0079】これに対し、図10に示すように1ライン上の走査信号線31'…に補助容量用電極パッド27a'…を対向させて補助容量を形成する従来のCsオンゲート構造では、図11(a)ないし(e)の結果が得られた。同図(a)および(d)から分かるように、1ライン上の走査信号線31'に選択電圧が印加されているときに、画素電極27'の電位が大きく変動している。この結果、同図(e)に示すように反射電極27b'からの反射光強度も変動してしまい、目視による評価の結果でもチラツキが知覚された。

【0080】そこで、走査信号による画素電極の電位変動とチラツキの知覚限界について詳細な検討を行った。図8(a)に示すチラツキ評価用セル41に図26に示す波形の電圧を印加した。図26において電圧V1は所定の階調を表示するために液晶層44(透明電極43・*

*43間)に印加される電圧であり、実際の液晶表示装置におけるドレインーコモン間電圧(画素電極の電位)、すなわち表示状態を決定する電荷が書き込まれる所定の電気容量の電圧に相当する。また、電圧V1に重畳されているパルス電圧Vpが走査信号線の走査により発生して電圧V1に加わるノイズであり、パルス電圧Vpの重畳分が電圧V1の変動分である。

【0081】ここでパルス電圧Vpのパルス幅を50μsec、電圧V1の変化周期Tc(所定の電気容量の電荷を書き換える周期に相当)を33.3msec~167msecの範囲でスイープし、電圧Vpの値を変化させてチラツキの状況を確認したところ表4に示すような結果となった。

【0082】
【表4】

V p [V]	チラツキ目視評価結果
2 . 0	○
2 . 2	○
2 . 4	○
2 . 6	○
2 . 8	○
3 . 0	○
3 . 2	△
3 . 4	△
3 . 6	×
3 . 8	×
4 . 0	×

【0083】なお、○：チラツキが知覚されない、△：チラツキがやや知覚される、×：チラツキが知覚される、である。

【0084】同表より、画面の書き換え周波数を30Hz以下としても(変化周期Tを33.3msec以上としても)、チラツキのない液晶パネルを得るには、走査に伴う画素電極の電位変動(所定の電気容量の電圧の変動)を3V以下とするのが好ましいことが分かる。なお、通常の液晶パネルでは、画素電極と自身の画素に接続される走査信号線との間の容量結合は小さく、自身の画素の選択期間における走査に伴う画素電極の電位変動

は2V以下、より詳しくは1V程度である。従って、自身の画素に接続される走査信号線からの電圧V1の変動分によって、通常、チラツキが知覚されることはなく、画素電極の電位変動を3V以下に抑えることは、特に非選択期間Tにおいて重要となる。

【0085】前述した液晶パネル2には、補助容量用電極パッド27a…および補助容量配線33…が走査信号線31…との間に容量結合が略生じない位置となるように設けられているので、選択期間はもちろん、非選択期間Tにおいても、走査信号の供給に伴って走査信号線31…から加わるノイズによって液晶容量C_{LC}の電圧はほとんど変動しない。このように、液晶パネル2は、上記

走査信号の供給に伴って走査信号線 31…から液晶容量 C_{LC} の電圧に加わるノイズによる上記電圧の変動を、表示状態にチラツキが知覚されない値以下（ここでは 3V 以下）に抑制するように構成されている。

【0086】また、図 10 のように走査信号線 31' に

$$\Delta V_p = \Delta V_g \times C_{cs} / (C_{cs} + C_{LC} + C_{GD} + C_{SD})$$

ただし、 ΔV_g ：走査信号線電位変動値

C_{GD} ：トランジスタ部の走査信号線 31' と画素電極 27' とで形成される容量

C_{SD} ：画素とデータ信号線とで形成される容量

で決定される。一般に $C_{LC} \gg C_{GD}$ 、 $C_{LC} \gg C_{SD}$ であり、例えば $\Delta V_g = 2.5V$ の場合、 C_{LC} が C_{cs} の 10 倍以上であれば、略 $\Delta V_p < 3V$ となる。従って、Cs オンゲート構造の液晶パネルを有する液晶表示装置でも、走査信号線 31'…に供給される走査信号に対応して、上記走査信号の供給に伴って走査信号線 31'…から液晶容量 C_{LC} の電圧に加わるノイズによる上記電圧の変動を 3V 以下、すなわち表示状態にチラツキが知覚されない値以下に抑制するように構成されていれば、表示のチラツキをなくすることができる。

【0087】本実施の形態の液晶パネル 2 のような、Cs オンコモン相当の構造の、TFT 駆動の液晶パネルで、低周波駆動を行うことは、理想的には上記チラツキ評価用セル 41（標準セル）に低周波の矩形波を印加することと同等である。過去においては、液晶精製技術が十分ではなく液晶に含まれる不純物濃度が比較的高かった。これは、液晶材料の抵抗値に対して低周波数の書き換えのための最適設計がなされていなかったことに相当する。そして、本件出願人がそのような液晶をチラツキ評価用セル 41 の液晶層 44 に用いて低周波の矩形波を印加すると印加電圧の極性反転時に液晶が応答し、フリッカー（チラツキ）が確認された。これは、極性反転時に不純物イオンの移動に伴う電荷の授受が発生して電圧ドロップが起こったためと考えられる。またチラツキは、Cs オンゲート構造の方が、走査信号が一定条件の下に補助容量を介して画素電極電位に大きな変動を与えるため、Cs オンコモン構造よりも大きく認められる。このような現象は現在でも「故意に不純物を混入させた液晶材料」や「管理状態の悪い液晶材料」あるいは「管理状態の悪いセル」を用いることで再現する。従って、従来では、チラツキを不可視化するためには極性反転周波数を 30Hz 以上にすることが必然であったことが分かった。

【0088】これに対して、現在の「高度に精製された液晶材料」を用い、かつ「高度にクリーン化された工程で作製されたセル」を用いると、30Hz 以下で駆動してもチラツキは確認できない。これは、液晶中の不純物の移動が無視できるほど小さく、極性反転に伴う電荷の授受が発生せず電圧ドロップが起こらないためと考えられる。このように、30Hz 以下でもチラツキを生じる

補助容量用電極パッド 27a' を対向させて液晶容量 C_{LC} の補助容量 C_{cs} を形成する Cs オンゲート構造の液晶パネルでは、補助容量 C_{cs} を介して画素電極 27' の電位が変動し、その変動分 ΔV_p は、

ことなく駆動することができるということが、本件出願人によって初めて確認された。また、液晶表示装置は CRT とは異なって常に表示状態を保つ「ホールド型表示」を行うものであって、静止画を表示する場合は高速の電荷書き換えを行う必要がないにも関わらず、従来では前述したように CRT の高速書き換えに従って、60Hz のような高周波数で書き換えることしか行っていなかった。このように、従来では低周波駆動を行うという思想すらなく、本実施の形態の液晶表示装置 1 における液晶パネル 2 のような Cs オンコモン相当の構造や、その他の構造で、画素電極の電位変動を小さくした上で 30Hz 以下の低周波駆動を行うという発想には至るすべもなかった。

【0089】次に、さらに液晶表示装置 1 の消費電力を測定したところ、画面の書き換え周期を 16.7msec（書き換え周波数 60Hz）として駆動したときに 160mW であったのに対し、画面の書き換え周期を 167msec（書き換え周波数 6Hz）として駆動したときには 40mW となり、大きく低減することが確認された。

【0090】書き換え周波数を 30Hz 以下に設定する例として、図 9 では 6Hz を挙げたが、書き換え周波数の好ましい範囲は 0.5Hz 以上 30Hz 以下である。図 5（b）から分かるように、液晶電圧保持率 Hr は約 97% となる 1Hz あたりから低下し、約 92% となる 0.5Hz より低くなると急激に低下する。液晶電圧保持率 Hr があまり小さくなると、液晶層 13 や TFT 14 の漏れ電流に起因して画素電極 27 の電位が変動して明るさが変化し、チラツキが生じることになる。また、ここで議論している書き込みから 1sec ～ 2sec 後といった時間領域では TFT 14 の OFF 抵抗値は大きく変動することはない。従って、表示のチラツキは液晶電圧保持率 Hr に大きく依存する。

【0091】このことから、書き換え周波数を 30Hz 以下としながら、下限を 0.5Hz として画素電極 27 の電位変動を十分に抑制する。これにより、十分な低消費電力化と確実な画素のチラツキ防止とを達成することができる。さらに好ましくは、書き換え周波数を 15Hz 以下として消費電力を極めて大きく低減しながら、下限を 1Hz として画素電極 27 の電位変動を極めて小さくするように抑制する。これにより、極めて大きな低消費電力化とより確実な画素のチラツキ防止とを達成することができる。

【0092】また、前述したように、同期クロック発生

回路7は書き換え周波数を複数通りに設定可能である。従って、例えば静止画や動きの少ない画像を表示する場合には書き換え周波数を30Hz以下に設定して低消費電力化を図り、動画を表示する場合には書き換え周波数を30Hz以上に設定してスムーズな表示を確保するなど、表示する画像の状態に適した書き換え周波数の設定を行うことができる。このような複数の書き換え周波数のそれぞれを、15Hz、30Hz、60Hzといったように最も低い書き換え周波数の整数倍の関係に設定すれば、全ての書き換え周波数に共通の基準同期信号を使用することができるのに加えて、書き換え周波数を切り換えた場合に供給するデータ信号の間引きあるいは追加を簡単に行うことができる。さらに、この例のように15Hzの2倍の30Hz、また15Hzの4倍の60Hzといったように書き換え周波数のそれぞれを、最も低い書き換え周波数の2の整数乗倍の関係に設定すれば、最も低い周波数の論理信号を2の整数乗分の1で分周することにより周波数変換を行う通常の簡単な分周回路を用いて、書き換え周波数のそれぞれを生成することができる。

【0093】また、液晶表示装置1では、液晶パネル2の表示内容を異なる画像に更新する周期、すなわち各画素に異なる画像のデータを供給して表示状態の更新を行わせるためのデータ信号を供給する周期を決めるリフレッシュ周波数が設定される。書き換え周波数とリフレッシュ周波数との関係を以下のように特定することにより、液晶パネル2の特性を向上させることができる。

【0094】例えば、複数種類の書き換え周波数のうち少なくとも最も低いものをリフレッシュ周波数の2以上の整数倍に設定すれば、そのように設定した書き換え周波数では前の更新から次の更新までの同一の表示内容に対して、書き換え周波数に基づいた各画素の選択回数が2以上の整数回となる。リフレッシュ周波数を3Hzとすれば、図9の例において6Hzの書き換え周波数はリフレッシュ周波数の2倍となるので、前の更新から次の更新までに同じ画素に正極性のデータ信号と負極性のデータ信号とを1回ずつ供給することができる。従って、同一の表示内容に対して、交流駆動によって画素電極27の電位の極性を反転させて表示することができ、液晶パネル2に用いられる液晶の信頼性が向上する。

【0095】また、同期クロック発生回路7を、リフレッシュ周波数の変更に合わせて、少なくとも最も低い書き換え周波数を、変更後のリフレッシュ周波数の2以上の整数倍に変更することができるようにすれば、リフレッシュ周波数を変更しても、そのように設定を変更した書き換え周波数では液晶パネル2での同一の表示内容に対して、交流駆動によって画素電極27の電位の極性を反転させて表示することができる。従って、液晶パネル2に用いられる液晶の信頼性を容易に維持することができる。例えば、リフレッシュ周波数を3Hzから4Hz

に変更した場合、6Hz、15Hz、30Hzといった書き換え周波数を、8Hz、20Hz、40Hzといった書き換え周波数に変更することができるようになっている。さらに、上記条件を満たした状態で最も低い書き換え周波数を6Hzのように2以上の整数に設定すれば、リフレッシュ周波数が1Hz以上となって画面の表示内容を1秒間に1回以上更新することができるので、液晶パネル2の画面に時計を表示する場合に、秒表示を正確に1秒間隔で行うことができる。

【0096】以上に述べたように、本実施の形態の液晶表示装置1によれば、アクティブ素子を有する構成において、良好な表示品位を保ったまま低消費電力化を達成することができる。また、液晶表示装置1が反射電極27b…を備え、バックライトを必要としない反射型液晶表示装置であることから、30Hz以下の駆動による低消費電力化の割合が大きい液晶表示装置となる。これは液晶パネルの裏面に反射部材が設けられている反射型液晶表示装置についても同様である。

【0097】さらに、上記液晶表示装置1は、携帯電話、ポケットゲーム機、PDA(Personal Digital Assistants)、携帯TV、リモートコントロール、ノート型パーソナルコンピュータ、その他の携帯端末など、携帯機器を初めとする各種の電子機器に搭載可能である。バッテリー駆動される電子機器に搭載すれば、良好な表示品位を保ったままの低消費電力化が図れる液晶表示装置1を搭載していることにより、長時間駆動が容易になる。

【0098】なお、以上では走査信号線と容量結合が略生じないように設けられた補助容量用電極パッドと補助容量配線とにより所定の電気容量に対する補助容量が形成された表示素子の例について述べたが、本発明を実施するにあたって表示素子はこの例の構成に限定されるものではなく、補助容量 $C_{cs}=0$ として式(1)を満たせば補助容量配線を配置しない構成の表示素子(液晶表示素子)であってもよい。例えば、補助容量 $C_{cs}=0$ の場合の表示素子として、図1の液晶パネル2から、ドレイン電極25…、補助容量用電極パッド27a…、および補助容量配線33…を取り除き、TFT14…の各ドレインを反射電極27bに接続した構成が挙げられる。

【0099】また、このような構成における1画素分の等価回路を図27に示す。同図の等価回路は、図4

(a)の等価回路から補助容量用電極パッド27aと補助容量配線33とで形成される補助容量 C_{cs} を取り除いたものに相当する。本実施の形態において補助容量 $C_{cs}=0$ の場合でも式(1)で表される画素電圧保持率Pは99.5%となり、書き換え周波数を30Hz以下としてもチラツキのない表示が得られる。従って、このような構成を備えた表示装置においても、良好な表示品位を保ったまま低消費電力化を達成することができる。

【0100】また、画素電極と走査信号線との間に容量

結合が無視できない程度に生じている場合にも、以下に示す条件を満たしていれば、液晶パネルが、走査信号の供給に伴って走査信号線から液晶容量 C_{LC} の電圧に加わるノイズの変動を、表示状態にチラツキが知覚されない値以下に抑制するように構成されていることになる。前述の式(2)は補助容量用電極パッド27a'と走査信号線31'との間の容量(補助容量 C_{CS})を介して画素電極27'にもたらされる電位の変動を記述したものである。また、画素電極27'と走査信号線31'との間の容量は、電極間距離、電極間に存在する物質の誘電率、および電極が相対する面積によって変化する。従って、画素電極27'と走査信号線31'との間の結合容量を C_{GP} とすると、結合容量 C_{GP} を考慮に入れた場合の画素電極27'にもたらされる電位の変動をも式(2)と同様の考え方で導出することができる。

【0101】例えばCsオンゲート構造の場合には、結合容量 C_{GP} が補助容量 C_{CS} に含まれないとして式(2)の容量比の分子を $C_{CS}+C_{GP}$ とし、分母を $C_{CS}+C_{GP}+C_{LC}+C_{GD}+C_{SD}$ とした場合の ΔV_p が画素電極27'の電位変動分となる。また例えばCsオンコモン構造の場合には、式(2)の容量比の分子を C_{GP} とし、分母を $C_{CS}+C_{GP}+C_{LC}+C_{GD}+C_{SD}$ とした場合の ΔV_p が画素電極の電位変動分となる。また例えば補助容量 C_{CS} が設けられない構造の場合には、(2)の容量比の分子を C_{GP} とし、分母を $C_{GP}+C_{LC}+C_{GD}+C_{SD}$ とした場合の ΔV_p が画素電極の電位変動分となる。従って、上記の ΔV_p が一定値以下(前述の例では3V以下に相当)であれば、表示状態にチラツキが生じない。

【0102】前述したように液晶パネル2の補助容量用電極パッド27a'および補助容量配線33'が走査信号線31'との間に容量結合が生じない位置となるように設けられている、ということは、上述の結合容量 C_{GP} の一部となるような容量が補助容量用電極パッド27a'および補助容量配線33'と走査信号線31'との間に生じず、走査に伴う ΔV_p が一定値以下となることを意味する。また、前述したように液晶パネル2の反射電極27b'と走査信号線31'との間の容量結合が無視できるほど小さい、ということは、上述の結合容量 C_{GP} の一部となるような容量が反射電極27b'と走査信号線31'との間に生じず、走査に伴う ΔV_p が一定値以下となることを意味する。これにより、液晶パネル2の表示にチラツキが生じないことになる。

【0103】〔実施の形態2〕

本発明の表示装置を具現する他の実施の形態について図12ないし図20を用いて説明すれば以下の通りである。なお、前記実施の形態1で用いた構成要素と同一の機能を有する構成要素については同一の番号を付し、その説明を省略する。

【0104】本実施の形態に係る表示装置は、実施の形態1で図3を用いて説明した液晶表示装置1における液

晶パネル2を、図12および図13に示す、表示素子、さらには液晶表示素子としての液晶パネル51に置き換えた液晶表示装置である。図13に液晶パネル51の断面構成を示す。同図は後述する図12のB-B断面図に相当する。液晶パネル51はアクティブマトリクス型で反射型の液晶パネルであり、基本構成は液晶パネル2と同じである。最上層には液晶パネル2の反射防止膜17に代わって前方散乱板52が設けられている。また、液晶パネル2の微細な凹凸のある層間絶縁膜26に代わって、上面が平坦な層間絶縁膜53が設けられている。さらに、液晶パネル2の反射電極27b'に代わって平坦な反射電極54b'が設けられている。補助容量用電極パッド27a'に代わる補助容量用電極パッド54a'と反射電極54b'とは、液晶パネル2のコンタクトホール28'とは異なる位置に設けられたコンタクトホール55'を介してつながり、導通している。ここでは、補助容量用電極パッド54a'と反射電極54b'とを合わせて画素電極54としている。

【0105】図13の液晶パネル51のうち液晶層13より下方の部分を上方から見た状態を図12に示す。同図に示すように、各画素の反射電極54b'は、走査方向を液晶パネル51の上下方向とした場合の1ライン上の画素を駆動する走査信号線31、および1ライン上の画素を駆動するTFT14の上方を覆うように配置されている。また、コンタクトホール55は補助容量用電極パッド54a'のうち、補助容量配線33と補助容量 C_{CS} を形成している箇所の上に設けられている。さらに、液晶パネル51には、矢印Jの方向に配向処理が施されている。

【0106】走査信号線31'のそれぞれにはほとんどの時間、非選択電圧が印加されている。この非選択電圧は、アモルファスシリコンを使用したアクティブマトリクス液晶表示装置の場合、通常-10V程度である。また、液晶材料の信頼性向上のため、一般に画素電極には通常1フィールドごとに極性が反転したデータ信号を印加する、すなわち同一の画素に対して交流駆動することが好ましい。このような条件で30Hz以下の書き換え周波数で駆動を行うと、各画素の反射電極と1ライン上の画素を駆動する走査信号線とが対向しないように配置されている場合には、画素電極面と平行な方向の成分を有する電界が発生する。しかも、データ信号が正極性のときと負極性のときとで電界強度に差が生じる。この結果、画素電極のエッジにリバースチルトドメインに起因するディスクリネーションが発生し、チラツキが知覚されて表示品位を損なう場合がある。

【0107】そこで本実施の形態では、このような場合を考慮して、各画素の反射電極54b'を、1ライン上の画素を駆動する走査信号線31と対向する箇所が存在するように配置している。従って、反射電極54b'のデータ信号を書き換えるたびにデータ信号の極性反転を行う

場合においても、該反射電極 54b と 1 ライン上の画素の走査信号線 31（該画素に接続される走査信号線 31）との間に、反射電極面と平行な方向の成分を有する電界が発生しない。従って、反射電極 54b のエッジにリバースチルトドメインに起因するディスクリネーションが発生するのを抑制することができる。また、上記例では反射電極 54b が 1 ライン上の画素を駆動する走査信号線 31 と対向するようにしたが、1 ライン下の画素を駆動する走査信号線 31 と対向していてもよい。すなわち、反射電極 54b は、1 ライン上の画素や 1 ライン下の画素など、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素を駆動する走査信号線 31 と対向していればよい。換言すれば、反射電極 54b は、少なくとも、自身が属する画素と走査方向に沿った一定の向きに隣接する画素に接続される走査信号線 31 と対向する箇所が存在するように配置されていればよい。なお、本実施の形態では、反射電極 54b を走査信号線 31 に対向させたが、この配置の反射電極 54b をそのまま光透過型の画素電極に置き換えても同様の効果が得られる。

【0108】さらに各画素の反射電極 54b を、1 ライン上の画素を駆動する TFT14 と対向する箇所が存在するように配置している。このような配置により、図 12 に示すように走査信号線 31 の一部であるゲート電極 20 が走査信号線 31 の本体から分岐して TFT14 ままで延びているような場合でも、反射電極 54b をゲート電極 20 と対向させることができる。従って、反射電極 54b とゲート電極 20 との間に反射電極面と平行な方向の成分を有する電界が発生せず、それだけ反射電極 54b のエッジにリバースチルトドメインに起因するディスクリネーションが発生するのを抑制することができる。また、上記例では反射電極 54b が 1 ライン上の画素を駆動する TFT14 と対向するようにしたが、1 ライン下の画素を駆動する TFT14 と対向していてもよい。すなわち、反射電極 54b は、自身が属する画素のラインと一定の向きに隣接するラインの画素を駆動する TFT14 と対向していればよい。換言すると、反射電極 54b は、少なくとも、自身が属する画素と上記一定の向きに隣接する画素の TFT14 と対向する箇所が存在するように配置されていればよい。

【0109】また、このような配置により、TFT14 のチャンネル領域を反射電極 54b という同一基板内のレイヤーで遮光することができるため、チャンネル領域への光の回り込みが減少する。チャンネル領域を遮光することによって、チャンネル領域におけるキャリアの光励起が抑制され、非選択期間における TFT14 の抵抗値の低下が防止される。これにより、画素を 30Hz 以下の書き換え周波数で駆動しても、電荷保持不良による明るさの変動が緩和され、よりチラツキのない表示を得ることができる。なお、本実施の形態では、反射電極 54b を T

F T 1 4 に対向させたが、この配置の反射電極 54b をそのまま非光透過型の他の画素電極に置き換えても同様の効果が得られる。

【0110】また、本実施の形態では、図 14 に示すように、液晶パネル 51 の表示に有効なラインのうちの、走査方向に沿った一定の向きの起点側端部のラインとしての最下段のラインのさらに下にダミーラインが設けられている。ダミーラインには、走査信号線 31 … および補助容量配線 33 … と同じ方向に延びるダミー走査信号線 56、ダミー補助容量配線 57 が設けられている。さらにダミー走査信号線 56 とデータ信号線 32 … との交点にはそれぞれ TFT58 が設けられ、その各 TFT58 にドレイン電極 25 を介して接続される補助容量用電極パッド 61a と、補助容量用電極パッド 61a にコンタクトホール 60 を介して接続されるアクティブ素子遮光層としての反射電極 61b とがさらに設けられている。最下段のラインの走査信号線 31 および TFT14 … は、ダミー走査信号線 56 によって選択される反射電極 61b … と対向している。このように、液晶パネル 51 には、走査方向に沿った上記一定の向きの起点側端部のラインからさらに外側に、アクティブ素子遮光層である反射電極 61b を画素電極に用いる、表示に有効なラインの画素の構成を備えた画素のラインが設けられている。換言すれば、液晶パネル 51 には、上記一定の向きの起点側端部の画素と上記一定の向きとは逆向きに隣接して、アクティブ素子遮光層である反射電極 61b を画素電極に用いる、表示に有効な画素の構成を備えた画素が設けられている。

【0111】反射電極 61b … によって最下段のラインの TFT14 … を遮光することができるので、非選択期間における該 TFT14 … の抵抗値の低下が防止される。従って、画素を 30Hz 以下の書き換え周波数で駆動しても、電荷保持不良による明るさの変動が緩和され、よりチラツキのない表示を得ることができる。また、反射電極 61b … は非光透過型の電極であって、反射電極 54b … と同様にデータ信号線 32 … によってデータ信号が供給されるので、交流駆動が可能である。反射電極 54b … の交流駆動を行うことにより、例えば反射電極 54b … に電氣的に接続された TFT58 … が OFF 状態であって反射電極 54b … が電氣的に浮いているときなどに、反射電極 54b … にコントロールされない電荷が蓄積されて液晶に直流電圧が印加されることが避けられる。従って、反射電極 54b … 周辺の液晶の劣化が防止されて液晶材料の信頼性が向上し、ひいては表示画素部の信頼性が向上する。なお、上記例では、反射電極 61b … が最下段のラインの TFT14 … を遮光するようになっているが、図 14 において液晶パネル 51 を上下反転させた場合は、前述した隣接の向きを規定する “一定の向き” を上下反転させることになるので、最上段のラインの TFT14 … を遮光することになる。こ

のように、反射電極 6 1 b…は上記一定の向きの起点側端部のラインの T F T 1 4…を遮光する、すなわち、表示に有効な画素のうち上記一定の向きの起点側端部の画素の T F T 1 4…を遮光するものである。

【0112】さらに、T F T 5 8…はダミー走査信号線 5 6 から走査信号が供給されて選択状態となったときに、データ信号線 3 2…から反射電極 6 1 b…にデータ信号を伝達する構成であるので、最下段のラインの画素も、それよりも上段のラインの画素と同様の構成となり、液晶パネル 5 1 の走査方向の構造の繰り返し連続性が保たれる。従って、最下段のラインの画素とそれよりも上段のラインの画素との電圧印加状態が等しくなり、液晶材料の信頼性が向上する。なお、上記例では液晶パネル 5 1 の表示に有効なラインのうちの最下段のラインのさらに下段にダミー走査信号線 5 6 が設けられているが、図 1 4 において液晶パネル 5 1 を上下反転させた場合は、表示に有効なラインのうちの最上段のラインのさらに上段にダミー走査信号線 5 6 が設けられることになる。このように、ダミー走査信号線 5 6 は、前述した一定の向きの起点側端部のラインからさらに外側に配置されるものである。

【0113】また、ダミーラインの T F T 5 8…のそれぞれの上方には、T F T 5 8 を遮光する反射膜 6 2 が設けられている。反射膜 6 2 は反射電極 5 4 b ・ 6 1 b と同材料かつ同工程で製造される。ここでは 1 つの T F T 5 8 に対して 1 つのアイランド状の反射膜 6 2 を配したが、T F T 5 8…の全てを遮光することができるよう、反射膜 6 2 をダミー走査信号線 5 6 の方向につながった帯状のパターンとしてもよい。また、電氣的に絶縁されている必要もない。

【0114】次に、図 1 3 のカラーフィルタ 1 8 には、図 1 5 (a) ・ (b) に示すような遮光層 6 5…が備えられていてもよい。同図 (a) は平面透視図であり、カラーフィルタ 1 8 は複数の赤のカラーフィルタ 1 8

(R) のライン、緑のカラーフィルタ 1 8 (G) のライン、および青のカラーフィルタ 1 8 (B) のラインからなる。遮光層 6 5…のそれぞれは走査信号線 3 1…と同一方向に配置されている。同図 (b) は同図 (a) の C-C 断面図であり、遮光層 6 5…はガラス基板 1 1 上に設けられている。さらにこの遮光層 6 5…と反射電極 5 4 b…との位置関係を図 1 6 に示す。同図に示すように遮光層 6 5…のそれぞれは反射電極 5 4 b…の配向処理起点に近い側のエッジと対向する位置 (図 1 2 の矢印 J を参照) に設けられている。同図の例では各遮光層 6 5 は同一ライン上に並んだ反射電極 5 4 b…の上記エッジ付近を 5 μ m 覆っている。なお、各遮光層 6 5 は上記エッジの少なくとも一部と対向していればよい。

【0115】このような遮光層 6 5…を設けることにより、データ信号線 3 2…に供給するデータ信号を 1 走査期間ごとに極性反転させた場合に、反射電極 5 4 b…の

エッジに発生するリバースチルトドメインによるディスクリネーションラインを隠すことができ、均一な表示を行うことができる。この理由を以下に説明する。1 走査期間ごとにデータ信号の極性を反転する駆動を行うと、図 1 7 に示すように走査方向に隣接する反射電極 5 4 b ・ 5 4 b 間に走査方向成分を有する横方向電界が発生し、反射電極 5 4 b…の配向処理起点に近い側のエッジにリバースチルトドメインによるディスクリネーションラインが発生する場合がある。発生した場合、液晶パネル 5 1 を 30 Hz 以上で駆動すると、このディスクリネーションラインは発生したまま移動しないので表示に大きな影響を与えないが、30 Hz 以下で駆動すると、反射電極 5 4 b…のエッジと共通透明電極 1 9 との間に液晶パネル 5 1 面の法線方向から傾斜して発生する斜め電界と、上記横方向電界とに、反射電極 5 4 b…の電圧極性によって非対称性が生じ、ディスクリネーションラインが移動する。従って、移動するディスクリネーションラインを隠すことができるように、遮光層 6 5…を設けた。

【0116】また、遮光層 6 5…の中には、前述した図 1 4 の反射電極 6 1 b…の全面と対向するものも配置されている。これにより、表示と関係のない反射電極 6 1 b…からの反射光が液晶パネル 5 1 の表示面に戻ることによって表示が影響を受けるのを防止することができる。このように、図 1 4 の反射電極 6 1 b…に対応する遮光層 6 5 は反射光防止遮光層として機能する。

【0117】次に、図 1 3 において、層間絶縁膜 5 3 の膜厚は 3 μ m に設定されており、これにより下地の T F T 1 4…および各配線の段差を吸収して、層間絶縁膜 5 3 の表面を平坦に、すなわち反射電極 5 4 b…を平坦にしている。このように層間絶縁膜 5 3 の表面および反射電極 5 4 b…を平坦にすることで、電界の歪みが発生しなくなる。反射電極 5 4 b…に表面段差が存在する場合、反射電極 5 4 b…上に配向膜を塗布すると表面段差に対応して配向膜に膜厚むらが生じることとなる。このとき、配向膜は厚さ方向に分極するが、低周波数で駆動する場合には配向膜の分極方向が固定される。従って、液晶に印加される電圧に上記分極の分のオフセットが生じ、膜厚むらがあると分極量が変化してオフセット量も変化する。すなわち、画素内の各箇所でも最適対向電圧が異なり、液晶分子が極性反転に対応して応答するときに明状態と暗状態とが部分的にスイッチングを行うことになる。これが、明るさの変化、すなわちチラツキとして知覚される場合がある。

【0118】そこで、電極の表面段差の大きさとチラツキの発生状況との関係について詳細な検討を行った。図 1 8 (a) に、検討に用いたチラツキ評価用セル 7 1 の断面構成を示す。チラツキ評価用セル 7 1 は、対向配置された 2 枚のガラス基板 7 2 ・ 7 2 の一方の上面にフォトレジストパターン 7 3 が形成され、その上に透明電極

7 4、さらにその上に配向膜 7 5 が形成されるとともに、他方のガラス基板 7 2 の下面に平坦な透明電極 7 4 および配向膜 7 5 が形成され、配向膜 7 5 ・ 7 5 の間に液晶層 7 6 が充填された構成である。フォトレジストパターン 7 3 は、一方のガラス基板 7 2 にポジ型フォトレジスト（東京応化製 OFPR-800）をスピコート法にて塗布した後、フォトリソグラフィによって段差を有するように形成した。ここでスピコート時の回転数を 5 0 0 r p m ~ 3 0 0 0 r p m で変化させて 1 . 0 μ m ~ 0 . 1 μ m の範囲内の各種段差を得た。配向膜 7 5 は P 10 VA をスピコート法（8 0 0 r p m）によって塗布した。

*

*【0 1 1 9】上記の構成のチラツキ評価用セル 7 1 において、信号発生装置 7 7 から透明電極 7 4 ・ 7 4 間に電圧を印加した。同図（b）にこのときの電圧波形を示す。段差のない平坦なセルの場合には配向膜に膜厚のばらつきはないが、段差がある場合には配向膜に膜厚むらが生じる。これによって分極むらが生じるため電界分布にむらが生じ、明るさが変化する、すなわちチラツキが知覚される。信号発生装置 7 7 から電圧が印加されている状態で、段差とチラツキの発生状況について観察したところ、表 5 に示す結果が得られた。

【0 1 2 0】

【表 5】

表面段差 [μ m]	チラツキ目視評価結果
0 . 1	○
0 . 2	○
0 . 3	○
0 . 4	○
0 . 5	○
0 . 6	○
0 . 7	△
0 . 8	×
0 . 9	×
1 . 0	×

【0 1 2 1】なお、○：チラツキが知覚されない、△：チラツキがやや知覚される、×：チラツキが知覚される、である。

【0 1 2 2】同表に示すように、表面段差が 0 . 7 μ m でチラツキが目立たなくなり、0 . 6 μ m 以下で完全に知覚されなくなることが確認された。従って、図 1 3 の反射電極 5 4 b …のそれぞれについて、T F T 1 4 との電氣的コンタクト部分を除いた箇所、すなわちコンタクトホール 5 5 上に設けられた部分を除いた箇所の表面段差が 0 . 6 μ m 以下であるのが好ましいことが分かった。この範囲であれば画素内で配向乱れがなく、よりチラツキのない均一な表示が得られる。実際に図 1 3 の反射電極 5 4 b …のそれぞれについて段差を相シフト干渉顕微鏡で測定したところ、最大段差は 0 . 2 μ m であった。

【0 1 2 3】また液晶パネル 5 1 において、図 1 9 に示すように反射電極 5 4 b …のそれぞれの配向処理起点に

近い側のエッジ付近を、透明電極 8 1 で形成することもできる。これにより、図 1 7 で説明したリバースチルトドメインによるディスクリネーションラインが透明電極 8 1 …上で発生するため、反射光に対するディスクリネーションラインの影響がなくなり、均一な表示を行うことができる。

【0 1 2 4】さらに液晶パネル 5 1 において、図 2 0 に示すように、T F T 1 4 …が配置されているガラス基板 1 2 側の配向処理方向を走査信号線 3 1 …と略平行（矢印 K の方向）にしてもよい。これにより、ガラス基板 1 2 側の液晶分子の配向方向が、図 1 7 で説明した横方向電界に対して垂直な面内に存在するようになり、液晶パネル 5 1 を 3 0 H z 以下の書き換え周波数で交流駆動した場合に、液晶分子に対する電界の歪みが対称となる。従って、リバースチルトドメインによるディスクリネーションラインの発生が緩和され、均一な表示を得ることができる。

【0 1 2 5】以上のように、本実施の形態の液晶表示装

置によれば、実施の形態 1 と同様に 30 Hz 以下の書き込み周波数で駆動を行って低消費電力化を図ることができると同時に、配向状態の制御、ディスクリネーションの影響低減などにより、さらにチラツキのない、均一な表示を得ることができる。

【0126】〔実施の形態 3〕

本発明の表示装置を具現するさらに他の実施の形態について図 21 および図 22 を用いて説明すれば以下の通りである。なお、前記実施の形態 1 および 2 で用いた構成要素と同一の機能を有する構成要素については同一の番号を付し、その説明を省略する。

【0127】本実施の形態に係る表示装置は、実施の形態 1 で図 3 を用いて説明した液晶表示装置 1 における液晶パネル 2 を、図 21 および図 22 に示す液晶パネル 91 で置き換えた透過反射両用型の液晶表示装置である。図 22 の D-D 断面図である図 21 に示すように、液晶パネル 91 は、液晶パネル 2 の反射防止膜 17 およびカラーフィルタ 18 が省略されるとともに、ガラス基板 12 の下面に位相差板 15 および偏光板 16 がこの順で設けられた構成である。また、さらにその下方にバックラ

イト 92 が設けられている。また、補助容量用電極パッド 94a…は ITO などの透明電極で形成されている。

【0128】さらに、補助容量用電極パッド 94a…の上方にある反射電極 94b…の一部には、層間絶縁膜 26 を貫通する光透過穴 93 が設けられている。この光透過穴 93 がバックライト 92 からの光の透過領域となっている。反射電極 94b…によって光が反射される反射領域と、上記透過領域とはコンタクトホール 28 を介して導通して同電位であり、液晶層 13 を駆動することが可能である。この液晶パネル 91 で偏光モードで表

示を行う場合、反射領域と透過領域との位相差の整合性を図るために、透過領域の液晶層 13 の厚み d_T 、および反射領域の液晶層 13 の厚み d_R とは $d_T = 2d_R$ とするのが望ましい。

【0129】また、図 21 に図 22 の液晶層 13 より下方の部分を上方から見た図を示す。補助容量用電極パッド 94a と反射電極 94b とを合わせて画素電極 94 としている。各補助容量用電極パッド 94a は補助容量配線 33 と補助容量 C_{CS} を形成しながら TFT 14 の周囲に広範囲に形成されている。そして、矩形の光透過穴 93 が、反射電極 94b および層間絶縁膜 26 のうち、補助容量用電極パッド 94a の上方で、かつ走査信号線 31 と補助容量配線 33 との上方を避けた位置に設けられている。

【0130】上記の構成の液晶パネル 91 とすれば、実施の形態 1 で得られる効果に加えて、周囲光が多いときには反射型として、周囲光が少ないときにはバックライト 92 を点灯して透過型と併用して利用することができるようになる。なお、実施の形態 1 の液晶パネル 2 において、反射板を半透明としても同様の効果が得られる。

【0131】〔実施の形態 4〕

本発明の表示装置を具現するさらに他の実施の形態について図 23 ないし図 25 を用いて説明すれば以下の通りである。なお、前記実施の形態 1 ないし 3 で用いた構成要素と同一の機能を有する構成要素については同一の番号を付し、その説明を省略する。

【0132】本実施の形態に係る表示装置は、表示素子としてアクティブマトリクス型の有機 EL パネルを有する有機 EL 表示装置である。有機 EL パネルは図 3 の液晶表示装置 1 と同様に走査信号ドライバおよびデータ信号ドライバによって駆動される。図 23 に有機 EL パネルの一部の平面図を示す。有機 EL パネルには、走査信号ドライバから走査信号が供給される走査信号線 101…と、データ信号ドライバからデータ信号が供給されるデータ信号線 102…とが、図 1 と同様にガラス基板上に直交するように設けられている。図 23 は有機 EL パネルの 1 画素分の構成を示しており、1 画素は、隣接する走査信号線 101・101 とデータ信号線 102・102 とでおよそ囲まれた区画に相当する。

【0133】各画素には、走査信号線 101 から走査信号が供給されて周期的に選択状態となるアクティブ素子としての書き込み用トランジスタ 111 が、走査信号線 101 とデータ信号線 102 とが交差する辺りに設けられている。書き込み用トランジスタ 111 は TFT などからなる。同図では TFT とし、そのゲート電極 111a が走査信号線 101 に接続されている。また、該 TFT のソース電極 111b はデータ信号線 102 に接続されている。該 TFT のドレイン電極 111c は引き出されて、後述する補助容量 C_{CS} の電極である補助容量用電極パッド 112 に接続されている。

【0134】また、補助容量用電極パッド 112 に隣接して後述の有機 EL 素子 114 の駆動用トランジスタ 113 が設けられている。駆動用トランジスタ 113 は TFT などからなる。同図では TFT とし、そのゲート電極 113a が補助容量用電極パッド 112 に接続されている。TFT のチャネル極性は走査方向あるいは四方に隣接する画素ごとに異なっている。該 TFT のチャネルの高電位側電極 113b は有機 EL 素子 114 に直流電流を供給する電源配線 104 に接続されており、定電位側電極 113c は有機 EL 素子 114 のアノード電極 114a に接続されている。

【0135】同図の E-E 断面図である図 24 に、有機 EL 素子 114 の構成を示す。有機 EL 素子 114 は対向するガラス基板 115・116 の間に挟持されるように形成されている。ガラス基板 115 上にアノード電極 114a が設けられ、アノード電極 114a 上に、層間絶縁膜 114b がコンタクトホール 114c を有するように設けられている。層間絶縁膜 114b 上には透明電極 114d が設けられており、透明電極 114d はコンタクトホール 114c を介してアノード電極 114a と

導通するようになっている。透明電極 114d 上にはダイオード型の発光層 114e が設けられ、さらに発光層 114e 上に A1 などからなる対向電極 114f が設けられている。発光層 114e に流れる電流は、駆動用トランジスタ 113 のゲート電極 113a に印加される電圧に応じてチャネル抵抗が変化することにより変化し、発光層 114e はこの電流に応じた強度で発光する。画素内には図 23 に示すように開口部 117 が設けられており、発光層 114e で発生した光は対向電極 114f で反射されて開口部 117 から出射される。

【0136】さらに有機 EL パネルには、図 23 に示すように、補助容量用電極パッド 112 と SiN_x などの層間絶縁膜を介して対向する補助容量配線 105 が画素の 1 ラインごとに設けられている。補助容量配線 105 は前記有機 EL 素子 114 の対向電極 114f と同電位とされる。補助容量用電極パッド 112 と補助容量配線 105 とは、駆動用トランジスタ 113 のゲート容量に対する補助容量 C_{cs} を形成する電極である。補助容量配線 105 … は走査信号線 101 … 以外の位置で、ガラス基板 115 上に走査信号線 101 … と平行に設けられており、補助容量用電極パッド 112 とともに、走査信号線 101 … との間に容量結合が略生じないようにしている。この場合に限らず、補助容量用電極パッド 112 … と補助容量配線 105 … とは走査信号線 101 … との間に容量結合が略生じない位置となるように設けられてい

ればよい。

【0137】次に、上記構成の画素の等価回路を図 25 に示す。走査信号線 101 から供給される走査信号によって書き込み用トランジスタ 111 が ON 状態（選択状態）となると、データ信号線 102 から供給されるデータ信号に応じた電荷が、駆動用トランジスタ 113 のゲート容量と補助容量 C_{cs} とに書き込まれる。該ゲート容量は、画素の表示状態を決定する電荷が書き込み用トランジスタ 111 を介して書き込まれる電気容量である。また、データ信号は、走査方向にあるいは四方に隣接する画素間で極性が反転するように、データ信号ドライバから交流駆動で供給される。

【0138】駆動用トランジスタ 113 のゲート電極 113a の電位に応じて駆動用トランジスタ 113 のチャネル抵抗が制御され、チャネル抵抗に応じた電流が有機 EL 素子 114 に流れて、発光による画面表示が行われる。発光状態は次の選択期間まで駆動用トランジスタ 113 のゲート容量に電荷が保持されていることにより保持される。

【0139】ここで、補助容量用電極パッド 112 および補助容量配線 105 が走査信号線 101 との間に容量結合が略生じない位置となるように補助容量 C_{cs} が設けられているので、前記各実施の形態の同期クロック発生回路 7 のような周波数設定手段によりゲート容量の電荷、すなわち有機 EL 表示パネルの画面を 30 Hz 以下

の書き換え周波数で書き換えても、1 ライン上の走査信号線 101 など走査信号線の電位変動によるゲート電極 113a の電位変動は生じない。すなわち、次の選択期間まで駆動用トランジスタ 113 のチャネル抵抗の変動が生じず、安定した発光状態が得られる。これはまた、有機 EL 表示パネルが、走査信号の供給に伴って走査信号線 101 … から駆動用トランジスタ 113 のゲート容量の電圧に加わるノイズによる上記電圧の変動を、表示状態にチラツキが知覚されない値以下に抑制するように構成されていることを意味している。

【0140】従って、走査信号ドライバの消費電力およびデータ信号ドライバの消費電力が十分に削減される状態で、チラツキのない安定した表示品位が得られる。この結果、良好な表示品位を保ったまま低消費電力化を達成することができる。

【0141】（1）表示装置は、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるときに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を 30 Hz 以下に設定することが可能な周波数設定手段をさらに有している構成とすることができる。

【0142】上記の構成によれば、所定の電気容量に対する補助容量の電極が走査信号線との間に容量結合を略生じない位置となるように補助容量を設けるので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を 30 Hz 以下の書き換え周波数で書き換える設定を行えば、従来のように Cs オンゲート構造で補助容量を形成していた場合と異なり、1 ライン上の走査信号線など走査信号線の電位変動による上記電気容量の電極の電位変動は生じなくなる。

【0143】30 Hz 以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。また、表示状態を決定する電荷が書き込まれる電気容量の電極の電位変動が生じなくなることによって、チラツキのない安定した表示品位が得られる。

【0144】この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができる。

【0145】(2)表示装置は、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記表示素子が、上記走査信号の供給に伴って上記走査信号線から上記電気容量の電圧に加わるノイズによる上記電圧の変動を、上記表示状態にチラツキが知覚されない値以下に抑制するように構成され、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有している構成とすることができる。

【0146】上記の構成によれば、表示状態を決定する電荷が書き込まれる所定の電気容量の電圧に走査信号線からノイズが加わっても、このノイズによる上記電気容量の電圧の変動を、表示状態にチラツキが知覚されない値以下に抑制するように構成されているので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を30Hz以下の書き換え周波数で書き換える設定を行えば、画素の表示状態は安定し、チラツキのない安定した表示品位が得られる。また、30Hz以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。

【0147】この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができる。

【0148】(3)表示装置は、(1)または(2)の表示装置において、上記書き換え周波数が0.5Hz以上30Hz以下の範囲内にある構成とすることができる。

【0149】上記の構成によれば、書き換え周波数を30Hz以下としながら、下限を0.5Hzとして前記電気容量からのアクティブ素子などを通した漏れ電流に起因する前記電気容量の電極の電位変動を十分に抑制する。これにより、十分な低消費電力化と確実な画素のチラツキ防止とを達成することができる。

【0150】(4)表示装置は、(3)の表示装置において、上記書き換え周波数が1Hz以上15Hz以下の範囲内にある構成とすることができる。

【0151】上記の構成によれば、書き換え周波数を15Hz以下として消費電力を極めて大きく低減しながら、下限を1Hzとして前記電気容量の電極の電位変動を極めて小さくなるように抑制する。これにより、極め

て大きな低消費電力化とより確実な画素のチラツキ防止とを達成することができる。

【0152】(5)表示装置は、(1)ないし(4)のいずれかの表示装置において、上記周波数設定手段は、上記書き換え周波数を複数通りに設定することが可能である構成とすることができる。

【0153】上記の構成によれば、周波数設定手段により表示素子の画面の書き換え周波数を複数通りに設定可能であるので、少なくとも30Hz以下の書き換え周波数への設定による低消費電力化と高表示品位との両立を確保した上で、画像の動きの速さに合わせて表示品位を優先させる高めの書き換え周波数への設定や、低消費電力化を優先させる低めの書き換え周波数への設定を行うことができる。

【0154】(6)表示装置は、(5)の表示装置において、上記周波数設定手段は、上記書き換え周波数を30Hz以上に設定することが可能である構成とすることができる。

【0155】上記の構成によれば、周波数設定手段により表示素子の画面の書き換え周波数を30Hz以上に設定可能であり、例えば静止画や通常の動きの速さの動画を表示する場合には書き換え周波数を30Hz以下に設定して低消費電力化と高品位表示との両立を図り、動きの非常に速い動画を表示する場合には周波数を30Hz以上に設定してスムーズな表示を確保するなどする。これにより、表示する画像の状態に適した書き換え周波数の設定を行うことができる。

【0156】(7)表示装置は、(5)または(6)の表示装置において、上記書き換え周波数のそれぞれが、最も低い書き換え周波数の整数倍である構成とすることができる。

【0157】上記の構成によれば、書き換え周波数のそれぞれを最も低い書き換え周波数の整数倍の關係に設定するので、全ての書き換え周波数に共通の基準同期信号を使用することができるのに加えて、書き換え周波数を切り換えた場合に供給するデータ信号の間引きあるいは追加を簡単に行うことができる。

【0158】(8)表示装置は、(7)の表示装置において、上記書き換え周波数のそれぞれが、最も低い書き換え周波数の2の整数乗倍である構成とすることができる。

【0159】上記の構成によれば、書き換え周波数のそれぞれを最も低い書き換え周波数の2の整数乗倍の關係に設定するので、2の整数乗分の1で分周を行う通常の簡単な分周回路を用いて書き換え周波数のそれぞれを生成することができる。

【0160】(9)表示装置は、(5)ないし(8)のいずれかの表示装置において、上記書き換え周波数のうち少なくとも最も低いものが、上記表示素子の表示内容を更新する周期を決めるリフレッシュ周波数の2以上の

整数倍である構成とすることができる。

【0161】上記の構成によれば、書き換え周波数のうち少なくとも最も低いものをリフレッシュ周波数の2以上の整数倍の係数に設定するので、そのように設定した書き換え周波数では表示素子での同一の表示内容に対して、各画素の選択回数が2以上の整数回となる。従って、同一の表示内容に対して、交流駆動によって前記電気容量の電極の電位の極性を反転させて表示することができる。特に表示素子が液晶表示素子である場合には、液晶表示素子に用いられる液晶の信頼性がより向上する。

【0162】(10)表示装置は、(9)の表示装置において、上記周波数設定手段は、上記リフレッシュ周波数が変更されると上記書き換え周波数のうち少なくとも最も低いものの設定を、変更後の上記リフレッシュ周波数に合わせて変更することが可能である構成である。

【0163】上記の構成によれば、周波数設定手段はリフレッシュ周波数の変更に合わせて、少なくとも最も低い書き換え周波数の設定を、変更後のリフレッシュ周波数の2以上の整数倍に変更することができる。従って、リフレッシュ周波数を変更しても、上記のように設定を変更した書き換え周波数では表示素子での同一の表示内容に対して、交流駆動によって前記電気容量の電極の電位の極性を反転させて表示することができる。特に表示素子が液晶表示素子である場合には、液晶表示素子に用いられる液晶の信頼性を容易に維持することができる。

【0164】(11)表示装置は、(9)または(10)の表示装置において、上記書き換え周波数のうち最も低いものは2Hz以上の整数値である構成である。

【0165】上記の構成によれば、最も低い書き換え周波数を2Hz以上の整数値に設定し、さらにこれがリフレッシュ周波数の2以上の整数倍となっていることから、リフレッシュ周波数が1Hz以上となる。従って、表示素子の画面に時計を表示する場合に、秒表示を正確に1秒間隔で行うことができる。

【0166】(12)表示装置は、(1)ないし(11)のいずれかの表示装置において、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成されるとともに上記電気容量に対する補助容量が設けられる液晶表示素子であり、上記液晶表示素子の画素電圧保持率を、上記電気容量を C_{te} 、上記補助容量を C_{es} 、上記アクティブ素子の非選択期間を T 、上記書き換え周波数における非選択期間 T 後の液晶電圧保持率を $H_r(T)$ 、書き込み直後の上記画素電極と上記対向電極との電位差を V 、上記アクティブ素子の非選択時の抵抗値を R 、 $V_+ = V - \{V \cdot (1 - H_r(T)) \times C_{te} / (C_{te} + C_{es})\}$ として、 $P = V_+ \cdot \exp[-T / \{(C_{te} + C_{es}) \cdot R\}] / V$ と表したときに、 $P \geq 0.9$ である構成とすることがで

きる。

【0167】上記の構成によれば、前記表示素子が液晶表示素子であって、選択期間中に印加された画素の電圧、すなわち画素電極と対向電極との間に液晶が介在して形成される電気容量の電圧が、非選択期間を通して90%以上の電圧保持率で保持されるので、画素電極の電位変動がほとんど生じない。これにより、特にチラツキのない安定した表示品位が得られる。

【0168】(13)表示装置は、(1)ないし(12)のいずれかの表示装置において、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は、少なくとも、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素の走査信号線と対向する箇所が存在するように配置されている構成とすることができる。

【0169】上記の構成によれば、前記表示素子が液晶表示素子であって、画素電極には少なくとも、走査方向を液晶表示素子の上下方向とした場合の1ライン上や1ライン下など、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素の走査信号線と対向する箇所を設けるので、前記電気容量の電荷を書き換えるたびにデータ信号の極性反転を行うにあたって、該画素電極と、上記一定の向きに隣接するラインの画素の走査信号線との間に、画素電極面と平行な方向の成分を有する電界が発生しない。従って、画素電極のエッジにリバーシブルトドメインに起因するディスクリネーションが発生するのを抑制することができる。

【0170】(14)表示装置は、(1)ないし(13)のいずれかの表示装置において、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は非光透過型の電極であり、少なくとも、自身が属する画素のラインと上記一定の向きに隣接するラインの画素のアクティブ素子と対向する箇所が存在するように配置されている構成とすることができる。

【0171】上記の構成によれば、前記表示素子が液晶表示素子であって、非光透過型の画素電極には少なくとも、走査方向を液晶表示素子の上下方向とした場合の1ライン上や1ライン下など、自身が属する画素のラインと上記一定の向きに隣接するラインの画素のアクティブ素子と対向する箇所を設けるので、画素電極はアクティブ素子を遮光する。これにより、アクティブ素子への光の回り込みが減少し、非選択期間におけるアクティブ素子の抵抗値の低下が防止される。従って、画素を30Hz以下の書き換え周波数で駆動しても、電荷保持不良による明るさの変動が緩和され、よりチラツキのない表示を得ることができる。

【0172】(15)表示装置は、(14)の表示装置において、上記液晶表示素子は、表示に有効なラインの

うち上記一定の向きの起点側端部のラインのアクティブ素子を遮光するアクティブ素子遮光層を有している構成とすることができる。

【0173】上記の構成によれば、アクティブ素子遮光層によって、走査方向を液晶表示素子の上下方向とした場合の表示に有効な最上段や最下段のラインなど、上記一定の向きの起点側端部のラインのアクティブ素子を遮光することができるので、非選択期間における該アクティブ素子の抵抗値の低下が防止される。従って、画素を30Hz以下の書き換え周波数で駆動しても、電荷保持不良による明るさの変動が緩和され、よりチラツキのない表示を得ることができる。

【0174】(16)表示装置は、(15)の表示装置において、上記液晶表示素子は、上記アクティブ素子遮光層からの反射光が上記液晶表示素子の表示面に戻るのが遮る反射光防止遮光層を有している構成とすることができる。

【0175】上記の構成によれば、アクティブ素子遮光層からの反射光を反射光防止遮光層によって液晶表示素子の表示面に戻るのが遮るので、アクティブ素子を遮光する構成が表示に影響を及ぼさないようにすることができる。

【0176】(17)表示装置は、(15)または(16)の表示装置において、上記アクティブ素子遮光層は上記対向電極との間に液晶が介在するように設けられた電極であり、上記アクティブ素子遮光層と上記対向電極との間に交流電圧が印加される構成とすることができる。

【0177】上記の構成によれば、アクティブ素子遮光層と対向電極との間の液晶が交流駆動されるので、液晶材料の信頼性が向上する。

【0178】(18)表示装置は、(17)の表示装置において、上記液晶表示素子は、上記一定の向きの起点側端部のラインからさらに外側に、上記アクティブ素子遮光層を上記画素電極に用いる上記画素の構成を備えた画素のラインを有している構成とすることができる。

【0179】上記の構成によれば、表示に有効な上記一定の向きの起点側端部のライン、例えば走査方向を液晶表示素子の上下方向とした場合の最上段あるいは最下段となる表示に有効なラインの画素も、表示に有効なその他のラインの画素と同様の構成となるので、液晶表示素子の走査方向の構造の繰り返し連続性が保たれる。従って、表示に有効な走査方向に沿った一定の向きの起点側端部のラインの画素と、表示に有効なその他のラインの画素との電圧印加状態が等しくなり、液晶材料の信頼性がより向上する。

【0180】(19)表示装置は、(1)ないし(18)のいずれかの表示装置において、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記液晶表示素子

は、上記画素電極の配向処理起点に近い側のエッジの少なくとも一部と表示面側から対向する遮光層を有している構成とすることができる。

【0181】上記の構成によれば、前記表示素子が液晶表示素子であって、画素電極の上記エッジを遮光膜で覆うので、液晶表示素子を30Hz以下の書き換え周波数で交流駆動した場合に、画素電極のエッジに発生するリバースチルトドメインによるディスクリネーションを隠すことができ、均一な表示を得ることができる。

【0182】(20)表示装置は、(1)ないし(19)のいずれかの表示装置において、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理部と接する箇所のうち、上記アクティブ素子との電気的コンタクト部分を除いた箇所の表面段差が0.6μm以下である構成とすることができる。

【0183】上記の構成によれば、前記表示素子が液晶表示素子であって、画素電極に配向膜を形成した場合に、画素内で配向膜の膜厚むらが抑えられるため、画素内での配向乱れがなくなり、よりチラツキのない、均一な表示を得ることができる。

【0184】(21)表示装置は、(1)ないし(20)のいずれかの表示装置において、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理起点に近い側のエッジ付近が透明電極で形成されている構成である。

【0185】上記の構成によれば、前記表示素子が液晶表示素子であって、液晶表示素子を30Hz以下の書き換え周波数で交流駆動した場合に、画素電極のエッジに発生するリバースチルトドメインによるディスクリネーションが透明電極上で発生するため、反射光に対するディスクリネーションラインの影響がなくなり、均一な表示を行うことができる。

【0186】(22)表示装置は、(1)ないし(21)のいずれかの表示装置において、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記アクティブ素子が配置されている基板側の配向処理方向が、上記走査信号線と略平行である構成とすることができる。

【0187】上記の構成によれば、前記表示素子が液晶表示素子であって、アクティブ素子が配置されている基板側の液晶分子の配向方向が、隣接する画素電極間に生じる走査方向の電界に対して垂直な面内に存在するようになり、液晶表示素子を30Hz以下の書き換え周波数で交流駆動した場合に、液晶分子に対する電界の歪みが対称となる。従って、リバースチルトドメインによるディスクリネーションラインの発生が緩和され、均一な表示を得ることができる。

【0188】(23)表示装置は、(12)ないし(2

2) のいずれかの表示装置において、上記液晶表示素子は周囲光を用いて反射型表示を行う反射部材を有している構成とすることができる。

【0189】上記の構成によれば、表示装置をバックライトを必要としない反射型液晶表示装置とするので、30Hz以下の駆動による低消費電力化の割合が大きくなる。

【0190】(24) 表示装置は、(23) の表示装置において、上記反射部材は上記画素電極の少なくとも一部である構成とすることができる。

【0191】上記の構成によれば、反射部材が画素電極の少なくとも一部である、すなわち、画素電極の少なくとも一部が反射型液晶表示装置の反射電極となるので、別途反射部材は必要なく、装置を構成する部材の種類を減らすことが可能である。

【0192】(25) 表示装置は、(24) の表示装置において、上記反射部材に光透過用の穴が設けられている、または上記反射部材が半透明である構成とすることができる。

【0193】上記の構成によれば、反射透過両用型の液晶表示装置とするので、周囲光が多いときには反射型として、周囲光が少ないときにはバックライトを点灯するなど透過型と併用して利用することができる。

【0194】(26) 電子機器は、(1) ないし (25) のいずれかの表示装置が搭載されている構成とすることができる。

【0195】上記の構成によれば、良好な表示品位を保ったままの低消費電力化が図れる表示装置を搭載しているので、バッテリーによる長時間駆動が容易になる。

【0196】

【発明の効果】本発明の表示装置は、以上のように、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記表示素子が、上記走査信号の供給に伴って上記走査信号線から上記電気容量の電圧に加わるノイズによる上記電圧の変動を、表示状態にチラツキが知覚されない値以下に抑制するように構成され、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有している構成である。

【0197】それゆえ、所定の電気容量に対する補助容

量の電極が走査信号線との間に容量結合を略生じない位置となるように補助容量を設け、表示素子が、所定の電気容量の電圧に走査信号線からノイズが加わっても、このノイズによる上記電気容量の電圧の変動を、表示状態にチラツキが知覚されない値以下に抑制するように構成されているので、この状態で周波数設定手段により上記電気容量の電荷、すなわち表示素子の画面を30Hz以下の書き換え周波数で書き換える設定を行えば、従来のようにCsオンゲート構造で補助容量を形成していた場合と異なり、1ライン上の走査信号線など走査信号線の電位変動による上記電気容量の電極の電位変動は生じなくなり、画素の表示状態は安定し、チラツキのない安定した表示品位が得られる。

【0198】30Hz以下の低周波数駆動とすることによって、走査信号の周波数が減少して走査信号ドライバの消費電力が十分に削減されるとともに、データ信号の極性反転周波数が減少し、データ信号ドライバの消費電力が十分に削減される。

【0199】この結果、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができるという効果を奏する。

【0200】また、本発明の表示装置は、以上のように、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成されるとともに上記電気容量に対する補助容量が設けられる液晶表示素子であり、上記液晶表示素子の画素電圧保持率を、上記電気容量を C_{LC} 、上記補助容量を C_{CS} 、上記アクティブ素子の非選択期間を T 、上記書き換え周波数における非選択期間 T 後の液晶電圧保持率を $Hr(T)$ 、書き込み直後の上記画素電極と上記対向電極との電位差を V 、上記アクティブ素子の非選択時の抵抗値を R 、 $V_1 = V - \{V \cdot (1 - Hr(T)) \times C_{LC} / (C_{LC} + C_{CS})\}$ として、 $P = V_1 \cdot \exp[-T / \{(C_{LC} + C_{CS}) \cdot R\}] / V$ と表したときに、 $P \geq 0.9$ である構成である。

【0201】それゆえ、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができるという効果を奏する。

【0202】また、選択期間中に印加された画素の電圧が、非選択期間を通して90%以上の電圧保持率で保持されるので、画素電極の電位変動がほとんど生じない。これにより、特にチラツキのない安定した表示品位が得られるという効果を奏する。

【0203】また、本発明の表示装置は、以上のよう
10 に、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は、少なくとも、自身が属する画素のラインと走査方向に沿った一定の向きに隣接するラインの画素の走査信号線と対向する箇所が存在するように配置されている構成である。

【0204】それゆえ、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができるという効果を奏する。

【0205】また、前記電気容量の電荷を書き換えるたびにデータ信号の極性反転を行う場合においても、該画素電極と、上記一定の向きに隣接するラインの画素の走査信号線との間に、画素電極面と平行な方向の成分を有する電界が発生しない。従って、画素電極のエッジにリバースチルトドメインに起因するディスクリネーションが発生するのを抑制することができるという効果を奏する。

【0206】また、本発明の表示装置は、以上のよう
に、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有す
50

る表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極は非光透過型の電極であり、少なくとも、自身が属する画素のラインと上記一定の向きに隣接するラインの画素のアクティブ素子と対向する箇所が存在するように配置されている構成である。

【0207】それゆえ、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができるという効果を奏する。

【0208】また、画素電極は上記一定の向きに隣接するラインの画素のアクティブ素子を遮光し、これにより、アクティブ素子への光の回り込みが減少して、非選択期間におけるアクティブ素子の抵抗値の低下が防止される。従って、画素を30Hz以下の書き換え周波数で駆動しても、電荷保持不良による明るさの変動が緩和され、よりチラツキのない表示を得ることができるという効果を奏する。

【0209】また、本発明の表示装置は、以上のよう
に、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記液晶表示素子は、上記画素電極の配向処理起点に近い側のエッジの少なくとも一部と表示面側から対向する遮光層を有している構成である。

【0210】それゆえ、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができるという効果を奏する。

【0211】また、液晶表示素子を30Hz以下の書き換え周波数で交流駆動した場合に、画素電極のエッジに

発生するリバースチルトドメインによるディスクリネーションを隠すことができ、均一な表示を得ることができるという効果を奏する。

【0212】また、本発明の表示装置は、以上のように、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理部と接する箇所のうち、上記アクティブ素子との電気的コンタクト部分を除いた箇所の表面段差が0.6μm以下である構成である。

【0213】それゆえ、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができるという効果を奏する。

【0214】また、画素電極に配向膜を形成した場合に、画素内で配向膜の膜厚むらが抑えられるため、画素内での配向乱れがなくなり、よりチラツキのない、均一な表示を得ることができるという効果を奏する。

【0215】また、本発明の表示装置は、以上のように、走査信号ドライバから走査信号が供給される走査信号線と、データ信号ドライバからデータ信号が交流駆動で供給されるデータ信号線と、上記走査信号線および上記データ信号線に接続されるとともに、上記走査信号および上記データ信号に基づいて、アクティブ素子が周期的に選択状態となって表示状態を決定する電荷が上記アクティブ素子を介して所定の電気容量に書き込まれる画素とを備えたアクティブマトリクス型の表示素子を有する表示装置において、上記画素のそれぞれには上記電気容量に対する補助容量が、上記補助容量の電極が上記走査信号線との間に容量結合を略生じない位置となるように設けられ、上記電荷を書き込む周期を決定する書き換え周波数を30Hz以下に設定することが可能な周波数設定手段をさらに有しており、上記表示素子は上記電気容量が画素電極と対向電極との間に液晶が介在して形成される液晶表示素子であり、上記画素電極の配向処理起点に近い側のエッジ付近が透明電極で形成されている構成である。

【0216】それゆえ、良好な表示品位を保ったまま低消費電力化を達成することのできるアクティブ素子を有する表示装置を提供することができるという効果を奏する。

【0217】また、液晶表示素子を30Hz以下の書き換え周波数で交流駆動した場合に、画素電極のエッジに発生するリバースチルトドメインによるディスクリネーションが透明電極上で発生するため、反射光に対するディスクリネーションラインの影響がなくなり、均一な表示を行うことができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の一実施の形態における液晶表示装置の液晶パネルの構成を示す平面透視図である。

【図2】図1の液晶パネルのA-A断面に相当する断面図である。

【図3】本発明の一実施の形態における液晶表示装置の構成を示すシステムブロック図である。

【図4】(a)および(b)は、図1の液晶パネルの1画素分の等価回路を示す回路図である。

【図5】(a)および(b)は、液晶の特性を示すグラフである。

【図6】TFTのOFF抵抗の特性を示すグラフである。

【図7】電荷を十分に保持することができない場合の画素電極電位の変化と反射光強度の変化とを説明する説明図である。

【図8】(a)および(b)は、液晶パネルの特性を評価する方法を説明する説明図である。

【図9】(a)ないし(e)は、液晶パネルの信号および特性を示すタイミングチャートである。

【図10】図1の液晶パネルの比較例としての液晶パネルの構成を示す平面透視図である。

【図11】(a)ないし(e)は、図10の液晶パネルの信号および特性を示すタイミングチャートである。

【図12】本発明の他の実施の形態における液晶表示装置の液晶パネルの構成を示す平面透視図である。

【図13】図12の液晶パネルのB-B断面に相当する断面図である。

【図14】図12の液晶パネルの構成を示す平面透視図である。

【図15】(a)および(b)は、それぞれ図12の液晶パネルの一部の構成を示す平面図、側面図である。

【図16】図15の液晶パネルの一部の位置関係を説明する説明図である。

【図17】液晶パネル内に発生する電界の状態を説明する説明図である。

【図18】(a)および(b)は、液晶パネルの特性を評価する方法を説明する説明図である。

【図19】図12の液晶パネルの変形例の構成を示す平面透視図である。

【図 2 0】図 1 2 の液晶パネルの他の変形例の構成を示す平面透視図である。

【図 2 1】本発明のさらに他の実施の形態における液晶表示装置の液晶パネルの構成を示す断面図である。

【図 2 2】図 2 1 の液晶パネルの平面透視図である。

【図 2 3】本発明のさらに他の実施の形態における有機 E L 表示装置の有機 E L パネルの構成を示す平面透視図である。

【図 2 4】図 2 3 の有機 E L パネルの E - E 断面図である。

【図 2 5】図 2 3 の有機 E L パネルの 1 画素分の等価回路を示す回路図である。

【図 2 6】本発明の一実施の形態における液晶表示装置の液晶パネルの特性を評価する際に用いる信号の波形を示す波形図である。

【図 2 7】本発明の一実施の形態における液晶表示装置の変形例に係る液晶パネルの 1 画素分の等価回路を示す回路図である。

【符号の説明】

- | | | | | |
|-------|---------------------|-----------------|----------------------|------|
| 1 | 液晶表示装置（表示装置） | 20 | 9 4 b | 反射電極 |
| 2 | 液晶パネル（表示素子、液晶表示素子） | 1 0 1 | 走査信号線 | |
| 3 | ゲートドライバ（走査信号ドライバ） | 1 0 2 | データ信号線 | |
| 4 | ソースドライバ（データ信号ドライバ） | 1 0 5 | 補助容量配線（電極） | |
| 7 | 同期クロック発生回路（周波数設定手段） | 1 1 1 | 書き込み用トランジスタ（アクティブ素子） | |
| 1 3 | 液晶層（液晶） | 1 1 2 | 補助容量用電極パッド（電極） | |
| 1 4 | T F T（アクティブ素子） | C _{CL} | 液晶容量（電気容量） | |
| 1 9 | 透明共通電極（対向電極） | C _{CS} | 補助容量 | |
| 2 7 | 画素電極 | J | 配向処理方向 | |
| 2 7 a | 補助容量用電極パッド（電極） | K | 配向処理方向 | |
| 2 7 b | 反射電極 | | | |
| 2 8 | コンタクトホール（電気的コンタクト部） | | | |

*分)

走査信号線

データ信号線

補助容量配線（電極）

液晶パネル（表示素子、液晶表示素子）

画素電極

補助容量用電極パッド（電極）

反射電極

コンタクトホール（電気的コンタクト部

10 分)

ダミー走査信号線（走査信号線）

ダミー補助容量配線（電極）

補助容量用電極パッド（電極）

反射電極（アクティブ素子遮光層）

遮光層（反射光防止遮光層）

液晶パネル（表示素子、液晶表示素子）

光透過穴（光透過用の穴）

画素電極

補助容量用電極パッド（電極）

反射電極

走査信号線

データ信号線

補助容量配線（電極）

書き込み用トランジスタ（アクティブ素子）

補助容量用電極パッド（電極）

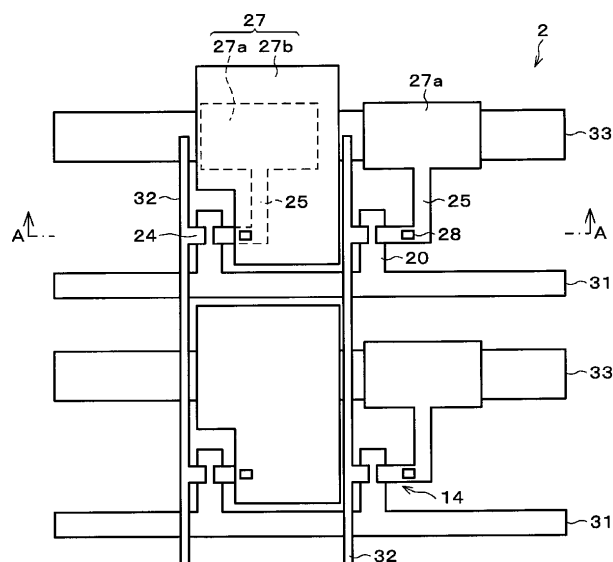
液晶容量（電気容量）

補助容量

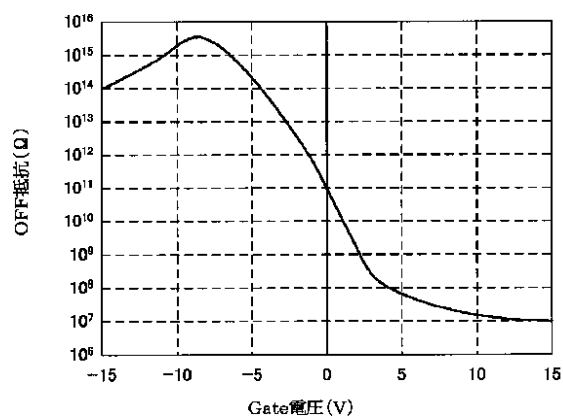
配向処理方向

配向処理方向

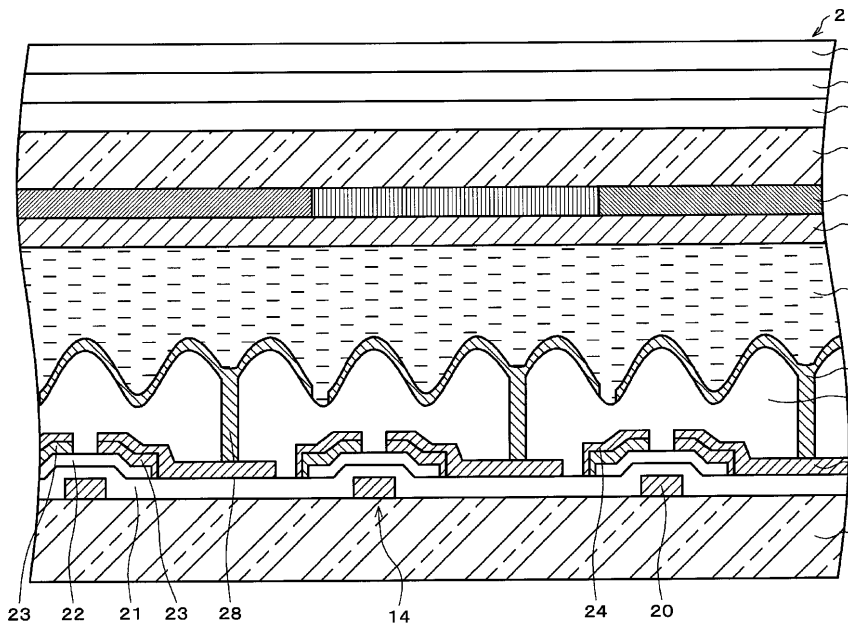
【図 1】



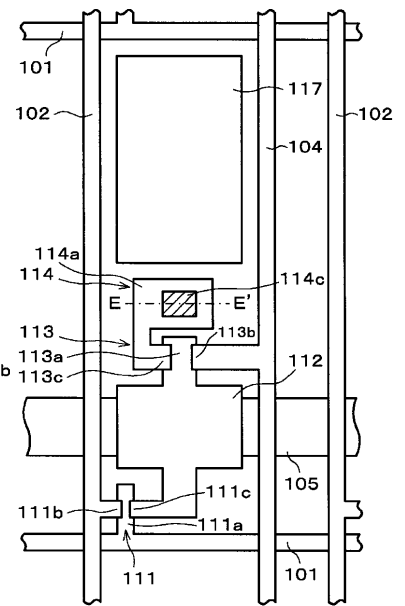
【図 6】



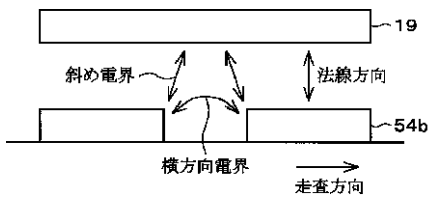
【図2】



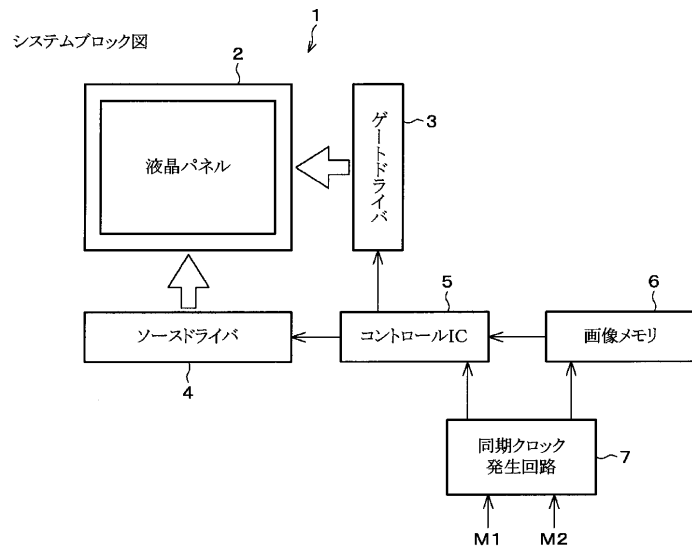
【図23】



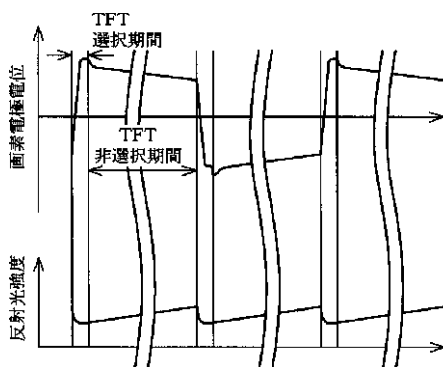
【図17】



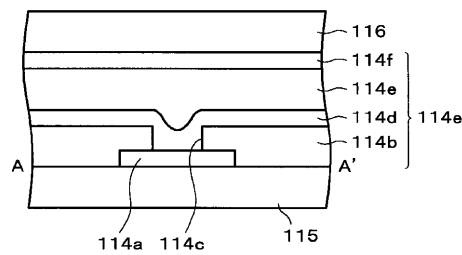
【図3】



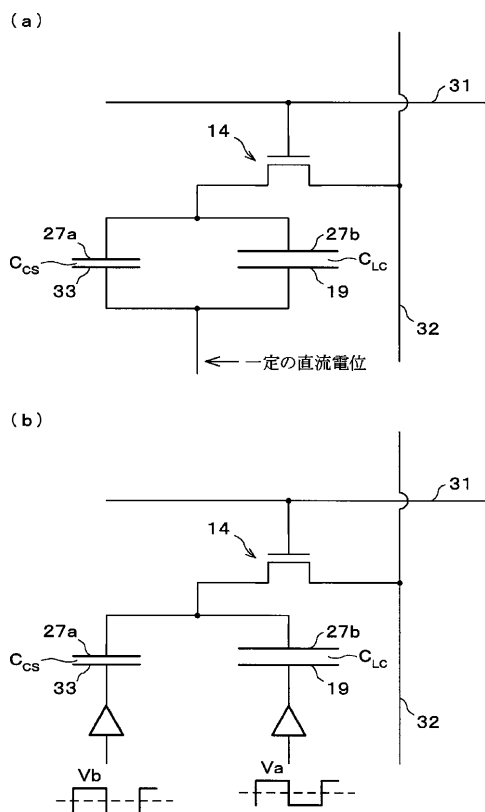
【図7】



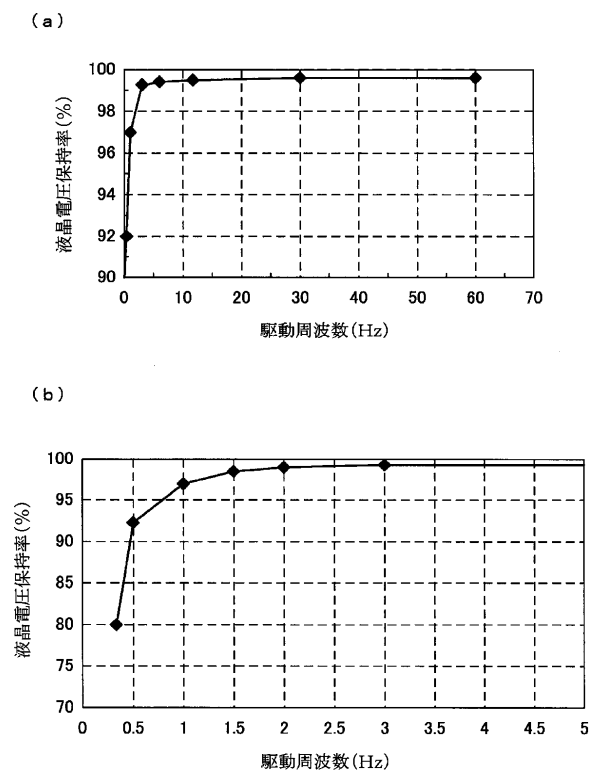
【図24】



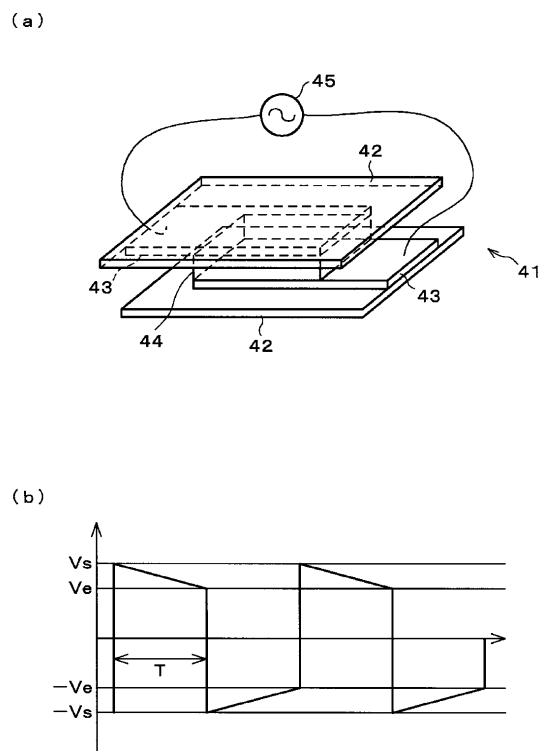
【図4】



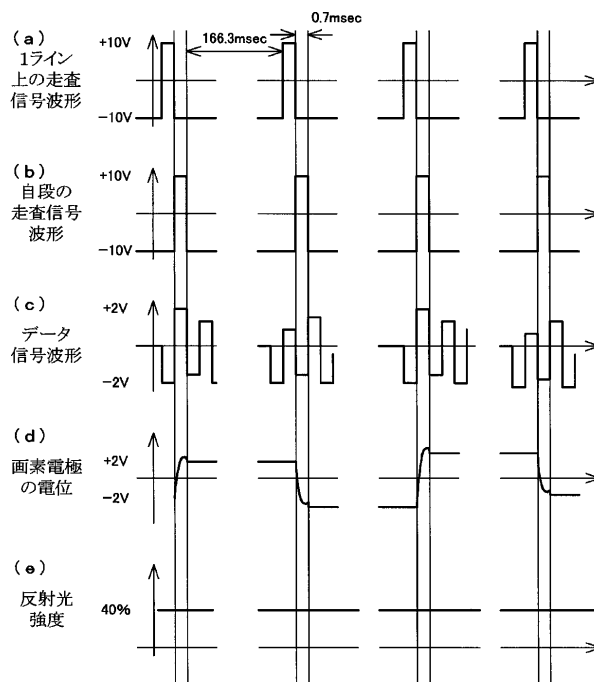
【図5】



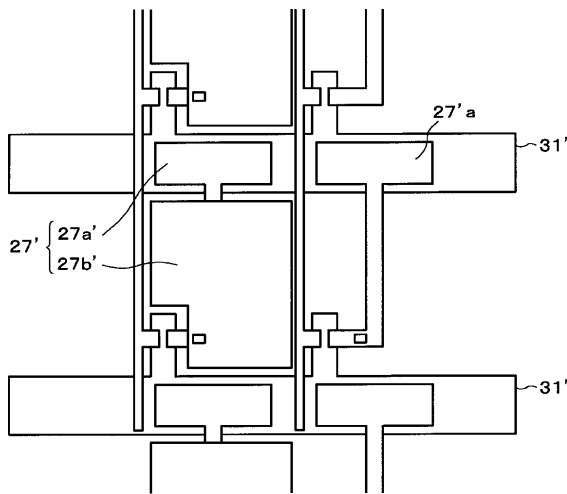
【図8】



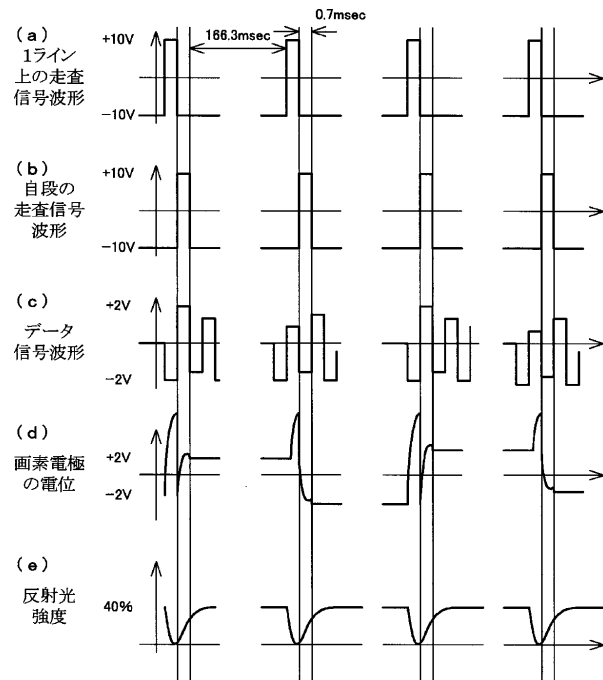
【図9】



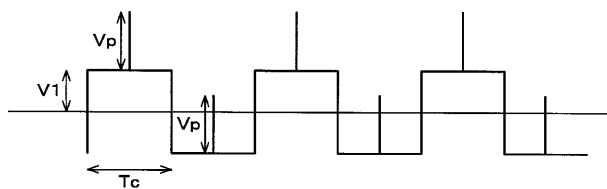
【図10】



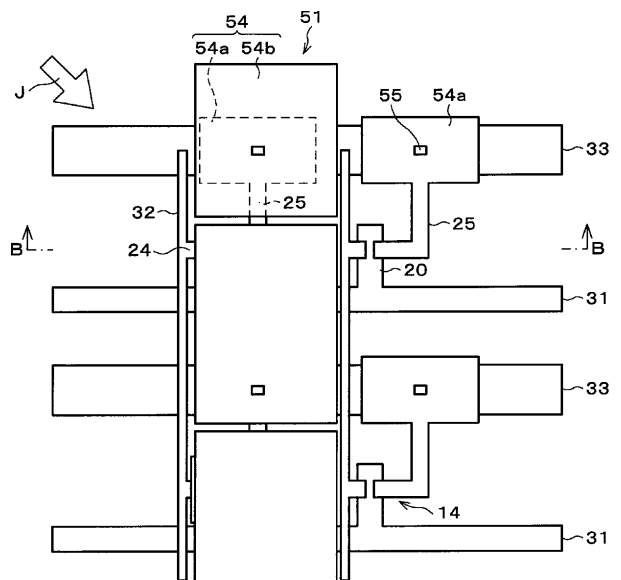
【図11】



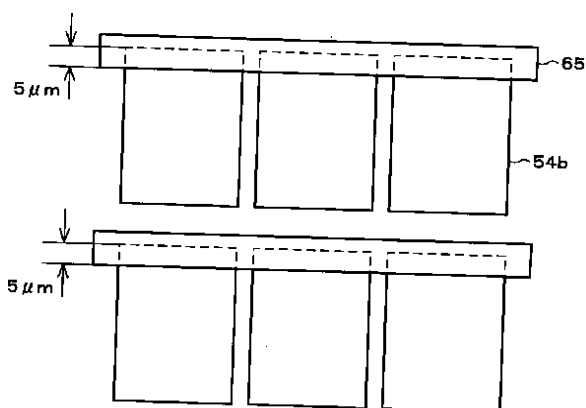
【図26】



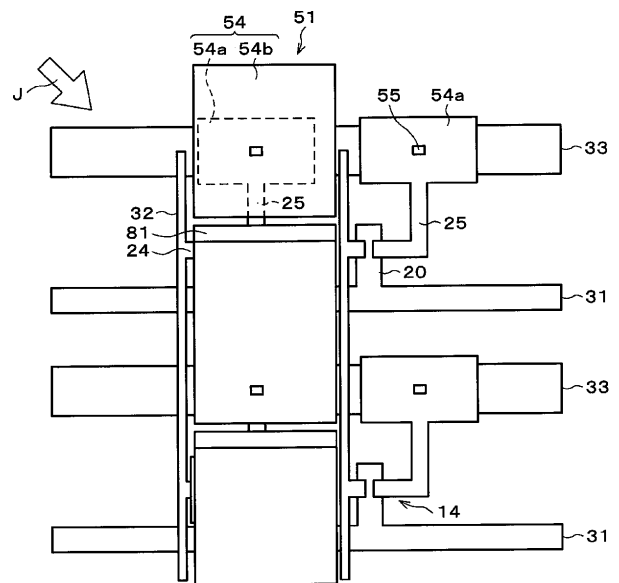
【図12】



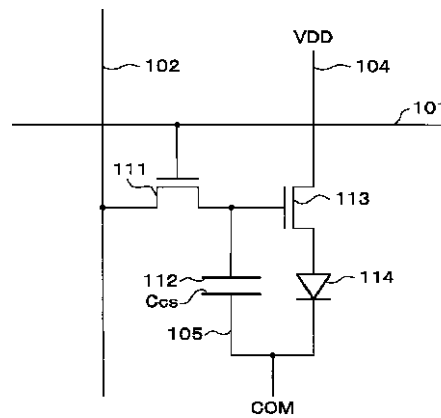
【図16】



【図 19】

[illegible]

【図 25】



This diagram shows a cross-sectional view of a mechanical assembly. At the top center is label 91 with a downward arrow. Below it is a bracketed section 94, which contains two sub-sections, 94a and 94b. Inside 94b is a dashed rectangular outline containing a small square labeled 28. To the right of 94b is another component labeled 94a. Further right is a horizontal bar labeled 33. On the left side, there are vertical bars labeled 32 and 24. In the center, between the dashed box and the right-hand 94a, is a component labeled 93. Below 93 is a small square labeled 25. To the right of this 25 is another small square labeled 28. Below that is a component labeled 20. At the bottom right is a horizontal bar labeled 31. At the very bottom center is a vertical element labeled 14. A dashed line with arrows at both ends, labeled D, points horizontally from the left towards the central components.

专利名称(译)	表示装置		
公开(公告)号	JP3460989B2	公开(公告)日	2003-10-27
申请号	JP2001094034	申请日	2001-03-28
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普公司		
当前申请(专利权)人(译)	夏普公司		
[标]发明人	津田和彦 中村久和 清水雅宏		
发明人	津田 和彦 中村 久和 清水 雅宏		
IPC分类号	G02F1/1337 G02F1/133 G02F1/1335 G02F1/1368 G09G3/20 G09G3/36		
FI分类号	G02F1/133.550 G02F1/1368 G09G3/36 G02F1/1335.520 G02F1/1337.500 G09G3/20.611.A G09G3/20.611.E G09G3/20.611.G G09G3/20.624.A		
F-TERM分类号	2H090/MA07 2H090/MB01 2H091/FA16Y 2H091/FA35Y 2H091/GA02 2H091/GA13 2H091/LA16 2H092/GA19 2H092/GA29 2H092/HA05 2H092/JA24 2H092/JA46 2H092/JB08 2H092/JB52 2H092/JB63 2H092/JB69 2H092/KB25 2H092/NA26 2H092/PA06 2H092/PA09 2H093/NA32 2H093/NA43 2H093/NC34 2H093/NC40 2H093/ND39 2H093/NH15 2H191/FA02Y 2H191/FA14Y 2H191/FA22X 2H191/FA22Z 2H191/FA30X 2H191/FA30Z 2H191/FA34Y 2H191/FA35Y 2H191/FA40X 2H191/FA40Y 2H191/FA42Y 2H191/FA81Z 2H191/GA05 2H191/GA08 2H191/GA17 2H191/GA19 2H191/HA15 2H191/LA40 2H191/NA03 2H191/NA13 2H191/NA32 2H191/NA34 2H191/NA37 2H191/NA38 2H191/NA43 2H191/NA48 2H191/PA62 2H191/PA65 2H192/AA23 2H192/AA24 2H192/BC31 2H192/BC64 2H192/BC72 2H192/BC82 2H192/CA02 2H192/CB05 2H192/CC26 2H192/DA12 2H192/DA43 2H192/DA52 2H192/EA22 2H192/EA43 2H192/EA67 2H192/FA02 2H192/GD12 2H192/GD61 2H193/ZA04 2H193/ZA07 2H193/ZB08 2H193/ZB09 2H193/ZB14 2H193/ZC02 2H290/AA03 2H290/AA15 2H290/AA72 2H290/BA04 2H290/CA46 2H290/CA51 2H290/CB02 2H290/CB03 2H290/DA01 2H291/FA02Y 2H291/FA14Y 2H291/FA22X 2H291/FA22Z 2H291/FA30X 2H291/FA30Z 2H291/FA34Y 2H291/FA35Y 2H291/FA40X 2H291/FA40Y 2H291/FA42Y 2H291/FA81Z 2H291/GA05 2H291/GA08 2H291/GA17 2H291/GA19 2H291/HA15 2H291/LA40 2H291/NA03 2H291/NA13 2H291/NA32 2H291/NA34 2H291/NA37 2H291/NA38 2H291/NA43 2H291/NA48 2H291/PA62 2H291/PA65 5C006/AC24 5C006/AF69 5C006/BB16 5C006/BC06 5C006/BF37 5C006/EC05 5C006/FA23 5C006/FA37 5C006/FA48 5C006/GA03 5C080/AA10 5C080/BB05 5C080/DD06 5C080/DD26 5C080/JJ02 5C080/JJ03 5C080/JJ04 5C080/JJ05 5C080/JJ06 5C080/KK02 5C080/KK43		
审查员(译)	小牧修		
优先权	2000131183 2000-04-28 JP		
其他公开文献	JP2002014321A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有有源元件的显示装置，该有源元件能够在保持良好显示质量的同时实现低功耗。所述的液晶面板2中，TFT 14 ...扫描信号线31 ...与供给扫描信号的栅电极20，提供数据信号线32 ...，并将该数据电极24 ...到TFT 14的数据信号。

然后，提供辅助电容电极焊盘27a和用于形成辅助电容器的辅助电容线33，以便不与扫描信号线31电容耦合。下面在此状态重写屏幕的频率为30Hz，例如，A 1个A为60Hz，每一个扫描信号线31的选择期间... 0.7毫秒，则非选择期间和166.3Msec的6HZ十分之一。提供给数据信号线32的数据信号被驱动，使得每个数据信号的极性反转，并且极性反转数据信号被输入到每个重写操作的每个像素。

M 1	M 2	設定周波数〔H z〕
H	H	6 0
H	L	3 0
L	H	1 5
L	L	6