

(11) 特許出願公開番号

特開2008-197343

(P2008-197343A)

(43) 公開日 平成20年8月28日(2008.8.28)

(51) Int.Cl.
G02F 1/1343 (2006.01)

F 1
GO 2 F 1/1343

テーマコード (参考)
2H092

審査請求 未請求 請求項の数 6 O L (全 11 頁)

(21) 出願番号	特願2007-31984 (P2007-31984)	(71) 出願人	304053854 エプソンイメージングデバイス株式会社
(22) 出願日	平成19年2月13日 (2007.2.13)		長野県安曇野市豊科田沢 6 9 2 5
		(74) 代理人	100095728 弁理士 上柳 雅普
		(74) 代理人	100107261 弁理士 須澤 修
		(74) 代理人	100127661 弁理士 宮坂 一彦
		(72) 発明者	瀬川 泰生 長野県安曇野市豊科田沢 6 9 2 5 エプソン イメージングデバイス株式会社内
		(72) 発明者	小野木 智英 長野県安曇野市豊科田沢 6 9 2 5 エプソン イメージングデバイス株式会社内

最終頁に続く

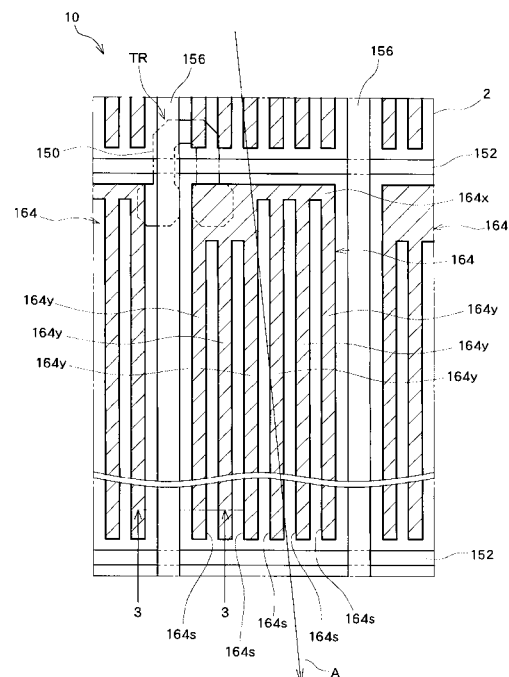
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】画素電極と共通電極とが絶縁層を介して積層された液晶表示装置について良好な表示品位を得ることである。

【解決手段】液晶表示装置 10 は、一対の基板と、一対の基板に挟持された液晶層と、第一電極 164 と、第二電極と、配向膜と、配線 156 とを含む。第一電極 164 は、一対の基板の一方の基板に、複数の画素のそれぞれに設けられ、スリット 164s を挟んで配列された複数の枝部 164y を有する。第二電極は、第一電極 164 と絶縁層を介して積層され、第一電極の液晶層と反対側に設けられている。配向膜は、第一電極 164 の液晶層側に設けられ、スリット 164s に略平行にラビングされている。配線 156 は、第一電極 164 に隣接し、スリット 164s に略平行に延伸されている。平面視において、第一電極 164 と配線 156 との間隔と、配線 156 の幅との合計寸法が $5\text{ }\mu\text{m}$ 以上 $15\text{ }\mu\text{m}$ 以下である。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

一対の基板と、
前記一対の基板に挟持された液晶層と、
前記一対の基板の一方の基板に、複数の画素のそれぞれに設けられ、スリットを挟んで配列された複数の枝部を有する第一電極と、
前記第一電極と絶縁層を介して積層され、前記第一電極の前記液晶層と反対側に設けられた第二電極と、
前記第一電極の前記液晶層側に設けられ、前記スリットに略平行にラビングされた配向膜と、
前記第一電極に隣接し、前記スリットに略平行に延伸された配線と、
を備え、
平面視において、前記第一電極と前記配線との間隔と、前記配線の幅との合計寸法が $5\mu\text{m}$ 以上 $15\mu\text{m}$ 以下であることを特徴とする液晶表示装置。

10

【請求項 2】

請求項 1 に記載の液晶表示装置であって、
前記配線を挟んで隣り合う前記第一電極にそれぞれ対応する前記画素は、表示色の色相が互いに異なることを特徴とする液晶表示装置。

【請求項 3】

請求項 1 または請求項 2 に記載の液晶表示装置であって、
前記複数の枝部は、両端の枝部のうちの少なくとも一方と、残りの枝部とで異なる幅を有することを特徴とする液晶表示装置。

20

【請求項 4】

請求項 1 ないし請求項 3 のいずれか 1 項に記載の液晶表示装置であって、
前記スリットと前記配向膜のラビング方向とのなす角が 5° 以上 10° 以下であることを特徴とする液晶表示装置。

【請求項 5】

請求項 1 ないし請求項 4 のいずれか 1 項に記載の液晶表示装置において、
前記複数の枝部の両端のうち少なくとも一方の端部が互いに接続されていることを特徴とする液晶表示装置。

30

【請求項 6】

請求項 1 ないし請求項 5 のいずれか 1 項に記載の液晶表示装置であって、
前記第一電極が前記一方の基板に設けられた複数のスイッチング素子のそれぞれに接続された画素電極であり、前記第二電極が、少なくとも前記スリットに垂直な方向に隣接する前記画素に跨って設けられた共通電極であることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は液晶表示装置に係り、特に画素電極と共通電極とが絶縁層を介して積層された液晶表示装置に関する。

40

【背景技術】

【0002】

FFS (Fringe Field Switching) 方式の液晶表示装置では、液晶の配向を制御する画素電極と共通電極との両方が同じ基板に設けられており、この 2 つの電極は絶縁層を介して積層されている。当該電極のうちで上側の電極すなわち液晶層側の電極にはスリットが設けられている。スリットの長手方向（長辺方向）と略平行にラビング処理がなされ、上記電極間の電圧がオフ電圧の場合、液晶分子はスリットの長手方向と略平行に配向する。オフ電圧よりも高い電圧を上記電極間に印加した場合、スリットの長辺に対して垂直な方向に電界が発生し、液晶分子は電界方向に沿うように基板に平行な面内で回転する。液晶分子の回転角を制御することによって、透過光量が制御される。

50

【0003】

なお、FFS方式は例えば特許文献1, 2に記載されている。

【0004】

【特許文献1】特開平11-202356号公報

【特許文献2】特開2001-264809号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

FFS方式において、隣接する画素の電界の漏れがあり、この電界の漏れがラビング方向（液晶の配向している方向）に対して角度を持っている場合には、この電界により液晶が電界の方向を向くことになり、この領域で光漏れが発生する。従来は、この光漏れを防止するために、この領域にブラックマトリクスを設けていた。これにより、ブラックマトリクスにより遮光する領域が大きくなり、画素の開口率を低下させることになっていた。

10

【0006】

更に、隣接する画素の表示色の色相が異なる場合には、隣接する異なる色相の画素において光漏れが発生するため、混色が発生して表示品位を低下させることになる。

【0007】

本発明の目的は、画素電極と共通電極とが絶縁層を介して積層された液晶表示装置であって良好な表示品位を得ることが可能な液晶表示装置を提供することである。

【課題を解決するための手段】

20

【0008】

本発明に係る液晶表示装置は、一对の基板と、前記一对の基板に挟持された液晶層と、前記一对の基板の一方の基板に、複数の画素のそれぞれに設けられ、スリットを挟んで配列された複数の枝部を有する第一電極と、前記第一電極と絶縁層を介して積層され、前記第一電極の前記液晶層と反対側に設けられた第二電極と、前記第一電極の前記液晶層側に設けられ、前記スリットに略平行にラビングされた配向膜と、前記第一電極に隣接し、前記スリットに略平行に延伸された配線と、を備え、平面視において、前記第一電極と前記配線との間隔と、前記配線の幅との合計寸法が $5\mu\text{m}$ 以上 $15\mu\text{m}$ 以下であることを特徴とする。上記構成によれば、画素の電界が配線を挟んで隣接する画素に及ぼす影響が抑制される。したがって、上記電界による隣接画素での光漏れを抑制して、良好な表示品位が得られる。

30

【0009】

ここで、前記配線を挟んで隣り合う前記第一電極にそれぞれ対応する前記画素は、表示色の色相が互いに異なることが好ましい。上記構成によれば、上記光漏れによる混色を抑制することができる。したがって、混色による色域の縮小を抑制して、良好な表示品位が得られる。

【0010】

また、前記複数の枝部は、両端の枝部のうちの少なくとも一方と、残りの枝部とで異なる幅を有することが好ましい。上記構成によれば、枝部の幅および間隔の最適化と上記の光漏れ抑制とを同時に図ることができる。

40

【0011】

また、前記スリットと前記配向膜のラビング方向とのなす角が 5° 以上 10° 以下であることが好ましい。

【0012】

また、前記複数の枝部の両端のうち少なくとも一方の端部が互いに接続されていることが好ましい。

【0013】

また、前記第一電極が前記一方の基板に設けられた複数のスイッチング素子のそれぞれに接続された画素電極であり、前記第二電極が、少なくとも前記スリットに垂直な方向に隣接する前記画素に跨って設けられた共通電極であることが好ましい。

50

【発明を実施するための最良の形態】

【0014】

以下に図面を用いて本発明に係る実施の形態について詳細に説明する。

【0015】

図1に本発明の実施の形態に係る液晶表示装置10を説明する平面図を示す。図1には液晶表示装置10の画素領域の一部を図示している。また、図2に図1中の一点鎖線で囲んだ部分2を説明する平面図を示し、図3に図2中の3-3線における断面図を示す。図面の煩雑化を避けるため、各図において他図に図示した要素の一部を省略している。

【0016】

液晶表示装置10は画像領域内に行方向に延びた複数のゲート信号線152と列方向に延びた複数の表示信号線156が交差し規定されたマトリクス配列の複数の画素20を含んでいる。画素20の境界を図1では太い破線で例示している。液晶表示装置10では、赤色(R)、青色(B)および緑色(G)を表示する画素20がストライプ配列されている。すなわち、列方向には表示色の色相が同じ画素20が並んでおり、行方向には表示色の色相が異なる画素20が並んでいる。

【0017】

また、画素20をデルタ配列等にすることも可能であり、R、BおよびGの画素20の配列順序も図示の例に限られるものではない。また、画素20の表示色は上記3色に限られるものではない。

【0018】

液晶表示装置10では、行方向に並んだ3色の画素20でカラー表示のための1単位が構成される。当該1単位は例えば「絵素」と呼ばれる。また、当該1単位を「ピクセル(または画素)」と呼び、これに対応させて画素20を「サブピクセル(またはサブ画素)」と呼ぶ場合もある。ここでは、画素20が列方向に長い長方形をしており、上記のカラー表示のための1単位が正方形の場合を例示するが、画素20および上記1単位の形状はこれらに限られるものではない。

【0019】

液晶表示装置10は、対向配置された一对の基板110、210と、当該一对の基板110、210間に挟まれた液晶層302とを含んでいる。基板110、210は、例えばガラス板等の透光性基板で構成可能である。なお、基板間の距離は、セルギャップに対応し、例えば2.5~4.5 μm である。

【0020】

液晶表示装置10は、基板210上に、遮光膜250と、カラーフィルタ252とを含んでいる。遮光膜250は、例えば樹脂で構成可能であり、画素20の境界上を行方向に延伸した行方向部分250xと、画素20の境界上を列方向に延伸した列方向部分250yとを有している。なお、両部分250x、250yの交差部分は両部分250x、250yで互いに共有している。両部分250x、250yによって、遮光膜250には画素20ごとに開口部が形成されている。各開口部には、その画素20の表示色に応じた色相のカラーフィルタ252が配置されている。

【0021】

なお、遮光膜250形状は図示の例に限られるものではない。例えば部分250x、250yの幅は、後述の画素トランジスタTR(図2参照)に重なるように局所的に幅広になっていてもよい。

【0022】

液晶表示装置10は、遮光膜250およびカラーフィルタ252を覆って順次、積層された不図示のオーバーコート層と配向膜とを含んでいる。当該配向膜の液晶層302に接する表面は所定方向にラビングされている。また、液晶表示装置10は、上記支持基板の液晶層302とは反対側に偏光板を含んでいる。

【0023】

また、液晶表示装置10は、基板110上に、半導体層150と、ゲート絶縁膜112

10

20

30

40

50

と、ゲート信号線 152 と、表示信号線 156 と、絶縁膜 158 と、共通電極 160 と、絶縁層 162 と、画素電極 164 とを含んでいる。

【0024】

半導体層 150 は、各画素 20 にそれぞれ設けられ、画素トランジスタ TR の能動層を構成する。

【0025】

ゲート信号線 152 は、ゲート絶縁膜 112 を介して半導体層 150 と積層されている。ゲート信号線 152 のうちで半導体層 150 と交差する部分が画素トランジスタ TR のゲート電極を構成する。ゲート信号線 152 は、それぞれ行方向に延伸し、列方向に複数本、配列されている。行方向に並んだ複数の画素 20 の半導体層 150 は 1 本のゲート信号線 152 を共有している。ゲート信号線 152 は遮光膜 250 の行方向部分 250x に対向している。

10

【0026】

表示信号線 156 は、それぞれ列方向に延伸し、行方向に複数本、配列されている。表示信号線 156 は不図示の絶縁膜によってゲート信号線 152 と絶縁されている。表示信号線 156 は不図示のコンタクトホールを介して半導体層 150 のドレイン領域（またはソース領域）に接続されている。列方向に並んだ画素 20 の半導体層 150 は 1 本の表示信号線 156 を共有している。表示信号線 156 は遮光膜 250 の列方向部分 250y に対向している。表示信号線 156 を覆って絶縁膜 158 が配置されている。

20

【0027】

共通電極 160 は、絶縁膜 158 上に配置されている。共通電極 160 は、例えば ITO (Indium Tin Oxide) 等の透光性導電膜で構成可能である。ここでは、共通電極 160 が全ての画素 20 に跨っている場合を例示する（図 3 参照）。共通電極 160 によって各画素 20 に共通の電位が供給される。

【0028】

画素電極 164 は、絶縁層 162 を介して共通電極 160 上に積層されている。画素電極 164 は、例えば ITO 等の透光性導電膜で構成可能である。画素電極 164 は、各画素 20 にそれぞれ設けられており、カラーフィルタ 252 に対向している。画素電極 164 は、信号線 152, 156 によって区画された上記各領域に配置されている。換言すれば、平面視において、ゲート信号線 152 は列方向に隣接した画素電極 164 の間を通り、表示信号線 156 は行方向に隣接した画素電極 164 の間を通っている。画素電極 164 は不図示のコンタクトホールを介して半導体層 150 のソース領域（またはドレイン領域）に接続されている。これにより、画素電極 164 には、表示信号線 156 から画素トランジスタ TR を介して、その画素 20 の表示に応じた電位が供給される。なお、画素トランジスタ TR 以外の他のスイッチング素子を用いることも可能である。

30

【0029】

画素電極 164 は、1 本の幹部（または背部）164x と、複数の枝部（または歯部）164y とを含んでいる。幹部 164x は、ゲート信号線 152 付近において行方向に延伸している。なお、図 2 では、画素電極 164 と半導体層 150 との上記接続が幹部 164x においてなされている場合を例示しており、当該接続箇所付近で幹部 164x が幅広になっている場合を例示している。枝部 164y は、それぞれが列方向に延伸し、スリット（または溝）164s を挟んで行方向に配列されており、スリット 164s とともにライン・アンド・スペースのパターンを構成している。これらの枝部 164y は、一端において、幹部 164x で繋がれている。すなわち、画素電極 164 は、列方向にスリット 164s が設けられた、くし歯形状をしている。ここでは、全ての画素電極 164 が、くし歯形状を同じ向きにして配列されている場合を例示する。

40

【0030】

なお、図 2 には、各枝部 164y の幅が等しく（例えば 2.0～5.0 μm）、枝部 164y 間の各間隔すなわち各スリット 164s の幅が等しい（例えば 4.0～8.0 μm）場合を例示している。なお、枝部 164y の本数は図示の例に限られるものではない。

50

また、画素電極 164 の角部（コーナー部）は、図 2 のように角張っていてもよいし、丸まった形状でもよい。

【0031】

なお、共通電極 160 は画素電極 164 のスリット 164s だけでなく枝部 164y にも対向しており、両電極 160, 164 は絶縁層 162 を介して保持容量を構成している。また、共通電極 160 はゲート信号線 152、表示信号線 156 にも対向しており、これら配線からの電界の影響を抑制している。

【0032】

液晶表示装置 10 は、画素電極 164 を覆って積層された配向膜 166 を含んでいる。配向膜 166 の液晶層 302 に接する表面は、列方向に略平行に、例えば列方向に対して約 $5^{\circ} \sim 10^{\circ}$ 傾いた方向にラビングされている。図 2 にラビング方向 A の一例を模式的に図示している。また、液晶表示装置 10 は、上記支持基板の液晶層 302 とは反対側に偏光板を含んでいる。

【0033】

電極 160, 164 間の電圧がオフ電圧の場合、液晶層 302 の電極 160, 164 付近の液晶分子は、ラビング方向 A に配向している（初期配向状態）。オフ電圧よりも高い電圧を電極 160, 164 間に印加すると、スリット 164s を介して電極 160, 164 間に電界が発生する。この電界に沿うように、液晶分子は基板平面に略平行な平面内で回転する。すなわち、液晶（分子）が駆動される。液晶分子の回転角を制御することによって、透過光量が制御される。共通電極 160 と画素電極 164 とは、各画素 20 において電極対を構成し、上記の液晶駆動用電界を各画素 20 において発生する。

【0034】

なお、例えば上記の 2 つの配向膜のラビング方向と上記 2 つの偏光板の偏光軸方向との関係によって、液晶表示装置 10 をノーマリ・ブラック（Normally Black）型とノーマリ・ホワイト（Normally White）型とのいずれにも設計可能である。ここでは、液晶表示装置 10 がノーマリ・ブラック型の場合を例示する。

【0035】

ここで、平面視において、隣接する画素電極 164 と表示信号線 156 との間隔を S (μm) とし、表示信号線 156 の幅を W (μm) とする。このとき、液晶表示装置 10 では、上記の間隔と幅との合計寸法 ($S+W$) について、

$$5\mu\text{m} \leq S+W \leq 15\mu\text{m} \quad \cdots (1)$$

という関係がある。この関係について以下に説明する。

【0036】

図 4 に、画素電極 164 と共通電極 160 との間の電界の影響を、画素電極 164 からの距離（横軸）と透過率（縦軸）との関係によって表したグラフを示す。なお、グラフ中に両電極 164, 160 の断面を併記している。当該グラフでは、横軸は行方向の距離に対応し、横軸の原点を画素電極 164 の外縁の位置に取っている（図 3 参照）。また、グラフの縦軸は対数表記である。また、透過率は、画素電極 164 の上記外縁の位置における透過率で規格化し、パーセント（%）表記している。グラフ中の特性線は画素 20 の表示が最高透過率の場合（ここでは電極 160, 164 間の印加電圧が 4V の場合）を示している。

【0037】

図 4 によれば、画素電極 164 からの距離が $0 \sim 2.5\mu\text{m}$ の範囲では透過率は最大で約 100% であり、当該距離が $2.5\mu\text{m}$ 以上の範囲では透過率は指数関数的に減少する。例えば、上記距離が $4.7\mu\text{m}$ では透過率は約 10% 以下であり、上記距離が $6.3\mu\text{m}$ では透過率は約 1% 以下である。

【0038】

図 4 のグラフの横軸を上記合計寸法 ($S+W$) に対応させると、合計寸法 ($S+W$) が $4.7\mu\text{m}$ の場合および $6.3\mu\text{m}$ の場合に、隣の画素 20 の外縁部で約 10% 以下および約 1% 以下の透過率でそれぞれ光漏れが生じることが分かる。

【0039】

種々の評価によれば、隣接画素20での光漏れが約10%以下の透過率であれば、表示品位に対する影響は小さく、実用的な表示品位が得られることが分かった。このため、液晶表示装置10では、上記合計寸法(S+W)を約5 μ m以上に設定している。また、上記合計寸法(S+W)を約7 μ m以上に設定することによって、さらに良好な表示品位が得られ、より好ましい。

【0040】

液晶表示装置10では表示信号線156を挟んで隣り合う画素20は互いに表示色(表示する色相)が異なるが、隣接画素20での光漏れが抑制されることによって、混色が抑制される。その結果、混色による色域の縮小を抑制して、良好な表示品位が得られる。

10

【0041】

上記の光漏れおよび混色を抑制するためには、上記合計寸法(S+W)は大きいほど好ましいと考えられる。しかし、上記合計寸法(S+W)の増大は、液晶の配向を制御可能な範囲を縮小し、画素20の透過率低下を招くことになる。このため、液晶表示装置10では上記合計寸法(S+W)を15 μ m以下に設定している。つまり、上記合計寸法(S+W)が15 μ m以下であれば、画素電極164による電界を画素20内において表示信号線156付近まで及ぼすことが可能である。

【0042】

したがって、上記式(1)を満足することによって、画素20の透過率低下を抑制しつつ、上記の光漏れおよび混色を抑制することができる。その結果、良好な表示品位を得ることができる。

20

【0043】

なお、画素20での電界は、ゲート信号線152を挟んで隣接した画素20内に至る場合がある。しかし、この場合、漏れ電界はラビング方向と略平行であるので、隣接画素20における液晶分子の配向の変動は小さい。このため、透過率の変化量は小さく、表示に対する影響は小さいと考えられる。

【0044】

上記では各枝部164yの幅が等しい場合を例示したが(図2参照)、両端の枝部164yの一方または両方の枝部164yの幅を、残りの枝部164yの幅と異ならせることも可能である。図5の平面図には、両端の枝部164yを両方とも、残りの枝部164yよりも細くした画素電極164Bを例示している。画素電極164Bは上記画素電極164に代えて液晶表示装置10に適用可能である。

30

【0045】

上記式(1)を満足させるように画素電極の幅を決める場合に、枝部164yおよびスリットの幅164sを等しくすると、枝部164yおよびスリット164sの幅を変える必要が出てくる。この場合に、例えば枝部164yおよびスリット164sの幅を小さくすると、スリット164sを通る電界を確保するために電極160、164間の印加電圧を増大させる必要が生じたり、画素電極164のパターン形成不具合が生じたりする。逆に、例えば枝部164yおよびスリット164sの幅を大きくすると、画素20内で配向制御可能な液晶の領域が小さくなり透過率の低下が生じうる。

40

【0046】

これに対して、両端の枝部164yの少なくとも一方の枝部164yの幅を、残りの枝部164yの幅と異ならせることによって、枝部164yとスリット164sとによるライン・アンド・スペースのパターンの最適化と、上記式(1)の関係の充足とを同時に図ることができる。ここで、両端の枝部164yのそれぞれは、片側においてはスリット164sに隣接するが、反対側ではスリット164sに隣接していない。このため、両端の枝部164yについては、幅を増減させた場合であっても、上記の印加電圧増大化等は生じにくいと考えられる。

【0047】

上記では画素電極164がくし歯形状の場合を例示したが、図6の平面図に示す画素電

50

極 1 6 4 C を適用することも可能である。画素電極 1 6 4 C は、上記の画素電極 1 6 4 において枝部 1 6 4 y の開放端をもう一つの幹部 1 6 4 x 2 で繋いだ形状をしている。この場合、各スリット 1 6 4 s は画素電極 1 6 4 C の外縁まで到達していないが、画素電極 1 6 4 C も複数の枝部 1 6 4 y を含んで構成されている。なお、画素電極 1 6 4 C においても、両端の枝部 1 6 4 y のうちの少なくとも一方の枝部 1 6 4 y の幅を、残りの枝部 1 6 4 y の幅と異ならせることも可能である。

【0048】

上記ではスリット 1 6 4 s および枝部 1 6 4 y が画素 2 0 の長手方向（ここでは列方向）に延伸している場合を例示した。これに対して、画素 2 0 の短手方向（ここでは行方向）にスリットおよび枝部を延伸させることも可能である。ここで、説明を簡単にするため、前者を「縦スリット型」と呼び、後者を「横スリット型」と呼ぶことにする。横スリット型においても、画素電極 1 6 4 を覆う配向膜 1 6 6 は、スリットおよび枝部の長手方向に略平行にラビング処理される。なお、スリットおよび枝部は画素 2 0 の長手方向または短手方向に対して傾斜した方向に延伸させることも可能であるが、その傾斜角が小さい場合、例えば 10° 以下の場合、実質的に縦スリット型または横スリット型と同一視できる。

【0049】

上記では画素電極 1 6 4 が共通電極 1 6 0 よりも液晶層 3 0 2 側に配置される場合すなわち画素電極 1 6 4 が上電極となる場合を例示したが、共通電極 1 6 0 を上電極にすることも可能である。ここで、上電極には、液晶駆動用電界を形成するために、スリットを設ける必要がある。また、上電極は、液晶分子の配向性を向上させるために、薄いほど好ましい。このため、複数の画素 2 0 にわたる共通電極 1 6 0 を上電極にした構成では、共通電極の抵抗が大きくなる場合がある。この場合、駆動法（例えば点順次駆動）によっては、横クロストーク等が発生して表示品位が低下しうる。したがって、共通電極 1 6 0 を下電極にし、画素電極 1 6 4 を上電極にすることが好ましい場合もある。

【0050】

また、上記では共通電極 1 6 0 が全ての画素 2 0 に跨っている場合を例示した。これに対して、例えば、共通電極 1 6 0 を画素 2 0 ごとに分割し、これら複数の分割電極を配線で接続してもよい。また、例えば、全画素 2 0 を複数のグループに分け、当該グループごとに共通電極 1 6 0 を分割配置することも可能である。なお、共通電極 1 6 0 の分割はゲート信号線 1 5 2 または表示信号線 1 5 6 に対向する位置で行うことが可能である。

【0051】

ここで、共通電極 1 6 0 を上電極にし、かつ、分割した場合、分割された共通電極 1 6 0 間のすき間を通して画素電極 1 6 4 の電位による電界が隣接画素 2 0 の液晶層 3 0 2 へ漏れる可能性が考えられる。しかし、上記の各種構成を応用することによって、漏れ電界の影響を抑制して、良好な表示品位が得られる。

【0052】

例えば、共通電極 1 6 0 が表示信号線 1 5 6 に対向する位置で分割され各分割電極が縦スリット型である場合、上記式（1）の関係を応用することが可能である。すなわち、平面視において画素電極 1 6 4 と表示信号線 1 5 6 との間隔と、当該表示信号線 1 5 6 の幅との合計寸法を 5 μm 以上 15 μm 以下に設定することによって、隣接画素 2 0 での光漏れ等を抑制することができる。

【図面の簡単な説明】

【0053】

【図 1】本発明の実施の形態に係る液晶表示装置を説明する平面図である。

【図 2】図 1 中の一点鎖線で囲んだ部分 2 を説明する平面図である。

【図 3】図 2 中の 3-3 線における断面図である。

【図 4】本発明の実施の形態に係る液晶表示装置を説明するグラフである。

【図 5】本発明の実施の形態に係る画素電極の第 2 例を説明する平面図である。

【図 6】本発明の実施の形態に係る画素電極の第 3 例を説明する平面図である。

10

20

30

40

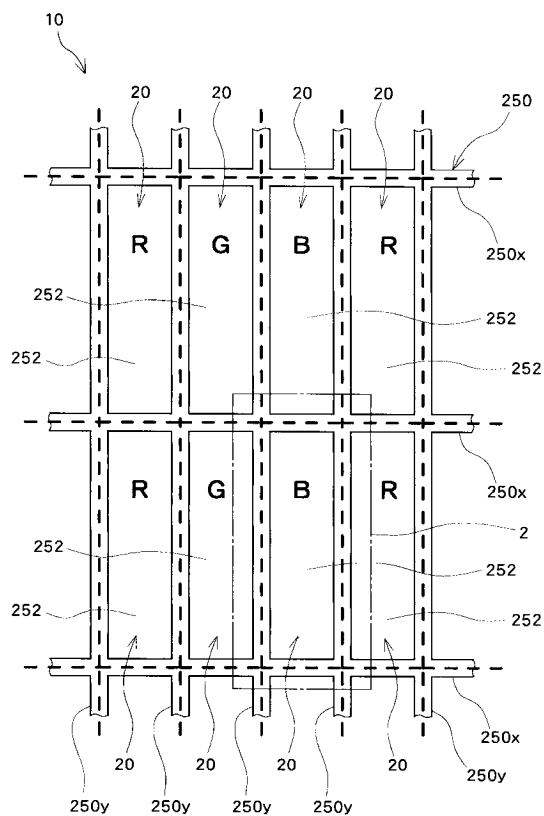
50

【符号の説明】

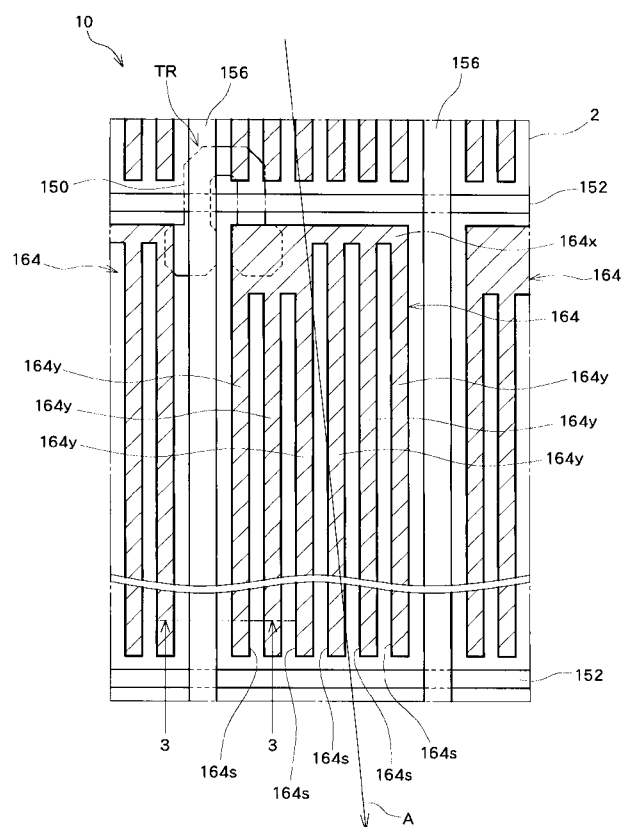
【0054】

10 液晶表示装置、20 画素、110, 210 基板、152 ゲート信号線（配線）、156 表示信号線（配線）、160 共通電極、162 絶縁層、164, 164B, 164C 画素電極、164y 枝部、164s スリット、166 配向膜、302 液晶層、A ラビング方向、S 間隔、TR 画素トランジスタ（スイッチング素子）、W 幅。

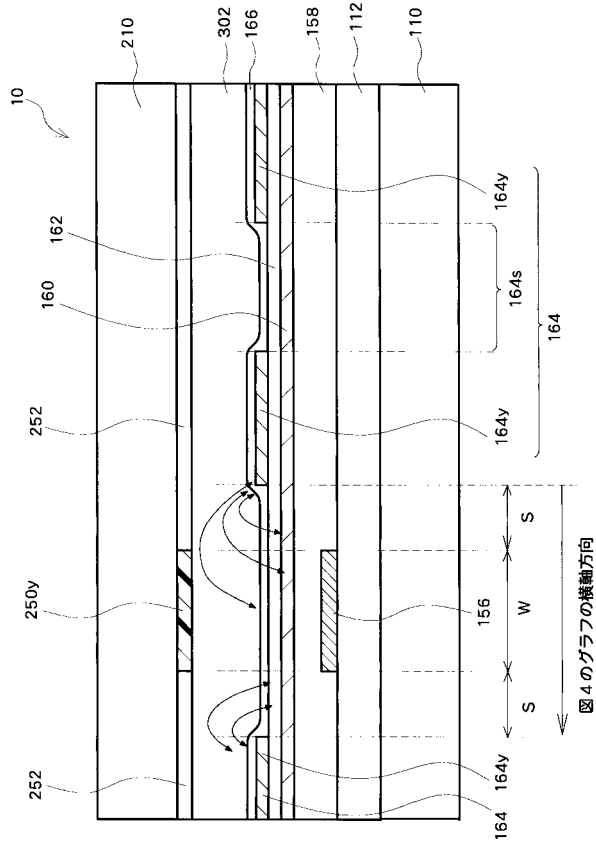
【図1】



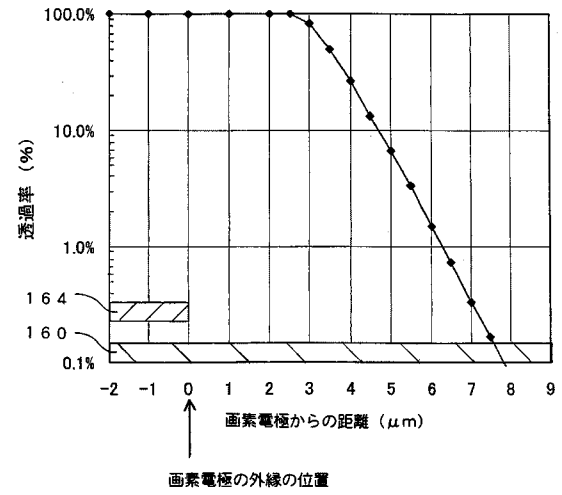
【図2】



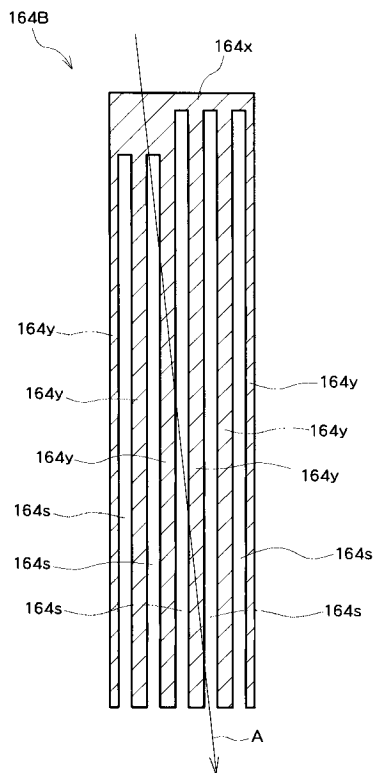
【図 3】



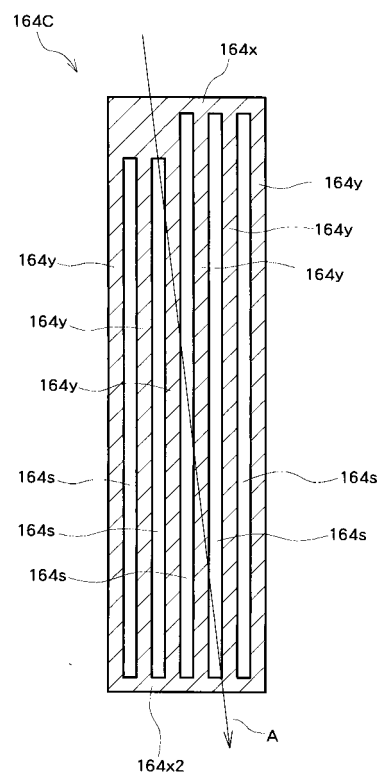
【図 4】



【図 5】



【図 6】



フロントページの続き

Fターム(参考) 2H092 GA13 GA14 GA17 GA29 JA24 JB14 JB52 JB56 JB61 NA07
PA02 PA03 PA08 PA09

专利名称(译)	液晶表示装置		
公开(公告)号	JP2008197343A	公开(公告)日	2008-08-28
申请号	JP2007031984	申请日	2007-02-13
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	瀬川泰生 小野木智英		
发明人	瀬川 泰生 小野木 智英		
IPC分类号	G02F1/1343		
FI分类号	G02F1/1343		
F-TERM分类号	2H092/GA13 2H092/GA14 2H092/GA17 2H092/GA29 2H092/JA24 2H092/JB14 2H092/JB52 2H092/JB56 2H092/JB61 2H092/NA07 2H092/PA02 2H092/PA03 2H092/PA08 2H092/PA09		
代理人(译)	须泽 修 宫坂和彦		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够获得令人满意的显示质量的液晶显示装置，其中像素电极和公共电极堆叠在绝缘层上。ŽSOLUTION：液晶显示装置10包括一对基板；保持在一对基板之间的液晶层；第一电极164；第二个电极；取向膜；第一电极164设置在一对基板的一个基板上的多个像素中的每一个上，并且具有多个分支部分164y，布置成在分支部分之间保持狭缝164s。第二电极跨越第一电极164和绝缘层堆叠，并且设置在与第一电极的液晶层相对的一侧。取向膜设置在第一电极164的液晶层侧，并且基本上与狭缝164s平行地摩擦。线156邻接第一电极164并且基本上平行于狭缝164s拉伸。在平面图中，第一电极164和线156之间的间隔的总和尺寸以及线156的宽度在5至15μm的范围内。Ž

