

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-101701

(P2007-101701A)

(43) 公開日 平成19年4月19日(2007.4.19)

(51) Int.Cl.	F I	テーマコード (参考)
G02F 1/1345 (2006.01)	G02F 1/1345	2H091
G09G 3/36 (2006.01)	G09G 3/36	2H092
G09G 3/20 (2006.01)	G09G 3/20 621M	5C006
G02F 1/1335 (2006.01)	G09G 3/20 680G	5C080
G02F 1/1368 (2006.01)	G09G 3/20 623A	
審査請求 未請求 請求項の数 3 O L (全 10 頁) 最終頁に続く		

(21) 出願番号 特願2005-288896 (P2005-288896)
 (22) 出願日 平成17年9月30日 (2005.9.30)

(71) 出願人 304053854
 エプソンイメージングデバイス株式会社
 長野県安曇野市豊科田沢6925
 (74) 代理人 100107906
 弁理士 須藤 克彦
 (72) 発明者 松田 洋史
 東京都港区浜松町二丁目4番地1号 三洋
 エプソンイメージングデバイス株式会社内
 Fターム(参考) 2H091 FA35Y FD04 GA02 GA13 LA03
 LA30
 2H092 GA33 GA59 JA25 KA04 KA07
 NA25 PA06 PA09
 5C006 BB16 BC06 EB05 FA41
 5C080 AA10 BB05 DD22 JJ03 JJ06

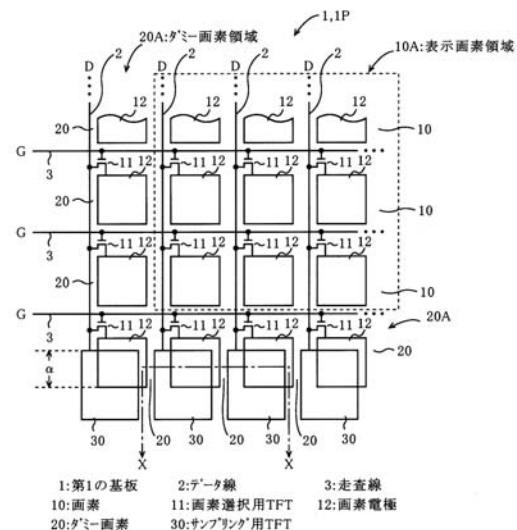
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】表示画素領域と、それに隣接するダミー画素領域とを備えた液晶表示装置の狭領域緑化を図る。

【解決手段】第1の基板1上において、画素選択用TFT 11とそれに接続した画素電極12とを備えた複数の画素10を含む表示画素領域10Aが形成されている。また、表示画素領域10Aに隣接して、画素選択用TFT 11とそれに接続した画素電極12とを備えブラックマトリクス39によって遮光された複数のダミー画素20を含むダミー画素領域20Aが形成されている。さらに、ダミー画素20の画素電極12と重畳するようにして、駆動用TFT、即ちサンプリング用TFT 30が形成されている。即ち、ダミー画素20の画素電極12は、平坦化絶縁膜36を介して、サンプリング用TFT 30のチャンネル領域A c hの少なくとも一部と重畳している。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

液晶層を介して貼り合わされた第 1 及び第 2 の基板からなり、

前記第 1 の基板上において、画素選択用トランジスタとそれに接続した画素電極とを備えた複数の画素を含む表示画素領域と、

画素選択用トランジスタとそれに接続した画素電極とを備えブラックマトリクスによって遮光された複数のダミー画素を含み前記表示画素領域に隣接して配置されたダミー画素領域と、

前記画素選択用トランジスタに駆動信号を供給する駆動用トランジスタと、を備え、

前記駆動用トランジスタのチャンネル領域の少なくとも一部は、絶縁膜を介して前記ダミー画素の前記画素電極と重畳して形成されていることを特徴とする液晶表示装置。 10

【請求項 2】

前記駆動用トランジスタは、前記画素選択用トランジスタに前記駆動信号として表示信号を供給するサンプリング用トランジスタであることを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

前記駆動用トランジスタは、低温ポリシリコン層からなる能動を備えていることを特徴とする請求項 1 又は請求項 2 に記載の液晶表示装置。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、液晶表示装置に関し、特に、表示画素領域と、それに隣接するダミー画素領域とを備えた液晶表示装置に関する。

【背景技術】

【0002】

従来より、ガラス基板上に、液晶表示画素として複数の画素が形成された表示画素領域と、表示に寄与しないダミー画素を含むダミー画素領域とが形成された表示装置が知られている。以降、このような表示装置を、「液晶表示装置」と略称して説明を行う。

【0003】

次に、従来例に係る液晶表示装置の概略について図面を参照して説明する。図 3 は、この液晶表示装置の後述する表示画素領域 10A 及びその近傍を示す平面図である。図 3 に示すように、液晶表示装置を構成する 2 枚のガラス基板のうち、その一方の第 1 の基板 1 上には、表示信号 D を供給するデータ線 2 及び画素選択信号 G を供給する走査線 3 が格子状に形成されている。データ線 2 及び走査線 3 に囲まれる各領域には、液晶表示画素として、複数の画素 10 が形成されている。各画素 10 には、データ線 2 及び走査線 3 に接続された画素選択用薄膜トランジスタ (Thin Film Transistor; 以降、「TFT」と略称する) 11 と、画素選択用 TFT 11 に接続された画素電極 12 が形成されている。なお、図示しないが、画素 10 は、さらに、1 対の配向膜、第 2 の基板、共通電極、第 2 の配向膜、液晶層、位相差板、偏光板等を備えており、液晶表示画素を構成している。以降、これらの複数の画素 10 が形成される領域を、表示画素領域 10A と 30 40 略称して説明を行う。

【0004】

さらに、この液晶表示装置の第 1 の基板 1 上の表示画素領域 10A に隣接した領域には、複数のダミー画素 20 を含むダミー画素領域 20A が形成されている。ダミー画素 20 は、画素 10 の上記構成を有し、さらに不図示のブラックマトリクスによって遮光されている。即ちダミー画素 20 は実際の表示には寄与しない。

【0005】

ただし、このダミー画素 20 が表示画素領域 10A に隣接して形成されることにより、表示画素領域 10A の端部に配置された画素 10 を構成する各層の形成が他の画素 10 に比して不均一に形成されることが抑止される。即ち、上記端部の画素 10 とそれより内側 50

の画素１０との各層の膜厚に関する差異が減少する。また、ダミー画素２０は、画素１０と同一の電氣的な構成を有している。そのため、上記端部の画素１０の電氣的特性が、それより内側の画素１０に比して異なるという問題を回避することができる。

【０００６】

上記ダミー画素領域２０Ａの外側の領域には、ダミー画素２０に隣接して、所定の同期信号に応じて画素選択用ＴＦＴに駆動用信号を供給する駆動用ＴＦＴが形成されている。ここでは、駆動用ＴＦＴは、例えば駆動信号の１つである表示信号Ｄをデータ線２に供給するサンプリング用ＴＦＴ６０であるものとする。複数のサンプリング用ＴＦＴ６０は、駆動回路である水平駆動回路１０１に含まれている。なお、図示しないが、走査線３には、画素選択信号Ｇを供給する駆動用ＴＦＴを含む垂直駆動回路１０２が接続されている。

10

【０００７】

次に、上記液晶表示装置の動作を説明すると、最初に、垂直駆動回路１０２の駆動用ＴＦＴを通して走査線３に供給された画素選択信号Ｇにより、画素選択用ＴＦＴ１１がオンする。そして、水平駆動回路１０１の駆動用ＴＦＴ、即ちサンプリング用ＴＦＴ６０を通してデータ線２に供給された表示信号Ｄが、画素選択用ＴＦＴ１１を通して画素電極１２に供給される。このとき、表示信号Ｄに応じて画素１０の不図示の液晶層の光の透過量に変化して、画素１０から上記光の透過量に応じた表示光が出力される。一方、ダミー画素２０は、画素１０と同様に表示光を出力するものの、ブラックマトリクスに遮光されているため表示光が観察者に視認されない。

【０００８】

20

なお、本願に関連する技術文献としては、以下の特許文献が挙げられる。

【特許文献１】特開２００３－２４１６８３号公報

【発明の開示】

【発明が解決しようとする課題】

【０００９】

しかしながら、上記液晶表示装置では、駆動用ＴＦＴ、即ちサンプリング用ＴＦＴ６０を第１の基板１上の額縁（即ち、画素１０やダミー画素２０が形成されない第１の基板１上の端部）に形成する必要がある。そのため、液晶表示装置の狭額縁化が妨げられていた。そこで本発明は、表示画素領域とダミー画素領域とを備えた液晶表示装置の狭額縁化を図るものである。

30

【課題を解決するための手段】

【００１０】

本発明の液晶表示装置は、上記課題に鑑みて為されたものであり、液晶層を介して貼り合わされた第１及び第２の基板からなり、第１の基板上において、画素選択用トランジスタとそれに接続した画素電極とを備えた複数の画素を含む表示画素領域と、画素選択用トランジスタとそれに接続した画素電極とを備えブラックマトリクスによって遮光された複数のダミー画素を含み表示画素領域に隣接して配置されたダミー画素領域と、画素選択用トランジスタに駆動信号を供給する駆動用トランジスタとを備え、以下の特徴を有する。即ち、駆動用トランジスタのチャネル領域の少なくとも一部は、絶縁膜を介してダミー画素の画素電極と重畳して形成されている。

40

【００１１】

また、本発明は、上記構成において、駆動用トランジスタは、画素選択用トランジスタに駆動信号として表示信号を供給するサンプリング用トランジスタであることを特徴とする。また、本発明は、上記構成において、駆動用トランジスタは、低温ポリシリコン層からなる能動を備えていることを特徴とする。

【発明の効果】

【００１２】

本発明の液晶表示装置によれば、表示画素領域と、それに隣接するダミー画素領域とを備えた液晶表示装置において、画素選択用トランジスタに駆動信号を供給する駆動用トランジスタ（例えばサンプリング用トランジスタ）を形成するのに必要な基板の額縁の面積

50

を、従来例に比して小さく抑えることが可能となる。即ち、上記液晶表示装置の狭額縁化を図ることが可能となる。

【発明を実施するための最良の形態】

【0013】

次に、本発明の実施形態に係る液晶表示装置について図面を参照して説明する。図1は、本実施形態に係る液晶表示装置の後述する表示画素領域10A及びその近傍を示す平面図である。また、図2は、図1のX-X線に沿った断面図であり、後述するダミー画素20の画素電極12とサンプリング用TFT30とが重畳する領域を示している。なお、図1及び図2では、図3に示したものと同様の構成要素については同一の符号を付して説明を行う。また、図1及び図2では、後述する複数の画素10もしくは複数のダミー画素20のうち、その一部を示している。

10

【0014】

図1に示すように、データ線2及び走査線3が格子上に形成された第1の基板1上に、複数の画素10が形成された表示画素領域10Aが配置されている。また、表示画素領域10Aに隣接して、第1の基板1上に、複数のダミー画素20が形成されたダミー画素領域20Aが配置されている。

【0015】

そして、ダミー画素20の画素電極12と平面的に重畳するようにして、画素選択用TFT11に駆動信号を供給する駆動用TFT、即ちサンプリング用TFT30が形成されている。このサンプリング用TFT30は、駆動信号の1つである表示信号Dをデータ線2に供給するものである。複数のサンプリング用TFT30は、駆動回路である不図示の水平駆動回路に含まれている。なお、図示しないが、走査線3には、画素選択信号Gを供給する駆動用TFTを含む垂直駆動回路が接続されている。

20

【0016】

次に、ダミー画素20の画素電極12と、それに重畳して形成されるサンプリング用TFT30の詳細について図2を参照して説明する。

【0017】

図2に示すように、第1の基板1上に、サンプリング用TFT30の能動層31が形成されている。この能動層31は、例えば低温ポリシリコン層からなる。能動層31を含む第1の基板1上には、例えばシリコン酸化膜やシリコン窒化膜からなるゲート絶縁膜32が形成されている。能動層31上に位置するゲート絶縁膜32上には、例えばクロム(Cu)から成るゲート電極33が形成されている。

30

【0018】

ゲート電極33上を含むゲート絶縁膜32上には、例えばシリコン酸化膜やシリコン窒化膜からなる層間絶縁膜34が形成されている。ここで、能動層31のドレイン領域及びソース領域上に位置するゲート絶縁膜32及び層間絶縁膜34には、上記ドレイン領域及びソース領域の能動層31の一部を露出するコンタクトホールが設けられている。そして、それらのコンタクトホールを介して、能動層31の一部上に、そのドレイン領域と接続するドレイン電極35、及びそのソース領域と接続するソース電極が形成されている。上記ソース電極は、データ線2そのものであってもよい。もしくは上記ソース電極は、データ線2とは別に形成され、不図示の箇所で不図示のコンタクト等を介してデータ線2と接続されたものであってもよい。ここでは、上記ソース電極はデータ線2そのものであるとして、ソース電極2として表記する。上記ドレイン電極35及びソース電極2(即ちデータ線)は、特に限定されないが、例えばアルミニウム(Al)からなる。なお、上記データ線2は、能動層31のソース領域に接続される代わりに、上記ドレイン領域に接続されてもよい。

40

【0019】

ドレイン電極35及びソース電極2を含む層間絶縁膜34上には、例えば塗布酸化膜からなる平坦化絶縁膜36が形成されている。平坦化絶縁膜36上には、ダミー画素20の画素電極12が形成されている。ここで、サンプリング用TFT30の能動層31のチャ

50

ネル領域 A c h（即ち、ドレイン電極 3 5 とソース電極 2 に挟まれる領域）の少なくとも一部は、平坦化絶縁膜 3 6 を介して、画素電極 1 2 と重畳している。即ち、サンプリング用 T F T 3 0 と画素電極 1 2 とは、平坦化絶縁膜 3 6 により絶縁されている。

【0020】

さらに、画素電極 1 2 上には、不図示の第 1 の配向膜が形成されている。そして、画素電極 1 2 と対向して、不図示のスペーサを介して、第 2 の基板 3 8（即ちガラス基板）が配置されている。画素電極 1 2 と対向する側の第 2 の基板 3 8 上には、ダミー画素 2 0 を遮光するためのブラックマトリクス 3 9 が形成されている。さらに、ブラックマトリクス 3 9 上には、例えば I T O（I n d i u m T i n O x i d e）からなる共通電極 4 0 が形成されている。共通電極 4 0 上には、不図示の第 2 の配向膜が形成されている。第 1 の基板 1 と第 2 の基板 3 8 との間には、上記不図示のスペーサにより、液晶層 4 1 が封止されている。一方、画素電極 1 2 と対向しない側の第 2 の基板 3 8 上には、不図示の光学的な位相差板及び偏光板が形成されている。

10

【0021】

このように、サンプリング用 T F T 3 0 の一部が、平坦化絶縁膜 3 6 を介して画素電極 1 2 と重畳して形成されている。そのため、第 1 の基板 1 を平面的に見た場合、図 1 に示すように、データ線 2 に沿って重畳した距離 α の分だけ、サンプリング用 T F T 3 0 を形成するのに必要な第 1 の基板 1 上での額縁の面積を、従来例に比して小さく抑えることが可能となる。即ち、液晶表示装置の狭額縁化を図ることが可能となる。

【0022】

なお、上記実施形態では、駆動用 T F T としてサンプリング用 T F T 3 0 がダミー画素 2 0 の画素電極 1 2 と重畳して形成されるものとしたが、本発明はこれに限定されない。即ち、本発明は、サンプリング用 T F T 3 0 に替わって、その他の T F T が形成される場合についても適用されるものである。

20

【0023】

例えば、図示しないが、画素 1 0 内のデータ線 2、走査線 3、もしくは画素電極 1 2 等の形成不良や断線を検査するための検査信号を供給する検査用 T F T が、所定の絶縁膜を介してダミー画素 2 0 の画素電極 1 2 と重畳して形成されてもよい。また、図示しないが、走査線 3 に画素選択信号 G を供給するための駆動用 T F T（例えば垂直駆動回路に含まれる駆動用 T F T）が、所定の絶縁膜を介してダミー画素 2 0 の画素電極 1 2 と重畳して形成されてもよい。これらの場合においても、上記 T F T を形成するのに必要な第 1 の基板 1 上での額縁の面積を、従来例に比して小さく抑えることが可能となる。即ち、液晶表示装置の狭額縁化を図ることが可能となる。

30

【0024】

なお、上述した実施形態の画素 1 0 及びダミー画素 2 0 は、上記構成に限定されない。即ち、画素 1 0 及びダミー画素 2 0 は、ダミー画素 2 0 の画素電極 1 2 と、サンプリング用 T F T 3 0 等の上記 T F T のチャネル領域の少なくとも一部とが、所定の絶縁膜を介して互いに重畳する構成を有していれば、上記以外の構成を有してもよい。例えば、本発明は、画素電極 1 2 上に反射金属層が設けられ、いわゆる反射型液晶表示装置が構成される場合についても適用される。

40

【図面の簡単な説明】

【0025】

【図 1】本発明の実施形態に係る液晶表示装置の表示画素領域及びその近傍を示す平面図である。

【図 2】図 1 の X-X 線に沿った断面図である。

【図 3】従来例に係る液晶表示装置の表示画素領域及びその近傍を示す平面図である。

【符号の説明】

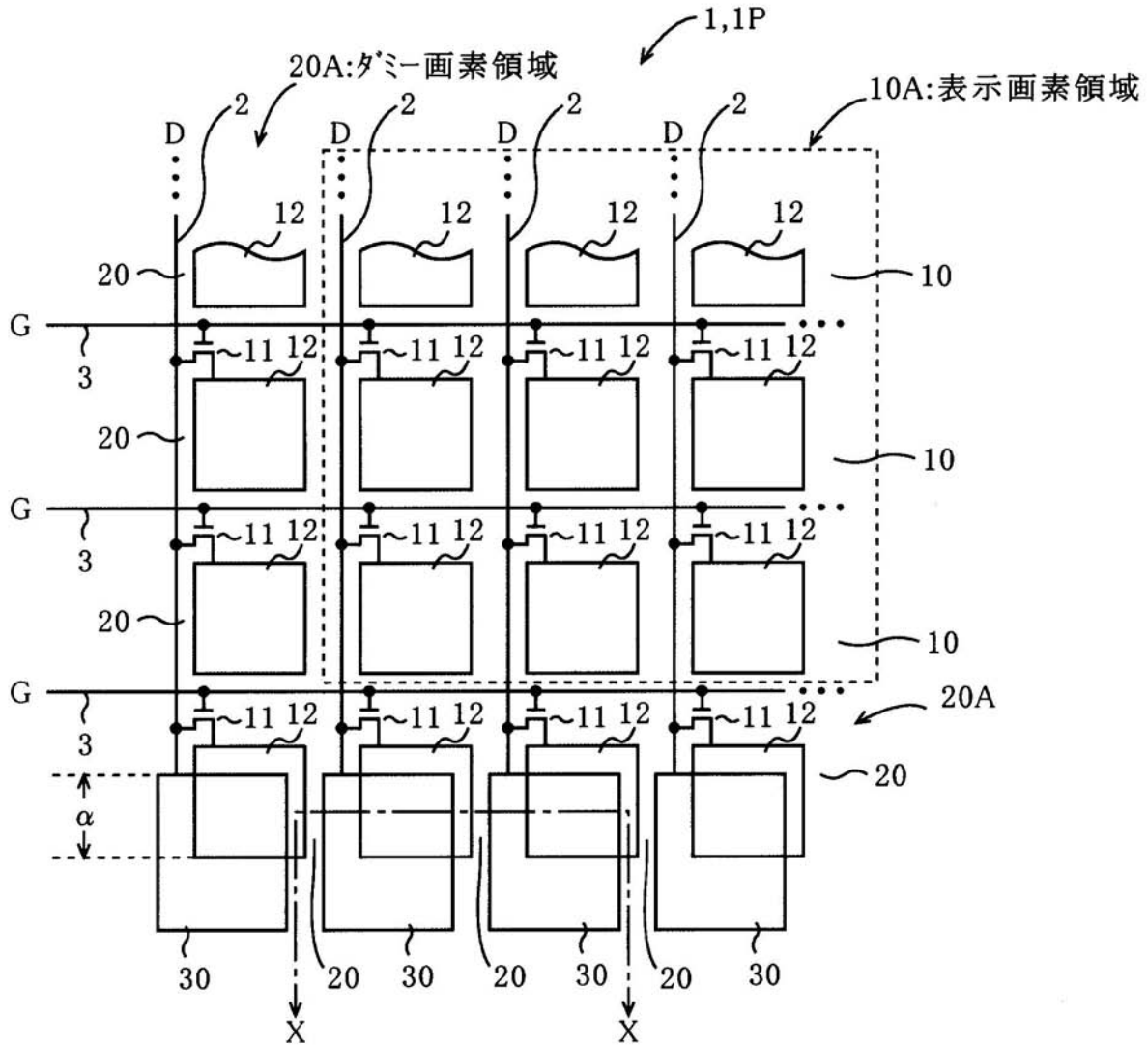
【0026】

1	第 1 の基板	2	データ線，ソース電極	3	走査線
1 0	画素	1 1	画素選択用 T F T	1 2	画素電極

50

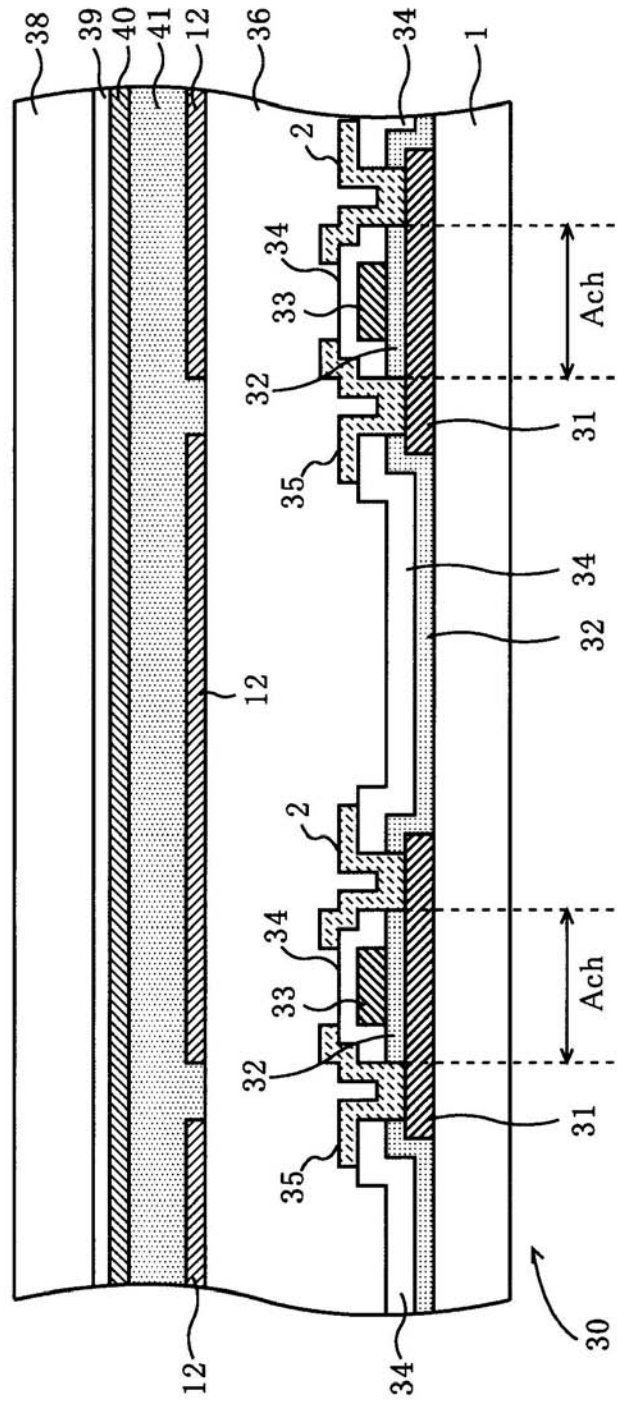
2 0	ダミー画素	3 0 , 6 0	サンプリング用 T F T		
3 1	能動層	3 2	ゲート絶縁膜	3 3	ゲート電極
3 4	層間絶縁膜	3 5	ドレイン電極	3 6	平坦化絶縁膜
3 8	第 2 の基板	3 9	ブラックマトリクス	4 0	共通電極
4 1	液晶層				

【図 1】



- | | | |
|----------|---------------|---------|
| 1:第1の基板 | 2:データ線 | 3:走査線 |
| 10:画素 | 11:画素選択用TFT | 12:画素電極 |
| 20:ダミー画素 | 30:サンプリング用TFT | |

【図 2】



- | | | | |
|-----------|----------------|------------|------------|
| 1: 第1の基板 | 2: ソース電極(データ線) | 31: 能動層 | 32: ゲート絶縁膜 |
| 33: ゲート電極 | 34: 層間絶縁膜 | 35: ドレイン電極 | 36: 平坦化絶縁膜 |
| 38: 第2の基板 | 39: フラックマトリクス | 40: 共通電極 | 41: 液晶層 |

[illegible]

- | | | |
|------------|---------------|---------|
| 1:第1の基板 | 2:データ線 | 3:走査線 |
| 10:画素 | 11:画素選択用TFT | 12:画素電極 |
| 20:ダミー画素 | 60:サンプリング用TFT | |
| 101:水平駆動回路 | 102:垂直駆動回路 | |

フロントページの続き

(51)Int.Cl.

F I

テーマコード (参考)

G 0 2 F 1/1335 5 0 0

G 0 2 F 1/1368

专利名称(译)	液晶表示装置		
公开(公告)号	JP2007101701A	公开(公告)日	2007-04-19
申请号	JP2005288896	申请日	2005-09-30
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	松田洋史		
发明人	松田 洋史		
IPC分类号	G02F1/1345 G09G3/36 G09G3/20 G02F1/1335 G02F1/1368		
CPC分类号	G09G3/3648 G09G2300/0413 G09G2310/0232		
FI分类号	G02F1/1345 G09G3/36 G09G3/20.621.M G09G3/20.680.G G09G3/20.623.A G02F1/1335.500 G02F1/1368 G02F1/1343		
F-TERM分类号	2H091/FA35Y 2H091/FD04 2H091/GA02 2H091/GA13 2H091/LA03 2H091/LA30 2H092/GA33 2H092/GA59 2H092/JA25 2H092/KA04 2H092/KA07 2H092/NA25 2H092/PA06 2H092/PA09 5C006/BB16 5C006/BC06 5C006/EB05 5C006/FA41 5C080/AA10 5C080/BB05 5C080/DD22 5C080/JJ03 5C080/JJ06 2H191/FA14Y 2H191/FD04 2H191/GA04 2H191/GA19 2H191/LA03 2H191/LA40 2H192/AA24 2H192/BC31 2H192/CB02 2H192/EA22 2H192/EA67 2H192/FA02 2H192/FB06 2H192/FB33 2H192/HB13 2H291/FA14Y 2H291/FD04 2H291/GA04 2H291/GA19 2H291/LA03 2H291/LA40		
代理人(译)	须藤克彦		
其他公开文献	JP4517296B2		
外部链接	Espacenet		

摘要(译)

解决的问题：缩小包括显示像素区域和与该显示像素区域相邻的虚设像素区域的液晶显示装置的边框。在第一基板1上形成包括多个像素10的显示像素区域10A，每个像素10具有像素选择TFT 11和与其连接的像素电极12。此外，与显示像素区域10A相邻地，形成包括由黑矩阵39遮蔽的多个虚设像素20的虚设像素区域20A，该黑矩阵包括像素选择TFT 11和与其连接的像素电极12。此外，形成驱动TFT，即采样TFT 30，以使其与虚拟像素20的像素电极12重叠。即，虚拟像素20的像素电极12经由平坦化绝缘膜36与采样TFT 30的沟道区域Ach的至少一部分重叠。[选型图]图1

