

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-258472

(P2005-258472A)

(43) 公開日 平成17年9月22日(2005.9.22)

(51) Int.Cl.⁷

G09G 3/36

G02F 1/133

G09G 3/20

F I

G09G 3/36

G02F 1/133 525

G02F 1/133 550

G09G 3/20 611E

G09G 3/20 621B

テーマコード (参考)

2H093

5C006

5C080

審査請求 有 請求項の数 7 O L (全 21 頁) 最終頁に続く

(21) 出願番号 特願2005-155114 (P2005-155114)

(22) 出願日 平成17年5月27日(2005.5.27)

(62) 分割の表示 特願平10-105226の分割

原出願日 平成10年4月15日(1998.4.15)

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(74) 代理人 100095728

弁理士 上柳 雅普

(74) 代理人 100107076

弁理士 藤綱 英吉

(74) 代理人 100107261

弁理士 須澤 修

(72) 発明者 伊藤 昭彦

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

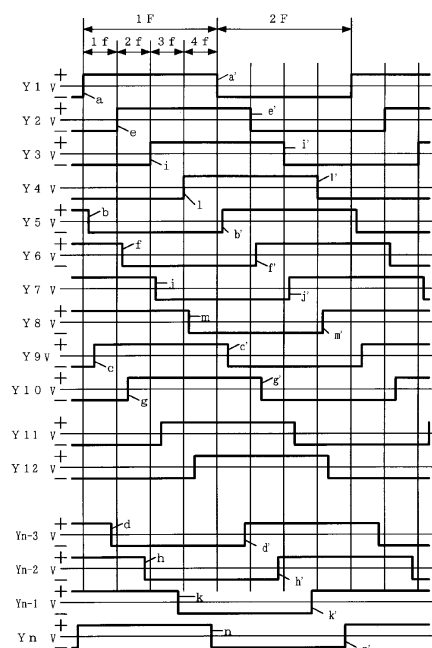
(54) 【発明の名称】 液晶表示装置及びその駆動方法並びに電子機器

(57) 【要約】

【課題】隣接する画素間で印加電圧の極性の違いによって発生する、ディスクリネーションラインの発生を防止する。

【解決手段】1フレーム期間を複数のフィールドに分け、各フィールドごとに何ラインか飛越しながら1選択期間ごとに印加電圧の極性を反転していく事によって、隣接する各画素に印加している電圧の極性が逆になる時間を短くする事で、ディスクリネーションラインの発生を低減する事ができる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

複数の走査線及びソース線と、走査線とソース線の交差に対応して設けられた複数の画素電極と、前記複数の画素電極に対向する共通電極と、前記複数の画素電極の各々に対応して設けられたスイッチング素子と、を備えたアクティブマトリクス型の液晶表示装置であって、

1 フレーム期間内で隣接した複数の走査線に対応する前記画素電極に印加される電圧の前記共通電極の電位に対する極性が全て正極性である正極性の領域と、前記正極性の領域に含まれないとともに互いに隣接した複数の走査線に対応する前記画素電極に印加される電圧の前記極性が全て負極性である負極性の領域と、があり、

10

1 フレーム期間内で、所定の本数の前記走査線を飛び越しながら前記正極性の領域と前記負極性の領域とのそれぞれに含まれる走査線が交互に選択され、当該選択された走査線に対応する画素電極に印加される電圧の前記極性が反転されることを特徴とする液晶表示装置。

【請求項 2】

前記正極性及び負極性の領域の上端及び下端に対応する走査線は、前記走査線の 1 選択期間ごとに下側に移動することを特徴とする請求項 1 に記載の液晶表示装置。

【請求項 3】

前記正極性の領域及び負極性の領域に含まれる前記走査線が選択される際には、当該領域の上端に位置する走査線が選択されることを特徴とする請求項 3 に記載の液晶表示装置

20

【請求項 4】

複数の走査線及びソース線と、走査線とソース線の交差に対応して設けられた複数の画素電極と、前記複数の画素電極に対向する共通電極と、前記複数の画素電極の各々に対応して設けられたスイッチング素子と、を備えたアクティブマトリクス型の液晶表示装置であって、

前記複数の走査線のうち互いに隣接した複数の走査線を含む領域を複数有し、

各前記領域内では、所定期間経過後に、前記複数の走査線に対応する前記画素電極に印加される電圧の前記共通電極の電位に対する極性が全て同じになり、隣接する前記複数の領域同士では前記画素電極に印加される電圧の前記極性が互いに異なり、

30

なおかつ、各前記領域において全ての画素電極にそれぞれ印加される電圧の前記極性が反転されるように極性反転が行われる

ことを特徴とする液晶表示装置。

【請求項 5】

複数の走査線及びソース線と、走査線とソース線の交差に対応して設けられた複数の画素電極と、前記複数の画素電極に対向する共通電極と、前記複数の画素電極の各々に対応して設けられたスイッチング素子と、を備えたアクティブマトリクス型の液晶表示装置の駆動方法であって、

1 フレーム期間内で隣接した複数の走査線に対応する前記画素電極に印加される電圧の前記共通電極の電位に対する極性が全て正極性である正極性の領域と、前記正極性の領域に含まれないとともに互いに隣接した複数の走査線に対応する前記画素電極に印加される電圧の前記極性が全て負極性である負極性の領域と、があり、

40

1 フレーム期間内で、所定の本数の前記走査線を飛び越しながら前記正極性の領域と前記負極性の領域とのそれぞれに含まれる走査線を交互に選択し、当該選択した走査線に対応する画素電極に印加される電圧の前記極性を反転することで、前記複数の走査線の全てを選択すること

を特徴とする液晶表示装置の駆動方法。

【請求項 6】

複数の走査線及びソース線と、走査線とソース線の交差に対応して設けられた複数の画

50

素電極と、前記複数の画素電極に対向する共通電極と、前記複数の画素電極の各々に対応して設けられたスイッチング素子と、を備えたアクティブマトリクス型の液晶表示装置の駆動方法であって、

前記複数の走査線のうち互いに隣接した複数の走査線を含む領域を複数有し、

各前記領域内では、所定期間経過後に、前記複数の走査線に対応する前記画素電極に印加される電圧の前記共通電極の電位に対する極性が全て同じになり、

隣接する前記複数の領域同士では前記画素電極に印加される電圧の前記極性が互いに異なり、

なおかつ、各前記領域において全ての画素電極にそれぞれ印加される電圧の前記極性が反転されるように極性反転を行う

ことを特徴とする液晶表示装置の駆動方法。

【請求項 7】

請求項 1 乃至 4 のいずれかに記載の液晶表示装置を備えたことを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置の駆動方法に関するもので、特に、アクティブマトリクス方式の液晶表示装置の駆動方法に関するものである。また、アクティブマトリクス方式の液晶表示装置の駆動方法を用いた液晶表示装置とその液晶表示装置を備えた電子機器に関するものである。

【背景技術】

【0002】

従来のアクティブマトリクスの液晶表示装置の駆動方法として、特許文献 1 に記載されているような駆動方法がある。

【特許文献 1】特公平 5 - 29916

【0003】

この駆動方法は、図 9 の (a) で示すように 1 走査線ごとに各画素に印加する電圧の極性を逆にする方法や、(b) で示すように各画素に印加する電圧の極性が隣どうしで逆にする等の駆動方法である。この駆動方法は、画面のチラツキの防止や表示ムラの改善等を主な目的としている。

【発明の開示】

【発明が解決しようとする課題】

【0004】

このような駆動方法の場合、隣どうしの画素に印加される電圧が、1 フレーム期間のほとんどの期間で逆極性となってしまうために図 8 に示すように、隣どうしの画素に印加する電圧の極性が逆の場合ディスクリネーションラインが発生してしまう。

【0005】

例えば、図 7 に示す反射型液晶ライトバルブの構成で、71 が偏光手段、72 がガラス基板、73 が透明電極、74 が配向膜、75 が液晶、76 が配向膜、77 がシリコン基板で、このシリコン基板 77 上に図 6 に示すような回路が構成され、液晶 75 は傾斜垂直配向セルに誘電率異方性が負のネマチック液晶を入れて、液晶に電圧を印加しない状態の時に暗くなる液晶モードの場合を例にして説明する。

【0006】

各画素にオン電圧を印加して白表示して、隣どうしの画素に印加する電圧の極性が逆の場合に発生するディスクリネーションラインは暗くなる。このディスクリネーションライン発生の様子を図 8 に示す。81 ~ 84 は各画素を表し、+、- は各画素に印加している電圧の極性を表している。そして、85 ~ 88 が各画素に発生するディスクリネーションラインの発生の様子を表している。このように、各画素の境界線付近に暗いディスクリネーションラインが発生してしまう。このディスクリネーションラインは、コントラストの低下や輝度の低下といった画質低下の原因となってしまう。

10

20

30

40

50

【 0 0 0 7 】

そして、最近のように高精細化が進み 1 画素のサイズが小さくなると、画素面積に対するディスクリネーションラインの発生面積の割合が増え、画質の低下がより深刻になる。

【 0 0 0 8 】

特に、液晶プロジェクタ等に使うライトバルブ等は画面サイズが小さく、高精細化が要求されているためによけいに影響を受けやすい。その中でも、特開平 9 - 2 3 6 8 1 4 に示されているような反射型の液晶ライトバルブの場合、各画素間の隙間が小さく、しかも画素サイズも小さいためにディスクリネーションラインの影響が大きく、画質も低下してしまう。

【 0 0 0 9 】

また、ディスクリネーションラインを発生させないためにすべての画素に印加する電圧の極性を同じにして、フレームごとの極性の反転だけをすることもできるがチラツキが発生してしまう。

【課題を解決するための手段】

【 0 0 1 0 】

本発明の液晶表示装置は、各画素にスイッチング素子を設けたアクティブマトリクス型の液晶表示装置において、第 1 の走査線上の各画素に印加する電圧の極性は、1 フレーム期間において前記第 1 の走査線と隣接する走査線上の各画素に印加する電圧の極性に対して、共通電極の電位を基準に逆極性となる第 1 の期間と同極性となる第 2 の期間とを有することを特徴とする。

【 0 0 1 1 】

上記の構成によれば、隣接する画素に印加する電圧の極性が逆の場合に発生するディスクリネーションラインの発生を低減でき、液晶表示装置の輝度やコントラストを向上できるという効果を有する。

【 0 0 1 2 】

また、第 1 の走査線上の各画素に印加する電圧と、第 1 の走査線の両側の走査線上の各画素に印加する電圧とを比較し、前記第 1 の期間の合計がどの走査線に対してもほぼ同じになることを特徴とする。

【 0 0 1 3 】

上記の構成によれば、隣接する画素に印加する電圧の極性が逆の場合に発生するディスクリネーションラインの発生を低減でき、液晶表示装置の輝度やコントラストを向上できるという効果を有する。

【 0 0 1 4 】

また、1 フレーム期間を N (N は 2 以上の整数) 個のサブ期間に分け、各サブ期間は N 走査線ごとに飛越しながら 1 走査期間ごとに印加電圧の極性を反転させることを特徴とする。

【 0 0 1 5 】

上記の構成によれば、隣接する画素に印加する電圧の極性が逆の場合に発生するディスクリネーションラインの発生を低減でき、液晶表示装置の輝度やコントラストを向上できるという効果を有する。

【 0 0 1 6 】

また、1 フレーム期間を N ($2 \leq N \leq 32$ の整数) 個のサブ期間に分け、各サブ期間は N 走査線ごとに飛越しながら 1 走査期間ごとに印加電圧の極性を反転させることを特徴とする。

【 0 0 1 7 】

上記の構成によれば、隣接する画素に印加する電圧の極性が逆の場合に発生するディスクリネーションラインの発生を低減でき、液晶表示装置の輝度やコントラストを向上でき、制御回路の最適化もできるという効果を有する。

【 0 0 1 8 】

また、前記サブ選択期間ごとに走査する走査線の順番を入れ替えることを特徴とする。

10

20

30

40

50

上記の構成によれば、隣接する画素に印加する電圧の極性が逆の場合に発生するディスクリネーションラインの発生を低減でき、液晶表示装置の輝度やコントラストを向上でき、チラツキの低減もできるという効果を有する。

【0019】

また、同一走査線上の各画素に印加する電圧の極性が同じであることを特徴とする。

上記の構成によれば、隣接する画素に印加する電圧の極性が逆の場合に発生するディスクリネーションラインの発生を低減でき、液晶表示装置の輝度やコントラストを向上できるという効果を有する。

【0020】

また、同一走査線上の各画素に印加する電圧の極性は1画素ごとあるいは2画素ごとに共通電極の電位を基準として逆極性であることを特徴とする。 10

【0021】

上記の構成によれば、隣接する画素に印加する電圧の極性が逆の場合に発生するディスクリネーションラインの発生を低減でき、液晶表示装置の輝度やコントラストを向上でき、チラツキの低減もできるという効果を有する。

【0022】

また、本発明の液晶表示装置は、複数の走査線及びソース線と、走査線とソース線の交差に対応して設けられた複数の画素電極と、前記複数の画素電極に対向する共通電極と、前記複数の画素電極の各々に対応して設けられたスイッチング素子と、を備えたアクティブマトリクス型の液晶表示装置であって、1フレーム期間内で隣接した複数の走査線に対応する前記画素電極に印加される電圧の前記共通電極の電位に対する極性が全て正極性である正極性の領域と、前記正極性の領域に含まれないとともに互いに隣接した複数の走査線に対応する前記画素電極に印加される電圧の前記極性が全て負極性である負極性の領域と、があり、1フレーム期間内で、所定の本数の前記走査線を飛び越しながら前記正極性の領域と前記負極性の領域とのそれぞれに含まれる走査線が交互に選択され、当該選択された走査線に対応する画素電極に印加される電圧の前記極性が反転されることを特徴とする。 20

【0023】

また、前記正極性の領域及び負極性の領域に含まれる前記走査線が選択される際には、当該領域の上端に位置する走査線が選択されることを特徴とする。 30

【0024】

また、複数の走査線及びソース線と、走査線とソース線の交差に対応して設けられた複数の画素電極と、前記複数の画素電極に対向する共通電極と、前記複数の画素電極の各々に対応して設けられたスイッチング素子と、を備えたアクティブマトリクス型の液晶表示装置であって、前記複数の走査線のうち互いに隣接した複数の走査線を含む領域を複数有し、各前記領域内では、所定期間経過後に、前記複数の走査線に対応する前記画素電極に印加される電圧の前記共通電極の電位に対する極性が全て同じになり、隣接する前記複数の領域同士では前記画素電極に印加される電圧の前記極性が互いに異なり、なおかつ、各前記領域において全ての画素電極にそれぞれ印加される電圧の前記極性が反転されるように極性反転が行われることを特徴とする。 40

【0025】

また、本発明の電子機器は、本発明の液晶表示装置を備えたことを特徴とする。上記構成によれば、明るくて、コントラストが高く、見やすく、表示品質の高い電子機器を提供できるという効果を有する。

【発明を実施するための最良の形態】

【0026】

以下、本発明の実施形態を図面に基づいて説明する。

尚、本実施例1から6は、図6に示すように各画素にトランジスタを設けたアクティブマトリクスで、図7に示す反射型液晶ライトバルブを例に上げて説明する。 50

【 0 0 2 7 】

図 6 (a) の 6 0 1 は画素部の等価回路の一例を示す図で、6 0 2 がトランジスタで、6 0 3 がトランジスタのゲート、6 0 4 がトランジスタのソース、6 0 5 がトランジスタのドレイン及び画素電極、6 0 6 が液晶、6 0 7 が保持容量、6 0 8 が共通電極、をそれぞれ示している。そして、(b) がアクティブマトリクス型液晶表示装置の駆動回路の一例のブロック図で、6 1 1 が信号線ドライバ、6 1 2 がゲート線ドライバ、Y 1 ~ Y n がゲート線、X 1 ~ X m がソース線、をそれぞれ示している。

【 0 0 2 8 】

そして、図 6 (b) に示すように、6 0 1 で示す各画素のゲート 6 0 3 がゲート線とつながりソース 6 0 4 がソース線とつながっている。

10

また、図 7 は反射型液晶ライトバルブの構成の一例を示す図で、7 1 が偏光手段、7 2 がガラス基板、7 3 が透明電極、7 4 が配向膜、7 5 が液晶、7 6 が配向膜、7 7 がシリコン基板で、このシリコン基板 7 7 上に図 6 に示すような回路が構成されている。そして、液晶 7 5 は傾斜垂直配向セルに誘電率異方性が負のネマチック液晶を入れ、液晶に電圧を印加しない状態の時に暗くなる液晶モードの場合を例にして説明する。

【 実施例 1 】

【 0 0 2 9 】

図 1 は、図 5 (a) に示される表示の各走査線方向の画素に電圧が書き込まれるタイミングと電圧の極性を示すものである。走査線方向の画素に印加される電圧の極性は同じ場合で、4 フィールドに分けて駆動をおこない、図 1 の Y 1 ~ Y n は図 6 (b) の Y 1 ~ Y n の各ゲート線上の各画素のトランジスタをオンして書き込んでいるタイミングと 1 選択期間に書き込みが行われた後に引き続きそのままの極性で電圧が保持されている状態を示している。各画素に印加する電圧の極性は図 6 の共通電極 6 0 8 (共通電極 6 0 8 は図 7 の透明電極 7 3 を示す。) の電位 V を基準にして正、負で表している。

20

【 0 0 3 0 】

図 1 の 1 F は第 1 のフレームで 2 F は第 2 のフレームを表している。

第 1 のフレームでは、まず、1 f で示す第 1 フィールドで、ゲート線 Y 1、Y 5、Y 9、... Y n-3 と 4 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 1、Y 9、... (Y 1 から 8 ライン毎に相当するゲート線) は正極性で書き込みが行なわれ、Y 5、...、Y n-3 (Y 5 から 8 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y 1 上の画素に a のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの a ' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 5 上の画素に b のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの b ' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 9 上の画素に c のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの c ' のタイミングまで保持する。このように、書き込み電圧の極性を反転させながら 4 ライン毎の飛越し走査で順次選択して行き、ゲート線 Y n-3 に d のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの d ' のタイミングまで保持する。これで 1 フィールド期間 (1 f) が終了して、次の 2 f で示す第 2 フィールドが開始される。

30

40

【 0 0 3 1 】

第 2 フィールドでは、ゲート線 Y 2、Y 6、Y 10、... Y n-2 と 4 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 2、Y 10、... (Y 2 から 8 ライン毎に相当するゲート線) は正極性で書き込みが行なわれ、Y 6、...、Y n-2 (Y 6 から 8 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y 2 上の画素に e のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの e ' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 6 上の画素に f のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの f ' のタイミングまで保持する。そして、次の選択期間で

50

はゲート線 Y_{10} 上の画素に g のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの g' のタイミングまで保持する。このように、書き込み電圧の極性を反転させながら 4 ライン毎の飛越し走査で順次選択して行き、ゲート線 Y_{n-2} に h のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの h' のタイミングまで保持する。これで 2 フィールド期間が終了して、次の 3 f で示す第 3 フィールドが始まる。

【0032】

第 3 フィールドでは、ゲート線 Y_3 、 Y_7 、 Y_{11} 、 $\dots$ 、 Y_{n-1} と 4 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。 Y_3 、 Y_{11} 、 $\dots$ (Y_3 から 8 ライン毎に相当するゲート線) は正極性で書き込みが行われ、 Y_7 、 $\dots$ 、 Y_{n-1} (Y_7 から 8 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y_3 上の画素に i のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの i' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y_7 上の画素に j のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの j' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y_{11} 上の画素に j から 1 選択期間遅れたタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの j' から 1 選択期間遅れたタイミングまで保持する。このように、書き込み電圧の極性を反転させながら 4 ライン毎の飛越し走査で順次選択して行き、ゲート線 Y_{n-1} に k のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの k' のタイミングまで保持する。これで 3 フィールド期間が終了して、次の 4 f で示す第 4 フィールドが開始される。

【0033】

第 4 フィールドでは、ゲート線 Y_4 、 Y_8 、 Y_{12} 、 $\dots$ 、 Y_n と 4 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。 Y_4 、 Y_{12} 、 $\dots$ (Y_4 から 8 ライン毎に相当するゲート線) は正極性で書き込みが行われ、 Y_8 、 $\dots$ 、 Y_n (Y_8 から 8 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y_4 上の画素に l のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの l' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y_8 上の画素に m のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの m' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y_{12} 上の画素に m から 1 選択期間遅れたタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの m' から 1 選択期間遅れたタイミングまで保持する。このように、書き込み電圧の極性を反転しながら 4 ライン毎の飛越し走査で順次選択して行き、ゲート線 Y_n に n のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの n' のタイミングまで保持する。これで 4 フィールド期間が終了して、第 1 のフレームが終了して、次に第 2 のフレームが開始される。

【0034】

第 2 のフレームは、第 1 のフレームと同じ要領で第 1 のフレームと逆極性で各画素に電圧を書き込むようにしている。そして、この動作を繰り返し、各画素が交流駆動される。

【0035】

このような駆動をする事によって、 $X_1 \sim X_m$ で示すソース線に印加する電圧は 1 選択期間毎に極性を切替えながら、例えば、図 6 (b) のゲート線 Y_2 上の各画素の印加電圧に対して、その上のゲート線 Y_1 上の各画素に印加されている電圧は図 1 の第 1 のフレーム期間について見ると、1 フレーム期間中のほぼ 1 フィールド期間 (1 f) だけが逆極性で残りの期間 (2 f ~ 4 f) は同極性になる。そして、ゲート線 Y_2 上の各画素の印加電圧に対して、その下のゲート線 Y_3 上の各画素に印加されている電圧は図 1 の第 1 のフレーム期間について見ると、1 フレーム期間中のほぼ 1 フィールド期間 (2 f) だけが逆極性で残りの期間 (1 f と 3 f ~ 4 f) は同極性になる。

10

20

30

40

50

【 0 0 3 6 】

また、図 6 (b) のゲート線 Y 7 上の各画素の印加電圧に対して、その上のゲート線 Y 6 上の各画素に印加されている電圧は図 1 の第 1 のフレーム期間について見ると、1 フレーム期間中のほぼ 1 フィールド期間 (f のタイミングから j のタイミングまで) だけが逆極性で残りの期間 (1 f から f のタイミングと j のタイミングから 4 f の終了まで) は同極性になる。そして、その下のゲート線 Y 8 上の各画素に印加されている電圧は図 1 の第 1 のフレーム期間について見ると、1 フレーム期間中のほぼ 1 フィールド期間 (j のタイミングから m のタイミングまで) だけが逆極性で残りの期間 (1 f から j のタイミングと m のタイミングから 4 f の終了まで) は同極性になる。従って、どの走査線に対しても隣接する両側の走査線での逆極性となる期間の合計は 2 フィールド期間 (上下両側での各 1 フィールド期間ずつ) とほぼ等しくなる。(但し、各フレーム期間始めの 1 フィールド期間 1 f において、飛び越し走査で極性が切り替わって選択されるゲート線については、隣接するその直前のゲート線に対して、1 フィールド期間 1 f の開始から書き込みが行われるタイミングまでの期間、或いは 1 フィールド期間 1 f の開始から書き込みが行われるタイミングまでの期間と 1 選択期間前の 1 フィールド期間 1 f の開始から書き込みが行われるタイミングまでの期間との差の分だけ、逆極性となる期間が僅かに大きくなる。)

【 0 0 3 7 】

このように、各ゲート線上の各画素に印加する電圧は隣り合う上下の各画素に印加する電圧と 1 フレーム期間中のほぼ 1 フィールド期間だけが逆極性で残りの期間は同極性とする事ができるために、ディスクリネーションラインの発生を低減する事ができ、コントラストの向上、輝度の向上が可能になり、画質を大幅に向上する事ができる。

【 0 0 3 8 】

尚、上記実施例は図 5 (a) に示すように各画素に電圧を印加する方法で説明したが、図 5 (b) に示すようにソース線ごとに極性を反転したり、図 5 (c) に示すようにソース線 2 本ごとに極性を反転しても同様の方法で駆動する事ができる。

【 0 0 3 9 】

また、図 1 で示す図は、各画素に印加する電圧の極性を表すもので、実際に印加される電圧レベルを表すものではない。実際に各画素に印加する電圧は表示データに合わせて電圧レベルの異なる電圧が印加される。

【 実施例 2 】

【 0 0 4 0 】

本実施例は、実施例 1 と同様の駆動方法で、1 フレーム期間に分割するフィールド期間の数を変えて 8 フィールド期間にした場合の駆動方法である。

【 0 0 4 1 】

図 2 は、図 5 (a) に示される表示の各走査線方向の画素に電圧が書き込まれるタイミングと電圧の極性を示すものである。走査線方向の画素に印加する電圧の極性は同じ場合で、8 フィールドに分けて駆動をおこない、図 2 の Y 1 ~ Y n は図 6 (b) の Y 1 ~ Y n の各ゲート線上の各画素のトランジスタをオンして書き込んでいるタイミングと 1 選択期間に書き込みが行われた後に引き続きそのままの極性で電圧が保持されている状態を示している。各画素に印加する電圧の極性は図 6 の共通電極 6 0 8 (共通電極 6 0 8 は図 7 の透明電極 7 3 を示す。) の電位 V を基準にして正、負で表している。

【 0 0 4 2 】

図 2 の 1 F は第 1 のフレームで 2 F は第 2 のフレームを表している。
第 1 のフレームでは、まず、1 f で示す第 1 フィールドで、ゲート線 Y 1、Y 9、...、Y n-7 と 8 ライン毎の飛び越し走査が行われ、選択がなされて書き込みが行われる。Y 1、Y 1 7、...、Y n-7 (Y 1 から 1 6 ライン毎に相当するゲート線) は正極性で書き込みが行なわれ、Y 9、Y 2 5、... (Y 9 から 1 6 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y 1 上の画素に a のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの a ' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 9 上の画素に b のタイミングで 1 選択期間

10

20

30

40

50

の間に負極性側の電圧が書き込まれて次に書き込まれる第2のフレームのb'のタイミングまで保持する。このように、書き込み電圧の極性を反転させながら8ライン毎の飛び越し走査で順次選択して行き、ゲート線Y_{n-7}上の各画素まで電圧が書き込まれて次に書き込まれるまで保持する。これで1フィールド期間が終了して、次の2fで示す第2フィールドが開始される。

【0043】

第2フィールドでは、ゲート線Y₂、Y₁₀、...、Y_{n-6}と8ライン毎の飛び越し走査が行われ、選択がなされて書き込みが行われる。Y₂、Y₁₈、...、Y_{n-6}(Y₂から16ライン毎に相当するゲート線)は正極性で書き込みが行なわれ、Y₁₀、Y₂₆、... (Y₁₀から16ライン毎に相当するゲート線)は負極性で書き込みが行われる。ゲート線Y₂上の画素にcのタイミングで1選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第2のフレームのc'のタイミングまで保持する。そして、次の選択期間ではゲート線Y₁₀上の画素にdのタイミングで1選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第2のフレームのd'のタイミングまで保持する。このように、書き込み電圧の極性を反転させながら8ライン毎の飛び越し走査で順次選択して行き、ゲート線Y_{n-6}上の各画素まで電圧が書き込まれて次に書き込まれるまで保持する。これで2フィールド期間が終了して、次の3fで示す第3フィールドが開始される。

【0044】

このようにして、第3フィールドでは、ゲート線Y₃、Y₁₁、...、Y_{n-5}と8ライン毎の飛び越し走査が行われ、選択がなされて書き込みが行われる。Y₃、Y₁₉、...、Y_{n-5}(Y₃から16ライン毎に相当するゲート線)は正極性で書き込みが行なわれ、Y₁₁、Y₂₇、... (Y₁₁から16ライン毎に相当するゲート線)は負極性で書き込みが行われる。ゲート線Y₃上の画素にeのタイミングで1選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第2のフレームのe'のタイミングまで保持する。そして、8ラインごとの飛び越し走査によりゲート線を選択して、1選択期間ごとに各画素に印加する電圧の極性を切替えながら、選択したゲート線上の各画素に電圧が書き込まれて次に書き込まれるまで保持する。

【0045】

第4フィールドでは、ゲート線Y₄、Y₁₂、...、Y_{n-4}と8ライン毎の飛び越し走査が行われ、選択がなされて書き込みが行われる。Y₄、Y₂₀、...、Y_{n-4}(Y₄から16ライン毎に相当するゲート線)は正極性で書き込みが行なわれ、Y₁₂、Y₂₈、... (Y₁₂から16ライン毎に相当するゲート線)は負極性で書き込みが行われる。ゲート線Y₄上の画素にfのタイミングで1選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第2のフレームのf'のタイミングまで保持する。そして、8ラインごとの飛び越し走査によりゲート線を選択して、1選択期間ごとに各画素に印加する電圧の極性を切替えながら、選択したゲート線上の各画素に電圧が書き込まれて次に書き込まれるまで保持する。

【0046】

第5フィールドでは、ゲート線Y₅、Y₁₃、...、Y_{n-3}と8ライン毎の飛び越し走査が行われ、選択がなされて書き込みが行われる。Y₅、Y₂₁、...、Y_{n-3}(Y₅から16ライン毎に相当するゲート線)は正極性で書き込みが行なわれ、Y₁₃、Y₂₉、... (Y₁₃から16ライン毎に相当するゲート線)は負極性で書き込みが行われる。ゲート線Y₅上の画素にgのタイミングで1選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第2のフレームのg'のタイミングまで保持する。そして、8ラインごとの飛び越し走査によりゲート線を選択して、1選択期間ごとに各画素に印加する電圧の極性を切替えながら、選択したゲート線上の各画素に電圧が書き込まれて次に書き込まれるまで保持する。

【0047】

第6フィールドでは、ゲート線Y₆、Y₁₄、...、Y_{n-2}と8ライン毎の飛び越し走査が行われ、選択がなされて書き込みが行われる。Y₆、Y₂₂、...、Y_{n-2}(Y₆から

16ライン毎に相当するゲート線)は正極性で書き込みが行なわれ、Y14、Y30、
 ・・(Y14から16ライン毎に相当するゲート線)は負極性で書き込みが行われる。ゲ
 ート線Y6上の画素にhのタイミングで1選択期間の間に正極性側の電圧が書き込まれて
 次に書き込まれる第2のフレームのh'のタイミングまで保持する。そして、8ラインご
 との飛び越し走査によりゲート線を選択して、1選択期間ごとに各画素に印加する電圧の
 極性を切替えながら、選択したゲート線上の各画素に電圧が書き込まれて次に書き込まれ
 るまで保持する。

【0048】

第7フィールドでは、ゲート線Y7、Y15、...、Yn-1と8ライン毎の飛び越し走査が
 行われ、選択がなされて書き込みが行われる。Y7、Y23、...、Yn-1(Y7から 10
 16ライン毎に相当するゲート線)は正極性で書き込みが行なわれ、Y15、Y31、
 ・・(Y15から16ライン毎に相当するゲート線)は負極性で書き込みが行われる。ゲ
 ート線Y7上の画素にiのタイミングで1選択期間の間に正極性側の電圧が書き込まれて
 次に書き込まれる第2のフレームのi'のタイミングまで保持する。そして、8ラインご
 との飛び越し走査によりゲート線を選択して、1選択期間ごとに各画素に印加する電圧の
 極性を切替えながら、選択したゲート線上の各画素に電圧が書き込まれて次に書き込まれ
 るまで保持する。

【0049】

第8フィールドでは、ゲート線Y8、Y16、...、Ynと8ライン毎の飛び越し走査が行
 われ、選択がなされて書き込みが行われる。Y8、Y24、...、Yn(Y8から16 20
 ライン毎に相当するゲート線)は正極性で書き込みが行なわれ、Y16、Y32、
 ・・(Y16から16ライン毎に相当するゲート線)は負極性で書き込みが行われる。ゲート
 線Y8上の画素にjのタイミングで1選択期間の間に正極性側の電圧が書き込まれて次に
 書き込まれる第2のフレームのj'のタイミングまで保持する。そして、8ラインごとの
 飛び越し走査によりゲート線を選択して、1選択期間ごとに各画素に印加する電圧の極性
 を切替えながら、選択したゲート線上の各画素に電圧が書き込まれて次に書き込まれるま
 で保持する。

【0050】

このようにして第8フィールドまで終了して第1のフレームが終了して、次に第2のフ
 レームが開始される。 30

【0051】

第2のフレームは、第1のフレームと同じ要領で第1のフレームと逆極性で各画素に電
 圧を書き込むようにしている。そして、この動作を繰り返し、各画素が交流駆動される。

【0052】

このような駆動をする事によって、X1~Xmで示すソース線に印加する電圧は1選択
 期間ごとに極性を切替えながら、例えば、図6(b)のゲート線Y2上の各画素の印加電
 圧に対して、その上のゲート線Y1上の各画素に印加されている電圧は図2の第1のフレ
 ーム期間について見ると、1フレーム期間中のほぼ1フィールド期間(1f)だけが逆極
 性で残りの期間(2f~8f)は同極性になる。そして、ゲート線Y2上の各画素の印加
 電圧に対して、その下のゲート線Y3上の各画素に印加されている電圧は図2の第1のフ
 レーム期間について見ると、1フレーム期間中のほぼ1フィールド期間(2f)だけが逆 40
 極性で残りの期間(1fと3f~8f)は同極性になる。

【0053】

また、図6(b)のゲート線Y7上の各画素の印加電圧に対して、その上のゲート線Y
 6上の各画素に印加されている電圧は図2の第1のフレーム期間について見ると、1フレ
 ーム期間中のほぼ1フィールド期間(6f)だけが逆極性で残りの期間(1f~5fと7
 f~8f)は同極性になる。そして、ゲート線Y7上の各画素の印加電圧に対して、その
 下のゲート線Y8上の各画素に印加されている電圧は図2の第1のフレーム期間について
 見ると、1フレーム期間中のほぼ1フィールド期間(7f)だけが逆極性で残りの期間(
 1f~6fと8f)は同極性になる。従って、どの走査線に対しても隣接する両側の走査 50

線での逆極性となる期間の合計は2フィールド期間(上下両側での各1フィールド期間ずつ)とほぼ等しくなる。(但し、各フレーム期間始めの1フィールド期間1fにおいて、飛び越し走査で極性が切り替わって選択されるゲート線については、隣接するその直前のゲート線に対して、1フィールド期間1fの開始から書き込みが行われるタイミングまでの期間、或いは1フィールド期間1fの開始から書き込みが行われるタイミングまでの期間と1選択期間前の1フィールド期間1fの開始から書き込みが行われるタイミングまでの期間との差の分だけ、逆極性となる期間が僅かに大きくなる。)

【0054】

このように、各ゲート線上の各画素に印加する電圧は隣り合う上下の各画素に印加する電圧と1フレーム期間中のほぼ1フィールド期間だけが逆極性で残りの期間は同極性とする事ができるために、ディスクリネーションラインの発生を低減する事ができ、コントラストの向上、輝度の向上が可能になり、画質を大幅に向上する事ができる。

10

【0055】

尚、上記実施例は図5(a)に示すように各画素に電圧を印加する方法で説明したが、図5(b)に示すようにソース線ごとに極性を反転したり、図5(c)に示すようにソース線2本ごとに極性を反転しても同様の方法で駆動する事ができる。(図5は実施例1に示すように、1フレーム期間を4フィールドに分けて駆動する場合を示しているためにゲート線方向に4画素ずつ極性が反転しているが、実施例2ではこれが8画素ずつの極性反転に変わる。)

【0056】

また、図2で示す図は実施例1の説明で用いた図1と同様、各画素に印加する電圧の極性を表すもので、実際に印加される電圧レベルを表すものではない。実際に各画素に印加する電圧は表示データに合わせて電圧レベルの異なる電圧が印加される。

20

【実施例3】

【0057】

図3において実施例3に係る図を図3に示す。

図3で示す図は実施例1、2の説明で用いた図1、2と同様、各画素に印加する電圧の極性を表すもので、実際に印加される電圧レベルを表すものではない。実際に各画素に印加する電圧は表示データに合わせて電圧レベルの異なる電圧が印加される。また、各画素に印加する電圧の極性は図6の共通電極608(共通電極608は図7の透明電極73を示す。)の電位Vを基準にして正、負で表している。

30

【0058】

図3の1Fは第1のフレームで2Fは第2のフレームを表している。

第1のフレームでは、まず、1fで示す第1フィールドで、ゲート線Y1、Y5、Y9、... Yn-3と4ライン毎の飛び越し走査が行われ、選択がなされて書き込みが行われる。Y1、Y9、... (Y1から8ライン毎に相当するゲート線)は正極性で書き込みが行なわれ、Y5、...、Yn-3(Y5から8ライン毎に相当するゲート線)は負極性で書き込みが行われる。ゲート線Y1上の画素にaのタイミングで1選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第2のフレームのa'のタイミングまで保持する。そして、次の選択期間ではゲート線Y5上の画素にbのタイミングで1選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第2のフレームのb'のタイミングまで保持する。そして、次の選択期間ではゲート線Y9上の画素にcのタイミングで1選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第2のフレームのc'のタイミングまで保持する。このように、書き込み電圧の極性を反転させながら4ライン毎の飛び越し走査で順次選択して行き、ゲート線Yn-3にdのタイミングで1選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第2のフレームのd'のタイミングまで保持する。これで1フィールド期間が終了して、次の2fで示す第2フィールドが開始される。

40

【0059】

第2フィールドでは、ゲート線Y3、Y7、Y11、...、Yn-1と4ライン毎の飛び越し走査が行われ、選択がなされて書き込みが行われる。Y3、Y11、... (Y3から8

50

ライン毎に相当するゲート線)は正極性で書き込みが行なわれ、Y 7、・・・、Y n-1 (Y 7 から 8 ライン毎に相当するゲート線)は負極性で書き込みが行われる。ゲート線 Y 3 上の画素に e のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの e ' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 7 上の画素に f のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの f ' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 1 1 上の画素に f から 1 選択期間遅れたタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの f ' から 1 選択期間遅れたタイミングまで保持する。このように、4 ラインごとに書き込み電圧の極性を反転しながら順次選択して行き、ゲート線 Y n-1 に g のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの g ' のタイミングまで保持する。これで 2 フィールド期間が終了して、次の 3 f で示す第 3 フィールドが開始される。

10

【 0 0 6 0 】

第 3 フィールドでは、ゲート線 Y 2、Y 6、Y 1 0、... Y n-2 と 4 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 2、Y 1 0、・・・(Y 2 から 8 ライン毎に相当するゲート線)は正極性で書き込みが行なわれ、Y 6、・・・、Y n-2 (Y 6 から 8 ライン毎に相当するゲート線)は負極性で書き込みが行われる。ゲート線 Y 2 上の画素に h のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの h ' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 6 上の画素に i のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの i ' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 1 0 上の画素に j のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの j ' のタイミングまで保持する。このように、書き込み電圧の極性を反転させながら 4 ライン毎の飛び越し走査で順次選択して行き、ゲート線 Y n-2 に k のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの k ' のタイミングまで保持する。これで 3 フィールド期間が終了して、次の 4 f で示す第 4 フィールドが開始される。

20

【 0 0 6 1 】

第 4 フィールドでは、ゲート線 Y 4、Y 8、Y 1 2 ...、Y n と 4 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 4、Y 1 2、・・・(Y 4 から 8 ライン毎に相当するゲート線)は正極性で書き込みが行なわれ、Y 8、・・・、Y n (Y 8 から 8 ライン毎に相当するゲート線)は負極性で書き込みが行われる。ゲート線 Y 4 上の画素に l のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの l ' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 8 上の画素に m のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの m ' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 1 2 上の画素に m から 1 選択期間遅れたタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの m ' から 1 選択期間遅れたタイミングまで保持する。このように、書き込み電圧の極性を反転させながら 4 ライン毎の飛び越し走査で順次選択して行き、ゲート線 Y n に n のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの n ' のタイミングまで保持する。これで 4 フィールド期間が終了して、第 1 のフレームが終了して、次に第 2 のフレームが開始される。

30

40

【 0 0 6 2 】

第 2 のフレームは、第 1 のフレームと同じ要領で第 1 のフレームと逆極性で各画素に電圧を書き込むようにしている。そして、この動作を繰り返し、各画素が交流駆動される。

【 0 0 6 3 】

このような駆動をする事によって、X 1 ~ X m で示すソース線に印加する電圧は 1 選択期間ごとに極性を切替えながら、例えば、図 6 (b) のゲート線 Y 2 上の各画素の印加電圧に対して、その上のゲート線 Y 1 上の各画素に印加されている電圧は図 3 の第 1 のフレ

50

ーム期間について見ると、1フレーム期間中のほぼ2フィールド期間(1f~2f)だけが逆極性で残りの期間(3f~4f)は同極性になる。そして、ゲート線Y2上の各画素の印加電圧に対して、その下のゲート線Y3上の各画素に印加されている電圧は図3の第1のフレーム期間について見ると、1フレーム期間中のほぼ1フィールド期間(2f)だけが逆極性で残りの期間(1fと3f~4f)は同極性になる。

【0064】

また、図6(b)のゲート線Y7上の各画素の印加電圧に対して、その上のゲート線Y6上の各画素に印加されている電圧は図3の第1のフレーム期間について見ると、1フレーム期間中のほぼ1フィールド期間(fのタイミングからiのタイミングまで)だけが逆極性で残りの期間(1f~iのタイミングとiのタイミングから4fの終了まで)は同極性になる。そして、その下のゲート線Y8上の各画素に印加されている電圧は図3の第1のフレーム期間について見ると、1フレーム期間中のほぼ2フィールド期間(fのタイミングからmのタイミングまで)だけが逆極性で残りの期間(1f~fのタイミングとmのタイミングから4fの終了まで)は同極性になる。従って、どの走査線に対しても隣接する両側の走査線での逆極性となる期間の合計は3フィールド期間(上側との2フィールド期間と下側との1フィールド期間)とほぼ等しくなる。(但し、各フレーム期間始めの1フィールド期間1fにおいて、飛び越し走査で極性が切り替わって選択されるゲート線については、隣接するその直前のゲート線に対して、1フィールド期間1fの開始から書き込みが行われるタイミングまでの期間、或いは1フィールド期間1fの開始から書き込みが行われるタイミングまでの期間と1選択期間前の1フィールド期間1fの開始から書き込みが行われるタイミングまでの期間との差の分だけ、逆極性となる期間が僅かに大きくなる。)

【0065】

このように、各ゲート線上の各画素に印加する電圧は隣り合う上下の各画素に印加する電圧と1フレーム期間中のほぼ1フィールド期間あるいは2フィールド期間だけが逆極性で残りの期間は同極性とする事ができるために、ディスクリネーションラインの発生を低減する事ができ、コントラストの向上、輝度の向上が可能になり、画質を大幅に向上する事ができる。

【0066】

実施例1との違いは、4つのフィールド期間の内の2fと3fで選択するラインを入れ替えている点である。このようにする事によって、チラツキの低減をする事ができる。

【0067】

尚、上記実施例は図5(a)に示すように各画素に電圧を印加する方法で説明したが、図5(b)に示すようにソース線ごとに極性を反転したり、図5(c)に示すようにソース線2本ごとに極性を反転しても同様の方法で駆動する事ができる。

【実施例4】

【0068】

本実施例は、実施例3と同様の駆動方法で、1フレーム期間に分割するフィールド期間の数を変えて8フィールド期間にした場合の駆動方法である。

【0069】

図4は、図5(a)に示すように走査線方向の画素に印加する電圧の極性は同じ場合で、8フィールドに分けて駆動する場合の各画素に印加する電圧の極性と電圧書き込みのタイミングを示す図で、図4のY1~Ynは図6(b)のY1~Ynの各ゲート線上の各画素に印加する電圧の極性と各画素のトランジスタをオンして書き込んでいるタイミングを示す図で、各画素に印加する電圧の極性は図6の共通電極608(共通電極608は図7の透明電極73を示す。)の電位を基準にして正、負で表している。また、図4で示す図は、各画素に印加する電圧の極性を表すもので、実際に印加される電圧レベルを表すものではない。実際に各画素に印加する電圧は表示データに合わせて電圧レベルの異なる電圧が印加される。

【0070】

10

20

30

40

50

図 4 の 1 F は第 1 のフレームで 2 F は第 2 のフレームを表している。

第 1 のフレームでは、まず、1 f で示す第 1 フィールドで、ゲート線 Y 1、Y 9、...、Y n-7 と 8 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 1、Y 17、...、Y n-7 (Y 1 から 16 ライン毎に相当するゲート線) は正極性で書き込みが行われ、Y 9、Y 25、... (Y 9 から 16 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y 1 上の画素に a のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの a' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 9 上の画素に b のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの b' のタイミングまで保持する。このように、書き込み電圧の極性を反転させながら 8 ライン毎の飛び越し走査で順次選択して行き、ゲート線 Y n-7 上の各画素まで電圧が書き込まれて次に書き込まれるまで保持する。これで 1 フィールド期間が終了して、次の 2 f で示す第 2 フィールドが開始される。

【0071】

第 2 フィールドでは、ゲート線 Y 3、Y 11、...、Y n-5 と 8 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 3、Y 19、...、Y n-5 (Y 3 から 16 ライン毎に相当するゲート線) は正極性で書き込みが行われ、Y 11、Y 27、... (Y 11 から 16 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y 3 上の画素に c のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの c' のタイミングまで保持する。そして、次の選択期間ではゲート線 Y 11 上の画素に c から 1 選択期間遅れたタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれる第 2 のフレームの c' から 1 選択期間遅れたタイミングまで保持する。このように、書き込み電圧の極性を反転させながら 8 ライン毎の飛び越し走査で順次選択して行き、ゲート線 Y n-5 上の各画素まで電圧が書き込まれて次に書き込まれるまで保持する。これで 2 フィールド期間が終了して、次の 3 f で示す第 3 フィールドが開始される。

【0072】

第 3 フィールドでは、ゲート線 Y 2、Y 10、...、Y n-6 と 8 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 2、Y 18、...、Y n-6 (Y 2 から 16 ライン毎に相当するゲート線) は正極性で書き込みが行われ、Y 10、Y 26、... (Y 10 から 16 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y 2 上の画素に d のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれるまで保持する。そして、次の選択期間ではゲート線 Y 10 上の画素に e のタイミングで 1 選択期間の間に負極性側の電圧が書き込まれて次に書き込まれるまで保持する。このように、8 ラインごとに書き込み電圧の極性を反転しながら順次選択して行き、ゲート線 Y n-6 上の各画素まで電圧が書き込まれて次に書き込まれるまで保持する。これで 3 フィールド期間が終了して、次の 4 f で示す第 4 フィールドが始まる。

【0073】

このようにして、第 4 フィールドでは、ゲート線 Y 4、Y 12、...、Y n-4 と 8 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 4、Y 20、...、Y n-4 (Y 4 から 16 ライン毎に相当するゲート線) は正極性で書き込みが行われ、Y 12、Y 28、... (Y 12 から 16 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y 4 上の画素に f のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれるまで保持する。そして、8 ラインごとにゲート線を選択して、1 選択期間ごとに各画素に印加する電圧の極性を切替えながら、選択したゲート線上の各画素に電圧が書き込まれて次に書き込まれるまで保持する。

【0074】

第 5 フィールドでは、ゲート線 Y 5、Y 13、...、Y n-3 と 8 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 5、Y 21、...、Y n-3 (Y 5 から 16 ライン毎に相当するゲート線) は正極性で書き込みが行われ、Y 13、Y 29、...

・ ・ (Y 1 3 から 1 6 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y 5 上の画素に g のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれるまで保持する。そして、8 ラインごとにゲート線を選択して、1 選択期間ごとに各画素に印加する電圧の極性を切替えながら、選択したゲート線上の各画素に電圧が書き込まれて次に書き込まれるまで保持する。

【 0 0 7 5 】

第 6 フィールドでは、ゲート線 Y 7、Y 1 5、...、Y n-1 と 8 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 7、Y 2 3、...、Y n-1 (Y 7 から 1 6 ライン毎に相当するゲート線) は正極性で書き込みが行なわれ、Y 1 5、Y 3 1、... (Y 1 5 から 1 6 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y 7 上の画素に h のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれるまで保持する。そして、8 ラインごとにゲート線を選択して、1 選択期間ごとに各画素に印加する電圧の極性を切替えながら、選択したゲート線上の各画素に電圧が書き込まれて次に書き込まれるまで保持する。

10

【 0 0 7 6 】

第 7 フィールドでは、ゲート線 Y 6、Y 1 4、...、Y n-2 と 8 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 6、Y 2 2、...、Y n-2 (Y 6 から 1 6 ライン毎に相当するゲート線) は正極性で書き込みが行なわれ、Y 1 4、Y 3 0、... (Y 1 4 から 1 6 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y 6 上の画素に i のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれるまで保持する。そして、8 ラインごとにゲート線を選択して、1 選択期間ごとに各画素に印加する電圧の極性を切替えながら、選択したゲート線上の各画素に電圧が書き込まれて次に書き込まれるまで保持する。

20

【 0 0 7 7 】

第 8 フィールドでは、ゲート線 Y 8、Y 1 6、...、Y n と 8 ライン毎の飛越し走査が行われ、選択がなされて書き込みが行われる。Y 8、Y 2 4、...、Y n (Y 8 から 1 6 ライン毎に相当するゲート線) は正極性で書き込みが行なわれ、Y 1 6、Y 3 2、... (Y 1 6 から 1 6 ライン毎に相当するゲート線) は負極性で書き込みが行われる。ゲート線 Y 8 上の画素に j のタイミングで 1 選択期間の間に正極性側の電圧が書き込まれて次に書き込まれるまで保持する。そして、8 ラインごとにゲート線を選択して、1 選択期間ごとに各画素に印加する電圧の極性を切替えながら、選択したゲート線上の各画素に電圧が書き込まれて次に書き込まれるまで保持する。

30

【 0 0 7 8 】

このようにして第 8 フィールドまで終了して第 1 のフレームが終了して、次に第 2 のフレームが開始される。

【 0 0 7 9 】

第 2 のフレームは、第 1 のフレームと同じ要領で第 1 のフレームと逆極性で各画素に電圧を書き込むようにしている。そして、この動作を繰り返し、各画素が交流駆動される。

【 0 0 8 0 】

このような駆動をする事によって、X 1 ~ X m で示すソース線に印加する電圧は 1 選択期間ごとに極性を切替えながら、例えば、図 6 (b) のゲート線 Y 2 上の各画素の印加電圧に対して、その上のゲート線 Y 1 上の各画素に印加されている電圧は図 4 の第 1 のフレーム期間について見ると、1 フレーム期間中のほぼ 2 フィールド期間 (1 f ~ 2 f) だけが逆極性で残りの期間 (3 f ~ 8 f) は同極性になる。そして、ゲート線 Y 2 上の各画素の印加電圧に対して、その下のゲート線 Y 3 上の各画素に印加されている電圧は図 4 の第 1 のフレーム期間について見ると、1 フレーム期間中のほぼ 1 フィールド期間 (2 f) だけが逆極性で残りの期間 (1 f と 3 f ~ 8 f) は同極性になる。

40

【 0 0 8 1 】

また、図 6 (b) のゲート線 Y 7 上の各画素の印加電圧に対して、その上のゲート線 Y 6 上の各画素に印加されている電圧は図 4 の第 1 のフレーム期間について見ると、1 フレ

50

ーム期間中のほぼ1フィールド期間(6f)だけが逆極性で残りの期間(1f~5fと7f~8f)は同極性になる。そして、ゲート線Y7上の各画素の印加電圧に対して、その下のゲート線Y8上の各画素に印加されている電圧は図4の第1のフレーム期間について見ると、1フレーム期間中のほぼ2フィールド期間(6f~7f)だけが逆極性で残りの期間(1f~5fと8f)は同極性になる。従って、どの走査線に対しても隣接する両側の走査線での逆極性となる期間の合計は3フィールド期間(上側との2フィールド期間と下側との1フィールド期間)とほぼ等しくなる。(但し、各フレーム期間始めの1フィールド期間1fにおいて、飛び越し走査で極性が切り替わって選択されるゲート線については、隣接するその直前のゲート線に対して、1フィールド期間1fの開始から書き込みが行われるタイミングまでの期間、或いは1フィールド期間1fの開始から書き込みが行われるタイミングまでの期間と1選択期間前の1フィールド期間1fの開始から書き込みが行われるタイミングまでの期間との差の分だけ、逆極性となる期間が僅かに大きくなる。)

10

【0082】

このように、各ゲート線上の各画素に印加する電圧は隣り合う上下の各画素に印加する電圧と1フレーム期間中のほぼ1フィールド期間あるいは2フィールド期間だけが逆極性で残りの期間は同極性とする事ができるために、ディスクリネーションラインの発生を低減する事ができ、コントラストの向上、輝度の向上が可能になり、画質を大幅に向上する事ができる。また、チラツキを低減できる。

20

【0083】

尚、上記実施例は図5(a)に示すように各画素に電圧を印加する方法で説明したが、図5(b)に示すようにソース線ごとに極性を反転したり、図5(c)に示すようにソース線2本ごとに極性を反転しても同様の方法で駆動する事ができる。(図5は実施例3に示すように、1フレーム期間を4フィールドに分けて駆動する場合を示しているためにゲート線方向に4画素づつ極性が反転しているが、実施例4ではこれが8画素づつの極性反転に変わる。)

【実施例5】

【0084】

上記実施例1から4に示す駆動方法で、1フレーム期間に分割するフィールド数を変えながら表示品質の評価をしたところ、32フィールドくらいまで分割していくと、ほぼディスクリネーションの影響が無くなり、輝度やコントラストの低下が解消されることが確認できた。

30

【0085】

また、液晶表示装置の制御回路は、分割するフィールド数が増えるほど複雑になってしまう。

これらの事から、分割するフィールド数は2~32の範囲にすることで、輝度やコントラスト等の表示品質の向上を実現しながら、制御回路の最適化も実現する事ができた。

【実施例6】

【0086】

上記、実施例1~5に示した駆動方法による反射型の液晶ライトバルブを使った液晶プロジェクタを作製してして画質の評価をしたところ、輝度とコントラストが向上して画質が大幅に上がった。

40

【0087】

また、アモルファスシリコンTFTを使った直視型の液晶表示装置を作製して画質の評価をしたところ、輝度とコントラストが向上して画質が上がった。この表示装置をパーソナルコンピュータやテレビに組み込む事によって、画質が向上して見やすい電子機器を提供する事ができる。

【0088】

尚、実施例1、2、3、4、6は、1フレーム期間を4フィールドと、8フィールドに分けた場合を例として説明したが、分割するフィールド数は2以上で走査線数以下の整数

50

であればよい。また、走査線数がフィールド数の整数倍にならない場合でも、仮想の走査線を含めて整数倍にしても良いし、各フィールドごとに選択する最後の走査線を選択し終わったら、次のフィールドに行くようにしても良い。

【 0 0 8 9 】

また、実施例 1 ～ 6 で示した液晶モード以外の物、例えば、TNモードや45度ツイストTNモードとうに於いても同様の駆動方法で、ディスクリネーションラインを低減して画質を向上する事ができる。

【 0 0 9 0 】

また、実施例 1 ～ 6 では、シリコン基板に液晶ドライバを組み込んで、各画素にMOSトランジスタによるスイッチング素子を付けた反射型の液晶ライトバルブを例にして説明したが、アモルファスシリコンTFTやポリシリコンTFT等のスイッチング素子によるアクティブマトリクス液晶表示装置であれば同様の駆動方法でディスクリネーションラインを低減して画質を向上する事ができる。また、非線形の2端子素子を使ったアクティブマトリクス液晶表示装置についても同様の考え方で駆動できる。

10

【 図面の簡単な説明 】

【 0 0 9 1 】

【図 1】本発明の一実施例で各画素に印加する電圧の極性と電圧書き込みのタイミングを示す図。

【図 2】本発明の一実施例で各画素に印加する電圧の極性と電圧書き込みのタイミングを示す図。

20

【図 3】本発明の一実施例で各画素に印加する電圧の極性と電圧書き込みのタイミングを示す図。

【図 4】本発明の一実施例で各画素に印加する電圧の極性と電圧書き込みのタイミングを示す図。

【図 5】本発明の一実施例で第 1 のフレーム期間に各画素に印加する電圧の極性を示す図。

【図 6】アクティブマトリクス型液晶表示装置の駆動回路と画素の構成の一例を示すブロック図。

【図 7】反射型液晶ライトバルブの構成の一例を示す断面図。

【図 8】ディスクリネーションラインの発生の様子を示す図。

30

【図 9】従来駆動での各画素に印加する電圧の極性を示す図。

【 符号の説明 】

【 0 0 9 2 】

6 0 1 . 画素部の等価回路

6 0 2 . トランジスタ

6 0 3 . ゲート

6 0 4 . ソース

6 0 5 . ドレイン及び画素電極

6 0 6 . 液晶

6 0 7 . 保持容量

40

6 0 8 . 共通電極

6 1 1 . 信号線ドライバ

6 1 2 . ゲート線ドライバ

6 1 3 . 画素部

6 1 4 . ゲート線

6 1 5 . ソース線

7 1 . 偏光手段

7 2 . ガラス基板

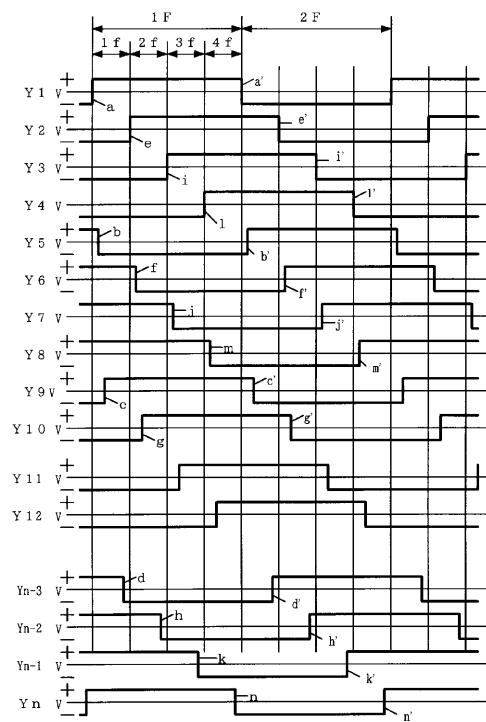
7 3 . 透明電極

7 4 . 7 6 . 配向膜

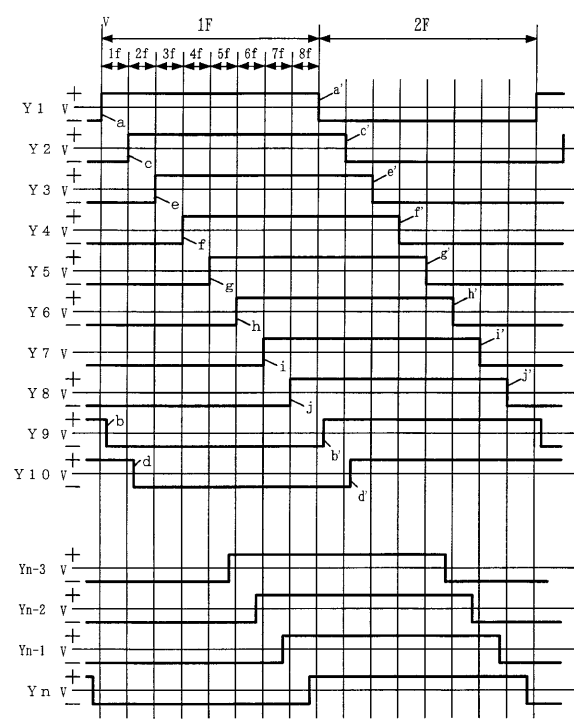
50

- 75 . 液晶
77 . シリコン基板

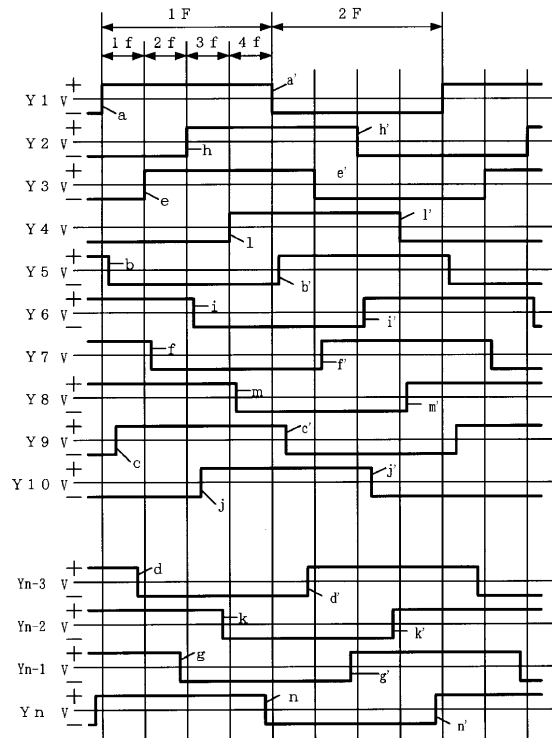
【図 1】



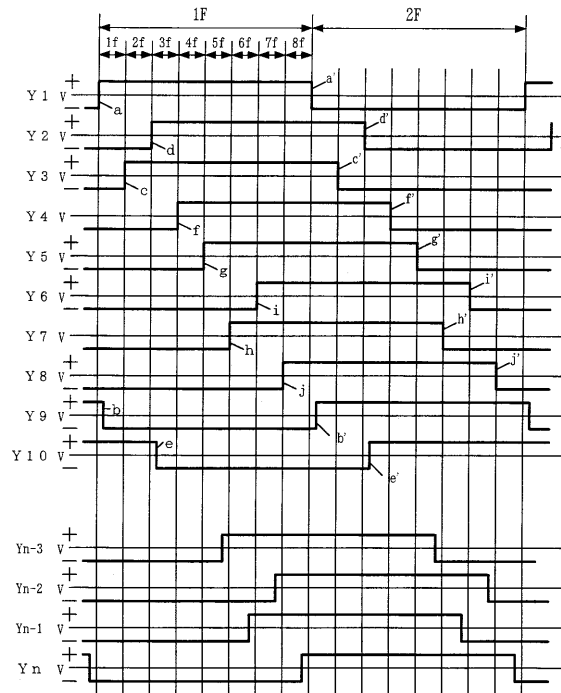
【図 2】



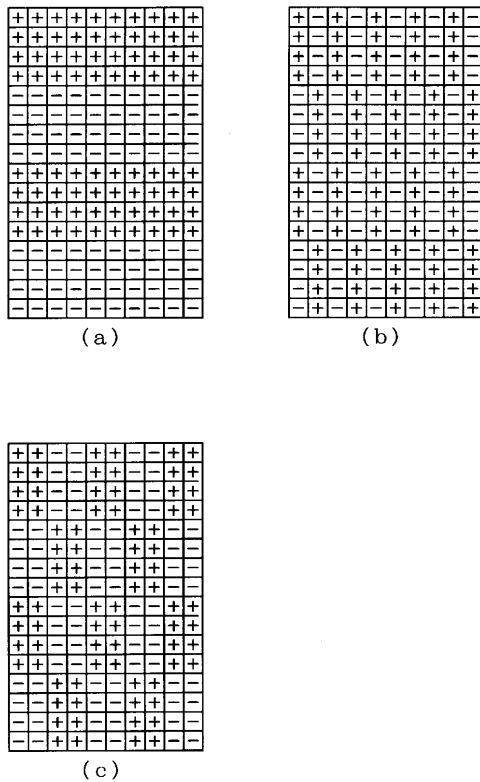
【図 3】



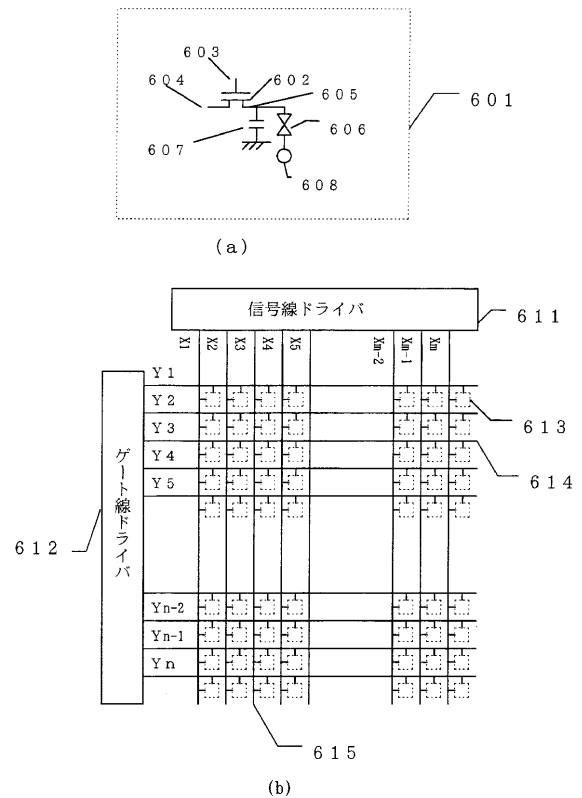
【図 4】



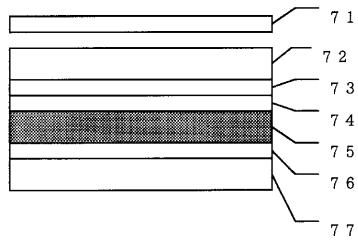
【図 5】



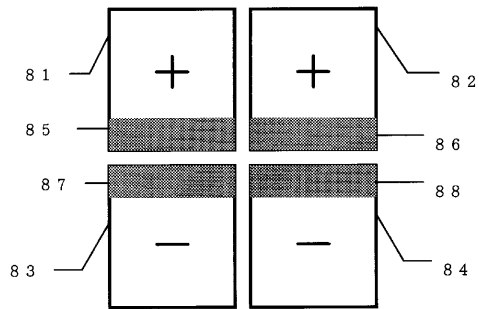
【図 6】



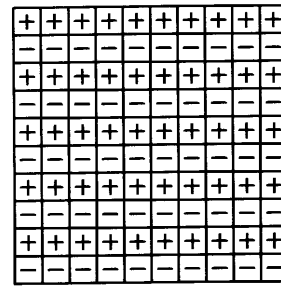
【 図 7 】



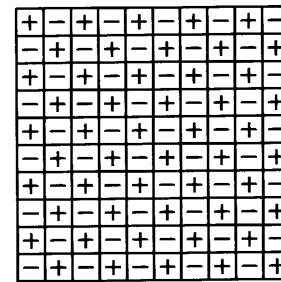
【 図 8 】



【 図 9 】



(a)



(b)

 フロントページの続き

(51) Int.Cl. ⁷	F I	テーマコード (参考)
	G 0 9 G 3/20	6 2 2 N
	G 0 9 G 3/20	6 2 3 U
	G 0 9 G 3/20	6 4 2 A

F ターム(参考)	2H093	NA16	NA32	NA34	NA45	NA53	NC10	NC12	NC34	NC35	NC49
		NC65	ND09	ND35	ND58	ND60	NF05				
	5C006	AC24	AC26	AC29	AF42	BB16	BC06	FA22	FA23		
	5C080	AA10	BB05	DD05	DD06	FF11	JJ01	JJ02	JJ04		

专利名称(译)	液晶显示装置，其驱动方法和电子设备		
公开(公告)号	JP2005258472A	公开(公告)日	2005-09-22
申请号	JP2005155114	申请日	2005-05-27
[标]申请(专利权)人(译)	精工爱普生株式会社		
申请(专利权)人(译)	精工爱普生公司		
[标]发明人	伊藤昭彦		
发明人	伊藤 昭彦		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
FI分类号	G09G3/36 G02F1/133.525 G02F1/133.550 G09G3/20.611.E G09G3/20.621.B G09G3/20.622.N G09G3/20.623.U G09G3/20.642.A		
F-TERM分类号	2H093/NA16 2H093/NA32 2H093/NA34 2H093/NA45 2H093/NA53 2H093/NC10 2H093/NC12 2H093/NC34 2H093/NC35 2H093/NC49 2H093/NC65 2H093/ND09 2H093/ND35 2H093/ND58 2H093/ND60 2H093/NF05 5C006/AC24 5C006/AC26 5C006/AC29 5C006/AF42 5C006/BB16 5C006/BC06 5C006/FA22 5C006/FA23 5C080/AA10 5C080/BB05 5C080/DD05 5C080/DD06 5C080/FF11 5C080/JJ01 5C080/JJ02 5C080/JJ04 2H093/NA33 2H193/ZA04 2H193/ZC02 2H193/ZC15 2H193/ZC20 2H193/ZC26 2H193/ZD23 2H193/ZD32 2H193/ZF22 2H193/ZF36 2H193/ZH40 2H193/ZQ06		
代理人(译)	须泽 修		
其他公开文献	JP4142032B2		
外部链接	Espacenet		

摘要(译)

要解决的问题：防止由于相邻像素之间施加的电压极性不同而引起旋错线的发生。解决方案：一帧周期分为多个场，并且在每个选定的周期内反转施加电压的极性，同时每个场中跳过几行，从而将电压施加到相邻像素。通过缩短电压极性反转的时间，可以减少旋错线的发生。[选型图]图1

