

(19) 日本国特許庁(JP)

(12) 公 開 特 許 公 報(A)

(11) 特許出願公開番号

特開2004-46123

(P2004-46123A)

(43) 公開日 平成16年2月12日(2004.2.12)

(51) Int.Cl.⁷

GO2F 1/1339
GO2F 1/1335
GO2F 1/1343
GO2F 1/1368

F I

GO2F 1/1339 500
GO2F 1/1335 500
GO2F 1/1343
GO2F 1/1368

テーマコード (参考)

2H089
2H091
2H092

審査請求 未請求 請求項の数 10 O L (全 15 頁)

(21) 出願番号 特願2003-136230 (P2003-136230)
(22) 出願日 平成15年5月14日 (2003.5.14)
(31) 優先権主張番号 特願2002-142940 (P2002-142940)
(32) 優先日 平成14年5月17日 (2002.5.17)
(33) 優先権主張国 日本国 (JP)

(71) 出願人 595059056
株式会社アドバンスト・ディスプレイ
熊本県菊池郡西合志町御代志997番地
(74) 代理人 100103894
弁理士 家入 健
(72) 発明者 角 昭範
熊本県菊池郡西合志町御代志997番地
株式会社アドバンスト・ディスプレイ内
(72) 発明者 森井 康裕
熊本県菊池郡西合志町御代志997番地
株式会社アドバンスト・ディスプレイ内
Fターム(参考) 2H089 LA06 LA09 LA12 QA14 QA16
TA02 TA09 TA13
2H091 FA35Y GA02 GA08 GA13 LA03
LA16

最終頁に続く

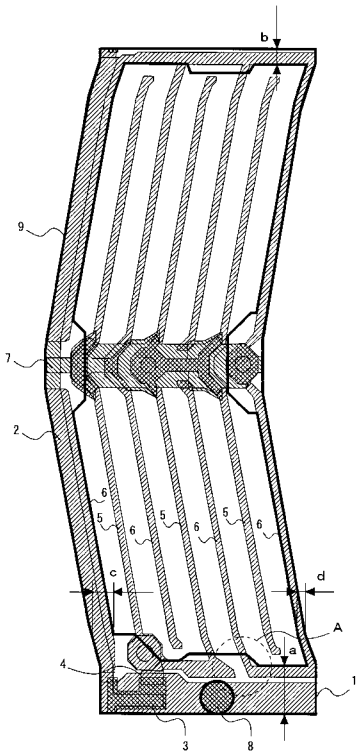
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】ブラックマトリクスの幅を狭くすることができ、開口率の高い液晶表示装置を提供すること。

【解決手段】本発明にかかる液晶表示装置は、第1の基板にはゲート配線1と、ゲート配線1と交差するソース配線2と、ソース配線2と接続されたスイッチング素子と接続され、複数の略平行な電極からなる液晶駆動電極5と、液晶駆動電極5と略平行かつ交互に配置された櫛状の共通電極6とを備え、第2の基板はアレイ状に配置された着色層10と、着色層の間に設けられたBM9とを備え、基板間のスペーサー8がゲート配線1、前記液晶駆動電極5及び前記共通電極6が近接する領域で第1の基板と接触するものである。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

対向配置された第 1 の基板及び第 2 の基板と
当該基板間の距離を略一定に隔てるスペーサーと
その間に挟持された液晶層とを備える液晶表示装置であって、
前記第 1 の基板はゲート配線と、
前記ゲート配線と絶縁膜を介して交差するソース配線と、
前記ソース配線と接続されたスイッチング素子と、
前記スイッチング素子に接続され、複数本の略平行な電極よりなる液晶駆動電極と、
前記液晶駆動電極と略平行かつ交互に配置された複数本の電極よりなる共通電極とを備え 10
、
前記第 2 の基板はアレイ状に配置された着色層と
前記着色層の間に設けられた遮光層とを備え、
前記第 1 の基板と前記第 2 の基板を対向配置した際に、前記スペーサーが前記ゲート配線
、前記液晶駆動電極及び前記共通電極が近接する領域で第 1 の基板と接触することを特徴
とする液晶表示装置。

【請求項 2】

対向配置された第 1 の基板及び第 2 の基板と、
当該基板間の距離を略一定に隔てるスペーサーと、
その間に挟持された液晶層とを備える液晶表示装置であって、 20
前記第 1 の基板はゲート配線と、
前記ゲート配線と絶縁膜を介して交差するソース配線と、
前記ソース配線と接続されたスイッチング素子と、
前記スイッチング素子に接続され、複数本の略平行な電極よりなる液晶駆動電極と、
前記液晶駆動電極と略平行かつ交互に配置された複数本の電極よりなる共通電極とを備え
、
前記第 2 の基板はアレイ状に配置された着色層と、
前記着色層の間に設けられた遮光層とを備え、
前記第 1 の基板と前記第 2 の基板を対向配置した際に、前記スペーサーが前記ソース配線
、前記液晶駆動電極及び前記共通電極が近接する領域で第 1 の基板と接触することを特徴 30
とする液晶表示装置。

【請求項 3】

対向配置された第 1 の基板及び第 2 の基板と、
当該基板間の距離を略一定に隔てるスペーサーと、
その間に挟持された液晶層とを備える液晶表示装置であって、
前記第 1 の基板はゲート配線と、
前記ゲート配線と絶縁膜を介して交差するソース配線とを備え、
前記第 2 の基板はアレイ状に配置された着色層と、
前記着色層の間に設けられた遮光層とを備え、
前記第 1 の基板と前記第 2 の基板を対向配置した際に、前記スペーサーが前記ゲート配線 40
と前記ソース配線の交差位置近傍で第 1 の基板と接触することを特徴とする液晶表示装置
。

【請求項 4】

対向配置された第 1 の基板及び第 2 の基板と、
その基板間の距離を略一定に隔てるスペーサーと、
その間に挟持された液晶層とを備える液晶表示装置であって、
前記第 1 の基板はゲート配線と、
前記ゲート配線と絶縁膜を介して交差するソース配線と、
前記ソース配線と接続されたスイッチング素子と、
前記スイッチング素子に接続された液晶駆動電極と、 50

前記液晶駆動電極と対向して設けられた共通電極と、
前記ゲート配線と略平行に設けられ前記共通電極と接続する共通容量配線とを備え、
前記第 2 の基板はアレイ状に配置された着色層と、
前記着色層の間に設けられた遮光層とを備え、
前記第 1 の基板と前記第 2 の基板を対向配置した際に、前記スペーサーが前記ソース配線と前記共通容量配線の交差位置近傍で第 1 の基板と接触することを特徴とする液晶表示装置。

【請求項 5】

請求項 1 乃至 4 いずれか記載の液晶表示装置であって、
前記スペーサーが前記遮光層の上に設けられていることを特徴とする液晶表示装置。 10

【請求項 6】

対向配置された第 1 の基板及び第 2 の基板と、
その基板間の距離を略一定に隔てるスペーサーと、
その間に挟持された液晶層とを備える液晶表示装置であって、
前記第 1 の基板はゲート配線と、
前記ゲート配線と絶縁膜を介して交差するソース配線と、
前記ソース配線と接続されたスイッチング素子と、
前記スイッチング素子に接続された液晶駆動電極と、
前記液晶駆動電極と対向して設けられた共通電極と、
前記ゲート配線と略平行に設けられ前記共通電極と接続する共通容量配線とを備え、 20
前記第 2 の基板はアレイ状に配置された着色層と、
前記着色層の間に設けられた遮光層とを備え、
前記第 1 の基板と前記第 2 の基板を対向配置した際に、前記スペーサーが前記共通容量配線の上で第 1 の基板と接触し、かつ前記着色層の上で第 2 の基板と接触することを特徴とする液晶表示装置。

【請求項 7】

前記スペーサーが前記着色層の上に設けられていることを特徴とする請求項 6 記載の液晶表示装置。

【請求項 8】

前記スペーサーが第 1 の基板の上に設けられていることを特徴とする請求項 1 乃至 4 または 6 いずれか記載の液晶表示装置。 30

【請求項 9】

前記スペーサーの形状が柱状であることを特徴とする請求項 1 乃至 8 いずれか記載の液晶表示装置。

【請求項 10】

横方向電界方式であることを特徴とする請求項 1 乃至 11 いずれか記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置に関し、特に高開口率化による輝度向上、低消費電力化、低コスト化に関する。 40

【0002】

【従来の技術】

液晶表示装置において、液晶層を駆動する電極は、薄膜トランジスタアレイ基板（以下、TFT 基板と称す）とカラーフィルタ基板（以下、CF 基板と称す）の 2 枚の基板によって形成され、相対向している透明基板を用いている。TFT 基板はスイッチング素子及びそのスイッチング素子に接続される液晶駆動電極等がアレイ状に形成されている。CF 基板は RGB の着色層からなる画素及び各着色層間に配置されるブラックマトリクス（以下、BM と称す）が各スイッチング素子に対応するように形成されている。そしてその間に液晶材料を注入し、この液晶材料の偏光作用によって表示を行っている。この液晶に印加 50

する電界の方向を基板界面にほぼ垂直な方向とし、水平方向に配向していた液晶分子を電界により垂直方向に配向させることで動作する、ツイステッドネマティック表示方式（TN方式）に代表される液晶駆動方式が従来は主に採用されていた。

【0003】

しかし、この方式は、液晶分子が電界によって、垂直方向に配向する際、基板に対しある角度を持つため、見る方向によって明るさが異なり視野角を広くできないという問題点を有している。

【0004】

その改善策として、液晶に印加する電界の方向を基板界面に略平行な方向にして、水平方向に液晶分子を電界により回転させる方式として、複数本の電極からなる櫛状の電極対を用いた横方向電界方式（In-Plane-Switching方式 以下、IPS方式と称す）の液晶表示装置が用いられるようになっている。

10

【0005】

このIPS方式の液晶表示装置は液晶分子が基板に対して常に平行なため、ツイステッドネマティック表示方式の液晶表示装置に比べ非常に視野角が広く、モニター用途の液晶表示装置として注目されている。

【0006】

また液晶パネルは、液晶の漏れを防ぐため、シール材とよばれる接着剤をCF基板の周辺に塗布し、TF基板と貼り合わせている。この相対向する2枚の基板間には液晶材料を注入する一定の隙間を設けている。この相対向する2枚の基板間の間隙（ギャップ）を均一にすることは難しく、場所により若干のバラツキが生じ、輝度及び色度の変化を生じるため表示ムラが発生する。また一般的にIPS方式ではツイステッドネマティック表示方式よりもギャップに対する輝度及び色度の変化が大きいと、ギャップの面内均一性が要求される。

20

【0007】

このギャップを一定にするために通常基板間に多数のスペーサーを面内全域に設ける。このスペーサーは通常CF基板の上に図9の様な構造で形成される。ここで8はスペーサー、9は遮光層となるBM、10はRGBの画素となる着色層、13はCF表面を平坦化するためのオーバーコート膜である。

【0008】

30

従来の液晶表示装置ではCF基板とTF基板を重ね合わせた際に、このスペーサー8はTF基板上の図10、図11に示す位置に配置されていた。ここで1はゲート配線、2はソース配線、3はソース電極、4はドレイン電極であり、これらがTFのスイッチング素子を構成する。さらに5はドレイン電極4と接続された液晶駆動電極、6は液晶駆動電極5と対向する共通電極、7は共通電極6に接続された共通容量配線である。この液晶駆動電極5と共通電極6の間に電界によって、液晶材料が配向する。IPS方式では横方向に電界を加えるため、液晶駆動電極5と共通電極6は櫛状になっている。また前記CF基板上のBM9は画素間の光を遮蔽するため、図10、図11の太線に示された位置（ゲート配線1及びソース配線2に対応する位置）に設けられている。ここで図10、図11は1画素の拡大図であり、この画素がアレイ状に設けられている。

40

【0009】

【発明が解決しようとする課題】

図10に示す配置を仮定すると、スペーサー8はソース配線3上でTF基板と接触している。通常、スペーサー8の直径は10～20μm程度である。またこの画素はアレイ状に設けられているため、この位置でのBM9の線幅eは図10に示すcとdの和であり、スペーサー8と略同じ15μm程度となる。

【0010】

安定したセルギャップ（基板間ギャップ）を保つためスペーサー8の高さがばらつかないように設置する必要がある。そのため基板を対向配置した際にスペーサー8と着色層10が重ならず、かつBM9からはみ出さないように配置する必要がある。また色抜けを防

50

止しパネル表示品質を向上させるために、BM9と着色層10と重ねる必要がある。しかし、スペーサー8の幅精度とBM9に対する位置精度、BM9の幅精度及び着色層10の幅精度とBM9に対する位置精度より、片側約10～15 μ mのBM9スペースを確保する必要がある。従って、開口率の低下を招き、輝度が低下してしまった。よって液晶表示装置のバックライトの低消費電力化、低コスト化が実現できないという問題点があった。

【0011】

図11に示す配置を仮定すると、スペーサー8はゲート配線1上でTFT基板と接触している。この位置でのBM9の線幅eは図11に示すaとbの和であり、30 μ m程度となる。

【0012】

しかしこの場合にもギャップムラが発生しないようスペーサー8を設けるためにはBM幅をさらに太く(35～45 μ m程度)する必要がある。従って、開口率の低下を招き、輝度が低下してしまった。よって液晶表示装置のバックライトの低消費電力化、低コスト化が実現できないという問題点があった。

【0013】

さらに図10、図11に示す従来のTFT基板ではゲート配線1、ソース配線2及びBM9の幅を狭くして開口率を向上させようとした場合、スペーサー8の周囲のBMを狭くできないため、開口率向上の妨げになってしまという問題点があった。

【0014】

本発明は、このような問題点を解決するためになされたもので、高開口率、高輝度の液晶表示装置を提供することを目的とする。

【0015】

【課題を解決するための手段】

本発明にかかる液晶表示装置は対向配置された第1の基板及び第2の基板と、当該基板間の距離を略一定に隔てるスペーサー(例えば、本発明の実施の形態におけるスペーサー8)と、その間に挟持された液晶層とを備える液晶表示装置であって、前記第1の基板はゲート配線(例えば、本発明の実施の形態におけるゲート配線1)と、前記ゲート配線と絶縁膜を介して交差するソース配線(例えば、本発明の実施の形態におけるソース配線2)と、前記ソース配線と接続されたスイッチング素子と、前記スイッチング素子に接続され、複数本の略平行な電極よりなる液晶駆動電極(例えば、本発明の実施の形態における液晶駆動電極5)と、前記液晶駆動電極と略平行かつ交互に配置された複数本の電極よりなる櫛状の共通電極(例えば、本発明の実施の形態における共通電極6)とを備え、前記第2の基板はアレイ状に配置された着色層(例えば、本発明の実施の形態における着色層10)と、前記着色層の間に設けられた遮光層(例えば、本発明の実施の形態におけるBM9)とを備え、前記第1の基板と前記第2の基板を対向配置した際に、前記スペーサーが前記ゲート配線、前記液晶駆動電極及び前記共通電極が近接する領域で第1の基板と接触することを特徴とするものである。これにより開口率を向上でき、輝度を向上させることができる。

【0016】

本発明にかかる液晶表示装置は対向配置された第1の基板及び第2の基板と、当該基板間の距離を略一定に隔てるスペーサーと、その間に挟持された液晶層とを備える液晶表示装置であって、前記第1の基板はゲート配線と、前記ゲート配線と絶縁膜を介して交差するソース配線と、前記ソース配線と接続されたスイッチング素子と、前記スイッチング素子に接続され、複数本の略平行な電極よりなる液晶駆動電極と、前記液晶駆動電極と略平行かつ交互に配置された複数本の電極よりなる櫛状の共通電極とを備え、前記第2の基板はアレイ状に配置された着色層と、前記着色層の間に設けられた遮光層とを備え、前記第1の基板と前記第2の基板を対向配置した際に、前記スペーサーが前記ソース配線、前記液晶駆動電極及び前記共通電極が近接する領域で第1の基板と接触することを特徴とするものである。これにより開口率を向上でき、輝度を向上させることができる。

【0017】

10

20

30

40

50

本発明にかかる液晶表示装置は、対向配置された第１の基板及び第２の基板と、当該基板間の距離を略一定に隔てるスペーサーとその間に挟持された液晶層とを備える液晶表示装置であって、前記第１の基板はゲート配線と、前記ゲート配線と絶縁膜を介して交差するソース配線とを備え、前記第２の基板はアレイ状に配置された着色層と、前記着色層の間に設けられた遮光層とを備え、前記第１の基板と前記第２の基板を対向配置した際に、前記スペーサーが前記ゲート配線と前記ソース配線の交差位置近傍で１の基板と接触することを特徴とするものである。

これにより開口率を向上でき、輝度を向上させることができる。

【００１８】

本発明にかかる液晶表示装置は対向配置された第１の基板及び第２の基板と、その基板間の距離を略一定に隔てるスペーサーと、その間に挟持された液晶層とを備える液晶表示装置であって、前記第１の基板はゲート配線と、前記ゲート配線と絶縁膜を介して交差するソース配線と、前記ソース配線と接続されたスイッチング素子と、前記スイッチング素子に接続された液晶駆動電極と、前記液晶駆動電極と対向して設けられた共通電極と、前記ゲート配線と略平行に設けられ前記共通電極と接続する共通容量配線（例えば、本発明の実施の形態における共通容量配線７）とを備え、前記第２の基板はアレイ状に配置された着色層と前記着色層の間に設けられた遮光層とを備え、前記第１の基板と前記第２の基板を対向配置した際に、前記スペーサーが前記ソース配線と前記共通容量配線の交差位置近傍で第１の基板と接触することを特徴とするものである。これにより開口率を向上でき、輝度を向上させることができる。

10

20

【００１９】

前記スペーサーは前記遮光層の上に設けられていることが望ましい。これにより開口率を向上でき、輝度を向上させることができる。

【００２０】

本発明にかかる液晶表示装置は対向配置された第１の基板及び第２の基板と、その基板間の距離を略一定に隔てるスペーサーと、その間に挟持された液晶層とを備える液晶表示装置であって、前記第１の基板はゲート配線と、前記ゲート配線と絶縁膜を介して交差するソース配線と、前記ソース配線と接続されたスイッチング素子と、前記スイッチング素子に接続された液晶駆動電極と、前記液晶駆動電極と対向して設けられた共通電極と、前記ゲート配線と略平行に設けられ前記共通電極と接続する共通容量配線とを備え、前記第２の基板はアレイ状に配置された着色層と前記着色層の間に設けられた遮光層とを備え、前記第１の基板と前記第２の基板を対向配置した際に、前記スペーサーが前記共通容量配線の上で第１の基板と接触し、かつ前記着色層の上で第２の基板と接触することを特徴とするものである。これにより開口率を向上でき、輝度を向上させることができる。

30

【００２１】

前記スペーサーは前記着色層の上に設けられていることが望ましい。これにより開口率を向上でき、輝度を向上させることができる。

【００２２】

また前記スペーサーは第１の基板の上に設けられていてもよい。これにより開口率を向上でき、輝度を向上させることができる。

40

【００２３】

前記スペーサーの形状は柱状であってもよい。これにより開口率を向上でき、輝度を向上させることができる。

【００２４】

本発明は横方向電界方式の液晶表示装置に用いることが好適である。

【００２５】

【発明の実施の形態】

発明の実施の形態１．

本発明にかかる液晶表示装置は、従来の液晶表示装置と同様にＴＦＴ基板とＣＦ基板が対向して配置されており、この基板間に液晶材料が挟持されている。この液晶表示装置の画

50

素部の構造を図 1 に示す。図 1 は T F T 基板の 1 画素の構成を示している。1 はゲート配線、2 はソース配線、3 はソース電極、4 はドレイン電極、5 は液晶駆動電極、6 は共通電極、7 は共通容量配線、8 はスペーサー、9 は B M である。

【 0 0 2 6 】

次にこの T F T 基板の製造過程を説明する。まず絶縁性基板上に A l、C r、M o、T i、W 等の導電膜をスパッタ装置により成膜する。そして写真製版工程、エッチング工程及びレジスト除去工程によりゲート配線 1 及び共通容量配線 7 を形成する。

【 0 0 2 7 】

次にゲート配線 1、共通容量配線 7 が形成された絶縁性基板上に S i N_x 等の絶縁膜、及び a - S i 膜の半導体膜をプラズマ C V D 装置により成膜する。ここで半導体膜表面に P、A s 等の不純物をドーピングして、オーミック層として n⁺ a - S i 層を形成する。そして写真製版工程、エッチング工程及びレジスト除去工程により半導体層を形成する。 10

【 0 0 2 8 】

さらにその上からドレイン電極 2、ソース電極 3、ソース配線 5 を形成するため、A l、C r、M o、T i、W 等の導電膜をスパッタ装置により形成する。そして写真製版工程、エッチング工程及びレジスト除去工程によりドレイン電極 2、ソース電極 3 及びソース配線 2 を形成する。

【 0 0 2 9 】

さらにこの後に層間絶縁膜である S i N_x 膜を形成し、写真製版工程、レジスト除去工程、エッチング工程によりコンタクトホールを形成する。そして I T O 膜等の透明性導電膜を成膜する。写真製版工程、エッチング工程及びレジスト除去工程により、液晶駆動電極 4 及び共通電極 6 が櫛状に対向する構造になる。またコンタクトホールを介してドレイン電極 4 と液晶駆動電極 5 及び共通電極 6 と共通容量配線 7 とが接触する構造となる。以上のような工程で T F T が形成され、この T F T をアレイ状に設けた T F T 基板が液晶表示装置に用いられる。 20

【 0 0 3 0 】

また横方向電界方式の T F T 基板では液晶駆動電極 4 及び共通電極 6 を C r、A l、M o、T i、W 等の金属膜により形成しても良く、さらには金属 C r や酸化 C r 膜の多層構造としてもよい。また液晶駆動電極 4 又は共通電極 6 をドレイン電極 3 と同じ工程で形成しても良い。 30

【 0 0 3 1 】

さらにこの T F T 基板を洗浄し配向膜を塗布する。その後、焼成、ラビング処理を行う。ここでソース配線 2 と略平行な方向にラビング処理を行った。これにより T F T が O F F 状態では、液晶分子がソース配線 2 と略平行な方向に配向される。

【 0 0 3 2 】

次に C F の製造過程を図 8 を用いて説明する。まず絶縁性基板上に C r 膜をスパッタ装置により成膜する。その後、写真製版工程等により遮光層である B M 9 を形成する。ここでは C r 膜をスパッタ法により成膜したが、金属 C r と酸化 C r の 2 層膜でもよく、さらには N i や A l 等の他の膜種でもよい。また成膜法はスパッタ法に限らず蒸着法等の他の成膜法でもよい。さらには樹脂中に遮光剤を分散させた樹脂ブラックマトリクスを用いてもよい。 40

【 0 0 3 3 】

この上から R の顔料を基板上に塗布する。その後、レジスト塗布、露光及び現像工程により顔料をパターンニングし、B M 9 の間に R の着色層 1 0 a を形成する。これを G の着色層 1 0 b と B の着色層 1 0 c にも繰り返し行い、三原色の着色層 1 0 を形成する。ここで光が漏れないように着色層 1 0 と B M 9 とオーバーラップさせる。また本実施例では顔料法を用いたが、これに限らず染色法、電着法または印刷法のいずれでもよい。

【 0 0 3 4 】

その上から透明なオーバーコート膜 1 3 を塗布し、平坦化する。さらにその上に配向膜 1 1 を成膜する。そして T F T 基板の配向膜と同様に焼成、ラビング処理を行う。ここでは 50

ソース配線 2 と略平行な方向にラビング処理を行った。よって T F T が O F F 状態では、液晶分子がソース配線 2 と略平行な方向に配向される。またこのオーバーコート膜 1 3 は耐熱性、耐薬品性を有し、着色層 1 0 を保護する役割も持っている。ここではオーバーコート膜 1 3 と配向膜 1 1 を別の膜としたが、オーバーコート膜 1 3 と配向膜 1 1 を同じ膜で形成しても良い。

【 0 0 3 5 】

そして T F T 基板と C F 基板の間に液晶材料を注入する隙間を設けるためのスペーサー 8 を形成する。このスペーサー 8 は樹脂層を塗布した後、フォトリソ工程により形成される。ここでスペーサー 8 は図 8 に示すようなテーパの柱状に形成され、その断面は略円形である。そしてその根元 (C F 基板側の接触面) の直径は $15\text{ }\mu\text{m}$ 程度である。通常この面積が大きい程ギャップの面内均一性は有利になるが、着色層 1 0 との重なり、B M 9 からはみ出しは基板間ギャップの面内均一性を損なうため B M 幅を確保する必要がある、開口率低下を招く。

【 0 0 3 6 】

このように形成された T F T 基板と C F 基板をシール材により貼り合わせ、液晶材料を注入する。上記のような工程で液晶パネルが形成される。ここで B M 9 は図 1 において太線で囲まれた領域に配置されることとなる。

【 0 0 3 7 】

次にこの T F T 基板上のゲート配線 1、液晶駆動電極 5 及び共通電極 6 が近接する領域での液晶分子の様子を図 2 を用いて説明する。図 2 は図 1 において点線で示した領域 A の拡大図である。図 1 で付した符号と同じ符号は図 1 と同様であるため説明を省略する。ここで 1 2 は T F T 基板と C F 基板間に挟持された液晶分子であり、点線はゲート配線 1 のみに電圧を印加した時の電気力線である。

【 0 0 3 8 】

ここで図 2 に示すようにゲート配線 1 と略垂直な方向に配向膜 1 1 をラビング処理した。T F T が O F F の状態では液晶駆動電極 5 に電圧が印加されないため、液晶駆動電極 5 と共通電極 6 間の電位差は 0 に近づく。よって液晶分子 1 2 はラビング方向と同一方向に配向され、バックライト光を遮る。したがってノーマリーブラックモードの I P S 方式液晶表示装置となる。

【 0 0 3 9 】

液晶駆動時にはゲート電圧が変動していてゲート配線 1 の近傍には電位差が生じ、電気力線は点線のようなラビング方向と同方向になる。ゲート配線 1 近傍の光漏れ領域 C 以外の領域では、液晶駆動電極 5 とゲート配線 1 及び共通電極 6 とゲート配線 1 は略平行になっている。よってこの間の電気力線はゲート配線 1 とほぼ垂直になる。従って、液晶分子 1 2 はラビング方向に配向し、バックライト光は遮られる。

【 0 0 4 0 】

しかし、図 2 において点線で囲まれた光漏れ領域 C では、図 2 に示すように電気力線の方法はラビング方向と異なる方向になる。従って液晶分子 1 2 が傾き、光漏れを発生させる。コントラストを維持するには光漏れ領域 C において遮光するための B M 9 が必要となる。この領域は黒表示時に光漏れが発生し、遮光を必要とする配向異常領域となる。

【 0 0 4 1 】

本実施の形態ではこの位置にスペーサー 8 を配置している。この領域以外のゲート配線 1 上における B M 9 の線幅 e は、図 1 に示す a と b の和になり $30\text{ }\mu\text{m}$ 程度である。従って、C F 基板形成時のスペーサー 8 の幅精度と B M 9 に対する位置精度、B M 9 の幅精度及び着色層 1 0 の幅精度と B M 9 に対する位置精度により、スペーサー 8 が B M 9 からはみ出したり、着色層 1 0 と重なる。従って、セルギャップの面内均一性を損なう。

【 0 0 4 2 】

ゲート配線 1、液晶駆動電極 5 及び共通電極 6 が近接する領域では光漏れ領域 C を遮光するため、これ以上の B M 9 の幅がある。従って、スペーサー 8 をここに配置することで、B M 9 からはみ出し及び着色層 1 0 との重なりを防止できる。さらにこの配向異常領域以

外の配線幅、BM幅を狭くすることができBM面積を縮小できる。これにより高開口率を実現することができ、輝度の向上が望める。さらにはバックライトの省電力化、低コスト化が可能となる。

【0043】

上記に示すように、本実施の形態1では光漏れのためBM幅を広くする必要のあるゲート配線1、液晶駆動電極5及び共通電極6が近接する領域、すなわち配向異常領域にスペーサーを設け、開口率の向上を図るものである。

【0044】

本発明の実施の形態2.

本発明にかかる液晶表示装置を図3、図4を用いて説明する。図1、2に付した符号と同一の符号は図1、図2と同様であるため説明を省略する。 10

【0045】

図3は本実施の形態2にかかる液晶表示装置の画素部の構成を示している。図4は図3において点線で示された領域Bの拡大図である。本実施の形態2においてもTFT基板及びCF基板の製造方法は実施の形態1と同様である。またラビング方向も同様の方向である。

【0046】

図3に示す様に本実施の形態2ではスペーサー8の位置が実施の形態1と異なる。ここではスペーサー8はソース配線2、液晶駆動電極5及び共通容量配線6が近接する領域に配置されている。 20

【0047】

この領域での液晶分子の様子を図4を用いて説明する。前述のように配向膜11はゲート配線1と垂直すなわちソース配線2と略平行にラビング処理されている。ここで液晶駆動時にはソース電圧が変動している。従ってソース配線2にのみ電圧が印加されている場合、ソース配線2の近傍の電気力線は図4で示されるようになる。よって実施の形態1と同様に液晶分子12が傾き、光漏れが発生する。さらに液晶駆動電極5とソース配線2間において電気力線はラビング方向と略垂直となる。従って、図4に示すように液晶分子12はラビング方向と垂直に配向される。ここでも光漏れが発生する。この領域は黒表示時に光漏れが発生し、遮光を必要とする配向異常領域となる。

【0048】

上記の理由により図4の点線で示す光漏れ領域Dには光漏れが発生する。従って、コントラストを維持するためには、この領域に遮光するためのBM9が必要となり、この領域DでのBM幅を広くする必要がある。従って、スペーサー8をここに配置することで、BM9からはみ出し及び着色層10との重なりを防止できる。そしてこの配向異常領域以外の配線幅、BM幅を狭くすることができBM面積を縮小できる。これにより高開口率を実現することができ、輝度の向上が望める。さらにはバックライトの省電力化、低コスト化が可能となる。なおこの際は領域B周辺のBM面積を広くする必要がある。 30

【0049】

上記に示すように、本実施の形態2では画素部のソース配線2、液晶駆動電極5及び共通容量配線6が近接する配向異常領域にスペーサー8を設け、開口率の向上を図るものである。 40

【0050】

本発明の実施の形態3.

上記実施の形態1、2以外のBM9幅を広げる必要がある配向異常領域にスペーサー8を設けても同様の効果が得られる。例えば、図5に示すゲート配線1とソース配線2が交差位置近傍にスペーサー8を配置してもよい。ここではゲート配線1、ソース配線2、共通電極6及び液晶駆動電極5が近接する。これらの電位差によって生じる電界により液晶分子の配向が乱れ、光漏れが発生する。従ってこの領域は遮光を必要とする配向異常領域となり、BM9幅を太くする必要がある。この領域にスペーサー8を設けることにより、BM面積を縮小でき高開口率化を実現できる。なおこの際は図5に示すようにTFT周辺のB 50

Mを広く設ける必要がある。

【0051】

さらに上記の配置を有した液晶パネルはIPS方式に限らず従来のTN方式等の液晶表示装置にも用いることができる。これによりBM幅を狭くすることができ、高開口率化が望める。

【0052】

本発明の実施の形態4.

また図6に示すようにスペーサー8をソース配線2と共通容量配線6の交差位置近傍に配置してもよい。ここではソース配線2と共通容量配線6が交差するため、両配線の電位差によって生じる電気力線によって液晶配向が乱れ、光漏れが発生する。従ってこの領域以外の領域のBM幅を狭くすることができる。これによりBM面積を縮小でき、高開口率化を実現できる。

10

【0053】

さらに上記の配置を有した液晶パネルはIPS方式に限らず従来のTN方式等の液晶表示装置にも用いることができる。これによりBM面積の縮小による高開口率化が望める。

【0054】

上記の実施の形態1乃至4は、光漏れが発生しBMの幅を広げる必要がある配向異常領域にスペーサー8を配置するものである。これにより、配向異常領域以外の場所のBM幅を狭くすることができ、BM面積を縮小することができる。よって液晶表示装置の輝度を向上することができ、バックライトの省電力化、低コスト化を実現することができる。

20

【0055】

その他の実施の形態.

また図7に示すように共通容量配線7の上にスペーサー8を配置してもよい。ここではスペーサー8はCF基板上ではBM9の上ではなく、着色層10の上に設けられることになる。共通容量配線7は実施の形態1で示したように金属膜で形成されているため、バックライト光が遮光されている。そのため遮光層であるBM9を必要としない上、表示特性の劣化等無しにスペーサー8を配置することができる。このためスペーサー8をBM9上に配置することなく、BM面積を縮小することができる。この場合には液晶駆動電極5、共通電極6を金属膜等の非透明性導電膜で形成することが望ましい。なお本実施の形態では図7に示すようにゲート配線1近傍の上のBM9の面積を縮小することができる。

30

【0056】

さらに上記の配置を有した液晶パネルはIPS方式に限らず従来のTN方式等の液晶表示装置にも用いることができる。同様に高開口率化が望め、液晶表示装置の輝度を向上することができる。

【0057】

上述のスペーサー8の形状は柱状に限らず、ドーム状、球状、円柱状などでもよい。さらにこのスペーサー8を、配向異常領域に設ける場合は、その配向異常領域の面積に応じて、スペーサー8の直径を15 μ m以上にしてもよい。これにより基板間ギャップの面内均一性が向上し、基板面内の輝度及び色度の表示ムラを抑制することができる。またスペーサー8の断面は円形に限らず、三角形、四角形等の多角形でもよい。さらにスペーサー8をTFT基板上に形成させても良い。

40

【0058】

本発明にかかるTFTアレイ基板は実施の形態1で示した製造方法で挙げれた膜種、形成方法に限らず、他の膜種、形成方法でも、当該TFT上におけるスペーサーの配置が同様であれば同様の効果が得られる。例えば導電膜はAl、Cr、Mo、Ti、W以外にもNi、Ag、Ta、Cu等の金属及びこれらを主成分とした合金でもよい。さらに絶縁膜はSiN_xに限らずSiO₂でもよい。また半導体層1はa-Si膜(アモルファスシリコン)に限らずp-Si膜(ポリシリコン)でもよい。オーミック層を形成するためにP、Asをドーピングしてn⁺a-Si層を形成したが、Bをドーピングしてオーミック層としてp⁺a-Si層を形成してもよい。また成膜方法はスパッタ法、プラズマCVD法に限らず蒸

50

着法、減圧ＣＶＤ法、常圧ＣＶＤ法を用いてもよい。これらによっても同様の効果が得られる。

【００５９】

【発明の効果】

本発明によれば、ブラックマトリクス幅を狭くすることができ、高開口率の液晶表示装置を提供することができる。

【図面の簡単な説明】

【図１】本発明の実施の形態１にかかる液晶表示装置の画素部の構成図である。

【図２】図１の領域Ａの拡大図である。

【図３】本発明の実施の形態２にかかる液晶表示装置の画素部の構成図である。

10

【図４】図２の領域Ｂの拡大図である。

【図５】本発明の実施の形態３にかかる液晶表示装置の画素部の構成図である。

【図６】本発明の実施の形態４にかかる液晶表示装置の画素部の構成図である。

【図７】本発明のその他の実施の形態にかかる液晶表示装置の画素部の構成図である。

【図８】本発明にかかる液晶表示装置のＣＦ基板の構成図である。

【図９】ＣＦ基板の構成図である。

【図１０】従来の液晶表示装置の画素部の構成図である。

【図１１】従来の液晶表示装置の画素部の構成図である。

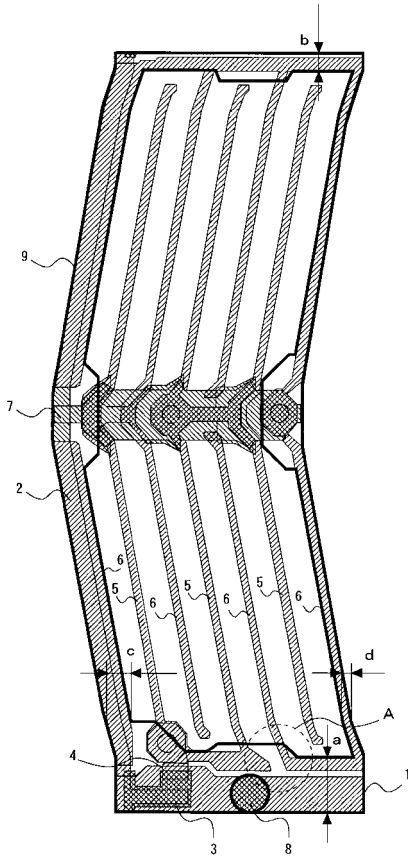
【符号の説明】

- １ ゲート配線
- ２ ソース配線
- ３ ソース電極
- ４ ドレイン電極
- ５ 液晶駆動電極
- ６ 共通電極
- ７ 共通容量配線
- ８ スペース
- ９ ＢＭ（ブラックマトリクス）
- １０ 着色層
- １０ａ Ｒの着色層
- １０ｂ Ｇの着色層
- １０ｃ Ｂの着色層
- １１ 配向膜
- １２ 液晶分子
- １３ オーバーコート膜

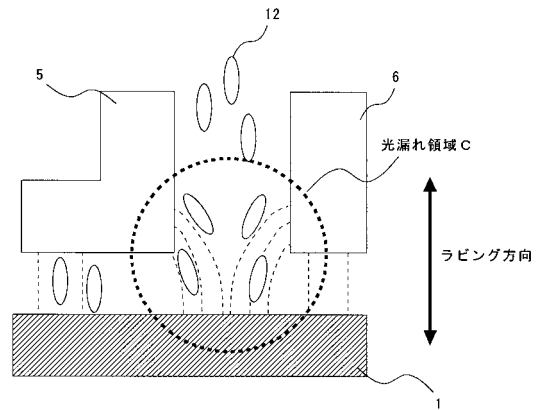
20

30

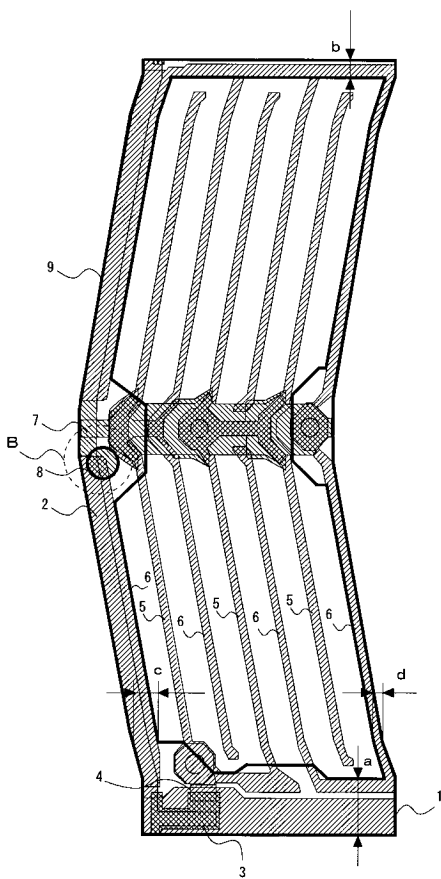
【図 1】



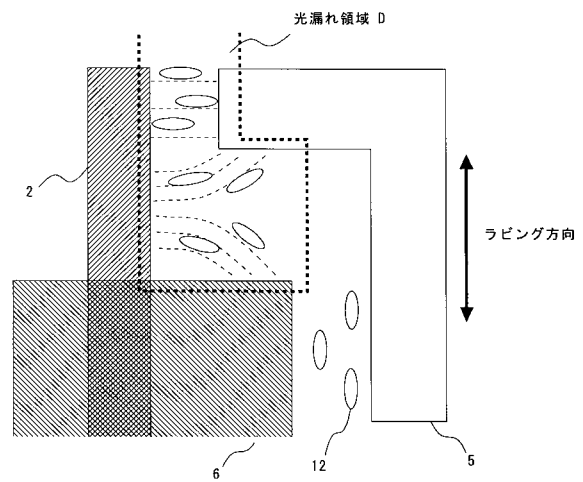
【図 2】



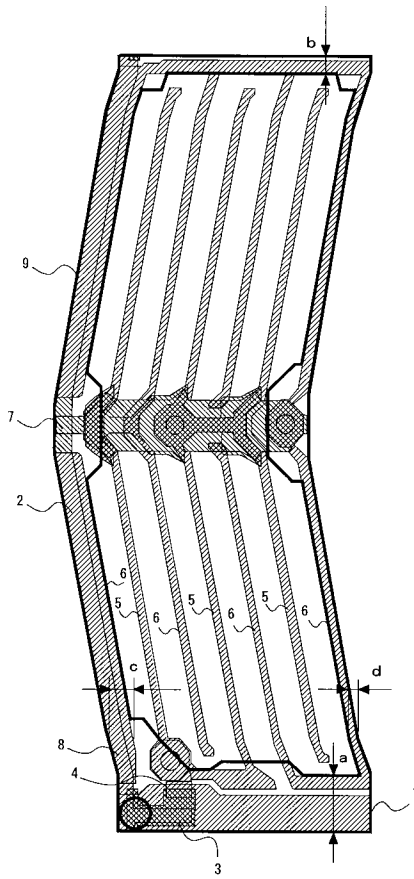
【図 3】



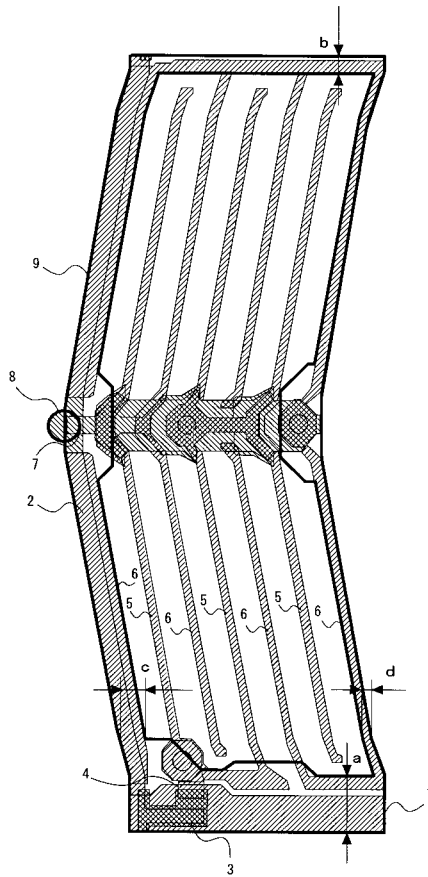
【図 4】



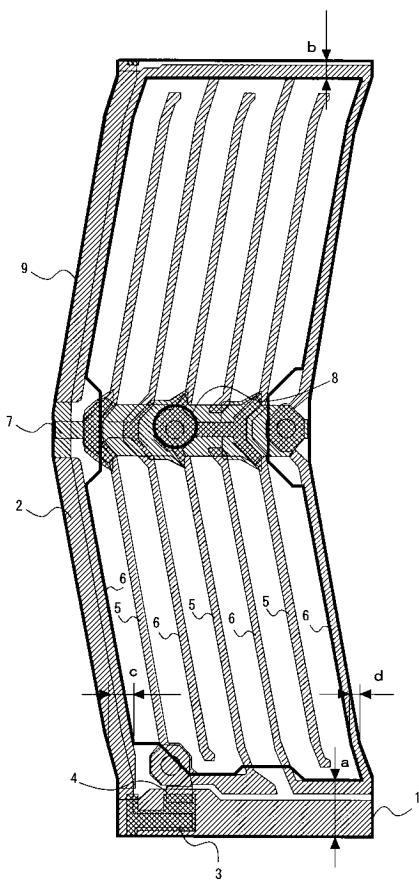
【図 5】



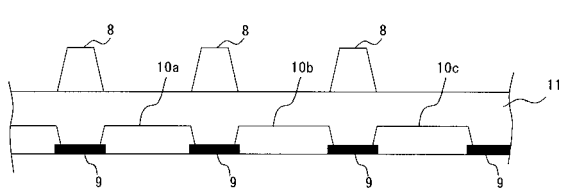
【図 6】



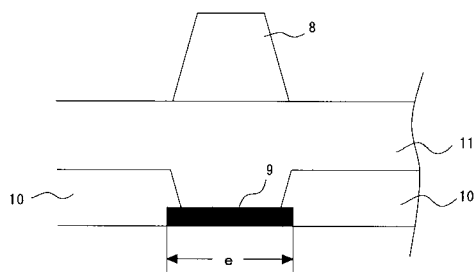
【図 7】



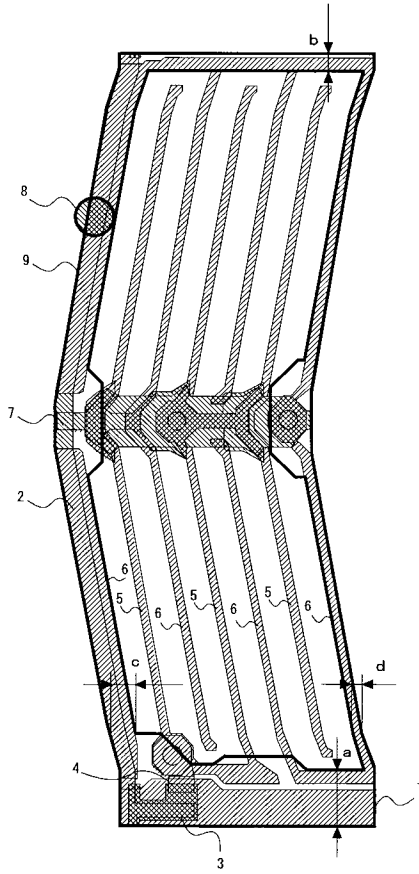
【図 8】



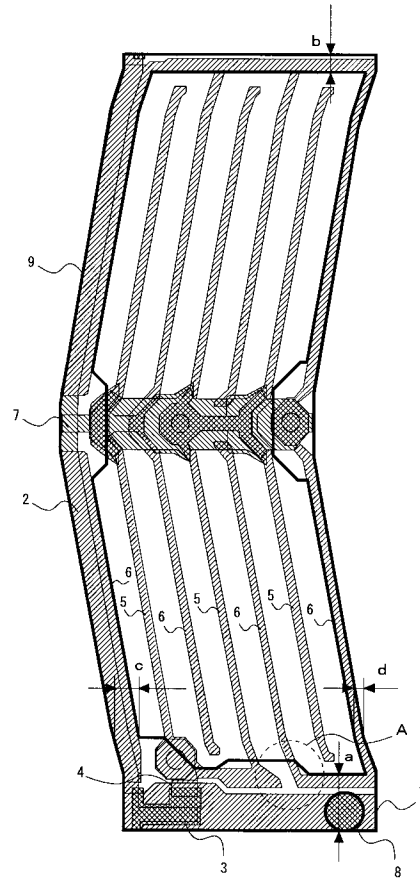
【図 9】



【図 10】



【図 11】



フロントページの続き

Fターム(参考) 2H092 GA14 JA24 KA04 KA05 MA05 NA07 NA26 NA29 PA03 PA09

专利名称(译)	液晶表示装置		
公开(公告)号	JP2004046123A	公开(公告)日	2004-02-12
申请号	JP2003136230	申请日	2003-05-14
申请(专利权)人(译)	有限公司高级显示		
[标]发明人	角昭範 森井康裕		
发明人	角 昭範 森井 康裕		
IPC分类号	G02F1/1339 G02F1/1335 G02F1/1343 G02F1/1368		
CPC分类号	G02F1/134363		
FI分类号	G02F1/1339.500 G02F1/1335.500 G02F1/1343 G02F1/1368		
F-TERM分类号	2H089/LA06 2H089/LA09 2H089/LA12 2H089/QA14 2H089/QA16 2H089/TA02 2H089/TA09 2H089/TA13 2H091/FA35Y 2H091/GA02 2H091/GA08 2H091/GA13 2H091/LA03 2H091/LA16 2H092/GA14 2H092/JA24 2H092/KA04 2H092/KA05 2H092/MA05 2H092/NA07 2H092/NA26 2H092/NA29 2H092/PA03 2H092/PA09 2H189/DA07 2H189/DA18 2H189/DA19 2H189/DA32 2H189/DA48 2H189/EA06X 2H189/FA16 2H189/FA25 2H189/HA14 2H189/HA16 2H189/JA05 2H189/JA14 2H189/LA03 2H189/LA10 2H189/LA15 2H191/FA14Y 2H191/GA04 2H191/GA11 2H191/GA19 2H191/LA03 2H191/LA21 2H192/AA24 2H192/BB03 2H192/BB53 2H192/BB73 2H192/BC31 2H192/CC02 2H192/CC55 2H192/DA12 2H192/DA32 2H192/DA43 2H192/EA22 2H192/EA43 2H192/GD23 2H192/JA33 2H291/FA14Y 2H291/GA04 2H291/GA11 2H291/GA19 2H291/LA03 2H291/LA21		
优先权	2002142940 2002-05-17 JP		
其他公开文献	JP2004046123A5		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其允许缩小黑色矩阵的宽度并具有高的设备比率。ŽSOLUTION：液晶显示装置的第一基板设置有栅极布线1，与栅极布线1交叉的源极布线2，液晶驱动电极5，其由连接到连接到开关元件的多个大致平行的电极组成。源极布线2和梳状公共电极6大致平行于电极5布置并且交替布置，第二基板设置有以阵列形式布置的着色层10和布置在着色层之间的BM9。在栅极布线1，电极5和电极6彼此接近的区域中，基板之间的间隔物8与第一基板接触。Ž

