

(11)特許出願公開番号

(43)公開日 平成15年6月6日(2003.6.6)

審査請求 未請求 請求項の数 100 L (全 13数) 最終頁に続く

[最終頁に続く](#)

第1の実施形態における液晶表示装置の構成例

【特許請求の範囲】

【請求項 1】 複数の画素がマトリクス状に配設されたマトリクス表示装置であって、

上記複数の画素に表示画像に応じた表示画像電圧をそれぞれ供給する複数のデータ信号線と、

上記データ信号線により供給される表示画像電圧を上記複数の画素に供給するために上記複数の画素を走査する複数の走査信号線とを備え、

上記画素に表示画像電圧を供給する所定時間前に、当該画素に表示画像電圧とは異なる予備書込み電圧を供給するようにしたことを特徴とするマトリクス表示装置。 10

【請求項 2】 上記予備書込み電圧は、一定の電圧であることを特徴とする請求項 1 に記載のマトリクス表示装置。

【請求項 3】 上記予備書込み電圧は、上記データ信号線を介して上記画素に供給することを特徴とする請求項 1 に記載のマトリクス表示装置。

【請求項 4】 上記表示画像電圧と上記予備書込み電圧との何れか一方を選択し、選択した電圧を上記データ信号線を介して上記画素に供給するためのスイッチング回路をさらに備えたことを特徴とする請求項 3 に記載のマトリクス表示装置。 20

【請求項 5】 上記データ信号線は、上記予備書込み電圧を供給した後、上記予備書込み電圧から電圧を切り換えて上記表示画像電圧を供給するように駆動されることを特徴とする請求項 3 に記載のマトリクス表示装置。

【請求項 6】 上記走査信号線は、上記表示画像電圧を上記画素に供給するための表示画像書込み信号と、上記予備書込み電圧を上記画素に供給するための予備書込み信号とを上記画素に供給することを特徴とする請求項 3 30 に記載のマトリクス表示装置。

【請求項 7】 上記表示画像書込み信号と上記予備書込み信号とは信号幅が異なり、

上記表示画像書込み信号を生成するパルス生成回路と、上記パルス生成回路により生成された上記表示画像書込み信号を所定の信号でマスクして上記予備書込み信号を生成するパルスマスク回路とをさらに備えたことを特徴とする請求項 6 に記載のマトリクス表示装置。

【請求項 8】 上記画素に供給される表示画像電圧に係る表示画像にてコントラストの低下が発生する場合に 40 は、当該画素に対する上記予備書込み電圧の供給を停止することを特徴とする請求項 1 に記載のマトリクス表示装置。

【請求項 9】 複数のデータ信号線と複数の走査信号線との交点に複数の画素がマトリクス状に配設されたマトリクス表示装置の駆動方法であって、
上記画素に表示画像に応じた表示画像電圧を供給する所定時間前に、当該画素に表示画像電圧とは異なる予備書込み電圧を供給するようにしたことを特徴とするマトリクス表示装置の駆動方法。 50

【請求項 10】 上記予備書込み電圧は、一定の電圧であることを特徴とする請求項 9 に記載のマトリクス表示装置の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、マトリクス表示装置およびその駆動方法に関し、特に、表示画素がマトリクス状に配設された液晶表示装置に用いて好適なものである。

【0002】

【従来の技術】近年、表示装置の省エネルギー（低消費電力化）および省スペース（小型化）の要求により、従来の CRT に代わり、表示画素がマトリクス状に配置された液晶表示装置等のマトリクス表示装置が普及してきた。上記液晶表示装置をモニタとして用いたデスクトップ型のパーソナル・コンピュータや液晶テレビ等が普及してきた。

【0003】例えば、マトリクス表示装置の 1 つである液晶表示装置は、複数のスキャンラインと複数のデータラインとがマトリクス状に配列され、上記スキャンラインとデータラインとの交差部に画像を表示するための表示画素が配設されていた。上記液晶表示装置では、上記スキャンラインおよびデータラインを駆動し、上記スキャンラインにより 1 表示ライン毎に順次走査して、表示する画像の階調に応じた表示データ電圧を上記データラインを介して各表示画素に印加していた。このようにして、液晶表示装置は、各表示画素に対応する液晶に上記表示データ電圧を印加して上記液晶を配向させ、バックライトの光の透過を制御することで所望の画像を表示していた。

【0004】

【発明が解決しようとする課題】しかしながら、上述したような従来の液晶表示装置においては、液晶が表示データ電圧を印加されてから、それに応じた配向を実際に示す（応答する）までの液晶の応答速度は、図 10 に示すように応答前後の表示画像の階調、すなわち応答前後に液晶に印加する表示データ電圧に応じてばらつきがあるという問題があった。

【0005】図 10 は、表示画像の階調変化に対する液晶の応答速度の一例を示す図である。図 10 において、応答前の表示画像の階調値を縦方向に示し、応答後、すなわち表示すべき表示画像の階調値を横方向に示している。表示画像の階調値は、“1”が黒を表示し、“64”が白を表示するものとする。表示画像の階調値“16”、“32”および“48”は、黒と白との中間の階調であり、階調値が大きくなるに従い、表示画像は明るくなる（白に近づく）。

【0006】また、応答前および応答後の表示画像の階調値が交差するそれぞれの欄に、階調変化に対する液晶の応答速度を記号 A～E にて示している。記号 A～E

は、記号A→B→C→D→Eの順に応答速度が遅くなることを示しており、記号Aが最も応答速度が速く、記号Eが最も応答速度が遅い。

【0007】図10において、例えば、応答前の表示画像の階調値が“1”、応答後の表示画像の階調値が“32”の場合には、液晶の応答速度は最も遅い（記号E）。また、例えば、応答後の表示画像の階調値が“64”の場合には、応答前の表示画像の階調値にかかわらず、液晶の応答速度は最も速い（記号A）。

【0008】このように、液晶の応答速度は、応答前後の表示画像の階調に応じてばらつきがあるため、従来の液晶表示装置において動画像を表示する場合には、液晶の応答速度のばらつきによって残像が発生し、表示画像が明瞭に見えないという問題があった。

【0009】この液晶の応答速度のばらつきによって発生する残像を抑制する1つの方法として、液晶表示装置のバックライトを表示中にON-OFF制御し、バックライトをCRTのように駆動してパルス状に点灯させることにより、観察者の目に見える残像を抑制する方法があった。しかしながら、上記方法は、液晶表示装置の液晶自体の応答速度がある階調変化に対しては非常に遅いため、観察者の目に見える残像の抑制に高い効果は得られなかった。

【0010】本発明は、このような問題を解決するためになされたものであり、応答前後の表示画像の階調にかかわらず表示装置における応答速度を速くし、表示画像を速やかに表示することができるようにすることを目的とする。

【0011】

【課題を解決するための手段】本発明のマトリクス表示装置は、表示画像を表示する画素に表示画像に応じた表示画像電圧を供給する所定時間前に、当該画素に上記表示画像電圧とは異なる予備書込み電圧を供給することを特徴とする。上記のように構成した本発明によれば、表示画像の階調変化に対して速やかに応答可能な電圧を予備書込み電圧として上記画素に供給することで、応答後の表示画像の階調にかかわらず応答速度を速くすることができるようになる。

【0012】

【発明の実施の形態】以下、本発明の実施形態を図面に基づいて説明する。

（第1の実施形態）図1は、本発明の第1の実施形態によるマトリクス表示装置を適用した液晶表示装置の一構成例を示すブロック図である。図1において、1は信号源であり、表示部（液晶パネル）13に画像を表示させるためのクロック信号および表示信号等を制御回路2に供給する。

【0013】制御回路2は、ゲート駆動回路8、データ駆動回路9等を制御するためのものであり、タイミングコントローラ3およびゲート制御信号生成回路4を備え

ている。タイミングコントローラ3は、上記信号源1から供給されるクロック信号および表示信号等に基づいて、スイッチング用パルスSPを生成し基準電圧作成回路6に出力する。また、タイミングコントローラ3は、上記信号源1から供給されるクロック信号および表示信号等に基づいて、ゲート制御信号を生成するための信号をゲート制御信号生成回路4に出力する。

【0014】さらに、タイミングコントローラ3は、上記信号源1から供給されるクロック信号および表示信号等に基づいて、データ駆動回路9を制御する制御信号CTL1、ゲート駆動回路8およびデータ駆動回路9をそれぞれ動作させるためのクロック信号CLK2、CLK1を生成し出力する。

【0015】ゲート制御信号生成回路4は、タイミングコントローラ3から供給される信号に基づいて、ゲート駆動回路8を制御する制御信号CTL2を生成し出力する。基準電圧作成回路6は、電源回路7から供給される電圧を抵抗等を用いて分圧し、分圧により得られた数種の基準電圧および電源回路7から供給される予備書込み電圧をデータ駆動回路9に供給する。

【0016】ゲート駆動回路8は、画素にデータ（電圧）を取り込むタイミングを形成する複数のゲートドライバ10-1～10-n（nは自然数）により構成される。ゲートドライバ10-1～10-nは、タイミングコントローラ3から供給されるクロック信号CLK2およびゲート信号生成回路4から供給される制御信号CTL2に基づいて、表示部13の各スキャンラインをそれぞれ駆動することにより、表示部13が有する複数のスキャンラインを順次駆動する。

【0017】データ駆動回路9は、画素にデータ（電圧）を印加する複数のデータドライバ11-1～11-m（mは自然数）により構成される。データドライバ11-1～11-mは、タイミングコントローラ3から供給されるクロック信号CLK1および制御信号CTL1に基づいて、表示部13の各データラインに表示データ等に応じた電圧を印加する。

【0018】表示部13は、複数のスキャンラインと複数のデータラインとがマトリクス状に配列され、上記スキャンラインとデータラインとの交差部に画像を表示するための画素が配設されている。上記スキャンラインおよびデータラインが、上述した複数のゲートドライバ10-1～10-nおよび複数のデータドライバ11-1～11-mによりそれぞれ駆動制御され、信号源1から供給された表示信号に係る画像が表示部13に表示される。

【0019】なお、図1においては、説明の便宜上、スキャンラインG1～Gn、データラインDL、およびスキャンラインG1～GnとデータラインDLとの交差部に配設される画素12-1～12-nのみ示している。

【0020】画素12-1～12-nは、MOSトラン

ジスタとコンデンサとによりそれぞれ構成される。MO
Sトランジスタのゲートはスキャンラインに接続され、
ドレイン（ソース）はデータラインに接続され、ソース
（ドレイン）はコンデンサの一方の電極に接続される。
また、コンデンサの他方の電極は、コモン電圧VCを供
給するコモン電極に接続される。

【0021】図2は、図1に示した液晶表示装置にて、
複数のゲートドライバ10-1～10-nおよび複数の
データドライバ11-1～11-mによりスキャンライ
ンおよびデータラインをそれぞれ駆動する際の駆動波形 10
の一例を示す図である。図2（A）は、表示データ書込
み時の駆動波形であり、図2（B）は、予備書込み時の
駆動波形である。

【0022】図2（A）において、SLW1はスキャン
ラインの駆動波形であり、DPは表示データ書込みパ
ルスである。また、DLWはデータラインの駆動波形で
あり、RVは予備書込み電圧、DVは表示データ電圧で
ある。このように本実施形態では、データラインに印加
するデータ波形は、従来、表示データ電圧DVのみであ
ったものを、データ波形の一部を所定の時間だけ予備書 20
込み電圧RVにし、その後表示データ電圧DVにする。な
お、予備書込み電圧RVは、図9に示すように、応答後
の表示画像の階調値にかかわらず、階調変化に対する
応答速度が常に最も速い階調値“64”、すなわち白デ
ータに相当する電圧であることが望ましい。

【0023】図2（A）に示すように、表示データ書
込み時にスキャンラインに供給される表示データ書込み
パルスDPは、データラインに表示データ電圧DVが印加
されている時刻LDにて立下ることで、画素に対して表
示データ電圧DVを供給する（書き込む）。 30

【0024】図2（B）において、図2（A）と同様に
SLW2はスキャンラインの駆動波形であり、DLWは
データラインの駆動波形である。また、PPは予備書込
みパルスである。予備書込み時には、スキャンラインに
供給される表示データ書込みパルスPPは、データライ
ンに予備書込み電圧RVが印加されている時刻LRにて
立下ることで、画素に対して予備書込み電圧RVを供給
する（書き込む）。

【0025】ここで、表示データ電圧DVおよび予備書
込み電圧RVは、図3に示すようにして生成される。図 40
3は、データラインの駆動動作において、表示データ電
圧DVおよび予備書込み電圧RVを生成する動作を説明
するための図である。なお、この図3において、上記図
1に示したブロック等と同一の機能を有するブロック等
には同一の符号を付している。

【0026】図3において、基準電圧作成回路6は、分
圧回路31およびスイッチング回路32により構成され
る。分圧回路31は、電源回路7から供給される電圧を
抵抗等を用いて分圧し、スイッチング回路32に供給す
る。スイッチング回路32は、2つの入力端子と1つの 50

出力端子をそれぞれ備える複数の3端子スイッチSW1
～SW5により構成される。

【0027】3端子スイッチSW1～SW5の1つの入
力端子には、分圧回路31から供給される分圧により得
られた互いに異なる基準電圧がそれぞれ供給され、他の
入力端子には、電源回路7から供給される予備書込み電
圧RVが供給される。また、3端子スイッチSW1～S
W5は、制御回路2から供給されるスイッチング用パル
スSPにより同期して制御される。したがって、分圧に
より得られた互いに異なる基準電圧、または予備書込
み電圧RVの何れか一方が電圧VB1～VB5として3端
子スイッチSW1～SW5からデータ駆動回路9内のデ
ータドライバ11-3に供給される。

【0028】データドライバ11-3は、抵抗分圧回路
33および駆動回路34により構成される。抵抗分圧回
路33は、基準電圧作成回路6から供給される電圧VB
1～VB5を抵抗分圧し、64階調の電圧を生成し駆動
回路34に供給する。駆動回路34は、制御回路2から
供給される制御信号CTLに含まれるデータ制御信号
DCTLに応じて、抵抗分圧回路33から供給される電
圧の何れか1つの電圧をデータラインDLに出力する。

【0029】したがって、データドライバ11-3は、
基準電圧作成回路6から供給された電圧VB1～VB5
が分圧により得られた互いに異なる基準電圧の場合に
は、64階調の電圧の何れか1つの電圧をデータライン
DLに出力する。一方、データドライバ11-3は、供
給された電圧VB1～VB5が予備書込み電圧RVの場
合には、予備書込み電圧をデータラインDLに出力す
る。

【0030】なお、図3においては、電源回路7から基
準電圧作成回路6内のスイッチング回路32に通常の電
圧と区別して、予備書込み電圧RVを供給するようにし
ているが、分圧回路31により得られた基準電圧の何れ
か（例えば、最も高い電圧値を示す電圧）を予備書込
み電圧RVとしてスイッチング回路32に供給するよう
にしても良い。また、本実施形態では、表示部13にて表
示可能な階調が64階調である場合を示しているが、表
示部13にて表示可能な階調が256階調の場合には、
抵抗分圧回路33にて、電圧VB1～VB5を256階
調に抵抗分圧すれば良い。

【0031】また、図2（A）および（B）に示す表
示データ書込みパルスDPおよび予備書込みパルスPP
は、図4（A）および（B）に示すようにして生成され
る。

【0032】図4（A）は、スキャンラインの駆動動作
において、表示データ書込みパルスDPおよび予備書込
みパルスPPを生成する動作を説明するための図であ
る。図4（A）において、10はゲートドライバであ
り、ゲートパルス生成回路41およびゲートパルスマ
スク回路42を備えている。ゲートパルス生成回路41

は、制御回路2から供給されるクロック信号CLK2および制御信号CTL2に基づいて、表示データ書込みパルスDPに相当するゲートパルスGPを生成しゲートパルスマスク回路42に供給する。

【0033】ゲートパルスマスク回路42は、制御回路2から供給されるクロック信号CLK2および制御信号CTL2に基づいて、ゲートパルス生成回路41から供給されたゲートパルスGPに対してマスク処理を行うか否か判断する。さらに、ゲートパルスマスク回路42は、判断結果に応じてゲートパルスGPにマスク処理を10 行い、スキャンラインに出力する。

【0034】具体的には、ゲートパルスマスク回路42は、制御回路2から供給される制御信号CTL2等に基づいて、表示データ書込みを行うためにスキャンラインを走査するか、予備書込みを行うためにスキャンラインを走査するかを判断する。上記判断の結果、ゲートパルスマスク回路42は、表示データ書込みを行うと判断した場合には、ゲートパルスGPにマスク処理を施さず、表示データ書込みパルスDPとして出力する。一方、ゲートパルスマスク回路42は、予備書込みを行うと判断20 した場合には、ゲートパルスGPにマスク処理を施し、予備書込みパルスPPとして出力する。

【0035】図4(B)は、表示データ書込みパルスDPおよび予備書込みパルスPPの生成原理を説明するための図である。図4(B)において、PCTL1~3は、制御信号CTL2に含まれるパルス制御信号であり、例えば、図4(B)に示すようにパルス制御信号PCTL1の1クロック後(時刻T2)にパルス制御信号PCTL2が出力され、パルス制御信号PCTL2の1クロック後(時刻T3)にパルス制御信号PCTL3が30 出力される。

【0036】時刻T1にて、パルス制御信号PCTL1の立ち上がりとともに、ゲートパルス生成回路41にて2クロック幅のゲートパルスGPが生成される。表示データ書込みを行う場合には、生成されたゲートパルスGPは、ゲートパルスマスク回路42にて何ら処理が施されずに、表示データ書込みパルスDPとして出力される。一方、表示データ書込みを行う場合には、生成されたゲートパルスGPは、ゲートパルスマスク回路42にてパルス制御信号PCTL2を用いてゲートパルスGP40 の斜線部MPに対してマスク処理が施され、表示データ書込みパルスDPよりもパルス幅の短い予備書込みパルスPPとして出力される。

【0037】次に、図1に示した液晶表示装置の動作について説明する。なお、以下の説明では、表示部13におけるスキャンラインおよびデータラインの駆動動作のみについて説明する。図5は、図1に示した液晶表示装置の動作を示すタイミングチャートである。通常、液晶表示装置では、コモン電圧VCに対して正電圧で駆動する正フィールドと負電圧で駆動する負フィールドが存在50

するが、図5においては説明の便宜上、正フィールドにおける3つのスキャンラインと1つのデータラインの駆動波形のみを示している。なお、負フィールドにおいては、コモン電圧に対する電圧極性が逆となるだけで、図5に示す駆動波形と同様である。

【0038】図5に示すように、データラインDLは、一定の電圧値である予備書込み電圧RVの印加後に、表示データに応じた電圧値である表示データ電圧DVを印加するように駆動される。また、1組の予備書込み電圧RVと表示データ電圧DVとが、コモン電圧VCに対して交互(正電圧→負電圧→正電圧→…)になるように駆動される。

【0039】図5において、まずスキャンラインG1に予備書込みパルスPP1が供給されると、時刻LR1にて予備書込みパルスPP1が立ち下がることによりスキャンラインG1とデータラインDLとの交差部に配設された画素に予備書込み電圧RVが供給される。これにより、スキャンラインG1とデータラインDLとの交差部に配設された画素に対応する液晶には、予備書込み電圧RVが印加される。

【0040】次に、同様に、スキャンラインG2に予備書込みパルスPP3が供給されると、時刻LR2にて予備書込みパルスPP3が立ち下がることにより、スキャンラインG2とデータラインDLとの交差部に配設された画素に対応する液晶に、予備書込み電圧RVが印加される。

【0041】さらに、スキャンラインG1に表示データ書込みパルスDP1が供給されるとともに、スキャンラインG3に予備書込みパルスPP5が供給される。このとき、まず、時刻LR3にてスキャンラインG3に供給された予備書込みパルスPP5が立ち下がることにより、スキャンラインG3とデータラインDLとの交差部に配設された画素に対応する液晶に、予備書込み電圧RVが印加される。その後、時刻LD1にてスキャンラインG1に供給された表示データ書込みパルスDP1が立ち下がることにより、スキャンラインG1とデータラインDLとの交差部に配設された画素に表示データ電圧DVが供給される。これにより、スキャンラインG1とデータラインDLとの交差部に配設された画素に対応する液晶には、表示データ電圧DVが印加され、表示データ電圧DVに応じた階調の画像が表示される。

【0042】さらに、スキャンラインG1に予備書込みパルスPP1が供給された後、1フレーム期間FTが経過すると再び、スキャンラインG1に予備書込みパルスPP2が供給され、時刻LR4にて予備書込みパルスPP2が立ち下がることにより、スキャンラインG1とデータラインDLとの交差部に配設された画素に対応する液晶に、再び予備書込み電圧RVが印加される。その後、同様に、スキャンラインG2に予備書込みパルスPP4が供給されることにより、時刻LR5にてスキャン

ライン G2 とデータライン DL との交差部に配設された画素に対応する液晶に、予備書込み電圧 RV が再び印加される。

【0043】続いて、スキャンライン G1 に表示データ書込みパルス DP2 が供給されるとともに、スキャンライン G3 に予備書込みパルス PP6 が供給されることで、まず、時刻 LR6 にてスキャンライン G3 とデータライン DL との交差部に配設された画素に対応する液晶に、予備書込み電圧 RV が印加された後、時刻 LD3 にてスキャンライン G1 とデータライン DL との交差部に配設された画素に表示データ電圧 DV が供給される。上述した動作を繰り返すことにより、表示部 13 に所望の表示画像を表示する。

【0044】ここで、図 5 において、PC1、PC2 は予備書込み期間である。予備書込み期間 PC1、PC2 は、画素に予備書込み電圧 RV を印加した（画素が予備書込み電圧 RV を取り込んだ）後に、画素に表示データ電圧 DV を印加する（画素が表示データ電圧 DV を取り込む）までの時間である。上記予備書込み期間 PC1、PC2 は、印加した予備書込み電圧 RV に応じて表示される画像を、観察者が認識できないように 1～3ms 程度が望ましい。

【0045】以上、詳しく説明したように本実施形態によれば、複数のデータラインと複数のスキャンラインとがマトリクス状に配置され、上記データラインと上記スキャンラインとの交差部に画素が配設され液晶表示装置にて、データラインおよびスキャンラインにより表示データ電圧 DV を画素に供給するよりも、予備書込み期間だけ前に、応答後の表示画像の階調値にかかわらず階調変化に対する応答速度が速い階調値の予備書込み電圧 RV を画素に供給する。

【0046】これにより、表示データ電圧 DV を画素に供給する際には、応答後の表示画像の階調値にかかわらず階調変化に対する応答速度が速い予備書込み電圧 RV が画素に常に供給されているので、応答後の表示画像の階調値、すなわち表示データ電圧 DV にかかわらず液晶表示装置を構成する液晶の応答速度を速くすることができ、表示画像を速やかに表示部 13 に表示することができる。したがって、従来の液晶表示装置にて発生していた応答前後の表示画像の階調に依存した液晶の応答速度のばらつきがなくなり、動画像を表示したとしても残像が発生せず、表示画像を鮮明に表示することができる。

【0047】（第 2 の実施形態）上述した第 1 の実施形態における液晶表示装置においては、例えば、黒画像を表示する表示データを画素に対して供給する場合、予備書込み動作にて予備書込み電圧 RV を画素に対して供給すると表示画像のコントラストが低下してしまうことがある。そこで、第 2 の実施形態によるマトリクス表示装置を適用した液晶表示装置では、画素に対して供給する表示データ（表示データ電圧 DV）に応じて、予備書込

み電圧 RV を印加するようにして、表示画像のコントラストの低下が発生する表示データである場合には、予備書込み電圧 RV とは異なる電圧、例えば表示データ電圧 DV を印加するようにしたものである。

【0048】図 6 は、本発明の第 2 の実施形態によるマトリクス表示装置を適用した液晶表示装置の一構成例を示すブロック図である。なお、この図 6 において、図 1 に示したブロック等と同一の機能を有するブロック等には同一の符号を付し、重複する説明は省略する。

【0049】図 6 において、制御回路 2' は、タイミングコントローラ 3 およびゲート制御信号生成回路 4 に加え、さらにメモリ 51 を有している。メモリ 51 は、表示画像のコントラストが低下する表示信号が信号源 51 からタイミングコントローラ 3 に供給されたとき、その表示信号に係る表示データを読み込む。また、メモリ 51 は、表示画像のコントラストが低下する表示データが供給される画素に対して、予備書込み動作において予備書込み電圧 RV を供給しないように基準電圧作成回路 6 およびデータ駆動回路 9 に指示する。具体的には、メモリ 51 は、表示画像のコントラストが低下する表示データが供給される画素にて本来予備書込み動作を行うタイミングにおいて、予備書込み電圧 RV を供給しないように基準電圧作成回路 6 およびデータ駆動回路 9 に指示する。

【0050】上記指示に応じて、基準電圧作成回路 6 およびデータ駆動回路 9 は、本来予備書込み動作を行うタイミングにて、予備書込み電圧 RV と異なる電圧（例えば、表示データ電圧 DV）を供給するようにデータドライバ 11-1～11-m に指示し、予備書込み電圧 RV が画素に対して供給されることを抑止する。

【0051】次に、図 6 に示した液晶表示装置の動作について説明する。なお、以下の説明では、表示部 13 におけるスキャンラインおよびデータラインの駆動動作のみについて説明する。

【0052】図 7 は、図 6 に示した液晶表示装置の動作を示すタイミングチャートである。なお、図 7 においては、説明の便宜上、図 5 と同様に、正フィールドにおける 3 つのスキャンラインと 1 つのデータラインの駆動波形のみを示している。図 7 において、予備書込み動作にて予備書込み電圧を印加した後、表示データ電圧を印加する場合の動作については、図 5 に示した第 1 の実施形態における液晶表示装置と同じであるので説明は省略する。

【0053】図 7 の表示データ部 62 にて表示画像のコントラストが低下する表示データの表示データ電圧 DV が供給されるとする。この表示データ部 62 は、表示データ書込みパルス DP4 が立ち下がる時刻 LD4 にて、スキャンライン G2 とデータライン DL との交差部に配設された画素に対応する液晶に印加される表示データ電圧である。

【0054】このような場合、第2の実施形態における液晶表示装置では、表示データ部62に対応する予備書込み動作を行う予備書込み部61にて、スキャンラインG2とデータラインDLとの交差部に配設された画素に対して予備書込み電圧RVが印加されないように制御する。すなわち、スキャンラインG2に予備書込みパルスPP4が供給される時、制御回路2'は、データラインDLにて予備書込み電圧RVを印加せず、表示データ電圧DVが印加されるように基準電圧作成回路6およびデータドライバ11-1~11-mを制御する。

【0055】したがって、スキャンラインG2に供給された予備書込みパルスPP4が立ち下がる時刻LR5にて、スキャンラインG2とデータラインDLとの交差部に配設された画素には異なるスキャンラインの画素に供給する表示データ電圧DVが供給される。これにより、スキャンラインG2とデータラインDLとの交差部に配設された画素に対応する液晶には、表示データ電圧DVが印加される。

【0056】これにより、予備書込み動作にて予備書込み電圧RVを供給すると、表示画像のコントラストが低下してしまう表示データ電圧DVを供給する場合には、予備書込み動作にて予備書込み電圧RVを印加しないようにして、表示画像のコントラストの低下を抑止することができる。

【0057】なお、本実施形態では、表示画像のコントラストの低下を抑止するために、表示画像のコントラストの低下が発生する表示データ電圧DVを画素に対して供給する場合、予備書込み動作にて予備書込み電圧RVを印加しないようにデータラインの駆動波形を制御したが、データラインの駆動波形を制御せずにスキャンライ

【0058】具体的には、表示画像のコントラストの低下が発生する表示信号が信号源51からタイミングコントローラ3に供給されたとき、その表示信号に係る表示データをメモリ51に読み込む。そして、メモリ51は、表示画像のコントラストが低下する表示データが供給される画素に対して、予備書込み動作を行わないようにゲート制御信号生成回路4に指示する。この指示に基づいて、ゲート制御信号生成回路4は、本来予備書込み動作を行うタイミングにおいて、予備書込みパルスPP

【0059】また、本実施形態では、表示画像のコントラストの低下を抑止するために、表示画像のコントラストの低下が発生する表示データ電圧DVを画素に対して供給する場合、予備書込み動作にて予備書込み電圧RVの代わりに表示データ電圧DVを用いているが、表示データ電圧DVに限らず、表示画像のコントラストの低下が発生しないように一定の電圧であれば良い。

【0060】また、上述した第1および第2の実施形態

においては、1つの表示データ書込みパルスDPに対して、予備書込み期間PC1、PC2前に1つの予備書込みパルスPPを供給するようにしているが、予備書込み期間PC1、PC2中に複数の予備書込みパルスPPを供給するようにしても良い。例えば、図8に示すように、例えば、表示データ書込みパルスDP1に対する予備書込み期間PC1中に2回の予備書込みパルスPP1、PP1'を供給するようにして、予備書込み期間PC1、PC2中に2回の予備書込みパルスPPを供給するようにしても良い。

【0061】このように、予備書込み期間中に複数の予備書込みパルスPPを供給するようにした場合には、予備書込み電圧RV（例えば白を表示する電圧）を安定した状態で保持することができ、表示データ電圧DVを書き込んだ際の応答速度を安定して速くすることができる。

【0062】また、上述した第1および第2の実施形態においては、データラインに印加する予備書込み電圧RVおよび表示データ電圧DVを基準電圧作成回路6およびデータドライバ11-3にて作成するようにしていたが、データドライバ11-3のみで作成するようにしても良いし、他の回路にて予備書込み電圧RVおよび表示データ電圧DVを作成するようにしても良い。

【0063】また、上述した第1および第2の実施形態に示した予備書込みパルスPPおよび表示データ書込みパルスDPに限らず、図9に示すような予備書込みパルスPP-A、PP-B、PP-Cおよび表示データ書込みパルスDP-A、DP-B、DP-Cを用いるようにしても良い。

【0064】図9は、予備書込みパルスおよび表示データ書込みパルスの他の例を示す図である。図9において、PCTL0~3は、図4(B)に示した信号と同様のパルス制御信号であり、パルス制御信号PCTL1の1クロック後にパルス制御信号PCTL2が出力され、パルス制御信号PCTL2の1クロック後にパルス制御信号PCTL3が出力される。

【0065】予備書込みパルスPP-Aは、パルス制御信号PCTL1の立ち上がりとともに、ゲートパルス生成回路41にて生成される2クロック幅のゲートパルスGPの位相を1クロック前にずらしたものである。この予備書込みパルスPP-Aは、タイミングコントローラ3の制御により、ゲート制御信号生成回路4からパルス制御信号PCTL1を通常よりも1クロック早く（時刻T0にて）出力する、すなわちパルス制御信号PCTL0により生成することができる。

【0066】また、表示データ書込みパルスDP-Aは、時刻T1にてパルス制御信号PCTL1の立ち上がりとともに、ゲートパルス生成回路41にて生成される2クロック幅のゲートパルスGPを、パルス制御信号PCTL1を用いてゲートパルスマスク回路42にてマス

ク処理することにより生成することができる。

【0067】このような予備書込みパルスPP-A、表示データ書込みパルスDP-Aを用いたとしても、データラインDLにより印加される電圧RV、DVを画素に供給するタイミングである予備書込みパルスPP-A、表示データ書込みパルスDP-Aの立下るタイミング（それぞれ時刻T2、T3）は変化しないため、上述した第1および第2の実施形態に示した液晶表示装置と同様に動作させることができる。

【0068】同様に、パルス制御信号PCTL0の立ち上がりとともに生成される2クロック幅のゲートパルスGPによる予備書込みパルスPP-B、およびパルス制御信号PCTL0の立ち上がりとともに生成される2クロック幅のゲートパルスGPの位相を1クロック後にずらしたもののあるいはパルス制御信号PCTL1の立ち上がりとともに生成される2クロック幅のゲートパルスGPによる表示データ書込みパルスDP-Bを用いても、上述した第1および第2の実施形態に示した液晶表示装置と同様に動作させることができる。

【0069】また、同様に、パルス制御信号PCTL1の立ち上がりとともに生成される2クロック幅のゲートパルスGPを、パルス制御信号PCTL2およびPCTL1を用いてそれぞれマスク処理して得られる予備書込みパルスPP-Cおよび表示データ書込みパルスDP-Cを用いても、上述した第1および第2の実施形態に示した液晶表示装置と同様に動作させることができる。このように、予備書込みパルスPP、表示データ書込みパルスDPには、時刻T2、T3にてそれぞれ立下る任意のパルス信号を用いることができる。

【0070】また、上述した第1および第2の実施形態においては、液晶表示装置を一例として示したが、本発明は液晶表示装置に限らず、PDP（Plasma Display Panel：プラズマディスプレイパネル）、EL（Electro Luminescence：エレクトロ・ルミネセンス）装置、表示部にLED（Light Emitting Diode：発光ダイオード）を用いた表示装置等のマトリクス表示装置に適用することができるものである。

【0071】なお、上記実施形態は、何れも本発明を実施するにあたっての具体化のほんの一例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、またはその主要な特徴から逸脱することなく、様々な形で実施することができる。本発明の諸態様を付記として以下に示す。

【0072】（付記1）複数の画素がマトリクス状に配設されたマトリクス表示装置であって、上記複数の画素に表示画像に応じた表示画像電圧をそれぞれ供給する複数のデータ信号線と、上記データ信号線により供給される表示画像電圧を上記複数の画素に供給するために上記複数の画素を走査する複数の走査信号線とを備え、上記

画素に表示画像電圧を供給する所定時間前に、当該画素に表示画像電圧とは異なる予備書込み電圧を供給するようにしたことを特徴とするマトリクス表示装置。

【0073】（付記2）上記予備書込み電圧は、一定の電圧であることを特徴とする付記1に記載のマトリクス表示装置。

（付記3）上記予備書込み電圧は、上記データ信号線を介して上記画素に供給することを特徴とする付記1に記載のマトリクス表示装置。

（付記4）上記表示画像電圧と上記予備書込み電圧との何れか一方を選択し、選択した電圧を上記データ信号線を介して上記画素に供給するためのスイッチング回路をさらに備えたことを特徴とする付記3に記載のマトリクス表示装置。

（付記5）上記データ信号線は、上記予備書込み電圧を供給した後、上記予備書込み電圧から電圧を切り換えて上記表示画像電圧を供給するように駆動されることを特徴とする付記3に記載のマトリクス表示装置。

【0074】（付記6）上記走査信号線は、上記表示画像電圧を上記画素に供給するための表示画像書込み信号と、上記予備書込み電圧を上記画素に供給するための予備書込み信号とを上記画素に供給することを特徴とする付記3に記載のマトリクス表示装置。

【0075】（付記7）上記表示画像書込み信号および上記予備書込み信号は、パルス状の信号であり、上記表示画像書込み信号は、上記データ信号線を介して上記表示画像電圧が上記画素に供給されているときに立下り、上記表示画像書込み信号は、上記データ信号線を介して上記予備書込み電圧が上記画素に供給されているときに立下ることを特徴とする付記6に記載のマトリクス表示装置。

（付記8）上記データ信号線は、上記予備書込み電圧を供給した後、上記予備書込み電圧から電圧を切り換えて上記表示画像電圧を供給するように駆動され、上記複数の走査信号線の何れか1つの走査信号線にて上記表示画像書込み信号が供給されるとともに、上記1つの走査信号線とは異なる少なくとも1つの走査信号線にて上記予備書込み信号が供給されることを特徴とする付記6に記載のマトリクス表示装置。

【0076】（付記9）上記表示画像書込み信号と上記予備書込み信号とは、信号幅および位相の少なくとも一方が異なることを特徴とする付記6に記載のマトリクス表示装置。

（付記10）上記表示画像書込み信号と上記予備書込み信号とは信号幅が異なり、上記表示画像書込み信号を生成するパルス生成回路と、上記パルス生成回路により生成された上記表示画像書込み信号を所定の信号でマスクして上記予備書込み信号を生成するパルスマスク回路とをさらに備えたことを特徴とする付記6に記載のマトリクス表示装置。

【0077】（付記11）上記画素に供給される表示画像電圧に係る表示画像にてコントラストの低下が発生する場合には、当該画素に対する上記予備書込み電圧の供給を停止することを特徴とする付記1に記載のマトリクス表示装置。

（付記12）上記予備書込み電圧を上記画素に供給するための予備書込み信号を上記走査信号線を介して上記画素に供給することを抑止することにより、上記画素に対する上記予備書込み電圧の供給を停止することを特徴とする付記11に記載のマトリクス表示装置。

（付記13）上記表示画像にて発生するコントラストの低下は表示画像電圧によるものであり、上記表示画像電圧が所定の値より小さい場合には、画素に対する上記予備書込み電圧の供給を停止することを特徴とする付記11に記載のマトリクス表示装置。

（付記14）上記画素に供給される表示画像電圧に係る表示画像にてコントラストの低下が発生する場合には、上記予備書込み電圧として上記表示画像電圧を供給することを特徴とする付記1に記載のマトリクス表示装置。

【0078】（付記15）複数のデータ信号線と複数の走査信号線の交点に複数の画素がマトリクス状に配設されたマトリクス表示装置の駆動方法であって、上記画素に表示画像に応じた表示画像電圧を供給する所定時間前に、当該画素に表示画像電圧とは異なる予備書込み電圧を供給するようにしたことを特徴とするマトリクス表示装置の駆動方法。

【0079】（付記16）上記予備書込み電圧は、一定の電圧であることを特徴とする付記15に記載のマトリクス表示装置の駆動方法。

（付記17）上記データ信号線を介して上記予備書込み電圧を上記画素に供給した後、連続して上記表示画像電圧を供給するように上記データ信号線を駆動することを特徴とする付記15に記載のマトリクス表示装置の駆動方法。

【0080】（付記18）上記予備書込み電圧を上記画素に供給するための予備書込み信号を上記画素に供給した所定時間後に、上記予備書込み信号に対して信号幅および位相の少なくとも一方が異なり、上記表示画像電圧を上記画素に供給するための表示画像書込み信号を上記画素に供給することを特徴とする付記15に記載のマトリクス表示装置の駆動方法。

（付記19）上記予備書込み信号は、上記表示画像書込み信号を所定の信号によりマスクして生成することを特徴とする付記18に記載のマトリクス表示装置の駆動方法。

【0081】

【発明の効果】以上説明したように、本発明によれば、

表示画像を表示する画素に表示画像に応じた表示画像電圧をデータ信号線を介して供給する所定時間前に、当該画素に上記表示画像電圧とは異なり、表示画像の階調変化に対して速やかに応答可能な電圧を予備書込み電圧として供給する。これにより、応答前および応答後に表示画像として表示する画像の階調変化にかかわらず、表示装置における応答速度を速くし、表示画像を速やかに表示することができる。

【図面の簡単な説明】

10 【図1】第1の実施形態によるマトリクス表示装置を適用した液晶表示装置の一構成例を示すブロック図である。

【図2】第1の実施形態における液晶表示装置を駆動する駆動波形の一例を示す図である。

【図3】表示データ電圧および予備書込み電圧を生成する動作を説明するための図である。

【図4】表示データ書込みパルスおよび予備書込みパルスを生成する動作を説明するための図である。

20 【図5】第1の実施形態における液晶表示装置の動作を示すタイミングチャートである。

【図6】第2の実施形態によるマトリクス表示装置を適用した液晶表示装置の一構成例を示すブロック図である。

【図7】第2の実施形態における液晶表示装置の動作を示すタイミングチャートである。

【図8】液晶表示装置の動作を示すタイミングチャートの他の例を示す図である。

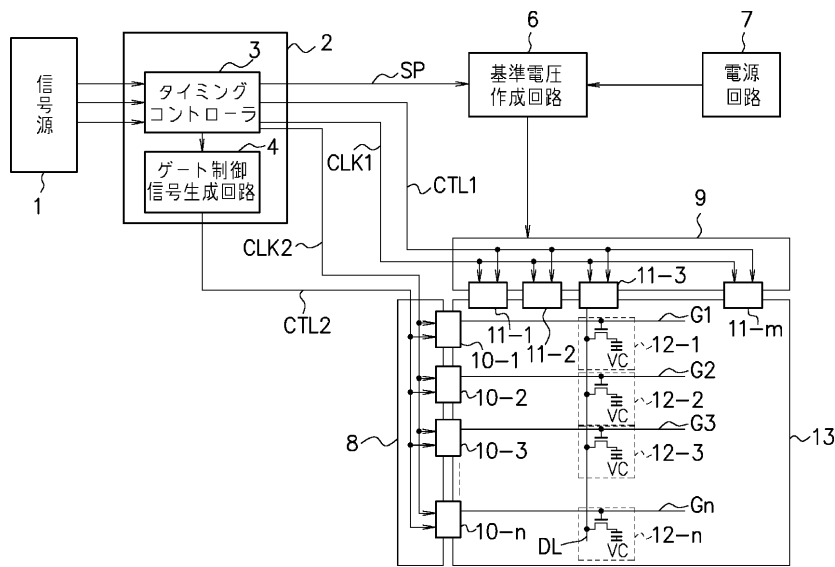
【図9】予備書込みパルスおよび表示データ書込みパルスの他の例を示す図である。

30 【図10】表示画素の階調変化に対する応答速度の一例を示す図である。

【符号の説明】

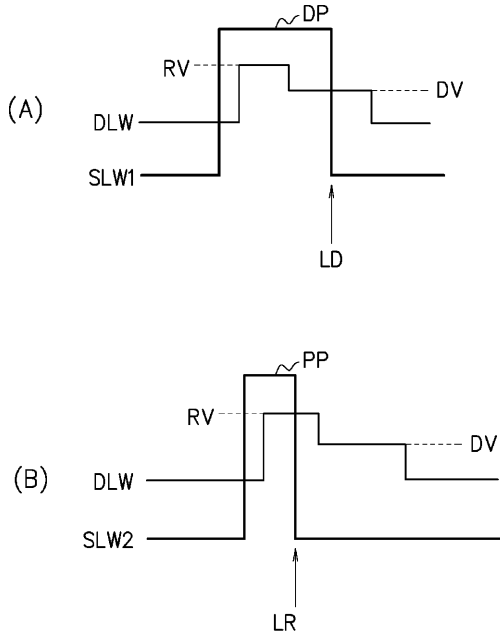
- 1 信号源
- 2 制御回路
- 3 タイミングコントローラ
- 4 ゲート制御信号生成回路
- 6 基準電圧作成回路
- 7 電源回路
- 8 ゲート駆動回路
- 9 データ駆動回路
- 10-1～10-n ゲートドライバ
- 11-1～11-m データドライバ
- 12-1～12-n 画素
- 13 表示部
- G1～Gn スキャンライン
- DL データライン

【図1】



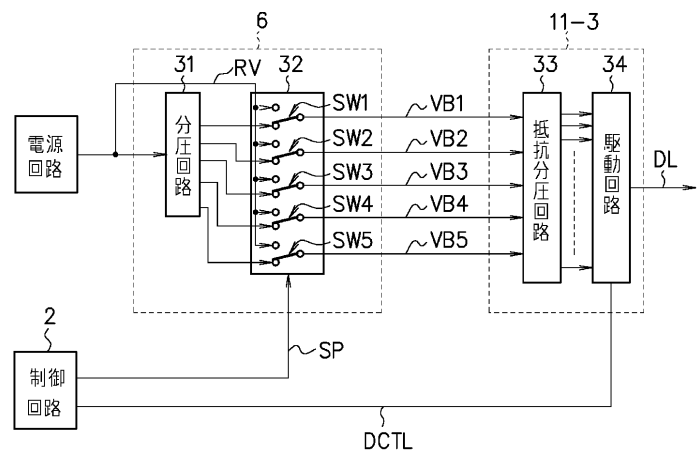
第1の実施形態における液晶表示装置の構成例

【図2】



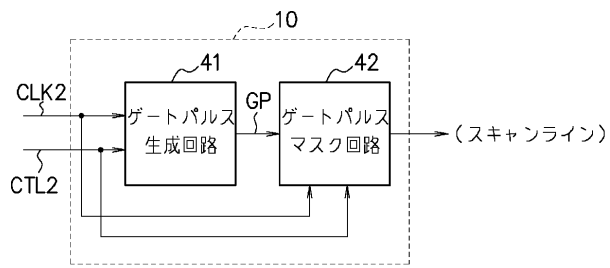
駆動波形の一例

【図3】

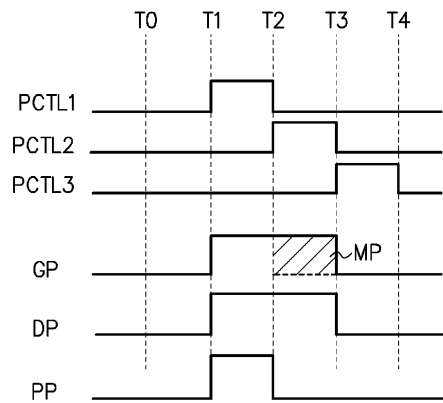


データ信号電圧の生成動作の説明図

【図4】



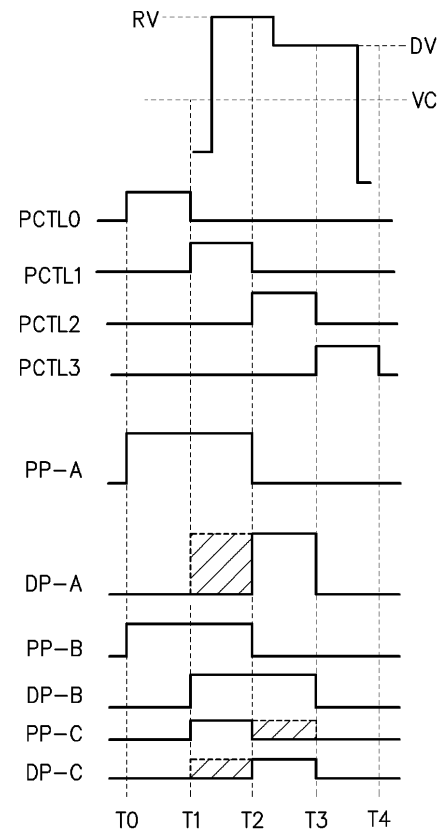
(A)



(B)

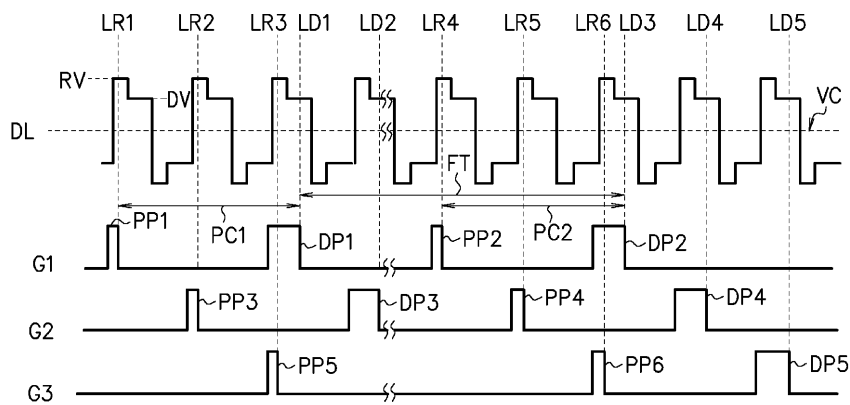
ゲート信号の生成動作の説明図

【図9】



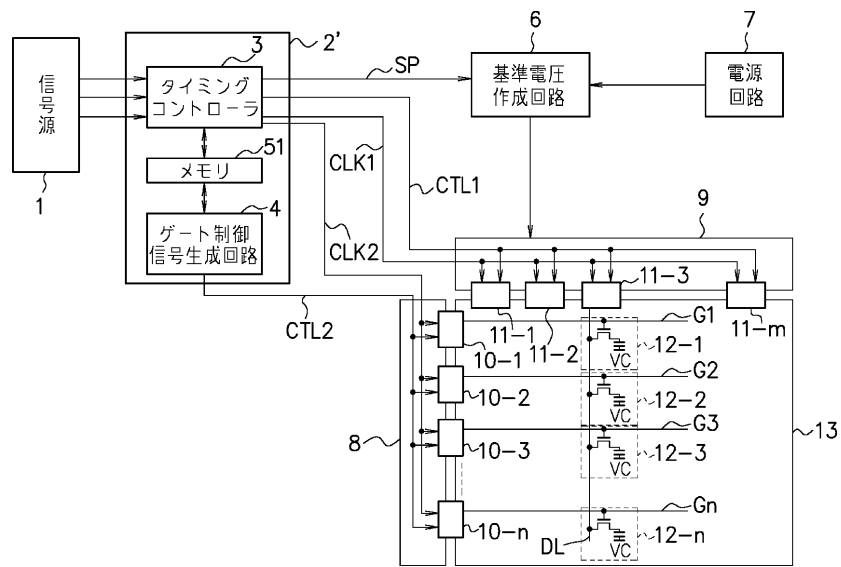
ゲート信号の他の例

【図5】



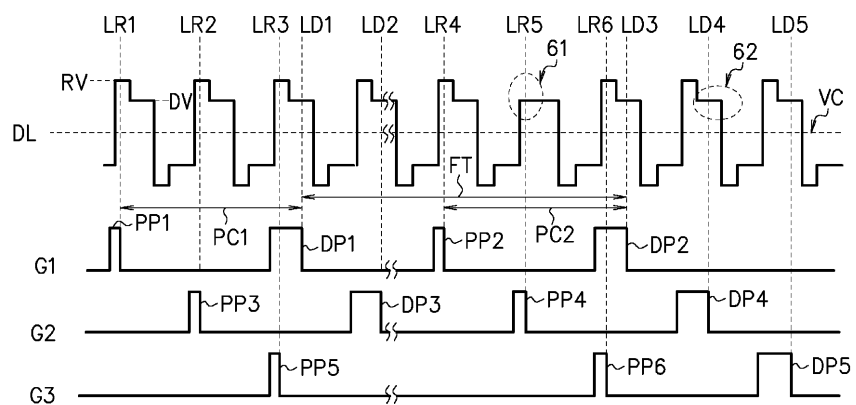
液晶表示装置の動作を示すタイミングチャート

【図6】



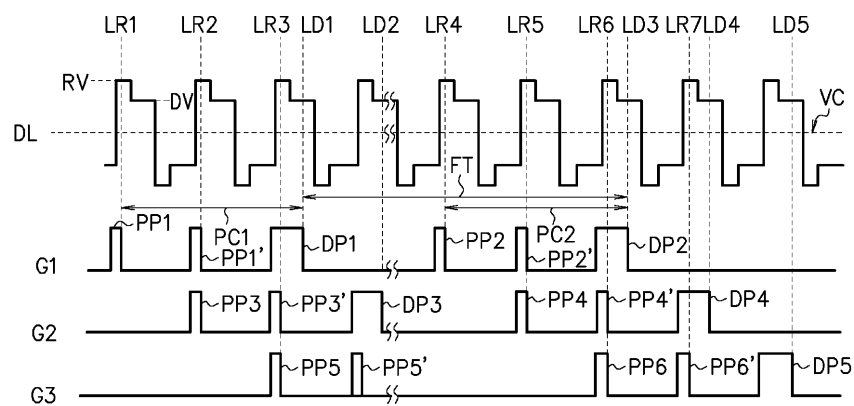
第2の実施形態における液晶表示装置の構成例

【図7】



液晶表示装置の動作を示すタイミングチャート

【図8】



液晶表示装置の動作を示すタイミングチャートの他の例

【図10】

		応答後階調				
		1(黒)	16	32	48	64(白)
応答前階調	1(黒)		E	E	D	A
	16	A		D	B	A
	32	A	D		C	A
	48	A	B	C		A
	64(白)	A	A	A	A	
		A	B	C	D	E
		早い				遅い

階調変化に対する液晶の応答速度の一例

フロントページの続き

(51)Int.Cl.⁷
G 0 9 G 3/20

識別記号
6 2 3
6 4 1

F I
G 0 9 G 3/20

テマコード^{*}(参考)
6 2 3 C
6 4 1 C

(72)発明者 田中 克憲
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 岸田 克彦
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(72)発明者 鈴木 俊明
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

F ターム(参考) 2H093 NA16 NA51 NB07 NB12 NB29
NC03 NC11 ND32
5C006 AA16 AC21 AF42 AF45 AF46
AF51 AF53 AF61 AF71 AF83
BB16 BC03 BC12 BF02 BF43
FA14
5C080 AA10 BB05 DD03 DD08 EE29
FF11 JJ02 JJ03 JJ04

专利名称(译)	矩阵显示装置及矩阵显示装置的驱动方法		
公开(公告)号	JP2003162256A	公开(公告)日	2003-06-06
申请号	JP2001358351	申请日	2001-11-22
[标]申请(专利权)人(译)	富士通显示技术股份有限公司		
申请(专利权)人(译)	富士通显示器科技公司		
[标]发明人	形川晃一 田中克憲 岸田克彦 鈴木俊明		
发明人	形川 晃一 田中 克憲 岸田 克彦 鈴木 俊明		
IPC分类号	G02F1/133 G09G3/20 G09G3/36		
CPC分类号	G09G3/3677 G09G3/3648 G09G3/3688 G09G3/3696 G09G2310/0251 G09G2320/0252 G09G2320/0257 G09G2340/16		
FI分类号	G09G3/36 G02F1/133.520 G02F1/133.550 G02F1/133.570 G09G3/20.621.F G09G3/20.623.C G09G3/20.641.C		
F-TERM分类号	2H093/NA16 2H093/NA51 2H093/NB07 2H093/NB12 2H093/NB29 2H093/NC03 2H093/NC11 2H093/ND32 5C006/AA16 5C006/AC21 5C006/AF42 5C006/AF45 5C006/AF46 5C006/AF51 5C006/AF53 5C006/AF61 5C006/AF71 5C006/AF83 5C006/BB16 5C006/BC03 5C006/BC12 5C006/BF02 5C006/BF43 5C006/FA14 5C080/AA10 5C080/BB05 5C080/DD03 5C080/DD08 5C080/EE29 5C080/FF11 5C080/JJ02 5C080/JJ03 5C080/JJ04 2H193/ZD21 2H193/ZF03		
代理人(译)	横山纯一		
其他公开文献	JP4187962B2		
外部链接	Espacenet		

摘要(译)

解决的问题：在显示装置中，不管响应前后的显示图像的灰度如何，都可以提高响应速度，从而可以迅速显示显示图像。在将像素排列成矩阵的液晶显示装置中，在通过数据线和扫描线将显示数据电压DV提供给像素之前的预定时间给出响应之后的显示图像的灰度值。无论如何，当将具有响应于灰度变化的灰度值快速的初步写入电压RV提供给像素并且将显示数据电压DV提供给像素时，总是将初步写入电压RV提供给像素。这样，无论响应后的显示图像的灰度值（显示数据电压DV）如何，都可以提高构成液晶显示装置的液晶的响应速度，并且可以将显示图像迅速地显示在显示单元13上。为此。

