

(19)日本国特許庁 (J P)

(12) **公 開 特 許 公 報** (A)

(11)特許出願公開番号

特開2001－320059

(P2001－320059A)

(43)公開日 平成13年11月16日(2001.11.16)

(51)Int.Cl ⁷	識別記号	F I	テ-マコード [*] (参考)
H 0 1 L 29/786		G 0 9 F 9/30	330 Z 2 H 0 9 2
21/336			338 5 C 0 9 4
G 0 2 F 1/1368		H 0 1 L 29/78	612 D 5 F 1 1 0
G 0 9 F 9/30	330	G 0 2 F 1/136	500
	338	H 0 1 L 29/78	612 C
審査請求 有 請求項の数 9 O L (全 12数)			

(21)出願番号 特願2000－291922(P2000－291922)

(22)出願日 平成12年9月26日(2000.9.26)

(31)優先権主張番号 89108716

(32)優先日 平成12年5月5日(2000.5.5)

(33)優先権主張国 台湾(TW)

(71)出願人 599142729

奇美電子股▲ふん▼有限公司

台湾台南県台南科学工業園区新市郷奇業路
1号

(72)発明者 呉 炳昇

台湾台南県台南科学工業園区奇業路1号 奇
美電子股▲ふん▼有限公司内

(72)発明者 丁 景隆

台湾台南県台南科学工業園区奇業路1号 奇
美電子股▲ふん▼有限公司内

(74)代理人 100082072

弁理士 清原 義博

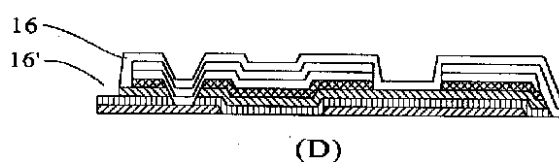
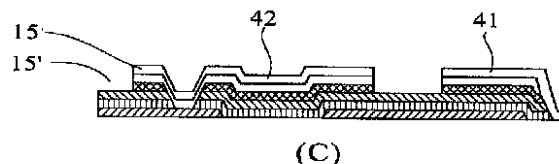
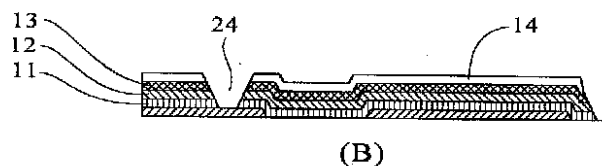
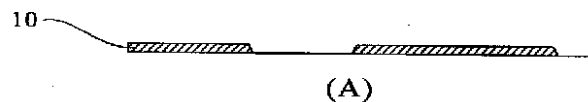
最終頁に続く

(54)【発明の名称】 薄膜トランジスタ液晶表示装置とその製造方法

(57)【要約】 (修正有)

【課題】 透明導体層と金属導線の短絡を有効に防止する方法を持つ液晶表示装置とその製造方法を提供する。

【解決手段】 透明基板上に金属層10を堆積し、第1マスクを用いて金属導線のパターンを形成し金属層10をエッチングする。次に透明基板上に絶縁層11、非結晶半導体層12、及び高ドープ半導体層13を順番に堆積し、第2マスクを用いてコンタクトホール24のパターン及び金属導線を覆うパターンを形成し、高ドープ半導体層13、非結晶半導体層12及び絶縁層11をエッチングする。次に透明基板上に透明導体層15を堆積し、第3マスクを用いて前記コンタクトホール24を繋ぐコンタクトライン42、TFTのドレイン41及び画素電極のパターンを形成し、透明導体層15及び高ドープ半導体層13をエッチングする。更に透明基板上に保護層16を堆積し、第4マスクを用いて保護エリアのパターンを形成し、保護層16及び非結晶半導体層12をエッチングする。



【特許請求の範囲】

【請求項1】 透明基板上に金属層を堆積する工程と、第1のマスクを用いて、直交するが実質上接触しない複数本の金属導線のパターンを形成し、前記金属層をエッチングする工程と、

前記透明基板上に、絶縁層、非結晶半導体層及び高ドーパ半導体層を順番に堆積する工程と、

第2のマスクを用いて、コンタクトホールを残しながら前記金属導線を覆うパターンを形成し、前記高ドーパ半導体層、非結晶半導体層及び絶縁層をエッチングする工程と、

前記透明基板上に透明導体層を堆積する工程と、

第3のマスクを用いて、画像電極及び前記コンタクトホールを繋ぐコンタクトラインのパターンを形成し、前記透明導体層及び前記高ドーパ半導体層をエッチングする工程と、

前記透明基板上に保護層を堆積する工程と、

第4のマスクを用いて、保護エリアのパターンを形成し、前記保護層及び前記非結晶半導体層をエッチングする工程と、

を含む液晶表示装置の製造方法。

【請求項2】 第2のマスクを用いて、ソース領域、ドレイン領域、及び前記ソース領域とドレイン領域を繋ぐチャンネルのパターンを形成する、請求項1記載の液晶表示装置の製造方法。

【請求項3】 第3のマスクを用いて、ソース領域及びドレイン領域のパターンを形成する、請求項1記載の液晶表示装置の製造方法。

【請求項4】 透明基板上に第1金属層を堆積する工程と、

第1のマスクを用いて、直交するが実質上接触しない複数本の金属導線のパターンを形成し、前記第1金属層をエッチングする工程と、

前記透明基板上に、絶縁層、非結晶半導体層、高ドーパ半導体層及び第2金属層を順番に堆積する工程と、

第2のマスクを用いて、コンタクトホールを残しながら前記金属導線を覆うパターンを形成し、前記第2金属層、高ドーパ半導体層、非結晶半導体層及び絶縁層をエッチングする工程と、

前記透明基板上に透明導体層を堆積する工程と、

第3のマスクを用いて、画像電極及び前記コンタクトホールを繋ぐコンタクトラインのパターンを形成し、前記透明導体層及び前記高ドーパ半導体層をエッチングする工程と、

前記透明基板上に保護層を堆積する工程と、

第4のマスクを用いて、保護エリアのパターンを形成し、前記保護層及び前記非結晶半導体層をエッチングする工程と、

を含む、液晶表示装置の製造方法。

【請求項5】 第2のマスクを用いて、ソース領域、ド

*レイン領域、及び前記ソース領域とドレイン領域を繋ぐチャンネルのパターンを形成する、請求項4記載の液晶表示装置の製造方法。

【請求項6】 第3のマスクを用いて、ソース領域、ドレイン領域のパターンを形成する、請求項4記載の液晶表示装置の製造方法。

【請求項7】 複数行の繋がっている金属線と、前記繋がっている金属線と同じ層にあるが、複数列の繋がっていない金属線と、前記繋がっている金属線と前記繋がっていない金属線との交差点に形成された薄膜トランジスタと、複数個の透明電極と、を備える液晶表示装置において、前記金属線は、コンタクトホール部を除いて絶縁層に覆い隠され、また、前記透明電極と同じ層のコンタクトラインで、前記コンタクトホールを通して前記繋がっていない金属線を相互に繋ぎ合せている、液晶表示装置。

【請求項8】 前記コンタクトラインは、前記繋がっている金属線を跨ぐ、請求項7記載の液晶表示装置。

【請求項9】 前記コンタクトラインの下に形成される第2金属層を含む、請求項7記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置とその製造方法に関し、特に透明導体層と金属導線の短絡を有効に防止する方法を持つ液晶表示装置とその製造方法に関する。

【0002】

【従来の技術】米国特許5,346,833号公報「Simplified method of making active matrix liquid crystal display」には、従来よりも簡単な液晶表示装置の製造プロセスが開示されている。この特許によると、3つのリソグラフィ・プロセスで液晶表示装置の薄膜トランジスタを製造できる。従来の6～9個のリソグラフィ・プロセスで薄膜液晶トランジスタを作ることによって生じた低い歩留まりと高いコストという問題を解決した。図1を参照しながら、この特許の製造プロセスを説明する。第1工程では、透明基板上に金属層を堆積し、相互に大体直交するが接触しない複数本の金属導線100をリソグラフィで形成する。第2工程では、絶縁層、非結晶半導体層及び高ドーパ半導体層を堆積し、金属導線の交差点近くの薄膜トランジスタ(TFT)のソース領域101、ドレイン領域102及びチャンネル103をリソグラフィで形成する。第3工程では、透明導電層を堆積し、画素電極104、ドレイン電極105、及び金属導線を繋ぐコンタクトライン106をリソグラフィで形成する。

【0003】

【発明が解決しようとする課題】前述のプロセスで作られた液晶表示装置は、金属導線に対して、交差点の近辺以外、他の領域の上には絶縁層が形成されていない。透明導電層を堆積する第3工程の後、透明導電層のリソグ

ラフィ工程中に残り物が存在した場合には、透明導電層と金属導線の短絡現象が発生し、当該画素が動作せず、結果的には製品の歩留まりの低下をもたらす。

【0004】さらに、金属導線は透明導電層で形成されたコンタクトラインを用いて繋ぎ合わさっている。透明導電層は金属導線よりも高い抵抗値を持つITO (Indium TinOxide) で作られた場合が多いため、結果的に金属導線の全体の抵抗が上がってしまう。

【0005】本発明は、透明導電層のリソグラフィ工程において残り物が有っても、画素電極と金属導線が短絡しない液晶表示装置及びその製造方法を提供する。

【0006】本発明のもう一つの目的は、金属導線を繋ぎ合わせるコンタクトラインの抵抗値を低減できる液晶表示装置及びその製造方法を提供する。

【0007】

【課題を解決するための手段】本発明に係わる液晶表示装置の製造方法は以下の各ステップを含む。透明基板上に金属層を堆積する。第1マスクを用いて、相互に大体直交するが繋がっていない複数本の金属導線のパターンを形成し、前記金属層をエッチングすると共に、レジストを除去する。前記透明基板上に絶縁層、非結晶半導体層、及び高ドープ半導体層を順番に堆積する。第2マスクを用いてコンタクトホールのパターン、及び前記金属導線を覆うパターンを形成し、高ドープ半導体層、非結晶半導体層及び絶縁層をエッチングすると共に、レジストを除去する。前記透明基板上に透明導電層を堆積する。第3マスクを用いて、前記コンタクトホールを繋ぐコンタクトライン、TFT のドレイン、及び画素電極のパターンを形成し、前記透明導電層及び前記高ドープ半導体層をエッチングすると共に、レジストを除去する。前記透明基板上に保護層を堆積する。第4マスクを用いて保護エリアのパターンを形成し、前記保護層及び前記非結晶半導体層をエッチングすると共に、レジストを除去する。

【0008】本発明に係わる液晶表示装置の製造方法は以下の各ステップを含む。透明基板上に第1金属層を堆積する。第1マスクを用いて相互に大体直交するが繋がっていない複数本の金属導線のパターンを形成し、前記第1金属層をエッチングすると共に、レジストを除去する。前記透明基板上に絶縁層、非結晶半導体層、高ドープ半導体層及び第2金属層を順番に堆積する。第2マスクを用いて、コンタクトホールのパターン、及び前記金属導線を覆うパターンを形成し、第2金属層、高ドープ半導体層、非結晶半導体層及び絶縁層をエッチングすると共に、レジストを除去する。前記透明基板上に透明導電層を堆積する。第3マスクを用いて、前記コンタクトホールを繋ぐコンタクトライン、TFT のドレイン、及び画素電極のパターンを形成し、前記透明導電層、第2金属層及び前記高ドープ半導体層をエッチングすると共に、レジストを除去する。前記透明基板上に保護層を堆

積する。第4マスクを用いて保護エリアのパターンを形成し、前記保護層及び前記非結晶半導体層をエッチングすると共に、レジストを除去する。

【0009】本発明に係わる液晶表示装置は、透明基板と、前記透明基板上に堆積し、相互に直交しあうが繋がっていない複数本の金属導線を含む金属層と、前記金属導線を覆うが、交差点に繋がっていない金属導線の端部にコンタクトホールを形成する絶縁層と、コンタクトホールを残しながら、導線の交差領域を覆う非結晶半導体層と、コンタクトホールとTFT のドレイン領域を残しながら、導線の交差領域を覆う高ドープ半導体層と、画像電極、TFT のドレイン、及びコンタクトホールを繋ぐコンタクトラインを形成する透明導電層と、導線の交差領域、コンタクトホール、TFT のチャンネルを覆う保護層からなる。

【0010】

【発明の実施の形態】以下、図面を参照しながら本発明の実施の形態を説明する。

【0011】(第1の実施の形態) 本発明は、4つのリソグラフィ(photolithographic) プロセスを用いて液晶表示装置を製造する。図2から図5を参照しながら本発明による液晶表示装置の製造方法の各ステップを詳しく説明する。

【0012】第1ステップは、透明基板上に第1金属層10、例えばアルミニウム又はクロームを堆積する工程である。前記透明基板の材質は、例えばガラスである。次に、図2(B)の第1マスクを用いて図2(A)のパターンを形成し、前記金属層10をエッチングすると共に、レジストを除去する。本ステップで形成されたパターンは、薄膜トランジスタ(Thin Film Transistor、以下TFT と称す)を接続する金属導線、即ち走査線20及びデータ線21、を含む。本実施の形態の場合は、各走査線20が連続の導線であり、各データ線21が走査線20とほぼ直交するが繋がっていない不連続導線である。もちろん、連続のデータ線と不連続の走査線を形成してもよい。図2は、1本のデータ線21と1本の走査線20の交差領域を示す上面図である。

【0013】第2ステップは、透明基板上に絶縁層(insulating layer)11、非結晶半導体層(amorphous semiconductor)12、及び高ドープ半導体層(heavily-doped semiconductor)13を順番に堆積する工程である。前記絶縁層11は例えば窒化ケイ素(silicon nitride)であり、非結晶半導体層12は例えば非結晶シリコン(amorphous silicon, a-Si)である。また、高ドープ半導体層13は例えば高ドープシリコン(heavily-doped silicon, n+Si)である。次に、図3(B)の第2マスクを用いて図3(A)のパターンを形成し、前記高ドープ半導体層13、非結晶半導体層12、及び絶縁層11をエッチングすると共に、レジストを除去する。本ステップで形成されたパターンは、不連続のデータ線21の端部に

コンタクトホール24を残し、かつ走査線20の上に狭いチャンネル22を形成しながら、走査線20とデータ線21を覆う。同時に、チャンネル22の片方にソース領域31、残りの一方にドレイン領域32を形成する。

【0014】第3ステップは、透明基板上に透明導体層(transparent conductor)15、例えばITO (Indium Tin Oxide)を堆積する工程である。透明導体層を堆積した後に、図4(B)の第3マスクを用いて図4(A)のパターンを形成し、前記透明導体層15及び高ドープ半導体層13をエッチングすると共に、レジストを除去す

【0015】第4ステップでは、透明基板上に保護層(passivation layer)16を堆積した後、図5(A)のパターンを形成し、前記保護層16及び非結晶半導体層12をエッチングすると共に、レジストを除去する。本

【0016】図6と図7を参照しながら、本発明の液晶表示装置の製造方法を更に説明する。図6は図5(A)のA-B断面図であり、即ちチャンネル22の断面図である。図6の中の(A)、(B)、(C)、(D)は、第1、第2、第3及び第4ステップ各々の工程後の断面を示す断面図である。図7は、図5(A)のC-D-E-F断面図であり、即ちデータ線21、走査線20、ドレイン41及び画像電極40の各部を示す断面図である。図7の中の(A)、(B)、(C)、(D)は、第1、第2、第3及び第4各々の工程後の断面を示す断面図である。

【0017】プロセスの第1ステップの工程後では、図6(A)に示すように、チャンネル22にはただ一つの金属層しかない。図7(A)に示すように、データ線21と走査線20の間にはギャップが存在し、即ち、データ線21と走査線20が相互に接触していない。

【0018】プロセスの第2ステップの工程後では、図6(B)に示すように、チャンネル22の上には絶縁層11、非結晶半導体層12及び高ドープ半導体層13が形成される。光に照射されないように金属層10を用いて前記チャンネル22を保護するため、絶縁層11、非結晶半導体層12及び高ドープ半導体層13の幅が金属層10の幅よりも狭い。図7(B)に示すように、データ線21と走査線20の上にも、絶縁層11、非結晶半導体層12及び高ドープ半導体層13が形成され、しかもデータ線21の上にはコンタクトホール24が形成される。

【0019】プロセスの第3ステップの工程後では、図

6(C)に示すように、チャンネル22の両側に透明導体層15が形成される。図7(C)に示すように、データ線21の上には、透明導体層で形成されたコンタクトライン42を用いて、走査線20を跨いでデータ線21を繋ぐ。同時に、走査線20の上にはドレイン41が形成され、コンタクトライン42とドレイン41の間には適当な間隔を有する。また、図7(C)の左側のエリア15'に示されるように、本ステップにおいて注意しなければならないのは、透明導体層15以外の高ドープ半導体層13をエッチングで取り除く必要がある。

【0020】プロセスの第4ステップの工程後では、図6(D)に示すようにチャンネル22の上には保護層16が形成される。同時に、図7(D)に示すようにコンタクトライン42とドレイン41の上に保護層16が形成される。また、図7(D)の左側のエリア16'に示すように、本ステップにおいて注意しなければならないのは、保護層16以外の非結晶半導体層12をエッチングで取り除いてTFTを形成する必要があることである。

【0021】次に図5(B)と図8を参照しながら説明する。図5(B)は、透明導体層において何かの原因で残留が発生してしまう場合の状態図であり、図8は図5(B)のG-H断面図である。図8の(A)～(D)各々はプロセスの第1から第4ステップまでの各工程後の断面図である。第1ステップでは、金属層10を形成する。第2ステップでは、絶縁層11、非結晶半導体層12及び高ドープ半導体層13を形成する。金属層10は絶縁層11によって覆い隠される。第3ステップでは、透明導体層15を形成する。同時に、高ドープ半導体層13をエッチングで除去する。第4ステップでは、保護層16を形成する。同時に、非結晶半導体層12をエッチングで除去する。以上から判るように、データ線21と走査線20両方共に絶縁層11に覆われているため、たとえ透明導体層のエッチング工程において残留が発生しても、残留した透明導体層が金属層10と接触して短絡することが発生しない。従って、本発明の製造方法で作られた液晶表示装置は、従来よりも高い歩留まりを有する。

【0022】図9と図10を参照し、本実施の形態の第2ステップ工程において、絶縁層11、非結晶半導体層12、及び高ドープ半導体層13を堆積すると同時に、第2金属層14も堆積する。また、第3ステップ工程において、前記第2金属層14をエッチングする。前記第2金属層14と透明導電層15の結合により、コンタクトライン42の抵抗が下がる。

【0023】(第2の実施の形態)次に本発明の第2の実施の形態を説明する。プロセスの工程が第1の実施の形態と同じだが、TFTのレイアウトが違う。

【0024】図2を参照し、プロセスの第1ステップは、第1の実施の形態と同様のため説明を省略する。

【0025】プロセスの第2ステップは、絶縁層11、

非結晶半導体層 12、及び高ドープ半導体層 13 を順番に透明基板上に堆積する。その後、図 11 (B) の第 2 マスクを用いて図 11 (A) のパターンを形成し、前記高ドープ半導体層 13、非結晶半導体層 12、及び絶縁層 11 をエッチングすると共に、レジストを除去する。本ステップでは、走査線 20 とデータ線 21 等の金属導線を覆うパターンを形成しながら、不連続のデータ線 21 の端部にもコンタクトホール 24 を形成する。但し、チャンネル 22 は形成しない。

【0026】プロセスの第 3 ステップは、透明基板上に透明導体層 15 を堆積する。その後、図 12 (B) の第 3 マスクを用いて、図 12 (A) のパターンを形成し、前記透明導体層 15、及び高ドープ半導体層 13 をエッチングすると共に、レジストを除去する。本ステップにおいて形成されたパターンは、画像電極 40、画像電極 40 から延びたドレイン 41'、コンタクトライン 42、及びコンタクトライン 42 から延びたソース 31' を含む。ドレイン 41' とソースゲート 31' との間にチャンネル 22' が形成される。前記コンタクトライン 42 はデータ線 21 のコンタクトホール 24 と接触して同 20 じ行のデータ線 21 を導通させる。

【0027】プロセスの第 4 ステップは、透明基板上に保護層 16 を堆積する。その後、図 13 (B) の第 4 マスクを用いて図 13 (A) のパターンを形成し、前記保護層 16、及び非結晶半導体層 12 をエッチングする。レジストも除去する。本ステップにおいて形成されたパターンは、コンタクトライン 42 を覆う第 1 保護エリア 51、及びドレイン 41' とソースゲート 31' を覆う第 2 保護エリア 52、を含む。

【0028】次に、図 14 と図 15 を参照しながら、本 30 発明に係わる液晶表示装置の第 2 実施の形態の製造方法を更に説明する。図 14 は、図 13 (A) の M-N 断面図であり、図 14 の (A)、(B)、(C)、(D) 各々はプロセスの第 1、第 2、第 3 及び第 4 ステップ工程後の断面図である。図 15 は、図 13 (A) の I-J 断面図であり、図 15 の (A)、(B)、(C)、(D) 各々はプロセスの第 1、第 2、第 3 及び第 4 ステップ工程後の断面図である。

【0029】第 2 の実施の形態の製造方法は、例えば、高ドープ半導体層 13 の上に、更にもう一層の第 2 金属 40 層を堆積して、コンタクトラインとしての透明導体層の抵抗を下げる。

【0030】

【発明の効果】本発明による液晶表示装置の製造方法は、データ線と走査線等の金属導線が絶縁層に覆い隠されるため、例えば透明導体層をエッチングする時に、何かの原因で残留が発生しても、残留の透明導体層が金属導線と接触して短絡せず、高い歩留まりをもたらす。また、本発明の液晶表示装置の製造方法において、高ドープ半導体層と透明半導体層との間に、更にもう一層の第 50

2 金属層を堆積して、第 2 金属層と透明導体層の結合により、コンタクトラインとしての透明導体層の抵抗が下がる。

【図面の簡単な説明】

【図 1】従来の液晶表示装置に形成されたパターンである。

【図 2】本発明の第 1 リソグラフィ工程後のパターン及びそのマスクのパターンである。

【図 3】本発明の第 2 リソグラフィ工程後のパターン及びそのマスクのパターンである。

【図 4】本発明の第 3 リソグラフィ工程後のパターン及びそのマスクのパターンである。

【図 5】本発明の第 4 リソグラフィ工程後のパターンである。図 5 (A) は正常のパターンであり、図 5 (B) は透明導体層に残留が発生した場合の状態図である。

【図 6】図 5 (A) の A-B 断面の断面図である。

【図 7】図 5 (A) の C-D-E-F 断面の断面図である。

【図 8】図 5 (B) の G-H 断面の断面図である。

【図 9】図 5 (A) の A-B 断面の断面図であり、高ドープ半導体層の上にもう一層の第 2 金属層を堆積してある。

【図 10】図 5 (A) の C-D-E-F 断面の断面図であり、高ドープ半導体層の上にもう一層の第 2 金属層を堆積してある。

【図 11】本発明の第 2 の実施の形態の第 2 リソグラフィ工程後のパターン及びそのマスクのパターンである。

【図 12】本発明の第 2 の実施の形態の第 3 リソグラフィ工程後のパターン及びそのマスクのパターンである。

【図 13】本発明の第 2 の実施の形態の第 4 リソグラフィ工程後のパターン及びそのマスクのパターンである。

【図 14】図 13 (A) の M-N 断面の断面図である。

【図 15】図 13 (A) の I-J 断面の断面図である。

【符号の説明】

- | | |
|----|--|
| 10 | 第 1 金属層 (first metal layer) |
| 11 | 絶縁層 (insulating layer) |
| 12 | 非結晶半導体層 (amorphous semiconductor) |
| 13 | 高ドープ半導体層 (heavily-doped semiconductor) |
| 14 | 第 2 金属層 (second metal layer) |
| 15 | 透明導体層 (transparent conductive layer) |
| 16 | 保護層 (passivation layer) |
| 20 | 走査線 (scan line) |
| 21 | データ線 (data line) |
| 22 | チャンネル (channel) |
| 24 | コンタクトホール (contact window) |
| 31 | ソース領域 (source area) |
| 32 | ドレイン領域 (drain area) |
| 40 | 画像電極 (pixel electrode) |

(6)

特開2001-320059

10

*50
rea)

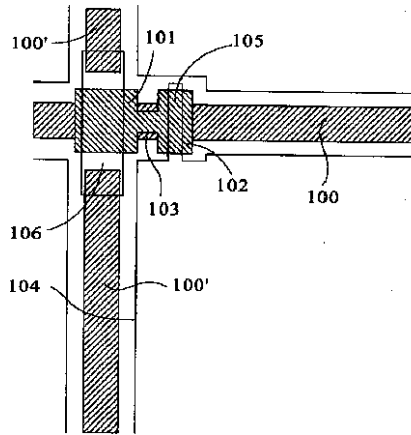
保護エリア (passivation a

*

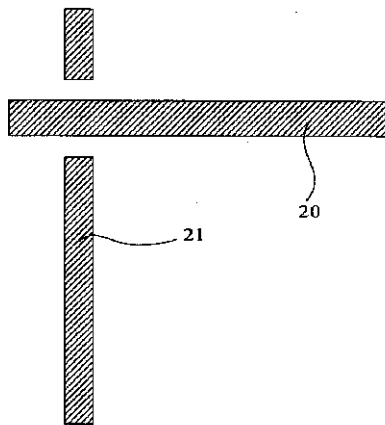
9

41 ドレイン (drain gate)
42 コンタクトライン (contact li
ne)

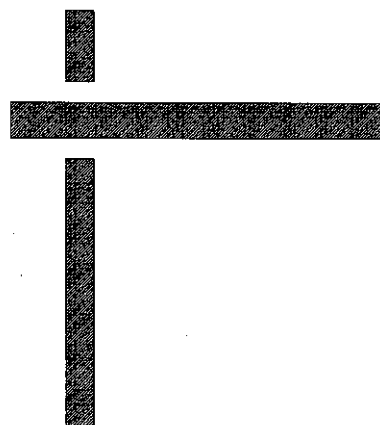
【図1】



【図2】

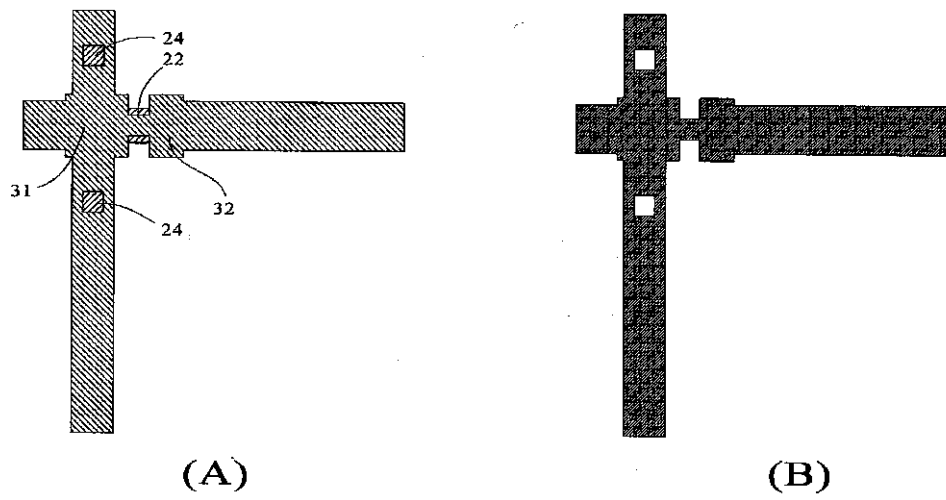


(A)

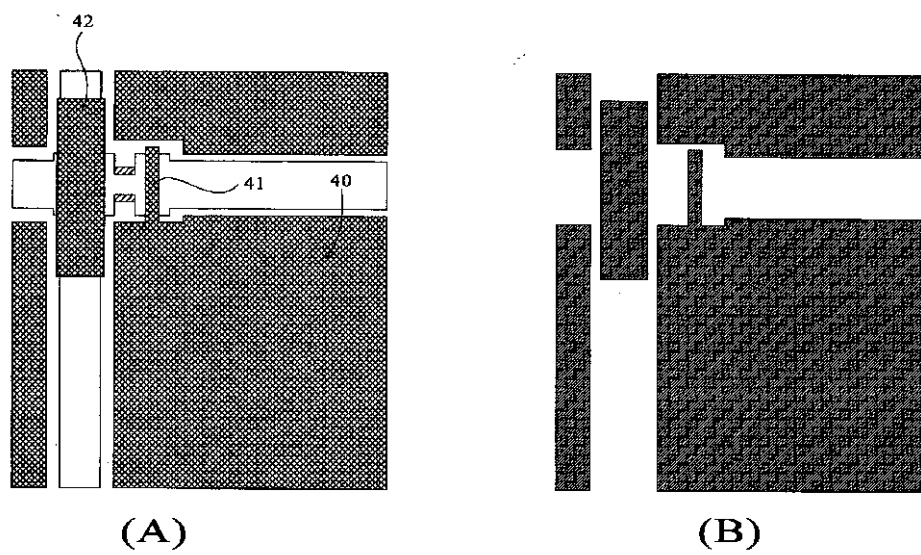


(B)

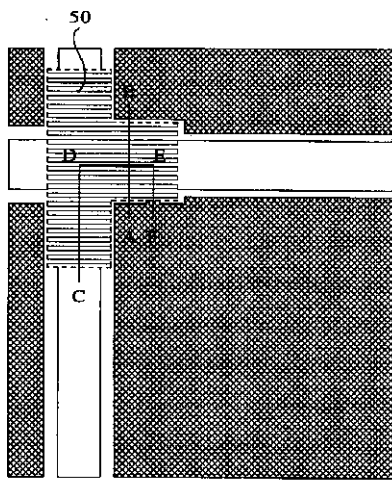
【図3】



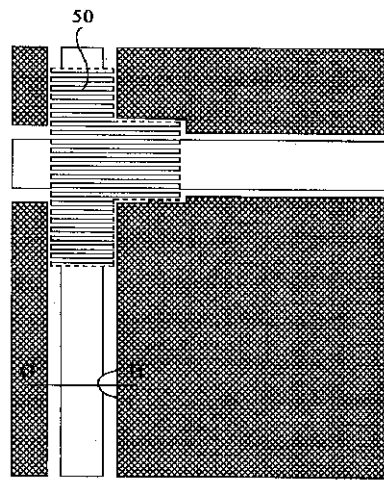
【図4】



【図5】



(A)

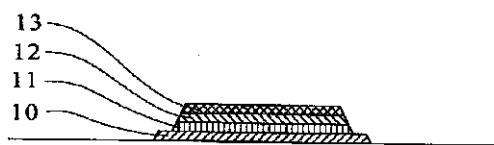


(B)

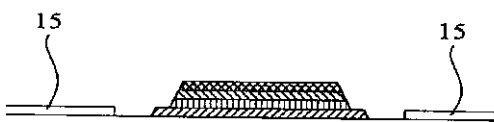
【図6】



(A)



(B)

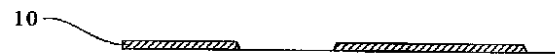


(C)

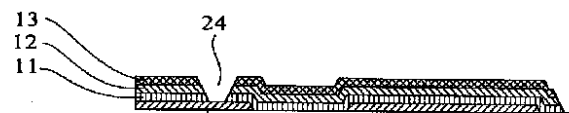


(D)

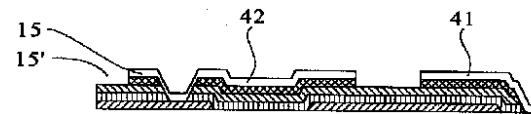
【図7】



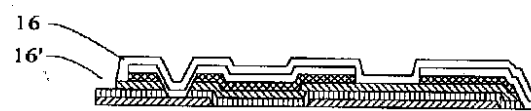
(A)



(B)

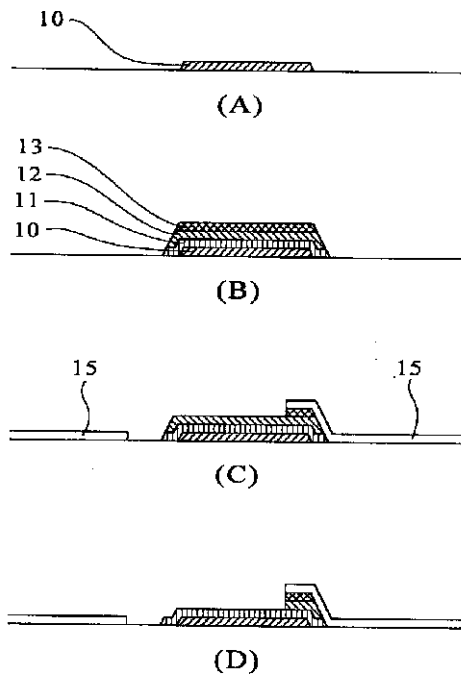


(C)

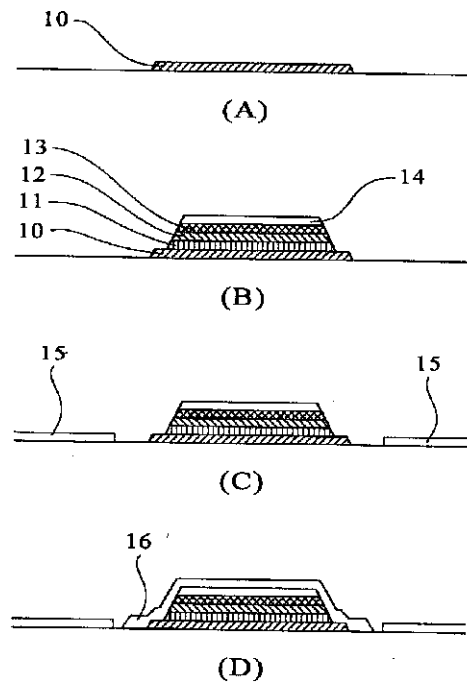


(D)

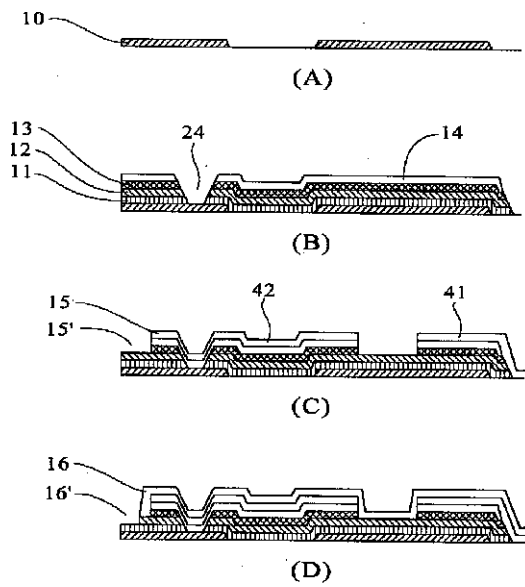
【図8】



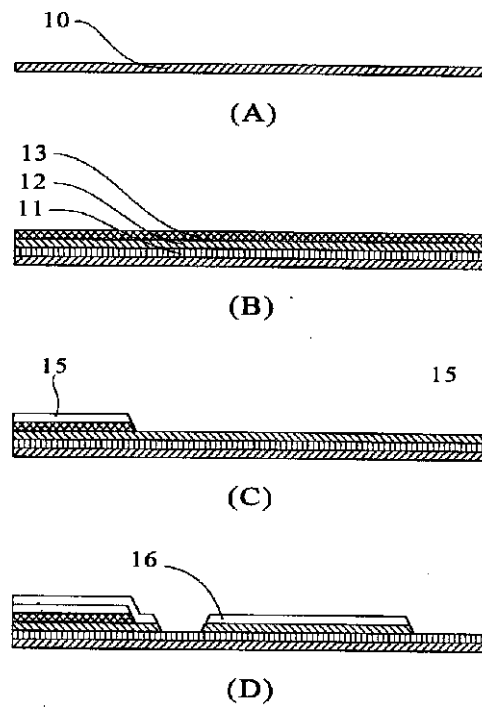
【図9】



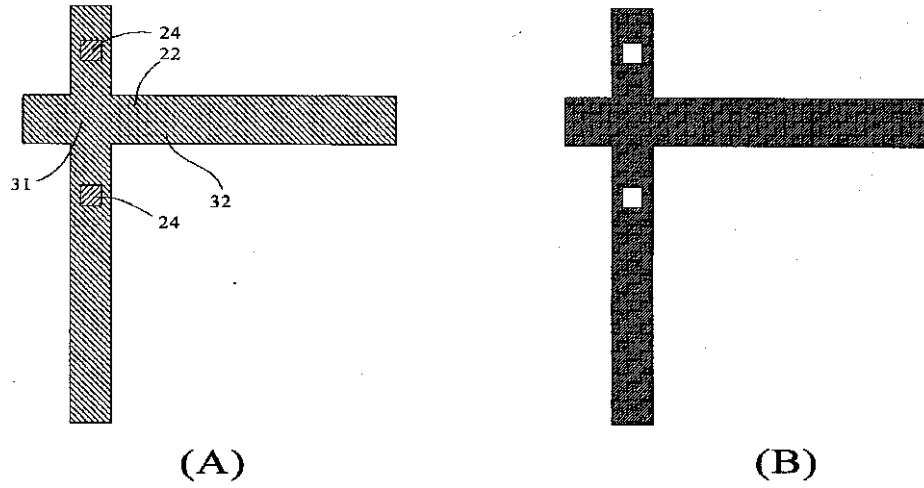
【図10】



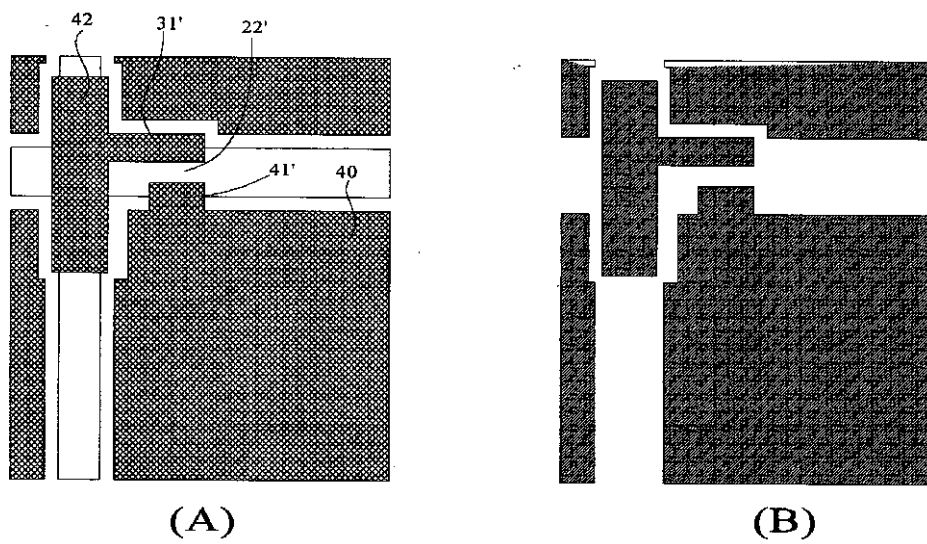
【図14】



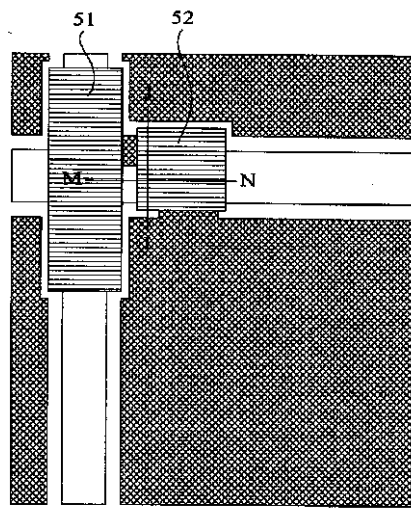
【図11】



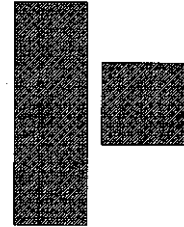
【図12】



【図13】



(A)

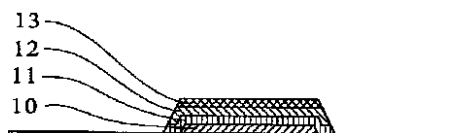


(B)

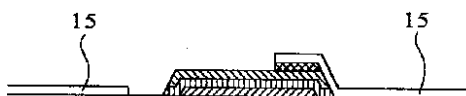
【図15】



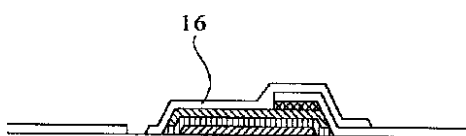
(A)



(B)



(C)



(D)

フロントページの続き

(72)発明者 古橋 弘幸
台湾台南県台南科学工業園区奇業路1号
奇美電子股▲ふん▼有限公司内

Fターム(参考) 2H092 JA26 JA29 JA38 JA42 JA44
JB13 JB23 JB32 JB33 JB38
JB57 KA05 KA07 KB14 MA05
MA08 MA14 MA15 MA16 MA18
MA19 MA20 MA27 MA35 MA37
MA41 NA25 NA27 NA29 PA06
QA06
5C094 AA42 BA03 BA43 CA19 DA13
EA04 EA05 EA07 FB12 FB14
FB15 GB10
5F110 AA03 AA26 BB01 EE03 EE04
FF03 GG02 GG15 HK07 HK09
HK21 HM19 NN02 NN72 QQ01

专利名称(译)	薄膜晶体管液晶显示装置及其制造方法		
公开(公告)号	JP2001320059A	公开(公告)日	2001-11-16
申请号	JP2000291922	申请日	2000-09-26
[标]申请(专利权)人(译)	群创光电股份有限公司		
申请(专利权)人(译)	奇美电子股▲ふん▼有限公司		
[标]发明人	吴炳昇 丁景隆 古橋弘幸		
发明人	吳 炳昇 丁 景隆 古橋 弘幸		
IPC分类号	G02F1/136 G02F1/1362 G02F1/1368 G09F9/30 H01L21/336 H01L27/12 H01L29/786		
CPC分类号	H01L27/12 G02F1/136204 G02F1/136227		
FI分类号	G09F9/30.330.Z G09F9/30.338 H01L29/78.612.D G02F1/136.500 H01L29/78.612.C G02F1/1368 G09F9/30.330		
F-TERM分类号	2H092/JA26 2H092/JA29 2H092/JA38 2H092/JA42 2H092/JA44 2H092/JB13 2H092/JB23 2H092/JB32 2H092/JB33 2H092/JB38 2H092/JB57 2H092/KA05 2H092/KA07 2H092/KB14 2H092/MA05 2H092/MA08 2H092/MA14 2H092/MA15 2H092/MA16 2H092/MA18 2H092/MA19 2H092/MA20 2H092/MA27 2H092/MA35 2H092/MA37 2H092/MA41 2H092/NA25 2H092/NA27 2H092/NA29 2H092/PA06 2H092/QA06 5C094/AA42 5C094/BA03 5C094/BA43 5C094/CA19 5C094/DA13 5C094/EA04 5C094/EA05 5C094/EA07 5C094/FB12 5C094/FB14 5C094/FB15 5C094/GB10 5F110/AA03 5F110/AA26 5F110/BB01 5F110/EE03 5F110/EE04 5F110/FF03 5F110/GG02 5F110/GG15 5F110/HK07 5F110/HK09 5F110/HK21 5F110/HM19 5F110/NN02 5F110/NN72 5F110/QQ01 2H192/AA24 2H192/CB42 2H192/CB46 2H192/CC04 2H192/CC73 2H192/CC75 2H192/EA15 2H192/EA72 2H192/EA74 2H192/GA42 2H192/HA62 5F110/CC07		
优先权	089108716 2000-05-05 TW		
其他公开文献	JP3455506B2		
外部链接	Espacenet		

摘要(译)

(带更正) 解决的问题: 提供一种液晶显示装置, 其具有有效地防止透明导体层与金属导线之间的短路的方法, 并提供其制造方法。金属层10沉积在透明基板上, 并且使用第一掩模形成金属导线的图案以蚀刻金属层10。接下来, 在透明基板上依次沉积绝缘层11, 非晶半导体层12和高深度半导体层13, 并通过使用第二掩模形成接触孔24的图案和覆盖金属导线的图案。蚀刻圆顶半导体层13, 非晶半导体层12和绝缘层11。接下来, 在透明基板上沉积透明导体层15, 并通过使用第三掩模形成连接接触孔24, TFT的漏极41和像素电极的图案的接触线42, 并形成透明导体层15和高漏极层。蚀刻半导体层13。此外, 在透明基板上沉积保护层16, 使用第四掩模形成保护区域的图案, 并且蚀刻保护层16和非晶半导体层12。

