

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4802090号
(P4802090)

(45) 発行日 平成23年10月26日 (2011.10.26)

(24) 登録日 平成23年8月12日 (2011.8.12)

(51) Int. Cl.

F I

G02F 1/133 (2006.01)

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

G02F 1/133 560

G09G 3/36

G09G 3/20 611A

G09G 3/20 623C

G09G 3/20 621B

請求項の数 24 (全 34 頁) 最終頁に続く

(21) 出願番号 特願2006-502502 (P2006-502502)
 (86) (22) 出願日 平成16年2月19日 (2004.2.19)
 (65) 公表番号 特表2006-518479 (P2006-518479A)
 (43) 公表日 平成18年8月10日 (2006.8.10)
 (86) 国際出願番号 PCT/IB2004/001028
 (87) 国際公開番号 W02004/075156
 (87) 国際公開日 平成16年9月2日 (2004.9.2)
 審査請求日 平成18年3月15日 (2006.3.15)
 (31) 優先権主張番号 03/02074
 (32) 優先日 平成15年2月20日 (2003.2.20)
 (33) 優先権主張国 フランス (FR)

前置審査

(73) 特許権者 500225778
 ネモブティック
 フランス国 マニ - レ - アモー、
 リュ、ギネメル、パルク、デュ、メランテ
 、1
 (74) 代理人 100117787
 弁理士 勝沼 宏仁
 (74) 代理人 100082991
 弁理士 佐藤 泰和
 (74) 代理人 100103263
 弁理士 川崎 康
 (74) 代理人 100107582
 弁理士 関根 毅
 (74) 代理人 100118843
 弁理士 赤岡 明

最終頁に続く

(54) 【発明の名称】 改善された双安定性ネマティック液晶ディスプレイ方法およびデバイス

(57) 【特許請求の範囲】

【請求項 1】

アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とすることを含む双安定性のネマティック液晶マトリクス・スクリーン (58) を備えるディスプレイ・デバイスであって、前記ディスプレイ・デバイスは、前記マトリクス・スクリーンの各画素に対する制御信号を生成しかつ印加するアドレス指定手段 (56) を含み、

前記制御信号は、 $0.1 \text{ V} / \mu\text{s}$ から $0.005 \text{ V} / \mu\text{s}$ の範囲にある勾配を呈する傾斜して立ち上がるエッジ (Fm) を有し、かつ前記立ち上がりエッジ (Fm) が $300 \mu\text{s}$ より長い持続期間 τ_R を呈することを特徴とするデバイス。

【請求項 2】

ディスプレイ・デバイスが、前記双安定性に対応する 2 つの安定した状態を備え、前記 2 つの状態のうちの一方の状態は、前記液晶の分子が少なくとも実質的に互いに平行であって、均一またはわずかにねじれており、前記 2 つの状態のうちの他方の状態は、プラスまたはマイナス 180° の程度のねじれだけ前記一方の状態と異なることを特徴とする請求項 1 に記載のデバイス。

【請求項 3】

前記アドレス指定手段 (56) は、前記 2 つの状態のうちのいずれかの状態を選択するための 2 つの段階を含む信号を生成し、第 1 の段階が前記立ち上がりエッジを含む閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする信号であり、

第 2 の段階が前記 2 つの安定した状態のうち一方の状態又は他方の状態を選択する信号であることを特徴とする請求項 2 に記載のデバイス。

【請求項 4】

前記 2 つの状態のうち一方の状態を選択する信号は、前記アドレス指定手段により生成された、前記選択段階の降下エッジにおける 2 つの連続する電圧レベルの低下が閾値 V を超えない信号であり、前記 2 つの状態のうち他方の状態を選択する信号は、前記アドレス指定手段により生成された、前記選択段階の降下エッジにおける 2 つの連続する電圧レベルの低下が閾値 V より大きな少なくとも 1 つの急な低下を含む信号であることを特徴とする請求項 3 に記載のデバイス。

【請求項 5】

前記立ち上がりエッジ (F_m) が、 $300\mu s$ から $20ms$ の持続期間 τ_R を呈することを特徴とする請求項 1 から 4 のいずれか一項に記載のデバイス。

【請求項 6】

前記アドレス指定手段 (56) により生成された前記制御信号は、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする段階の終わりで傾斜する降下エッジ (F_d) も有することを特徴とする請求項 1 から 5 のいずれか一項に記載のデバイス。

【請求項 7】

前記降下エッジ (F_d) の前記勾配は、前記立ち上がりエッジ (F_m) の前記勾配と同じ大きさであることを特徴とする請求項 6 に記載のデバイス。

【請求項 8】

各画素は、導電状態と非導電状態との間で切り替えられることができるそれぞれのトランジスタによって制御されることを特徴とする請求項 1 から 7 のいずれか一項に記載のデバイス。

【請求項 9】

前記デバイスは、行及び列のマトリクス状に複数の画素を備え、前記制御信号は、行信号と列信号の間の電圧差に対応し、前記行信号は複数の電圧レベルを有し、前記行信号の最終電圧レベルを印加し終えるのと同時に、前記列信号を印加し終え、前記列信号の持続時間は前記行信号の前記最終電圧レベルの持続時間より短いことを特徴とする請求項 1 から 7 のいずれか一項に記載のデバイス。

【請求項 10】

前記デバイスは、行及び列のマトリクス状に複数の画素を備え、前記制御信号は、行信号と列信号の間の電圧差に対応し、前記アドレス指定手段は、全ての行および列信号に共通電圧 V_M を加えることを特徴とする請求項 1 から 7、又は 9 のいずれか一項に記載のデバイス。

【請求項 11】

前記ディスプレイ・デバイスが前記双安定性に対応する 2 つの安定した状態を備え、

前記制御信号は、少なくとも第 1 のステップを含み、前記第 1 のステップの間に、前記制御信号は、少なくとも複数の画素を集合的に同一の状態に切り替え、前記第 1 のステップは、連続的に 2 つの段階として、前記立ち上がりエッジを含む閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする信号である第 1 の段階と、前記同一の状態を選択するための第 2 の段階とを備え、

前記制御信号は、少なくとも第 2 のステップを含み、前記第 2 のステップの間に、ディスプレイ全体が、各画素を、2 つの安定した状態のうち一方の状態又は他方の状態から選択された安定状態に切り替えるために多重化された行毎のモードでアドレス指定され、前記多重化されたモードは、1 つの行が選択され、その後、次の行が選択され最後の行まで選択され、各行が選択されるそれぞれの時において、選択された前記行内の全ての前記画素に前記制御信号が同時に印加される順次のアドレス指定モードを備えることを特徴とする請求項 1 乃至 7、9 又は 10 のいずれか一項に記載のデバイス。

【請求項 12】

前記第 1 のステップの信号は、前記複数の画素を、前記液晶の分子が少なくとも実質的に互いに平行であって、均一またはわずかにねじれた状態と、プラスまたはマイナス 180°の程度のねじれだけ異なる状態に切り替えることを特徴とする請求項 11 に記載のデバイス。

【請求項 13】

前記第 2 のステップの信号は、所定の選択された画素を、前記液晶の分子が少なくとも実質的に互いに平行である均一な状態に切り替えることを特徴とする請求項 11 から 12 のいずれか一項に記載のデバイス。

【請求項 14】

前記第 2 のステップの信号は、傾斜して立ち上がるエッジを表すことを特徴とする請求項 11 から 13 のいずれか一項に記載のデバイス。

10

【請求項 15】

前記第 1 のステップの信号は、前記マトリクス・スクリーンの全ての画素に同時に印加されることを特徴とする請求項 11 から 14 のいずれか一項に記載のデバイス。

【請求項 16】

前記デバイスは、行及び列のマトリクス状に複数の画素を備え、前記制御信号は、行信号と列信号の間の電圧差に対応し、前記アドレス指定手段(56)は、単一の方形波パルスの形態の列信号を生成することを特徴とする請求項 1 乃至 7、又は 9 乃至 15 のいずれか一項に記載のデバイス。

【請求項 17】

20

前記デバイスは、行及び列のマトリクスの形態における複数の画素を備え、前記制御信号は、前記行信号と前記列信号の間の電圧差に対応し、

前記アドレス指定手段(56)は、2つの電圧 $V_L(t)$ または0Vから1つの電圧を切り替えて行信号を生成する複数のアナログ・スイッチ(C_{01} から C_{04})と、3つの電圧 $+C(t)$ 、 $-C(t)$ 、または0Vから1つの電圧を切り替えて列信号を生成する複数のアナログ・スイッチ(C_{05} から C_{010})とを備えることを特徴とする請求項 1 乃至 7、又は 9 乃至 16 のいずれか一項に記載のデバイス。

【請求項 18】

前記アドレス指定手段(56)は、行の数の2倍に、列の数の3倍を加えた数に等しい数のアナログ・スイッチを備えることを特徴とする請求項 17 に記載のデバイス。

30

【請求項 19】

前記アナログ・スイッチ(C_{01} から C_{04})は、時間で変化するアナログ信号($V_L(t)$)が供給され、前記アナログ・スイッチ(C_{05} から C_{010})は、時間で変化するアナログ信号($+C(t)$ 、及び $-C(t)$)が供給されることを特徴とする請求項 17 または 18 に記載のデバイス。

【請求項 20】

前記アドレス指定手段(56)は、一定電圧(V_1 、 V_2)によって給電される前記アナログ・スイッチ(C_{01} から C_{04})と、一定電圧($+C$ 、 $V_0 + C$ 、 $-C$ 、 $V_0 - C$)によって給電される前記アナログ・スイッチ(C_{05} から C_{010})とを含むことを特徴とする請求項 17 又は 18 のいずれか一項に記載のデバイス。

40

【請求項 21】

前記アドレス指定手段(56)は、各行に関して、2つの相補的トランジスタ(60、62)を含む制御回路を備え、相補的トランジスタの主導電経路は、接地と、交互に電圧 V_1 または V_2 を受けることができる電源端子(64)との間に直列に接続されることを特徴とする請求項 17 に記載のデバイス。

【請求項 22】

電源端子(64)は、正信号のための電圧 V_1 および V_2 と、負信号のための電圧0Vおよび $V_1 - V_2$ を受けるとを特徴とする請求項 21 に記載のデバイス。

【請求項 23】

前記アドレス指定手段(56)は、各列に関して、3つのトランジスタ(70、72、

50

78)を有する制御回路を備え、その2つのトランジスタ(70、72)は、交互に電圧 $+C$ または $V_0 + C$ を受けるのに適した電源端子(74)と、交互に電圧 $-C$ または $V_0 - C$ を受けるのに適した電源端子(76)との間に直列に接続された主導電経路を有し、第3のトランジスタ(78)は、その主導電経路が、2つの前記トランジスタ(70、72)の共通点と、交互に電圧 $0V$ と V_0 を受けるのに適した電源端子(79)との間に配置されることを特徴とする請求項17に記載のデバイス。

【請求項24】

アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とすることを含む双安定性のネマティック液晶マトリクス・スクリーンを電氣的に制御する方法において、マトリクス・スクリーンに、 $0.1V/\mu s$ から $0.005V/\mu s$ の範囲にあり、持続時間が $300\mu s$ より長い勾配を呈する傾斜して立ち上がるエッジを有する制御信号を生成しかつ印加することを含むことを特徴とする方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶ディスプレイ・デバイスの分野に関し、より詳細には、本発明は、双安定性ネマティック・ディスプレイの切り替えを制御するためのデバイスおよび方法に関する。

【背景技術】

【0002】

本発明の目的

本発明の全般的な目的は、特許文献1に記載される双安定性ディスプレイ・デバイスを改善することである。それらのデバイスは、一般に「BiNem」デバイスと呼ばれる。この用語は、本特許出願に関連して使用される。そのようなデバイスの構造は、以下により詳細に記載される。

【0003】

使用される液晶の物理的な性質に応じて、ネマティック、コレステリック、スメクティック、強誘電などであるデバイス間で区別される。本発明が関連するネマティック・ディスプレイにおいて、アキラル(chiral)である、または例えばカイラル・ドーパント(chiral dopant)を添加することによってカイラルにされたネマティック結晶が使用される。このように、同時に均一または数ミクロンメートルより大きいカイラル・ピッチでわずかにねじれた状態が得られる。基板によって画定される表面近傍における液晶の方向付けおよびアンカリングは、前記基板に適用される配向処理または層によって自体が画定される。電界が存在しない場合、これは、均一またはわずかにねじれたネマティック組織を課す。

【0004】

現在まで提案されかつ作られたほとんどのデバイスは、単安定性である。電界が存在しない場合、ただ1つの状態がデバイスにおいて表される。それは、全セル・エネルギーの絶対最小値に対応する。電界の下、組織は連続的に変形され、その光学特性は、印加される電圧の関数として変化する。電界がオフに切り替えられたとき、ネマティック液晶は、単一の単安定性の状態に再び戻る。そのようなシステムの中で、当業者は、ツイステッド・ネマティック(TN)、スーパー・ツイステッド・ネマティック(STN)、電気制御された複屈折(ECB)ネマティック、垂直配向されたネマティック(VAN)、面内スイッチング(IPS)ネマティックなどの広く知られている動作モードを認めるであろう。

【0005】

ネマティック・ディスプレイの他のクラスは、双安定性、複数安定性、または準安定性であるネマティック・ディスプレイのクラスである。そのような状況の下で、電界が存在しない状態で安定または準安定である少なくとも2つの異なる状態は、セル内に表されることができる。2つの状態間の切り替えは、適切な電気信号を印加することによって実施

10

20

30

40

50

される。いったん画像が書き込まれると、画像は、双安定性のために電界が存在しない状態で記憶されたままである。双安定性ディスプレイのこのメモリは、多数の適用において非常に魅力的である。第1に、画像が遅いレート（すなわち、画像が変更されるべきときだけ）でリフレッシュされることを可能にし、携帯可能な機器におけるエネルギー消費の低減に関して非常に好ましい。第2に、メモリは、列の数とは無関係である画像品質を有して、非常に高い比で多重化が実行されることを可能にする。

【0006】

いわゆる「BiNem」双安定性スクリーンの説明（図1）

新規な双安定性ディスプレイが、特許文献1に記載され、かつBiNemディスプレイと呼ばれる。

10

【0007】

そのディスプレイは、図1に概略的に示される。

【0008】

それは、少なくとも一方が透明である2つのプレートまたは基板20、30間に配置された、カイラルにされたまたはコレステリックのネマティック液晶層10によって構成される。それぞれ基板20、30上に配置された電極22、32は、それらの間にあるカイラルにされたネマティック液晶10に電気制御信号を印加するように作用する。電極22、32は、所望の方向に液晶分子10を向けるように作用するアンカリング層24、34を担持する。マスタ・プレート上で、分子アンカリング24は強くかつわずかに傾斜される。スレーブ・プレート30上で、アンカリングは弱くかつ平らである。これら表面22、32上での分子10のアンカリング24、34は、単安定性である。

20

【0009】

デバイスは、光学システムも有する。

【0010】

より正確には、図1の左側および右側は、概略的に2つ状態を示し、各状態は安定し、液晶の分子によって占められることができ、一方、図1の中央は、強い電界の下で安定であるが電界が無ければ不安定である壊れた状態を示す。この状態は、ディスプレイを制御するプロセスの間に、液晶分子によって一時的に占められる。

【0011】

液晶は、印加される電界が無ければ安定である図1の左および右にそれぞれ示される2つの状態を有し、これらの状態は、ねじれ（T）かつわずかにねじれまたは均一（U）である。マスタ・プレート20上およびスレーブ・プレート30上でのアンカリング方向間の角度は、小さくまたはゼロである。2つの状態は、約180°の絶対値を有するねじれだけ異なり、ネマティックの自発ピッチ p_0 は、セルの厚み d の4倍に近くなるように選択される（ $p_0 \approx 4d$ ）ので、状態UおよびTのエネルギーは本質的に等しい。電界が印加されなければ、より低いエネルギーの他の状態は存在せず、UおよびTは、正に双安定性である。

30

【0012】

BiNem構造の利点は、UおよびT状態の両方において、分子は、（平らな）プレートにほぼ平行であり、したがって任意の補償フィルムなしで良好な視角を得ることを可能にすることである。反射構成におけるBiNemディスプレイの光学性能は、例えば特許文献2に記載される。

40

【0013】

BiNem組織間の切り替え方法

2つの双安定性の状態UおよびTは、トポロジ的に異なる。連続して体積を変形することによって、一方の状態から他方の状態へ変換することはできない。したがって、U状態からT状態への変換またはその逆の変換は、強い外部電界によってまたは転移（disinclination）のラインを移動することによって、表面へのアンカリングが壊れる必要がある。この第2の現象は、第1の現象よりかなり遅くかつ無視されることができるので、以下に詳細には記載されない。

50

【 0 0 1 4 】

アンカリングを破壊するために、即ち、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とするために、閾値電界 E_c 以上の電界を印加する必要がある。この電界は、図 1 に概略的に示されるように、表面近傍における液晶の再方向付けが、ホメオトロピック (homeotropic) である組織に達することを可能にするのに十分に長い時間の長さにわたって印加されるべきである。この最短時間は、印加される電界強度、および液晶ならびに配向層の物理特性にも応じる。アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする電圧 V_c は、 $V_c = E_c \cdot d$ として定義され、ここで、 d は、液晶セルの厚みである。Bi N e m のための典型的な V_c の値は、16 ボルト (V) である。

10

【 0 0 1 5 】

アンカリングは、分子が前記表面の近傍のプレートに対して垂直であり、かつ表面によって分子に及ぼされる戻りトルクがゼロであるときに、「壊された」と呼ばれる。これらの条件が満足されたとき、壊された表面 3 4 の近傍のネマティック分子は、電界がオフに切り替えられると不安定な平衡の状態であり、それら分子は、それらの最初の方

向付けに戻ることができるか、またはそれら分子は、180°のねじれだけ初期の状態とは異なる新たな状態を生じるように、反対方向に戻ることができる。

【 0 0 1 6 】

最終的な状態は、特に信号がゼロに戻される途中の印加される電気信号の波形によって決定される。パルスの電圧における連続する降下は、図 1 の左に概略的に示される U 状態

20

【 0 0 1 7 】

実際の実施

一般に、Bi N e m タイプの液晶画素の切り替えは、2 つの段階 (アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする第 1 の段階、および状態を選択する第 2 の段階) で実行される。

【 0 0 1 8 】

第 1 の段階：アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする段階であり、C で参照される。

30

【 0 0 1 9 】

C 段階は、スレーブ・プレート 30 に、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とするために適している電気信号を印加することからなる。一般に、C 段階が短くなると、印加される信号に必要なピーク強度がより大きくなる。

【 0 0 2 0 】

所定の強度および持続期間に関して、この信号の波形の詳細 (勾配、中間レベル、など) は、アンカリングが実際に壊されるなら、以下の段階が行われる途中で決定する作用を有さない。

40

【 0 0 2 1 】

第 2 の段階：選択段階であり、S で参照される。

【 0 0 2 2 】

S 段階の間に印加される電圧は、2 つの双安定性の状態 U または T の一方または他方を選択することを可能しなければならない。上述の作用を考慮すれば、それは、一方の状態または他方の状態への変換を決定する、各画素の端子に印加される電気パルスの降下する波形である。

【 0 0 2 3 】

T 状態への変換を得るために、

・段階 C：アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶

50

をホメオトロピック状態とする

アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする段階 C の間、スレーブ・プレート 30 に、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする電界より大きい電界を加えるパルスを印加し、かつ図 1 の中央に示されるように、画素における分子が上昇される必要がある長さの時間を待機する必要がある。この電界は、液晶層 10 の弾性および電気特性と、電界がセルのスレーブ・プレート 30 上に付着されたアンカリング層 34 と相互作用する方法とに依る。それは、マイクロメータ当たり約 10 ボルトまで、数ボルトの範囲にわたって変化する。分子の持ち上げ時間は、回転粘度 γ に比例し、かつ使用される材料 10 の誘電異方性に反比例し、また印加される電界の二乗に反比例する。実際、この時間は、マイクロメータ当たり約 20 ボルトの電界に関して数マイクロ秒に下げられることができる。

・段階 S：状態を選択する

その後、それは、数マイクロ秒または多くとも数十マイクロ秒で制御電圧における急な降下を確立することによって、電界を急速に降下させることに十分である。 ΔV 以上である強度を介する電圧におけるこの急な降下は、液晶における十分な強度の流体力学効果を生じることができるようなものである。状態 T を生成するために、この降下 ΔV は、必ず印加される電圧を、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする電圧 V_c より大きな値から前記電圧より低い値にさせなければならない。

【0024】

状態 T へ変換するために適した信号の例は、強度 $P_1 > V_c$ および $P_1 - \Delta V$ の方形波タイプの信号である。その持続期間は、状態 T を選択するように作用する $P_1 - \Delta V$ で P_1 から 0 への降下する状態で（例えば図 2）、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とするのに十分でなければならない。

【0025】

状態 T へ変換するための他の信号の例は、2 つのレベルを有する信号であり、信号は、持続期間 τ_1 でありかつ $P_1 > V_c$ の場合に強度 P_1 のアンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とするための第 1 のシーケンスに続き、 $P_2 - \Delta V$ および $P_2 > V_c$ 、または $P_1 - P_2 - \Delta V$ および $P_2 < V_c$ のいずれかであるように、持続期間 τ_2 であり強度 P_2 の選択目的の第 2 のシーケンスを含む。降下のために印加された電界が必要とする時間は、その持続期間の 10 分の 1 より短く、または長いパルス（1 ミリ秒（ms）より長いパルス）のために 30 マイクロ秒（ μs ）より短くなければならない。

【0026】

U 状態への変換を得るために、

・段階 C：アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする

アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする段階 C の間、T 状態に書き込む上述の状態におけるように、分子を持ち上げるために十分である長さの時間にわたって、スレーブ・プレート 30 に、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする電界より大きい電界を印加する必要がある。

・段階 S：状態を選択する

その後、印加される電圧を遅く降下させることが適切である。特許文献 1 は、そのような「遅い降下」を達成する 2 つの方法を提案する。信号が、パルスの持続期間の 3 倍より長い降下時間（図 3）を有する傾斜の持続期間 τ_2 が続く、持続期間 τ_1 でありかつ強度 P_1 のパルスであるか、または階段降下が課される。

【0027】

10

20

30

40

50

状態Uへ変換するための信号の例は、2つのレベルを有する信号であり、持続期間 τ_1 でありかつ強度 P_1 ($P_1 > V_c$) の第1のシーケンスに続き、 $P_2 < \Delta V$ および $P_1 - P_2 < \Delta V$ であるように、持続期間 τ_2 であり強度 P_2 の選択目的の第2のシーケンスを含む。2つのレベルを有する階段降下は、デジタル電子装置を使用して実施がより容易である。それにもかかわらず、2個より多いいくつか数のレベルを介する降下を考案することも全く可能である。

【0028】

したがって、U状態またはT状態のいずれかを得ることは、画素の端子に2つのレベルを有する簡単な信号を印加することだけによって可能である。第1のレベル(P_1 、 τ_1)は、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする段階に対応し、一方、第2のレベル(P_2 、 τ_2)は、 P_2 の値を決定することによって状態が選択されることを可能にする。この信号は、図4に示されている。値 $P_2 T$ は、(所定の P_1 に関する)Tへの変換を可能にする P_2 の値に対応し、一方、値 $P_2 U$ は、(所定の P_1 に関する)U状態への変換を可能にする P_2 の値に対応する。

【0029】

典型的な値は、 $P_1 = 20V$ 、 $P_2 U = 7V$ から $9V$ 、および $\tau_1 = \tau_2 = 1ms$ に関して $\Delta V = 9V$ から $13V$ である。

【0030】

多重化によるBiNemのアドレス指定

一般的な多重化

中間解像度のマトリクス・スクリーンに関して、当業者は、各画素にそれぞれ独立した制御電極を接続が存在することには疑問の余地が無いことを知っている。なぜならそれは、画素毎に1つの接続を必要とするからであり、スクリーンが複雑になると技術的に不可能である。通常の液晶技術での場合のように、使用される電気光学効果が線形では無いときに、多重化技術を使用することによって接続の数を低減することが可能である。画素は、それぞれ m 個の画素の n 個のグループとしてマトリクス・システムで編成される。例えば、マトリクス・スクリーンのための n 個の行および m 個の列が存在するか、またはデジタル・ディスプレイのために n 個のデジットおよび m 個のデジットが存在する。通常の場合のように、順次のアドレス指定モードで、1つの行が同時に選択され、その後、次の行が選択されなど、最後の行まで選択される。毎回、ある行が選択され、列信号が、行における全ての画素に同時に加えられる。この方法は、1つの行をアドレス指定するために必要な時間に、行の数の n 倍した時間に等しい時間間隔において、全ての画像をアドレス指定されることを可能にする。この方法を用いて、 $m + n$ 個の接続は、 $m \times n$ 個の画素のスクリーンをアドレス指定するのに十分である。ここで、 m は、考慮しているマトリクスにおける列の数である。そのような多重化されたマトリクス・スクリーンは、図5に示される。

【0031】

任意の1つの画素によって見られる電気信号は、それらの交差に画素を有する、行に印加される信号と列に印加される信号との間の差異である。

【0032】

図5で示される原理に基づくスクリーンは、「パッシブ」スクリーンであると呼ばれる。行電極は、行における全ての画素に共通であり、列電極は、列における全ての画素に共通である。

【0033】

導電電極は、透明でなければならない。全ての製造業者によって使用される材料は、インジウムがドーパされた酸化すず(ITO)である。

【0034】

BiNemに加えられる多重化

多重化されるために、画素信号は、全ての画素に共通である行信号と、その符号に応じ

10

20

30

40

50

て、U状態またはT状態のいずれかを得るように作用する列信号とに再分割される必要がある。図6は、適切な画素信号が実施されることを可能にする例示的な行および列信号を示す。

【0035】

行信号(図6a)は、2つのレベルを含む。第1のレベルは、時間 τ_1 に関する電圧A1を与え、一方、第2のレベルは、時間 τ_2 に関する電圧A2を与える。列信号(U状態への変換に関する図6b、およびT状態への変換に関する図6c)は、強度Cであり、かつ時間期間 τ_2 の間だけに印加され、画素をクリアする(すなわち、U状態を得る)ことが望まれるか、または画素を書き込む(すなわち、T状態を得る)ことが望まれるかに応じて、正または負のいずれかである。時間 τ_3 は、2つの行パルス間に及ぶ。図6dおよび図6eは、それぞれクリアされる(U状態への変換)画素の端子、および書き込まれる(T状態への変換)画素の端子に印加される信号を示す。

10

【0036】

これらの信号は、以下の条件を満足しなければならない。

$$A1 = P1, A2 - C = P2U, A2 + C = P2T.$$

【0037】

上記数値例を使用して、1つの可能な解は以下の通りである。

$$\tau_1 = \tau_2 = 1 \text{ ms} \text{ で、 } P2U = 8 \text{ V} \text{ かつ } P2T = 13 \text{ V} \text{ であるなら、 } A1 = 20 \text{ V、} \\ A2 = 10.5 \text{ V、 } C = 2.5 \text{ V} \text{ である。}$$

【0038】

そのような信号は、非常に単純であり、かつ全てのそれらのパラメータが、スクリーンの特徴に調整されることを容易にする。

20

【0039】

画素信号の降下するエッジの波形に基づく切り替えの原理は、BiNemに特定のである。

【0040】

液晶材料が直流(DC)電圧を受けたときに、所定の液晶材料が被る電気分解による劣化の問題を解決するために、ゼロまたはほぼゼロの平均値を有する信号を、画素に加えることがしばしば有利である。図6の理論的な信号をゼロの平均値を有する対称の信号に変換するために技術は、特許文献3に記載される。

30

【0041】

列信号の持続期間の低減

BiNemをアドレス指定する間に干渉信号を低減するために、特許文献3は、行アドレス指定信号における第2のレベルの持続期間より短い持続期間に、列信号の持続期間を低減することを推奨する。この低減は、その波形への修正に関連付けられることもできる。強度C'の方形波形信号である、列信号の持続期間を低減することによって得られる信号の一例は、図7に概略的に示される。最大強度C''の傾斜形状波形を有する、列信号の持続期間を低減することによって得られる信号の一例は、図8に概略的に示される。強度C1およびC2の階段波形を有する、列信号の持続期間を低減することによって得られる信号の一例は、図9に概略的に示される。

40

【特許文献1】米国特許第6327017号

【特許文献2】C. Joubert, proceedings SID 2002、頁30-33

【特許文献3】仏国特許第0201448号

【特許文献4】仏国特許第0204940号

【発明の開示】

【発明が解決しようとする課題】

【0042】

本発明の目的は、従来技術を改善するための新規な手段を提案することである。

【課題を解決するための手段】

50

【 0 0 4 3 】

本発明に関連して、この目的は、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とすることを含む双安定性のネマティック液晶マトリクス・スクリーンを備えるディスプレイ・デバイスによって達成され、ディスプレイ・デバイスは、マトリクス・スクリーンの各画素に対する制御信号を生成しかつ印加するのに適したアドレス指定手段を含み、制御信号は、マイクロ秒当たり ($V/\mu s$) $0.5V$ から $0.0001V/\mu s$ の範囲にある勾配を呈する傾斜して立ち上がるエッジを有することを特徴とする。

【 0 0 4 4 】

特に多重化モードおよび同時モードで使用可能である、従来の鋭く立ち上がるエッジを置き換える傾斜を有するそのようなアドレス指定信号の利点は、以下に記載される。

10

【 0 0 4 5 】

本発明に関連して、用語「マトリクス」スクリーンは、行および列の画素の通常の配置だけに限定されるように考えられるべきである。それは、 m 個の関連する素子の n 個のグループ、例えばそれぞれ m 個の素子からなる n デジットの形態での、画素の任意の配置を包含する。

【 0 0 4 6 】

本発明は、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とすることを含む双安定性のネマティック液晶マトリクス・スクリーンを電氣的に制御する方法も提供し、その方法は、マトリクス・スクリーンに、傾斜して立ち上がるエッジを有するアドレス指定および制御信号を生成しかつ印加することを含むことを特徴とする。

20

【 0 0 4 7 】

本発明の有利な特徴によれば、本発明のスクリーンは、2つの状態を使用し、一方の状態は、分子が互いに少なくとも実質的に平行である均一であるまたはわずかにねじれたものであり、他方の状態は、プラスまたはマイナス 180° 程度のねじれにだけ第1の状態とは異なる。

【 0 0 4 8 】

本発明の他の特徴、目的、および利点は、非限定的な例として与えられる添付の図面を参照して行われる以下の詳細な記載を読むと明らかになる。

30

【 0 0 4 9 】

多数の変形形態が、本発明に関連して想定されることができる。

【 発明を実施するための最良の形態 】

【 0 0 5 0 】

本発明の変形形態 1

本発明による第1の変形形態の記載が最初に続き、記載は、添付の図10、図11、および図12を参照する。

【 0 0 5 1 】

図10から図12において分かるように、本発明に関連して、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とするものである (段階 C) 信号の立ち上がりエッジ F_m は、傾斜の形態である。この傾斜の持続期間は、 τ_R と書かれる。

40

【 0 0 5 2 】

本発明の第1の変形形態における画素の端子へ印加のための制御信号の例が、U状態への変換に関して図10に示され、かつT状態への変換に関して図11に示される。

【 0 0 5 3 】

図10aは、U変換に関して図3の信号を再生し、かつ本発明の変形形態1を含む。この例において、信号の降下エッジは、直線的な傾斜によって作られる。

【 0 0 5 4 】

図10bは、U変換に関して図6dの信号を再生し、かつ本発明の変形形態1を含む。

50

この例において、信号の降下エッジは、単一の中間レベルを有する階段状の信号によって作られる。

【 0 0 5 5 】

図 1 0 c は、U 変換に関して図 7 b の信号を再生し、かつ本発明の変形形態 1 を含む。この例において、信号の降下エッジは、2 つの連続するレベルを有する階段状の信号によって作られる。

【 0 0 5 6 】

図 1 0 d は、U 変換に関して図 8 d の信号を再生し、かつ本発明の変形形態 1 を含む。この例において、信号の降下エッジは、降下する傾斜が続き、次に急激な降下エッジが続く中間レベルを有する信号によって作られる。

10

【 0 0 5 7 】

図 1 0 e は、U 変換に関して図 9 d の信号を再生し、かつ本発明の変形形態 1 を含む。この例において、信号の降下エッジは、3 つの連続するレベルを有する階段状の信号によって作られる。

【 0 0 5 8 】

図 1 0 に示される各信号に関して、2 つの連続する降下するエッジのレベル間の低下は、限界閾値 ΔV を超えてはならない。

【 0 0 5 9 】

図 1 1 a は、T 変換に関して図 2 の信号を再生し、かつ本発明の変形形態 1 を含む。この例において、信号の降下エッジは、急激なエッジによって作られる。

20

【 0 0 6 0 】

図 1 1 b は、T 変換に関して図 6 e の信号を再生し、かつ本発明の変形形態 1 を含む。この例において、信号の降下エッジは、単一の中間レベルを含む階段状の信号によって作られる。

【 0 0 6 1 】

図 1 1 c は、T 変換に関して図 7 e の信号を再生し、かつ本発明の変形形態 1 を含む。この例において、信号の降下エッジは、2 つの連続するレベルを含む階段状の信号によって作られ、これらのレベルの第 2 のレベルは、第 1 のレベルより強度が大きい。

【 0 0 6 2 】

図 1 1 d は、T 変換に関して図 8 e の信号を再生し、かつ本発明の変形形態 1 を含む。この例において、信号の降下エッジは、それ自体急激な降下エッジが続く、立ち上がり傾斜が続く中間レベルを含む信号によって作られる。

30

【 0 0 6 3 】

図 1 1 e は、T 変換に関して図 9 e の信号を再生し、かつ本発明の変形形態 1 を含む。この例において、信号の降下エッジは、後続のレベルへ各レベルから増大する強度の 3 つの連続するレベルを含む階段状の信号によって作られる。

【 0 0 6 4 】

図 1 1 に示される各信号に関して、降下するエッジは、限界閾値 ΔV より大きい少なくとも 1 つの急激な低下を含む。

【 0 0 6 5 】

より一般的には、B i N e m が多重化モードであるとき、本発明の変形形態 1 は、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする信号における従来の急な立ち上がりエッジを、持続期間 τ_R の傾斜する信号に置き換えることからなる。

40

【 0 0 6 6 】

対応する行信号は、図 1 2 に概略的に図示される。それは、傾斜して立ち上がるエッジと、単一の中間レベルを有する階段状の降下するエッジとを有する。行信号は、ただ単一のレベル、すなわち $A_1 = A_2$ を十分に同様に有する。

【 0 0 6 7 】

第 1 のレベルが「同時である」(以下参照)であると呼ばれる 2 つレベルのモードにお

50

いて、図 12 の行信号は、標準の多重化モードの場合のように、一度に行毎の代わりに、複数の行に同時に印加されることができる。

【0068】

多重化モードにおいて、関連する列信号は、U変換に関して、図7b（単一の正の方形波パルス）、図8b（傾斜して立ち上がるエッジおよび急に降下するエッジを有する正の信号）、または図9b（2つのレベルを有する正の方形パルス、第2のレベルは、第1のレベルより大きな強度である）に示されるようなものであり、およびT変換に関して、図7c（単一の負の方形波パルス）、図8c（傾斜して立ち上がるエッジおよび急に降下するエッジを有する負の信号）、または図9c（2つのレベルを有する負の方形パルス、第2のレベルは、第1のレベルより大きな強度である）に示されるようなものである。

10

【0069】

本発明の変形形態2

本発明による第2の変形形態の記載が続き、記載は、添付の図13、図14、および図15を参照する。

【0070】

図13から図15において、傾斜波形を呈する、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とするものである（段階C）信号の同じ立ち上がりエッジ F_m が見られることができる。この傾斜の持続期間は、 τ_R と書かれる。

【0071】

20

本発明の第2の変形形態は、BiNemの多重化されたアドレス指定モードから始めて記載されることができる。本発明のこの第2の変形形態は、レベルA1とA2との間の行信号の従来の急な降下するエッジを、持続期間 τ_R の傾斜の形態における降下エッジ F_d に置き換えることを推奨する。

【0072】

上述の変形形態1（傾斜する立ち上がりエッジ）に重ねられる本発明の変形形態2における行信号は、図13に概略的に示される。この信号は、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とするためのレベルが続く傾斜する立ち上がりエッジと、レベルが続く傾斜する降下エッジと、選択する目的のための急激な低下とを含む。

30

【0073】

第1のレベルが同時である（以下参照）であると呼ばれる2つレベルのモードにおいて、図13の行信号は、標準の多重化モードの場合のように、一度に行毎の代わりに、複数の行に同時に印加されることができる。

【0074】

多重化モードにおいて、関連する列信号は、U変換に関して、図7b（単一の正の方形波パルス）、図7b（傾斜して立ち上がるエッジおよび急に降下するエッジを有する正の信号）、または図9b（2つのレベルを有する正のパルス、第2のレベルは、第1のレベルより大きな強度である）に示されるようなものであり、およびT変換に関して、図7c（単一の負の方形波パルス）、図8c（傾斜して立ち上がるエッジおよび急に降下するエッジを有する負の信号）、または図9c（2つのレベルを有する負のパルス、第2のレベルは、第1のレベルより大きな強度である）に示されるようなものである。

40

【0075】

図14は、U変換に関する変形形態1に重ねられる変形形態2における画素信号を示す。

【0076】

図14aは、図10bの信号を再生し、かつ変形形態2を重ねる。

【0077】

図14bは、図10cの信号を再生し、かつ変形形態2を重ねる。

【0078】

50

図 1 4 c は、図 1 0 d の信号を再生し、かつ変形形態 2 を重ねる。

【 0 0 7 9 】

図 1 4 d は、図 1 0 e の信号を再生し、かつ変形形態 2 を重ねる。

【 0 0 8 0 】

この場合も、図 1 4 に示される各信号に関して、降下エッジにおける 2 つの連続するレベル間の低下は、限界閾値 ΔV を超えてはならない。

【 0 0 8 1 】

図 1 5 は、T 変換に関する変形形態 1 に重ねられる変形形態 2 における画素信号の例を示す。

【 0 0 8 2 】

図 1 5 a は、図 1 1 b の信号を再生し、かつ変形形態 2 を重ねる。

【 0 0 8 3 】

図 1 5 b は、図 1 1 c の信号を再生し、かつ変形形態 2 を重ねる。

【 0 0 8 4 】

図 1 5 c は、図 1 1 d の信号を再生し、かつ変形形態 2 を重ねる。

【 0 0 8 5 】

図 1 5 d は、図 1 1 e の信号を再生し、かつ変形形態 2 を重ねる。

【 0 0 8 6 】

この場合も、図 1 5 に示される各信号に関して、降下エッジは、限界閾値 ΔV を超える強度の少なくとも 1 つの急激な低下を含む。

【 0 0 8 7 】

他の列信号

図 7 c、図 8 c、および図 9 c に示される列信号に加えて、図 1 6 に示されるような列信号は、本発明の両方の変形形態における多重化モードで使用されることができる。この列信号は、傾斜する立ち上がりエッジ、および急な降下エッジによって終了するレベルを有する持続期間 τ_c のパルスを含む。

【 0 0 8 8 】

図 1 2 に示されるような行信号とともに本発明の変形形態 1 に加えられるような、列信号に関するこの波形に対応する画素信号は、U 変換に関して図 1 7 a に示され、T 変換に関して図 1 7 b に示される。

【 0 0 8 9 】

図 1 7 a に示される信号は、傾斜する立ち上がりエッジ、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とするためのレベル、急激な降下エッジ・セグメント、レベル・セグメント、傾斜する降下エッジ・セグメント、他のレベル・セグメント、および最終的な急激な降下エッジを有する。

【 0 0 9 0 】

図 1 7 a に示される信号の降下エッジにおける 2 つの連続するレベル間の低下は、限界閾値 ΔV を超えてはならない。

【 0 0 9 1 】

図 1 7 b に示される信号は、傾斜する立ち上がりエッジ、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とするためのレベル、急激な降下エッジ・セグメント、レベル・セグメント、傾斜する降下エッジ・セグメント、および最終的な急激な降下エッジを有する。

【 0 0 9 2 】

図 1 7 b に示される信号における降下エッジは、限界閾値 ΔV より大きい強度の少なくとも 1 つの急激な低下（好ましくは最後の降下エッジ）を含む。

【 0 0 9 3 】

勾配 F_m の数値に関する関心の範囲

従来の $B_i N e m$ のアドレス指定において、パルスは、1 ミリ秒から数ミリ秒までの程度の持続期間を有して通常使用されることを想起されたい。アンカリングが壊される画素

10

20

30

40

50

への印加に関する電圧 P_1 の強度は、 $1.5 \mu\text{m}$ から $2 \mu\text{m}$ の厚みを有するセルに関して 10V から 30V の程度である。

【0094】

本発明に関連して、アドレス指定パルスの持続期間を過剰に延長することなく、以下に記載される利点を提供する立ち上がりエッジ F_m に関する傾斜の範囲は、 $0.5\text{V}/\mu\text{s}$ から $0.0001\text{V}/\mu\text{s}$ であり、好ましくは $0.1\text{V}/\mu\text{s}$ から $0.005\text{V}/\mu\text{s}$ であり、すなわち、 20V の電圧 P_1 に関して、 $40\mu\text{s}$ から 200ms の持続期間 τ_R であり、好ましくは $200\mu\text{s}$ から 4ms である。この持続期間 τ_R は、好ましくは $300\mu\text{s}$ より長い。降エッジの傾斜 F_d (変形形態 2) に関して、強度の程度は同一である。

【0095】

多重化のオプション：ゼロの平均値を得る

直流電圧を受けて電気分解によって所定の液晶材料が劣化する危険性を考慮するために、ゼロの平均値を有する信号を画素に印加することが有利である。

【0096】

第 1 のオプションは、互いに続く反対極性の信号を使用することである (特許文献 3 に記載される)。このオプション 1 を使用する本発明の変形形態 1 の行信号の一例は、図 18 に示される。当然、相補的であるように選択され、かつ上述の波形の 1 つを有するように選択される列信号は、同様に行信号のように交互に反対極性を有さなければならない。

【0097】

第 2 のオプション (また特許文献 3 に記載される) は、各画像に関する信号 (行および列) の符号を反転する。図 19 は、対称の結果を達成するためのこの第 2 のオプションに対応する変形形態 1 による行信号を示す。

【0098】

上記例における行信号を供給する回路は、対称の信号を供給する必要があるために、 $2A_1$ の全体の偏位を与える $\pm A_1$ の電圧を供給する必要がある。行回路のかなりの単純化は、その最大偏位が $2A_1$ より小さい値に低減されるなら、達成されることができる。これを行うために、行信号の動作中間点 V_M 、および第 2 の極性の間に同期して対応する列信号の動作中間点 V_M を変更することで十分である。したがって開始点が図 18 に示されるようであれば、この考えは、行信号および列信号を対称にする段階の間に全ての行信号および列信号に共通電圧 V_M を加えることであり、ここで V_M の値は、2 つの対称的な段階の間で変化する。この第 3 のオプションは、また特許文献 3 に記載され、かつ本発明の変形形態 1 の信号への前のオプションと同じ方法で適用される。

【0099】

図 20 は、例として、U 変換のための方形タイプの列信号 (図 7 b) とともに、本発明の変形形態 1 に適用されるとき、電圧 V_M を使用して得られる行回路の電圧偏位の低減を示す (図 20 a は、行信号を示し、図 20 b は、列信号を示し、かつ図 20 c は、結果としての画素信号を示す)。図 20 c に示される画素信号は、図 10 c に示される上述の信号すなわち V_M で得られるような信号と比較して、変更されないままである。

【0100】

信号 V_M は、対称化の第 1 の段階の間に V_{M1} に等しく、かつ信号 V_M は、対称化の第 2 の段階の間に V_{M2} に等しい。

【0101】

変形形態において、時間間隔が、対称化の 2 つの段階の間に追加されることができる。

【0102】

当然、変形形態 1 と組み合わせて適用される本発明の変形形態 2 は、ゼロ平均値を得る目的のために様々な対称化操作と両立する。

【0103】

多重化オプション：行アドレス指定パルス間の時間の重なりを有するアドレス指定

特許文献 4 は、行パルス間の時間の重なりを有する $BiNeM$ スクリーンのためのアドレス指定モードを記載する。関連する信号 (例えば、2 レベルの信号) は、まだアンカリ

10

20

30

40

50

ングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする段階および選択段階を備え、その全体の持続期間は τ_L である。

【0104】

後続の行信号 L_2 は、従来のように先行する行信号 L_1 の始まりから持続期間 τ_L だけでもはやオフセットされないが、より短い持続期間 τ_D だけオフセットし、

τ_C τ_D τ_L であり、ここで τ_C は、列信号の持続期間である。

【0105】

画像が表示されることができる速度を主に増加することを目的としたこのアドレス指定の方法は、 $B_i N e m$ に特定のであり、切り替えは、画素信号の降下エッジの波形にだけ応じる。

【0106】

特許文献 4 に記載される時間の重なりを有するアドレス指定は、本発明の変形形態 1 および 2 で説明される信号と両立する。図 2 1 は、例えば方形波形状の列信号、および同時にアドレス指定される 3 つの連続する行を有する、本発明の変形形態 1 に適用されるアドレス指定のこのモードの例を示す。図 2 1 の第 1 の 4 つの行は、スクリーンの 4 つの連続する行に印加される行信号を示し、図 2 1 における第 5 の行は、対応する列信号を示す。

【0107】

当然、上述された任意の列信号波形が使用されることができる。

【0108】

アドレス指定のこのモードは、ゼロ平均値を得るように対称化方法と組み合わせられることもできる。

【0109】

アドレス指定のこのモードは、アドレス指定の画素パルスの持続期間は、1 m s から数 m s の範囲にある「従来の」持続期間より一般に長い。したがって、より浅い傾斜は、この例において許容されることができる。長いアドレス指定パルスの例における傾斜の一般的な値は、20 m s の持続期間 τ_R を与える 0 . 001 V / μ s である。

【0110】

本発明の利点

本発明の主な利点は、以下に説明されるように、引き出される電流 I_{ins} を制限し、一方、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とする信号において上昇する間に画素をアドレス指定することにある。

【0111】

到達されるべき画素端子間の、アンカリングを破壊する閾値電界 E_c 以上の電界を印加することにより液晶をホメオトロピック状態とするための電圧の強度は、 V_0 と記載される（図 2 および図 3 において P_1 として呼ばれ、かつ図 6 から図 9 に示されるように多重化された信号に関しては A_1 として呼ばれる）。

【0112】

一例として、単一の画素ディスプレイは、容量 C_p および直列抵抗 R_p （ITO 電極のため）を有していると考えられる。この画素は、図 2 2 に示されるように、相補型の金属シリコン上の酸化物（CMOS）スイッチ、および電圧 V_0 の定電圧源を有するドライバ回路によって制御されると仮定される。

【0113】

制御信号の周波数は、 f と記載される。双安定性の液晶ディスプレイ（LCD）に関して、この周波数は、スクリーン上に表示されるデータを更新することが望ましい周波数と理論的に等しい。しかしながら、スクリーンをアドレス指定するために必要な時間、より詳細には行パルスの持続期間に関連する以下の計算において、長い時間は、液晶電気分解の問題のために考慮されるべきではない。計算の目的のために、10 ヘルツ（Hz）の周波数が選択される。

【0114】

図 2 2 に示されるタイプの回路を用いて、明らかな方法で、電圧源 V_0 によって供給さ

10

20

30

40

50

れる画素当たりの平均電力消費 P_{mean} および平均電流 I_{mean} は、以下のように与えられる。

【数 1】

$$P_{mean} = fC_p V_0^2$$

$$I_{mean} = fC_p V_0$$

【0115】

画素の端子に印加される矩形信号および傾斜する信号のために、電圧源 V_0 によって供給される最大瞬間電流を与えるための計算が続く。

【0116】

10

従来の矩形信号のための最大瞬間電流

従来の矩形制御パルスに応答する画素のための瞬間充電電流が決定される。図 23 に与えられる等価回路は、ゼロの立ち上がり時間および強度 V_0 を有する矩形の印加される信号 $V(t)$ のためのものである。

【0117】

パルスの印加後、瞬間 t で画素を通して流れる電流は、指数的に減少する。

【数 2】

$$I(t) = \frac{V_0}{R_p} \exp\left(-\frac{t}{R_p C_p}\right)$$

20

【0118】

最大電流は、 $t = 0$ で生じかつ V_0 / R_p に等しい。充電パルスは、短くほぼ $3 R_p C_p$ に等しい持続期間を有する。これらの信号は、図 24 に示される。

【0119】

この計算は、印加される矩形信号の傾斜の持続期間が、画素の時定数、すなわち $R_p C_p$ より非常に短いなら正しい。

【0120】

信号が、本発明による浅い傾斜を有するときの最大瞬間電流

この例において、最大強度 V_0 で τ_R に等しい立ち上がり時間を有する浅い傾斜を有するパルスである。

30

【0121】

パルスの開始時から ($t < \tau_R$) 瞬間 t で画素を通して流れる電流は、以下の形態 (図 25 参照) である。

【数 3】

$$I(t) = \frac{V_0 C_p}{\tau_R} \left[1 - \exp\left(-\frac{t}{R_p C_p}\right) \right]$$

【0122】

40

瞬間電流は、 $t = \tau_R$ で最大値であり、 $V_0 C_p / \tau_R$ にほぼ等しい。

【0123】

この電流ピークの持続期間は、ほぼ τ_R に等しい。

【0124】

この計算は、傾斜の持続期間 τ_R が、画素の時定数 $R_p C_p$ より約 3 倍大きいならまだ正しいままである。

【0125】

2つの例間の比較

【数4】

$$\frac{I_{ins}(square)}{I_{mean}} = \frac{1}{R_p C_p f}$$

$$\frac{I_{ins}(slope)}{I_{mean}} = \frac{1}{\tau_R f}$$

$$\frac{I_{ins}(square)}{I_{ins}(slope)} = \frac{\tau_R}{R_p C_p} \quad (式1)$$

10

であれば、以下が適用される。

【0126】

$$I_{mean} = f C_p V_0$$

$$I_{ins}(square) = V_0 / R_p$$

【数5】

$$I_{mean} = f C_p V_0$$

$$I_{ins}(square) = V_0 / R_p$$

$$I_{ins}(slope) = \frac{V_0}{\tau_R} C_p$$

20

【0127】

BiNemタイプの双安定性画素の例とともに様々な数値な適用が続き、

$$R_p = 1000 \Omega$$

ここで、 C_p / 単位面積 = 15 平方センチメートル当たりナノファラッド (nF / cm^2)

$$f = 10 Hz、$$

$$\tau_R = 400 \mu s$$

例1：容量 $C_p = 15 nF$ 、すなわち $R_p C_p = 15 \mu s$ であると仮定して、面積 = 1 cm^2 の単一の直接アドレス指定される画素。したがって、

30

$$\tau_R R_p C_p : 400 \mu s \quad 15 \mu s$$

【数6】

$$\frac{I_{ins}(square)}{I_{mean}} = 6000$$

$$\frac{I_{ins}(slope)}{I_{mean}} = 250$$

$$\frac{I_{ins}(square)}{I_{ins}(slope)} = 24$$

40

【0128】

例2：多重化モードのBiNemディスプレイにおける行

行寸法：2 mm × 20 mm、すなわち $40 mm^2 = 0.4 cm^2$ の面積。

【0129】

$$C_p = 6 nF、$$

$$R_p C_p = 6 \mu s$$

以下を仮定する。 $\tau_R R_p C_p : 400 \mu s \quad 6 \mu s$

【数 7】

$$\frac{I_{ins}(square)}{I_{mean}} = 15,000$$

$$\frac{I_{ins}(slope)}{I_{mean}} = 250$$

$$\frac{I_{ins}(square)}{I_{ins}(slope)} = 60$$

10

【0130】

したがって、従来の矩形信号から、400 μs 持続期間の傾斜を呈する本発明による信号への変更は、20 倍以上に瞬間最大電流を低減することが分かり得る。より一般的には、改善は、傾斜の持続期間 τ_R に比例する。

【0131】

消費を減少する他の利点は、トランジスタに必要なサイズを減少すること、したがってアドレス指定する電子装置の価格が低減されることができるとを意味する、行および列電圧切り替えを実行するために必要なシリコンの面積を減少することである。

【0132】

本発明の第 1 の実施形態

20

本発明の変形形態 1 を使用するシステムの記載が続く。記載される例は、図 26 に示される種類のバッテリーまたは任意の他のエネルギー蓄積構成部品を有さない無線スマート・カードのための BiNem タイプのディスプレイを使用する、ディスプレイ・モジュールを含む。このデバイスにおいて、エネルギーは、誘導ループ 50 および電源回路 52 によって供給される（断続的に）。この回路は、マイクロコントローラ 54、ドライバ回路 56、および BiNem ディスプレイ 58 に接続される。

【0133】

ループ 50 が、エミッタ・デバイスに近接して配置されるとき、ループ 50 は、電源回路 52 を給電し、電源回路 52 は、マイクロコントローラ 54 およびドライバ回路 56 に安定化された直流電圧を供給する。ループ 50 が給電される限り、コントローラ 54 は、ドライバ回路 56 を介して双安定性ディスプレイを更新することができる。これら動作に消費される電力は、ループ 50 を介して伝達されるエネルギーの量は、数ミリワット (mW) 程度の電源に制限されるので、小さいままでなければならない。

30

【0134】

時間の残りで、システムは給電されない。BiNem ディスプレイ 58 から読み取ることができる情報は、したがって、最新の更新の結果である情報である。

【0135】

全ての状況下で、電源回路は、最大瞬間電流 I_{MAX} を供給し、その値より上で、指定された公称電圧をもはや維持できない。ドライバ回路 56 によって消費される電流が、少しの間でも許容可能な最大値を超えるなら、電圧低下が生じ（図 27 参照）、倫理回路またはマイクロコントローラ 54 が適切に動作することは、もはや保証されない。その後一般的なシステム障害が生じることがある。

40

【0136】

従来の BiNem ディスプレイは、初期的に矩形である信号で動作する。それが消費する最大瞬間電力は、高いことがある。

【0137】

上述された最大瞬間電力の計算は、以下を与える。

【0138】

$$I_{ins}(square) = V_0 / R_p$$

したがって $V_0 = 20V$ 、および $R_p = 1000 \Omega$ （上記数値例）で、 $I_{ins} = 2$

50

0 m A

一方、平均電流 I_{mean} は、

$$I_{mean} = f C_p V_0 = 0.003 \text{ mA} \quad C_p = 15 \text{ nF} \text{ に関して}$$

電源が供給できない最大瞬間電流 I_{ins} は、画素が、主に制御信号の切り替えの間に充電および放電するので、 I_{mean} より非常に大きい。従来の矩形制御信号を用いて、電流は、全てのときにゼロまたはほぼゼロであるが、電圧を切り替えるとき毎に著しいピークを呈する。

【0139】

電流消費ピークの間、必要な電力が、エネルギー源から利用可能な瞬間電力を超えることができることは明らかである。

10

【0140】

数值的に作用する例

一般に、上述された誘導ループ50で利用可能な出力は、20 mWの程度である。

【0141】

方形波タイプの信号のための最大瞬間電力は、

$$P_{(ins \max, square)} = R_p \cdot I_{ins}(square)^2 = 400 \text{ mW} \text{ である。}$$

【0142】

標準の誘導ループは、そのようなレベルの瞬間電力を供給できないことは明らかである。

20

【0143】

一般に、この困難性は、電源回路52にエネルギー蓄積構成部品（コンデンサ、インダクタ、または蓄積バッテリー）を追加することによって解決される。この構成部品は、回路が、その消費のピークの間に必要なエネルギーを蓄積する。

【0144】

しかしながら、非常に薄い最大厚みに従わなければならないスマート・カードへの適用において、小型化の制約は、非常に厳しくエネルギー蓄積構成部品を追加することができない。または、シリコン上のモノリシック集積回路に必要な容量を集積することができない（経済的に言って不合理である数十平方ミリメートル（ mm^2 ）のシリコンを充てる必要がある）。

30

【0145】

本発明は、ディスプレイの瞬間電力要件が低減されることを可能にすることによって、この問題に対する解決方法を提供することを求める。

【0146】

数值的に作用する例

$$\tau_R = 2.5 \text{ ms} \text{ を仮定する。}$$

【0147】

そのような傾斜を処理する本発明による信号のための最大瞬間電力は、以下によって与えられる。

【数8】

40

$$P_{(ins \max, slope)} = V_0 \cdot I_{ins}(slope) = \frac{V_0^2}{\tau_R} C_p = 2.4 \text{ mW}$$

【0148】

この電力は、誘導ループ50によって供給される。

【0149】

本発明で記載される信号を生成すること

記載を簡略化するために、記載される例は、2つの列C1およびC2によって掛けられる2つの行L1およびL2を備える（多重化されるモードにおいてアドレス指定可能である4つの画素を与える）、BiNemディスプレイ・マトリクス58に接続されるドライ

50

バ回路 56 に関連する。これは、図 28 に示される。

【0150】

正の単一極性の多重化スキームが、行 L1 および L2 に使用され、かつ双極性スキームが、 V_M が一定である列 C1 および C2 に使用される（図 29 に示される）ことが仮定される。図 29 に示される信号とともにこの多重化スキームは、固定概念に関する任意の選択に対応し、上述される他の変形形態は、提案された実施の性質を変更することなく使用されることができる。図 29 に概略的に示されるように、示される信号は、行 L1 と列 C1 との交差での U 状態に対応し、かつディスプレイの行と列との他の交差での T 状態に対応することが理解されるべきである。

【0151】

10

制御回路 56 は、次に図 30 に示されるような、10 個のアナログ・スイッチ C01 から C010 によって構成されることができる（より一般的には、スイッチの数は、行の数の 2 倍に、列の数の 3 倍を加えたものである）。

【0152】

・各列信号は、スイッチ C01 から C04 によって 2 つの電圧 $V_L(t)$ または 0V の 1 つを切り替えることによって得られる。

【0153】

・各列制御信号は、スイッチ C05 から C010 を介して 3 つの電圧 $+C(t)$ 、 $-C(t)$ 、または 0V の 1 つを切り替えることによって得られる。

【0154】

20

この例において、図 31 に示されるように、時間で変わるアナログ信号 $V_L(t)$ 、 $+C(t)$ 、および $-C(t)$ を提供することが必要である。これらのアナログ信号は、当然、多重化段階と同期される。

【0155】

アナログ・スイッチ C0 は、トランジスタを使用して作られることができることが知られている。液晶ディスプレイのためのドライバ回路 56 は、従来、MOS 技術またはトランジスタのためのそのような技術の変形形態を使用し、そのトランジスタは、それらが切り替えることができる最大電圧によって特徴付けられる。

【0156】

それにもかかわらず、これに関連して、ドライバ回路 56 は、ランプ信号 $V_L(t)$ および $C(t)$ が切り替え段階による使用のために生成されることを可能にするデバイスを含まなければならないことが理解されるべきである。

30

【0157】

この困難性は、第 2 の実施を使用することによって、複雑性、したがってシリコンの表面積、またはドライバ回路の製造コストを低減するように回避されることができる。

【0158】

この第 2 の実施において、ドライバ回路 56 は、切り替え段階 C0 を供給するためだけに定電圧を生成する回路を含む。

【0159】

この実施は、ランプを生成するためのトランジスタの特徴を利用する。トランジスタは、通常、オン/オフ・スイッチとして「デジタル」電子回路設計者によって使用される。制御電極は、絶縁体を構成する電圧から、トランジスタが抵抗器のように伝導する電圧まで急激に変化する。それにもかかわらず、これら 2 つの電圧間は、トランジスタが、その端子に印加される電圧の広い範囲にわたって定電流 i を通す制御電圧のための中間電圧が存在する。トランジスタが、コンデンサの容量 C と直列に生成器に接続されるなら、コンデンサの端子両端間の電圧は、以下の傾斜を有するランプであり、

40

【数 9】

$$\frac{dV}{dt} = \frac{C}{i}$$

50

【 0 1 6 0 】

ここで、ランプは、キャパシタが、生成器の電圧まで充電されるときに終端する。

【 0 1 6 1 】

この原理に基づく行回路が図 3 2 に示される。その行回路は、2つのMOSトランジスタ60および62だけを備える。これらの2つのトランジスタ60、62の主要な導電経路は、接地と、電圧V1またはV2のいずれかを受けることができる電源供給端子64との間に直列に接続される。これら2つのトランジスタの制御電極は、共通に接続される。行電極に接続されるこの回路からの出力は、トランジスタ60および62のドレイン/ソース共通点から取られる。トランジスタ60は、電源端子に接続される。トランジスタ62は、グランドに接続される。

10

【 0 1 6 2 】

図 3 3 は、この回路に関連する信号を示す。より詳細には、図 3 3 a は、トランジスタ60および62の制御電極に印加される制御信号を示し、図 3 3 b は、トランジスタ60および62の共通ドレイン/ソース端子から取られる結果としての行信号を示し、図 3 3 c は、均一な状態を得るためにディスプレイに印加される共通信号を示し、かつ図 3 3 d は、ねじれた状態を得るためにディスプレイに印加される共通信号を示す。

【 0 1 6 3 】

本質的に、図 3 3 a に示される制御信号は、両方のトランジスタ60および62がオフされる（行電圧がゼロである）間の第1の状態E1、トランジスタ60が導電である（電圧V1に到達するように次第に増大する行電圧）第2の状態E2、両方のトランジスタ60および62がオフされる（行電圧が値V1のままである）間の第3の状態E3、トランジスタ62が導電である（電圧V2に到達するように次第に低減する行電圧）第4の状態E4、トランジスタ60が導電である（行電圧がV2で維持される）第5の状態E5、トランジスタ62が導電である（行電圧がゼロに低下する）第6の状態E6、およびトランジスタ60および62がオフである（行電圧がゼロに維持される）第7の状態E7を含む。

20

【 0 1 6 4 】

立ち上がりランプ（状態E2）およびレベルV1（状態E3）の間に、電源は電圧V1を供給する。第1の降下ランプ（状態E4）の間、電源は、V1からV2へ切り替わる必要がある。それは、状態E5に対応するレベルの間に、V2にとどまる。電源は、次にゼロに戻る。

30

【 0 1 6 5 】

第2の状態（状態E5）の無い変形形態は、動作が、定電源電圧V1を使用することによって単純化されることが可能である。

【 0 1 6 6 】

ランプの傾斜は、トランジスタ60および62の制御電極の電圧を調整することによって調整可能である。

【 0 1 6 7 】

この回路は、信号の極性は、画素の端子の両端間がゼロである平均電圧値を得るように、1つの画像から他の画像へ変更されることを可能にする。制御信号および電源電圧だけが、適合される必要がある。電源電圧は、正の信号に関して0、V1、およびV2であり、負の信号に関して0、V1 - V2、およびV1である。

40

【 0 1 6 8 】

両方のトランジスタ60および62は、行信号の終わりに降下する間の大きな電流、およびランプの間の消散する電力を受けることができるように寸法設定される必要がある。正の信号のために、大きな電流は、トランジスタ62を通過し、信号が負であるときに後続の画像のために、それはトランジスタ60を通過する。それにもかかわらず、これらの大きな電流は、デバイスの電源で引かれないことが理解されるべきである。これらの電流は、画素放電によって構成される容量のためである。

【 0 1 6 9 】

50

この原理に基づく列回路は、図 3 4 に示される。それは、3 つの MOS トランジスタ 7 0、7 2、および 7 8 を有する。

【 0 1 7 0 】

トランジスタ 6 0 および 6 2 と比較できる方法で、2 つのトランジスタ 7 0 および 7 2 の主要な導電経路は、電圧 + C または電圧 $V_0 + C$ のいずれかを受けることに適する電源供給端子 7 4 と、電圧 - C または電圧 $V_0 - C$ のいずれかを受けることに適する電源供給端子 7 6 との間に直列に接続される。トランジスタ 7 0 および 7 2 の制御電極は、共通に接続される。共通電極に接続される回路からの出力は、2 つの相補的なトランジスタ 7 0 および 7 2 の相互接続されたソースから取られる。トランジスタ 7 0 は、電源端子 7 4 に隣接する。トランジスタ 7 2 は、電源端子 7 6 に隣接する。

10

【 0 1 7 1 】

トランジスタ 7 8 の主要な導電経路は、回路の出力（トランジスタ 7 0 および 7 2 のソースを構成する共通の点）と、電圧 0 および V_0 の一方または他方を受けることができる電源端子との間に接続される。

【 0 1 7 2 】

トランジスタ 7 0 および 7 2 は、それらが、導電状態であるように制御されているときに、列ランプの定電流を供給する。それらトランジスタは、サイズが小さいことがある。トランジスタ 7 8 は、信号の終わりの電流を通過することができなければならない。トランジスタ 7 8 は、オン / オフ・スイッチとして動作する。正の信号を用いて表示される画像のために、この回路は、電圧 + C、0、および - C を給電される。負の信号によって表示される画像のために、電圧は、 $V_0 + C$ 、 V_0 、および $V_0 - C$ である。

20

【 0 1 7 3 】

本発明の第 2 の実施形態

液晶セルのパラメータ、電圧およびアドレス指定モード、ならびに動作温度は、全て Bi N e m セルの切り替えに影響することがある要因を構成する。これら要因の値に応じて、1 つの状態が「容易に」得られることができ、一方、他の状態は得るのが「困難に」なることが理解されるべきである。例えば、これは、特に温度要因に適用され、温度要因は、液晶の特性に影響を与えることが良く知られており、したがって T 状態への切り替えの起源を構成する流体力学的な流れの特徴に影響を与えることが良く知られている。

【 0 1 7 4 】

さらに、Bi N e m セルの切り替えは、液晶を分子の整列方向に移動させる。この切り替えは、切り替えられるべき領域が大きいときにより容易に起こる。したがって、複数の行の同時の切り替え（行の「パケット」）、または実際に表示全体の切り替え（「集散的な」切り替え）は、行毎の切り替えより容易である。

30

【 0 1 7 5 】

組み合わせにおけるこれら 2 つの観察は、以下の 2 つのステップで Bi N e m ディスプレイをアドレス指定することを得策にする。

【 0 1 7 6 】

・ディスプレイの画素が、「困難な」状態をとるようにパケットまたは集散的に切り替えられる（傾斜する立ち上がりエッジを使用して）「同時の」第 1 のステップと、

40

・ディスプレイ全体が、「困難な」状態をとるべきディスプレイのこれらの画素を切り替えるように（傾斜するまたは傾斜しないことがある立ち上がりエッジで）、従来の多重化モードでアドレス指定される第 2 のステップとである。

【 0 1 7 7 】

この 2 ステップのアドレス指定モードを使用するとき、第 1 のステップの間にいくつかの数の行の同時の切り替えは、電子装置を大きな量の電流を引き出させる。

【 0 1 7 8 】

1 つの解決方法は、複数の行に同時に印加される信号 V_{simul} として、本発明による立ち上がりエッジの信号を使用することからなる。形式 1 の適用において、ディスプレイ全体にわたり同時に傾斜する信号を使用することは、引き出されるピーク電流を要因 F

50

$(col) = \tau_R / RC(display)$ だけ低減されることを可能にする。行の各パケットが、表面積の一部 r を示すものであり、ここで、 $r =$ 全ての行の全面積を行のパケットの面積で割ったものである、行のパケットに対する同時の信号を使用することは、引き出されるピーク電流がさらなる要因 r によって低減されることを可能にする。したがって、 $F(packet) = F(col) / r$ である。

【0179】

傾斜の勾配は、例えばディスプレイの動作温度など様々な要因の値に応じて異なることがある。

【0180】

本発明による2つのステップでのアドレス指定の実施は、図35に示され、T変換に関するタイプの集合的な信号の例をとる。2つの行 n および $n+1$ は、この非限定例に含まれ、原理は、ディスプレイ全体に一般化されることができる。複数の行に同時に印加される行信号 V_{simul} のパラメータ (V_{sT} 、 τ_R 、 τ'_p) は、集合的な切り替えモードに適合され、かつ所定のパラメータに応じて変更することができる。この場合、 V_{simul} は、ただ1つのレベルだけを有するが、十分に良好に2つ以上を有することができる。多重化信号のパラメータ (V'_1 、 V'_2 、 τ'_1 、 τ'_2 、 V'_C 、 τ'_C) は、同様に適合され、かつ簡単な多重化モードで使用される値とは異なる値をとることができる。

【0181】

本発明による2つのステップのアドレス指定の実施は、図36に示され、U変換タイプの集合的な信号の例を用いる。2つの行 n および $n+1$ は、この非限定例に含まれ、原理は、ディスプレイ全体に一般化されることができる。複数の行に同時に印加される行信号 V_{simul} のパラメータ (V_{sU1} 、 V_{sU2} 、 τ_R 、 τ''_p) は、集合的な切り替えモードに適合され、かつ様々なパラメータに応じて変更することができる。多重化信号のパラメータ (V''_1 、 V''_2 、 τ''_1 、 τ''_2 、 V''_C 、 τ''_C) は、同様に適合され、かつ簡単な多重化モードで使用される値とは異なる値をとることができる。

【0182】

異なる状態のための同時の切り替えは、 p 行の「パケット」で実施されることができ、これらは、ディスプレイの全ての行がアドレス指定されるまで、多重化モードにその後アドレス指定され、次に p 行の後続のパケットは、集合的にアドレス指定され、その後多重化モードされ、以下同様に続く。

【0183】

異なる状態のための同時に切り替えは、ディスプレイの全ての行の集合的に実行されることもでき、次にディスプレイは、従来の方法でその全ての行に多重化モードでアドレス指定されることができる。

【0184】

図35に示されるアドレス指定は、480行×640列のBiNemディスプレイで実施される。表Iは、ディスプレイの全てに集合的に印加される V_{simul} に使用されるパラメータに関する値を与える。これらの値は、ディスプレイが使用される温度とともに変化する。

10

20

30

40

【表 1】

表 I : 480×640 BiNemディスプレイのために「集合的に」印加される
 V_{simul} に関するパラメータ例

パラメータ V_{simul} (集合的)	T=0℃	T=25℃	T=40℃
V_{sT} (volt)	30	25	15
τ_R (μs)	50,000	20,000	500
τ'_p (μs)	10,000	10,000	10,000
V_{sT}/τ_R (volt/ μs)	0.0006	0.00125	0.03

10

【0185】

T = 0 ° に関して、同時ステップの持続期間は、60 ms であり、観察者によって見えかつ可視的に好ましくないディスプレイ全体にわたって光学擾乱を導くことが分かる。

【0186】

例えば（上述のように全ての480の代わりに）48行の packets における同一のディスプレイをアドレス指定することは、1つの packets に関する同時のステップの持続期間を低減することを可能にし、生じた光学擾乱における対応する低減を導き、一方、同一の電流を維持するままである。切り替えられる面積の容量は、10分の1に分割され、立ち上がり時間 τ_R は、同様に10分の1に分割され、一方、同じ瞬間電流を保存する。表 I I は、48行の packets によって同時の切り替えの例を与え、一方、表 1 の例におけるように同様の瞬間電流を保存する。

20

【表 2】

表 I I : 480×640 BiNemディスプレイのために48行の「packetsで」
 印加される V_{simul} に関するパラメータ例

パラメータ V_{simul} (48行の packets による)	T=0℃	T=25℃	T=40℃
V_{sT} (volt)	30	25	15
τ_R (μs)	5,000	2,000	50
τ'_p (μs)	10,000	10,000	10,000
V_{sT}/τ_R (volt/ μs)	0.006	0.0125	0.3

30

40

【0187】

信号 V_{simul} は、正の単極性の信号、負の単極性の信号、または必ずしも対称的ではない双極性であることができる。重要な点は、ディスプレイの行が、その正確な波形ではなくその機能であり、多重化信号を印加する前に十分に画定された状態（液晶状態）にそれらをするように、集合的にまたは packets に切り替え、一方、ディスプレイの電子装置が、本発明によって傾斜を使用することによって許容可能である瞬間電流と有したままであることを同時に確実にする。

【0188】

従来の受動的なディスプレイ・デバイスにおいて、電圧ランプは、増幅器段階が続くデ

50

デジタル・アナログ変換器などの従来の方法を使用して容易に生成される。信号は、次に、行ドライバ段を介してスクリーン行に印加される。

【0189】

デジタル・ドライバ回路を用いて、デジタル・アナログ変換器は、そこに集積される。

【0190】

当然、本発明は、上述の特定の実施形態に制限されない。それは、その精神内で任意の変形形態に拡張される。

【0191】

特に、本発明は、能動的なディスプレイを作るように、受動的なディスプレイを作るために同様に良好に適用されることができ、各画素は、それぞれの構成部品、例えばトランジスタによって制御され、構成部品は、それ自体が導電状態と非導電状態との間で切り替えられることができる。

10

【図面の簡単な説明】

【0192】

【図1】従来技術のBiNemスクリーンの図である。

【図2】そのようなBiNemスクリーンをT状態に切り替えるための方形波形の画素信号の一例を示す。

【図3】そのようなBiNemスクリーンをU状態に切り替えるために傾斜して降下するエッジを有する画素信号の一例を示す。

【図4】画素の端子に印加されるパルスの第2のレベルの値P2に応じて、そのようなBiNemスクリーンにおける画素の状態が選択されることを可能にする、2つのレベルを有する画素信号の一例を示す。

20

【図5】多重化されたマトリクス・スクリーンを示す図である。

【図6】多重化されたBiNemスクリーンにおける画素のための行および列信号の一例を示す。

【図7】列信号の持続期間が、干渉信号を低減するために低減される、多重化されたBiNemスクリーンにおける画素のための行および列信号の変形例を示す。

【図8】列信号の持続期間が、干渉信号を低減するために低減される、多重化されたBiNemスクリーンにおける画素のための行および列信号の変形例を示す。

【図9】列信号の持続期間が、干渉信号を低減するために低減される、多重化されたBiNemスクリーンにおける画素のための行および列信号の変形例を示す。

30

【図10】本発明の第1の変形形態に関連する、画素をU状態に変換するために用いられる本発明による5つのタイプの画素信号を示す図である。

【図11】本発明の第1の変形形態に関連する、画素をT状態に変換するために用いられる本発明による5つのタイプの画素信号を示す図である。

【図12】これに関連する、本発明による行信号の図である。

【図13】本発明の第2の変形形態に関連する、本発明による行信号の図である。

【図14】本発明の第2の変形形態に関連する、U状態に変換するために用いられる本発明による4つのタイプの画素信号を示す図である。

【図15】本発明の第2の変形形態に関連する、T状態に変換するために用いられる本発明による4つのタイプの画素信号を示す図である。

40

【図16】本発明の変形形態による列信号の図である。

【図17a】U状態を得るための正信号を示す、図12の行信号を使用する画素信号を示す。

【図17b】T状態を得るための負信号を示す、図16の列信号を使用する画素信号を示す。

【図18】本発明の変形形態による、交互に極性を反転することによって得られるゼロの中間値を有する行信号の図である。

【図19】ある行から次の行への交互に極性を反転することによってゼロの中間値を呈する本発明による他の変形形態の図である。

50

【図 20】行ドライバの偏位を低減するように電圧 V_M を使用する本発明による、ディスプレイのための行、列、および画素信号の例を示す。

【図 21】方形波形状の列信号に関連する、行パルス間の時間の重なりに関連する本発明による 4 つの行信号を示す。

【図 22】強度 A および周波数 f の従来の方形波を受ける $B i N e m$ 画素のための等価回路図である。

【図 23】ゼロの立ち上がり時間を有する従来印加される方形波信号のための画素のための等価回路図である。

【図 24】画素を充電する対応するパルスの前記従来の方形波信号のネットを示す。

【図 25】傾斜して立ち上がるエッジを呈する本発明による制御信号を用いる、画素を通して流れる電流を示す。

10

【図 26】エネルギー蓄積手段を有さないディスプレイ・モジュールのブロック図である。

【図 27】引き出された電流が最大許容値を超えるとときに、そのようなモジュールにおいて発生する可能性がある電圧低下を示す図である。

【図 28】 2×2 ディスプレイおよび関連するドライバ・モジュールの図である。

【図 29】そのようなディスプレイとともに使用するための一定の重ねられる電圧 V_M を用いる、行に関する正の単極性の多重化および列に関する双極性の多重化の任意の図である。

【図 30】前記ディスプレイのための切り替え制御回路を表す。

20

【図 31】回路のための可変解析信号を示す。

【図 32】行信号を生成するための本発明の変形形態による制御回路を示す。

【図 33】図 33 a は均一な効果またはねじれた効果を得るためのトランジスタ制御信号を示し、図 33 b は均一な効果またはねじれた効果を得るための結果としての行信号を示し、図 33 c は均一な効果またはねじれた効果を得るための関連する列信号を示し、図 33 d は均一な効果またはねじれた効果を得るための関連する列信号を示す。

【図 34】列信号を生成するための本発明の変形形態による制御回路を示す図である。

【図 35】T モードへの変換の第 1 のレベルを含む、本発明による 2 つのレベルを有するモードにおいてアドレス指定されるディスプレイのための行および列信号を示す。

【図 36】U モードへの変換の第 1 のレベルを含む、本発明による 2 つのセットを有するモードによってアドレス指定されるディスプレイのための行および列信号を示す。

30

【符号の説明】

【0193】

50 誘導ループ

52 電源回路

54 マイクロコントローラ

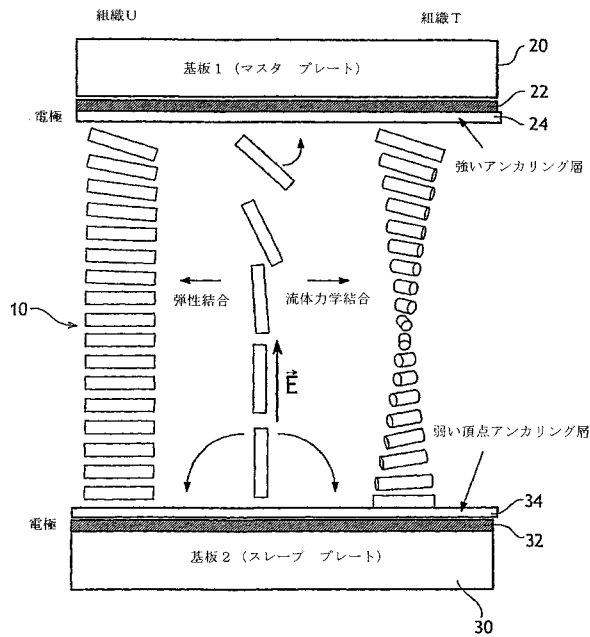
56 ドライバ回路

58 $B i N e m$ ディスプレイ

70、72、78 トランジスタ

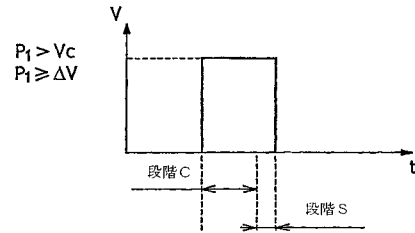
【図 1】

BiNemスクリーンの原理



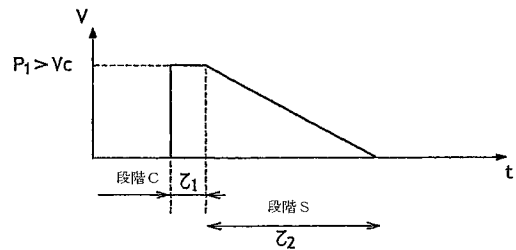
【図 2】

Tへの切り替えに関する画素信号の例



【図 3】

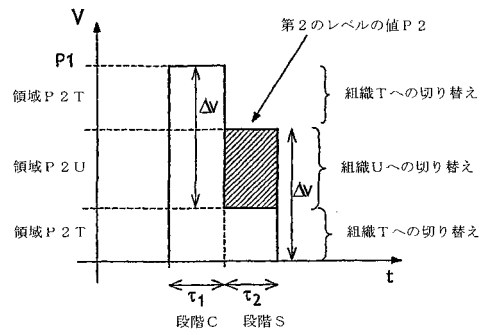
Uへの切り替えに関する画素信号の例



【図 4】

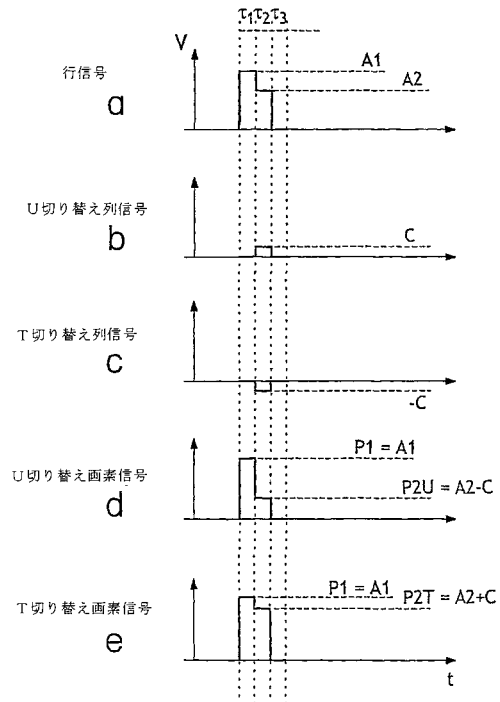
2レベル画素信号の例

画素の端子に印加されるパルスの第2のレベルの値 P2 の関数として選択される組織



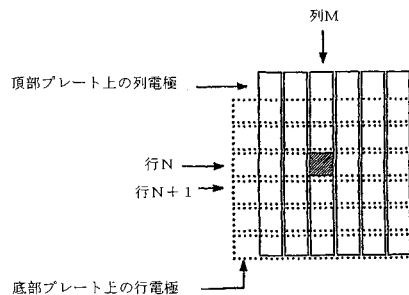
【図 6】

多重化モードにおける行、列、および画素信号の例



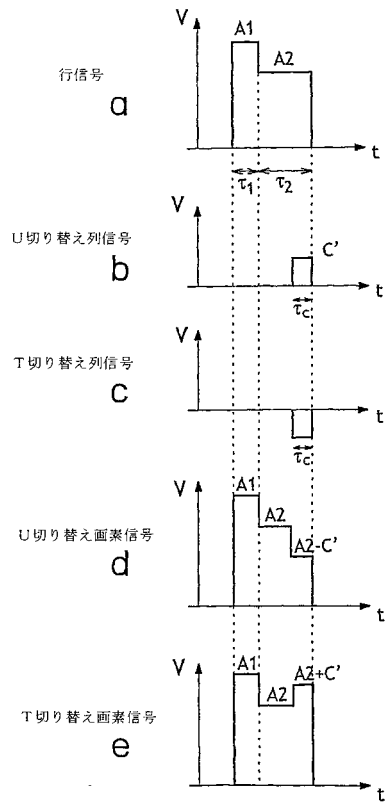
【図 5】

多重化されたマトリクス スクリーン



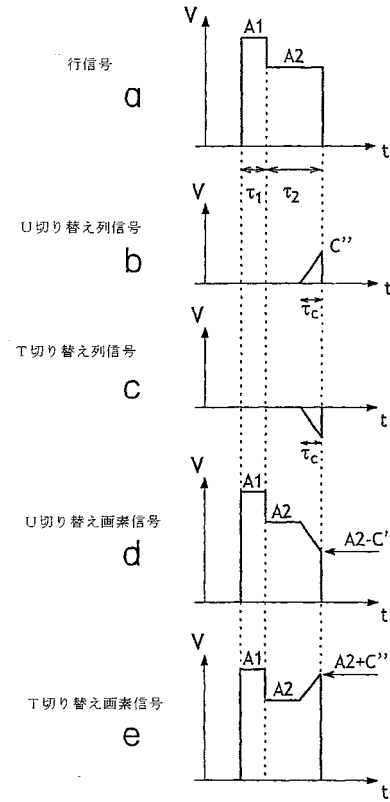
【図 7】

多重化モードにおけるBiNemアドレス指定
列信号、短い持続期間の方形波パルス



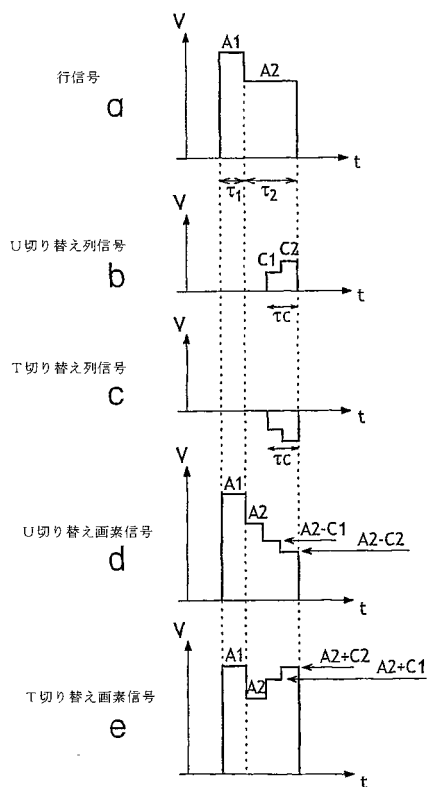
【図 8】

多重化モードにおけるBiNemアドレス指定
列信号、短い持続期間の傾斜



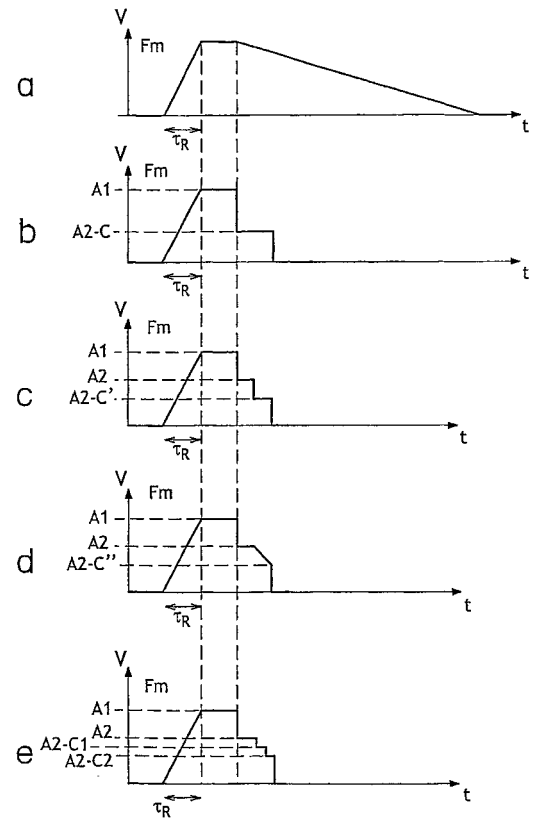
【図 9】

多重化モードにおけるBiNemアドレス指定
列信号、短い持続期間の階段状



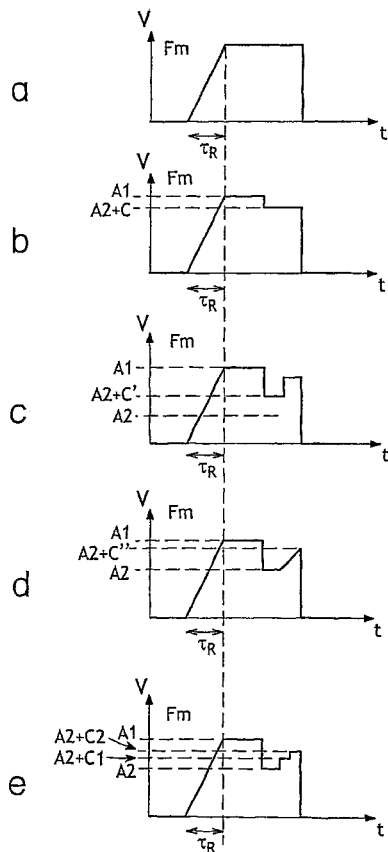
【図 10】

本発明の変形形態 1 における画素信号-Uへの切り替え



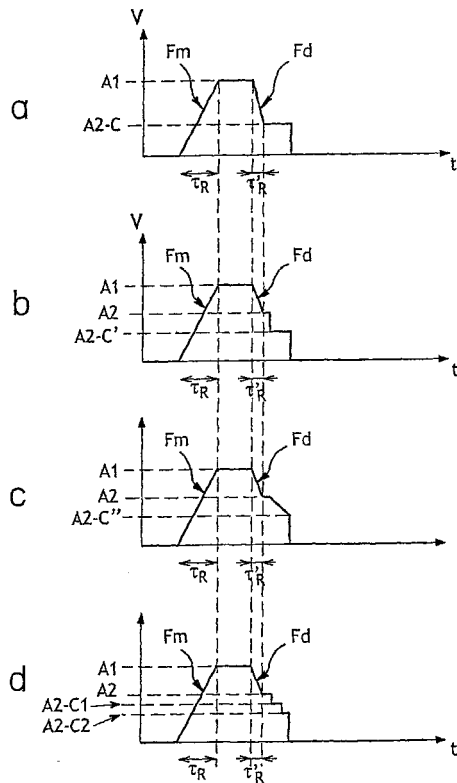
【図 1 1】

本発明の変形形態 1 における画素信号-Tへの切り替え



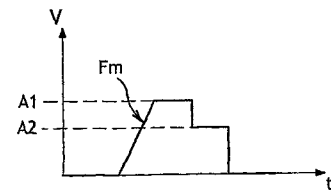
【図 1 4】

変形形態 1 に重ねられる本発明の変形形態 2 における画素信号-Uへの切り替え



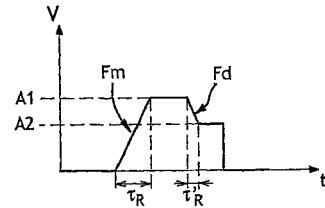
【図 1 2】

本発明の変形形態 1 における多重化モードの Bi N em 行信号



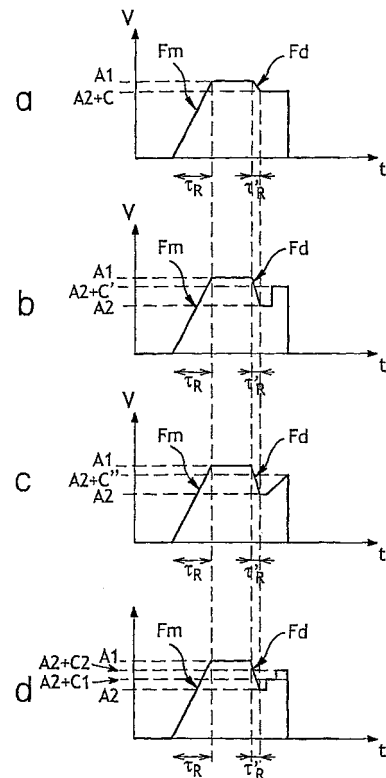
【図 1 3】

変形形態 1 に重ねられる本発明の変形形態 2 における多重化モードの Bi N em 行信号



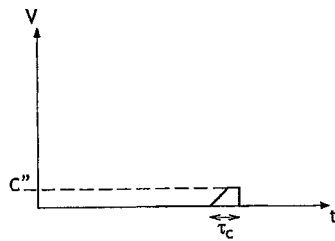
【図 1 5】

変形形態 1 に重ねられる本発明の変形形態 2 における画素信号-Tへの切り替え



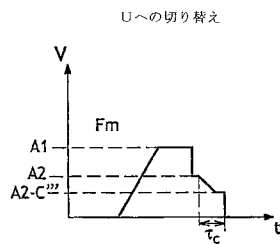
【図 16】

本発明に適用可能な列信号の他の例



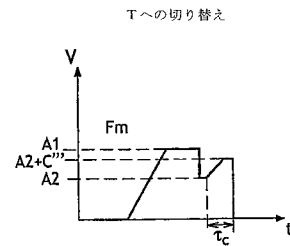
【図 17 a】

図 16 の列信号とともに図 12 の行信号（本発明の変形形態 1）を使用する画素信号



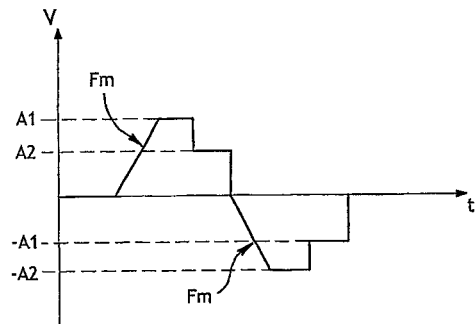
【図 17 b】

図 16 の列信号とともに図 12 の行信号（本発明の変形形態 1）を使用する画素信号



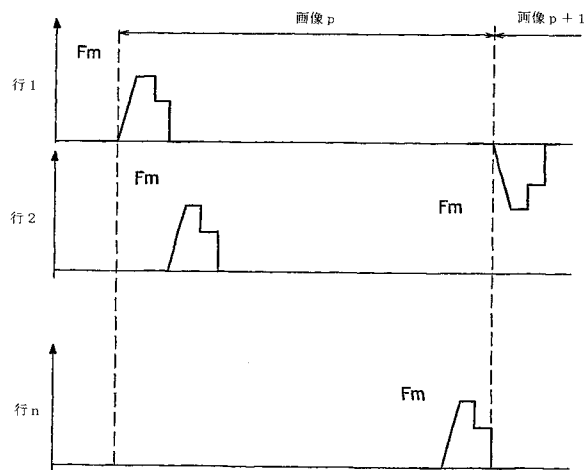
【図 18】

オプション 1 を使用するゼロの平均値を有する変形形態 1 の行信号



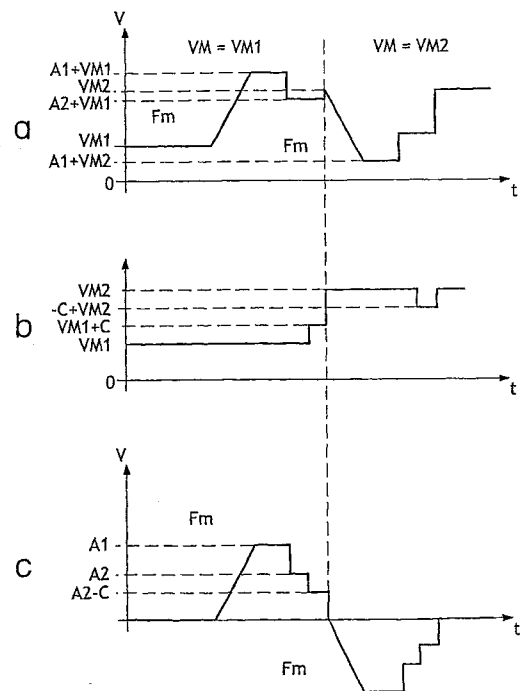
【図 19】

オプション 2 を使用するゼロの平均値を有する変形形態 1 の行信号



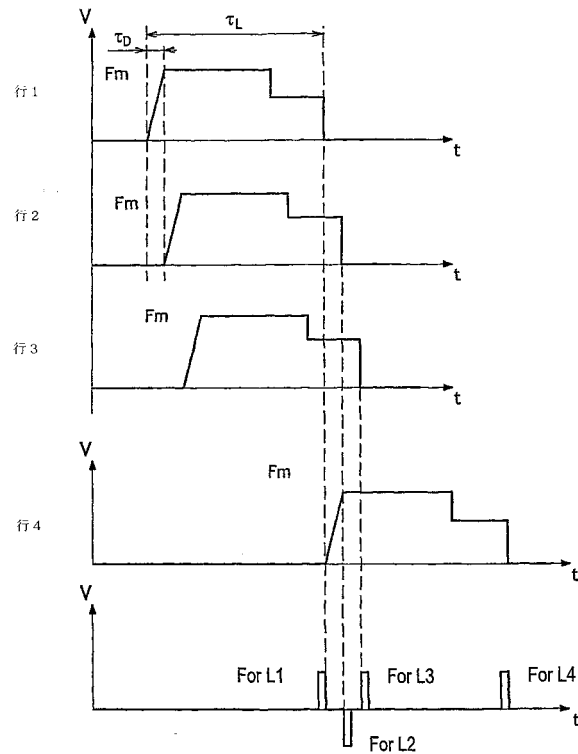
【図 20】

行ドライバ幅位を低減するために、電圧 VM を使用する Bi N em ディスプレイにおける行、列、画素信号の例：対称性の第 1 の段階のために VM = VM1、および対称性の第 2 の段階のために VM = VM2



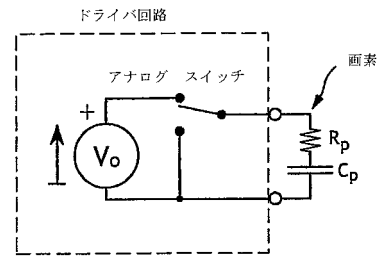
【図 2 1】

本発明の要形態 1 に適用される行パルスの時間的重なりでの、および方形波列信号でのアドレス指定



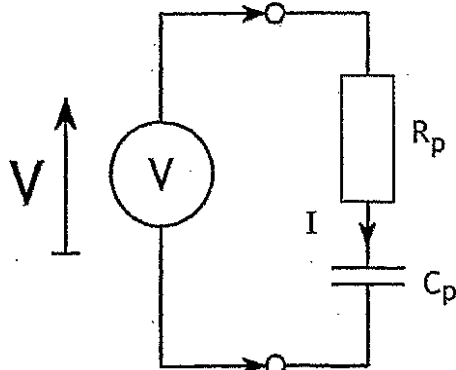
【図 2 2】

強度 A および周波数 f の B i N e m 画素に印加される方形波電圧パルスをもつ、B i N e m 画素の等価電気回路

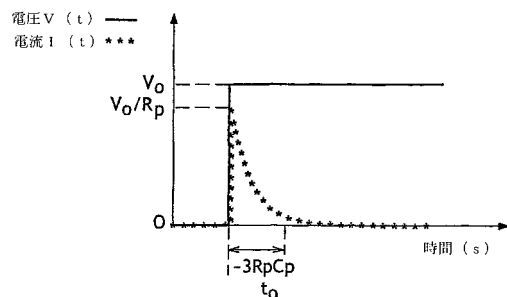


【図 2 3】

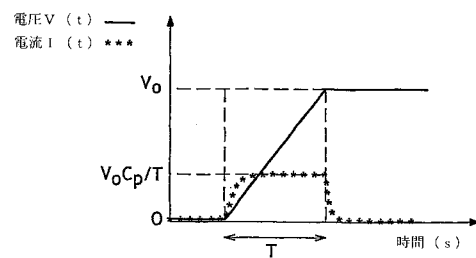
FIG.23



【図 2 4】

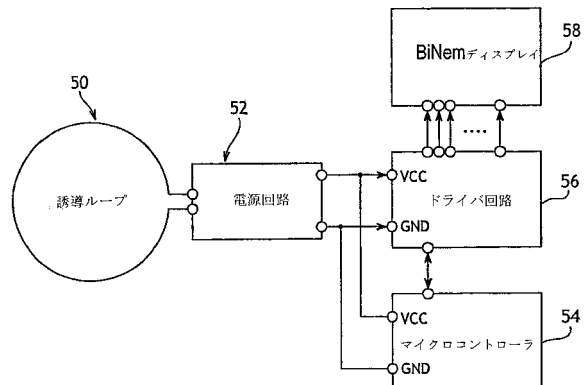


【図 2 5】

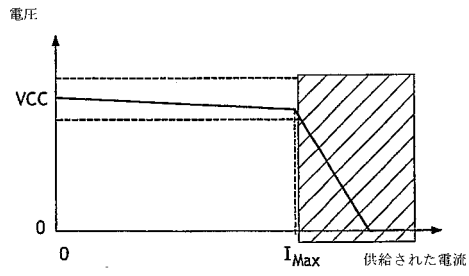


【図 2 6】

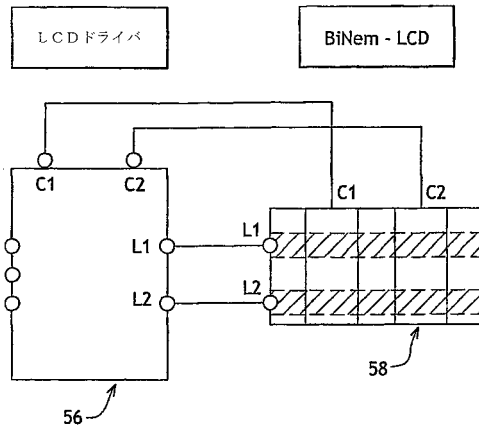
無線スマート・カードのためのディスプレイ・モジュールのブロック図



【図 27】

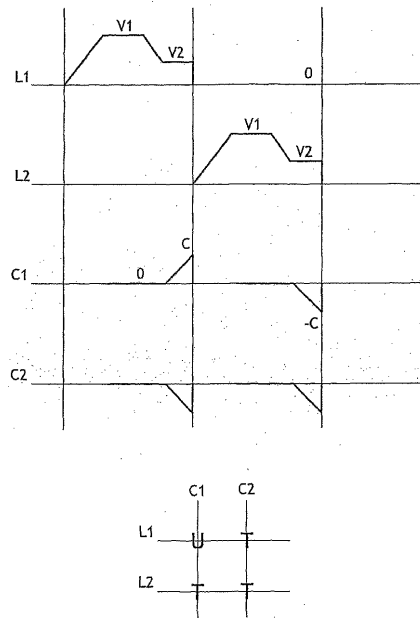


【図 28】

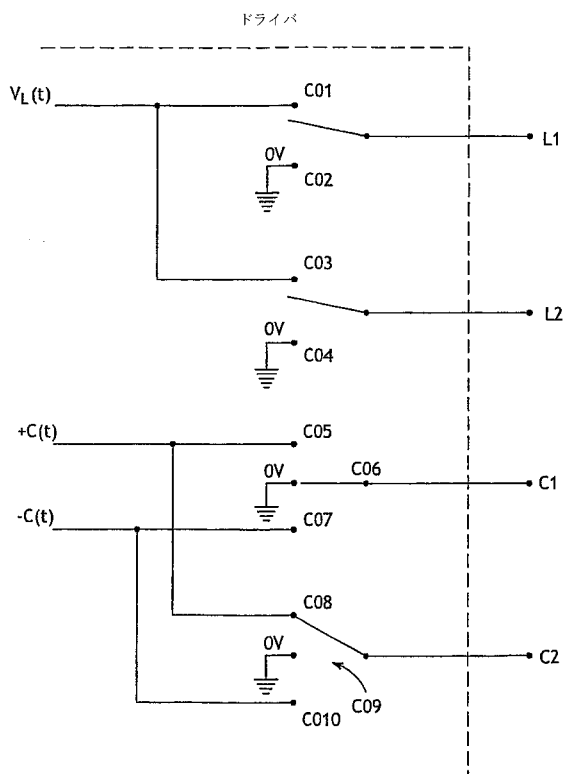


【図 29】

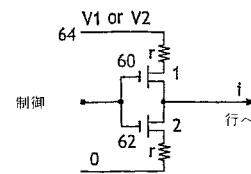
FIG.29



【図 30】

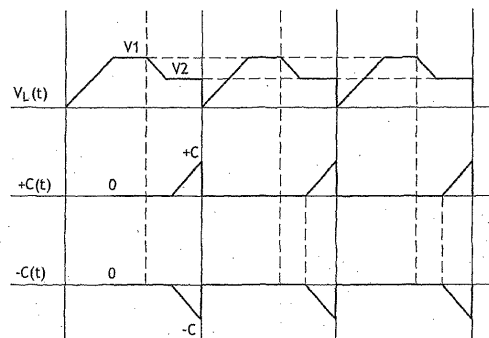


【図 32】

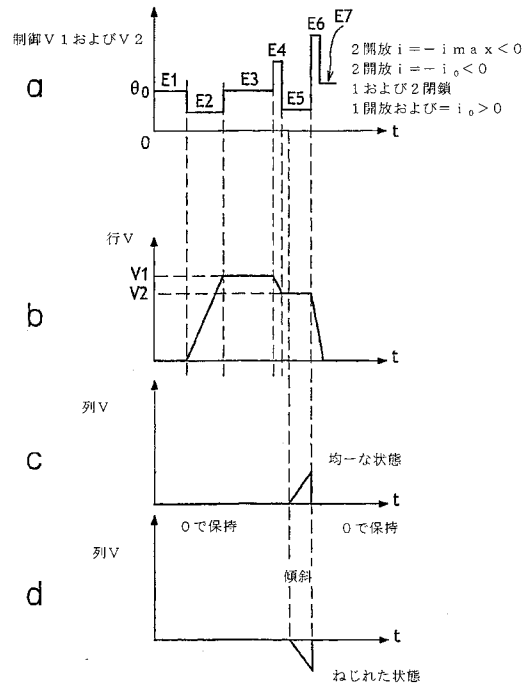


【図 31】

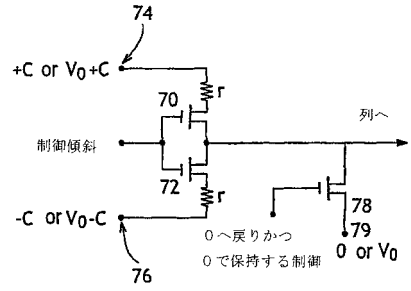
FIG.31



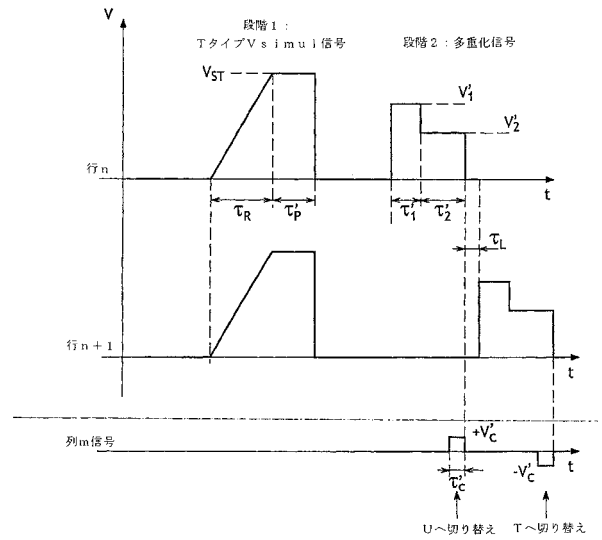
【図 3 3】



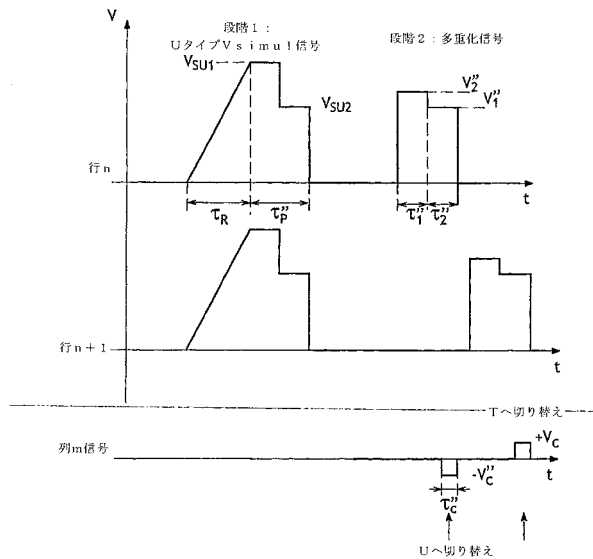
【図 3 4】



【図 3 5】



【図 3 6】



 フロントページの続き

- (51)Int.Cl. F I
- | | | |
|---------|------|---------|
| G 0 9 G | 3/20 | 6 2 2 Q |
| G 0 9 G | 3/20 | 6 2 3 U |
| G 0 9 G | 3/20 | 6 2 2 B |
| G 0 9 G | 3/20 | 6 2 3 B |
- (74)代理人 100096921
弁理士 吉元 弘
- (72)発明者 ジャック、アンジェル
フランス国マラコフ、リュ、ルイ、ジラル、6 7
- (72)発明者 フィリップ、マルティノ - ラガルド
フランス国マルクーシス、アブニュ、マッセナ、ドロシュ、2 9 テル
- (72)発明者 ロマン、ヴェルセレット
フランス国ボワシー、ブルパール、ロベスピエール、9 8

審査官 山口 裕之

- (56)参考文献 特開平 1 0 - 2 3 9 6 6 2 (J P , A)
特開平 1 1 - 0 8 4 3 4 5 (J P , A)
特表 2 0 0 0 - 5 0 4 4 3 3 (J P , A)
特表 2 0 0 0 - 5 1 4 9 3 2 (J P , A)
特表 2 0 0 1 - 5 0 6 3 7 9 (J P , A)

- (58)調査した分野(Int.Cl. , D B 名)
G02F 1/133

专利名称(译)	改进的双稳态向列型液晶显示方法和装置		
公开(公告)号	JP4802090B2	公开(公告)日	2011-10-26
申请号	JP2006502502	申请日	2004-02-19
[标]申请(专利权)人(译)	内莫普蒂克公司		
申请(专利权)人(译)	ネモプティック		
当前申请(专利权)人(译)	ネモプティック		
[标]发明人	ジャックアンジェル フィリップマルティノラガルド ロマンヴェルセレット		
发明人	ジャック、アンジェル フィリップ、マルティノ-ラガルド ロマン、ヴェルセレット		
IPC分类号	G02F1/133 G09G3/36 G09G3/20		
CPC分类号	G09G3/3629 G09G2300/0486 G09G2310/066 G09G2330/02		
FI分类号	G02F1/133.560 G09G3/36 G09G3/20.611.A G09G3/20.623.C G09G3/20.621.B G09G3/20.622.Q G09G3/20.623.U G09G3/20.622.B G09G3/20.623.B		
代理人(译)	川崎靖 弘吉		
审查员(译)	山口博之		
优先权	2003002074 2003-02-20 FR		
其他公开文献	JP2006518479A JP2006518479A5		
外部链接	Espacenet		

摘要(译)

本发明提供一种显示装置，包括双稳态向列型液晶矩阵屏幕，该屏幕包括断裂锚定，其中显示装置适用于矩阵屏幕的每个像素其特征在于，它包括适合于产生和施加控制信号的寻址装置，该控制信号具有倾斜的上升沿，其呈现从0.5V /μs到0.0001V /μs的梯度。到。

$$I(t) = \frac{V_0}{R_p} \exp\left(-\frac{t}{R_p C_p}\right)$$