

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4050017号
(P4050017)

(45) 発行日 平成20年2月20日(2008.2.20)

(24) 登録日 平成19年12月7日(2007.12.7)

(51) Int.Cl.

F 1

G02F	1/1345	(2006.01)	G02F	1/1345	
G09F	9/30	(2006.01)	G09F	9/30	330Z
G09F	9/00	(2006.01)	G09F	9/00	348B
G09F	9/35	(2006.01)	G09F	9/35	

請求項の数 6 (全 13 頁)

(21) 出願番号 特願2001-239966 (P2001-239966)
 (22) 出願日 平成13年8月7日 (2001.8.7)
 (65) 公開番号 特開2002-139741 (P2002-139741A)
 (43) 公開日 平成14年5月17日 (2002.5.17)
 審査請求日 平成16年6月3日 (2004.6.3)
 (31) 優先権主張番号 2000-61104
 (32) 優先日 平成12年10月17日 (2000.10.17)
 (33) 優先権主張国 韓国 (KR)
 (31) 優先権主張番号 2001-37133
 (32) 優先日 平成13年6月27日 (2001.6.27)
 (33) 優先権主張国 韓国 (KR)

(73) 特許権者 599127667
 エルジー フィリップス エルシーティー
 カンパニー リミテッド
 大韓民国 ソウル, ヨンドンパーク,
 ヨイドードン 20
 (74) 代理人 100109726
 弁理士 園田 吉隆
 (74) 代理人 100101199
 弁理士 小林 義教
 (72) 発明者 キム, ホン ジン
 大韓民国 キョンサンブクードー, クミ
 ーシ, ヒュンゴクードン, シンセゲー
 タウン 302号

審査官 鈴木 俊光

最終頁に続く

(54) 【発明の名称】等抵抗配線液晶表示装置

(57) 【特許請求の範囲】

【請求項 1】

画素領域と駆動回路を含む液晶表示装置において、前記画素領域からそれぞれ伸張された少なくとも二つの電極リンクと；前記駆動回路と前記電極リンクの間に接続される少なくとも二つのパッド部とを有して構成され、

前記パッド部は、前記電極リンクに接続された電極パッドと、前記電極パッドと前記駆動回路の間に接続された透明電極とを有し、

前記電極リンクの長さが長いほど、当該電極リンクに接続される前記電極パッドの長さが長くなることを特徴とする等抵抗配線液晶表示装置。

【請求項 2】

画素領域と駆動回路を含む液晶表示装置において、前記画素領域からそれぞれ伸張された少なくとも二つの電極リンクと；前記駆動回路と前記電極リンクの間に接続される少なくとも二つのパッド部とを有して構成され、

前記パッド部は、前記電極リンクに接続された電極パッドと、前記電極パッドと前記駆動回路の間に接続された透明電極とを有し、

前記電極リンクの長さが長いほど、当該電極リンクに接続される前記電極パッドの幅が大きくなることを特徴とする等抵抗配線液晶表示装置。

【請求項 3】

画素領域と駆動回路を含む液晶表示装置において、前記画素領域からそれぞれ伸張された少なくとも二つの電極リンクと；前記駆動回路と前記電極リンクの間に接続される少な

10

20

くとも二つのパッド部とを有して構成され、

前記パッド部は、前記電極リンクに接続された電極パッドと、前記電極パッドと前記駆動回路の間に接続された透明電極とを有し、

前記電極リンクの長さが長いほど、当該電極リンクに接続される前記透明電極の長さが長くなることを特徴とする等抵抗配線液晶表示装置。

【請求項 4】

画素領域と駆動回路を含む液晶表示装置において、前記画素領域からそれぞれ伸張された少なくとも二つの電極リンクと；前記駆動回路と前記電極リンクの間に接続される少なくとも二つのパッド部とを有して構成され、

前記パッド部は、前記電極リンクに接続された電極パッドと、前記電極パッドと前記駆動回路の間に接続された透明電極とを有し、

前記電極リンクの長さが長いほど、当該電極リンクに接続される前記透明電極の幅が大きくなることを特徴とする等抵抗配線液晶表示装置。

【請求項 5】

画素領域と駆動回路を含む液晶表示装置において、前記画素領域からそれぞれ伸張された少なくとも二つの電極リンクと；前記駆動回路と前記電極リンクの間に接続される少なくとも二つのパッド部とを有して構成され、

前記パッド部は、前記電極リンクに接続された電極パッドと、前記電極パッドと前記駆動回路の間に接続された透明電極とを有し、

前記電極リンクの長さが長いほど、当該電極リンクに接続される前記電極パッドの比抵抗値が小さくなることを特徴とする等抵抗配線液晶表示装置。

【請求項 6】

画素領域と駆動回路を含む液晶表示装置において、前記画素領域からそれぞれ伸張された少なくとも二つの電極リンクと；前記駆動回路と前記電極リンクの間に接続される少なくとも二つのパッド部とを有して構成され、

前記パッド部は、前記電極リンクに接続された電極パッドと、前記電極パッドと前記駆動回路の間に接続された透明電極とを有し、

前記電極リンクの長さが長いほど、当該電極リンクに接続される前記透明電極の比抵抗値が小さくなることを特徴とする等抵抗配線液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置に関し、特に電極リンクの長さによる抵抗差を補償することができる液晶表示装置に関するものである。

【0002】

【従来の技術】

通常の液晶表示装置は電界を利用して液晶の光透過率を調節することで画像を表示する。このために、液晶表示装置は液晶セルがマトリックス状に配列された液晶パネルとこの液晶パネルを駆動するための駆動回路とを具備する。

【0003】

液晶パネルにはゲートラインとデータラインが交差方向に配列されてそのゲートラインとデータラインの交差位置に設けられた領域に液晶セルが位置する。この液晶パネルには液晶セルそれぞれに電界を印加するための画素電極と共に通電極が設けられる。画素電極それぞれはスイッチング素子である薄膜トランジスタのソース及びドレーン端子を経由してデータラインの中のいずれか一つに接続される。薄膜トランジスタのゲート端子は画素電圧信号が1ライン毎の画素電極に印加されるように、ゲートラインの内のいずれか一つに接続される。

【0004】

駆動回路はゲートラインを駆動するためのゲートドライバと、データラインを駆動するためのデータドライバと、共通電極を駆動するための共通電圧の発生部とを具備する。ゲー

10

20

30

40

50

トドライバはスキャンニング信号、即ち、ゲート信号をゲートラインに順次供給して液晶パネル上の液晶セルを1ライン分ずつ順次駆動する。データドライバはゲートラインの中のいすれか一つにゲート信号が供給される毎にデータラインそれぞれにデータ電圧信号を供給する。共通電圧の発生部は共通電極に共通電圧信号を供給する。これに基づいて、液晶表示装置は液晶セル毎にデータ電圧信号に基づいて画素電極と共通電極の間に印加される電界によって光透過率を調節することで画像を表示する。

【0005】

駆動回路は、通常チップ状に製作されたタブ(TAB : Tape Automated Bonding)方式の場合、TCP(Tape Carrier Package)に載せられて、そのTCPと液晶パネルに設けられた電極パッドを通して画素領域に配置された該当の信号ラインと電気的に接続されて駆動信号を供給する。電極パッドは電極リンクを通して画素領域の該当の信号ラインと電気的に接続される。10

【0006】

このような液晶表示装置では高解像度の画像を提供するために画素数が増加したために、配線の幅及び間隔が微細になっている。共に、6インチ以下の小型の液晶表示装置が採択される携帯端末機では小型のために駆動回路の集積度が高くなることに基づいて電極パッド間の間隔が著しく減少している。これに基づいて、電極パッドと画素領域の該当の信号ラインの間に接続される電極リンクは、図1に図示したように、位置によって長さが異なっている。この結果、電極リンクは長さの差に起因して抵抗値に差を生じている。20

【0007】

図1は、一般的な液晶表示装置のゲートパッド - リンク部分に対する電極配置図が図示するものである。ゲート駆動回路(図示されない)と接続されるゲートパッド部(12)は図1に図示されたように基板(10)の縁領域に形成される。ゲートパッド(12)はゲート駆動回路からの駆動信号をゲートリンク(GK)を通して画素領域(14)に配置されたゲートライン(GL)に供給する。20

【0008】

ゲートパッド(12)は、詳細には図2及び図3に図示した構造を有する。ゲートパッド(12)は基板(26)の上に形成されたゲートパターン(16)と、ゲートパターン(16)が形成された基板(26)の上に積層されてゲートパターン(16)の中のパッド領域が露出されるようにホールが形成されたゲート絶縁膜(22)及び保護膜(24)と、露出されたゲートパターン(16)に接触されるように塗布された透明電極パターン(18)とを具備する。透明電極パターン(18)はゲート駆動回路を搭載したTCPに設けられたパッド部と図2に図示されたような接触部(20)を通して接触される。30

【0009】

ゲートリンク(GK)は相対的に狭い間隔を有するゲートパターン(12)と相対的に広い間隔を有するゲートライン(GL)を接続するために、図1に図示したように、位置によって長さが異なる反面、同一の幅及び厚さを有する。これによって、ゲートリンク(GK)の抵抗はその長さの差に基づいて微細であるが差を有する。特に、ゲートリンク(GK)の長さが短い部分(A)と長さが長い部分(B)間の抵抗差は大きい。このように、各ゲートリンク(GK)が長さに依存する抵抗値を有するために、画素領域(14)のゲートライン(GL)に印加されるゲート信号に歪みを生じて画質の低下を生じる問題点がある。40

【0010】

このような配線の長さによる抵抗差はデータ駆動回路に接続されるデータパッドと画素領域(14)のデータラインの間に接続されるデータリンクでも同様に発生する。データリンクの長さによる抵抗差によっても画素領域(14)のデータラインに印加されるデータ信号が歪みを受けて画質を低下させる問題点がある。

【0011】

【発明が解決しようとする課題】

従って、本発明の目的は電極リンクの長さによる抵抗差を補償して等抵抗化した液晶表示50

装置を提供することである。

【0012】

【課題を解決するための手段】

前記の目的を達成するために、本発明の一つの特徴による等抵抗配線液晶表示装置は画素領域と駆動回路を含む液晶表示装置において、前記画素領域からそれぞれ伸張された3つ以上の電極リンクと；前記駆動回路と前記電極リンクの間に接続されるとともに、大きさが前記電極リンクの長さに基づいて決定された少なくとも二つのパッド部とを具備する。

【0013】

本発明の他の異なる特徴による等抵抗配線液晶表示装置は、伸張された少なくとも二つの電極リンクと；前記駆動回路と前記電極リンクの間に接続されて前記電極リンクの長さに基づいて異なる比抵抗値を有する少なくとも二つのパッド部とを具備する。 10

【0014】

本発明の異なる特徴による等抵抗配線液晶表示装置は画素領域と駆動回路を含む液晶表示装置において、前記画素領域からそれぞれ伸張された互いに長さの異なる少なくとも2つの電極リンクと；前記駆動回路と前記電極リンクの間に接続された少なくとも二つのパッド部とを具備して、前記電極リンクは相互に異なる比抵抗値を有する。

【0015】

本発明の他の異なる特徴による等抵抗配線液晶表示装置は画素領域と駆動回路を含む液晶表示装置において、前記画素領域からそれぞれ伸張された長さの異なる少なくとも2つの電極リンクと；前記駆動回路と前記電極リンクの間に接続された少なくとも2つのパッド部とを具備して、前記電極リンクの幅は相互に異なる。 20

【0016】

本発明の他の異なる特徴による等抵抗配線液晶表示装置は画素領域と駆動回路を含む液晶表示装置において、前記画素領域からそれぞれ伸張された長さの異なる少なくとも2つの電極リンクと；前記駆動回路と前記電極リンクの間に接続された少なくとも2つのパッド部と；前記電極リンクに設けられた長さに基づく抵抗値を補償するための少なくとも2つの補償パターンとを具備する。

【0017】

【作用】

本発明による液晶表示装置では、パッド部に含まれる電極パッドまたは透明電極の大きさまたは比抵抗値を異なるようにして電極リンクの長さによる抵抗差を補償することで電極パッド - リンクを等抵抗化する。 30

【0018】

また、本発明による液晶表示装置では、電極リンクの大きさ（幅及び/または厚さ）を異なるようにして電極リンクの長さによる抵抗差を補償することで電極パッド - リンクを等抵抗化する。

【0019】

また、本発明による液晶表示装置では、電極リンクの大きさを異なるようにするか電極リンクに互いに異なる大きさ、個数または比抵抗値を有する補償パターンを接続させ電極リンクの長さによる抵抗差を補償することで電極パッド - リンクを等抵抗化する。 40

【0020】

このように、等抵抗化された電極パッド - リンクによって対応する信号ラインでは同一の初期バイアス電圧が印加されるので従来の電極リンクの抵抗差によって生じていた信号の歪による画質の低下を防止することができる。

【0021】

【発明の実施の形態】

前記目的以外の本発明の他の目的及び利点は添付した図面を参照した本発明の好ましい実施例に対する説明を通して明らかにする。

【0022】

図4（上）と図4（下）は、データパッド部またはゲートパッド部で使用される本発明の 50

第1の実施例によるパッド部(40)を図示する。

【0023】

図4(上)に図示したパッド部(40)は、長さが相対的に長い電極リンク(23)に接続される。図4(上)に図示されたように電極パッド(16)に重畠されて接触する透明電極(28)の長さは画素領域の方向に従来よりLpxl1ほど増大される。これは相対的に長い電極リンク(23)にかかる相対的に高い抵抗値を補償するためである。即ち、パッド部(40)で透明電極(28)の長さを増大させ、相対的に長い電極リンク(23)の高い抵抗値を減少させる。

【0024】

図4(下)に図示されたパッド部(40)は長さが相対的に短い電極リンク(25)に接続される。図4(下)に図示されたように相対的に小さい抵抗値に対応して透明電極(30)の長さが画素領域の方向に前記Lpxl1より小さいLpxl2ほど増大される。これは相対的に短い電極リンク(25)にかかる抵抗値を補償するためである。

10

【0025】

このような、電極リンク(23、25)の長さによる抵抗値を補償して信号配線を等抵抗化するためのパッド部(40)、即ち透明電極(28、30)の追加の長さ(Lpxl1)は次の数式1によって決定される。

$$Lpxl1 = (Ravg \times Tpxl \times Wpxl) / p_{pxl}$$

ここで、Lpxl1は透明電極(28、30)の追加の長さ、Ravgはリンクの抵抗の平均値、Tpxlは透明電極(28、30)厚さ、Wpxlは透明電極(28、30)の幅、pは透明電極(28、30)の比抵抗値である。

20

【0026】

上記の数式1によって各パッド部(40)での透明電極(28、30)の追加の長さ(Lpxl1、Lpxl2)を決定して透明電極(28、30)を形成すれば、電極リンク(23、25)の長さによる抵抗差を補償して等抵抗化することができる。即ち、電極リンク(23)の長さが相対的に長いために増大する抵抗値はパッド部(40)での透明電極(28)の長さを画素方向に増大させることで補償することができる。また、電極リンク(25)の長さが相対的に短かいために減少する抵抗値はパッド部(40)での透明電極(30)の長さを画素方向に小さくすることで補償することができる。このように、長さが増大された透明電極(28、30)を具備するパッド部(40)の断面構造を図3に図示する。透明電極(28、30)は駆動回路を搭載したTCPに設けたパッド部(図示しない)と図4(上)及び図4(下)に図示されたような接触部(20)を通して接触する。

30

【0027】

このような電極リンク(23、25)の長さによる抵抗差を補償するための電極パッド部(40)の構造はデータ駆動回路に接続されるデータパッド部とゲート駆動回路に接続されるゲートパッド部に同様に適用される。

【0028】

図5(上)と図5(下)は本発明の第2実施例によるパッド部(50)を図示するものである。

40

【0029】

図5(上)に図示したパッド部(50)は、長さが相対的に長い電極リンク(53)に接続される。図5(上)に図示されたパッド部(50)では透明電極(56)に接続される電極パッド(52)の長さが画素領域の方向に従来よりLpad1ほど増大されている。このような電極パッド(52)は相対的に長い電極リンク(53)にかかる相対的に高い抵抗値を補償して高い抵抗値が低減する。透明電極(56)は駆動回路を搭載したTCPに設けられたパッド部(図示しない)と接触部(24)を通して接触される。

【0030】

図5(下)に図示したパッド部(50)は、長さが相対的に短い電極リンク(55)に接続される。図5(下)に図示されたパッド部(50)では相対的に小さい抵抗値に対応して電極パッド(58)の長さが画素領域の方向に前記Lpad1より小さいLpad2ほど増大さ

50

れる。このような電極パッド(58)は相対的に短い電極リンク(55)にかかる抵抗値を補償する。透明電極(56)は駆動回路を搭載したTCPに設けられたパッド部(図示しない)と接触部(24)を通して接触される。

【0031】

ここで、電極パッド(52、58)の追加の長さ(Lpad)は各電極リンク(53、55)の抵抗差に応じて異なるように設定する。このように電極パッド(52、58)の長さを異なるように設定して電極リンク(53、55)の長さによる抵抗差を補償することで信号配線を等抵抗化することができる。

【0032】

図6(上)及び図6(下)は本発明の第3実施例によるパッド部(60)を図示する。

10

【0033】

図6(上)に図示されたパッド部(60)は長さが相対的に長い電極リンク(63)に接続される。図6(上)に図示されたパッド部(60)では電極パッド(62)と接触される透明電極(66)の幅が従来よりWpxl1ほど増大されている。このような透明電極(66)は相対的に長い電極リンク(63)にかかる相対的に高い抵抗値を補償して高い抵抗値が低減する。この透明電極(66)は駆動回路を搭載したTCPに設けられたパッド部(図示しない)と接触部(64)を通して接触される。

【0034】

図6(下)に図示したパッド部(60)は長さが相対的に短い電極リンク(65)に接続される。図6(下)に図示されたパッド部(60)では相対的に小さい抵抗値に対応して透明電極(68)の幅が前記Wpxl1より小さいWpxl2だけ増大される。このような透明電極(68)は相対的に短い電極リンク(65)にかかる抵抗値を補償する。この透明電極(68)は駆動回路を搭載したTCPに設けられたパッド部(図示しない)と接触部(64)を通して接触する。

20

【0035】

ここで、透明電極(66、68)の追加の幅(Wpxl)は各電極リンク(63、65)の抵抗差に応じて異なるように設定する。このように透明電極(66、68)の長さを異なるように設定して電極リンク(63、65)の長さによる抵抗差を補償することで信号の配線を等抵抗化することができる。

【0036】

30

図7(上)及び図7(下)は本発明の第4実施例によるパッド部(70)を図示する。

【0037】

図7(上)に図示されたパッド部(70)は、長さが相対的に長い電極リンク(73)に接続される。図7(上)に図示されたパッド部(70)では透明電極(76)と接触する電極パッド(72)の幅が従来より増大されてWpad1に設定される。このような電極パッド(72)は相対的に長い電極リンク(73)にかかる相対的に高い抵抗値を補償して高い抵抗値を低減する。透明電極(76)は駆動回路を搭載したTCPに設けられたパッド部(図示しない)と接触部(74)を通して接触される。

【0038】

図7(下)に図示されたパッド部(70)は長さが相対的に短い電極リンク(75)に接続される。図7(下)に図示されたパッド部(70)では相対的に小さい抵抗値に対応して電極パッド(78)の幅が前記Wpad1より小さいWpad2に設定される。透明電極(76)は駆動回路を搭載したTCPに設けられたパッド部(図示しない)と接触部(74)を通して接触される。

40

【0039】

ここで、電極パッド(72、78)の幅(Wpad)は各電極リンク(73、75)の抵抗差に応じて異なるように設定する。このように電極パッド(72、78)の長さを異なるように設定して電極リンク(73、75)の長さによる抵抗差を補償することで信号の配線を等抵抗化することができる。

【0040】

50

図8(上)及び図8(下)は本発明の第5実施例によるパッド部(80)を図示する。

【0041】

図8(上)に図示されたパッド部(80)は長さが相対的に長い電極リンク(83)に接続される。図8(上)に図示されたパッド部(80)では電極パッド(82)は相対的に小さい比抵抗値(1)を有する導電物質である。この比抵抗値(1)を有する電極パッド(82)は相対的に長い電極リンク(83)の長さによる高い抵抗値を補償して高い抵抗値を低減する。透明電極(86)は駆動回路を搭載したTCPに設けられたパッド部(図示しない)と接触部(84)を通して接触される。これとは異なり、前記透明電極(86)の物質で比抵抗値(1)が相対的に小さい透明電極物質を使用する場合にも前記のように長い電極リンク(83)の長さによる高い抵抗値を補償することができる。

10

【0042】

図8(下)に図示されたパッド部(80)は長さが相対的に短い電極リンク(85)に接続される。図8(下)に図示されたパッド部(80)で電極パッド(88)は前記比抵抗値(1)より大きい比抵抗値(2)を有する導電物質である。この比抵抗値(2)を有する電極パッド(88)は相対的に短い電極リンク(85)の長さによる低い抵抗値を補償する。透明電極(86)は駆動回路を搭載したTCPに設けられたパッド部(図示しない)と接触部(84)を通して接触される。これとは異なり、前記透明電極(86)の物質で比抵抗値(2)が相対的に大きい透明電極物質を使用する場合にも前記のように短い電極リンク(85)の長さによる小さい抵抗値を補償することができる。

20

【0043】

ここで、比抵抗値(1、2)は各電極リンク(83、85)の抵抗値に応じて異なるように設定する。このように、パッド部(80)の電極パッド(82、88)または透明電極(86)の比抵抗値(1、2)を双方異なるように設定して電極リンク(83、85)の長さによる抵抗差を補償することで信号の配線を等抵抗化することができる。

【0044】

図9(上)及び図9(下)は本発明の実施例による電極リンク(93、95)を図示する。

【0045】

図9(上)に図示された電極リンク(93)は長さが相対的に長い電極リンクを介してパッド部(90)に接続される。この電極リンク(93)はその幅が従来より増大されてWlink1に設定される。このような電極リンク(93)は相対的に長い長さによる高い抵抗値を補償して高い抵抗値を減らすようにする。パッド部(90)は電極リンク(93)から伸張された電極パッド(92)と、図示しない絶縁膜のコンタクトホールを通して電極パッド(92)と接触された透明電極(96)で構成される。透明電極(96)は駆動回路を搭載したTCPに設けられたパッド部(図示しない)と接触部(94)を通して接触される。

30

【0046】

図9(下)に図示された電極リンク(95)は長さが相対的に長い電極リンクに該当されてパッド部(90)に接続される。この電極リンク(95)は相対的に低い抵抗値に対応してその幅が前記Wlink1より小さいWlink2で設定される。この電極リンク(95)の幅(Wlink2)を調節して相対的に短い長さを有する電極リンク(95)の抵抗を補償して減少することができる。

40

【0047】

このように、電極リンク(93、95)の幅を異なるように設定してその電極リンク(93、95)の長さによる抵抗差を補償することで信号の配線を等抵抗化することができる。

【0048】

図10(上)及び図10(下)は本発明の異なる実施例によるリンク部(101)を図示する。パッド部(100)は駆動回路を搭載したTCPに設けられたパッド部(図示しない)と接触部(104)を通して接触される透明電極(106)を含む。リンク部(10

50

1) はパッド部(100)の電極パッド(102)と接続される電極リンク(103、105)と、電極リンク(103、105)にそれぞれ形成された補償パターン(107、109)を含む。

【0049】

図10(上)に図示されたリンク部(101)は長さが相対的に長い電極リンク(103)を含む。電極リンク(103)にはその長さによる抵抗差を補償するための補償パターン(107)が接続される。この補償パターン(107)の長さは図10(上)に図示されたように相対的に長く設定される。これによって、補償パターン(107)は相対的に長い電極リンク(103)の長さによる高い抵抗値を補償して高い抵抗値を低減する。

【0050】

図10(下)に図示されたリンク部(101)はパット部(100)に接続されて長さが相対的に短い電極リンク(105)を含む。この電極リンク(105)にはその長さによる抵抗差を補償するための補償パターン(109)が接続される。この補償パターン(109)の長さは図10(下)に図示されたように相対的に短く設定される。このような補償パターン(109)は相対的に短い電極リンク(105)の長さによる低い抵抗値を補償する。

10

【0051】

このように、電極リンク(103、105)の長さに基づいて補償パターン(107、109)を形成すると、その電極リンク(103、105)の長さによる抵抗差を補償することで信号の配線を等抵抗化することができる。長い電極リンク(103)の大きい抵抗値は相対的に長い長さを有する補償パターン(107)によって補償することができる。反面に、短い電極リンク(105)の小さい抵抗値は相対的に短い長さを有する補償パターン(109)によって補償することができる。

20

【0052】

補償パターン(107、109)の厚さまたは幅を各電極リンク(103、105)の長さに基づいて異なるように設定することができる。このように、電極リンク(103、105)に接続される補償パターン(107、109)の厚さまたは幅を異なるように設定してその電極リンク(103、105)の長さによる抵抗差を補償することで信号の配線を等抵抗化することができる。

30

【0053】

また、補償パターン(107、109)の個数を各電極リンク(103、105)の長さに基づいて異なるように設定することができる。このように、電極リンク(103、105)に接続される補償パターン(107、109)の個数を双方異なるように設定してその電極リンク(103、105)の長さによる抵抗差を補償することで信号の配線を等抵抗化することができる。

【0054】

さらに、補償パターン(107、109)の比抵抗値を各電極リンク(103、105)の長さに基づいて異なるように設定することができる。このように、電極リンク(103、105)に接続される補償パターン(107、109)の材料も双方異なるように比抵抗値を有する導電物質を使用してその電極リンク(103、105)の長さによる抵抗差を補償することで信号の配線を等抵抗化することができる。

40

【0055】

さらに、パッド部に含まれる電極パッド及び透明電極の中のいずれか一つの厚さを電極リンクの長さによって異なるように設定する場合にもその電極リンクの長さによる抵抗差を補償して信号配線を等抵抗化することができる。また、電極リンクの厚さをその長さによって異なるように設定する場合にも長さによる抵抗差を補償して信号配線を等抵抗化することができる。

【0056】

【発明の効果】

上述したように、本発明による液晶表示装置ではパッド部に含まれる電極パッドまたは透

50

明電極の大きさまたは比抵抗値を異なるようにして電極リンクの長さによる抵抗差を補償することで電極パッド - リンクを等抵抗化することができる。

【0057】

また、本発明による液晶表示装置では電極リンクの大きさ（幅及び/または厚さ）を異なるようにして電極リンクの長さによる抵抗差を補償することで電極パッド - リンクを等抵抗化することができる。

【0058】

また、本発明による液晶表示装置では電極リンクの大きさを異なるようにするか電極リンクに双方異なる大きさ、個数または比抵抗値を有する補償パターンを接続させ電極リンクの長さによる抵抗差を補償することで電極パッド - リンクを等抵抗化することができる。 10

【0059】

このように、等抵抗化された電極パッド - リンクによって該当の信号ラインでは同一の初期バイアス電圧が印加されるので従来の電極リンクの抵抗差による信号歪曲による画質低下を防止することができる。

【0060】

以上説明した内容を通して当業者であれば本発明の技術思想の範囲内で多様な変更及び修正が可能であることが分かる。従って、本発明の技術的な範囲は明細書の詳細な説明に記載された内容に限定されずに特許請求の範囲によって定めなければならない。

【図面の簡単な説明】

【図1】 図1は通常の液晶表示装置のゲートパッド - リンク部分を図示した平面図である。 20

【図2】 図2は図1に図示されたゲートパッドを拡大図示した平面図である。

【図3】 図3は図2に図示されたA-A線によるゲートパッドの断面図である。

【図4】 図4（上）及び図4（下）は本発明の第1実施例によるパッド部を図示した平面図である。

【図5】 図5（上）及び図5（下）は本発明の第2実施例によるパッド部を図示した平面図である。

【図6】 図6（上）及び図6（下）は本発明の第3実施例によるパッド部を図示した平面図である。

【図7】 図7（上）及び図7（下）は本発明の第4実施例によるパッド部を図示した平面図である。 30

【図8】 図8（上）及び図8（下）は本発明の第5実施例によるパッド部を図示した平面図である。

【図9】 図9（上）及び図9（下）は本発明の実施例による電極リンクを図示した平面図である。

【図10】 図10（上）及び図10（下）は本発明の異なる実施例によるリンク部を図示した平面図である。

【符号の説明】

10 : 下部基板

12 : ゲートパッド部

40

14 : 画素領域

16 : ゲートパターン

16、52、58、72、78、82、88、92、102 : 電極パッド

18 : 透明電極パターン

20、64、84、104 : 接触部

23、25、52、53、55、63、73、75、76、83、93、95、105 : 電極リンク

26 : 基板

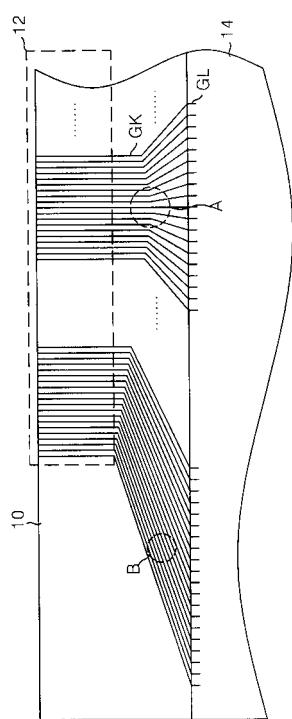
22 : ゲート絶縁膜

24 : 保護膜

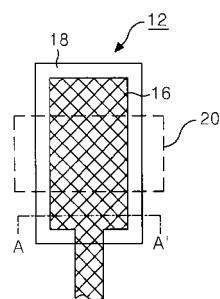
50

28、30、56、66、68、86、96：透明電極
 40、50、60、70、90、100：パッド部
 101：リンク部
 107、109：補償パターン

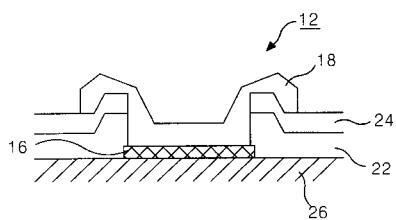
【図1】



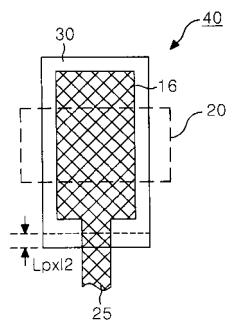
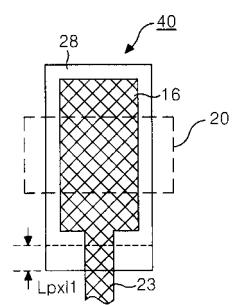
【図2】



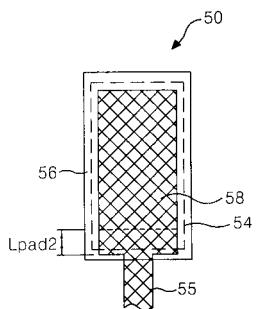
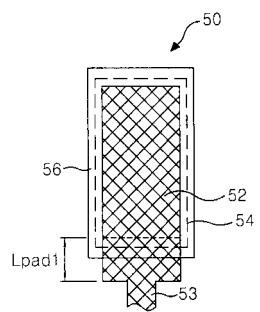
【図3】



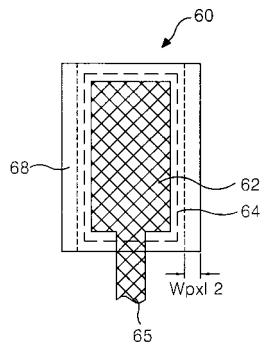
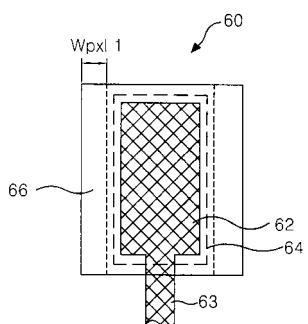
【図4】



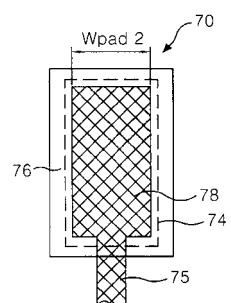
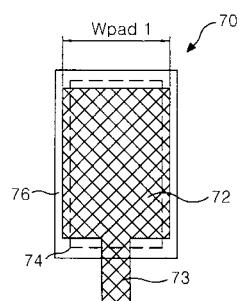
【図5】



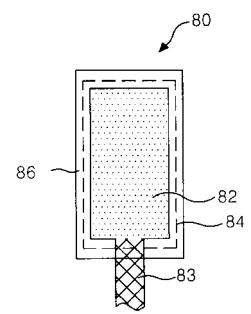
【図6】



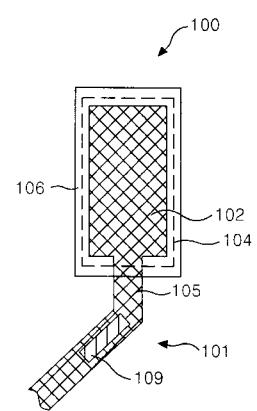
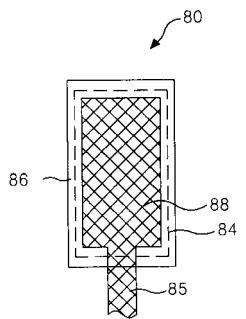
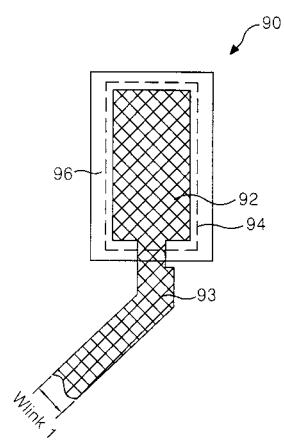
【図7】



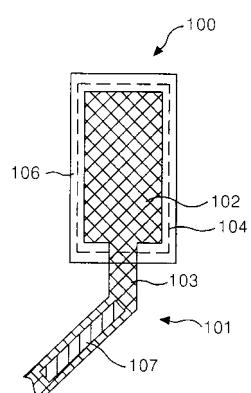
【図8】



【図9】



【図10】



フロントページの続き

(56)参考文献 米国特許第06104465(US,A)
特開平08-297291(JP,A)
特開平08-160444(JP,A)
特開平10-339880(JP,A)
特開平11-327464(JP,A)
登録実用新案第3005342(JP,U)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1345
G09F 9/00
G09F 9/30
G09F 9/35

专利名称(译)	等抵抗配线液晶表示装置		
公开(公告)号	JP4050017B2	公开(公告)日	2008-02-20
申请号	JP2001239966	申请日	2001-08-07
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
当前申请(专利权)人(译)	Eruji飞利浦杜迪股份有限公司		
[标]发明人	キムホンジン		
发明人	キム, ホン ジン		
IPC分类号	G02F1/1345 G09F9/30 G09F9/00 G09F9/35 G02F1/1362		
CPC分类号	G02F1/13458 G02F1/1345		
FI分类号	G02F1/1345 G09F9/30.330.Z G09F9/00.348.B G09F9/35 G09F9/00.348.L G09F9/00.348.Z G09F9/30.330 G09F9/30.338		
F-TERM分类号	2H092/GA33 2H092/GA41 2H092/GA45 2H092/JA34 2H092/JB57 2H092/NA25 5C094/AA04 5C094/AA53 5C094/AA55 5C094/BA03 5C094/BA43 5C094/CA19 5C094/EA04 5C094/EA05 5C094/EA07 5C094/FB12 5C094/FB18 5G435/AA01 5G435/BB12 5G435/CC09 5G435/EE40 5G435/EE41 5G435/HH12 5G435/HH15		
审查员(译)	铃木俊光		
优先权	1020000061104 2000-10-17 KR 1020010037133 2001-06-27 KR		
其他公开文献	JP2002139741A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，用于根据电极连接的长度补偿电阻差。在根据本发明的液晶显示装置中，与驱动电路接触的焊盘部分具有焊盘部分和连接在焊盘部分和在其中布置有多个液晶单元的像素区域中的相应信号线之间的电极链路的长度并根据尺寸有不同的尺寸。基于此，通过使用电极焊盘根据电极链路的长度补偿电阻差，可以使信号线的电阻相等。

