

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3673257号
(P3673257)

(45) 発行日 平成17年7月20日(2005.7.20)

(24) 登録日 平成17年4月28日(2005.4.28)

(51) Int. Cl.⁷

F I

G09G	3/36	G09G	3/36	
G02F	1/133	G02F	1/133	570
G09G	3/20	G02F	1/133	580
H04N	5/66	G09G	3/20	612U
		G09G	3/20	621F

請求項の数 17 (全 57 頁) 最終頁に続く

(21) 出願番号	特願2002-365375 (P2002-365375)	(73) 特許権者	000006013
(22) 出願日	平成14年12月17日(2002.12.17)		三菱電機株式会社
(65) 公開番号	特開2004-163842 (P2004-163842A)		東京都千代田区丸の内二丁目2番3号
(43) 公開日	平成16年6月10日(2004.6.10)	(74) 代理人	100089233
審査請求日	平成15年5月16日(2003.5.16)		弁理士 吉田 茂明
(31) 優先権主張番号	特願2002-174325 (P2002-174325)	(74) 代理人	100088672
(32) 優先日	平成14年6月14日(2002.6.14)		弁理士 吉竹 英俊
(33) 優先権主張国	日本国(JP)	(74) 代理人	100088845
(31) 優先権主張番号	特願2002-280954 (P2002-280954)		弁理士 有田 貴弘
(32) 優先日	平成14年9月26日(2002.9.26)	(72) 発明者	染谷 潤
(33) 優先権主張国	日本国(JP)		東京都千代田区丸の内二丁目2番3号 三
(31) 優先権主張番号	特願2002-258684 (P2002-258684)		菱電機株式会社内
(32) 優先日	平成14年9月4日(2002.9.4)	(72) 発明者	奥田 悟崇
(33) 優先権主張国	日本国(JP)		東京都千代田区丸の内二丁目2番3号 三
			菱電機株式会社内

最終頁に続く

(54) 【発明の名称】 画像データ処理装置、画像データ処理方法、及び液晶ディスプレイ装置

(57) 【特許請求の範囲】

【請求項1】

液晶に印加される電圧に対応する画像の各画素の階調値を表す画像データを、前記各画素における階調値の時間的な変化に基づいて補正して出力する画像データ処理装置であって

、
現フレームの画像データを符号化することにより当該現フレームの画像データに対応する符号化画像データを出力する符号化回路と、

前記符号化回路により出力される符号化画像データを復号化して前記現フレームの画像データに対応する第1復号化画像データを出力する第1復号化回路と、

前記符号化回路により出力される符号化画像データを1フレームに相当する期間遅延することにより、前記現フレームの1フレーム前の画像データに対応する符号化画像データを出力する遅延回路と、

前記遅延回路により出力される符号化画像データを復号化して前記現フレームの1フレーム前の画像データに対応する第2復号化画像データを出力する第2復号化回路と、

前記第1復号化画像データ及び前記第2復号化画像データに基づいて、前記現フレームと当該現フレームの1フレーム前の画像との間における階調値の変化量を算出する変化量算出回路と、

前記現フレームの画像データ及び前記変化量に基づいて、前記現フレームの1フレーム前の画像データに対応する1フレーム前再生画像データを再生する画像再生回路と、

前記現フレームの画像データ、および前記1フレーム前再生画像データに基づいて、前記

10

20

現フレームの画像データを補正する補正回路とを備えたことを特徴とする画像データ処理装置。

【請求項2】

補正回路は、補正された現フレームの画像データを格納したルックアップテーブルを備え、現フレームの画像データ、および1フレーム前再生画像データに基づいて、前記ルックアップテーブルから補正された画像データを読み出すことを特徴とする請求項1に記載の画像データ処理装置。

【請求項3】

補正回路は、現フレームの画像データおよび1フレーム前再生画像データのうちのいずれか一方または両方の量子化ビット数を削減することにより、ビット数変換された現フレームの画像データおよび/またはビット数変換された1フレーム前再生画像データを出力するデータ変換回路を備え、

前記ビット数変換された現フレームの画像データおよび前記ビット数変換された1フレーム前再生画像データ、前記ビット数変換された現フレームの画像データおよび前記1フレーム前再生画像データ、または前記現フレームの画像データおよび前記ビット数変換された1フレーム前再生画像データに基づいて、ルックアップテーブルから補正された画像データを読み出すことを特徴とする請求項2に記載の画像データ処理装置。

【請求項4】

現フレームの画像データと、1フレーム前再生画像データとの差分に基づいて、ルックアップテーブルから読み出される画像データの階調値を制限する制限回路をさらに備えたことを特徴とする請求項3に記載の画像データ処理装置。

【請求項5】

補正回路は、液晶または当該液晶近傍の温度に基づいて現フレームの画像データの補正量を制限することを特徴とする請求項1に記載の画像データ処理装置。

【請求項6】

補正回路は、異なる補正量において補正された前記現フレームの画像データを格納した複数のルックアップテーブルを備え、

前記現フレームの画像データ、および前記1フレーム前再生画像データ、ならびに液晶または当該液晶近傍の温度に基づいて、前記ルックアップテーブルのいずれかから補正された前記現フレームの画像データを読み出すことを特徴とする請求項5に記載の画像データ処理装置。

【請求項7】

液晶に印加される電圧に対応する画像の各画素の階調値を表す画像データを、階調値の時間的な変化に基づいて補正して出力する画像データ処理装置であって、

現フレームの画像データを所定の圧縮率において符号化することにより、当該現フレームの画像データに対応する符号化画像データを出力する符号化回路と、

前記符号化回路により出力される前記符号化画像データを復号化することにより前記現フレームの画像データに対応する第1復号化画像データを出力する第1復号化回路と、

前記符号化回路により出力される前記符号化画像データをメモリに書き込み、1フレームに相当する期間遅延して読み出すメモリ制御回路と、

前記メモリ制御回路により読み出される前記符号化画像データを復号化することにより、前記現フレームの1フレーム前の画像データに対応する第2復号化画像データを出力する第2復号化回路と、

前記第1復号化画像データ、および前記第2復号化画像データに基づいて、前記現フレームの画像データを補正する補正回路とを備え、

前記符号化回路は、前記メモリ制御回路が前記メモリに対して前記符号化画像データの書き込みおよび読み出しを1フレーム期間内に行うことが可能となるよう前記現フレームの画像データの圧縮率を設定することを特徴とする画像データ処理装置。

【請求項8】

画像データ補正回路は、液晶が、略1フレーム期間以内に、現フレームの画像データによ

10

20

30

40

50

り定められる所定の階調値に対応する透過率となるよう前記現フレームの画像データを補正することを特徴とする請求項 1 ~ 7 のいずれか 1 項に記載の画像データ処理装置。

【請求項 9】

液晶に印加される電圧に対応する画像の各画素の階調値を表す画像データを、前記各画素における階調値の時間的な変化に基づいて補正する画像データ処理方法であって、
現フレームの画像データを符号化することにより当該現フレームの画像データに対応する符号化画像データを生成し、

前記符号化画像データを復号化することにより得られる前記現フレームの画像データに対応する第 1 復号化画像データ、および

前記符号化画像データを 1 フレームに相当する期間遅延して復号化することにより得られる前記現フレームの 1 フレーム前の画像データに対応する第 2 復号化画像データに基づいて、前記現フレームと当該現フレームの 1 フレーム前の画像との間における階調値の変化量を算出し、

算出された前記変化量、および前記現フレームの画像データに基づいて、前記現フレームの 1 フレーム前の画像データに対応する 1 フレーム前再生画像データを再生し、

再生された前記 1 フレーム前再生画像と、前記現フレームの画像データに基づいて、前記現フレームの画像データを補正することを特徴とする画像データ処理方法。

10

【請求項 10】

補正された現フレームの画像データを予め格納し、現フレームの画像データ、および 1 フレーム前再生画像データに基づいて、前記画像データを読み出すことを特徴とする請求項 9 に記載の画像データ処理方法。

20

【請求項 11】

現フレームの画像データおよび 1 フレーム前再生画像データのうちのいずれか一方または両方の量子化ビット数を削減することにより、ビット数変換された現フレームの画像データおよび/またはビット数変換された 1 フレーム前再生画像データを出力し、

前記ビット数変換された現フレームの画像データおよび前記ビット数変換された 1 フレーム前再生画像データ、前記ビット数変換された現フレームの画像データおよび前記 1 フレーム前再生画像データ、または前記現フレームの画像データおよび前記ビット数変換された 1 フレーム前再生画像データに基づいて、補正された現フレームの画像データを読み出すことを特徴とする請求項 10 に記載の画像データ処理方法。

30

【請求項 12】

現フレームの画像データと、1 フレーム前再生画像データとの差分に基づいて、読み出された画像データの階調値を制限することを特徴とする請求項 11 に記載の画像データ処理方法。

【請求項 13】

液晶または当該液晶近傍の温度に基づいて現フレームの画像データの補正量を制限することを特徴とする請求項 9 に記載の画像データ処理方法。

【請求項 14】

異なる補正量において補正された現フレームの画像データを予め複数格納し、
前記現フレームの画像データ、および 1 フレーム前再生画像データ、ならびに液晶または当該液晶近傍の温度に基づいて、補正された前記現フレームの画像データを読み出すことを特徴とする請求項 13 に記載の画像データ処理方法。

40

【請求項 15】

液晶に印加される電圧に対応する画像の各画素の階調値を表す画像データを、階調値の時間的な変化に基づいて補正して出力する画像データ処理方法であって、

現フレームの画像データを所定の圧縮率において符号化することにより、当該現フレームの画像データに対応する符号化画像データを生成し、

前記符号化画像データを復号化することにより得られる前記現フレームの画像データに対応する第 1 復号化画像データ、および

前記符号化画像データをメモリ手段に書き込み、1 フレームに相当する期間遅延してから

50

復号化することにより得られる前記現フレームの1フレーム前の画像データに対応する第2復号化画像データに基づいて、前記現フレームの画像データを補正し、前記現フレームの画像データの圧縮率は、前記メモリ手段に対して前記符号化画像データの書き込みおよび読み出しを1フレーム期間内に行うことが可能となるよう設定されることを特徴とする画像データ処理方法。

【請求項16】

現フレームの画像データは、液晶が、略1フレーム期間以内に、現フレームの画像データにより定められる所定の階調値に対応する透過率となるよう補正されることを特徴とする請求項9～15のいずれか1項に記載の画像データ処理方法。

【請求項17】

請求項1乃至8のいずれか1項に記載の画像データ処理回路を備えたことを特徴とする液晶ディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、1 バックライト、液晶（液晶パネル）、及びそのドライバを備える液晶表示パネル（以下、LCDパネルとも称す）と、2 外部から入力するラスタデータの画像データから同パネルの液晶に印加する電圧を決定する補正画像データを生成する画像データ処理装置とを備えた液晶表示装置に関するものであり、特に、入力する動画像の輝度変化に応じて液晶の応答速度（単位時間当りにおける液晶の透過率の変化量に相当）を最適化するためのLCDパネル用画像データの処理技術に関する。

【0002】

【従来の技術】

液晶の透過率は累積応答効果により変化するため、LCDパネルは、液晶の応答速度よりも相対的に速い輝度変化を呈する入力動画像に適切に対応出来ないという問題点を内包している。こうした問題点を解決するために、入力動画像の輝度変化時の液晶駆動電圧を通常の駆動電圧よりも意図的に大きく設定することにより、液晶の応答速度を改善する方法が提案されている。

【0003】

上記方法を適用した液晶駆動により、入力動画像の輝度変化に応じて液晶の応答速度が速くなる様に同応答速度を制御可能にした液晶表示装置の一例の詳細が、日本国特許第2616652号の特許公報（特許文献1）に記載されている。即ち、同文献1に記載された液晶表示装置は、動画面の各画面における各画素を与えるラスタ画像データを順次にA/D変換するA/D変換回路、入力動画面の1フレーム分の画像データを保持する画像メモリ（フレームメモリ）、ある画素における現在の画像データと当該画素における1フレーム前の画像データとを比較して輝度変化信号を出力する比較回路、液晶パネルの駆動回路、及び液晶パネルを備えている。

【0004】

次に、当該装置の動作について記載する。A/D変換回路は、所定の周波数を有するサンプリングクロックでアナログ形式のラスタ画像データをサンプリングした上で、デジタル形式の画像データに変換し、変換後の画像データを画像メモリ及び比較回路に出力する。画像メモリは、各画素の画像データの入力に応じて、当該画素に対応するアドレスに既に格納されている1フレーム前の画像データを読み出して比較回路に出力すると共に、入力した現在の画像データを上記アドレスに上書き保存する。この様に、画像メモリは、入力した各画素の現在画像データを1フレームに相当する期間だけ遅延する遅延回路として機能する。比較回路は、A/D変換回路が出力する現在の画像データと、画像メモリが出力する1フレーム前の画像データとを比較し、両データ間の画像の輝度変化を与える輝度変化信号を、現在の画像データと共に、駆動回路に出力する。駆動回路は、輝度変化信号に基づいて、輝度値が増加した画素に対しては通常の液晶駆動電圧よりも高い駆動電圧を液晶パネルに印加して同パネルの表示画素を駆動し、他方、輝度値が減少した画素に対し

10

20

30

40

50

ては通常値よりも低い駆動電圧を以って同パネルの表示画素を駆動する。

【0005】

しかしながら、上記文献1に示された液晶表示装置においては、液晶パネルの表示画素数が増加すると、それに応じて画像メモリに書き込まれる1フレーム分の画像データ数が増加するため、画像メモリとして必要なメモリ容量が大きくならざるを得ないという問題点がある。

【0006】

そこで、上記画像メモリの容量削減化を図ると言う観点から、日本国特許第3041951号の特許公報(特許文献2)に記載の液晶表示装置は、4つの画素に対して上記画像メモリの1アドレスを割り当てると言う間引き処理方法を提案している。即ち、同先行文献2は、縦横1画素おきに画素データを間引いて残った各画素データを上記画像メモリに記憶しておくと共に、上記画像メモリの読出し動作の際には、間引いた隣接する3個の画素に対しては、対応する記憶済み画素の画像データと同じ画像データを3回読み出すことで被間引き画素用画像データを割り当てることで、上記画像メモリの容量の削減化を実現している。例えば、座標(a, A)に位置する画素の画像データが上記画像メモリのアドレス0の領域に格納されているものとする、(a, B), (b, A), (b, B)の3個の被間引き画素に対しては、アドレス0の画像データが読み出されて割り当てられる。

【0007】

しかしながら、日本国特許第3041951号の特許発明が提案する方法を用いる場合には、却って、次の様な問題点が惹起される。この点を図46(A)~図46(D)に例示する。

【0008】

図46(A)はn番目のフレームにおける各画像データを、図46(B)は図46(A)に示すn番目のフレームの画像に対して間引き処理を行った後の各画像データを、図46(C)は間引き処理を行った各画素データを上記読出し処理によって補間した後の各画像データを、図46(D)は1フレーム後の(n+1)番目のフレームにおける各画像データを、それぞれ表している。図46(A)及び図46(D)に示す様に、n番目のフレームの画像と、(n+1)番目のフレームの画像とは、互いに同じである。

【0009】

間引き処理を行った場合には、図46(C)に示す様に、(B, a)、(B, b)の画素データとして(A, a)の画素データが読み出され、(B, c)、(B, d)の画素データとして(A, c)の画素データが読み出される。つまり、実際は輝度値150の画素データが、輝度値50の画素データとして読み出されることになる。このため、現フレームとその1フレーム前との間では画像が変化していないにも拘わらず、n番目のフレームのアドレス(B, a)、(B, b)、(B, c)、及び(B, d)に対応する各表示画素は、通常よりも高い駆動電圧で駆動されることになる。

【0010】

この様に、間引き処理を行った場合には、画素データが間引かれた部分では電圧の制御が正しく行われなくなり、その結果、不要な電圧が印加されることによる画質劣化が生じ得る。

【0011】

【特許文献1】

特許第2616652号公報

【特許文献2】

特許第3041951号公報

【0012】

【発明が解決しようとする課題】

既述の通り、両先行特許発明によれば、現フレームとその1フレーム前との間で輝度値が変化する場合であっても、液晶駆動電圧を通常の液晶駆動電圧よりも大きく設定することにより、液晶の応答速度を改善することが可能である。

10

20

30

40

50

【 0 0 1 3 】

しかしながら、前者の先行特許発明（特許文献 1）は、遅延機能を呈する画像メモリの容量の増大化を招くと言う問題点を有しており、後者の先行特許発明（特許文献 2）においては、メモリ容量の削減化に伴って画質の劣化を引き起こすと言う問題点を有しており、両者共に一長一短であると言わざるを得ない。

【 0 0 1 4 】

加えて、両先行特許発明は、入力動画面の輝度値の変化量と液晶の応答速度との関係のみを考慮するのみであって、液晶パネル及びその近傍の温度と液晶の応答速度との関係については何等の考慮・検討も成されていない。これでは、より実用性に適した液晶表示装置を提供することにはならないと言える。

10

【 0 0 1 5 】

本発明はこの様な懸案事項を解決すべく成されたものであり、その目的は、間引き処理に伴う画質劣化を発生させること無くメモリ容量の削減化を実現しつつ、入力動画面の輝度値の時間的な変化及び液晶表示パネルの周囲温度の変化に応じて、液晶に印加される電圧を適切に制御することにより、液晶の応答速度を正確に制御することが可能な液晶表示パネル用画像データ処理技術を提供することにある。

【 0 0 1 6 】

更に、本発明の第 2 目的は、間引き処理に伴う画質劣化を発生させること無くメモリ容量の削減化を実現しつつ、入力動画面の輝度値の時間的な変化に応じて、液晶に印加される電圧を適切に制御することにより、液晶の応答速度を正確に制御することが可能な液晶表示パネル用画像データ処理技術を提供する点にある。

20

【 0 0 1 7 】

【課題を解決するための手段】

本発明による画像データ処理装置は、液晶に印加される電圧に対応する画像の各画素の階調値を表す画像データを、前記各画素における階調値の時間的な変化に基づいて補正して出力する画像データ処理装置であって、
現フレームの画像データを符号化することにより当該現フレームの画像データに対応する符号化画像データを出力する符号化回路と、
前記符号化回路により出力される符号化画像データを復号化して前記現フレームの画像データに対応する第 1 復号化画像データを出力する第 1 復号化回路と、
前記符号化回路により出力される符号化画像データを 1 フレームに相当する期間遅延することにより、前記現フレームの 1 フレーム前の画像データに対応する符号化画像データを出力する遅延回路と、
前記遅延回路により出力される符号化画像データを復号化して前記現フレームの 1 フレーム前の画像データに対応する第 2 復号化画像データを出力する第 2 復号化回路と、
前記第 1 復号化画像データ及び前記第 2 復号化画像データに基づいて、前記現フレームと当該現フレームの 1 フレーム前の画像との間における階調値の変化量を算出する変化量算出回路と、
前記現フレームの画像データ及び前記変化量に基づいて、前記現フレームの 1 フレーム前の画像データに対応する 1 フレーム前再生画像データを再生する画像再生回路と、
前記現フレームの画像データ、および前記 1 フレーム前再生画像データに基づいて、前記現フレームの画像データを補正する補正回路とを備えたものである。

30

40

【 0 0 1 8 】

【発明の実施の形態】

<実施の形態 1 及び 2 における着眼点>

ある温度（例えば常温）において、入力動画面における各画素の画像データの輝度値変化に対応して液晶パネルの各表示画素に印加される電圧を最適化しても、少なくとも液晶パネルを含む同パネルの周囲温度が上記ある温度よりも高い場合には、適切な電圧よりも高い電圧が液晶に印加され、その結果、画質の劣化が生じる。即ち、周囲温度が常温よりも高い場合には、液晶の応答速度が常温時のそれよりも速くなり、液晶の透過率がある値が

50

ら目標値に到達するまでの時間が相対的に短くなる。そのため、補正電圧が常温時のそれと同じままのときには過補正となってしまう。即ち、1フレーム期間に相当する時間の経過時点での透過率は目標値よりも大きな値となり、そのため、表示画面中の明るく変化する部分は過度に明るい部分となり、逆に表示画面中の暗く変化する部分は過度に暗い部分となってしまう。これに対して、周囲温度が上記ある温度よりも低い場合には、逆に補正不足となる。

【0019】

本発明の実施の形態1及び2は、この様な周囲温度変化と液晶の応答速度との関係に着目し、この観点を基礎として、入力動画面における画像データの輝度値の時間的变化に応じて液晶の応答速度を最適値に制御するものである（上記輝度値の時間的变化に応じて液晶の応答速度を速くする）。

10

【0020】

以下、図面を参照しつつ、実施の形態1及び2を詳述する。

【0021】

（実施の形態1）

図1は、本実施の形態に係る液晶表示装置を示すブロック図である。同装置は、大別して、本装置の中核部分である画像データ処理装置と、当該画像データ処理装置に接続された液晶表示パネル11とから成る。そして、画像データ処理装置は、受信回路2と、画像データ処理部3と、温度制御部12とから構成される。他方、液晶表示パネル11は、液晶及びその駆動電極等を含む液晶パネル、バックライト及び駆動回路等より成り、画像の輝度または濃度を表す補正画像データ（補正現画像データとも称す） $D_j 1$ を受信し、受信補正画像データ $D_j 1$ に対応する電圧を生成した上で当該電圧を液晶に印加することにより、表示動作を行う。

20

【0022】

ここで、画像データ処理装置は、入力する動画像の画像データから、液晶に印加される電圧を決定する補正画像データ $D_j 1$ を生成する部分であるが、その機能を概略的に記載すれば、次の通りである。即ち、本装置は、（I）画像データの輝度値の時間的な変化に応じて液晶の応答速度が速くなる様な印加電圧を与え得る、少なくとも2個の、異なる温度下での、補正画像データの候補を生成しておき、（II）液晶の周囲温度の測定結果に応じて、少なくとも2個の補正画像データの候補中から、周囲温度の下でより最適な応答速度を与え得る1個の候補を最適な補正画像データとして決定する。

30

【0023】

以下、この様な機能を実現し得る画像データ処理装置の各部の構成について記載する。

【0024】

先ず、受信回路2は、液晶表示パネル11に表示すべき画面（動画面）（以下、同画面を現画像と称す）の各画素を与える各画像データ（ラスタデータ）を順次に受信する入力端子1と、受信した各画像データを現画像データ $D_i 1$ として順次に出力する出力端とを有する。

【0025】

次に、本体たる画像データ処理部3は、符号化回路4、遅延回路5、第1復号化回路6、第2復号化回路7、変化量算出回路8、1フレーム前画像再生回路9、及び画像データ補正回路10から成り、現画像データ $D_i 1$ に対応する補正現画像データ $D_j 1$ を生成する。

40

【0026】

先ず、符号化回路4は、受信回路2の出力端に接続された入力端及び出力端を有し、入力する現画像データ $D_i 1$ を符号化して符号化画像データ $D_a 1$ をその出力端より出力する。ここで、同回路4における現画像データ $D_i 1$ の符号化方法としては、例えばFBTC又はGBTC等のブロック符号化（BTC）を用いることができる。あるいは、JPEGにおける2次元離散コサイン変換符号化、JPEG-LSにおける予測符号化、又はJPEG2000におけるウェーブレット変換等の、任意の静止画用符号化方式を用いること

50

も可能である。尚、こうした静止画用の符号化方法については、符号化前の画像データと復号化された画像データとが完全に一致しない非可逆符号化方式のものであっても適用可能である。

【0027】

又、第1復号化回路6は、符号化回路4の上記出力端に接続された入力端及び出力端を有しており、受信した符号化画像データDa1を復号化して現画像データDi1に対応する第1復号化画像データDb1をその出力端より出力する。

【0028】

又、遅延回路5は、符号化回路4の上記出力端に接続された入力端及び後述する第2復号化回路7に接続された出力端を有し、当該入力端で受信した符号化画像データDa1を端子1で受信する動画面の1フレーム期間だけ遅延した上で、遅延後の符号化画像データDa1を遅延符号化画像データDa0として上記出力端より出力する。従って、遅延回路5は、符号化画像データDa1の受信タイミングに応じて、符号化画像データDa1から見て1フレーム期間だけ前の符号化画像データを、遅延符号化画像データDa0として出力することになる。

10

【0029】

ここで、「1フレーム期間」とは、「ある画素のデータを受信して、そのデータに対応する電圧が当該画素に対応する表示画素を成す液晶部分に印加されてから、次のフレームにおける同じ位置の画素のデータを受信して、そのデータに対応する電圧が上記液晶部分に印加されるまでの時間」である。

20

【0030】

この様な遅延機能を有する同回路5は、例えば、1 データの読出し及び書込みの両機能を兼ね備えた1個のメモリ(例えばRAM)(図示せず)と、2 当該メモリのアドレスを指定する読出し・書込み指令信号(アドレス信号)を入力端子1で受信する上記動画面の同期信号(図示せず)に同期させて生成するタイミング回路(図示せず)とから構成される(1メモリ構成)。この構成例の場合には、本回路5は、現在の符号化画像データDa1の受信タイミングに応じて、(i)上記1メモリのアドレス(データ格納領域)の中で、当該符号化画像データDa1の受信時点から遡って1フレーム期間分だけ前の時点における符号化画像データが格納されている対象アドレスから、上記の1フレーム期間分だけ前の符号化画像データを読み出して当該読出しデータを遅延符号化画像データDa0として出力し、(ii)その直後に、現在の符号化画像データDa1を上記対象アドレス内に書込む。この様な動作によって、本回路5は、現在の符号化画像データDa1に対する遅延機能を実現する。本画像データ処理部3においては、メモリに書込むデータの数とメモリから読み出すデータの数が同じであり、しかも、1画面の左上位置の画素に相当するメモリ領域に格納されている画像データから順番に読み出すだけであり、上記の一例の様に、既に記憶されている画像データの読出しと新しい画像データの書込みとを一つのメモリで実現し得るのである。

30

【0031】

又、遅延回路5の他の構成例として、上記タイミング回路によって同時にアドレス指定される2個のメモリを利用したものが適用可能である(2メモリ構成)。即ち、同回路5は、現在の符号化画像データDa1の受信タイミングに応じて、一方のメモリに現在の符号化画像データDa1を書込むと同時に、他方のメモリから、1フレーム期間前に既に書込み済みの上記1フレーム期間分だけ前の符号化画像データを読み出して当該読出しデータを遅延符号化画像データDa0として出力するのである。

40

【0032】

以上の通り、遅延回路5は、符号化画像データDa1を1フレームに相当する期間だけ遅延する処理を通じて、現画像データDi1の1フレーム前の画像データを符号化した遅延符号化画像データDa0を出力する。

【0033】

この様に、遅延回路5は、現画像データDi1を直接にメモリ内に格納するのではなくて

50

、一旦データ圧縮した後の符号化画像データD a 1をその構成要素たるメモリ内に格納しているの、同回路5のメモリ容量の削減化を容易に達成出来る。しかも、現画像データD i 1の符号化率(データ圧縮率)を高くする程に、遅延回路5を構成するメモリの容量を飛躍的に少なくすることが可能である。この点は、既述した2件の先行特許発明には無い利点である。

【0034】

更に、第2復号化回路7は、遅延回路5の上記出力端に接続された入力端、及び出力端を有しており、遅延回路5が出力する遅延符号化画像データD a 0を復号化する。即ち、第2復号化回路7は、受信回路2からの現画像データD i 1の出力時に対して1フレーム期間だけ前の時点において受信回路2が現画像データD i 1として既に出力していた1フレーム前画像データの符号化画像データD a 0をその入力端で受信し、受信符号化画像データD a 0を復号化して上記1フレーム前画像データに対応する第2復号化画像データD b 0をその出力端より出力する。

10

【0035】

更に、変化量算出回路8は、第1復号化回路6の出力端及び第2復号化回路7の出力端に接続された入力端、並びに出力端を有しており、第1復号化画像データD b 1及び第2復号化画像データD b 0に基づいて、現画像データD i 1と上記1フレーム前画像データ間の輝度値の変化量を算出し、得られた変化量データD v 1をその出力端より出力する。一例として、同回路8は、減算回路より構成されており、現画像の1フレーム前の画像に対応する第2復号化画像データD b 0から現画像に対応する第1復号化画像データD b 1を減算することで、画素毎の変化量データD v 1を算出する。

20

【0036】

更に、1フレーム前画像再生回路9は、受信回路2の出力端及び変化量算出回路8の出力端に接続された入力端、並びに出力端を有しており、現画像データD i 1及び変化量データD v 1に基づいて1フレーム前画像データD p 0を再生し、得られた1フレーム前再生画像データD p 0をその出力端より出力する。具体的には、同回路9は、加算回路より構成されており、現画像データD i 1に変化量データD v 1を加算することで、現画像データD i 1から見て1フレーム期間だけ前に対応する1フレーム前再生画像データD p 0を再生する。

【0037】

画像データ補正回路10は、画像データ処理部3の中核部分を成す回路であり、次の温度制御部12との関係で、その回路配線及び回路機能が明らかとなる。そこで、画像データ補正回路10の詳細に先立ち、温度制御部12の構成を記載する。

30

【0038】

温度制御部12は、少なくとも一つの基準温度(T 0)のデータを保有しており、制御信号T P 1を出力するための出力端を有している。そして、同部12は、液晶表示パネル11あるいはその近傍雰囲気の一方の温度データ(この温度データを「周囲温度データ」と定義する)と、少なくとも一つの基準温度データとを比較し、その比較結果に基づき制御信号T P 1をその出力端より出力する。一例として、温度制御部12は、1 上記周囲温度データを測定し得る温度センサ(尚、温度センサは温度制御部12とは別個の外付け部品であっても良い)と、2 当該温度センサの出力端に接続された第1入力端と基準温度(T 0)のデータを与えるレベルが印加された第2入力端とを有する比較器とから成り、周囲温度(T)が基準温度(T 0)以下のときには同比較器は第1レベル(例えば“1”レベル)の信号として制御信号T P 1を出力し、逆に周囲温度(T)が基準温度(T 0)よりも高いときには同比較器は第2レベル(例えば“0”レベル)の信号として制御信号T P 1を出力する。

40

【0039】

ここで、留意事項として、上記周囲温度について一言する。即ち、温度を測定すべき場所としては、理想的には液晶そのものが対象となるべきところであるが、現実的にはそのような温度を測定出来ないため、その代わりとして、液晶パネルの表面温度、あるいは、液晶

50

パネル近傍の雰囲気温度が用いられる。そして、液晶パネルはLCDパネル11内に配設されているので、「周囲温度」とは、結局の所、「液晶表示パネル11あるいはその近傍雰囲気の一方向の温度」と定義されることになる。

【0040】

以上の温度制御部12の構成・機能の記載を踏まえて、次に、画像データ補正回路10の構成・機能を記載する。即ち、同回路10は、受信回路2の出力端、1フレーム前画像再生回路9の出力端及び温度制御部12の出力端に接続された入力端、並びに、液晶表示パネル11に接続された出力端を有している。そして、画像データ補正回路10は、(1)現画像データDi1が示す第1輝度値と1フレーム前再生画像データDp1が示す第2輝度値とが互いに相違するか否かを検出し、(2)第1及び第2輝度値が互いに相違する場合には、現画像データDi1、1フレーム前再生画像データDp1及び制御信号TP1に基づいて第1輝度値を補正し、補正済み輝度値を与える補正現画像データDj1をその出力端より出力する。これに対して、同回路10は、(3)第1及び第2輝度値が互いに一致する場合には、現画像データDi1を、補正することなく、補正現画像データDj1としてその出力端より出力する。この場合、補正現画像データDj1は、補正現画像データDj1に基づき液晶表示パネル11が生成する液晶印加電圧により実現される液晶の透過率が、現画像データDi1の受信時から1フレーム期間だけ経過した時点において、第1輝度値に相当する第1透過率に到達する様に、決定される。

10

【0041】

再度述べると、画像データ補正回路10は、温度制御部12が出力する制御信号TP1に基づいて、補正候補の画像データの補正量が周囲温度に対して適切な補正量となる様に、制御動作を実行する。例えば、液晶の応答速度は温度によって変化するので、温度が比較的高い場合には、同回路10は、補正量を比較的小さな値に設定し、逆に温度が比較的低い場合には、同回路10は補正量を比較的大きな値に設定することで、液晶の応答速度が適切な値となる様に同速度を制御する。

20

【0042】

最後に、LCDパネル11は、補正現画像データDj1に基づいて作成した電圧を液晶に印加することにより、表示動作を行う。

【0043】

ここで、図2は、以上に記載した図1の画像データ処理装置における一連の動作を、整理する観点から、示すフローチャートである。尚、図2における処理の流れは、1動画面中のある画素についての現画像データが補正現画像データに補正されるまでの工程を模式的に示しており、他の全ての画素データも順次に同様の工程を経て補正される。

30

【0044】

先ず、現画像データ符号化工程(St1)においては、符号化回路4により、ある1画面内のある画素に関する現画像データDi1が符号化され、その符号化画像データDa1が生成される。

【0045】

次の符号化画像データ遅延工程(St2)においては、遅延回路5により、現在の符号化画像データDa1が1フレームに相当する期間だけ遅延される。従って、現時点においては、遅延回路5からは、現画像データDi1の1フレーム前の画像データを符号化した符号化画像データDa0が出力される。本工程における、より具体的な処理としては、現画像データDi1の1フレーム前の画像データを符号化した符号化画像データDa0を遅延回路5内のメモリ(あるいは一方のメモリ)における所定のアドレスから読み出し、且つ、現在の符号化画像データDa1を、現時点から1フレーム後の将来の符号化画像データDa0として、当該メモリ(あるいは他方のメモリ)における上記所定のアドレス(あるいは対応するアドレス)に上書きする(あるいは読み出しと同時並行的に書込む)。

40

【0046】

更に、符号化画像データ復号化工程(St3)においては、両復号化回路6,7により、両符号化画像データDa1, Da0が同期して復号化され、両復号化画像データDb1,

50

D b 0 が生成される。

【 0 0 4 7 】

次の変化量データ算出工程 (S t 4) においては、変化量算出回路 8 により、変化量データ D v 1 が生成される。

【 0 0 4 8 】

その次の 1 フレーム前画像再生工程 (S t 5) においては、1 フレーム前画像再生回路 9 により、1 フレーム前再生画像データ D p 0 が生成される。

【 0 0 4 9 】

更に、現画像データ補正工程 (S t 6) においては、画像データ補正回路 1 0 の動作により、現画像データ D i 1 に対応する補正現画像データ D j 1 が生成される。

10

【 0 0 5 0 】

そして、以上の各工程 S t 1 ~ S t 6 の動作が、現画像データ D i 1 に対して 1 フレーム毎に実行される。

【 0 0 5 1 】

次に、本実施形態の核心を成す画像データ補正回路 1 0 のより具体的な構成・機能について、言及する。

【 0 0 5 2 】

画像データ補正回路 1 0 は、一般的には、(A) 受信回路 2 の出力端及び 1 フレーム前画像再生回路 9 の出力端に接続された入力端と、出力端とを有する、「少なくとも 2 個のルックアップテーブル保有回路」と、(B) 少なくとも 2 個のルックアップテーブル保有回路の出力端、及び温度制御部 1 2 の出力端に接続された入力端と、液晶表示パネル 1 1 に接続された出力端とを有する「補正量制御回路」とより構成される。

20

【 0 0 5 3 】

そして、(B) 補正量制御回路は、少なくとも 2 個のルックアップテーブル保有回路が出力する少なくとも 2 個の補正候補現画像データの内から、制御信号 T P 1 の指令に基づいて、1 個の補正候補現画像データを選択し、被選択補正候補現画像データを補正現画像データ D j 1 として、その出力端から出力する。

【 0 0 5 4 】

これに対して、(A - 1) 少なくとも 2 個のルックアップテーブル保有回路の一方である「第 1 ルックアップテーブル保有回路」は、第 1 温度 (T 1) における「第 1 ルックアップテーブル」を保有している。この第 1 ルックアップテーブルは、「液晶表示パネル 1 1 又はその近傍雰囲気温度が第 1 温度 (T 1) にある状況下で、液晶の透過率が 1 フレーム期間内に第 1 輝度値に相当する第 1 透過率に到達し得る様に、n ビット信号である現画像データ D i 1 の第 1 輝度値と、同じく n ビット信号である 1 フレーム前再生画像データ D p 1 の第 2 輝度値との組合せ毎に予め求められた、 $2^n \times 2^n$ 個の、第 1 候補値を与える第 1 補正画像データ」を有している。そして、第 1 ルックアップテーブル保有回路は、第 1 ルックアップテーブルにおける $2^n \times 2^n$ 個の第 1 補正画像データの中から、現画像データ D i 1 の第 1 輝度値と、1 フレーム前再生画像データ D p 1 の第 2 輝度値との組合せに対応する第 1 候補値を有する第 1 補正画像データを、少なくとも 2 個の補正候補現画像データの一方である第 1 補正候補現画像データとして出力する。

30

40

【 0 0 5 5 】

又、(A - 2) 少なくとも 2 個のルックアップテーブル保有回路の他方である「第 2 ルックアップテーブル保有回路」は、第 1 温度 (T 1) とは異なる第 2 温度 (T 2) における「第 2 ルックアップテーブル」を保有している。ここで、第 2 ルックアップテーブルは、「液晶表示パネル 1 1 又はその近傍雰囲気温度が第 2 温度 (T 2) にある状況下で、液晶の透過率が 1 フレーム期間内に第 1 透過率に到達し得る様に、現画像データ D i 1 の第 1 輝度値と 1 フレーム前再生画像データ D p 1 の第 2 輝度値との組合せ毎に予め求められた、 $2^n \times 2^n$ 個の、第 2 候補値を与える第 2 補正画像データ」を有している。そして、第 2 ルックアップテーブル保有回路は、第 2 ルックアップテーブルにおける $2^n \times 2^n$ 個の第 2 補正画像データの中から、現画像データ D i 1 の第 1 輝度値と、1 フレーム前再生画像

50

データ D_{p1} の第2輝度値との組合せに対応する第2候補値を有する第2補正画像データを、少なくとも2個の補正候補現画像データの他方である第2補正候補現画像データとして出力する。

【0056】

次に、上記の一般的構成の中で、温度制御部12が1個の基準温度(T_0)のデータを有しており、且つ、画像データ補正回路10が2個のルックアップテーブル保有回路を有している場合における、画像データ補正回路10の構成・機能について記載する。又、記載の便宜上、 n ビットとは8ビットであるものとする。勿論、 n ビット信号とは8ビット信号に限定される概念ではなく、ビット数が2以上の任意の整数値を採り得る信号である。即ち、 n ビット信号は、画像データ処理により実質的に補正データを生成することが可能なビット数を有する信号であれば良い。

10

【0057】

図3は、画像データ補正回路10の内部構成の一例を示すブロック図である。図3に示す様に、同回路10は、1 受信回路2の出力端及び1フレーム前画像再生回路9の出力端に接続された入力端を共に有する第1及び第2ルックアップテーブル(以後、ルックアップテーブルを端にLUTと称す)保有回路13, 14と、2 両回路13, 14の出力端に接続された入力端を有する補正量制御回路15とから成る。これらの内で、補正量制御回路15は、第1LUT保有回路13が出力する第1補正候補現画像データ D_{j2} と第2LUT保有回路14が出力する第2補正候補現画像データ D_{j3} との一方を、制御信号TP1の指令内容に応じて、被選択補正候補現画像データ、即ち、補正現画像データ D_{j1} として、選択・出力する。従って、補正量制御回路15はセレクタとしての構成・機能を有する。

20

【0058】

これに対して、第1LUT保有回路13は、基準温度(T_0)以下のある温度、即ち、第1温度(T_1)におけるLUTデータを第1LUTとして保有ないしは記憶している。例えば、同回路13は、メモリあるいはディスク等の記憶装置より成る。ここで、第1LUTは、液晶表示パネル11又はその近傍雰囲気温度が上記第1温度(T_1)に該当する状況下において、液晶の透過率が1フレーム期間内に第1透過率に到達し得る様に、8ビット信号の現画像データ D_{i1} が示す第1輝度値と、同じく8ビット信号の1フレーム前再生画像データ D_{p0} が示す第2輝度値との組合せ毎に予め求められた、 256×256 個の第1候補値データ(第1補正画像データ)を有するマトリックス状テーブルである。この様な 256×256 個の第1補正画像データを有する第1LUTの構成を模式的に示す図が、図4である。図4に示す様に、現画像データ D_{i1} 及び1フレーム前再生画像データ D_{p0} は、共に8ビット画像データであり、“0”~“255”までの範囲に属する値を採り得る。そして、第1LUTは、2次元に配列される 256×256 個の第1候補値データを有している。その結果、第1LUT保有回路13は、現画像データ D_{i1} (第1入力信号)の第1輝度値と1フレーム前再生画像データ D_{p0} (第2入力信号)の第2輝度値との組合せに対応する第1候補値(換言すれば、上記組合せで指定される格納領域(アドレス)に格納されている第1候補値)を有する第1補正画像データ $d_t(D_{i1}, D_{p0})$ を、第1補正候補現画像データ D_{j2} として出力する。尚、第1輝度値と第2輝度値とが互いに等しい場合、つまり、1画面内のある画素における輝度変化が無い場合には、第1LUT保有回路13が出力する第1補正画像データ $d_t(D_{i1}, D_{p0})$ は、現画像データ D_{i1} の第1輝度値(=第2輝度値)を与えるデータである。即ち、この場合には、同回路13は、現画像データ D_{i1} の輝度値を補正しない。

30

40

【0059】

又、他方の第2LUT保有回路14は、基準温度(T_0)よりも高いある温度、即ち、第2温度(T_2)におけるLUTデータを第2LUTとして保有ないしは記憶している。例えば、同回路14は、メモリあるいはディスク等の記憶装置より成る。そして、第2LUTは、液晶表示パネル11又はその近傍雰囲気温度が上記第2温度(T_2)に該当する状況下において、液晶の透過率が1フレーム期間内に第1透過率に到達し得る様に、8ビ

50

ット信号の現画像データ D_{i1} が示す第1輝度値と、8ビット信号の1フレーム前再生画像データ D_{p1} が示す第2輝度値との組合せ毎に予め求められた、 256×256 個の第2候補値データ（第2補正画像データ）を有するマトリックス状テーブルである。この様な 256×256 個の第2補正画像データを有する第2LUTの構造もまた、基本的に、図4に示したものと同様である。従って、第2LUT保有回路14は、現画像データ D_{i1} （第1入力信号）の第1輝度値と1フレーム前再生画像データ D_{p0} （第2入力信号）の第2輝度値との組合せに対応する第2候補値（換言すれば、上記組合せで指定される格納領域（アドレス）に格納されている第2候補値）を有する第2補正画像データ $d_t(D_{i1}, D_{p0})$ を、第2補正候補現画像データ D_{j3} として出力する。そして、第2温度（ T_2 ）下において第1輝度値と第2輝度値とが互いに等しい場合、つまり、1画面内のある画素における輝度変化が無い場合には、第2LUT保有回路14が出力する第2補正画像データ $d_t(D_{i1}, D_{p0})$ は、第2温度（ T_2 ）下における現画像データ D_{i1} の第1輝度値（=第2輝度値）を与えるデータである。即ち、この場合には、同回路14は、現画像データ D_{i1} の輝度値を補正しない。

10

【0060】

以上の通り、第1LUT保有回路13及び第2LUT保有回路14が出力する第1補正候補現画像データ D_{j2} 及び第2補正候補現画像データ D_{j3} は共に、対応するある温度下において、現画像データ D_{i1} が与える第1輝度値及び1フレーム前再生画像データ D_{p0} が与える第2輝度値に基づいて、入力画面内の当該画素の表示画素に該当する液晶の部分が1フレーム期間内に当該現画像データ D_{i1} の第1輝度値に対応する透過率（第1透過率）となる様に決定された、補正現画像データ D_{j1} の候補データである。

20

【0061】

そして、図3の補正量制御回路15は、温度制御部12から出力される制御信号 TP_1 に基づいて、補正現画像データ D_{j1} の両候補データ D_{j2} 、 D_{j3} の内から、その一方の補正候補データを、現在の周囲温度下において最適と評価される補正現画像データとして選択し、選択された補正現画像データ D_{j1} を出力する。例えば、温度制御部12が、検出された周囲温度（ T ）が同部12の基準温度（ T_0 ）以下であることを検出する場合には、同部12は、第1補正候補現画像データ D_{j2} の選択を指令する第1レベル（例えば“1”）の制御信号 TP_1 を出力し、この制御信号 TP_1 の入力に応じて、補正量制御回路15は、第1補正候補現画像データ D_{j2} を当該周囲温度（ T ）における最適化された補正現画像データ D_{j1} として選択する。他方、温度制御部12が、検出された周囲温度（ T ）が同部12の基準温度（ T_0 ）よりも高いことを検出する場合には、同部12は、第2補正候補現画像データ D_{j3} の選択を指令する第2レベル（例えば“0”）の制御信号 TP_1 を出力し、この制御信号 TP_1 の入力に応じて、補正量制御回路15は、第2補正候補現画像データ D_{j3} を当該周囲温度（ T ）における最適化された補正現画像データ D_{j1} として選択する。

30

【0062】

尚、第1輝度値と第2輝度値とが等しい場合には、補正量制限回路15が第1及び第2補正候補現画像データ D_{j2} 、 D_{j3} の何れを選択しようとも、選択後の補正現画像データ D_{j1} の輝度値は現画像データ D_{i1} の第1輝度値に等しい。従って、動画面内のある画面中の画素データが与える輝度値と次の画面中の当該画素データが与える輝度値との間に変化が無い場合には、周囲温度（ T ）の如何に拘わらず、画像データ補正回路10は現画像データ D_{i1} の補正を一切行わない。

40

【0063】

次に、図3の各LUT保有回路13、14におけるLUT内の $2^n \times 2^n$ 個の候補値を与える補正画像データの求め方ないしは決定方法について、図面を参照しつつ言及する。尚、第1及び第2候補値の決定方法は、そのときの周囲温度が異なる点を除いて、基本的に同じであるので、以下の記載では、便宜上、第1候補値を与える第1補正画像データ D_{j2} を代表例に取上げて記載する。

【0064】

50

現画像データ D_{i1} の輝度（第1輝度）を8ビット（0～255）の情報量として表す場合を考える。このとき、現画像データ $D_{i1} = 127$ の場合には、当該輝度値に対応する液晶の透過率は50%である。この様な透過率50%を実現し得る印加電圧を電圧 V_{50} とする。同様に、現画像データ $D_{i1} = 191$ の場合には、当該輝度値に対応する液晶の透過率は75%であり、この様な透過率75%を実現し得る印加電圧を電圧 V_{75} とする。ここで、図5は、透過率0%の液晶に対して上記電圧 V_{50} 、 V_{75} を印加した場合の、液晶の応答速度を示す。図5に示す様に、電圧 V_{50} 及び電圧 V_{75} の何れの場合にも、液晶の透過率が所定の透過率（50%及び75%）に到達するには、1フレーム期間よりも長い応答時間を要する。従って、入力動画面中のある画素の画像データの輝度値が1フレーム期間経過後に（時間的に）変化する場合には、「1フレーム期間経過時点における、当該画素に対応する表示画素を成す液晶部分の透過率」が、「現画像データ D_{i1} が与える第1輝度値に対応する所望の透過率」となる様な電圧を、当該液晶部分に印加することにより、液晶の応答速度を向上させることが出来る。

10

【0065】

今、現画像データ D_{i1} の輝度値が“0”から“127”に変化する場合を考える。この場合、図5に示す様に、電圧 V_{50} を液晶に印加したのでは、1フレーム期間経過時点における液晶の透過率は50%に到達し得ないが、電圧 V_{75} を液晶に印加するときには、1フレーム期間経過時点における液晶の透過率は50%となる。よって、目標とする透過率が50%の場合には、輝度変化に応じて、液晶に印加する電圧を電圧 V_{75} に設定することにより、1フレーム期間内に液晶の透過率を所望の透過率とすることが可能となる。つまり、現画像データ D_{i1} が“0”から“127”に変化する場合、当該現画像データ D_{i1} を補正された現画像データ $D_{j2} = 191$ として液晶表示パネル11に出力することにより、当該現画像データ D_{i1} の受信時から1フレーム期間経過時点において液晶の透過率が所望の透過率となる様な電圧が液晶に印加される。

20

【0066】

尚、ある画面内における1画素のデータが与える輝度値が次の1フレーム期間経過後においても変化しないときには、当該画素に対応する表示画素を成す液晶部分は既に当該輝度値を実現し得る透過率を有しているため、液晶の応答速度に変化は無く、補正量は0値である。この点を、念の為に、図6の応答速度図に示しておく。

【0067】

図7は、液晶の応答速度の一例を示す図である。図7において、x軸は現画像データ D_{i1} の値（現画像における輝度値）を、y軸は現画像データ D_{i1} から見て1フレーム前の画像データ D_{i0} の値（1フレーム前の画像における輝度値）を、z軸は、液晶が1フレーム前の輝度値に対応する透過率から現画像データ D_{i1} の輝度値に対応する透過率を有するまでに要する応答時間を、各々示している。ここで、画像の輝度値が8ビットで与えられる場合には、現画像における輝度値、及び、1フレーム前の画像における輝度値の組み合わせは 256×256 通り存在するので、液晶の応答速度の値も 256×256 通り存在する。但し、図7では、図示の都合上、輝度値の組み合わせに対応する応答速度を 8×8 通りの数に簡略化している。

30

【0068】

図8は、液晶の透過率が1フレーム期間経過時点において現画像データ D_{i1} の輝度値に対応する透過率となるために必要な現画像データ D_{i1} の補正量（輝度補正量：8ビット値）を示している。現画像データ D_{i1} の輝度値が8ビットで与えられる場合、現画像の輝度値及び1フレーム前の画像における輝度値の組み合わせに対応して、補正量は 256×256 通りの数だけ存在する。但し、ここでも、図示の都合上、図8は、 8×8 通りに簡略化された補正量を示している。

40

【0069】

図7に示す様に、液晶の応答速度は、現画像における輝度値及び1フレーム前の画像における輝度値の組み合わせ毎に異なり、しかも、液晶の材料及び駆動電極の形状等にも依存するので、輝度値の変化に応じて液晶の応答速度を速めるために必要な画像データの補正量を

50

簡単な計算式によって求めることは出来ない。しかしながら、その様な計算式を定立すること自体は困難であるものの、図9に示す様な補正画像データを作成することは出来る。即ち、各現画像データ D_{i1} に、図8に示す 256×256 通りの補正量を、1フレーム前の画像データ D_{i0} の各輝度値に対応させながら加算していくことで、図9の補正画像データ D_{j2} が得られる。そこで、図1の液晶表示パネル11において用いられている液晶について、ある温度(第1温度 T_1)下において実際に得られる図8のデータを用いて上記の様な加算処理を実際に逐一実行していくことにより得られた、図9に相当の補正画像データ D_{j2} を、 256×256 個の第1候補値データとして、図3の第1LUT保有回路13に格納する。その際、第1補正画像データ D_{j2} は、液晶表示パネル11が表示可能な輝度範囲を超えない様に設定される。

10

【0070】

この様に、ある温度(第1温度 T_1)下において実際に得られた補正量データを以って第1LUTデータを構成しているので、液晶の材料及び電極形状等の使用条件に対応した第1補正画像データ D_{j2} を有する第1LUT保有回路13を構築することが出来、液晶の特性に応じた応答速度の制御が可能となる。

【0071】

又、図8においては、液晶の応答速度が比較的遅くなる階調変化に対しては補正量が比較的大きくなる様に、補正量が設定されている。即ち、一般的に、液晶の応答速度は階調毎に異なり、例えば、白から黒への階調変化に対しては液晶の応答速度は比較的速いが、暗いグレーから明るいグレーへの階調変化に対しては液晶の応答速度は比較的遅い。そのため、液晶の応答速度が比較的速くなる階調変化については補正量が比較的小さくなる様に、逆に液晶の応答速度が比較的遅くなる階調変化については補正量が比較的大きくなる様に、補正量は設定されている。特に、中間輝度(グレー)から高輝度(白)に階調が変化する際の応答速度は遅い。従って、図8の補正量を定めるに当たって、中間輝度を表す1フレーム前再生画像データ D_{p0} と、高輝度を表す現画像データ D_{i1} との間の差に対応する階調変化量を、正の方向(グレーから白への階調変化の場合)あるいは負の方向(白からグレーへの階調変化の場合)により大きな値に設定することにより、液晶の応答速度を効果的に向上させることが出来、以って、液晶の応答速度が特に遅くなる様な上記輝度変化(階調変化)の場合に対しても適切且つ確実に対応することが可能となる。

20

【0072】

又、液晶の応答特性は当該液晶の温度によっても変化するので、既述した通り、図3の第2LUT保有回路14には、第1LUTの場合とは異なる第2温度($T_2 (> T_1)$)下において液晶の応答速度を効果的に向上させ得る様な補正データが、第2LUTデータとして、書き込まれている。

30

【0073】

ここで、図10乃至図13は、図5、図7乃至図9に示した液晶の応答速度、補正量、及び補正画像データにおける第1温度(T_1)とは異なる第2温度(T_2)下における、応答速度、補正量、及び補正画像データの一例を示す図である。図10中、電圧 V_{50} 及び電圧 V_{75} はそれぞれ図5に示す電圧 V_{50} 、 V_{75} に相当しており、参考として描かれている。図10に示す様に、第1温度(T_1)よりも高い第2温度(T_2)においては、液晶の応答速度は第1温度(T_1)のときのそれよりも速くなるので、目標透過率50%を1フレーム期間経過時点において達成するために必要な印加電圧は、電圧 V_{75a} よりも小さく且つ電圧 V_{50a} よりも大きな値に設定される。尚、図10乃至図13の各図は周囲温度が異なる以外は図5、図7乃至図9の各図と同様の内容を有するので、それらの図面の詳細な説明は割愛する。

40

【0074】

ここで、図14(A)、図14(B)及び図14(C)は、本実施の形態における画像データ処理方法の要点を示すタイミングチャートである。即ち、図14(A)は、時刻 t_0 において輝度値 L_0 からより明るい輝度値 L_1 に変化し、その後は時刻 t_2 直前まで輝度値の変化の無い現画像データ D_{i1} を示している。又、図14(B)は補正現画像データ

50

D j 1 の輝度値を示しており、更に図 1 4 (C) は、補正現画像データ D j 1 に基づく電圧を液晶に印加したときの表示輝度の変化を示している。

【 0 0 7 5 】

補正現画像データ D j 1 は、時刻 t 0 において輝度値 L 0 からより一層明るい輝度値 L 2 (> L 1) に変化し、1 フレーム期間経過時点の時刻 t 1 において輝度値 L 1 に減少変化する。この様な補正現画像データ D j 1 の設定により、時刻 t 0 から時刻 t 1 までの 1 フレーム期間内においてのみ、液晶の応答速度は、現画像データ D i 1 に相当する電圧が液晶に印加される場合のそれよりも速くなり、時刻 t 1 において、液晶の透過率は確実に表示輝度 L 1 を実現し得る値に到達する。そして、時刻 t 1 から時刻 t 2 直前までの期間においては液晶の応答速度を速める必要性は無くなっているため、同期間中における補正現画像データ D j 1 は輝度値 L 1 のレベルを維持し続ける。時刻 t 2 において現画像データ D i 1 が輝度値 L 0 に戻る場合においても、同様に、より一層速い応答速度を実現する必要性があるため、補正現画像データ D j 1 は輝度値 L 1 から輝度値 L 0 よりも暗い輝度値 L 3 へと変化し、その後、時刻 t 3 までの 1 フレーム期間内、当該輝度値 L 3 を維持する。これにより、表示輝度は、1 フレーム期間経過後の時刻 t 3 において、確実に輝度値 L 0 に到達する。

10

【 0 0 7 6 】

尚、図 1 4 (C) 中の破線により示される表示輝度の変化は、時刻 t 1 以降及び時刻 t 3 以降においても、現画像データ D i 1 を補正量 V 1 及び V 2 で補正し続けた場合の表示輝度の変化である。

20

【 0 0 7 7 】

次に、図 1 の画像データ処理部 3 における符号化処理及び復号化処理時に発生する誤差が補正画像データ D j 1 に与える影響について言及する。

【 0 0 7 8 】

図 1 5 (D) は現画像を表す現画像データ D i 1 の値を模式的に示す図であり、図 1 5 (A) は現画像の 1 フレーム前の画像を表す画像データ D i 0 の値を模式的に示す図である。図 1 5 (D) 及び図 1 5 (A) に示す様に、各現画像データ D i 1 とそれに対応する 1 フレーム前の画像データ D i 0 間では、変化はない。

【 0 0 7 9 】

これに対して、図 1 5 (E) 及び図 1 5 (B) は、それぞれ、図 1 5 (D) 及び図 1 5 (A) に示す現画像データ D i 1 及び 1 フレーム前の画像データ D i 0 に対応する符号化画像データを模式的に示す図である。ここでは、図 1 5 (E) 及び図 1 5 (B) は、共に F T B C 符号化によって得られる符号化画像データを示しており、代表値 (L a , L b) を 8 ビットデータとして表し、各画素に 1 ビットのデータを割り当てている。

30

【 0 0 8 0 】

図 1 5 (F) 及び図 1 5 (C) は、それぞれ、図 1 5 (E) 及び図 1 5 (B) に示す符号化画像データを復号化した後の第 1 及び第 2 復号化画像データ D b 1 及び D b 0 を示している。

【 0 0 8 1 】

又、図 1 5 (G) は、図 1 5 (F) 及び図 1 5 (C) に示す両復号化画像データ D b 1 及び D b 0 に基づいて生成される変化量データ D v 1 の値を示しており、図 1 5 (H) は、図 1 の 1 フレーム前画像再生回路 9 から画像データ補正回路 1 0 に出力される、再生された 1 フレーム前画像データ D p 0 の値を示している。

40

【 0 0 8 2 】

図 1 5 (D) 及び図 1 5 (F) 並びに図 1 5 (A) 及び図 1 5 (C) に示す様に、両復号化画像データ D b 1 及び D b 0 に、符号化及び復号化処理に伴う誤差が生じている。しかしながら、図 1 5 (F) 及び図 1 5 (C) に示す両復号化画像データ D b 1 及び D b 0 に基づいて変化量データ D v 1 を生成することにより、図 1 5 (G) に示す通り、各変化量データ D v 1 値は何れも 0 値となる。このため、図 1 5 (H) に示す様に、1 フレーム前再生画像データ D p 0 は、符号化及び復号化により生じる誤差の影響を一切受けることな

50

く、図15(A)の1フレーム前の画像データD_{i0}を忠実に再生し得る。従って、最終的に得られる1フレーム前の再生画像データは、符号化及び復号化処理に伴う誤差の影響を受けていないことが、理解される。

【0083】

他方、図1の画像データ補正回路10に入力される現画像データD_{i1}は画像の符号化処理を施されていないので、画像データ補正回路10は、現画像データD_{i1}と、誤差の影響を受ける事無く正しく再生された1フレーム前再生画像データD_{p0}とに基づき、正しい補正画像データD_{j1}を液晶表示パネル11に出力することが出来る。

【0084】

尚、上記記載では、画像データ補正回路10が図3に示す2個のLUT保有回路13, 14を有する場合について開示しているが、同回路10の構成がこの形態に限定されるものではないことは明らかである。即ち、3個以上のLUT保有回路を画像データ補正回路10内に設け、周囲温度と基準温度との比較結果を与える制御信号TP1のレベルに応じて、補正量制御回路15がこれらのLUT保有回路を適宜に切り替えることとしても良い。この場合、LUT保有回路の数と基準温度の数とを増やす毎に、各周囲温度における画像データの補正量をより精細に且つ適切に制御することが可能となる。その様な変形例の数例を以下に示す。

【0085】

図16は、温度制御部12が1個の基準温度(T₀)のデータを有しており、且つ、画像データ補正回路10が3個のLUT保有回路13A, 1314A, 14Aを有している場合における、画像データ補正回路10の構成を示すブロック図である。これらの構成要素の中で、第1及び第2LUT保有回路13A, 14Aは、それぞれ、図3における第1及び第2LUT保有回路13, 14に相当しており、第3LUT保有回路1314Aは、温度制御部12が有する基準温度(T₀)と同じ周囲温度における、256×256個の第3候補値データから成る第3LUTをその格納部分に保有している。そして、補正量制御回路15は、(A)制御信号TP1がT<T₀を示すレベルを有するときには、第1補正候補現画像データD_{j2}を選択し、(B)制御信号TP1がT=T₀を示すレベルを有するときには、第3補正候補現画像データD_{j23}を選択し、(C)制御信号TP1がT>T₀を示すレベルを有するときには、第2補正候補現画像データD_{j3}を選択する。

【0086】

次に、図17は、温度制御部12が2個の基準温度(T₀₁, T₀₂(>T₀₁))のデータを有しており、且つ、画像データ補正回路10が3個のLUT保有回路13B, 1314B, 14Bを有している場合における、画像データ補正回路10の構成を示すブロック図である。これらの構成要素の中で、第1及び第2LUT保有回路13B, 14Bは、それぞれ、図3における第1及び第2LUT保有回路13, 14に相当しており、T₁<T₀₁<T₃<T₀₂<T₂の関係が成立する。そして、第3LUT保有回路1314Bは、温度制御部12が有する第1基準温度(T₀₁)よりも高く且つ第2基準温度(T₀₂)よりも低い第3温度T₃における、256×256個の第3候補値データから成る第3LUTを、その格納部分に保有している。そして、補正量制御回路15は、(A)制御信号TP1がT<T₀₁を示すレベルを有するときには、第1補正候補現画像データD_{j2}を選択し、(B)制御信号TP1がT₀₁<T<T₀₂を示すレベルを有するときには、第3補正候補現画像データD_{j23}を選択し、(C)制御信号TP1がT>T₀₂を示すレベルを有するときには、第2補正候補現画像データD_{j3}を選択する。この様に、基準温度とLUT保有回路との数が共に図3の場合よりも増えることにより、より一層木目細やかな現画像データD_{i1}の補正が可能となる。

【0087】

本実施の形態によれば、以下の複数の利点を得られる。

【0088】

(I)符号化回路4により現画像データD_{i1}を符号化してデータ量を圧縮した上で、この圧縮された現画像データを遅延回路5内のメモリに1フレーム期間格納するので、現画

10

20

30

40

50

像データ D_{i1} を 1 フレーム期間遅延するために必要なメモリの容量を格段に削減することが出来る。しかも、現画像データ D_{i1} の画素情報を一切間引かずに現画像データ D_{i1} の符号化及び復号化を行うので、ある周囲温度下での、正確な値の補正候補現画像データを発生させることが出来る。

【0089】

(II) 画像データ補正回路 10 の各 LUT 保有回路は、現画像データ D_{i1} と 1 フレーム前再生画像データ D_{p0} とに基づいて、ある周囲温度下での補正候補現画像データを生成するので、補正候補画像データは、符号化及び復号化処理時に生じる誤差の影響を一切受けない。

【0090】

(III) 画像データ補正回路 10 は、補正現画像データ D_{j1} を生成する際に、周囲温度情報を与える制御信号 $TP1$ の指令に応じて、複数の補正候補現画像データの中から最適な補正候補現画像データを補正現画像データ D_{j1} として選択するので、周囲温度が変化した場合であっても、現画像データ D_{i1} を正しく補正することが出来、常に液晶の応答速度を正確に制御することが可能となる。

【0091】

(実施の形態 2)

本実施の形態は、実施の形態 1 における図 1 の画像データ補正回路 10 の変形例を提案するものであり、図 1 の液晶表示装置におけるその他の構成要素については何らの変更もない。従って、本実施の形態の記載においては、図 1 の回路構成を援用する。

【0092】

本実施の形態の特徴点は、次の点にある。即ち、本実施の形態では、温度制御部 12 は一つの基準温度 T_0 のデータを有しており、画像データ補正回路は、(1) 受信回路 2 の出力端及び 1 フレーム前画像再生回路 9 の出力端に接続された入力端と、出力端とを有し、上記基準温度 T_0 に等しい所定の温度 T_1 における LUT データを保有する 1 つの LUT 保有回路を有し、(2) LUT 保有回路が出力する補正画像データと現画像データ D_{i1} との減算処理を行って補正量データを算出し、(3) 補正量データを制御信号 $TP1$ の指令に応じて補正して新たな補正量データを生成した上で、(4) 現画像データ D_{i1} と新たな補正量データとの加算処理を行って補正現画像データ D_{j1} を生成する。以下、図面に基づき、その特徴点を詳述する。

【0093】

図 18 は、本実施の形態に係る画像データ補正回路 10A の構成例を示すブロック図である。LUT 保有回路 16 は、基準温度 T_0 ($= T_1$) における LUT を保有しており、当該 LUT は、「液晶表示パネル 11 又はその近傍雰囲気温度 (周囲温度) T が基準温度 T_0 にある状況下で、液晶の透過率が 1 フレーム期間内に現画像データ D_{i1} の第 1 輝度値に対応した第 1 透過率となる様に、 n ビット信号である現画像データ D_{i1} の第 1 輝度値と n ビット信号である 1 フレーム前再生画像データ D_{p0} の第 2 輝度値との組合せ毎に予め求められた、 $2^n \times 2^n$ 個の、候補値を与える補正画像データ」を有している。ここで、当該 LUT の右下がり対角線上のデータ、即ち、第 1 輝度値と第 2 輝度値とが互いに等しい輝度変化無しの場合における候補値データは、当該第 1 輝度値である (即ち、この場合には補正なし)。この LUT データの求め方は、実施の形態 1 で記載した方法による。

【0094】

又、減算回路 17 は、受信回路 2 の出力端に接続された第 1 入力端と、LUT 保有回路 16 の出力端に接続された第 2 入力端と、出力端とを有する。

【0095】

又、補正量制御回路 18 は、減算回路 17 の出力端に接続された第 1 入力端と、温度制御部 12 の出力端に接続された第 2 入力端と、出力端とを有する。

【0096】

更に、加算回路 19 は、受信回路 2 の出力端に接続された第 1 入力端と、補正量制御回路 18 の出力端に接続された第 2 入力端と、液晶表示パネル 11 に接続された出力端とを有

10

20

30

40

50

する。

【0097】

次に、画像データ補正回路10Aが有する現画像データ補正機能について記載する。尚、画像データ補正回路10A以外の各部分の動作については、実施の形態1における対応部分の動作と同様であるので、その記載を割愛する。

【0098】

LUT保有回路16は、上記の通り、予め決められた温度 $T_1 (= T_0)$ における、 $2^n \times 2^n$ 個の候補値データないしは補正画像データを、LUTデータとして、その記憶領域内に格納している。そして、同回路16は、LUT内における $2^n \times 2^n$ 個の補正画像データの中から、入力した現画像データ D_{i1} の第1輝度値と、入力した1フレーム前再生画像データ D_{p0} の第2輝度値との組合せに対応する（換言すれば、当該組合せで定められるアドレス内に格納されている）候補値を有する補正画像データ（ n ビット信号）を、補正候補現画像データ D_{j4} として出力する。

10

【0099】

その後、減算回路17は、LUT保有回路16が出力する補正候補現画像データ D_{j4} から現画像データ D_{i1} を減算して、現画像データ D_{i1} に対する補正量データ D_{k1} を決定・出力する。

【0100】

次に、補正量制御回路18は、（A）減算回路17の出力データ D_{k1} が0値を示すときには減算回路17の出力データ D_{k1} をそのまま出力し、（B）減算回路17の出力データが0値でないときには、減算回路17の出力データ及び制御信号 TP_1 に基づいて、補正済み輝度値と第1輝度値との差分に相当する補正量データ D_{m1} を生成し、補正量データ D_{m1} をその出力端より出力する。

20

【0101】

ここで、上記（B）の機能をより具体的に記載するならば、次の通りである。即ち、補正量制御回路18は、温度制御部12が出力する制御信号 TP_1 に基づいて、補正量データ D_{k1} が適切値になる様に補正量データ D_{k1} を補正（制御）して、新たな補正量データ D_{m1} を生成・出力する。その際の補正方法は、次の通りである。

【0102】

（B-1）第1制御：検出された周囲温度 T が上記基準温度 $T_0 (= T_1)$ よりも高い場合には、温度制御部12は、その状況を示す第1レベルを有する制御信号 TP_1 を、補正量制御回路18に出力し、制御信号 TP_1 の当該指令内容に応じて、補正量制御回路18は、補正量データ D_{k1} の値が小さくなる様に、同データ D_{k1} の値を制御する。その際の補正方法としては、例えば、正の定数 α を用いて、 $D_{m1} = D_{k1} - \alpha$ で与えられる関係式を利用して、新たな補正量データ D_{m1} を生成しても良く、あるいは、 $D_{m1} = D_{k1} + \alpha \times (T_0 - T)$ で与えられる関係式を利用して、新たな補正量データ D_{m1} を生成しても良い。

30

【0103】

（B-2）第2制御：逆に周囲温度 T が上記基準温度 $T_0 (= T_1)$ よりも低い場合には、温度制御部12は、その状況を示す第2レベルを有する制御信号 TP_1 を、補正量制御回路18に出力し、制御信号 TP_1 の当該指令内容に応じて、補正量制御回路18は、補正量データ D_{k1} の値が大きくなる様に、同データ D_{k1} の値を制御する。その際の補正方法としては、例えば、正の定数 β を用いて、 $D_{m1} = D_{k1} + \beta$ で与えられる関係式を利用して、新たな補正量データ D_{m1} を生成しても良く、あるいは、 $D_{m1} = D_{k1} + \beta \times (T_0 - T)$ で与えられる関係式を利用して、新たな補正量データ D_{m1} を生成しても良い。

40

【0104】

勿論、補正量制御回路18は、周囲温度が高い場合の第1制御（B-1）と、周囲温度が低い場合の第2制御（B-2）の何れか一方だけの制御によって、新たな補正量データ D_{m1} を生成・出力することとしても良い。

50

【 0 1 0 5 】

(B - 3) 第 3 制御 : 周囲温度 T が上記基準温度 T_0 (= T_1) (例えば常温) に等しい場合には、温度制御部 1 2 は、その状況を示す第 3 レベルを有する制御信号 TP_1 を、補正量制御回路 1 8 に出力し、制御信号 TP_1 の当該指令内容に応じて、補正量制御回路 1 8 は、入力した補正量データ D_{k1} の値を新たな補正量データ D_{m1} として出力する。即ち、この場合には、補正量制御回路 1 8 は、補正量データ D_{k1} に対する補正を行わない。

【 0 1 0 6 】

最後に、加算回路 1 9 は、新たな補正量データ D_{m1} を現画像データ D_{i1} に加算して、加算後のデータを補正現画像データ D_{j1} として液晶表示パネル 1 1 に出力する。

10

【 0 1 0 7 】

本実施の形態によっても、実施の形態 1 において記載した利点 (III) と同様の利点が得られる。

【 0 1 0 8 】

(実施の形態 2 の変形例 1)

本変形例は、実施の形態 2 における LUT 保有回路 1 6 を変更する点に、その特徴点を有しており、図 1 8 中の他の構成要素に変更は無い。以下、図面に基づき、本変形例の特徴点を詳述する。

【 0 1 0 9 】

図 1 9 は、本変形例に係る画像データ補正回路 1 0 B の構成を示すブロック図である。図 1 9 中、図 1 8 中の構成要素と同一のものには、同一の参照符号が付されている。図 1 9 において、第 1 データ変換回路 2 0 は、線形量子化あるいは非線形量子化等の量子化処理によって、入力した現画像データ D_{i1} のビット数 n をビット数 m ($m < n$) に削減する。同様に、第 2 データ変換回路 2 1 は、線形量子化あるいは非線形量子化等の量子化処理によって、入力した 1 フレーム前再生画像データ D_{p0} のビット数 n をビット数 q ($q < n$) に削減する。被削減化 LUT 保有回路 2 2 は、実施の形態 1 で記載した決定方法と同様の方法に基づいて予め決定された基準温度 T_0 における被削減化 LUT データを、その記憶部内に保有している。この被削減化 LUT は、 $(2^m + 1) \times (2^q + 1)$ 個の、候補値を与える補正画像データから成る。そして、各候補値は、液晶表示パネル 1 1 又はその近傍雰囲気温度 (周囲温度) T が基準温度 T_0 にある状況下で、液晶の透過率が 1 フレーム期間内に現画像データ D_{i1} の第 1 輝度値に対応した第 1 透過率となる様に、 m ビット信号である削減化された現画像データ D_{e1} の輝度値と q ビット信号である削減化された 1 フレーム前再生画像データ D_{e0} の輝度値との組合せ毎に求められている。ここでも、削減化された現画像データ D_{e1} の輝度値と削減化された 1 フレーム前再生画像データ D_{e0} の輝度値とが等しい場合には、補正不要であり、被削減化 LUT の右下がり対角線上の候補値データは、削減化された現画像データ D_{e1} の輝度値に等しい。そして、被削減化 LUT 保有回路 2 2 は、入力した両データ D_{e1} 、 D_{e0} に応じて、両データ D_{e1} 、 D_{e0} の輝度値の組合せに対応する候補値データと、当該候補値データに隣接する 3 個の隣接候補値データとを出力する。補間回路 2 3 は、2 個の補間係数に基づき、入力した 4 個の被削減化画像補正データの補間処理を行って、図 1 8 のデータ D_{j4} に対応する n ビットの補正候補現画像データ D_{j5} を生成する。以下では、記載の便宜上、 $n = 8$ 及び $m = q = 3$ の場合について、図 1 9 の回路 1 0 B の動作を記載する。

20

30

40

【 0 1 1 0 】

第 1 及び第 2 データ変換回路 2 0、2 1 は、それぞれ、現画像データ D_{i1} 及び 1 フレーム前再生画像データ D_{p0} の量子化ビット数を、8 ビットから 3 ビットに削減した上で、削減化された現画像データ D_{e1} 及び削減化された 1 フレーム前再生画像データ D_{e0} を生成・出力する。と同時に、両データ変換回路 2 0 及び 2 1 は、それぞれ、第 1 及び第 2 補間係数 k_0 及び k_1 を算出し、これらの補間係数を与える信号を補間回路 2 3 へ出力する。

【 0 1 1 1 】

50

被削減化 L U T 保有回路 2 2 は、3 ビット現画像データ D e 1 及び 3 ビット 1 フレーム前再生画像データ D e 0 の入力タイミングに応じて、4 個の補正画像データ D f 1 ~ D f 4 を出力する。

【 0 1 1 2 】

補間回路 2 3 は、補正画像データ D f 1 ~ D f 4 及び補間係数 k 0 , k 1 に基づいて、補間された 8 ビットの補正候補現画像データ D j 5 を生成・出力する。

【 0 1 1 3 】

図 2 0 は、図 1 9 に示す被削減化 L U T 保有回路 2 2 が有する L U T の構成を模式的に示す図である。ここでは、ビット数変換された現画像データ D e 1 及びビット数変換された 1 フレーム前再生画像データ D e 0 は、共に 3 ビットのデータであり、0 ~ 7 の範囲内の値を採り得る。図 2 0 に示す様に、被削減化 L U T は、2 次元に配列される 9 × 9 個の候補値データから成り、被削減化 L U T 保有回路 2 2 は、3 ビットの現画像データ D e 1 の輝度値、及び、3 ビットの 1 フレーム前再生画像データ D e 0 の輝度値に対応するアドレスに格納されている補正画像データ d t (D e 1 , D e 0) を第 1 候補値を与える第 1 補正画像データ D f 1 として出力し、更に、第 1 補正画像データ D f 1 に隣接する 3 つの補正画像データ d t (D e 1 + 1 , D e 0) , d t (D e 1 , D e 0 + 1) , d t (D e 1 + 1 , D e 0 + 1) を、それぞれ第 2、第 3 及び第 4 補正画像データ D f 2 , D f 3 , D f 4 として、出力する。

10

【 0 1 1 4 】

次に、補間回路 2 3 における補間処理の詳細について記載する。

20

【 0 1 1 5 】

補間回路 2 3 は、第 1 ~ 第 4 補正画像データ D f 1 ~ D f 4、及び、第 1 及び第 2 補間係数 k 1 , k 0 を用いて、以下の式 (1) により、補間された補正画像データ (補正候補現画像データ) D j 5 を生成する。

【 0 1 1 6 】

【 数 1 】

$$D j 5 = (1 - k 0) \times \{ (1 - k 1) \times D f 1 + k 1 \times D f 2 \} \\ + k 0 \times \{ (1 - k 1) \times D f 3 + k 1 \times D f 4 \} \quad \dots (1)$$

30

【 0 1 1 7 】

図 2 1 は、上記式 (1) により表される補間後の補正画像データ D j 5 の算出方法を示す図である。図 2 1 において、s 1 , s 2 は、第 1 データ変換回路 2 0 が現画像データ D i 1 の量子化ビット数を変換する際に用いられる閾値であり、s 3 , s 4 は、第 2 データ変換回路 2 1 が 1 フレーム前再生画像データ D p 0 の量子化ビット数を変換する際に用いられる閾値である。しかも、s 1 は、ビット数変換された現画像データ D e 1 に対応する閾値であり、s 2 は、ビット数変換された現画像データ D e 1 よりも 1 だけ大きい現画像データ (D e 1 + 1) に対応する閾値である。又、s 3 は、ビット数変換された 1 フレーム前再生画像データ D e 0 に対応する閾値であり、s 4 は、ビット数変換された 1 フレーム前再生画像データ D e 0 よりも 1 だけ大きい 1 フレーム前再生画像データ (D e 0 + 1) に対応する閾値である。

40

【 0 1 1 8 】

このとき、第 1 及び第 2 補間係数 k 1 及び k 0 は、それぞれ、以下の式 (2) 及び式 (3) により決定される。

【 0 1 1 9 】

【 数 2 】

$$k 1 = (D b 1 - s 1) / (s 2 - s 1) \quad \dots (2) \\ \text{但し、} s 1 < D b 1 \leq s 2$$

【 0 1 2 0 】

50

【数3】

$$k_0 = (D_{b0} - s_3) / (s_4 - s_3) \quad \dots (3)$$

但し、 $s_3 < D_{b0} \leq s_4$

【0121】

上記式(1)に示す補間演算処理により補間された補正候補現画像データ D_{j5} は、減算回路17に出力される。以降の動作は、図18に関して記載した動作と同じである。

【0122】

以上の通り、本回路10Bは、現画像データ D_{i1} 及び1フレーム前再生画像データ D_{p0} のビット数を変換する際に算出される第1及び第2補間係数 k_0 、 k_1 を用いて、ビット数変換された4つのデータ(D_{e1} 、 D_{e0})、(D_{e1+1} 、 D_{e0})、(D_{e1} 、 D_{e0+1})、及び(D_{e1+1} 、 D_{e0+1})に対応する4つの補正画像データ D_{f1} 、 D_{f2} 、 D_{f3} 、 D_{f4} から、その補間値 D_{j5} を決定している。従って、第1及び第2データ変換回路20及び21の動作時に生じ得る量子化誤差が補間値たる補正候補現画像データ D_{j5} に与える影響を低減することが出来る。即ち、補間を行わない場合には、LUT上の格子点以外のデータを選択しようとしても一番近い格子点のデータが用いられるので、そのことにより誤差が生じるが、補間する場合には、格子点間のデータを演算することが出来るため、格子内のデータの連続性が保たれている限り、誤差が減少するのである。

【0123】

尚、第1及び第2データ変換回路20及び21は、線形量子化以外の非線形量子化によって、入力データのビット数削減を行うことも出来る。例えば、非線形量子化によりビット数を変換する際に、補正画像データの変化(隣接する補正画像データ間の差)が大きい領域では量子化密度を相対的に高く設定することにより、ビット数削減に伴う補正候補現画像データ D_{j5} の誤差を低減することが出来る。

【0124】

既述した通り、両データ変換回路20及び21によるデータ変換処理後のデータのビット数は、3ビットに限られるものではなく、補間回路23によって補間することで実質的に使用可能な補正候補現画像データ D_{j5} を求め得るビット数であれば良い。その限りで、任意のビット数をデータ変換処理後のデータビット数として選択することが出来る。勿論、量子化ビット数の値に応じて、被削減化LUT保有回路22が有する補正画像データの個数もまた変化する。

【0125】

更に、両データ変換回路20及び21によるデータ変換後の各データ D_{e1} 及び D_{e0} のビット数 m 及び q が、互いに異なっても良い。

【0126】

又、両データ変換回路20及び21における第1及び第2データ変換の内の何れか一方を実施しない様にすることも可能である。この様な変形として、例えば第1データ変換回路20を図19の回路構成から除去するときには、被削減化LUT保有回路22には8ビット及び3ビットのデータが入力することとなり、同回路22は、 257×9 個あるいは 256×9 個の補正画像データを被削減化LUTとして有する。この場合、第1補間係数 k_1 は0値となるので、補間値 D_{j5} は、 $k_1 = 0$ を式(1)に代入することで、求められる。その際に被削減化LUTから抽出されて補間に利用される補正画像データは、第1及び第3補正画像データ D_{f1} 、 D_{f3} の2つである。逆に、第2データ変換回路21を用いない場合には、同回路22は 9×257 個あるいは 9×256 個の補正画像データを被削減化LUTとして有し、且つ、 $k_0 = 0$ を式(1)に代入することで補間値 D_{j5} は決定される。その際に被削減化LUTから抽出されて補間に利用される補正画像データは、第1及び第2補正画像データ D_{f1} 、 D_{f2} の2つである。

【0127】

又、補間回路23を、線形補間以外の補間演算を用いて、例えば高次の関数を用いた補間

10

20

30

40

50

演算を用いて、補正候補現画像データ D_{j5} を決定する様に、構成しても良い。

【0128】

(実施の形態2の変形例2)

本変形例は、実施の形態2の変形例1を改良するものである。

【0129】

図22は、本変形例に係る画像データ補正回路10Cの構成を示すブロック図であり、図22の回路が図19の回路と唯一相違する点は、新たに補正データ制限回路24を追加した点にある。

【0130】

補正データ制限回路24は、(1) 先ず、現画像データ D_{i1} 及び1フレーム前再生画像データ D_{p0} に基づいて、両データ D_{i1} 及び D_{p0} が互いに等しいか否かを検出し、(2) 両データ D_{i1} 及び D_{p0} が互いに等しくない場合には、補正候補現画像データ D_{j5} をそのまま補正候補現画像データ D_{j6} として出力し(補正データの制限なし)($D_{j6} = D_{j5}$)、(3) 現画像データ D_{i1} と1フレーム前再生画像データ D_{p0} とが互いに等しい時には、補間回路23が出力する補正候補現画像データ D_{j5} の代わりに、現画像データ D_{i1} を補正候補現画像データ D_{j6} として出力する(補正データの制限有り)($D_{j6} = D_{i1}$)。 10

【0131】

このような機能を呈する補正データ制限回路24を両回路23及び17間に介在させることにより、次の様な利点が得られる。即ち、現画像データ D_{i1} と1フレーム前再生画像データ D_{p0} とが互いに等しい場合、つまり、動画面中のある画素の画像データ(輝度)に変化が無い場合において、第1及び第2データ変換回路20及び21によるビット数削減と、補間回路23による補間演算との実行に伴い発生し得る画像データの補正誤差が、減算回路17に入力される補正候補現画像データ内に含まれてしまう事態を確実に回避することが可能となる。 20

【0132】

尚、現画像データ D_{i1} と1フレーム前再生画像データ D_{p0} との差が比較的少ない場合においても、補正データ制限回路24が、(A) 補間回路23が出力する補正候補現画像データ D_{j5} の代わりに、現画像データ D_{i1} を最終的な補正候補現画像データ D_{j6} として出力する様にしても良い。あるいは、補正データ制限回路24が、(B) 補正量が少なくなる様に補間回路23が出力する補正候補現画像データ D_{j5} を制限する様にしても良い。より具体的には、補正データ制限回路24が、現画像データ D_{i1} と1フレーム前再生画像データ D_{p0} との差分値の絶対値が、予め決められた値(S_h)よりも小さいことを検出した場合には、同回路24は、以下の式(4)及び式(5)により定められるデータ処理に基づいて、補間回路23が出力する補正候補現画像データ D_{j5} を制限することが出来る。 30

【0133】

【数4】

$$D_{j6} = D_{i1} + m \times (D_{j5} - D_{i1}) \quad \dots (4)$$

$$m = f(S_h - |D_{i1} - D_{p0}|) \quad \dots (5)$$

但し、 $f(S_h - |D_{i1} - D_{p0}|)$ は、 $S_h - |D_{i1} - D_{p0}|$ における任意の関数である。 40

【0134】

このような制限処理により、補間時に生じる誤差を補正することが可能となる。即ち、両データ D_{i1} 及び D_{p0} が互いに等しい場合には、補間の際に用いられるLUT内の対角線上の格子点(2点)におけるデータの補正量は共に0値であるが、逆向きの対角上における2点の補正量が0値ではない。そのため、その分の補正量が補間処理により誤差として発生してしまうところ、上記の様な制限処理を施すことにより、この誤差を低減化する方 50

向で補正することが出来る。特に、対角線に近い部分の誤差を少なくすることが出来る。

【 0 1 3 5 】

(実施の形態 3)

本実施の形態は、既述した第 2 目的を達成するための構成例を提案するものである。即ち、本実施の形態においては、実施の形態 1 及び 2 とは異なり、液晶表示パネルの周囲温度の変化と言う点は考慮外である。従って、本実施の形態を以下に詳述するに際しては、実施の形態 1 及び 2 の記載と重複する箇所が多々生じることとなる。このため、その様な重複箇所の記載に関しては、適宜、実施の形態 1 及び 2 の記載及び対応図面を援用することとする。

【 0 1 3 6 】

但し、本実施の形態の詳述に先だって、以下の指摘(問題認識)が本実施の形態における思考の出発点を成しているので、再度、既述した日本国特許第 2 6 1 6 6 5 2 号(特許文献 1)の先行発明に内在する問題点を指摘する。即ち、同文献 1 に記載の先行発明は、輝度値の大小関係の変化のみに基づいて液晶駆動電圧を増減させると言う発想に依拠している。このため、現画像の輝度値がその 1 フレーム前の画像の輝度値よりも増加する場合には、その増加量の値如何に拘わらず、現画像の輝度値に対応する液晶駆動電圧よりも高い駆動電圧が一律に液晶駆動電極に印加される。その結果、輝度値の変化が僅かな場合には、液晶に過電圧が印加されることになり、画質の劣化が生じる。逆に、現画像の輝度値が 1 フレーム前の画像の輝度値よりも減少する場合においても、その減少量の値如何に拘わらず、現画像の輝度値に対応する液晶駆動電圧よりも低い駆動電圧が一律に液晶駆動電極に印加されるため、同様な画質劣化が生じ得る。この様な本質的な問題点が顕出する原因は、輝度値の単純な比較処理に基づいて駆動電圧の増減量を一律に設定している点にあるものと、本願発明者は考える。そこで、斯かる観点を踏まえて、本願発明者は本実施の形態の主題を創作している。

【 0 1 3 7 】

図 2 3 は、本実施の形態に係る液晶表示装置の構成を示すブロック図である。図 2 3 中、図 1 中の参照符号と同一の参照符号が付された各構成要素は、図 1 中の対応する構成要素と同一である。即ち、図 2 3 の装置が図 1 の装置と相違する点は、(i) 温度制御部 1 2 の不存在、及び、(i i) 本装置の中核部たる画像データ補正回路 1 0 D の構成にあり、その他の構成要素 1, 2, 4, 5, 6, 7, 8, 9 は同一回路構成及び同一機能を有する。

【 0 1 3 8 】

図 2 3 における各部の概要は以下の通りである。先ず、受信回路 2 は、入力端子 1 を介して映像信号を受信し、1 フレーム分の入力動画像(現画像)に対応するラスタ画像データ(現画像データ) D_{i1} を順次出力する。画像データ処理部 3 は、現画像データ D_{i1} に対して所定の処理を施すことにより、現画像データ D_{i1} の補正信号である補正現画像データ D_{j1} を生成する。画像データ処理部 3 は、符号化回路 4、遅延回路 5、第 1 復号化回路 6、第 2 復号化回路 7、変化量算出回路 8、1 フレーム前画像再生回路 9、及び画像データ補正回路 1 0 D を備える。

【 0 1 3 9 】

符号化回路 4 は、現画像データ D_{i1} を符号化・圧縮することにより、現画像に対応する符号化画像データ D_{a1} を生成・出力する。現画像データ D_{i1} の符号化には、F B T C (Fixed Block Truncation Coding) 又は G B T C (Generalized Block Truncation Coding) 等のブロック符号化を用いることが出来る。又、J P E G (Joint Photographic Experts Group) の様な 2 次元離散コサイン変換符号化、J P E G - L S (Joint Photographic Experts Group-Lossless) の様な予測符号化、あるいは J P E G 2 0 0 0 の様なウェーブレット変換と言った様な、任意の静止画用符号化方式を、上記符号化に適用することも可能である。尚、静止画用符号化方法が、符号化前の現画像データ D_{i1} と復号化後の復号化画像データ D_{b1} とが完全に一致しない非可逆符号化方法であっても、その様な静

10

20

30

40

50

止画用符号化方法を適用することは可能である。

【0140】

遅延回路5は、符号化回路4より出力される符号化画像データDa1を1フレームに相当する期間だけ遅延することにより、現画像データDi1の1フレーム前の画像データに対応する符号化画像データDa0を出力する。遅延回路5は、符号化画像データDa1を1フレーム期間記憶するメモリ(図示せず)と、当該メモリを制御するメモリ制御部(図示せず)とを備える。よって、現画像データDi1の符号化率(データ圧縮率)を高くする程に、遅延回路5が有するメモリの容量を少なくすることが出来る。

【0141】

第1復号化回路6は、符号化画像データDa1を復号化(伸長化)することにより、現画像データDi1に対応する第1復号化画像データDb1を出力する。同時に、第2復号化回路7は、符号化画像データDa0を復号化することにより、現画像データDi1の1フレーム期間分だけ前の画像データに対応する第2復号化画像データDb0を出力する。

10

【0142】

変化量算出回路8は、両復号化画像データDb1及びDb0に基づいて、第2復号化画像データDb0から第1復号化画像データDb1を減算することにより、各画素における、1フレーム期間分だけ前の画像の輝度値と現画像の輝度値との変化量データDv1を算出・出力する。

【0143】

1フレーム前画像再生回路9は、現画像データDi1に輝度値変化量データDv1を加算することにより、1フレーム前の画像データDp0を再生する。

20

【0144】

画像データ補正回路10Dは、現画像データDi1と1フレーム前再生画像データDp0とに基づいて現画像データDi1を補正することにより、補正現画像データDj1を出力する。具体的には、同回路10Dは、現画像データDi1の値、従って現画像の輝度値が、1フレーム前再生画像データDp0が与える輝度値と比較して変化する場合にのみ、液晶の表示画素部分の透過率が1フレーム期間以内に現画像の輝度値に対応する透過率となる様に、現画像データDi1を補正する。

【0145】

液晶表示パネル11は、ある画素の補正現画像データDj1に基づいて駆動電圧を決定した上で、当該駆動電圧を当該画素に対応する液晶の表示画素用の駆動電極に印加して、表示動作を行う。

30

【0146】

ここで、図23に示す画像データ処理部3の動作を示すフローチャートとして、既述した図2を援用する。図2中の各ステップに関して、本実施の形態が実施の形態1と相違する唯一の点は、ステップSt6にある。

【0147】

現画像データ符号化工程(St1)においては、符号化回路4は現画像データDi1を符号化し、現画像に対応する符号化画像データDa1を出力する。被遅延符号化画像データ読出し工程(St2)においては、遅延回路5は、現画像の1フレーム前の画像に対応する符号化画像データDa0を出力すると共に、符号化画像データDa1を1フレームに相当する期間だけ遅延させる動作を実行する。符号化画像データ復号化工程(St3)においては、第1復号化回路6及び第2復号化回路7は、それぞれ、対応する符号化画像データDa1及びDa0を復号化し、現画像及び1フレーム前の画像に対応する第1及び第2復号化画像データDb1及びDb0を出力する。変化量データ算出工程(St4)においては、変化量算出回路8は、両復号化画像データDb1及びDb0に基づいて、輝度値の変化量データDv1を生成・出力する。1フレーム前画像再生工程(St5)においては、1フレーム前画像再生回路9は、輝度値の変化量データDv1及び現画像データDi1に基づいて、1フレーム前の画像に対応する再生画像データDp0を出力する。核心部たる現画像データ補正工程(St6)においては、画像データ補正回路10Dは、両データ

40

50

D i 1 及び D p 0 に基づいて現画像データ D i 1 を補正し、補正現画像データ D j 1 を出力する。以上のステップ S t 1 ~ S t 6 における一連の動作が、1 画面内の各画素の現画像データ D i 1 に対して実行される。

【 0 1 4 8 】

図 2 4 は、図 2 3 に示された画像データ補正回路 1 0 D の内部構成の一例を示すブロック図である。同回路 1 0 D は、ルックアップテーブル (L U T) 保有回路 1 3 D を備える。そして、L U T 保有回路 1 3 D は、現画像データ D i 1 及び 1 フレーム前再生画像データ D p 0 に基づいて、液晶中の対応する表示画素部分の透過率が 1 フレーム期間内に当該画素の現画像の輝度値に対応する透過率となる様な補正データ (L U T データ) を、L U T の中から抽出し、その様に抽出された L U T データを、現画像データ D i 1 を補正するための補正現画像データ D j 1 に設定・出力する。

10

【 0 1 4 9 】

図 2 5 は、L U T 保有回路 1 3 D が有するルックアップテーブルの構成を模式的に示す図であり、実施の形態 1 において既述した図 4 に対応する図面である。ここでは、現画像データ D i 1 及び 1 フレーム前再生画像データ D p 0 は共に 8 ビットの画像データであり、それらのデータが与える輝度値は 0 ~ 2 5 5 の範囲内の値となる。図 2 5 に示すルックアップテーブルは、2 次元に配列される 2 5 6 x 2 5 6 個のデータを有し、現画像データ D i 1 及び 1 フレーム前再生画像データ D p 0 の両値に対応する補正現画像データ D j 1 = d t (D i 1 , D p 0) を出力する。

【 0 1 5 0 】

20

以下、補正現画像データ D j 1 の決定方法について記載する。但し、本実施の形態における補正現画像データ D j 1 の決定方法は、実施の形態 1 において図 5、図 7、図 8 及び図 9 を参照して記載した決定方法と基本的に同一である。そのため、それらの記載を基本的に援用すると共に、図 5、図 7 及び図 8 の各図面を以下での記載においても援用する。本実施の形態における補正現画像データ D j 1 の決定方法を重ねて記載すれば、次の通りである。

【 0 1 5 1 】

現画像の輝度値を 8 ビット (0 ~ 2 5 5) で以って与えるものとする、例えば現画像データ D i 1 = 1 2 7 の場合、当該画素に対応する液晶の表示画素部分には透過率が 5 0 % となる様な電圧 V 5 0 が印加される。同様に、現画像データ D i 1 = 1 9 1 の場合には、透過率が 7 5 % となる様な電圧 V 7 5 が印加される。図 5 に示す様に、現画像データ D i 1 に基づいた電圧 V 5 0 及び V 7 5 を対応する表示画素部分にそれぞれ印加する場合、液晶の表示画素部分の透過率がそれぞれ 5 0 % 及び 7 5 % という所定の透過率に到達するには、1 フレーム期間よりも長い応答時間を要する。よって、現画像の輝度値が 1 フレーム前の画像の輝度値と比較して変化する場合、液晶の表示画素部分の透過率が 1 フレーム期間内に現画像の輝度値に対応する透過率となる様な補正現画像データ D j 1 を回路 3 において生成・出力し、この補正現画像データ D j 1 に基づいて生成される駆動電圧を対応する表示画素部分の電極に印加することにより、液晶の応答速度を向上させることが可能である。

30

【 0 1 5 2 】

40

図 5 に例示する様な応答速度の場合には、電圧 V 7 5 を印加すると、1 フレーム期間経過時の液晶の透過率は 5 0 % となる。よって、目標とする透過率が 5 0 % の場合には、液晶の駆動電圧を電圧 V 7 5 に設定することにより、1 フレーム期間内に液晶の透過率を 5 0 % とすることが出来る。つまり、現画像データ D i 1 の輝度値が 0 から 1 2 7 に変化する場合、現画像データ D i 1 の輝度値を修正して、輝度値 1 9 1 を有する補正後の現画像データ D j 1 を液晶表示パネル 1 1 に出力するならば、液晶内の対応する表示画素部分が 1 フレーム期間内に所望の透過率を有することとなる様な駆動電圧が上記表示画素部分に印加される。

【 0 1 5 3 】

図 7 において、現画像の輝度値及び 1 フレーム前画像の輝度値との組み合わせは 2 5 6 x

50

256通り存在するので、応答速度も256×256通り存在する。又、図8において、現画像データ D_{i1} に対する補正量は、現画像の輝度値及び1フレーム前画像の輝度値との組み合わせに対応して、256×256通り存在する。図7に示す様に、液晶の応答速度は現画像の輝度値及び1フレーム前画像の輝度値との組合せ毎に異なり、補正量は簡単な計算式によって一般的に求めることが出来ない。そのため、図24のLUT保有回路13Dのルックアップテーブルには、図26に示す様に、図8に示した256×256通りの補正量をそれぞれの現画像データ D_{i1} に加算して得られた補正現画像データ D_{j1} が格納される。ここで、補正現画像データ D_{j1} の値は、当然のことではあるが、液晶表示パネル11にとって表示可能な透過率の範囲を超えない様に、即ち、現画像及び1フレーム前画像の輝度値が共に8ビットの場合であれば、0～255の範囲内の値に、設定される。補正現画像データ D_{j1} がこの範囲以外の値に設定される場合には、液晶パネルを駆動させるセグメント電極駆動回路として従来から一般的に使用されている回路を使用することが出来ない。

10

【0154】

既述の通り、液晶の応答特性は、液晶の材料、電極形状、あるいは温度等の様々な要因によって変化する。従って、こうした個々の使用条件に対応する補正現画像データ D_{j1} を有するルックアップテーブルを採用することにより、使用条件の変更に応じて、ルックアップテーブル内の補正現画像データ D_{j1} を書き換えるか、又は、十分な容量を有するルックアップテーブルを用意しておいて複数の異なる組み合わせの中から当該使用条件に適した補正現画像データ D_{j1} に切り替えることで以って、液晶の特性に応じた臨機応変な応答速度の制御を実現することが出来る。

20

【0155】

又、図8に示す様に、補正量は、液晶の応答速度に応じて設定されており、液晶の応答速度が遅い輝度値の組み合わせに対する補正量が大となる様に、補正量は設定される。特に、中間輝度（グレー）から高輝度（白）に変化する際の液晶の応答速度は遅い。従って、中間輝度を表す1フレーム前再生画像データ D_{p0} と高輝度を表す現画像データ D_{i1} との組み合わせに対応する補正現画像データ D_{j1} の値を、現画像データ D_{i1} の値と比べてより大きな値に設定することにより、液晶の応答速度を効果的に向上させることが出来る。

【0156】

図25に例示されるルックアップテーブルより出力される補正現画像データ D_{j1} は、液晶表示パネル11に出力される。同パネル11内のドライバ（図示せず）は、補正現画像データ D_{j1} に基づいて駆動電圧を生成し、その駆動電圧を液晶の対応するセグメント電極に印加することにより、最適な階調表示を実現する。

30

【0157】

本実施の形態に係る画像データ処理部3（図23）の動作を模式的に記載するタイミングチャートとして、図14（A）、図14（B）及び図14（C）の図面をここでも援用すると共に、これらの図面に関する実施の形態1における記載部分をも援用する。

【0158】

以上の通り、本実施の形態に係る画像データ処理部3は、現画像データ D_{i1} を一旦符号化してデータ量を圧縮した上で現画像データの符号化データを遅延しているので、現画像データ D_{i1} を1フレーム期間だけ遅延するために必要なメモリ容量を削減することが出来るという利点を呈する。しかも、画素データを間引かずに、1画面内の全画素の現画像データ D_{i1} について符号化・復号化処理を実行しているので、本実施の形態は、画質の劣化をもたらさない、適切な値を有する補正現画像データ D_{j1} を発生することが出来、その結果、液晶の応答速度を適正に制御することが出来るという利点をも奏する。

40

【0159】

又、画像データ補正回路10Dは、現画像データ D_{i1} と1フレーム前再生画像データ D_{p0} とに基づいて補正現画像データ D_{j1} を生成・出力するので、実施の形態1と同様に、符号化・復号化処理時に発生し得る誤差の影響を受けない補正現画像データ D_{j1} を実

50

現することが出来ると言う利点をも兼ね備えている。この点を、以下に記載する。

【0160】

図27(A)～図27(F)は、符号化及び復号化処理に起因して発生する誤差が補正現画像データ $D_j 1$ に与える影響についての説明図である。即ち、図27(A)は、現画像の1フレーム前である $(n - 1)$ 番目のフレームにおける実際の画像例を表す画像データ $D_i 0$ を、図27(D)は、現画像である n 番目のフレームにおける画像を表す現画像データ $D_i 1$ の値を、それぞれ模式的に示す図である。図27(A)及び図27(D)に示す様に、現画像データ $D_i 1$ は、実際の1フレーム前の画像データ $D_i 0$ と比較して、変化していない。図27(E)及び図27(B)は、それぞれ、図27(D)及び図27(A)に示す現画像データ $D_i 1$ 及び1フレーム前の画像データ $D_i 0$ に対応する符号化データを模式的に示す図である。ここで、図27(E)及び図27(B)は、FTBC符号化によって得られる符号化データを示しており、代表値 (L_a, L_b) を8ビットとして、各画素に1ビットを割り当てている。図27(F)及び図27(C)は、それぞれ、図27(E)及び図27(B)に示す符号化データを復号化して得られる復号化画像データ $D_b 0$ 及び $D_b 1$ を示している。図27(G)は、図27(F)及び図27(C)に示す復号化画像データ $D_b 1$ 及び $D_b 0$ に基づいて生成される輝度値の変化量データ $D_v 1$ の値を示しており、図27(H)は、1フレーム前再生画像データ $D_p 0$ の値を示している。図27(D)、図27(F)、図27(A)及び図27(C)に示す様に、現画像データ $D_i 1$ 及び1フレーム前の画像データ $D_i 0$ と比べて、復号化画像データ $D_b 1$ 及び $D_b 0$ に符号化・復号化に伴う誤差が生じた場合においても、図27(F)及び図27(C)に示す復号化画像データ $D_b 1$ 及び $D_b 0$ に基づいて変化量データ $D_v 1$ が算出され、この変化量データ $D_v 1$ 値は、図27(G)に示す通り、0である。これにより、図27(H)に示す様に、符号化・復号化により生じる誤差の影響を受けることなく、1フレーム前再生画像データ $D_p 0$ として、図27(A)に示す1フレーム前の画像データ $D_i 0$ と同じデータが再生されており、その様な誤差を含まない当該データ $D_p 0$ が画像データ補正回路10Dへ出力される。

【0161】

画像データ補正回路10Dの入力信号の一方である現画像データ $D_i 1$ に対しては、画像データの符号化処理が施されていないので、画像データ補正回路10Dは、現画像データ $D_i 1$ 及び誤差無く適正に再生された1フレーム前再生画像データ $D_p 0$ に基づき、適正な補正現画像データ $D_j 1$ を液晶表示パネル11に出力することが出来る。

【0162】

上記の記載においては、図25のルックアップテーブルに入力されるデータが8ビットで表される場合であったが、これに限られるものではなく、補間処理等により実質的に補正データを生成することが可能なビット数である限り、ルックアップテーブルに入力されるデータのビット数は任意値としても良い。この場合には、その様な任意のビット数 k ($k < n$)のデータ($n \times n$ 個)を有するLUTと、その出力段側に設けられる補間処理等を行う回路(補正データとして選択された任意のビット数 k のLUTデータを、上記LUTの入力信号 $D_i 1$ 、 $D_p 0$ のビット数 n と同じビット数 n を有する補正現画像データ $D_j 1$ に変換する処理回路)とから成る回路が、広義のLUT保有回路13Dを成すものとみなされる。

【0163】

(実施の形態3の変形例1)

本変形例は、図19に例示した実施の形態2の変形例1に類似するものであり、その相違点は、図19の減算回路17、補正量制限回路18及び加算回路19の不存在にあり、その他の構成要素20～23は両変形例において基本的に共通している。その意味で、本変形例においても、基本的に、実施の形態2の変形例1において構成要素20～23に関して述べた記載を援用する。以下の記載においては、実施の形態3において例示した図23を援用する。と言うのは、本変形例の核心部が、図23中の画像データ補正回路10Dの構成を修正する点にあるからである。

10

20

30

40

50

【 0 1 6 4 】

図 2 8 は、本変形例に係る画像データ処理部 3 の動作を示すフローチャートである。ステップ S t 1 からステップ S t 5 迄の各工程における動作は実施の形態 3 において記載した通りであり、その記載を割愛する。本変形例における現画像データ補正工程 S t 6 は、画像データ変換工程 S t 7、画像データ補正工程 S t 8 及び補正画像データ補間工程 S t 9 より成る。以下においては、後述する図 2 9 を適宜参照することで、本変形例の現画像データ補正工程 S t 6 を詳述する。

【 0 1 6 5 】

即ち、図 2 8 の画像データ変換工程 S t 7 においては、現画像データ D i 1 の量子化ビット数を削減する (n ビットから m ($m < n$) ビットへの削減) と共に、1 フレーム前再生画像データ D p 0 の量子化ビット数をも同時に削減 (n ビットから q ($q < n$) ビットへの削減) して、ビット数変換された現画像データ D e 1 及びビット数変換された 1 フレーム前再生画像データ D e 0 を生成する。次の画像データ補正工程 S t 8 においては、現画像データ D e 1 及び 1 フレーム前再生画像データ D e 0 に基づいて、予め両データ D e 1 及び D e 0 の組合せに対応する補正データが格納されたルックアップテーブルの中から、当該組合せに対応する第 1 補正画像データ D f 1 と、当該組合せに隣接する 3 個の格子点における第 2 ~ 第 4 補正画像データ D f 2、D f 3、及び D f 4 とを抽出して、これらの補正画像データ D f 1 ~ D f 4 で以って、ビット数変換された現画像データ D e 1 の補正を行う。次の補正画像データ補間工程 S t 9 においては、ビット数変換前の現画像データ D i 1 と 1 フレーム前再生画像データ D p 0 とに基づいて、第 1 ~ 第 4 補正画像データ D f 1、D f 2、D f 3、D f 4 の補間演算処理を実行し、得られた補間画像データ D h 1 を補正現画像データ D j 1 として出力する。

【 0 1 6 6 】

本変形例に係る画像データ処理部 3 が有する画像データ補正回路 1 0 D 1 は、図 2 4 に示す L U T 保有回路 1 3 D に代えて、図 2 9 に示す 4 個の構成要素より成る。即ち、同回路 1 0 D 1 は、第 1 データ変換回路 2 0、第 2 データ変換回路 2 1、実質的な画像データ補正回路の動作を担う被削減化 L U T 保有回路 2 2 D 及び補間回路 2 3 を有する。

【 0 1 6 7 】

図 2 9 において、第 1 及び第 2 データ変換回路 2 0、2 1 は、それぞれ、現画像データ D i 1 及び 1 フレーム前再生画像データ D p 1 の量子化ビット数を、例えば 8 ビットから 3 ビットに削減することにより、ビット数変換された現画像データ D e 1 及びビット数変換された 1 フレーム前再生画像データ D e 0 を出力する。と同時に、第 1 及び第 2 データ変換回路 2 0、2 1 は、それぞれ、現画像データ D i 1 及び 1 フレーム前再生画像データ D p 0 に基づいて行われるビット数変換に際して、第 1 及び第 2 補間係数 k_0 、 k_1 を算出する。被削減化 L U T 保有回路 2 2 D は、ビット数変換された現画像データ D e 1 及びビット数変換された 1 フレーム前再生画像データ D e 0 に基づいて、当該画素に対応する液晶の表示画素部分の透過率が 1 フレーム期間内に当該現画像の輝度値に対応する透過率となる様に、ビット数変換された現画像データ D e 1 を補正して、4 個の補正画像データ D f 1 ~ D f 4 を出力する。補間回路 2 3 は、ビット数変換の変換結果である第 1 及び第 2 補間係数 k_0 、 k_1 を用いて、補正画像データ D f 1 ~ D f 4 を補間することにより、 n ビット (例えば 8 ビット) の補間画像データ D h 1 を出力する。

【 0 1 6 8 】

補間画像データ D h 1 は、補正現画像データ D j 1 として、図 2 3 の液晶表示パネル 1 1 のドライバ (図示せず) に入力され、同ドライバは補正画像データ D h 1 に基づいて当該画素に対応するセグメント電極を駆動するための電圧を決定し、当該駆動電圧を対応するセグメント電極に印加する。これにより、液晶表示パネル 1 1 は、階調表示動作を行う。

【 0 1 6 9 】

図 3 0 は、図 2 9 の被削減化 L U T 保有回路 2 2 D が有するルックアップテーブルの構成を模式的に示す図である。この一例では、ビット数変換された現画像データ D e 1 及びビット数変換された 1 フレーム前再生画像データ D e 0 は、共に 3 ビットデータであり、0

10

20

30

40

50

～ 7 の範囲内の値をとる。図 30 に示す様に、当該ルックアップテーブルは、2次元に配列される 9×9 個のデータを有しており、共に 3 ビットにビット数変換された、現画像データ D_{e1} 及び 1 フレーム前再生画像データ D_{e0} の両値に対応する補正画像データ $d_t(D_{e1}, D_{e0})$ を補正画像データ D_{f1} として出力する。更に、ルックアップテーブルは、補正画像データ D_{f1} に隣接する 3 つの補正画像データ $d_t(D_{e1+1}, D_{e0})$ 、 $d_t(D_{e1}, D_{e0+1})$ 、 $d_t(D_{e1+1}, D_{e0+1})$ を、それぞれ補正画像データ D_{f2} 、 D_{f3} 、 D_{f4} として出力する。

【0170】

補間回路 23 は、第 1 及び第 2 補間係数 k_1 、 k_0 並びに第 1～第 4 補正画像データ $D_{f1} \sim D_{f4}$ を用いて、既述した式 (1) (但し、式 (1) の左辺の D_{j5} を D_{h1} に置換すること) で与えられる補間処理を実行することにより、補間された補間画像データ D_{h1} を算出する。 10

【0171】

図 31 は、上記式 (1) により表される補間画像データ D_{h1} の算出方法を模式的に示す図であり、図 21 に対応している。図 31 において、 s_1 及び s_2 は、第 1 データ変換回路 20 により現画像データ D_{i1} の量子化ビット数を変換する際に用いられる閾値であり、 s_3 及び s_4 は、第 2 データ変換回路 21 により 1 フレーム前再生画像データ D_{p0} の量子化ビット数を変換する際に用いられる閾値である。しかも、閾値 s_1 は、ビット数変換された現画像データ D_{e1} に対応する閾値であり、閾値 s_2 は、ビット数変換された現画像データ D_{e1} よりも 1 だけ大きい現画像データ D_{e1+1} に対応する閾値である。又 20、閾値 s_3 は、ビット数変換された 1 フレーム前再生画像データ D_{e0} に対応する閾値であり、閾値 s_4 は、ビット数変換された 1 フレーム前再生画像データ D_{e0} よりも 1 だけ大きい 1 フレーム前再生画像データ D_{e0+1} に対応する閾値である。

【0172】

このとき、第 1 及び第 2 補間係数 k_1 、 k_0 は、それぞれ、式 (6) 及び式 (7) により算出される。

【0173】

【数 5】

$$k_1 = (D_{i1} - s_1) / (s_2 - s_1) \quad \dots (6)$$

$$\text{但し、} s_1 < D_{i1} \leq s_2$$

$$k_0 = (D_{p0} - s_3) / (s_4 - s_3) \quad \dots (7)$$

$$\text{但し、} s_3 < D_{p0} \leq s_4$$

【0174】

以上の通り、現画像データ D_{i1} 及び 1 フレーム前再生画像データ D_{p0} のビット数を変換する際に算出される第 1 及び第 2 補間係数 k_0 、 k_1 を用いて、ビット数変換されたデータ (D_{e1}, D_{e0}) 、 (D_{e1+1}, D_{e0}) 、 (D_{e1}, D_{e0+1}) 、及び (D_{e1+1}, D_{e0+1}) に対応する 4 つの補正画像データ D_{f1} 、 D_{f2} 、 D_{f3} 、 D_{f4} を補間演算することで、補間画像データ D_{h1} を求めている。この補間処理により、ルックアップテーブルの構成を簡素化出来ると共に、第 1 及び第 2 データ変換回路 20、21 における量子化誤差が補間画像データ D_{h1} に与える影響を低減することが出来る。 40

【0175】

尚、第 1 及び第 2 データ変換回路 20、21 は、線形量子化以外の非線形量子化によって、入力データのビット数削減を行うことも出来る。例えば、非線形量子化によりビット数を変換する際に、補正画像データの変化 (隣接する補正画像データ間の差) に応じて量子化密度を設定する。即ち、補正画像データの変化が大きい領域では量子化密度を相対的に高く設定することにより、ビット数削減に伴う補間画像データ D_{h1} の誤差をより低減することが出来る。

【0176】

又、第1及び第2データ変換回路20、21によるデータ変換処理後のデータビット数は、3ビットに限られるものではなく、補間回路23によって補間することで実質的に使用可能な補間画像データDh1を求め得るビット数であれば、任意のビット数を選択することが出来る。勿論、量子化ビット数の値に応じて、被削減化LUT保有回路22Dにおけるルックアップテーブル内のデータ個数もまた変化する。

【0177】

更に、両データ変換回路20、21によるビット数変換後の各データのビット数m、qが、互いに異なっていても良く、又、いずれか一方のビット数変換を実施しないことも可能である。いずれか一方のビット数変換を実施しない場合には、両データ変換回路20又は21において現画像データDi1又は1フレーム前再生画像データDp1の量子化ビット数nを削減することにより、ビット数変換された現画像データDe1又はビット数変換された1フレーム前再生画像データDe0のいずれか一方が出力される。その次に、ルックアップテーブルへのアクセスにより、ビット数変換された現画像データDe1と、ビット数変換されていない1フレーム前再生画像データDp1とに基づいて当該ビット数変換された現画像データDe1を補正するか、又は、ビット数変換されていない現画像データDi1及びビット数変換された1フレーム前再生画像データDe0に基づいて当該現画像データDi1を補正することにより、補正画像データとこれに隣接する補正画像データが出力される。その後、補間回路23は、現画像データDi1と1フレーム前再生画像データDp0とに基づき、ビット数変換の変換結果である補間係数k1又はk0を用いて、これらの補正画像データの補間を行うことにより、補間画像データDh1を生成・出力する。尚、両データ変換回路20、21によるビット数変換を行った場合には、補正画像データは4個のデータDf1～Df4より成るが、両データ変換回路20、21の何れか一方によるビット数変換を行った場合には、補正画像データは2個のデータより成る(式(1)を参照)。又、両データ変換回路20、21の何れか一方によるビット数変換を行った場合には、両補間係数k1、k0の何れか一方、即ち、現画像データDi1又は1フレーム前再生画像データDp1の内のビット数変換を行わなかったデータに対応する補間係数の値は0である。従って、式(1)より、k1=0のときには、被削減化LUTは少なくとも $2^n \times (2^q + 1)$ 個のデータを有することとなり、逆にk0=0のときには、被削減化LUTは少なくとも $(2^m + 1) \times 2^n$ 個のデータを有することとなる。

【0178】

尚、補間回路23は、線形補間以外に、高次の関数を用いた補間演算により補間画像データDh1を算出する様に、構成されても良い。

【0179】

(実施の形態3の変形例2)

本変形例は、図22に例示した実施の形態2の変形例2に類似するものであり、その相違点は、図22の減算回路17、補正量制限回路18及び加算回路19の不存在にあり、その他の構成要素20～24は両変形例において基本的に共通している。その意味で、本変形例においても、基本的に、実施の形態2の変形例2において構成要素20～24に関して述べた記載を援用する。以下の記載においては、実施の形態3において例示した図23を援用する。蓋し、本変形例の核心部もまた、図23中の画像データ補正回路10Dの構成を修正する点にあるからである。

【0180】

図32は、本変形例に係る画像データ処理部3の動作を示すフローチャートである。図32中、ステップSt1～St5、及びステップSt7～St9の各工程における動作は、実施の形態3及びその変形例1において記載したステップと同様であり、そのため、それらのステップの記載をここでは割愛する。本変形例の中核部たる補正画像データ制限工程St10においては、以下の所定の場合に、現画像データDi1及び1フレーム前再生画像データDp0に基づいて、現画像データDi1が補正されない様に、又はその補正量が少なくなる様に、補正画像データ補間工程(St9)において生成される補間画像データを制限し、これにより得られる制限画像データDg1を出力する。そして、制限画像デー

10

20

30

40

50

タ $Dg1$ は、補正現画像データ $Dj1$ として、図 23 の液晶表示パネル 11 に入力され、同パネル 11 は制限画像データ $Dg1$ に基づいて決定される電圧を当該画素に対応する表示画素用駆動電極に印加することにより、階調表示動作を行う。

【0181】

本変形例に係る画像データ補正回路 10D2 は、図 33 に示す様に、図 29 に示す構成要素（第 1 データ変換回路 20、第 2 データ変換回路 21、被削減化 LUT 保有回路 22D 及び補間回路 23）に加えて、補正データ制限回路 24 を有する。

【0182】

補正データ制限回路 24 は、現画像データ $Di1$ 及び 1 フレーム前再生画像データ $Dp0$ に基づいて、現画像データ $Di1$ と前フレーム再生画像データ $Dp0$ とが互いに等しいか否かを判断し、両データ $Di1$ 、 $Dp0$ が互いに等しいときには、補間画像データ $Dh1$ を制限する。即ち、同回路 24 は、補間画像データ $Dh1$ の代わりに、現画像データ $Di1$ 自体を補正現画像データ $Dj1$ として出力する。これにより、現画像データ $Di1$ と 1 フレーム前再生画像データ $Dp0$ とが互いに等しい場合（画像の変化がない場合）に、両データ変換回路 20、21 によるビット数削減と補間回路 23 による補間演算とに伴う画像データの補正誤差を無くすることが出来る。

【0183】

現画像データ $Di1$ と 1 フレーム前再生画像データ $Dp0$ との差が少ない場合においても、上記回路 24 は、補間回路 23 が出力する補間画像データ $Dh1$ の代わりに、現画像データ $Di1$ 自体を制限画像データ $Dg1$ として出力するか、あるいは、補正量が少なくなる様に補間画像データ $Dh1$ を制限することとしても良い。より具体的には、補正データ制限回路 24 が、現画像データ $Di1$ と 1 フレーム前再生画像データ $Dp0$ との差分の絶対値が予め決められた値 Sh よりも小さいと判断した場合には、同回路 24 は、以下の式（8）及び式（9）で与えられる演算処理を実行することにより、補間画像データ $Dh1$ を適切な値に制限することが出来る。

【0184】

【数 6】

$$Dg1 = Di1 + m \times (Dh1 - Di1) \quad \dots (8)$$

$$m = f(Sh - |Di1 - Dp0|) \quad \dots (9)$$

但し、 $f(Sh - |Di1 - Dp0|)$ は、 $Sh - |Di1 - Dp0|$ における関数である。

【0185】

この関数については、それが線形関数又は高次関数であっても良く、予め決められた値 Sh の境界付近において輝度値が変化する場合に表示画像が不自然になることがない様に当該関数を適宜決定することが出来る。又、予め決められた値 Sh についても、両データ変換回路 20、21 において削減するビット数や補間回路 23 における補間方法等にもその値は依存するけれども、表示画像が不自然になることがない様に、予め適宜に最適な値に当該値 Sh を決定することが出来る。

【0186】

以上の様に、現画像データ $Di1$ 及び 1 フレーム前再生画像データ $Dp0$ に基づいて、現画像データ $Di1$ の補正を行わないか、又は、補正量が少なくなる様に、補正画像データ補間工程 $St9$ において生成される補間画像データを制限して得られる制限画像データ $Dg1$ を出力することにより、1 フレーム前の画像と現画像との間で画像の変化が殆ど無いか又はその変化が僅少の場合に、両データ変換回路 20、21 におけるビット数削減と及び補間回路 23 における補間演算とに伴う画像データの補正誤差を無くし、不要な補正による表示画像の劣化を減少させることが出来る。

【0187】

（実施の形態 4）

本実施の形態の目的は、現画像に対して圧縮符号化及び復号化を行った上で画像処理を行う液晶表示装置用画像データ処理装置において、圧縮符号化パラメータを適切に設定することにより、液晶の応答速度をより適正に制御可能とすることにある。以下、図面を参照しつつ、本実施の形態の一例を記載する。その際、本実施の形態に係る液晶表示装置用画像データ処理部の構成を記載した後に、核心部たる、F B T C符号化を用いて圧縮符号化を行う動作について詳述する。

【0188】

図34は、本実施の形態に係る液晶表示装置の構成を示すブロック図である。図34の液晶表示装置と図1に示した液晶表示装置とを比較すると、構成要素1, 2, 4, 5, 6, 7, 11は互いに共通する。従って、本実施の形態においても、実施の形態1における構成要素1, 2, 4, 5, 6, 7, 11に関する記載箇所を基本的に援用する。相違する点は、本装置が構成要素50, 100を有する点である。即ち、本実施の形態に係る液晶表示装置は、入力端子1、受信回路2、画像データ処理部3A、及び液晶表示パネル11より構成されており、中核部たる画像データ処理部3Aは、符号化回路4、メモリ制御回路5A及びメモリ5Bを含む遅延回路5、第1及び第2復号化回路6, 7、補正データ生成回路50、及び補正回路100を有する。

10

【0189】

受信回路2は、入力端子1を介して受信されるラスタ動画画像信号を、デジタル形式の現画像データD_i1として、単位時間(例えば1クロック)当りの転送ビット数N₁で以って画像データ処理部3Aに出力する。このとき、画像データ処理部3Aが1フレーム分の現画像データD_i1を受信するのに必要な時間を受信時間T₁と定義する。画像データ処理部3Aは、現画像データD_i1の階調を補正することにより、液晶表示パネル11における表示画像の階調変化速度を向上させる。その際、画像データ処理部3Aは、補正された現画像データD_j1を、単位時間当りの転送ビット数N₃で以って液晶表示パネル11に出力する。ここで、画像データ処理部3Aが1フレーム分の現画像データD_j1を全て出力するのに要する時間を出力時間T₃と定義する。特に、画像データ処理部3Aは、第1及び第2復号化回路6, 7による両復号化処理を通じて、圧縮符号化により生じる誤差を打ち消しあって、当該誤差を軽減することが出来ると言う利点を有する。

20

【0190】

画像データ処理部3Aの遅延回路5に含まれるメモリ制御回路5Aは、(i)メモリ5Bに書き込むための圧縮符号化画像データD_a1を一時的に保持するための一時記憶領域と、(ii)メモリ5Bから読み出した、現画像の1フレーム前の画像に対応する圧縮符号化画像データを、一時的に保持するための一時記憶領域とを有する。

30

【0191】

ここで、メモリ制御回路5Aとメモリ5Bとの間で単位時間当りに転送されるデータのビット数を、N₂として表す。従って、転送データビット数N₂は、単位時間当りにメモリ制御回路5Aがメモリ5Bへ出力するデータ量と、単位時間当りにメモリ制御回路5Aがメモリ5Bから読み出すデータ量との合計になる。

【0192】

又、メモリ制御回路5Aがメモリ5Bに対して1フレーム分の圧縮符号化画像データD_a1全てを出力するのに要する時間と、メモリ制御回路5Aがメモリ5Bから1フレームに相当する期間だけ遅延された圧縮符号化画像データを1フレーム分だけ読み出すのに要する時間とは互いに等しく、両者の時間をT₂と定義する。

40

【0193】

あるいは、符号化回路4が、メモリ5Bに書き込むための圧縮符号化画像データを一時的に保持するための一時記憶領域を有し、第2復号化回路7が、メモリ制御回路5Aから出力される1フレーム前の圧縮符号化画像データを一時的に保持するための一時記憶領域を有する様に構成しても良い。但し、この場合には、符号化回路4がメモリ制御回路5Aを介してメモリ5Bに出力するデータ量と、第2復号化回路7がメモリ制御回路5Aを介してメモリ5Bから読み出すデータ量との合計が、転送データビット数N₂となる。しかも

50

、この場合には、符号化回路4がメモリ制御回路5Aを介してメモリ5Bに1フレーム分の圧縮符号化画像データDa1全てを出力するのに要する時間と、第2復号化回路7がメモリ制御回路5Aを介してメモリ5Bから1フレームに相当する期間だけ遅延された圧縮符号化画像データの1フレーム分を読み出すのに要する時間とは互いに等しくなり、両者の時間は上記時間T2となる。

【0194】

図35は、図34に示す画像データ処理部3Aにおける一連の動作を示すフローチャートであり、既述した図2に対応する工程図である。図35と図2とを比較すると明らかな通り、ステップSt1-St3は両実施の形態4,1において共通する工程であり、ステップSt4A,St5Aが実施の形態1とは相違する。

10

【0195】

即ち、現画像データ符号化工程St1は、符号化回路4の動作によって、現画像データDi1を圧縮符号化し、データ容量を圧縮した圧縮符号化画像データDa1を出力する工程である。次の符号化画像データ遅延工程St2は、メモリ制御回路5A及びメモリ5Bの動作を利用することによって、(i)ある画素の現画像に対して1フレーム期間だけ前の当該画素の画像を圧縮符号化して成る圧縮符号化画像データDa0を読み出して第2復号化回路7へ出力すると共に、(ii)受信した現画像の圧縮符号化画像データDa1を1フレームに相当する期間だけ遅延するために、当該圧縮符号化画像データDa1をメモリ5B内に書込む処理を行う工程である。符号化画像データ復号化工程St3は、両圧縮符号化画像データDa1, Da0を復号化して、復号化された復号化画像データDb1, Db0を出力する工程である。

20

【0196】

補正データ生成工程St4Aは、補正データ生成回路50において、第1及び第2復号化画像データDb1, Db0に基づいて、現画像データDi1を補正するための補正データDcを生成する工程である。

【0197】

更に、現画像データ補正工程St5Aは、補正回路100において、現画像データDi1を補正データDcに基づいて補正し、補正された現画像データDj1を液晶表示パネル11に出力する工程である。

【0198】

そして、各工程S1~St5の動作は、現画像データDi1に対して、1フレーム毎に行われる。以下、画像データ処理部3Aについて詳述する。

30

【0199】

符号化回路4は、現画像データDi1を符号化することにより、そのデータ容量を圧縮した上で、圧縮後の符号化画像データDa1をメモリ制御回路5A及び第1復号化回路6に送信する。ここで、符号化回路4における現画像データDi1の符号化方式としては、例えば、JPEGと言う様な2次元離散コサイン変換符号化方式、FBC又はGBCと言う様なブロック符号化方式、JPEG-LSと言う様な予測符号化方式、あるいは、JPEG2000と言う様なウェーブレット変換方式などを用いることが出来る。要は、上記符号化方式として、任意の静止画用符号化方式を用いることが出来る。又、上記静止画のための符号化方式には、符号化前の画像データと復号化された画像データとが完全に一致する可逆符号化方式、および、両者が一致しない非可逆符号化方式のいずれの方式であっても用いることが出来る。又、画像データによって符号量が変化する可変長符号化方式、及び、符号量が一定である固定長符号化方式の内どれの方式であっても、その様な方式を用いることが出来る。

40

【0200】

メモリ制御回路5Aは、符号化回路4より送信されて来た圧縮符号化画像データDa1の受信に応じて、(i)メモリ5Bの対応するアドレスから、1フレーム前の当該画素の画像に対応する圧縮符号化画像データDa0を読み出し(この圧縮符号化画像データは現画像から見て1フレームに相当する期間だけ遅延された圧縮符号化画像データに相当する)、

50

読み出された圧縮符号化画像データD a 0を第2復号化回路7に送信すると共に、(i i) 現画像の圧縮符号化画像データD a 1をメモリ5 Bに出力して同データD a 1をメモリ5 Bの所定のアドレスに格納する。このときの、メモリ制御回路5 Aとメモリ5 Bとの間で単位時間当りに転送されるデータのビット数は上記ビット数N 2である。従って、転送データビット数N 2は、単位時間当りにメモリ制御回路5 Aが出力するデータ容量と、単位時間当りにメモリ5 Bから読み出されるデータ容量との合計となる。例えば、単位時間が1フレーム期間である場合には、単位時間当りにメモリ制御回路5 Aからメモリ5 Bに書き込まれるデータ量と、単位時間当りにメモリ5 Bからメモリ制御回路5 Aに読み出されるデータ量とは、等しくなる。但し、実際の装置は、データの書込みとデータの読み出しとを、同時にあるいは独立して行う様に、構成されているので、局所的な時間内(例えば1クロック内)では、必ずしも両者のデータ量が一致するとは限らない。

10

【0201】

又、メモリ制御回路5 Aからメモリ5 Bに1フレーム分の圧縮符号化画像データD a 1全てを出力するのに要する時間と、メモリ制御回路5 Aがメモリ5 Bから1フレーム分の圧縮符号化画像データD a 0全てを読み出すのに要する時間とは互いに等しく、両者の時間は上記時間T 2である。

【0202】

尚、メモリ5 Bは、書込みと読み出しとを同時に行うことが出来る機能を有するもの、あるいは、書込みと読み出しとを独立に実行出来る機能を有するものである。

【0203】

第1復号化回路6は、圧縮符号化画像データD a 1を復号化して、第1復号化画像データD b 1を補正データ生成回路5 0に送信する。同時に、第2復号化回路7は、メモリ制御回路5 Aより送信されて来る圧縮符号化画像データD a 0を復号化し、その結果得られる第2復号化画像データD b 0を補正データ生成回路5 0に送信する。ここで、第1復号化画像データD b 1は現画像データD i 1に対応しており、第2復号化画像データD b 0は、現画像データD i 1の1フレーム前の画像データに対応している。

20

【0204】

補正データ生成回路5 0は、第1復号化画像データD b 1が与える第1階調数と、1フレーム前の第2復号化画像データD b 0が与える第2階調数とを、それぞれ対応する(同一座標に位置する)画素毎に比較して、各画素の階調数の変化に対応する補正データD cを生成し、同データD cを補正回路1 0 0に出力する。ここで、補正データD cは、画素毎に、その現画像データD i 1を補正する信号である。即ち、補正データD cは、(i) 1フレーム前の画像よりも階調数が増加する画素(明るく変化した画素)については(第1階調数>第2階調数)、その階調数(現画像データの階調数)をより増加させる第1補正量を与える信号であり、他方、(i i) 階調数が減少する画素(暗く変化した画素)については(第1階調数<第2階調数)、その階調数をより減少させる第2補正量を与える信号である。これに対して、1フレーム内のある画素に関して、現画像とその1フレーム前の画像との間で階調数(明るさ)に変化が無いときには、補正データD cは、当該画素における現画像データの階調数の増減を行わない様に指令するレベルを有する信号であり、その結果、当該画素については階調数の補正は行われない。

30

40

【0205】

具体例として、補正データ生成回路5 0は、現画像データD i 1の階調数を補正する際の補正量を指定する補正データを格納したルックアップテーブル(L U T)により構成される。

【0206】

ここで、図3 6は、補正データ生成回路5 0の入出力データを示す図であり、第1及び第2復号化画像データD b 1, D b 0が共に8ビット(2 5 6階調)の画素データである場合のルックアップテーブルデータを示している。図3 6の一例においては、補正データ生成回路5 0は、第1及び第2復号化画像データD b 1, D b 0のそれぞれにおける画素データの各階調(0~2 5 5)に対応する2 5 6×2 5 6個の補正データを有する、2次元

50

配列のルックアップテーブルとして構成される。従って、補正データ生成回路50は、両復号化画像データ D_{b0} 、 D_{b1} の組合せに基づいて、対応する補正データ $D_c = dt(D_{b1}, D_{b0})$ を出力する。

【0207】

補正データ生成回路50に格納される各補正データ $dt(D_{b1}, D_{b0})$ は、現画像データ D_{i1} で与えられる各画素データの内で、1フレーム前よりもその階調数が増加する画素については、その階調数をより増加させる様に、逆に減少する画素については、その階調数をより減少させる様に、現画像データ D_{i1} の階調数を画素毎に補正するための補正量を示すものである。従って、現フレームにおける画像とその1フレーム前における画像との間で階調が変化しない画素については、補正データ $dt(D_{b1}, D_{b0})$ は0となる。

10

【0208】

補正データ生成回路50は、図34に示す様に、各画素毎の補正データ D_c を補正回路100に出力する。その結果、補正回路100は、現画像データ D_{i1} 及び補正データ D_c に基づいて、現画像データ D_{i1} の階調数を画素毎に補正し、補正された現画像データ D_{j1} を液晶表示パネル11に出力する。その際、補正現画像データ D_{j1} は、当該補正現画像データ D_{j1} に基づき液晶表示パネル11が生成する液晶印加電圧により実現される、液晶内の対応表示画素における透過率が、1フレーム期間の経過時に、当該画素の現画像データ D_{i1} の第1階調数に相当する第1透過率に到達する様に、決定される。液晶表示パネル11内のドライバ(図示せず)は、補正現画像データ D_{j1} に基づいて、対応するセグメント電極を駆動するための電圧を決定し、その駆動電圧を印加することにより、液晶表示パネル11は第1階調数を与える表示動作を行う。

20

【0209】

尚、メモリ制御回路5Aとメモリ5Bとの間で圧縮符号化画像データを転送するのに要する時間 T_2 が1フレーム分の遅延時間を越えるときには、当該時間 T_2 が、画像データ処理部3Aが1フレーム分の現画像データ D_{i1} 全てを受信するのに要する時間 T_1 に対して遅れることとなり、他の方法で以ってタイミング調節を行う必要が生ずる。従って、時間 T_2 は、1フレームの遅延期間以内と成る様に設定されなければならない。

【0210】

ところで、一般的に、液晶表示において1画素を表示するために必要なデータ容量は、赤色(以下、「R」と言う。)を表示するための8ビット、緑色(以下、「G」と言う。)を表示するための8ビット、及び青色(以下、「B」と言う。)を表示するための8ビットの合計値、即ち24ビットである。又、メモリ制御回路5Aとメモリ5Bとの間でデータを転送するためのバスの幅は、一般に 2^n ビットに設定される場合が多く、例えばバス幅は8ビット、16ビット、あるいは32ビットの何れかの大きさである。但し、バス幅がこれらの値に限定されるものではない。

30

【0211】

ここで、圧縮符号化画像データ D_{a1} の第2容量が現画像データ D_{i1} の第1容量と等しい場合を考える。この場合、ある1画素の現画像データ D_{i1} が受信される時間内に、メモリ制御回路5Aからメモリ5Bに出力されるデータ量は24ビットであり、逆にメモリ制御回路5Aがメモリ5Bから読み出すデータ量も24ビットとなり、両者5A、5B間で送受信されるデータ量の合計値は48ビットとなる。

40

【0212】

今、メモリ5Bは書き込みと読み出しとを同時にあるいは独立して行う機能を有するので、若しメモリ制御回路5Aとメモリ5Bとを結ぶバスの幅が48ビット以上の容量を有していないならば、メモリ制御回路5Aとメモリ5Bとの間でデータを転送する時間 T_2 が、1フレーム遅延期間よりも大きくなってしまふ。しかし、メモリ制御回路5Aとメモリ5Bとを結ぶバス幅は、最大でも、32ビットである。従って、1画素分の現画像データ D_{i1} が受信される時間内に、メモリ制御回路5Aからメモリ5Bに出力されるデータ量と、メモリ制御回路5Aがメモリ5Bから読み出すデータ量との合計(即ち、48ビット

50

のデータ量)を32ビット以下に抑制しない限り、時間T2を1フレーム分の遅延期間内の時間に制御することは出来ない。

【0213】

そこで、符号化回路4は、圧縮符号化画像データDa1のデータ容量(第2容量)が現画像データDi1のデータ容量(第1容量)の $32/48 = 2/3$ 以下になる様に、現画像データDi1の圧縮符号化を行わなければならない。

【0214】

又、圧縮符号化画像データDa1のデータ容量を現画像データDi1の $2/3$ 以下、例えば、 $1/2$ にすると、1画素分の現画像データDi1が受信される時間内に、メモリ制御回路5Aからメモリ5Bに出力されるデータ及びメモリ制御回路5Aがメモリ5Bより読み出すデータは共に24ビットとなり、 $8 (= 32 - 24)$ ビットの使用されない領域が残る。この8ビットの容量を利用して、画像データ以外の情報も、メモリ制御回路5Aからメモリ5Bに出力すると共に、メモリ5Bから読み出すことが出来る。

10

【0215】

又、メモリ制御回路5Aとメモリ5Bとの間で32ビット単位でデータの読み書きを行う場合、1フレーム期間の中で、1フレーム期間の $1/3$ の時間、両部5A、5B間における読み書きが行われない。この期間を利用して、画像データ以外の情報も、メモリ制御回路5Aからメモリ5Bに出力すると共に、メモリ5Bから読み出すことが出来る。

【0216】

以下では、メモリ制御回路5Aとメモリ5Bとを結ぶバスの幅が32ビットである場合において、圧縮符号化画像データDa1の第2容量が現画像データDi1の第1容量の $1/2$ 以下になる様に、現画像データDi1の圧縮符号化を行う場合について記載する。

20

【0217】

図37(A)~図37(C)及び図38(A)~図38(C)は、符号化回路4を例えばFBTC符号化で構成した場合の、圧縮符号化動作の概要を示す図である。これらの図面中で、図37(A)は現画像データDi1の一部を示す図であり、図37(B)は図37(A)の現画像データDi1中の1ブロックを示す図であり、図37(C)は図37(B)の1ブロック内のデータをFBTC符号化によって圧縮符号化した際のデータ容量を示す図である。又、図38(A)は各画素が有する現画像のデータを示す図であり、図38(B)は図38(A)のデータに対して圧縮符号化を行った後の状態を示す図であり、図38(C)は図38(B)のデータに対して復号化処理を行った後の各画素が有するデータを示す図である。

30

【0218】

尚、FBTC(Fixed Block Truncation Coding)符号化はブロック符号化方式の一種であり、符号化前の画像データと復号化された画像データとが一致しない非可逆符号化方式、かつ、符号量が一定である固定長符号化方式である。

【0219】

FBTC符号化による符号化方法は、先ず、画像を、各々は水平数画素×垂直数画素で与えられるサイズを有する、複数のブロックに分割する。次に、各ブロックにおいて、当該ブロックに含まれる画素データの平均値とレンジ値とを基に、画素データを数レベルに量子化して画像データを圧縮し、符号データを得る。符号データには、平均値とレンジ値と各画素の量子化後の値とが含まれる。復号化方法は、平均値とレンジ値とを基に各レベルの量子化値に対応する代表値を算出して、画像データを復号する。

40

【0220】

又、FBTC符号化においては、圧縮符号化後のデータ容量は、図37(A)、図37(B)及び図37(C)に示す様に、1 水平ブロックサイズBH、2 垂直ブロックサイズBV、3 平均値Laに割当てられるビット数bpa、4 ダイナミックレンジ値Ldに割当てられるビット数bpd、及び5 量子化レベルQLにより決まる、各画素に割当てられるデータ容量により、決定される。

【0221】

50

以下、F B T C 符号化における具体例として、4 値化圧縮符号化について記載する。4 値化の場合には、量子化レベル $Q L$ は 4 となる。先ず、図 3 7 (A) に示す様に、現画像データを複数のブロックに分割する。ここで、各ブロックのサイズは、水平方向の画素数 $B H$ と垂直方向の画素数 $B V$ との積に等しい。図 3 7 (B) は、その様にブロック分割された現画像データの状態を示す。

【 0 2 2 2 】

次に、各ブロック毎に以下の処理を行う。先ず、各ブロック内の画素信号の中から、当該ブロックにおける最大値の画素信号及び最小値の画素信号を得る。次に、上記最小値から上記最大値までの区間を 4 等分して、最小値、 $((\text{最小値}) \times 3 + \text{最大値}) / 4$ 、 $(\text{最小値} + \text{最大値}) / 2$ 、 $((\text{最小値} + (\text{最大値}) \times 3) / 4$ 、及び最大値を得る。更に、最小値から $((\text{最小値}) \times 3 + \text{最大値}) / 4$ までの区間における画素信号の平均値 $Q 1$ 、及び $((\text{最小値}) + (\text{最大値}) \times 3) / 4$ から最大値までの区間における画素信号の平均値 $Q 4$ を得る。その上で、これらの平均値 $Q 1$ 及び $Q 4$ から、レンジ値 $L d = Q 4 - Q 1$ 、及び、平均値 $L a = (Q 1 + Q 4) / 2$ を求める。最後に、量子化しきい値 $L a - L d / 3$ 、 $L a$ 、 $L a + L d / 3$ を得て、各画素信号を 4 値に量子化する。

10

【 0 2 2 3 】

尚、4 値化の場合には、各画素に割当てられるデータ容量は 2 ビットである。従って、4 値化圧縮方法により圧縮された後のデータ容量は、 $b p a + b p d + ((Q L / 2) \times (B H \times B V))$ である。

【 0 2 2 4 】

圧縮されたデータを復号化する場合の代表値は、 $L a - L d / 2$ 、 $L a - L d / 6$ 、 $L a + L d / 6$ 、及び $L a + L d / 2$ である。

20

【 0 2 2 5 】

例えば、 $B H = 4$ 及び $B V = 4$ であるとして、各画素が図 3 8 (A) に示すデータを有する場合を考える。図 3 8 (A) において、最大値は 2 4 0、最小値は 1 0、 $((\text{最小値}) \times 3 + \text{最大値}) / 4$ は 6 7、 $(\text{最小値} + \text{最大値}) / 2$ は 1 2 5、 $(\text{最小値} + (\text{最大値}) \times 3) / 4$ は 1 8 2 となる。更に、平均値 $Q 1$ は 4 0、平均値 $Q 4$ は 2 1 0 となり、レンジ値 $L d$ は $Q 4 - Q 1 = 1 7 0$ 、平均値 $L a$ は $(Q 1 + Q 4) / 2 = 1 2 5$ である。最後に、量子化しきい値は、 $L a - L d / 3 = 6 9$ 、 $L a = 1 2 5$ 、 $L a + L d / 3 = 1 8 1$ である。この場合に対する圧縮符号化後の状態を示す図が図 3 8 (B) である。画素データが 1 0 である画素、及び画素データが 5 0 である画素の何れについても、圧縮符号化後のデータは 0 0 であり、画素データが 1 0 0 である画素に関しては、圧縮符号化後のデータは 0 1 であり、画素データが 1 5 0 である画素に関しては、圧縮符号化後のデータは 1 0、画素データが 2 0 0 あるいは 2 4 0 である画素に関しては、圧縮符号化後のデータは 1 1 となっている。図 3 8 (B) に示される圧縮符号化後の状態に対して復号化処理を行うと、図 3 8 (C) に示す状態が得られる。この場合の代表値については、 $L a - L d / 2 = 4 0$ 、 $L a - L d / 6 = 9 9$ 、 $L a + L d / 6 = 1 5 1$ 、及び $L a + L d / 2 = 2 1 0$ となる。

30

【 0 2 2 6 】

尚、この 4 値化圧縮方法は F B T C 符号化における一例であり、2 値化及び 3 値化圧縮方法もまた、基本的には 4 値化圧縮方法と同様の操作を有する。又、具体的な符号化方法として、上記以外の方法を適用しても良い。

40

【 0 2 2 7 】

図 3 9 (A) 及び図 3 9 (B) は、F B T C 符号化パラメータを用いて圧縮符号化画像データを生成する一例を示す図である。尚、図 3 9 (A) 及び図 3 9 (B) は、単色、例えば R を表示するのに必要なデータ（以下、「R データ」と言う。同様に、G 又は B を表示するのに必要なデータをそれぞれ「G データ」又は「B データ」と言う）を処理する場合を示している。勿論、G データ及び B データについても、同様の処理を行えば良い。この場合、R データのみを考えるので、各画素に割当てられるデータ容量は 8 ビットである。

【 0 2 2 8 】

50

図39(A)は、現画像データD_i1の1ブロック内のデータ容量をビット数で示す図である。又、図39(B)は、圧縮符号化画像データD_a1中の1ブロック内のデータ容量をビット数で示す図である。ここで、F B T C符号化パラメータとして、B H = 4、B V = 2、b p a = 8、b p d = 8、Q L = 4を設定する。

【0229】

この場合、現画像データD_i1の1ブロックが有するデータ容量は、 $8 \times (4 \times 2) = 64$ ビットである。他方、圧縮符号化画像データD_a1の1ブロックが有するデータ容量は、 $8 + 8 + (2 \times (4 \times 2)) = 32$ ビットとなる。即ち、上記のパラメータを用いた場合、圧縮符号化画像データD_a1のデータ量は現画像データD_i1のデータ量の1/2になる。そのため、メモリ制御回路5Aからメモリ5Bに出力されるデータ量、及び、メモリ制御回路5Aがメモリ5Bから読み出すデータ量は現画像データD_i1のデータ量の1/2となり、図34中に示されるデータビット数N₂をデータビット数N₁と等しくすることが出来る。よって、メモリ制御回路5Aとメモリ5Bとの間の転送速度を上げることなく、時間T₂を時間T₁に等しくすることが出来るので、時間T₁の間に、メモリ制御回路5Aが圧縮符号化画像データD_a0をメモリ5Bに出力すると共に、メモリ5Bから1フレームに相当する期間だけ遅延された圧縮符号化画像データD_a0を読み出す様に、本処理部3Aを構成することが出来る。

10

【0230】

以上の記載においては、符号化回路4の構成例として、図39(A)及び図39(B)に示す様なF B T C符号化パラメータを用いてF B T C符号化を行う場合について示しているが、この様なパラメータ値に限定されるものではない。例えば、B H = 2、B V = 2、b p a = 6、b p d = 6、Q L = 2とすると、圧縮符号化画像データD_a1が有するデータ容量は $6 + 6 + (1 \times (2 \times 2)) = 16$ ビットとなり、現画像データD_i1の1ブロックが有する $8 \times (2 \times 2) = 32$ ビットの1/2となる。要は、圧縮符号化画像データD_a1の容量が現画像データD_i1の容量の1/2以下に設定されることが重要であり、それを実現出来る限りは、F B T C符号化パラメータの組み合わせは任意である。又、当然の事ながら、圧縮符号化処理にF B T C符号化以外の方法を用いても良い。

20

【0231】

以上の通り、符号化回路4における圧縮符号化パラメータは、入力画像データ(現画像データD_i1)の第1容量及び入力画像データに対する圧縮符号化画像データD_a1の第2容量に基づいて、設定されている。

30

【0232】

<本実施の形態の利点>

本実施の形態によれば、符号化回路4における圧縮符号化画像データD_a1の容量を現画像データD_i1の容量の1/2に制御しているので、画像データ処理部3Aが1フレーム分の現画像データD_i1を受信して同部内に入力するのに要する時間T₁に対して、メモリ制御回路5Aとメモリ5Bとの間でデータを転送する時間T₂が遅れることは無く、メモリ制御回路5Aとメモリ5Bとの間のデータ転送ビット数N₂を、入力データの転送ビット数N₁と同じビット数に設定することが出来る。

【0233】

しかも、符号化回路4における圧縮符号化画像データD_a1の容量を現画像データD_i1の容量の1/2に設定しているので、現画像データD_i1を1フレーム期間だけ遅延するために必要なメモリ5Bのメモリ容量を削減することが出来、且つ、メモリ制御回路5Aとメモリ5Bとの間における転送速度を上げる必要も無いので、回路規模を縮小することが出来るという利点もある。

40

【0234】

更に、現画像データD_i1を間引くことなく、圧縮符号化によりデータ容量を圧縮しているので、補正データD_cの精度を高めて、常に最適な補正を行うことが出来るという利点も得られる。

【0235】

50

更に、復号化された画像データ D_{b0} 、 D_{b1} を補正データ D_c 生成のために用い、生成された補正データ D_c に基づいて、符号化及び復号化が成されていない現画像データ D_{i1} を補正し、補正された現画像データ D_{j1} に基づいて表示を行うので、表示画像には、符号化・復号化により生じる誤差の影響は現れないと言う利点も得られる。

【0236】

(実施の形態4の変形例1)

実施の形態4においては、符号化回路4における圧縮符号化画像データ D_{a1} の容量を現画像データ D_{i1} の容量の $1/2$ 以下に制御する場合を開示している。これに対して、本変形例においては、圧縮符号化パラメータを制御することにより、現画像データ D_{i1} の第1容量の $1/3$ 以下となる第2容量を有する圧縮符号化画像データ D_{a1} を実現可能と

10

【0237】

実施の形態4では、メモリ制御回路5Aとメモリ5Bとを結ぶバスの幅が32ビットであった。これに対して、圧縮符号化画像データ D_{a1} の容量を現画像データ D_{i1} の容量の $1/3$ に設定するときには、1画素分の現画像データ D_{i1} が受信される時間内に、メモリ制御回路5Aからメモリ5Bに出力されるデータ量と、メモリ制御回路5Aがメモリ5Bから読み出すデータ量との合計は、 $48 \times (1/3) = 16$ ビットとなり、両部5A、5Bを結ぶバスとして、16ビット幅のバスを使用することが可能となる。又、当然の事ながら、32ビット幅のバスも使用することが出来る。

20

【0238】

図40(A)及び図40(B)は、FBTC符号化パラメータの設定例として、 $BH = 4$ 、 $BV = 2$ 、 $La = 7$ 、 $Ld = 6$ 、 $QL = 2$ と設定した場合を示す図である。尚、本変形例においても実施の形態4と同様に、単色、例えばRデータのみを処理する場合を示しており、各画素に割当てられるデータ容量は8ビットである。図40(A)は、ある1ブロック内の各現画像データ D_{i1} のデータ容量をビット数で示す図である。これに対して、図40(B)は、1ブロック内の各圧縮符号化画像データ D_{a1} のデータ容量をビット数で示す図である。

【0239】

この場合、現画像データ D_{i1} の1ブロックが有するデータ容量は $8 \times (4 \times 2) = 64$ ビットであり、他方、圧縮符号化画像データ D_{a1} の1ブロックが有するデータ容量は $7 + 6 + (1 \times (4 \times 2)) = 21$ ビットとなる。

30

【0240】

従って、上記パラメータを用いるときには、圧縮符号化画像データ D_{a1} の容量は、現画像データ D_{i1} の容量の $1/3$ 以下になる。即ち、上記パラメータを用いる場合には、圧縮符号化画像データ D_{a1} のデータ量は現画像データ D_{i1} のデータ量の $1/3$ 以下になる。そのため、メモリ制御回路5Aからメモリ5Bに出力されるデータ量、及び、メモリ制御回路5Aがメモリ5Bから読み出すデータ量は共に、現画像データ D_{i1} のデータ量の $1/3$ となり、図34中に示されているデータビット数 N_2 を、 $(N_1/3) \times 2$ とすることが出来る。よって、メモリ制御回路5Aとメモリ5Bとの間の転送速度を上げることなく、時間 T_2 を時間 T_1 と等しくすることが出来る。その結果、時間 T_1 が経過する間に、メモリ制御回路5Aは、圧縮符号化画像データ D_{a0} をメモリ5Bに出力すると共に、メモリ5Bから1フレームに相当する期間だけ遅延された圧縮符号化画像データ D_{a0} を読み出すことが可能となる。

40

【0241】

以上の記載例は、符号化回路4を、図40(A)及び図40(B)に示す様なFBTC符号化パラメータを用いるFBTC符号化で以って構成する場合であるが、本変形例における符号化パラメータ値は、その様な一例に限られるものではないことは勿論である。例えば、 $BH = 4$ 、 $BV = 4$ 、 $bpa = 8$ 、 $bpd = 8$ 、 $QL = 3$ と設定すると、圧縮符号化画像データ D_{a1} が有するデータ容量は $8 + 8 + ((16/5) \times 8 + 2) = 42$ ビット

50

となり、それは現画像データ D_{i1} のブロックが有する $8 \times (4 \times 4) = 128$ ビットの $1/3$ 以下となる（但し、 $16/5$ における小数点以下は切り捨てる）。要は、圧縮符号化画像データ D_{a1} の容量が現画像データ D_{i1} の容量の $1/3$ 以下になる限りにおいて、F B T C 符号化パラメータの組み合わせ構成は任意で良い。又、当然の事ながら、圧縮符号化処理として、F B T C 符号化以外の方法を用いても良い。

【0242】

< 本変形例の利点 >

以上のように、本変形例によれば、符号化回路 4 における圧縮符号化画像データ D_{a1} の容量を現画像データ D_{i1} の容量の $1/3$ 以下に制御しているため、画像データ処理部 3 A が 1 フレーム分の現画像データ D_{i1} 全てを受信して同部 3 A 内に入力するのに要する時間 T_1 に対して、メモリ制御回路 5 A とメモリ 5 B との間でデータを転送するために要する時間 T_2 が遅れることは無い。そのため、メモリ制御回路 5 A とメモリ 5 B との間でのデータ転送ビット数 N_2 を、入力データの転送ビット数 N_1 の $2/3$ に当るビット数にすることが出来る。

10

【0243】

しかも、符号化回路 4 における圧縮符号化画像データ D_{a1} の容量を現画像データ D_{i1} の容量の $1/3$ 以下とするので、現画像データ D_{i1} を 1 フレーム期間だけ遅延するために必要なメモリ 5 B のメモリ容量を削減することが出来、且つ、メモリ制御回路 5 A とメモリ 5 B との間における転送速度を上げる必要性も無いので、回路規模を縮小することが出来る。

20

【0244】

更に、入力画像が 1 画素あたり 24 ビットの画像データの場合には、1 画素分の現画像データ D_{i1} が受信される時間内に、メモリ制御回路 5 A からメモリ 5 B へ出力されるデータ量と、メモリ制御回路 5 A がメモリ 5 B から読み出すデータ量との合計は、 $48 \times (1/3) = 16$ ビットとなるので、メモリ制御回路 5 A とメモリ 5 B とを結ぶバスに、16 ビット幅のバスを使用することが可能となる。

【0245】

(実施の形態 4 の変形例 2)

本変形例は、圧縮復号化処理対象の画像データが 1 輝度信号に対応したデータ及び 2 2 つの色差信号に対応したデータを含む場合である。実施の形態 4 及びその変形例 1 30 については、R データ、G データ、及び B データから成る画像データを圧縮復号化処理する場合について記載した。これに対して、圧縮復号化処理する画像データが、輝度信号及び 2 つの色差信号に対応したデータを含む場合には、(i) 輝度信号 (Y) に対応するデータ D_{m1y} (以下、「輝度データ」と言う) を処理するための第 1 圧縮符号化パラメータと、(i i) 2 つの色差信号 (R - Y 、 B - Y) に対応したデータ D_{m1c} (以下、「色差データ」と言う。) を処理するための第 2 圧縮符号化パラメータとを互いに異なった値に設定することで、輝度データに対する圧縮率と色差データに対する圧縮率とを互いに異ならしめることが出来る。

【0246】

人間の視覚は色相より輝度に敏感であるので、視覚に対して重要度の高い輝度データ D_{m1y} については、データの損失を防止するために、その圧縮率を小さくする。他方、視覚に対して重要度の低い 2 つの色差データ D_{m1c} については、その圧縮率を高く設定する。即ち、(輝度データ D_{m1y} に対する第 1 圧縮率) < (色差データ D_{m1c} に対する第 2 圧縮率)。この様な制御により、メモリ 5 B の容量を削減することが出来る。

40

【0247】

図 4 1 は、本変形例に係る液晶表示装置の構成を示すブロック図である。本装置は、第 1 色空間変換回路 3 0 により、R、G、及び B の (第 1) 三原色データから成る現画像データ D_{i1} を輝度信号データ D_{m1y} 及び 2 つの色差信号データ D_{m1c} に変換した上で、その後、互いに同一又は互いに相違する第 1 及び第 2 圧縮符号化パラメータを有する符号化回路 4 によって、両データ D_{m1y} 及び D_{m1c} に対する第 1 及び第 2 圧縮符号化処 50

理を行うことを特徴としており、この点で、図34に例示する実施の形態4の装置と相違する。但し、現画像データD_{i1}から見た場合には、図41の第1色空間変換回路30及び符号化回路4は、広義の現画像データD_{i1}用符号化回路を構成していると、言える。

【0248】

第1色空間変換回路30は、Rデータ、Gデータ、及びBデータの第1三原色データから成る現画像データD_{i1}を、輝度信号データD_{m1y}及び2つの色差信号データD_{m1c}に変換し、変換された第1画像データD_{m1}(輝度データD_{m1y}及び色差データD_{m1c})を符号化回路4に送信する。

【0249】

符号化回路4は、第1画像データD_{m1}を圧縮符号化して、圧縮符号化画像データD_{a1}をメモリ制御回路5A及び第1復号化回路6に送信する。即ち、圧縮符号化パラメータは、(i)輝度データD_{m1y}の容量及び輝度データD_{m1y}を符号化して得られる符号化輝度データの容量に基づいて設定される第1圧縮符号化パラメータと、(ii)色差データD_{m1c}の容量及び色差データD_{m1c}を符号化して得られる符号化色差データの容量に基づいて設定される第2圧縮符号化パラメータとから成る。そして、符号化回路4は、第1及び第2圧縮符号化パラメータのそれぞれに基づいて、輝度データD_{m1y}及び色差データD_{m1c}を符号化して符号化輝度データ及び符号化色差データを生成すると共に、これらの符号化輝度データ及び符号化色差データを、符号化画像データD_{a1}として、その出力端より出力する。

【0250】

第1及び第2復号化回路6,7により復号化された第1及び第2復号化画像データD_{b1},D_{b0}は、それぞれ、第2及び第3色空間変換回路31,32に送信される。

【0251】

第2及び第3色空間変換回路31,32は、それぞれ、輝度データ及び2つの色差データから成る第1及び第2復号化画像データD_{b1},D_{b0}を、Rデータ、Gデータ、及びBデータから成る第2及び第3三原色データに変換する。第2及び第3色空間変換回路31,32により変換されたRデータ、Gデータ、及びBデータから成る第2及び第3画像データD_{n1},D_{n0}は、補正データ生成回路50に送信される。従って、補正データ生成回路50側から見た場合には、第1復号化回路6及び第2色空間変換回路31が広義の補正データ生成回路用第1復号化回路を構成しており、第2復号化回路7及び第3色空間変換回路32が広義の補正データ生成回路用第2復号化回路を構成していると、言える。補正データ生成回路50以後の処理は、実施の形態4で記載した通りである。

【0252】

本変形例では、(i)実施の形態4において記載した様に、圧縮符号化画像データD_{a1}の容量が現画像データD_{i1}の容量の1/2以下になる様に、符号化回路4における圧縮符号化パラメータ(第1及び第2圧縮符号化パラメータ)を設定することが出来る。あるいは、(ii)実施の形態4の変形例1において記載した様に、符号化回路4における圧縮符号化画像データD_{a1}の容量が現画像データD_{i1}の容量の1/3以下になる様に、圧縮符号化パラメータ(第1及び第2圧縮符号化パラメータ)を設定しても良い。あるいは、(iii)輝度データD_{m1y}に対する第1圧縮符号化パラメータと2つの色差データD_{m1c}に対する第2圧縮符号化パラメータとを、互いに相違させても良い。更には、(iv)当然の事ながら、圧縮符号化処理として、F B T C符号化以外の方法を用いても良い。

【0253】

以下に、2つの色差データを処理する場合について記載する。

【0254】

上述の様に、輝度データと比較して、色差データに対する視覚上の重要度は低い。従って、第1色空間変換回路30において、現画像データD_{i1}を輝度データD_{m1y}及び2つの色差データD_{m1c}に変換した後に、圧縮符号化画像データD_{a1}の容量を削減するために、符号化回路4において圧縮符号化処理を行う前に色差データD_{m1c}を間引くこと

10

20

30

40

50

も可能である。即ち、符号化回路4は、色差データDm1cの第2符号化処理を行う前の段階において、色差データDm1cに対してのみ間引き処理を行う色差データ間引き処理部(図示せず)を備えている。ここで、図42(A)及び図42(B)は、間引き処理について記載する図である。

【0255】

尚、特許第3041951号公報に記載の先行発明においても間引き処理を行っている。しかしながら、本変形例は、色差データのみに対して間引き処理を行い、重要度の高い輝度データに対しては間引き処理を行わないことを特徴としており、この点で、輝度データの間引き処理を行う特許第3041951号公報に記載の先行発明とは、基本的に、その依拠するアイデアを異にする。

10

【0256】

図42(A)は一方の色差データDm1cの一部を示す図であり、図42(B)は、図42(A)の色差データDm1cに対して間引き処理を行った後のデータを示す図であり、図42(A)及び図42(B)中の数字は各画素が有する色差データの値である。図42(A)及び図42(B)に示す様に、符号化回路4の上記間引き処理部が、色差データに対して、水平方向2画素から1画素を、垂直方向2画素から1画素を、それぞれ間引く処理を行った場合には、その結果得られる圧縮符号化画像データDa1cの容量は、間引き処理を行わない場合の1/4となる。

【0257】

図42(B)に示す、間引き処理された色差データDm1cに対して、圧縮符号化を行い、その圧縮符号化画像データを第1復号化回路6及びメモリ制御回路5Aに出力する。間引き処理を行った場合には、間引かれた画素の色差データを得るために、第1及び第2復号化データDb0、Db1に対して補間を行う。即ち、第1及び第2復号化回路6,7は共に、符号化回路4において間引かれた画素の色差データを得るための補間処理を行う補間回路を備えている。

20

【0258】

図43(A)~図43(E)は、間引き処理の一例について記載する図である。尚、本変形例においては、各画素に割当てられる輝度データのデータ容量は8ビットであり、各画素に割当てられる2つの色差データのデータ容量も各々8ビットである。図43(A)は、4ブロック内に属する輝度データDm1yのデータ容量をビット数で示す図であり、図43(B)は、1ブロック内に属する圧縮符号化画像データDa1yのデータ容量をビット数で示す図である。又、図43(C)は、4ブロック内に属する一方の色差データDm1cのデータ容量をビット数で示す図であり、図43(D)は、図43(C)の色差データを間引いた後の色差データDm1cのデータ容量をビット数で示す図であり、図43(E)は、1ブロック内に属する圧縮符号化画像データDa1cのデータ容量をビット数で示す図である。尚、色差データは2つ存在するので、実際には、図43(C)から図43(D)への間引き処理、及び、図43(D)から図43(E)への圧縮符号化は、2つの色差データのそれぞれに対して行われる。

30

【0259】

ここでは、FBC符号化パラメータとして、輝度データに対しては、BH=4、BV=4、La=8、Ld=8、QL=4を設定し、2つの色差データに対しては、BH=4、BV=4、La=8、Ld=8、QL=2を設定する。

40

【0260】

輝度データに対して、設定された上記パラメータに基づき圧縮符号化を行うと、図43(A)に示す状態から図43(B)に示す状態が得られる。即ち、輝度データの容量は、 $8 \times (8 \times 8) = 512$ ビットから、 $(8 + 8 + (2 \times (4 \times 4))) \times 4 = 192$ ビットへと減少する。つまり、輝度データDm1yの容量512ビットが、圧縮符号化画像データDa1yの容量192ビットとなる。

【0261】

色差データについては、圧縮符号化の前に、水平方向の2画素から1画素を、垂直方向の

50

2画素から1画素をそれぞれ間引きする処理を行う。従って、図43(C)に示す状態から図43(D)に示す状態が得られる。この間引き処理により、一方の色差データの容量は、 $8 \times (8 \times 8) = 512$ ビットから $8 \times (4 \times 4) = 128$ ビットへと減少する。

【0262】

その上で、設定された上記圧縮符号化パラメータに基づき、色差データの圧縮符号化を行う。従って、図43(D)に示す状態から図43(E)に示す状態が得られる。この圧縮符号化により、一方の色差データの容量は、 $8 \times (4 \times 4) = 128$ ビットから $8 + 8 + (1 \times (4 \times 4)) = 32$ ビットに減少する。従って、色差データDm1c全体の容量 $512 \times 2 = 1024$ ビットが、圧縮符号化画像データDa1c全体の容量 $32 \times 2 = 64$ ビットとなる。

10

【0263】

以上より、輝度データDm1yの512ビットと色差データDm1cの1024ビットとを加算した1536ビットのデータ容量が、圧縮符号化により、圧縮符号化画像データDa1の容量($192 + 64 =$)256ビットとなる。即ち、圧縮符号化画像データDa1の容量は、画像データDm1の容量の、 $256 / 1536 = 1 / 6$ となる。

【0264】

又、色差データに対してのみ、その第2符号化処理の前に、平滑化処理を行うことも出来る。図44(A)及び図44(B)は、その様な平滑化処理を符号化回路4内の平滑化処理部(図示せず)が行う場合を示す図である。図44(A)は一方の色差データDm1cの一部を示す図であり、図44(B)は図44(A)の色差データDm1cを平滑化処理した後のデータを示す図である。ここでも、図44(A)及び図44(B)中の数字は、各画素が有する色差データの値である。

20

【0265】

図44(A)及び図44(B)に示す様に、水平方向に2画素及び垂直方向に2画素を有する、合計4画素で構成されるブロックにおいて、色差データの平滑化処理を行う。平滑化処理を行う場合には、得られる圧縮符号化画像データDa1cの容量は、平滑化処理を行わない場合の容量の $1 / 4$ となる。

【0266】

その後、図44(B)に示す平滑化処理された色差データDm1cに対して圧縮符号化を行い、得られるデータを第1復号化回路6及びメモリ制御回路5Aに出力する。圧縮符号化処理は、間引き処理において記載した場合と同様となる。

30

【0267】

又、以上の様な平滑化処理を行う場合においても、平滑化された画素の色差データを得るために、第1及び第2復号化回路6,7から出力される第1及び第2復号化データDb1, Db0に対する補間処理が必要となる。従って、第1及び第2復号化回路6,7は、そのための補間回路(図示せず)を有する。

【0268】

ここでは、一例として、図43(A)乃至図43(E)に示す様な、FBTC符号化パラメータを用いたFBTC符号化で符号化回路4を構成する場合について示しているが、本変形例はこの様なパラメータ値に限定されるものではない。即ち、FBTC符号化パラメータを任意の組み合わせで以って構成しても良い。又、当然の事ながら、圧縮符号化処理として、FBTC符号化以外の方法を用いても良い。

40

【0269】

<本変形例の利点>

以上の通り、本変形例は、輝度データにおける情報の損失を防止しつつ、色差データのみに対して間引き処理を、あるいは平滑化処理を行うので、現画像データDi1を1フレーム期間だけ遅延するために必要なメモリ5Bの容量を大幅に削減することが出来ると共に、メモリ制御回路5Aとメモリ5Bとの間における転送速度を上げる必要性も無いので、回路規模を縮小することが出来る。

【0270】

50

加えて、符号化回路4において、圧縮符号化画像データDa1の容量を現画像データDi1の容量に比べて、大幅に圧縮するので、画像データ処理部3が1フレーム分の現画像データDi1全てを受信・入力するのに要する時間T1に対して、メモリ制御回路5Aとメモリ5Bとの間でデータを転送する時間T2が遅れることは無く、メモリ制御回路5Aとメモリ5Bとの間のデータ転送ビット数N2を、入力データの転送ビット数N1よりも少ないビット数に設定することが出来る。

【0271】

更に、入力画像が1画素当り24ビットの画像データの場合には、1画素分の現画像データDi1が受信される時間内に、メモリ制御回路5Aからメモリ5Bに出力されるデータ量と、メモリ制御回路5Aがメモリ5Bから読み出すデータ量との合計は、 $48 \times (1/6) = 8$ ビットとなるので、メモリ制御回路5Aとメモリ5Bとを結ぶバスに、8ビット幅のバスを使用することが可能となる。

10

【0272】

(実施の形態4の変形例3)

実施の形態4、並びに、その変形例1及び2において展開された技術的思想を、既述した実施の形態1、実施の形態2及びその全変形例、並びに、実施の形態3及びその全変形例に適用しても良い。

【0273】

その様な一例として、図34に例示される実施の形態4の特徴を、図23に例示される実施の形態3に適用して得られる装置を、図45のブロック図に示す。この場合には、実施の形態3の利点に加えて、既述した実施の形態4の利点もまた重畳的に得られる。

20

【0274】

(付記)

以上、本発明の実施の形態を詳細に開示し記述したが、以上の記述は本発明の適用可能な局面を例示したものであって、本発明はこれに限定されるものではない。即ち、記述した局面に対する様々な修正や変形例を、この発明の範囲から逸脱することの無い範囲内で考えることが可能である。

【0275】

例えば、図1等の図面において例示した画像データ処理装置あるいは画像データ処理部は、集積回路として構成されていても良いし、更には、ソフトウェア処理対応のマイクロコンピュータユニットの一機能部として構成されていても良い。後者の一例の場合には、図1等の図面に例示された画像データ処理部内の各回路は、当該回路が呈する機能を奏する機能部として実現される。

30

【0276】

【発明の効果】

本発明によれば、画像データの時間的な変化に応じて液晶の応答速度が速くなる様に画像データを補正すると共に、周囲温度に応じて液晶の応答速度が適切になる様に画像データの補正量を制御するので、周囲温度が変化した場合であっても液晶の応答速度を適切に制御することが出来る。

【0277】

40

加えて、本発明によれば、画像データの時間的な変化を検出する際に、一旦画像データを圧縮した上で、第1復号化画像及び第2復号化画像に基づいて輝度値の変化量を算出し、算出された変化量データと現画像データとから1フレーム前の画像を再生し、現画像と再生された1フレーム前の画像とから現画像の輝度値を補正するので、現画像の1フレーム前の画像を出力するための遅延回路内の記憶容量を格段に削減することが出来ると共に、画質の劣化を抑えることも出来る。

【図面の簡単な説明】

【図1】 実施の形態1に係る液晶表示装置の構成例を示すブロック図である。

【図2】 実施の形態1に係る画像データ処理回路における動作を示すフローチャートである。

50

- 【図 3】 実施の形態 1 に係る画像データ補正回路の構成例を示すブロック図である。
- 【図 4】 実施の形態 1 に係る L U T 保有回路が保有するデータ構造を模式的に示す図である。
- 【図 5】 画像データの輝度が変化する場合における液晶の応答速度の一例を示す図である。
- 【図 6】 画像データの輝度変化が無い場合における液晶の応答速度の一例を示す図である。
- 【図 7】 液晶の応答速度の一例を示す図である。
- 【図 8】 補正量の一例を示す図である。
- 【図 9】 補正候補現画像データの一例を示す図である。 10
- 【図 10】 画像データの輝度が変化する場合における液晶の応答速度の一例を示す図である。
- 【図 11】 液晶の応答速度の一例を示す図である。
- 【図 12】 補正量の一例を示す図である。
- 【図 13】 補正候補現画像データの一例を示す図である。
- 【図 14】 現画像データ、補正現画像データ及び表示輝度間の関係を模式的に示すタイミングチャートである。
- 【図 15】 符号化及び復号化処理により生じ得る誤差が 1 フレーム前再生画像データに与える影響の有無を示す図である。
- 【図 16】 実施の形態 1 に係る画像データ補正回路の別の構成例を示すブロック図である。 20
- 【図 17】 実施の形態 1 に係る画像データ補正回路の更に別の構成例を示すブロック図である。
- 【図 18】 実施の形態 2 に係る画像データ補正回路の構成例を示すブロック図である。
- 【図 19】 実施の形態 2 の変形例 1 に係る画像データ補正回路の構成例を示すブロック図である。
- 【図 20】 被削減化 L U T 保有回路が保有するデータ構造を模式的に示す図である。
- 【図 21】 補間回路の動作を模式的に示す図である。
- 【図 22】 実施の形態 2 の変形例 2 に係る画像データ補正回路の構成例を示すブロック図である。 30
- 【図 23】 実施の形態 3 に係る液晶表示装置の構成例を示すブロック図である。
- 【図 24】 実施の形態 3 に係る画像データ補正回路の構成例を示すブロック図である。
- 【図 25】 実施の形態 3 に係る L U T 保有回路が保有するデータ構造を模式的に示す図である。
- 【図 26】 補正現画像データの一例を模式的に示す図である。
- 【図 27】 実施の形態 3 に係る液晶表示装置に関して、符号化及び復号化処理により生じ得る誤差が 1 フレーム前再生画像データに与える影響の有無を示す図である。
- 【図 28】 実施の形態 3 の変形例 1 に係る画像データ処理回路における動作を示すフローチャートである。
- 【図 29】 実施の形態 3 の変形例 1 に係る画像データ補正回路の構成例を示すブロック図である。 40
- 【図 30】 実施の形態 3 の変形例 1 に係る被削減化 L U T 保有回路が保有するデータ構造を模式的に示す図である。
- 【図 31】 実施の形態 3 の変形例 1 に係る補間回路の動作を模式的に示す図である。
- 【図 32】 実施の形態 3 の変形例 2 に係る画像データ処理回路における動作を示すフローチャートである。
- 【図 33】 実施の形態 3 の変形例 2 に係る画像データ補正回路の構成例を示すブロック図である。
- 【図 34】 実施の形態 4 に係る液晶表示装置の構成例を示すブロック図である。
- 【図 35】 実施の形態 4 に係る画像データ処理回路における動作を示すフローチャート 50

である。

【図36】 実施の形態4に係る補正データ生成回路が有するLUTを模式的に示す図である。

【図37】 実施の形態4における圧縮符号化処理を示す図である。

【図38】 実施の形態4における圧縮符号化処理を示す図である。

【図39】 実施の形態4における圧縮符号化処理を示す図である。

【図40】 実施の形態4の変形例1における圧縮符号化処理を示す図である。

【図41】 実施の形態4の変形例2に係る液晶表示装置を示すブロック図である。

【図42】 実施の形態4の変形例2における間引き処理を示す図である。

【図43】 実施の形態4の変形例2における間引き処理を示す図である。

【図44】 実施の形態4の変形例2における平滑化処理を示す図である。

【図45】 実施の形態4の変形例3に係る液晶表示装置の一例を示すブロック図である。

10

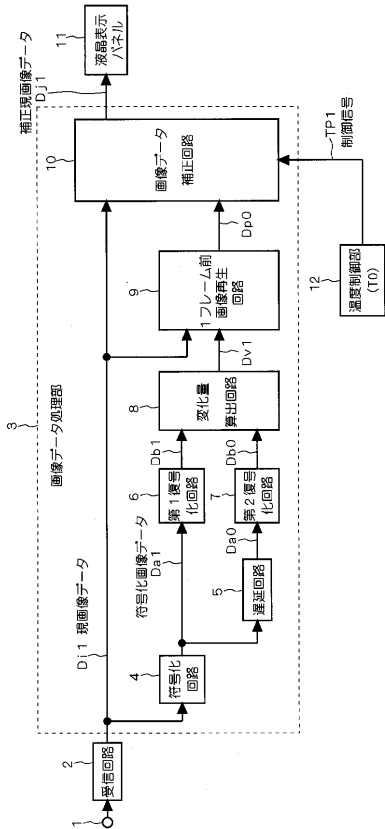
【図46】 先行文献における間引き処理の問題点を示す図である。

【符号の説明】

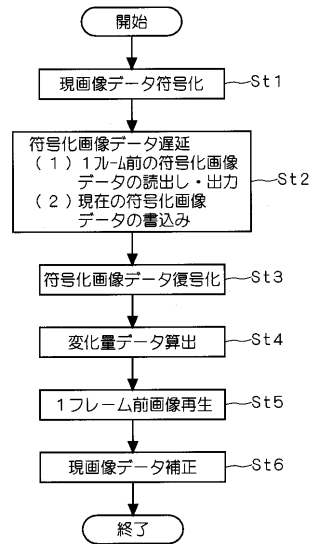
- 1 入力端子、2 受信回路、3 画像データ処理部、4 符号化回路、5 遅延回路、
- 6 第1復号化回路、7 第2復号化回路、8 変化量算出回路、9 1フレーム前画像再生回路、
- 10 画像データ補正回路、11 液晶表示パネル、12 温度制御部、13 第1ルックアップテーブル保有回路、
- 14 第2ルックアップテーブル保有回路、15 補正量制御回路。

20

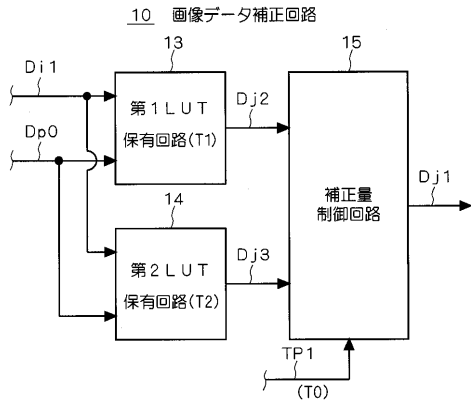
【図1】



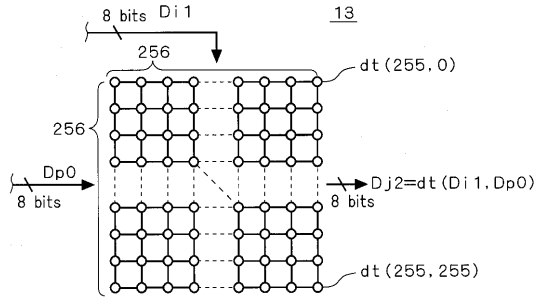
【図2】



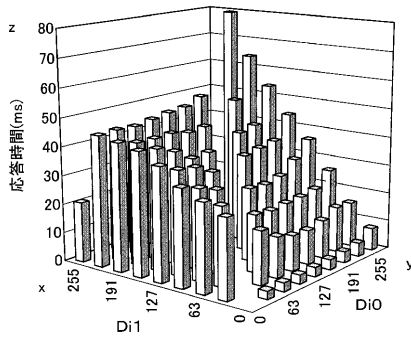
【 図 3 】



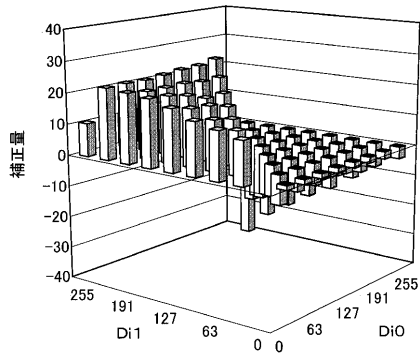
【 図 4 】



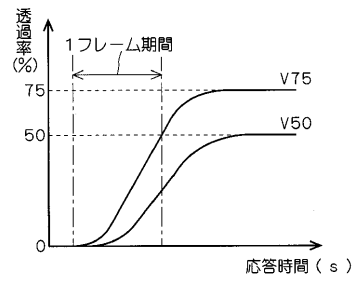
【 図 7 】



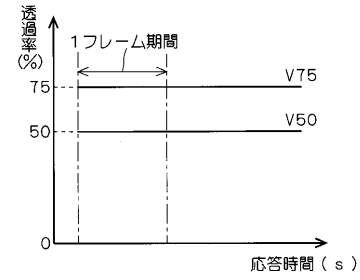
【 図 8 】



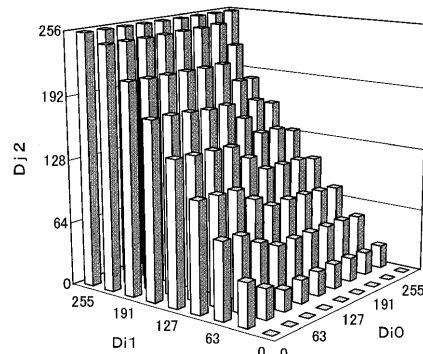
【 図 5 】



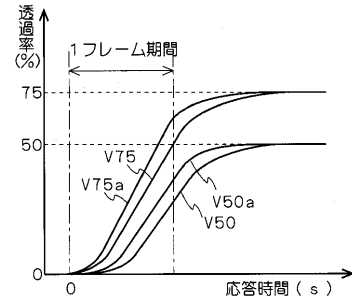
【 図 6 】



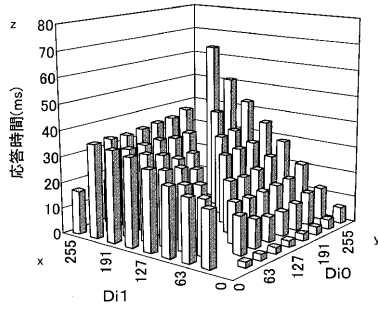
【 図 9 】



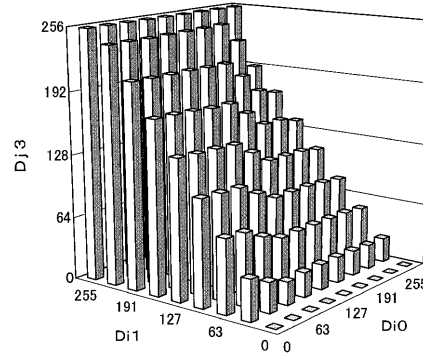
【 図 10 】



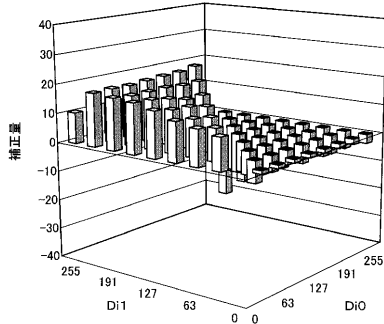
【図11】



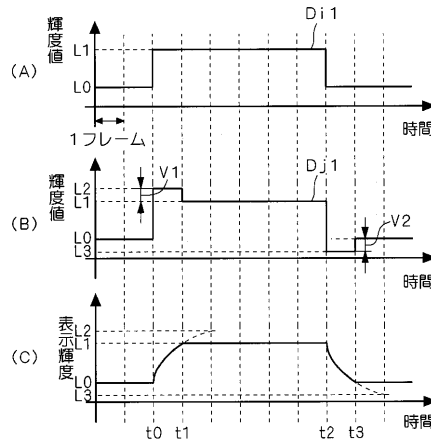
【図13】



【図12】



【図14】

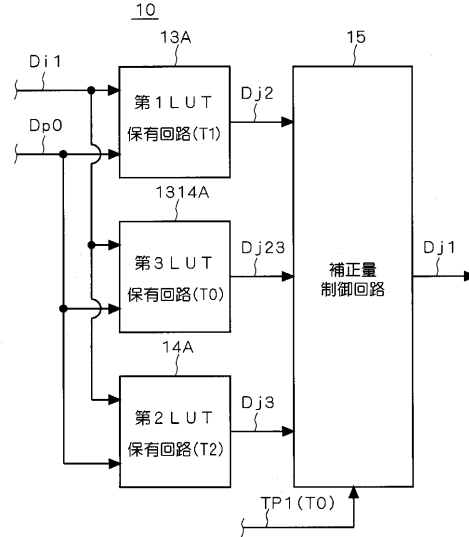


【図15】

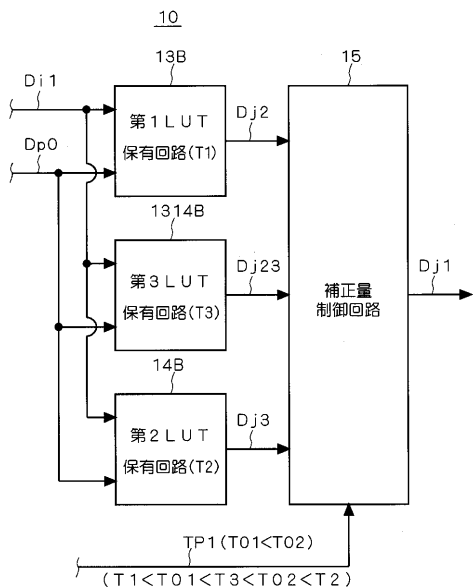
n フレーム				La=100 Lb=100				La=100 Lb=100							
A	B	C	D	a	b	c	d	A	B	C	D	a	b	c	d
52	152	52	52	0	1	0	0	50	150	50	50	0	1	0	0
52	152	52	52	0	1	0	0	50	150	50	50	0	1	0	0
48	148	48	48	0	1	0	0	50	150	50	50	0	1	0	0
48	148	48	48	0	1	0	0	50	50	50	50	0	1	0	0

n+1 フレーム				La=100 Lb=100				La=100 Lb=100							
A	B	C	D	a	b	c	d	A	B	C	D	a	b	c	d
52	152	52	52	0	1	0	0	50	150	50	50	0	1	0	0
52	152	52	52	0	1	0	0	50	150	50	50	0	1	0	0
48	148	48	48	0	1	0	0	50	150	50	50	0	1	0	0
48	148	48	48	0	1	0	0	50	150	50	50	0	1	0	0

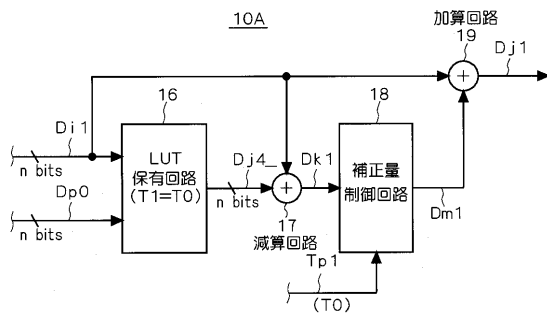
【図16】



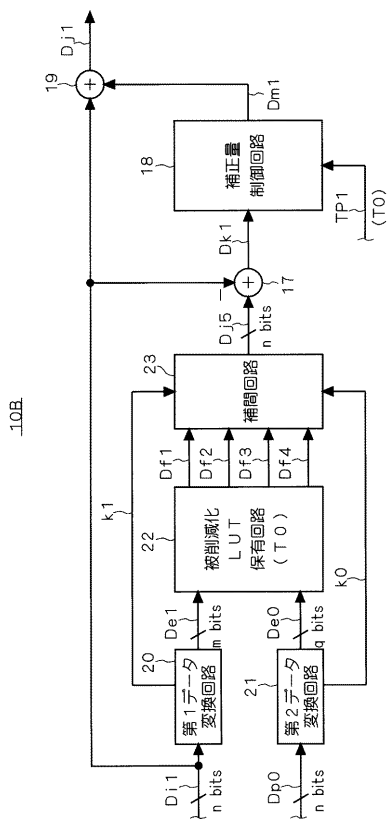
【 図 17 】



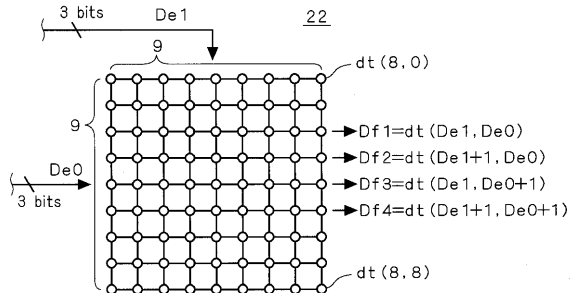
【 図 18 】



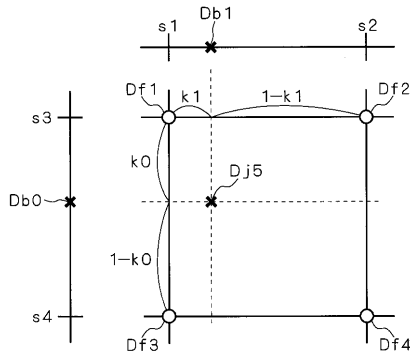
【 図 19 】



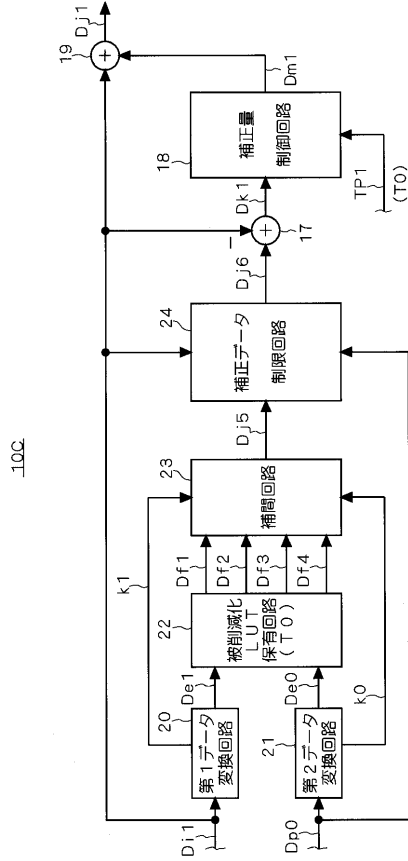
【 図 20 】



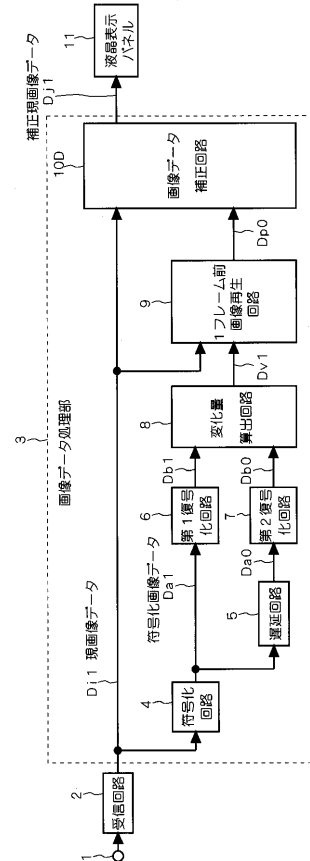
【 図 21 】



【図 2 2】

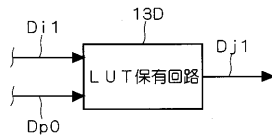


【図 2 3】

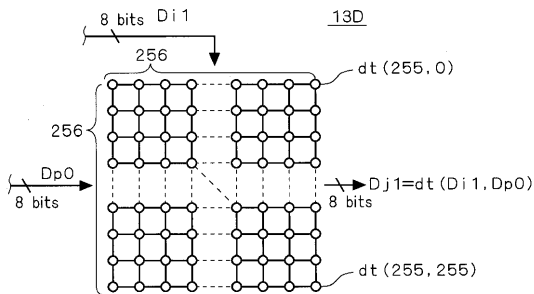


【図 2 4】

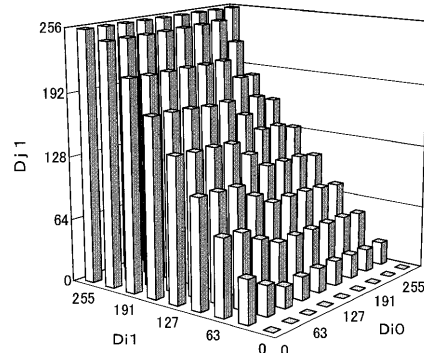
10D画像データ補正回路



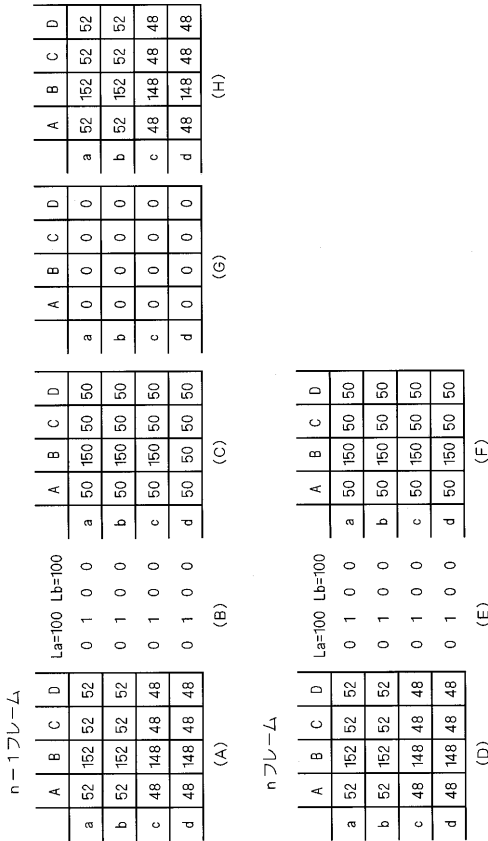
【図 2 5】



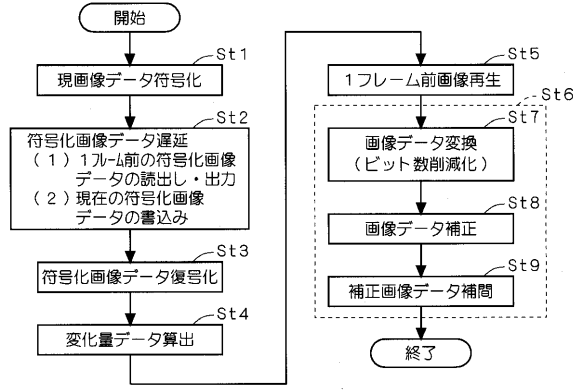
【図 2 6】



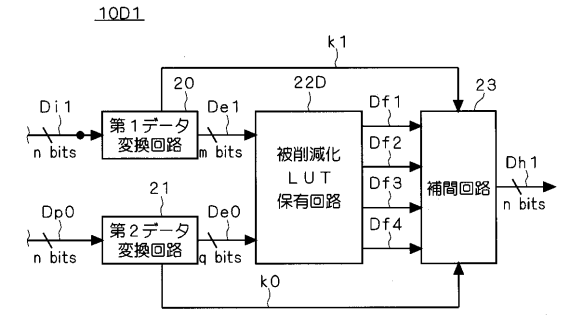
【図 27】



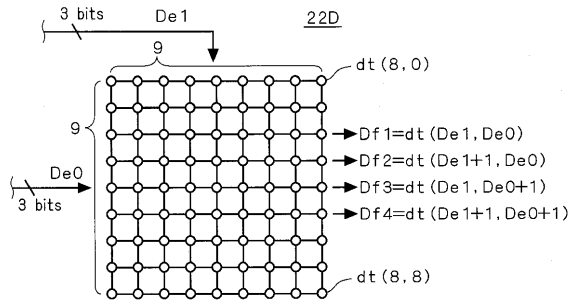
【図 28】



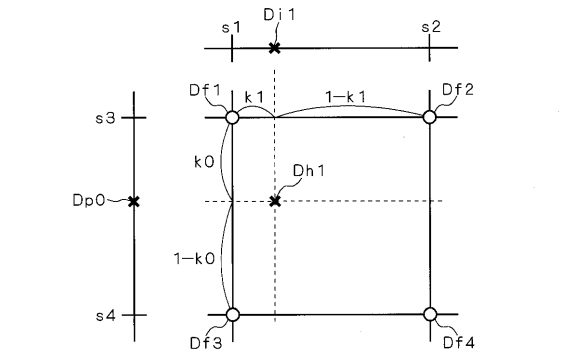
【図 29】



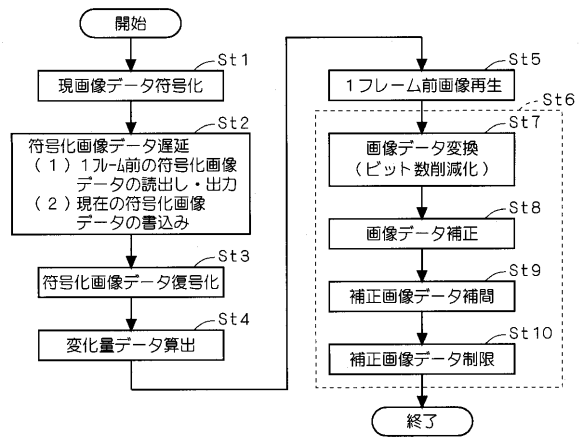
【図 30】



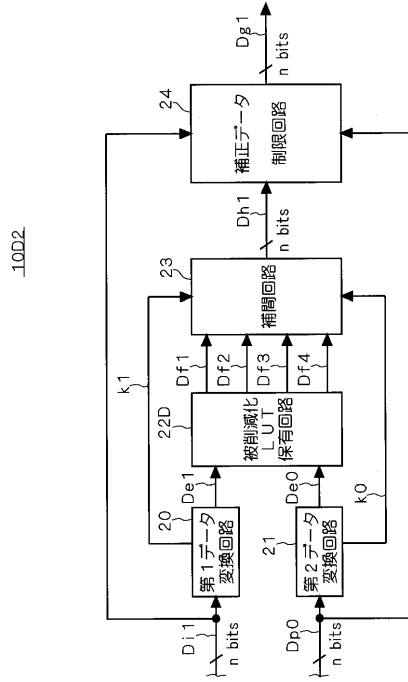
【図 31】



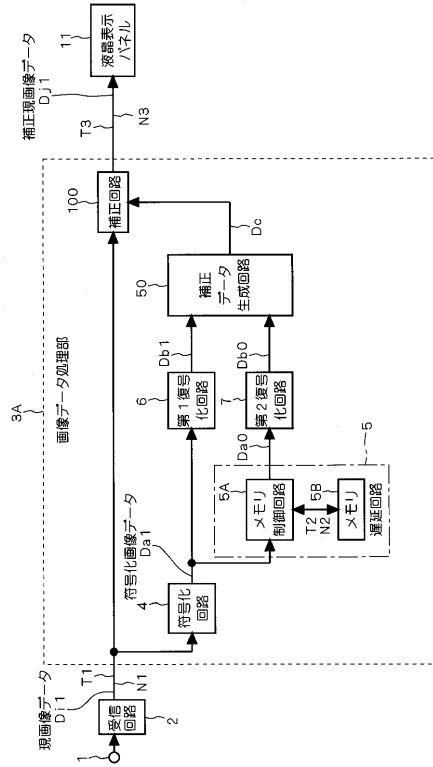
【図 32】



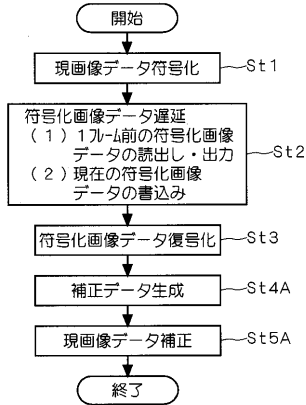
【 図 3 3 】



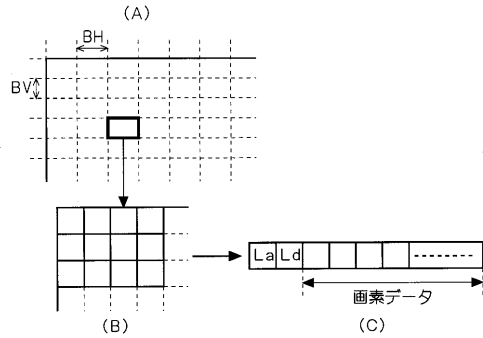
【 図 3 4 】



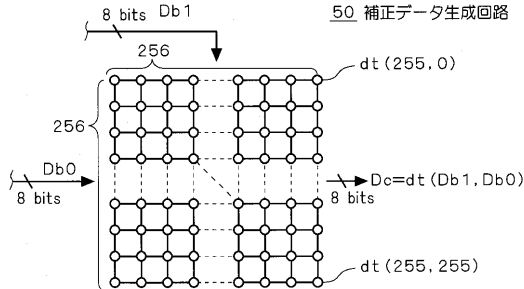
【 図 3 5 】



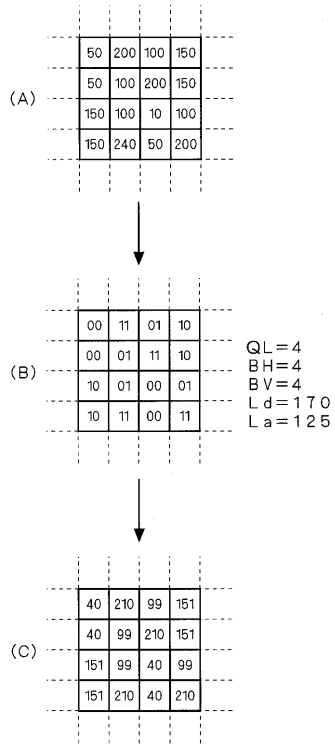
【 図 3 7 】



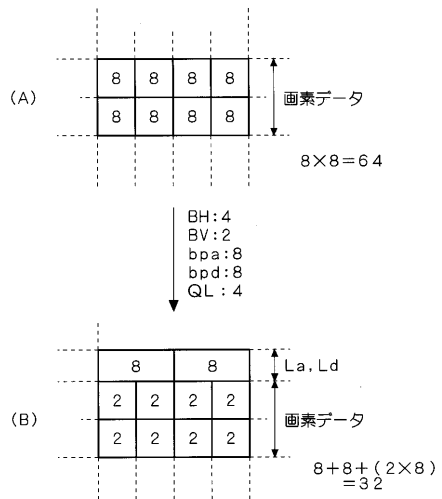
【 図 3 6 】



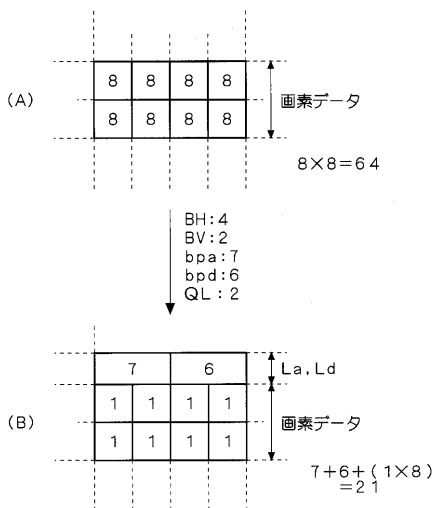
【 図 3 8 】



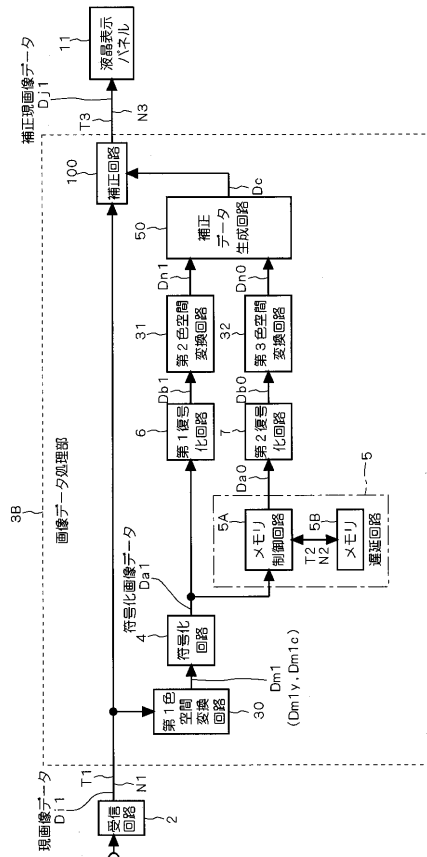
【 図 3 9 】



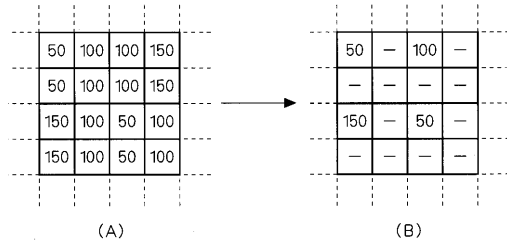
【 図 4 0 】



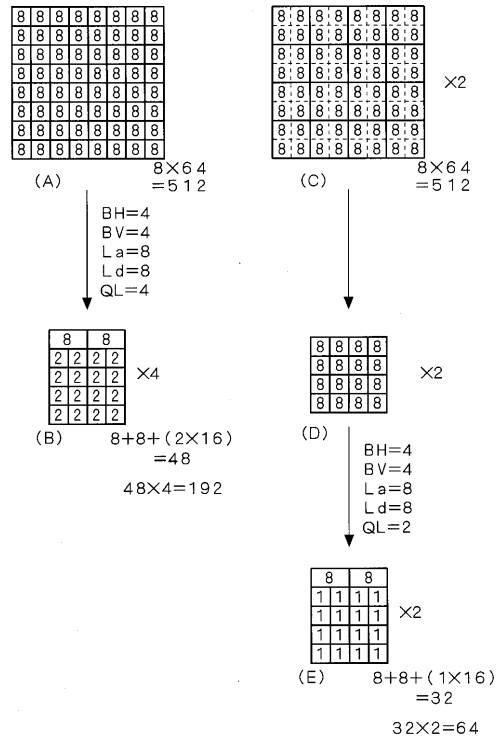
【 図 4 1 】



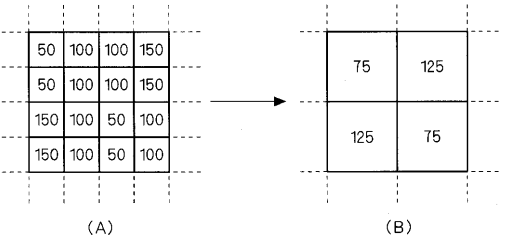
【 図 4 2 】



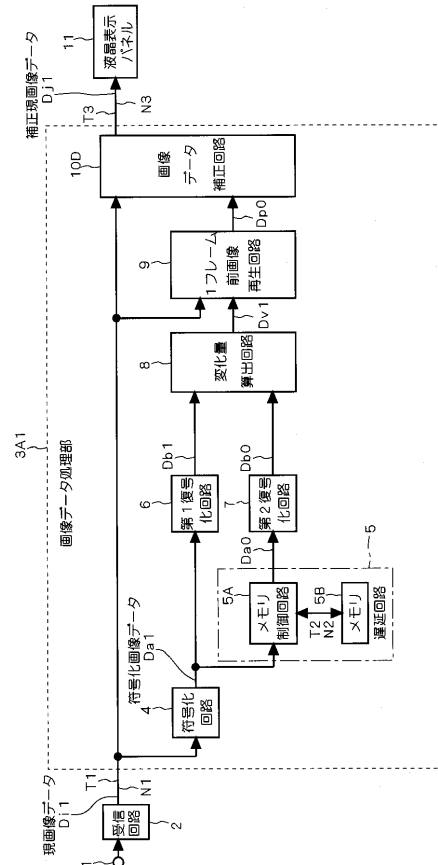
【 図 4 3 】



【 図 4 4 】



【 図 4 5 】



【 46 】

n7レ-△

	A	B	C	D
a	50	150	50	50
b	50	150	50	50
c	50	150	50	50
d	50	150	50	50

(A)

	A	B	C	D
a	50	-	50	-
b	-	-	-	-
c	50	-	50	-
d	-	-	-	-

(B)

	A	B	C	D
a	50	50	50	50
b	50	50	50	50
c	50	50	50	50
d	50	50	50	50

(C)

n+17レ-△

	A	B	C	D
a	50	150	50	50
b	50	150	50	50
c	50	150	50	50
d	50	150	50	50

(D)

フロントページの続き

(51) Int.Cl.⁷

F I

G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 3 2 A
G 0 9 G	3/20	6 3 2 B
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 4 1 R
G 0 9 G	3/20	6 4 2 P
G 0 9 G	3/20	6 6 0 W
H 0 4 N	5/66	1 0 2 Z

(72)発明者 山川 正樹

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者 小田 恭一郎

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

審査官 橋本 直明

(56)参考文献 特開平09-081083(JP,A)

特開平11-126050(JP,A)

特開2003-167555(JP,A)

特開2003-202845(JP,A)

(58)調査した分野(Int.Cl.⁷, DB名)

G09G	3/36
G02F	1/133 570
G02F	1/133 580
G09G	3/20 612
G09G	3/20 621
G09G	3/20 631
G09G	3/20 632
G09G	3/20 641
G09G	3/20 642

专利名称(译)	图像数据处理装置，图像数据处理方法和液晶显示装置		
公开(公告)号	JP3673257B2	公开(公告)日	2005-07-20
申请号	JP2002365375	申请日	2002-12-17
[标]申请(专利权)人(译)	三菱电机株式会社		
申请(专利权)人(译)	三菱电机株式会社		
当前申请(专利权)人(译)	三菱电机株式会社		
[标]发明人	染谷潤 奥田悟崇 山川正樹 小田恭一郎		
发明人	染谷潤 奥田悟崇 山川正樹 小田恭一郎		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H04N5/66		
CPC分类号	G09G3/3611 G09G2320/0252 G09G2320/0261 G09G2320/0285 G09G2320/103 G09G2340/02 G09G2340/16		
FI分类号	G09G3/36 G02F1/133.570 G02F1/133.580 G09G3/20.612.U G09G3/20.621.F G09G3/20.631.V G09G3/ /20.632.A G09G3/20.632.B G09G3/20.641.C G09G3/20.641.R G09G3/20.642.P G09G3/20.660.W H04N5/66.102.Z		
F-TERM分类号	2H093/NA06 2H093/NC29 2H093/NC41 2H093/NC57 2H093/NC58 2H093/ND32 2H193/ZB42 2H193/ /ZE01 2H193/ZH17 2H193/ZH18 2H193/ZH21 5C006/AA01 5C006/AA16 5C006/AA22 5C006/AF01 5C006/AF06 5C006/AF13 5C006/AF19 5C006/AF44 5C006/AF45 5C006/AF46 5C006/AF51 5C006/ /AF52 5C006/AF53 5C006/AF61 5C006/AF71 5C006/AF83 5C006/BC03 5C006/BC12 5C006/BC20 5C006/BF02 5C006/BF14 5C006/BF24 5C006/EA01 5C006/FA14 5C006/FA29 5C006/FA56 5C006/ /GA03 5C058/AA05 5C058/BA01 5C058/BA05 5C058/BA35 5C058/BB01 5C058/BB12 5C058/BB21 5C080/AA10 5C080/BB05 5C080/CC03 5C080/DD04 5C080/DD08 5C080/EE19 5C080/EE29 5C080/ /JJ02 5C080/JJ05 5C080/JJ07		
审查员(译)	Naoaki 桥本		
优先权	2002174325 2002-06-14 JP 2002280954 2002-09-26 JP 2002258684 2002-09-04 JP		
其他公开文献	JP2004163842A		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种液晶显示装置，其能够响应于运动图像表面的亮度变化和环境温度的变化而精确地控制液晶的响应速度，而不增加图像数据处理部分的存储容量并且不会导致图像质量劣化提供。电路(4)对作为光栅数据接收的某个像素的当前图像数据Di 1进行编码，电路5将编码图像数据Da 1存储一个帧周期，并根据数据Da 1,1的输入。并在帧之前输出图像数据Da 0。电路6和7对数据Da 1和Da 0进行解码，电路8计算解码数据Db 1和Db 0的变化量数据Dv 1，并且电路9再现1帧先前再现图像数据Dp 0。电路10基于温度控制器12的控制信号TP 1和图像数据Di 1和Dp 0两者生成校正的当前图像数据Dj 1。点域1

