

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2008-164787

(P2008-164787A)

(43) 公開日 平成20年7月17日(2008.7.17)

(51) Int.Cl.	F I	テーマコード (参考)
GO2F 1/1333 (2006.01)	GO2F 1/1333	2H089
GO2F 1/1345 (2006.01)	GO2F 1/1345	2H092
		2H189

審査請求 有 請求項の数 4 O L (全 11 頁)

(21) 出願番号	特願2006-352377 (P2006-352377)	(71) 出願人	304053854 エプソンイメージングデバイス株式会社 長野県安曇野市豊科田沢6925
(22) 出願日	平成18年12月27日(2006.12.27)	(74) 代理人	100095728 弁理士 上柳 雅誉
		(74) 代理人	100107261 弁理士 須澤 修
		(74) 代理人	100127661 弁理士 宮坂 一彦
		(72) 発明者	瀬川 泰生 東京都港区浜松町二丁目4番1号 三洋エ プソンイメージングデバイス株式会社内
		(72) 発明者	青田 雅明 東京都港区浜松町二丁目4番1号 三洋エ プソンイメージングデバイス株式会社内 最終頁に続く

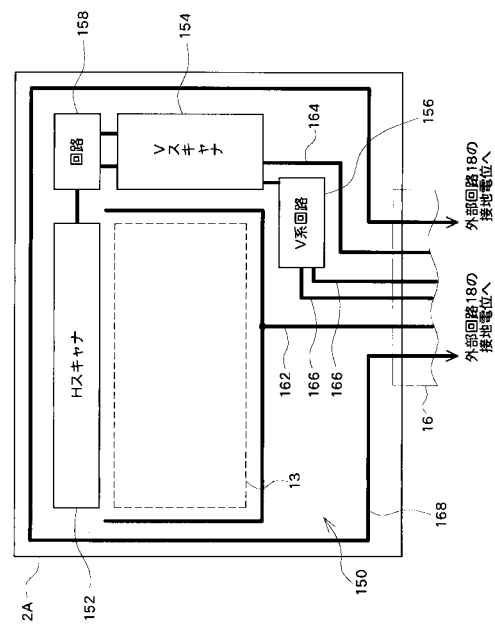
(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 液晶表示装置について静電気耐圧を向上することである。

【解決手段】 第1基板と第2基板とが液晶を介して対向している。第2基板には、液晶とは反対側に透光性導電膜が設けられている。第1基板には、画素電極が配置された画素領域13の外側に周辺回路150が設けられている。画素領域13の外側にさらにダミー配線168が配置されており、当該ダミー配線168は、周辺回路150よりも基板外縁側に位置し、周辺回路150とは回路上独立して設けられ、第1基板の外部で接地される。または、ダミー配線は、保護抵抗を介して電源配線に接続されている。または、周辺回路において、回路素子の制御端子に接続される電源配線が保護抵抗を介して上記制御端子に接続されている。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

画素電極と、前記画素電極が配置された画素領域の外側に設けられた周辺回路およびダミー配線と、を含む第 1 基板と、

液晶を介して前記第 1 基板に対向し、前記液晶とは反対側に設けられた透光性導電膜を含む、第 2 基板と、

を備え、

前記ダミー配線は、前記周辺回路よりも基板外縁側に位置し、前記周辺回路とは回路上独立して設けられ、前記第 1 基板の外部で接地されることを特徴とする液晶表示装置。

【請求項 2】

画素電極と、前記画素電極が配置された画素領域の外側に設けられた周辺回路およびダミー配線と、を含む第 1 基板と、

液晶を介して前記第 1 基板に対向し、前記液晶とは反対側に設けられた透光性導電膜を含む、第 2 基板と、

を備え、

前記ダミー配線は、保護抵抗を介して電源配線に接続されていることを特徴とする液晶表示装置。

【請求項 3】

画素電極と、前記画素電極が配置された画素領域の外側に設けられた周辺回路と、を含む第 1 基板と、

液晶を介して前記第 1 基板に対向し、前記液晶と反対側に設けられた透光性導電膜を含む、第 2 基板と、

を備え、

前記周辺回路は、保護抵抗を介して回路素子の制御端子に接続された電源配線を有することを特徴とする液晶表示装置。

【請求項 4】

請求項 1 ないし請求項 3 のいずれか一つに記載の液晶表示装置であって、

前記第 1 基板は共通電極をさらに含み、

前記透光性導電膜は所定電位に保持されることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、液晶表示装置に係り、特に液晶表示装置の静電気耐圧向上に関する。

【背景技術】

【0002】

F F S (Fringe Field Switching) モードの液晶パネルでは、液晶の配向を制御する画素電極と共通電極との両方が素子基板に設けられており、この 2 つの電極は絶縁膜を介して積層されている。当該電極のうちで上層の電極にはスリットが設けられている。スリットの長辺方向とほぼ平行にラビング処理がなされ、上記電極間の電位がオフ電位の場合、液晶分子は、スリットの長辺方向とほぼ平行に配向する。オフ電位よりも大きい電位を上記電極間に印加した場合、スリットの長辺に対して垂直な方向に電界（横電界）が発生し、液晶分子は電界方向に沿うように基板に平行な面内で回転する（横回転する）。液晶分子の回転角を制御することによって、透過光量が制御される。

【0003】

なお、画素電極および共通電極の両方が素子基板に設けられた構造として、F F S モードの他に、I P S (In-Plane Switching) モードが知られている。

【0004】

【特許文献 1】特開平 9 - 1 0 5 9 1 8 号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

液晶パネルについて、小型化、薄型化、狭額縁化が進められ、また、タッチパネル等の機能の付加が進んでいる。これらに伴い、人体等によるパネル外部からの静電気がパネルの不具合を引き起こす場合がある。

【0006】

例えば、F F Sモード等では、素子基板に対向配置された対向基板に静電気が印加され当該対向基板が帯電した状態になると、当該帯電によって縦方向の電界が発生し、素子基板の上記電極による液晶配向制御を適切に行うことができない場合がある。この場合、例えばノーマリブラックの液晶パネルでは、黒表示が白浮きして（白味を帯びて）コントラストが低下してしまう。また、白浮きの程度が画面全体で不均一のときには表示ムラが観察される。

10

【0007】

対策の一つとして、対向基板の外表面全体に透明導電膜を形成し、この透明導電膜を筐体またはF P C (Flexible Printed Circuit) 端子へ接続することによって、上記帯電を外部回路の接地電位 (G N D) へ逃がす手法がある（特許文献1参照）。

【0008】

しかしながら、上記対策によっても十分な静電気耐圧が得られない場合があることが分かった。

【0009】

本発明の目的は、液晶表示装置について静電気耐圧を向上することである。

20

【課題を解決するための手段】

【0010】

本発明に係る液晶表示装置は、画素電極と、前記画素電極が配置された画素領域の外側に設けられた周辺回路およびダミー配線と、を含む第1基板と、液晶を介して前記第1基板に対向し、前記液晶とは反対側に設けられた透光性導電膜を含む、第2基板と、を備え、前記ダミー配線は、前記周辺回路よりも基板外縁側に位置し、前記周辺回路とは回路上独立して設けられ、前記第1基板の外部で接地されることを特徴とする。

【0011】

また、本発明に係る液晶表示装置は、画素電極と、前記画素電極が配置された画素領域の外側に設けられた周辺回路およびダミー配線と、を含む第1基板と、液晶を介して前記第1基板に対向し、前記液晶とは反対側に設けられた透光性導電膜を含む、第2基板と、を備え、前記ダミー配線は、保護抵抗を介して電源配線に接続されていることを特徴とする。

30

【0012】

また、本発明に係る液晶表示装置は、画素電極と、前記画素電極が配置された画素領域の外側に設けられた周辺回路と、を含む第1基板と、液晶を介して前記第1基板に対向し、前記液晶と反対側に設けられた透光性導電膜を含む、第2基板と、を備え、前記周辺回路は、保護抵抗を介して回路素子の制御端子に接続された電源配線を有することを特徴とする。

【0013】

ここで、前記第1基板は共通電極をさらに含み、前記透光性導電膜は所定電位に保持されることが好ましい。

40

【発明の効果】

【0014】

上記構成によれば、静電気が第1基板へ侵入した場合であってもダミー配線または保護抵抗によって第1基板の周辺回路が保護される。このため、静電気耐性を向上することができる。

【発明を実施するための最良の形態】

【0015】

本発明の実施の形態を説明する前に、静電気耐性を種々の評価に基づいて考察したので

50

、これについて図 6 および図 7 に示す液晶表示装置の周縁部付近の断面図を参照して説明する。

【0016】

図 6 および図 7 に示すように、FFS モードの従来の液晶表示装置 10 Z において、第 1 基板 100 Z と第 2 基板 200 Z とがシール 304 Z によって貼り合わされ、これらの基板 100 Z, 200 Z 間に液晶 302 Z が挟持されている。第 1 基板 100 Z の支持基板 102 Z 上には回路配線群 104 Z が配置されており、回路配線群 104 Z を覆って絶縁膜 114 Z が配置されている。なお、図面では回路配線群 104 Z を模式的に図示している。第 2 基板 200 Z の支持基板 202 Z の外表面上には透光性導電膜 208 Z が配置されており、この透光性導電膜 208 Z は上記外表面の全面に、すなわち支持基板 202 Z の外縁すなわち第 2 基板 200 Z の外縁まで広がっている。なお、例えば多数個取り基板の全面に透光性導電膜 208 Z を成膜し当該基板を分断することにより、透光性導電膜 208 Z が第 2 基板 200 Z の外縁まで形成される。

10

【0017】

透光性導電膜 208 Z に対して気中放電を行ったところ、図 6 に示すように透光性導電膜 208 Z の外縁部から発生する気中放電が観察され、回路配線群 104 Z およびこれに繋がる回路素子に破壊が認められた。これによれば、静電気が透光性導電膜 208 Z の外縁部から第 2 基板 200 Z の外縁部の基板側面上を越え回路配線群 104 Z へ伝播したものと考えられる。この場合、回路配線群 104 Z のうちで基板外縁に近い回路配線ほど静電気が伝播しやすいと考えられる。

20

【0018】

また、基板外縁から離れた回路配線およびこれに繋がる回路素子においても破壊が見られた。この破壊は、透光性導電膜 208 Z へ侵入した静電気によって当該透光性導電膜 208 Z の電位が上昇し、この電位上昇にカップリングして（容量性結合して）回路配線群 104 Z の電位が上昇することによって、起こるものと考えられる。すなわち、カップリングによる静電気の伝播によって、起こるものと考えられる（図 7 参照）。なお、図 7 にはカップリングの様子をコンデンサの図記号によって模式的に図示している。透光性導電膜 208 Z とのカップリングは、配線パターンの面積が広いほど、すなわち配線の幅や長さ等が大きいほど生じやすく、例えば低抵抗化のために線幅が広く形成される電源配線との間で生じやすいと考えられる。

30

【0019】

また、基板外縁に沿って伸びる回路配線の方が、基板外縁に交差する方向に伸びた回路配線に比べて破壊が起こりやすいことが分かった。

【0020】

以下に図面を用いて本発明に係る実施の形態について詳細に説明する。図 1 に実施の形態に係る液晶表示装置 10 の模式図を示す。なお、図面を分かりやすくするため、図 1 および後述の各図面において他の図面に図示した要素の一部を省略している。

【0021】

図 1 に示すように、液晶表示装置 10 は、液晶パネル 12 と、液晶パネル 12 用の筐体 14 と、FPC 16 と、外部回路 18 とを含んで構成されている。液晶パネル 12 は FPC 16 を介して外部回路 18 に接続されている。FPC 16 に替えて各種の配線体を用いることも可能である。ここでは、液晶パネル 12 が FFS モードの場合を例示する。なお、液晶パネル 12 は透過型、反射型、半透過型のいずれであってもよい。

40

【0022】

図 2 に液晶パネル 12 の外縁付近の断面図を示す。液晶パネル 12 は、第 1 基板 100 と、第 2 基板 200 と、液晶 302 と、シール 304 とを含んで構成されている。基板 100, 200 は、所定のギャップをあけて対向し、周縁部においてシール 304 によって貼り合わされている。基板 100, 200 とシール 304 とを含んで構成される容器内に液晶 302 が挟持されている。

【0023】

50

第1基板100は、例えばガラス等の透光性基板で構成される支持基板102を含み、支持基板102の内表面側すなわち液晶302側に絶縁膜110、112と、共通電極116と、画素電極118と、周辺回路150と、不図示の配向膜とを含んで構成されている。

【0024】

共通電極116および画素電極118は、対を成して液晶302の配向を制御する、すなわち、液晶302を駆動する電極である。共通電極116は複数の画素に共通に設けられ、画素電極118は画素ごとに設けられその画素の表示に応じた電位が供給される。なお、共通電極116を画素ごとに設け共通の電位を供給するように構成することも可能である。つまり、複数の画素電極118と少なくとも1つの共通電極116とによって、複数の画素が構成される。なお、最外周に位置する1周分またはそれ以上の画素を直接的には表示に寄与しないダミー画素として用いる場合もある。

【0025】

FFSモードの液晶パネル12では、電極116、118の両方が第1基板100に設けられ、電極116、118は絶縁膜112を介して積層されている。ここでは画素電極118が上層すなわち液晶302側に配置されている場合を例示するが、共通電極116を上層に配置することも可能である。上層の画素電極118には不図示のスリットが設けられており、当該スリットを介して電極116、118間に発生する電界によって液晶302の配向が制御される。電極116、118は例えばITO(Indium Tin Oxide)等の透光性導電膜で構成されている。

【0026】

周辺回路150は、電極116、118は画素領域13の外側に配置された回路である。ここで、画素領域13は複数の画素が配置された領域であり、換言すれば画素領域13内において複数の画素が配列されている。なお、ダミー画素の領域も画素領域13に含まれるものとする。周辺回路150については後に例示する。

【0027】

絶縁膜110、112は、例えば酸化シリコン、窒化シリコン等で構成され、支持基板102上に積層されている。なお、説明を分かりやすくするために共通電極116よりも下層すなわち支持基板102側を絶縁膜110とし当該絶縁膜110上に絶縁膜112が積層されている場合を例示しているが、これらの絶縁膜110、112をまとめて絶縁膜114と呼ぶことにする。絶縁膜110、112はそれぞれ単層膜であってもよいし、多層膜であってもよい。画素電極118を覆って不図示の配向膜が配置されており、当該配向膜はラビング処理されている。

【0028】

なお、図2では周辺回路150が支持基板102に接触し絶縁膜110に覆われている場合を例示しているが、周辺回路150を、多層膜で構成した絶縁膜114中に埋設して支持基板102に接触しないように構成してもよい。

【0029】

第2基板200は、例えばガラス等の透光性基板で構成される支持基板202を含み、支持基板202の内表面側すなわち液晶302側に遮光膜204と、カラーフィルタ206と、不図示の配向膜とを含み、支持基板202の外表面側すなわち液晶302とは反対側に透光性導電膜208を含んで構成されている。

【0030】

支持基板202は、第1基板100に対向して配置され、電極116、118と周辺回路150とに対向する大きさを有している。遮光膜204は、支持基板202上に配置され、支持基板202の全面に広がっていると同時に画素電極118に対向する位置に開口を有している。なお、ダミー画素に対向する部分には開口は設けられていない。遮光膜204は例えば黒色顔料を含有した樹脂等で構成されている。カラーフィルタ206は、支持基板202上に配置され、遮光膜204の開口部に設けられて電極116、118に対向している。遮光膜204およびカラーフィルタ206を覆って不図示の配向膜が配置さ

れており、当該配向膜はラビング処理されている。

【0031】

透光性導電膜208は、支持基板202の外表面上に配置され当該基板202を介して液晶302、電極116、118等に対向している。すなわち、透光性導電膜208は第2基板200において液晶302に接する面とは反対側に位置している。透光性導電膜208は、任意の所定電位、例えば接地電位に保持され、パネル外部から第2基板200へ侵入する静電気を逃がして第2基板200の帯電を防止する。つまり、透光性導電膜208はシールド膜の役割をする。これにより、第2基板200の帯電による不具合、例えばコントラストの低下や表示ムラを抑制することができる。透光性導電膜208はパターンニングされることなく（すき間なく）設けてもよいし、または、静電気に対するシールド効果を奏する限り例えば網目状にパターンニングされていてもよい。

10

【0032】

透光性導電膜208は、例えばITO等で構成され、無機材料と有機材料とのいずれで構成してもよいし、スパッタ法、プラズマCVD（Chemical Vapor Deposition）法、スピコート法、印刷法等の方法によって形成可能である。透光性導電膜208の抵抗率（シート抵抗）は、例えば $10^5 \Omega/\square$ であり、低いほど好ましい。なお、透光性導電膜208の外縁が支持基板202の外縁すなわち第2基板200の外縁まで及んでいる場合を例示するが、透光性導電膜208の配置領域はこれに限られるものではない。

【0033】

以下に、液晶パネル12を例示する。図3～図5に第1例～第3例に係る液晶パネル12A～12Cを説明する平面図を示す。なお、図面の煩雑を避けるため、画素領域13の外側の領域を広く図示し、配線の接続形態等を一部省略して図示している。

20

【0034】

図3に例示される液晶パネル12Aでは、周辺回路150は、Hスキャナ152、Vスキャナ154、V系回路156、回路158、COM配線162、配線164、166等を含んで構成されている。

【0035】

Hスキャナ152およびVスキャナ154は表示画面の水平方向およびに垂直方向に画素を走査するための回路である。V系回路156は例えばレベルシフタであり、ここではVスキャナ154と接続されている。回路158は、例えば制御回路、信号処理回路、検査回路等であり、ここではスキャナ152、154に接続されている。COM配線162は、共通電極116（図2参照）へ印加する電位（コモン電位）を供給する配線である。COM配線162は、FPC16との接続端から画素領域13へ向けて延伸し、ここでは画素領域13付近から当該領域13の3辺に沿って延伸している。配線164は、Vスキャナ154用の制御信号配線であり、FPC16との接続端からVスキャナ154へ向けて延伸している。配線166は例えばV系回路156への入力信号配線でありFPC16との接続端からV系回路156へ向けて延伸している。なお、図3では配線166が2本の場合を例示している。

30

【0036】

液晶パネル12Aは、画素領域13の外側にダミー配線168を含んでいる。ダミー配線168は、スキャナ152、154等を含んで構成される周辺回路150よりも基板外縁側に配置されており、液晶パネル12Aの各種配線のうちで最外周に位置する配線である。また、ダミー配線168は、周辺回路150には接続されておらず、すなわち周辺回路150とは回路上、独立して設けられている。このような配置・接続形態によれば、ダミー配線168は周辺回路150とは交差していない。ダミー配線168は周辺回路150を取り囲んでいる。ダミー配線168はFPC16との接続部においても周辺回路150との交差が回避されているのが好ましく、この場合、ダミー配線168は液晶パネル12A内においては閉じた経路（閉ループ）を構成せず、ダミー配線168の両端はそれぞれFPC16との接続部へ引き出されている。ダミー配線168の両端部はFPC16を介して外部回路18の接地電位に接続されている。接地電位への接続には $10k\Omega \sim 1M$

40

50

Ω の抵抗を介して行ってもよい。

【0037】

上記構成により、静電気が透光性導電膜208の外縁部から支持基板202の側面上を越えて第1基板100へ侵入した場合であっても、当該静電気をダミー配線168を介して外部回路18の接地電位へ流すことができる。したがって、静電気が周辺回路150へ伝播するのを抑制することができ、静電気耐性が向上する。

【0038】

ダミー配線168は周辺回路150に交差していない。このため、ダミー配線168へ侵入した静電気がカップリングによって周辺回路150へ伝播するのが抑制される。これによっても静電気耐性が向上する。

10

【0039】

ダミー配線168は外部回路18の接地電位に接続されているので、ダミー配線168に静電気が侵入した場合には当該接地電位が上昇しうる。しかし、上記接地電位を基準にして相対的に電圧値が設定されている信号や電源電位等については、接地電位の上昇の影響が抑制される。このため、ダミー配線168を例えば液晶パネル12A内の接地電位に接続する場合に比べて、静電気耐性が向上する。

【0040】

図4に例示される液晶パネル12Bでは、周辺回路150は、Hスキャナ152、Vスキャナ154、V系回路156、回路158、COM配線162、配線164、166、電源配線169等を含んで構成されている。また、液晶パネル12Bはダミー配線170および保護抵抗180を含んでいる。なお、上記と同様の構成要素は同一の参照符号を付し詳細な説明は省略する。

20

【0041】

電源配線169は、例えば電源電位 V_{SS} を供給する配線であり、FPC16との接続端から延伸してV系回路156およびHスキャナ152に接続されている。なお、電位 V_{SS} は例えば、V系回路156を介してVスキャナ154へ供給され、Hスキャナ152を介して回路158へ供給される。

【0042】

ダミー配線170は、抵抗180を介して電源配線169に接続され、パネルの外周をまわり、もう一つの抵抗180を介して電源配線に再度、接続されている。ダミー配線170は、ここでは、周辺回路150の各種配線よりも最外周に位置している。ダミー配線170は、スキャナ152、154、V系回路156、回路158等を取り囲み、基板外縁に沿って延伸し、液晶パネル12B内において閉ループを形成している。

30

【0043】

保護抵抗180の抵抗値は例えば10k Ω ～10M Ω である。保護抵抗180は例えばシリコン膜を利用して構成することが可能である。

【0044】

上記構成により、静電気が透光性導電膜208の外縁部から支持基板202の側面上を越えて第1基板100の最外周配線であるダミー配線170へ侵入した場合であっても、当該静電気は保護抵抗180で消費される。また、透光性導電膜208に侵入した静電気がカップリングによってダミー配線170の電位変動を引き起こした場合であっても、電位変動は保護抵抗180で消費される。このため、侵入した静電気がスキャナ152等の回路素子へ伝播するのが抑制される。したがって、静電気耐性が向上する。

40

【0045】

図5に例示される液晶パネル12Cにおいて、周辺回路150は、図4に例示の上記構成に追加して電源配線172と保護抵抗182とを含んでいる。電源配線172および保護抵抗182は、液晶パネル12Cでは、ダミー配線170の上記閉ループ部分の内側に配置されている。なお、上記と同様の構成要素は同一の参照符号を付し詳細な説明は省略する。

【0046】

50

電源配線 172 は、V スキャナ 154 と回路 158 とで利用される電源電位を供給する配線である。なお、当該電源電位は、液晶パネル 12C において生成される電位であってもよいし、外部回路 18 (図 1 参照) 等から供給される電位であってもよい。電源配線 172 は、V スキャナ 154 内を通過し基板外縁に沿って延伸し、保護抵抗 182 を介して回路 158 に接続されている。保護抵抗 182 の抵抗値は例えば $10\text{ k}\Omega \sim 10\text{ M}\Omega$ であり、保護抵抗 182 は例えばシリコン膜を利用して構成することが可能である。

【0047】

液晶パネル 12C における回路 158 は、電源配線 172 によって供給される上記電源電位を制御信号として利用する。例えば、当該回路 158 として H スキャナ 152 と V スキャナ 154 とで共用される信号処理回路や検査回路等が挙げられ、電源配線 172 による上記電源電位が供給されている場合には V スキャナ 154 用回路に切り替わり、当該電源電位が供給されていない場合には H スキャナ 152 用回路に切り替わる。このような切り替えは例えば MOS (Metal Oxide Semiconductor) トランジスタ等のスイッチング素子を利用することによって可能であり、スイッチング素子の制御端子、例えば MOS トランジスタのゲートに電源配線 172 が接続されている。

【0048】

特に電源配線 172 には V スキャナ 154 から上記制御端子へ至る経路途中に保護抵抗 182 が挿入されており、保護抵抗 182 は上記制御端子の前段に設けられている。

【0049】

上記構成により、透光性導電膜 208 に侵入した静電気がカップリングによって電源配線 172 の電位変動を引き起こした場合であっても、電位変動は保護抵抗 182 で消費される。また、静電気が透光性導電膜 208 の外縁部から支持基板 202 の側面上を越えて第 1 基板 100 の電源配線 172 へ侵入した場合であっても、当該静電気は保護抵抗 182 で消費される。このため、侵入した静電気が上記スイッチング素子の制御端子へ伝播するのが抑制される。したがって、静電気耐性が向上する。

【0050】

ここで、基板外縁に沿って伸びる配線には静電気が伝播しやすいとの上記評価に鑑みれば、配線 170, 172 に保護抵抗 180, 182 を挿入することによって静電気耐性が向上がより確実に図られる。

【0051】

また、保護抵抗 180, 182 が挿入された配線 170, 172 とダミー配線 168 とを種々に組み合わせてもよく、これにより静電気耐性をさらに向上することが可能である。また、ダミー配線 168 と保護抵抗 180, 182 が挿入された配線 170, 172 とはそれぞれ透光性導電膜 208 を介さずに第 1 基板 100 へ侵入する静電気に対しても有効である。

【0052】

また、上記では液晶 302 を駆動する電極 116, 118 が絶縁膜 112 を介して積層された FFS モードを例示したが、両電極 116, 118 を同層に (例えば絶縁膜 112 上に) 配置して IPS モードを構成することも可能である。IPS モードの場合、例えば楕円形状のパターンの電極 116, 118 が、当該楕円形状を互いにかみ合わせた形態で配置される。また、共通電極 116 が液晶 302 を介して画素電極 118 に対向する TN (Twisted Nematic) モード等の液晶表示装置に、液晶表示装置 10 の上記構造を応用することも可能である。

【図面の簡単な説明】

【0053】

【図 1】本発明の実施の形態に係る液晶表示装置の模式図である。

【図 2】本発明の実施の形態に係る液晶パネルの断面図である。

【図 3】本発明の実施の形態に係る液晶パネルの第 1 例を説明する平面図である。

【図 4】本発明の実施の形態に係る液晶パネルの第 2 例を説明する平面図である。

【図 5】本発明の実施の形態に係る液晶パネルの第 3 例を説明する平面図である。

10

20

30

40

50

【図 6】 F F S モードの従来の液晶表示装置について静電気の影響を説明する断面図である。

【図 7】 F F S モードの従来の液晶表示装置について静電気の影響を説明する断面図である。

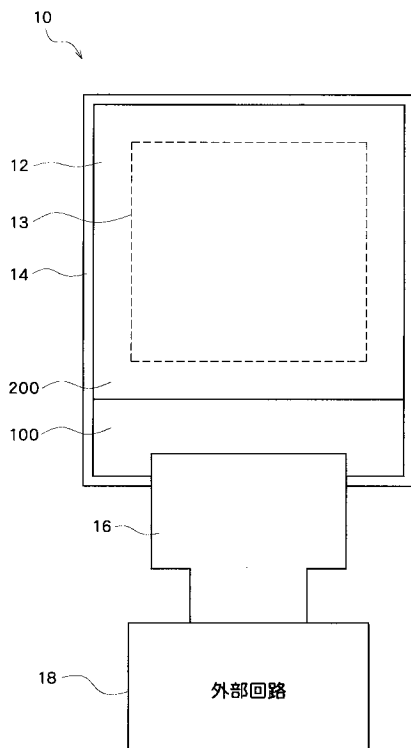
【符号の説明】

【 0 0 5 4 】

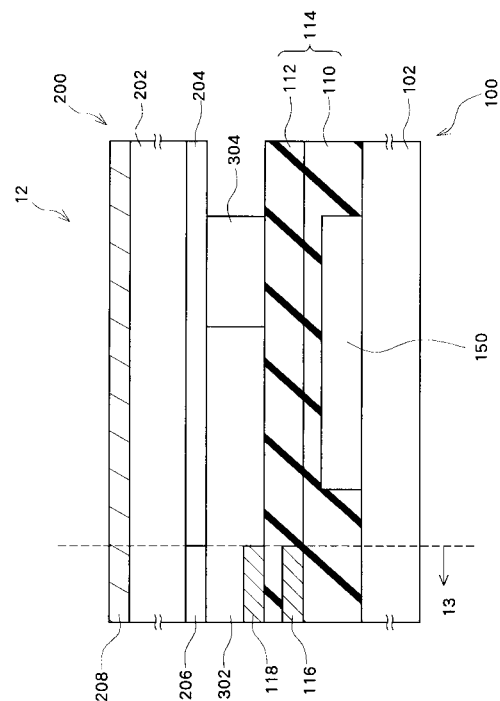
1 0 液晶表示装置、1 3 画素領域、1 8 外部回路、1 0 0 第 1 基板、1 1 6 共通電極、1 1 8 画素電極、1 5 0 周辺回路、1 6 8, 1 7 0 ダミー配線、1 7 2 電源配線、1 8 0, 1 8 2 保護抵抗、2 0 0 第 2 基板、2 0 8 透光性導電膜、3 0 2 液晶。

10

【図 1】



【図 2】



フロントページの続き

(72)発明者 小野木 智英

東京都港区浜松町二丁目4番1号 三洋エプソンイメージングデバイス株式会社内

(72)発明者 松田 洋史

東京都港区浜松町二丁目4番1号 三洋エプソンイメージングデバイス株式会社内

Fターム(参考) 2H089 HA18 HA35 QA01 QA10 TA02 TA05 TA09

2H092 GA50 GA60 GA61 GA64 JB56 NA01 NA04

2H189 AA17 AA41 HA01 HA10 LA03 LA06 LA10

专利名称(译)	液晶表示装置		
公开(公告)号	JP2008164787A	公开(公告)日	2008-07-17
申请号	JP2006352377	申请日	2006-12-27
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	爱普生影像设备公司		
[标]发明人	瀬川泰生 青田雅明 小野木智英 松田洋史		
发明人	瀬川 泰生 青田 雅明 小野木 智英 松田 洋史		
IPC分类号	G02F1/1333 G02F1/1345		
CPC分类号	G02F1/13452 G02F1/136204 G02F2202/22		
FI分类号	G02F1/1333 G02F1/1345		
F-TERM分类号	2H089/HA18 2H089/HA35 2H089/QA01 2H089/QA10 2H089/TA02 2H089/TA05 2H089/TA09 2H092/GA50 2H092/GA60 2H092/GA61 2H092/GA64 2H092/JB56 2H092/NA01 2H092/NA04 2H189/AA17 2H189/AA41 2H189/HA01 2H189/HA10 2H189/LA03 2H189/LA06 2H189/LA10		
代理人(译)	须泽 修 宫坂和彦		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了改善液晶显示装置的静电耐受性。溶剂：第一基板和第二基板通过液晶彼此相对放置。透光导电膜设置在第二基板的与液晶相对的一侧。外围电路150布置在像素区域13的外侧，其中像素电极布置在第一基板上。此外，虚设导线168布置在像素区域13的外侧，并且虚拟导线168位于比外围电路150更靠近基板的外边缘的位置，独立于外围电路150作为电路而布置，并且在第一基板的外侧接地。或者，虚拟线通过保护电阻连接到电源线。或者，连接到电路元件的控制端子的电源线经由外围电路上的保护电阻连接到控制端子。

